

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY

101188

Patent dodatkowy
do patentu nr _____

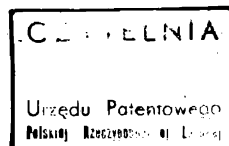
Int. Cl.² **G01R 19/00**
G01R 1/36

Zgłoszono: 14.02.77 (P. 196015)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 19.12.77

Opis patentowy opublikowano: 30.07.1979



Twórcy wynalazku: Kazimierz Lewandowski, Henryk Czado, Leszek Szabuńko

Uprawniony z patentu: Instytut Komputerowych Systemów
Automatyki i Pomiarów, Wrocław (Polska)

Układ programowanego symulatora obciążenia prądowego

Przedmiotem wynalazku jest układ programowanego symulatora obciążenia prądowego, mający zastosowanie w elektronicznej technice pomiarowej, szczególnie zaś jest wykorzystywany do badania źródeł napięcia stałego, zwłaszcza w zasilaczach i w źródłach prądowych sterowanych ręcznie lub automatycznie w systemach pomiarowych.

Stan techniki. Znanе są – z książki Kulka Z. Nadachowski M. „Liniowe układy scalone i ich zastosowanie”, WKŁ, 1976 – układy źródeł prądu stałego, w których prądy wyjściowe są regulowane napięciem stałym. Układ ten posiada wzmacniacz scalony, którego wyjście jest połączone z bramką tranzystora polowego, którego źródło jest połączone z bazą drugiego tranzystora określającego prąd wyjściowy. Emiter tego tranzystora jest połączony bezpośrednio z ujemnym wejściem obwodu scalonego, a oddzielnie poprzez dwa rezystory z masą i bazą tego tranzystora. Z kolei zaś kolektor omawianego drugiego tranzystora jest połączony z drenem tranzystora polowego. Prąd płynący poprzez obciążenie połączone z kolektorem drugiego tranzystora jest regulowany napięciem przyłożonym do dodatniego wejścia obwodu scalonego.

Znane są również i powszechnie stosowane układy źródeł prądu stałego zastosowane jako symulatory obciążenia prądowego, w których prąd jest określany przez programowane źródło napięcia stałego, a wyjście jego jest połączone z dodatnim lub ujemnym wejściem źródła prądowego. Programowane źródło napięcia stałego jest utworzone zwykle z przetwornika cyfrowo-analogowego połączonego poprzez komutator cyfrowy z nastawą regulacji ręcznej lub gniazdem programującym zewnętrznie prąd obciążenia.

Istota wynalazku. W programowanym symulatorze wyjścia dwóch cyfrowych nastaw prądu są połączone wejściami z cyfrowym komutatorem połączonym z kolei z zegarem wyznaczającym przedziały czasowe, przy czym jednocześnie wspomniany cyfrowy komutator jest połączony wyjściami z innym pomocniczym cyfrowym komutatorem.

W odniesieniu do znanego stanu techniki zastosowanie w układzie według wynalazku dwóch cyfrowych nastaw prądu określających poziom napięcia wyjściowego przetwornika cyfrowo-analogowego przy pomocy zegara czasu trwania nastawianych prądów, ma ten korzystny skutek, że umożliwia nie tylko statyczne badanie

źródła napięcia stałego jako obciążenia prądowe ciągłe, ale także umożliwia w sposób automatyczny, bez współpracy z systemem pomiarowym, badanie charakterystyk dynamicznych tych źródeł przy wykorzystaniu prądów. Dodatkową konstrukcyjną zaletą rozwiązania stanowi możliwość regulacji czasu trwania nastaw prądowych przy pomocy cyfrowych nastaw zegarowych w szerokim zakresie tego czasu. Natomiast konstrukcja zegara umożliwia w sposób prosty wytwarzanie pojedynczego impulsu obciążającego układ badany i określającego stałe czasowe badanego układu.

Objaśnienie rysunku. Wynalazek jest uwidoczniony w przykładzie wykonania na rysunku, przedstawiającym schemat blokowy układu programowanego symulatora.

Przykład realizacji wynalazku. Układ programowanego symulatora posiada scalony wzmacniacz 1 którego wyjście jest połączone z bazą wykonawczego tranzystora Tr. Emiter tego tranzystora jest połączony z jednym z wejść wzmacniacza 1 i jednocześnie poprzez wzorcowy rezystor R1 emiter tranzystora Tr jest połączony z jednym wejściem obciążającym, z kolei zaś z drugim wejściem obciążającym jest połączony kolektor wspomnianego tranzystora.

Drugie wejście wzmacniacza 1 poprzez przełącznik rodzaju pracy jest połączone z przetwornikiem cyfrowo-analogowym 2 i jednocześnie poprzez potencjometr P ze źródłem 3 napięcia wzorcowego, połączonego z wymienionym przetwornikiem 2.

Wyjścia dwóch cyfrowych nastaw prądu 4 i 5 są połączone wejściami z cyfrowym komutatorem 6 połączonym z zegarem 7 wyznaczającym przedziały czasowe.

Wyjścia z gniazda 6 programującego zewnętrznie prąd obciążenia i wyjścia komutatora 6 są połączone z wejściami pomocniczego cyfrowego komutatora 8 sterowanego nastawą 9 wyboru rodzaju pracy, przy czym pomocniczy komutator 8 jest połączony z przetwornikiem cyfrowo-analogowym 2.

Działanie układu. Prąd płynący przez wykonawczy tranzystor Tr, wzorcowy rezystor R1 i badane źródło prądowe jest wymuszony przez wzmacniacz 1 objęty pętlą sprzężenia zwrotnego. Wzmacniacz 1 jest sterowany poprzez przełącznik rodzaju pracy z potencjometru P – połączonego ze źródłem 3 napięcia wzorcowego- lub z przetwornika cyfrowo-analogowego 2 połączonego również ze źródłem 3, wysterowanym sygnałami cyfrowymi, zależnie od położenia nastawy 9 wyboru rodzaju pracy, poprzez pomocniczy cyfrowy komutator 8 z gniazda G programującego zewnętrznie prąd obciążenia lub z drugiego komutatora 6. Cyfrowy komutator 6 wybiera dyskretne sygnały uzyskiwane z cyfrowych nastaw prądu 4 i 5 na czas określony przez zegar 7 wyznaczający podziały czasowe. Uzyskuje się w ten sposób automatyczne przełączanie prądu obciążającego w zakresie wielkości ustawionych na cyfrowych nastawach prądu 4 i 5.

Zastrzeżenie patentowe

Układ programowanego symulatora obciążenia prądowego, zaopatrzony w scalony wzmacniacz, połączony wyjściem z bazą wykonawczego tranzystora, którego emiter poprzez wzorcowy rezystor jest połączony z jednym, a kolektorem z drugim wejściem obciążającym, przy czym wzmacniacz ten jednocześnie wejściem poprzez przełącznik rodzaju pracy za pomocą potencjometru jest połączony ze źródłem napięcia wzorcowego i z przetwornikiem cyfrowo-analogowym, połączonym dalej z pomocniczym cyfrowym komutatorem, sterowanym nastawą rodzaju pracy i z gniazdem programującym zewnętrznie prąd obciążenia, z n a m i e n n y m, że wyjścia dwóch cyfrowych nastaw prądu (4 i 5) są połączone z wejściami drugiego cyfrowego komutatora (6) połączonego z kolei z zegarem (7) wyznaczającym przedziały czasowe, przy czym jednocześnie wspomniany komutator (6) jest połączony wyjściami z innym pomocniczym cyfrowym komutatorem (8).

