

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5252819号
(P5252819)

(45) 発行日 平成25年7月31日(2013.7.31)

(24) 登録日 平成25年4月26日(2013.4.26)

| | | | |
|---------------|-----------|--------------|---|
| (51) Int. Cl. | | F I | |
| HO 1 L 25/07 | (2006.01) | HO 1 L 25/04 | C |
| HO 1 L 25/18 | (2006.01) | HO 1 L 23/36 | A |
| HO 1 L 23/29 | (2006.01) | | |

請求項の数 8 (全 21 頁)

| | | | |
|-----------|-------------------------------|-----------|--|
| (21) 出願番号 | 特願2007-79684 (P2007-79684) | (73) 特許権者 | 000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号 |
| (22) 出願日 | 平成19年3月26日(2007.3.26) | (74) 代理人 | 100064746 弁理士 深見 久郎 |
| (65) 公開番号 | 特開2008-243970 (P2008-243970A) | (74) 代理人 | 100085132 弁理士 森田 俊雄 |
| (43) 公開日 | 平成20年10月9日(2008.10.9) | (74) 代理人 | 100083703 弁理士 仲村 義平 |
| 審査請求日 | 平成21年6月5日(2009.6.5) | (74) 代理人 | 100096781 弁理士 堀井 豊 |
| | | (74) 代理人 | 100098316 弁理士 野田 久登 |
| | | (74) 代理人 | 100109162 弁理士 酒井 将行 |

最終頁に続く

(54) 【発明の名称】 半導体装置およびその製造方法

(57) 【特許請求の範囲】

【請求項1】

所定の半導体素子が搭載される素子搭載部材と、
前記素子搭載部材の所定の位置に搭載され、前記半導体素子として所定の電力素子を含む半導体チップと、
前記半導体チップに対して所定の位置に上方に向けて立設され、前記半導体チップと電氣的に接続された接続端子と、
前記素子搭載部材および前記半導体チップの全体を少なくとも上方から覆うとともに、立設された前記接続端子を上方から覆う部分において突出させる態様で前記素子搭載部材および前記半導体チップを封止する封止樹脂と、
前記素子搭載部材に対して前記半導体チップが搭載された側と反対の側に配設された放熱板と
を備え、
前記放熱板において前記封止樹脂と接触する部分には、封止樹脂が充填される凹部が形成され、
前記凹部は、前記放熱板における前記素子搭載部材が配設された第1面から前記第1面と対向する第2面に向って断面積が増加する態様で形成された円形の開口部とされる、半導体装置。

【請求項2】

前記素子搭載部材と前記接続端子はリードフレームからなる、請求項1記載の半導体装

置。

【請求項 3】

前記素子搭載部材はセラミックス基板であり、
前記接続端子はリードフレームからなる、請求項 1 記載の半導体装置。

【請求項 4】

半導体素子が搭載される素子搭載部材を用意する工程と、
前記素子搭載部材を放熱板における一方の面に搭載する工程と、
接続端子となるパターンを含むリードフレームを用意する工程と、
前記素子搭載部材に前記半導体素子として所定の電力素子を含む半導体チップを搭載する工程と、

10

前記半導体チップと前記接続端子とを所定の金属線によって接続する工程と、
前記半導体チップに対して、前記接続端子が所定の位置に上方に向けて立設するように前記リードフレームを加工する工程と、

前記素子搭載部材および前記半導体チップを封止するための所定の封止樹脂が注入される所定の金型内に、前記素子搭載部材および前記半導体チップの全体を少なくとも上方から覆うとともに、立設された前記接続端子を上方から覆う部分において突出させる態様で前記リードフレームおよび前記素子搭載部材をセットする工程と、

前記金型内に前記封止樹脂を注入する工程と、
前記金型から前記封止樹脂によって封止された前記半導体チップを取出す工程と
を備え、

20

前記素子搭載部材を前記放熱板に搭載する工程では、前記放熱板として、前記封止樹脂が充填される凹部を形成した放熱板が用いられ、

前記凹部として、前記放熱板における前記素子搭載部材が配設される第 1 面から前記第 1 面と対向する第 2 面に向って断面積が増加する態様で円形の開口部が形成される、半導体装置の製造方法。

【請求項 5】

前記素子搭載部材を用意する工程および前記リードフレームを用意する工程では、前記リードフレームとして、前記接続端子とタイバーによって繋がれた前記素子搭載部材としてのフレーム本体を含むリードフレームが用意される、請求項 4 記載の半導体装置の製造方法。

30

【請求項 6】

前記封止樹脂を注入する工程の前に、前記タイバーを除去する工程を備え、
前記封止樹脂を注入する工程では、前記タイバーが除去された状態で前記封止樹脂が注入される、請求項 5 記載の半導体装置の製造方法。

【請求項 7】

前記封止樹脂を注入する工程では、前記接続端子と前記フレーム本体が前記タイバーで繋がれた状態で前記封止樹脂が注入され、

前記半導体チップを取出す工程の後、前記封止樹脂から突出している前記タイバーを除去する工程を備えた、請求項 5 記載の半導体装置の製造方法。

40

【請求項 8】

前記素子搭載部材を用意する工程では、前記素子搭載部材としてセラミックス基板が用意される、請求項 4 記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置およびその製造方法に関し、特に、電力用半導体素子を備えた半導体装置とその製造方法に関するものである。

【背景技術】

【0002】

産業機器のインバータ駆動などに用いられる半導体装置には、I G B T (Insulated Ga

50

te Bipolar Transistor)等のスイッチング素子が適用されている。このようなスイッチング素子は半導体チップとして、所定のセラミックス基板に搭載される。このような半導体チップを搭載したセラミックス基板は、半導体チップから発生する熱を放出させるために放熱板に載置される。そして、その放熱板の周囲には、セラミックス基板を取囲むようにインサートケースが配設されている。インサートケースは、たとえばPET-PBT(ポリエチレンテレフタレート(PolyEthylene Terephthalate))-ポリブチレンテレフタレート(PolyButylene Terephthalate)、PBT、PPS(ポリフェニレンサルファイド(PolyPhenylene Sulfide))等の樹脂から形成されている。

【0003】

インサートケースには、半導体装置と外部の機器とを接続するための端子台座が設けられている。端子台座には、セラミックス基板から延在する主電極端子とナットが支持(固定)される部分が設けられている。そして、この部分に、外部の機器と接続されたバスバーなどの端子がボルトなどによって固定されることになる。この種の半導体装置を開示した文献として、たとえば特許文献1がある。

【特許文献1】特開2002-314038号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、従来の半導体装置では次のような問題点があった。半導体装置では、製造コストの低減が図られている。上述した半導体装置では、インサートケースが比較的高価であり、製造コストの低減を阻害する要因の一つとなっていた。

【0005】

本発明は上記問題点を解決するためになされたものであり、一つの目的は製造コストの低減が図られる半導体装置を提供することであり、他の目的はそのような半導体装置の製造方法を提供することである。

【課題を解決するための手段】

【0006】

本発明に係る半導体装置は、素子搭載部材と半導体チップと接続端子と封止樹脂と放熱板とを備えている。素子搭載部材には所定の半導体素子が搭載される。半導体チップは素子搭載部材の所定の位置に搭載され、半導体素子として所定の電力素子を含む。接続端子は、半導体チップに対して所定の位置に上方に向けて立設され、半導体チップと電氣的に接続されている。封止樹脂は、素子搭載部材および半導体チップの全体を少なくとも上方から覆うとともに、立設された接続端子を上方から覆う部分において突出させる態様で素子搭載部材および半導体チップを封止する。放熱板は素子搭載部材に対して半導体チップが搭載された側と反対の側に配設されている。その放熱板において封止樹脂と接触する部分には、封止樹脂が充填される凹部が形成されている。その凹部は、放熱板における素子搭載部材が配設された第1面から第1面と対向する第2面に向かって断面積が増加する態様で形成された円形の開口部とされる。

【0007】

本発明に係る半導体装置の製造方法は、以下の工程を備えている。半導体素子が搭載される素子搭載部材を用意する。素子搭載部材を放熱板における一方の面に搭載する。接続端子となるパターンを含むリードフレームを用意する。素子搭載部材に半導体素子として所定の電力素子を含む半導体チップを搭載する。半導体チップと接続端子とを所定の金属線によって接続する。半導体チップに対して接続端子が所定の位置に上方に向けて立設するように、リードフレームを加工する。素子搭載部材および半導体チップを封止するための所定の封止樹脂が注入される所定の金型内に、素子搭載部材および半導体チップの全体を少なくとも上方から覆うとともに、立設された接続端子を上方から覆う部分において突出させる態様でリードフレームおよび素子搭載部材をセットする。金型内に封止樹脂を注入する。金型から封止樹脂によって封止された半導体チップを取出す。素子搭載部材を放熱板に搭載する工程では、放熱板として、封止樹脂が充填される凹部を形成した放熱板が

10

20

30

40

50

用いられる。その凹部として、放熱板における素子搭載部材が配設される第1面から第1面と対向する第2面に向って断面積が増加する態様で円形の開口部が形成される。

【発明の効果】

【0008】

本発明に係る半導体装置によれば、封止樹脂によって素子搭載部材および半導体チップの全体が少なくとも上方から覆われるとともに、封止樹脂が上方から覆う部分において立設された接続端子が突出している。これにより、従来の半導体装置と比較して、高価なインサートケースが不要になり、半導体装置の製造コストの低減を図ることができる。

【0009】

本発明に係る半導体装置の製造方法によれば、封止樹脂が注入される所定の金型内に、封止樹脂が素子搭載部材および半導体チップの全体を少なくとも上方から覆うとともに、立設された接続端子を上方から覆う部分において突出させる態様でリードフレームおよび素子搭載部材がセットされ、その状態で金型内に封止樹脂が注入されて、素子搭載部材およびリードフレームが封止される。これにより、従来の半導体装置と比較して、高価なインサートケースが不要になり、半導体装置の製造コストの低減を図ることができる。

【発明を実施するための最良の形態】

【0010】

参考例1

本発明に関連する参考例1に係る半導体装置の製造方法について説明する。まず、図1、図2および図3に示すように、素子搭載部材としてのリードフレーム2が用意される。リードフレーム2は、たとえば銅(Cu)等の薄板からなり、所定のパターンに打ち抜かれて、半導体チップが搭載されるフレーム本体3の部分、リード端子4となる部分および主電極端子5となる部分が設けられている。これらの部分は、タイバー6によって互いに繋がれている。そのリードフレーム2では、リード端子4となる部分および主電極端子5となる部分がフレーム本体3に対して所定の位置において上方を向くように折り曲げられている。

【0011】

次に、図4、図5および図6に示すように、リードフレーム2におけるフレーム本体3の部分が、高熱伝導性樹脂シート10を介在させて、たとえば銅(Cu)板等からなる放熱板7の表面に固着される。次に、図7、図8および図9に示すように、IGBTやダイオード等の半導体チップ11が、フレーム本体3における所定の位置にはんだ(図示せず)によって接着される(ダイボンド)。次に、ダイボンドされた半導体チップ11の所定の電極とこれに対応するリード端子4等とが、所定の、たとえばアルミニウム等のワイヤ12によって電氣的に接続される(ワイヤボンド)。

【0012】

その後、リードフレーム2の所定の部分(点線30)にてカットすることでタイバー6が除去される。なお、リードフレームの折り曲げ、半導体チップのダイボンドおよびワイヤボンドの順序としては、リードフレームを折り曲げる前に半導体チップをフレーム本体にダイボンドし、続けてワイヤボンドを行なう方法が一般的である。上述した方法では、リードフレームを高熱伝導性樹脂シートを介して放熱板に固着する必要があることから、リードフレームを折り曲げた後に半導体チップをフレーム本体にダイボンドし、続けてワイヤボンドを行なう方法が採用されている。

【0013】

次に、このようにしてリード端子4等とワイヤボンディングされた半導体チップ11を所定の樹脂で封止する作業が行なわれる。まず、図10、図11、図12および図13に示すように、第1の金型21の凹部21dに放熱板7の裏面を上に向けて半導体チップ11を搭載したリードフレーム2がセットされる。つまり、半導体チップ11の上方から、あるいは、半導体チップ11が搭載されている側から半導体チップ11を樹脂が覆う態様でリードフレーム2がセットされる。その第1の金型21には、樹脂を凹部21dへ送り込むためのゲート21aが形成されている。また、このとき、各リード端子4の先端部分

10

20

30

40

50

および主電極端子5の先端部分は、第1の金型21に設けられた受入れ挿通部21bに挿入される。

【0014】

次に、図14、図15、図16および図17に示すように、第1の金型21の凹部21dにセットされたリードフレーム2を凹部21d内に閉じ込めるように、第1の金型21に対して第2の金型22が装着される。次に、図18および図19に示すように、ゲート21aから樹脂13が注入されて、フレーム本体3等が収容された凹部21d内に樹脂13が充填される。その樹脂として、たとえばPPS (Poly Phenylene Sulfide) などの熱可塑性の樹脂が用いられる。

【0015】

樹脂13が硬化した後、第2の金型22が第1の金型21から引離される。こうして、図20に示すように、半導体チップ11とフレーム本体3等(図7等参照)が樹脂13で封止された半導体装置が取り出される。半導体装置の上面に対応する樹脂13の表面13a、つまり、半導体チップ11を上方から覆う樹脂13の部分の表面13aから、リード端子4および主電極端子5の先端部分が突出した状態にある。また、その樹脂13の表面13aには、プスパー(図示せず)等をボルトで留めるためのナット14が配設されている。

【0016】

次に、図21、図22および図23に示すように、主電極端子5の先端部分が樹脂13の上面に平行になるように折り曲げられる。こうして半導体装置1が完成する。完成した半導体装置1では、主電極端子5とリード端子4は樹脂13の表面13aに露出しており、樹脂13の側面にはリード端子等は露出していない。樹脂13の裏面には放熱板7の表面(下面)が露出している。こうして、放熱板7の上面に載置されたリードフレーム(フレーム本体3)2と半導体チップ11の全体は上方から樹脂13によって覆われて、樹脂13によって封止されている。

【0017】

上述した半導体装置1の製造方法によれば、熱可塑性の樹脂13を所定の金型21, 22内に注入することによって半導体チップ11等を封止することで、インサートケースを用いて形成した従来の半導体装置と比較すると、そのような高価なインサートケースが不要になり、半導体装置1の製造コストの低減を図ることができる。

【0018】

また、このようにして製造された半導体装置1では、主電極端子5とリード端子4は樹脂13の側面には露出せず、放熱板7と対向する樹脂13の上面の表面13aに露出している。リード端子4等が樹脂13の側面から突出して露出している場合には、側面に突出したリード端子4等の部分と露出している金属からなる放熱板7の部分(下面)との間に沿面放電が生じないように、両者間の距離を確保する必要がある。そのために、樹脂13には所定の厚みが要求される。

【0019】

一方、リード端子4等が樹脂13の上面から突出して露出している場合には、リード端子4等が突出している部分は樹脂13の側面の先端から距離が隔てられている。そのため、その距離が隔てられている分樹脂13の厚みを薄くすることができ、半導体装置1の小型化に寄与することができる。

【0020】

変形例

なお、上述した半導体装置1では、リードフレーム2のフレーム本体3に搭載される半導体チップとして、IGBTやダイオード等の半導体チップ11を例に挙げた。つまり、電力半導体素子のみを例に挙げた。半導体装置1としては、図24に示すように、IGBTやダイオード等の半導体チップ11とともに、半導体装置1の動作を制御する制御回路が形成された制御回路チップ19を併せて搭載するようにしてもよい。制御回路(IC(Integrated Circuit))チップ19が樹脂13に封止されることで、制御回路チップ19

10

20

30

40

50

が保護されて、半導体装置 1 の駆動の信頼性を向上させることができる。

【 0 0 2 1 】

また、図 2 4 に示すように制御回路 (I C) チップ 1 9 を樹脂 1 3 で封止する代わりに、 I G B T やダイオード等の半導体チップ 1 1 を樹脂 1 3 で封止した後、図 2 5 に示すように、その樹脂 1 3 の上面部の凹部 1 3 b が設けられるなどした所定の位置に、リード端子 4 と電氣的に接続可能な配線パターンを有するプリント基板 2 0 を配設し、そのプリント基板 2 0 上にパッケージされた制御回路 (I C) 1 9 p やその他の電子部品を実装するようにしてもよい。

【 0 0 2 2 】

そして、そのプリント基板 2 0 に、制御回路 (I C) 1 9 p 等との信号の入出力を行なうための外部接続リード端子 (ピン) 2 6 を設け、さらに、プリント基板 2 0 等の保護のために、プリント基板 2 0 等を蓋 2 5、あるいは、樹脂 (図示せず) で覆うようにしてもよい。このような構造を採用することで、より多くの電子部品からなる制御回路構成等を一つの半導体装置に搭載させることができる。

【 0 0 2 3 】

実施の形態

ここでは、放熱板と樹脂との密着性の向上が図られる半導体装置の製造方法について説明する。図 2 6 および図 2 7 に示すように、放熱板として、長手方向の両端部にそれぞれ開口部 8 が形成された放熱板 7 が用意される。その後、前述した製造方法と同様にして、 I G B T やダイオード等の半導体チップ 1 1 がフレーム本体 3 に接着され (ダイボンド) される。次に、ダイボンドされた半導体チップ 1 1 の所定の電極とこれに対応するリード端子 4 等とが、ワイヤによって電氣的に接続される。その後、タイバーの部分がカットされる。

【 0 0 2 4 】

次に、図 2 8 に示すように、第 1 の金型 2 1 の凹部 2 1 d に放熱板 7 の裏面を上に向けて半導体チップ 1 1 を搭載したリードフレーム 2 がセットされる。第 1 の金型 2 1 の凹部 2 1 d にセットされたリードフレーム 2 を凹部 2 1 d 内に閉じ込めるように、第 1 の金型 2 1 に対して第 2 の金型 2 2 が装着される。そして、ゲート 2 1 a から樹脂 1 3 が注入されて、フレーム本体 3 等が収容された凹部 2 1 d 内に熱可塑性の樹脂 1 3 (図 1 8 等参照) が充填される。

【 0 0 2 5 】

樹脂 1 3 が硬化した後、第 2 の金型 2 2 が第 1 の金型 2 1 から引離されて、半導体チップ 1 1 とフレーム本体 3 等が樹脂 1 3 で封止された半導体装置 1 が取り出される。次に、図 2 9 に示すように、主電極端子 5 が樹脂 1 3 の上面の表面 1 3 a に平行になるように折り曲げられる。こうして半導体装置 1 が完成する。

【 0 0 2 6 】

上述した半導体装置 1 では、前述した半導体装置 1 における効果に加えて、さらに、次のような効果が得られる。すなわち、放熱板 7 に開口部 8 が設けられて、樹脂 1 3 で封止する際に樹脂 1 3 がその開口部 8 に入り込むことで、樹脂 1 3 と放熱板 7 との密着性を向上させることができる。これにより、半導体装置 1 の耐湿性がよくなることで信頼性をさらに向上させることができる。

【 0 0 2 7 】

変形例

上述した半導体装置 1 では、放熱板 7 として所定の位置に開口部 8 が形成された放熱板 7 を例に挙げた。放熱板 7 としては、開口部 8 の他に、たとえば溝部が形成された放熱板を適用してもよい。この場合には、図 3 0 および図 3 1 に示すように、長手方向の両端部にそれぞれ溝部 9 が形成された放熱板 7 が用意される。この溝部 9 は樹脂が注入される方向に沿って延在する。

【 0 0 2 8 】

その放熱板 7 にリードフレーム 2 および半導体チップ 1 1 等が搭載された後、図 3 2 に

10

20

30

40

50

示すように、第1の金型21の凹部21dにリードフレーム2がセットされ、その第1の金型21に第2の金型22が装着される。

【0029】

次に、ゲート21aから樹脂13（図18等参照）が注入されて、フレーム本体3等が収容された凹部21d内に熱可塑性の樹脂13が充填される。このとき、樹脂13の注入のとともに、その注入方向に沿って形成された溝部9に樹脂が確実に充填される。樹脂13が硬化した後、第2の金型22が第1の金型21から引離されて、半導体チップ11とフレーム本体3等が樹脂13で封止された半導体装置が取り出される。その後、図33に示すように、主電極端子5が樹脂13の上面の表面13aに平行になるように折り曲げられて、半導体装置1が完成する。

10

【0030】

この半導体装置1では、放熱板7には樹脂13が注入される方向に沿って溝部9が形成されている。これにより、樹脂13を注入する際に樹脂13がより確実に溝部9に充填されて、樹脂13と放熱板7との密着性を開口部8の場合と同様に高めることができる。

【0031】

なお、開口部としては、たとえば図34に示すように、放熱板7の表面側から裏面側に向って断面積が徐々に増加する態様でテーパ8aがつけられた開口部8を適用してもよい。また、溝部としては、たとえば図35に示すように、同様の態様でテーパ9aがつけられた溝部9を適用してもよい。このようなテーパ8a、9aが設けられた開口部8あるいは溝部9を適用することで、硬化した樹脂13がテーパ8a、9aで捕えられて樹脂13と放熱板7との密着性をさらに向上させることができる。

20

【0032】

参考例2

ここでは、素子搭載部材としてセラミックス基板を備えた半導体装置について説明する。まず、図36および図37に示すように、素子搭載部材としてのセラミックス基板15が用意される。セラミックス基板15は、セラミックス基板本体16と所定の銅パターン17を備えている。所定の銅パターン17は、セラミックス基板本体16の表面と裏面の両面に形成されている。

【0033】

銅パターン17のうち、セラミックス基板本体16の半導体チップが搭載される面（表）には、半導体チップやリード端子等の配置に対応した銅パターン17aが形成されている。その銅パターン17aに対して、はんだ18により半導体チップ11が所定の位置に搭載（ダイボンド）される。一方、セラミックス基板本体16の裏面には銅パターン17bが形成されて、放熱板7の表面にはんだ18により固着される。

30

【0034】

次に、図38に示すように、リード端子4と主電極端子5が対応する銅パターン17aに接続されるようにリードフレーム2が取付けられる。リード端子4および主電極端子5と対応する銅パターン17aとは、はんだにより接続される。その後、図10～図19に示す工程と同様の工程を経て、図39および図40に示すように、半導体チップ11およびセラミックス基板15が樹脂13で封止された半導体装置1が形成される。

40

【0035】

上述した半導体装置1の製造方法によれば、熱可塑性の樹脂13によって半導体チップ11等を封止することで、インサートケースを用いて形成した従来の半導体装置と比較すると、そのような高価なインサートケースが不要になり、半導体装置1の製造コストの低減を図ることができる。

【0036】

また、このようにして製造された半導体装置1では、主電極端子5とリード端子4は放熱板7と対向する樹脂13の上面の表面13aにおいてのみ露出している。これにより、前述したように、樹脂13の厚みを薄くすることができ、半導体装置1の小型化に寄与することができる。そして、セラミックス基板を用いることで、半導体装置1としての放熱

50

性も良好なものとする事ができる。

【0037】

変形例

上述した半導体装置では、セラミックス基板が放熱板に固着される態様の半導体装置を例に挙げて説明したが、放熱板を備えないものであってもよい。この場合には、まず、図41および図42に示すように、セラミックス基板本体16の表面に形成された銅パターン17aに対して、はんだ18により半導体チップ11が所定の位置に搭載(ダイボン)される。一方、セラミックス基板本体16の裏面の銅パターン17bには放熱板は固着されず、銅パターン17bが露出した状態とされる。

【0038】

次に、図43に示すように、リード端子4と主電極端子5が対応する銅パターン17aに接続されるように、リードフレーム2が取付けられる。リード端子4および主電極端子5と対応する銅パターン17aとは、はんだにより接続される。その後、図10~図19に示す工程と同様の工程を経て、図44および図45に示すように、半導体チップ11およびセラミックス基板15(図43参照)が樹脂13で封止された半導体装置1が形成される。

【0039】

上述した半導体装置1の製造方法によれば、高価なインサートケースに加えて放熱板が不要になり、半導体装置1の製造コストの低減をさらに図ることができ、また、すでに説明したように、半導体装置1として樹脂13の厚みを薄くすることができ、半導体装置1の小型化に寄与することができる。

【0040】

参考例3

ここでは、素子搭載部材としてリードフレームを備え、放熱板を備えない半導体装置について説明する。まず、図46、図47および図48に示すように、素子搭載部材としてのリードフレーム2が用意される。リードフレーム2は所定のパターンに打ち抜かれて、半導体チップが搭載されるフレーム本体3の部分、リード端子4となる部分および主電極端子5となる部分が設けられている。これらの部分は、タイバー6によって互いに繋がれている。

【0041】

次に、図49、図50および図51に示すように、IGBTやダイオード等の半導体チップ11が、フレーム本体3の所定の位置にはんだによって接着される(ダイボン)。次に、ダイボンされた半導体チップ11における所定の電極とこれに対応するリード端子4等とが、所定のワイヤ12によって電氣的に接続される。次に、図52、図53および図54に示すように、リードフレーム2におけるリード端子4となる部分および主電極端子5となる部分が、フレーム本体3に対して上方を向くように折り曲げられる。

【0042】

次に、このようにしてリード端子4等とワイヤボンディングされた半導体チップ11を所定の樹脂で封止する作業が行なわれる。まず、図55、図56、図57および図58に示すように、第1の金型21の凹部21dに半導体チップ11が搭載されたフレーム本体3の裏面を上に向けてリードフレーム2がセットされる。このとき、各リード端子4の先端部分および主電極端子5の先端部分は、第1の金型21に設けられた受入れ挿通部21bに挿入される。

【0043】

また、第1の金型21では、この時点で各リード端子4がタイバー6によって繋がれた状態にあるため、樹脂が流れ込むの阻止するための所定のスライド金型23が挿通される開口部21cが設けられている。なお、図55あるいは図59に示される第1の金型21においては、開口部21cが形成された側面と対向する側面にも、リードフレーム2の形状に対応した同様の開口部(図示せず)が形成されており、その開口部にも対応するスライド金型(図示せず)が挿通されることになる。

10

20

30

40

50

【0044】

次に、図59、図60、図61および図62に示すように、第1の金型21の凹部にセットされたリードフレーム2を凹部21d内に閉じ込めるように、第1の金型21に第2の金型22が装着される。また、第1の金型21の開口部21cにスライド金型23が挿通される。

【0045】

次に、図63および図64に示すように、ゲート21aから熱可塑性の樹脂13が注入されて、フレーム本体3等が収容された凹部21d内に樹脂13が充填される。樹脂13が硬化した後、第2の金型22が第1の金型21から引離される。こうして、図65に示すように、半導体チップ11とフレーム本体3等が樹脂13で封止された半導体装置1が取り出される。半導体装置1の上面に対応する樹脂13の部分の表面13aからは、リード端子4、主電極端子5およびこれらを繋ぐタイバー6が突出した状態にある。

10

【0046】

次に、タイバー6がカットされ、そして、図66、図67、図68に示すように、主電極端子5が樹脂13の上面に平行になるように折り曲げられて半導体装置1が完成する。完成した半導体装置1では、主電極端子5とリード端子4は樹脂13の表面に露出しており、樹脂13の側面にはリード端子等は露出していない。また、樹脂13の表面13aには、樹脂13によって封止された後にタイバー6がカットされることで、カットされたタイバー6の断面部分が露出している。

【0047】

上述した半導体装置1の製造方法によれば、高価なインサートケースに加えて放熱板が不要になり、併せて組立てにおける工程数が少なくなるので、半導体装置1の製造コストの低減をさらに図ることができ、また、すでに説明したように、半導体装置1として樹脂13の厚みを薄くすることができ、半導体装置1の小型化に寄与することができる。

20

【0048】

今回開示された実施の形態は例示であってこれに制限されるものではない。本発明は上記で説明した範囲ではなく、特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲でのすべての変更が含まれることが意図される。

【産業上の利用可能性】

【0049】

本発明に係る半導体装置は、産業機器のインバータ駆動などに用いられる半導体装置として有効に利用される。

30

【図面の簡単な説明】

【0050】

【図1】本発明に関連する参考例1に係る半導体装置の製造方法の一工程を示す斜視図である。

【図2】同参考例において、図1に示す工程における平面図である。

【図3】同参考例において、図2に示される断面線I I I - I I Iにおける断面図である。

【図4】同参考例において、図1～図3に示す工程の後に行なわれる工程を示す斜視図である。

40

【図5】同参考例において、図4に示す工程における平面図である。

【図6】同参考例において、図5に示される断面線V I - V Iにおける断面図である。

【図7】同参考例において、図4～図6に示す工程の後に行なわれる工程を示す斜視図である。

【図8】同参考例において、図7に示す工程における平面図である。

【図9】同参考例において、図8に示される断面線I X - I Xにおける断面図である。

【図10】同参考例において、図7～図9に示す工程の後に行なわれる工程を示す斜視図である。

【図11】同参考例において、図10に示す工程における平面図である。

50

【図12】同参考例において、図11に示される断面線X I I - X I Iにおける断面図である。

【図13】同参考例において、図11に示される断面線X I I I - X I I Iにおける断面図である。

【図14】同参考例において、図10～図13に示す工程の後に行なわれる工程を示す斜視図である。

【図15】同参考例において、図14に示す工程における平面図である。

【図16】同参考例において、図15に示される断面線X V I - X V Iにおける断面図である。

【図17】同参考例において、図15に示される断面線X V I I - X V I Iにおける断面図である。

10

【図18】同参考例において、図14～図17に示す工程の後に行なわれる工程を示す、図15に示される断面線X V I - X V Iに対応する断面図である。

【図19】同参考例において、図18に示す工程における、図15に示される断面線X I X - X I Xに対応する断面図である。

【図20】同参考例において、図18および図19に示す工程の後に行なわれる工程を示す斜視図である。

【図21】同参考例において、図20に示す工程の後に行なわれる工程を示す斜視図である。

【図22】同参考例において、図21に示す工程における平面図である。

20

【図23】同参考例において、図22に示される断面線X X I I I - X X I I Iにおける断面図である。

【図24】同参考例において、変形例に係る半導体装置における、図22に示される断面線X X I I I - X X I I Iに対応する断面図である。

【図25】同参考例において、他の変形例に係る半導体装置における、図22に示される断面線X X I I I - X X I I Iに対応する断面図である。

【図26】本発明の実施の形態に係る半導体装置の製造方法の一工程を示す斜視図である。

【図27】同実施の形態において、図26に示す工程における平面図である。

【図28】同実施の形態において、図26および図27に示す工程の後に行なわれる工程を示す斜視図である。

30

【図29】同実施の形態において、図28に示す工程の後に行なわれる工程を示す斜視図である。

【図30】同実施の形態において、変形例に係る半導体装置の製造方法の一工程を示す斜視図である。

【図31】同実施の形態において、図30に示す工程における平面図である。

【図32】同実施の形態において、図30および図31に示す工程の後に行なわれる工程を示す斜視図である。

【図33】同実施の形態において、図32に示す工程の後に行なわれる工程を示す斜視図である。

40

【図34】同実施の形態において、他の変形例に係る半導体装置の放熱板を示す部分拡大斜視図である。

【図35】同実施の形態において、さらに他の変形例に係る半導体装置の放熱板を示す部分拡大斜視図である。

【図36】本発明に関連する参考例2に係る半導体装置の製造方法の一工程を示す斜視図である。

【図37】同参考例において、図36に示される断面線X X X V I I - X X X V I Iにおける断面図である。

【図38】同参考例において、図36および図37に示す工程の後に行なわれる工程を示す斜視図である。

50

【図 39】同参考例において、図 38 に示す工程の後に行なわれる工程を示す斜視図である。

【図 40】同参考例において、図 39 に示される断面線 X L - X L における断面図である。

【図 41】同参考例において、変形例に係る半導体装置の製造方法の一工程を示す斜視図である。

【図 42】同参考例において、図 41 に示される断面線 X L I I - X L I I における断面図である。

【図 43】同参考例において、図 41 および図 42 に示す工程の後に行なわれる工程を示す斜視図である。

10

【図 44】同参考例において、図 43 に示す工程の後に行なわれる工程を示す斜視図である。

【図 45】同参考例において、図 44 に示される断面線 X L V - X L V における断面図である。

【図 46】本発明に関連する参考例 3に係る半導体装置の製造方法の一工程を示す斜視図である。

【図 47】同参考例において、図 46 に示す工程における平面図である。

【図 48】同参考例において、図 47 に示される断面線 X L V I I I - X L V I I I における断面図である。

【図 49】同参考例において、図 46 ~ 図 48 に示す工程の後に行なわれる工程を示す斜視図である。

20

【図 50】同参考例において、図 49 に示す工程における平面図である。

【図 51】同参考例において、図 50 に示される断面線 L I - L I における断面図である。

【図 52】同参考例において、図 49 ~ 図 51 に示す工程の後に行なわれる工程を示す斜視図である。

【図 53】同参考例において、図 52 に示す工程における平面図である。

【図 54】同参考例において、図 53 に示される断面線 L I V - L I V における断面図である。

【図 55】同参考例において、図 52 ~ 図 54 に示す工程の後に行なわれる工程を示す斜視図である。

30

【図 56】同参考例において、図 55 に示す工程における平面図である。

【図 57】同参考例において、図 56 に示される断面線 L V I I - L V I I における断面図である。

【図 58】同参考例において、図 56 に示される断面線 L V I I I - L V I I I における断面図である。

【図 59】同参考例において、図 55 ~ 図 58 に示す工程の後に行なわれる工程を示す斜視図である。

【図 60】同参考例において、図 59 に示す工程における平面図である。

【図 61】同参考例において、図 60 に示される断面線 L X I - L X I における断面図である。

40

【図 62】同参考例において、図 60 に示される断面線 L X I I - L X I I における断面図である。

【図 63】同参考例において、図 59 ~ 図 62 に示す工程の後に行なわれる、図 60 に示される断面線 L X I - L X I に対応する断面図である。

【図 64】同参考例において、図 63 に示す工程における、図 60 に示される断面線 L X I V - L X I V に対応する断面図である。

【図 65】同参考例において、図 63 および図 64 に示す工程の後に行なわれる工程を示す斜視図である。

【図 66】同参考例において、図 65 に示す工程の後に行なわれる工程を示す斜視図であ

50

る。

【図67】同参考例において、図66に示す工程における平面図である。

【図68】同参考例において、図67に示される断面線LXVIIII - LXVIIIIにおける断面図である。

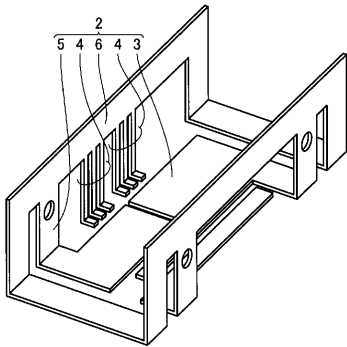
【符号の説明】

【0051】

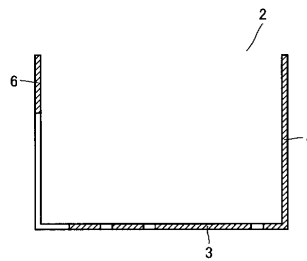
1 半導体装置、2 リードフレーム、3 フレーム本体、4 リード端子、5 主電極端子、6 タイバー、7 放熱板、8 開口部、8 a, 9 a テーパー、9 溝部、10 高熱伝導樹脂シート、11 半導体チップ、12 ワイヤ、13 樹脂、13 b 凹部、14 ナット、15 セラミックス基板、16 セラミックス基板本体、17 a, 17 b 銅パターン、18 はんだ、19 制御回路(IC)チップ、19 p 制御回路(IC)、20 プリント基板、21 第1の金型、21 a ゲート、21 b 挿通部、21 c 開口部、21 d 凹部、22 第2の金型、23 スライド金型、25 蓋、26 外部接続リード端子。

10

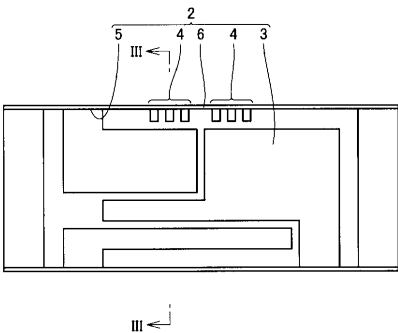
【図1】



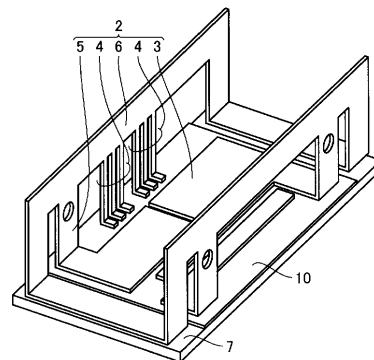
【図3】



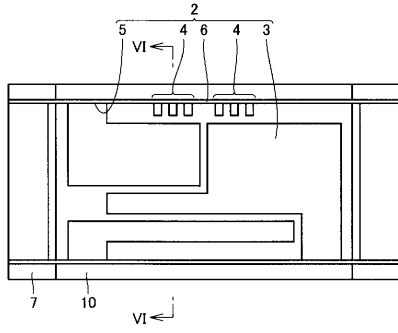
【図2】



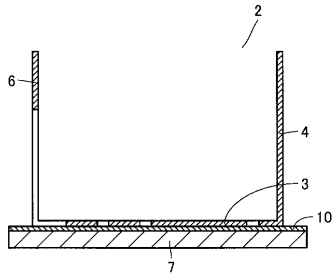
【図4】



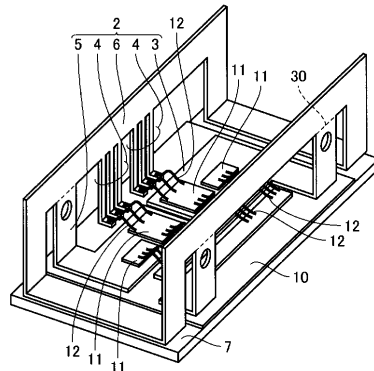
【図5】



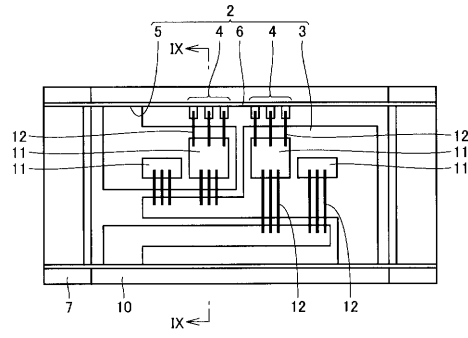
【図6】



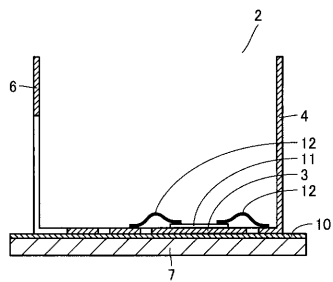
【図7】



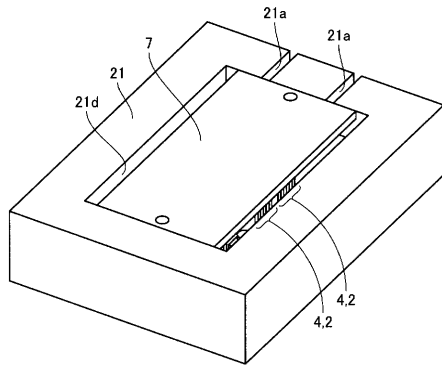
【図8】



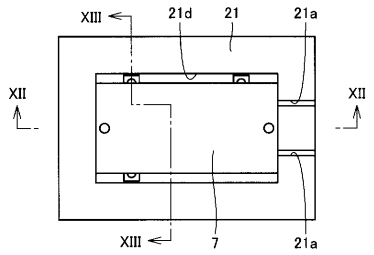
【図9】



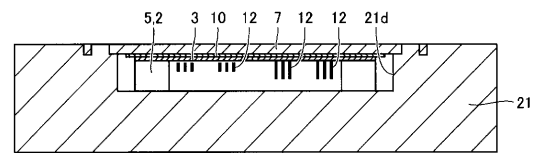
【図10】



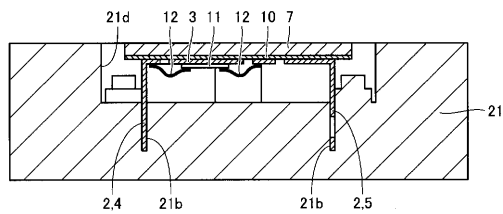
【図11】



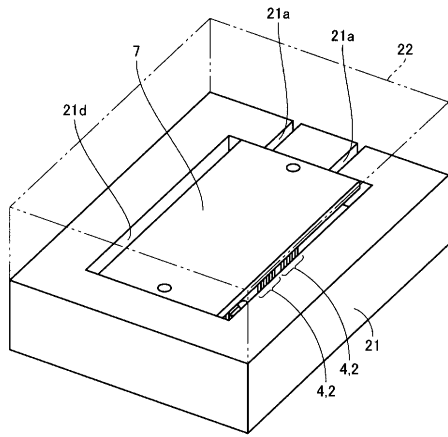
【図12】



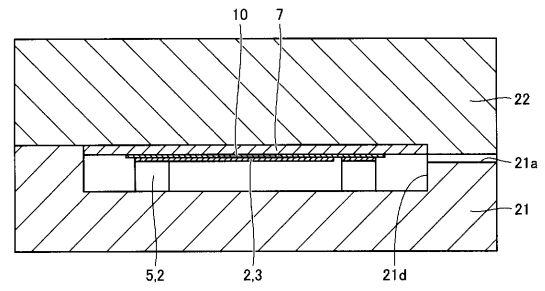
【図13】



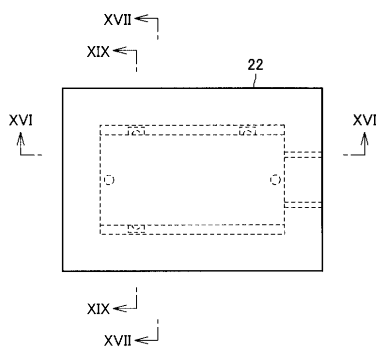
【図14】



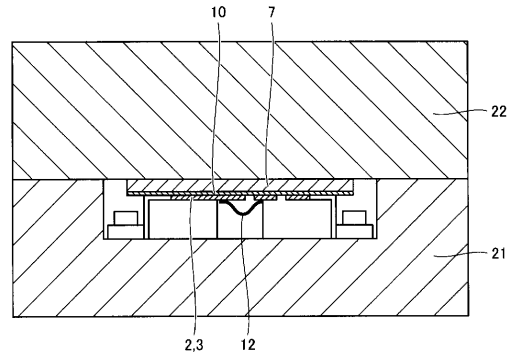
【図16】



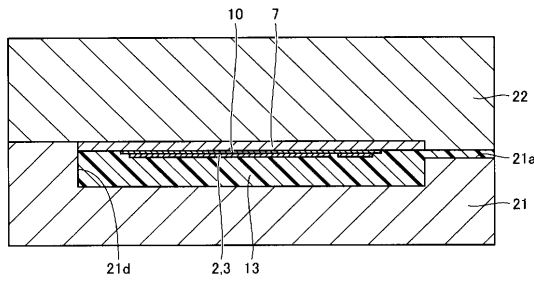
【図15】



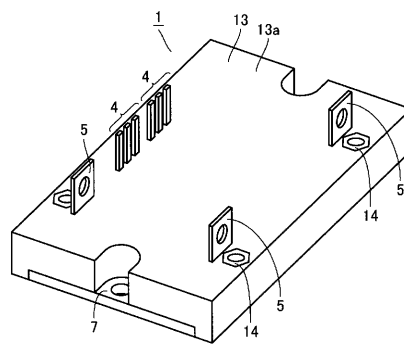
【図17】



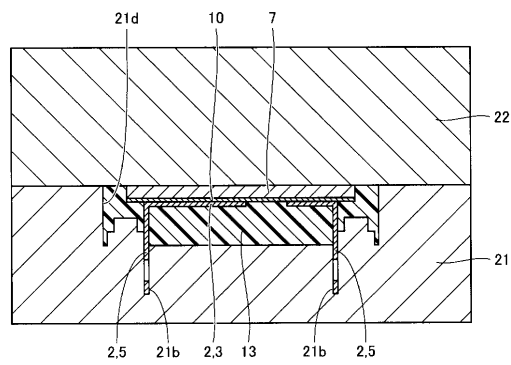
【図18】



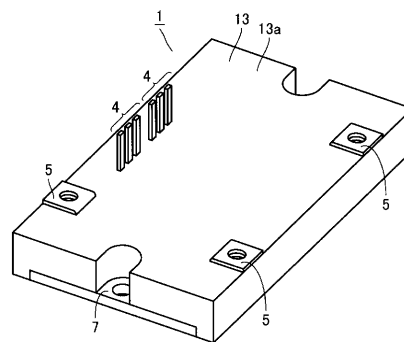
【図20】



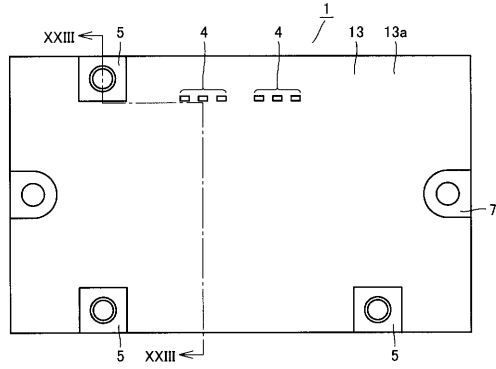
【図19】



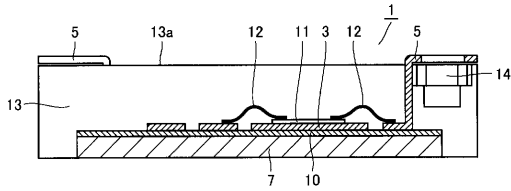
【図21】



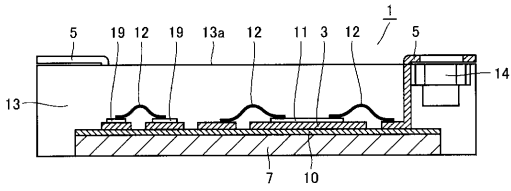
【図 22】



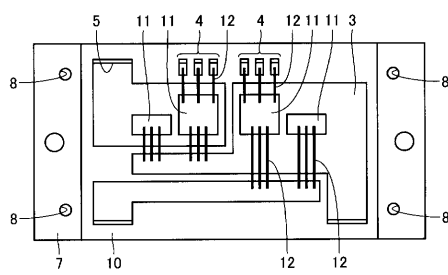
【図 23】



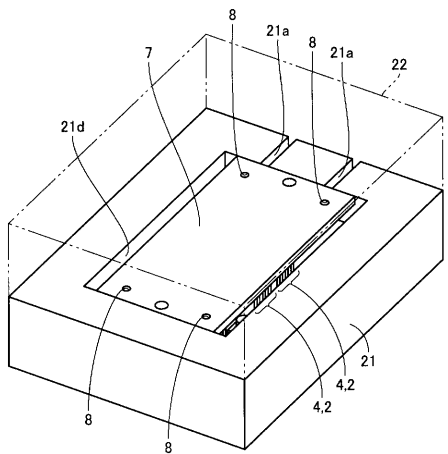
【図 24】



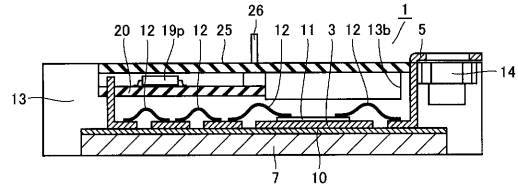
【図 27】



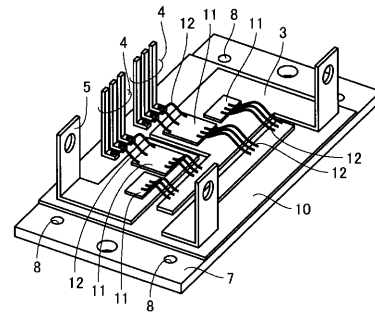
【図 28】



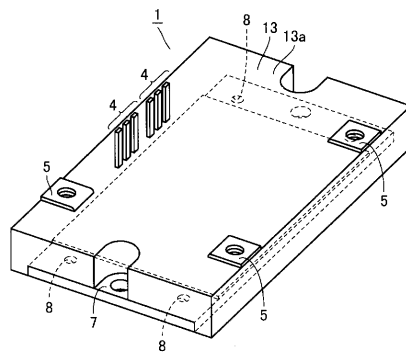
【図 25】



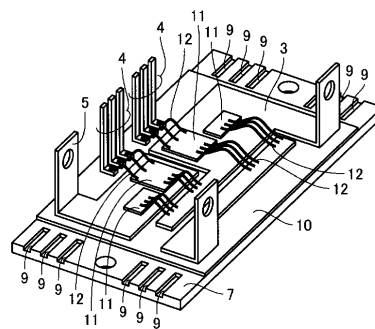
【図 26】



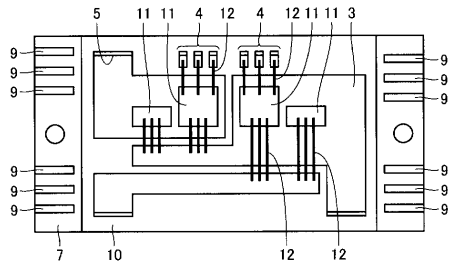
【図 29】



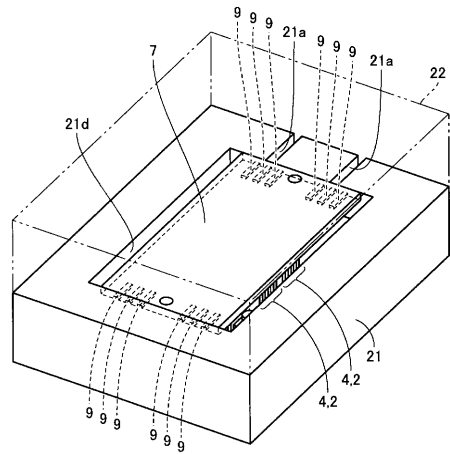
【図 30】



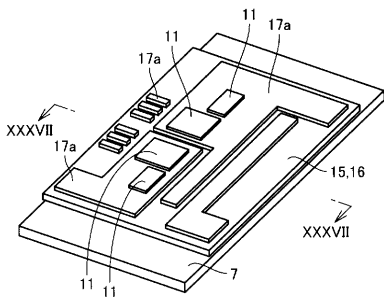
【図 3 1】



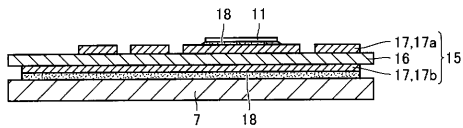
【図 3 2】



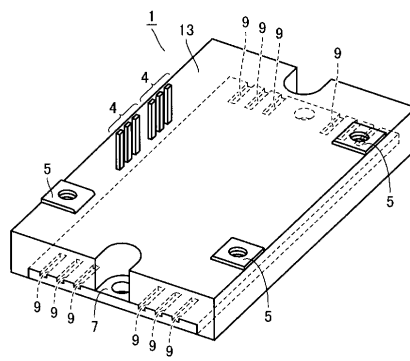
【図 3 6】



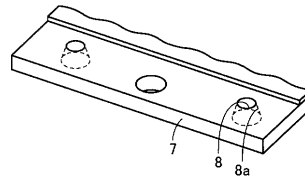
【図 3 7】



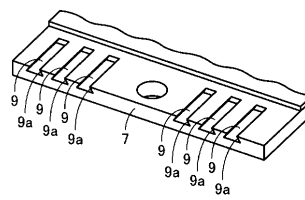
【図 3 3】



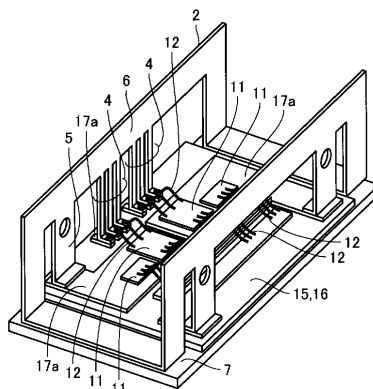
【図 3 4】



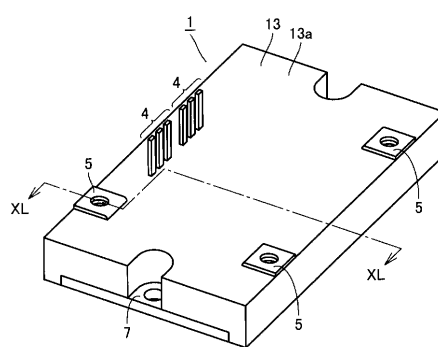
【図 3 5】



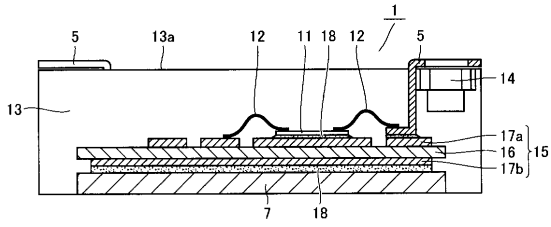
【図 3 8】



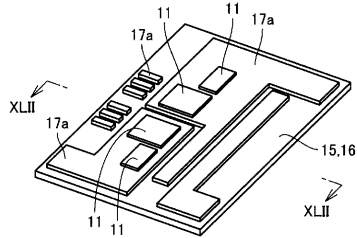
【図 3 9】



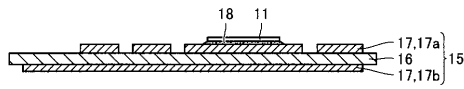
【図40】



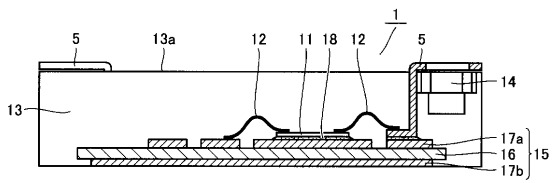
【図41】



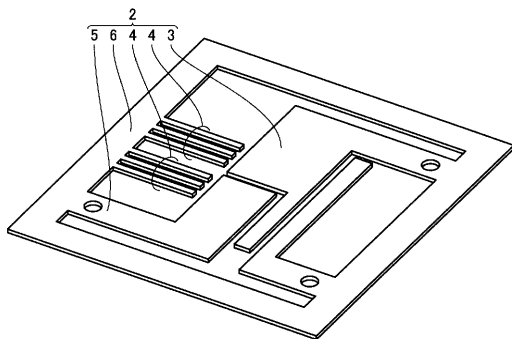
【図42】



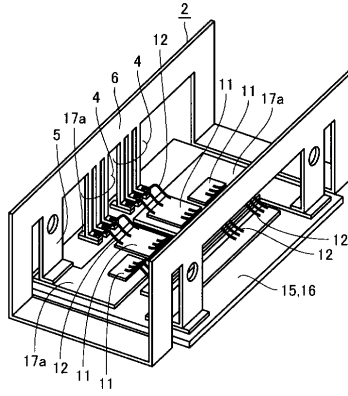
【図45】



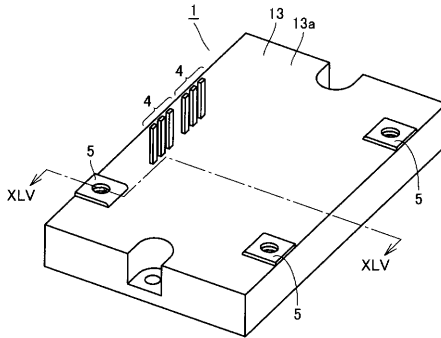
【図46】



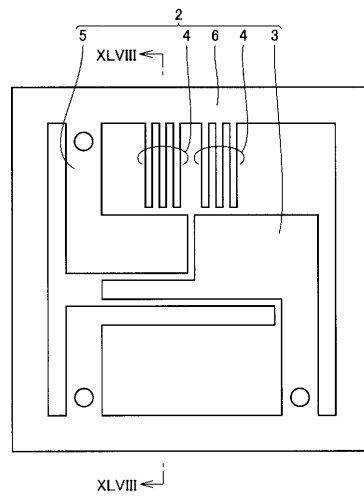
【図43】



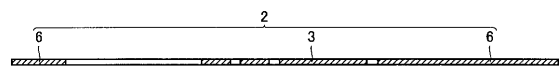
【図44】



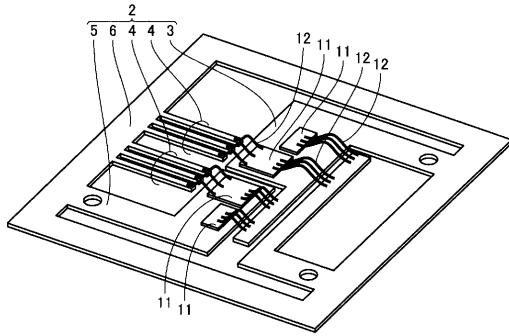
【図47】



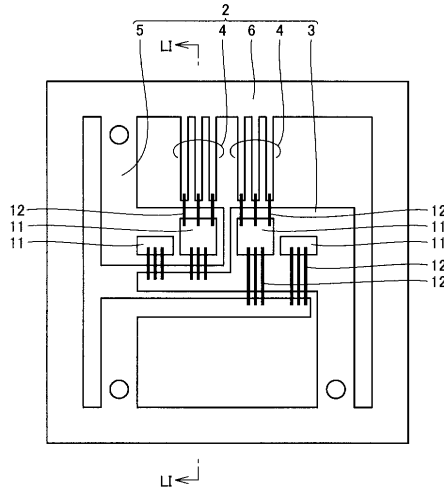
【図48】



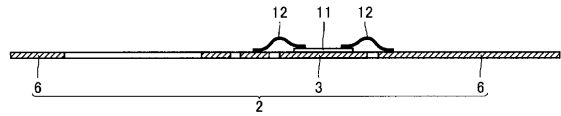
【図 49】



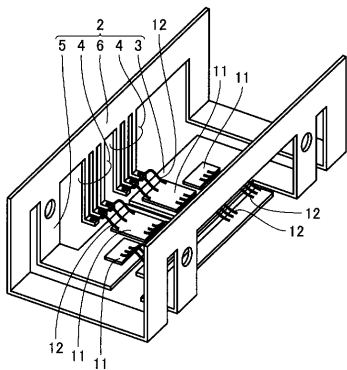
【図 50】



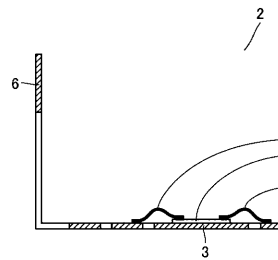
【図 51】



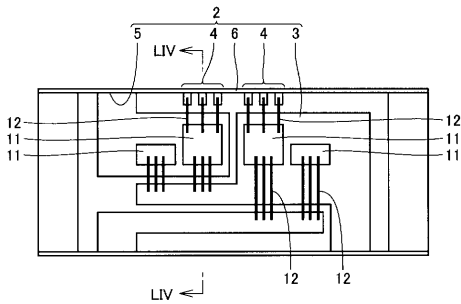
【図 52】



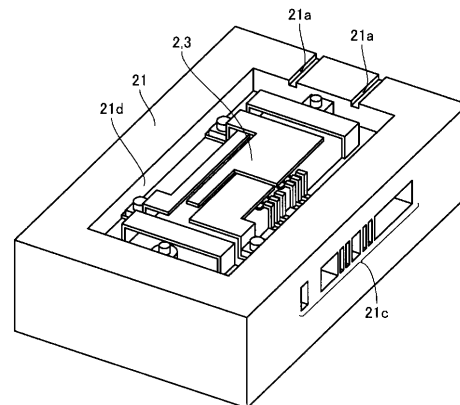
【図 54】



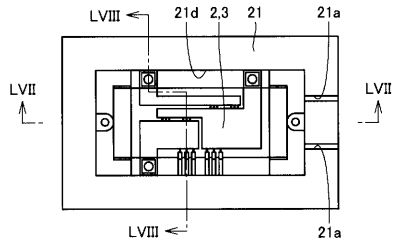
【図 53】



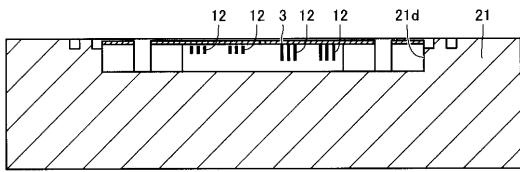
【図 55】



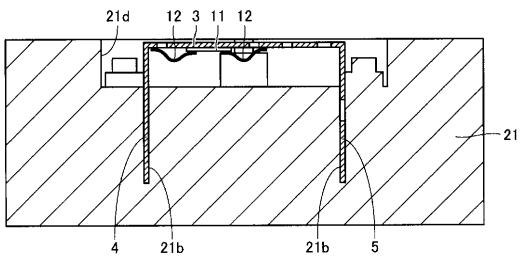
【 56 】



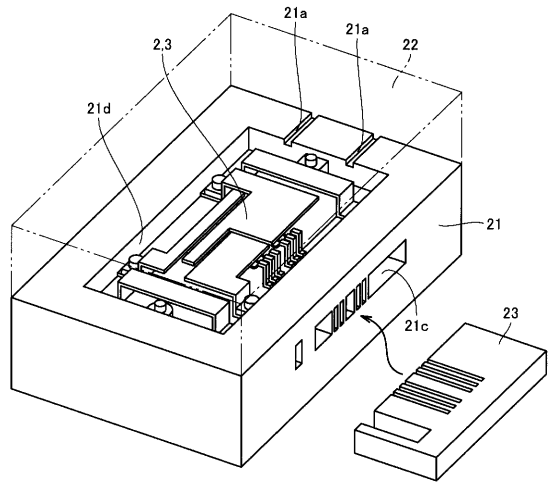
【 57 】



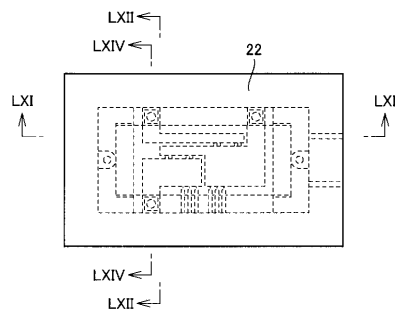
【 58 】



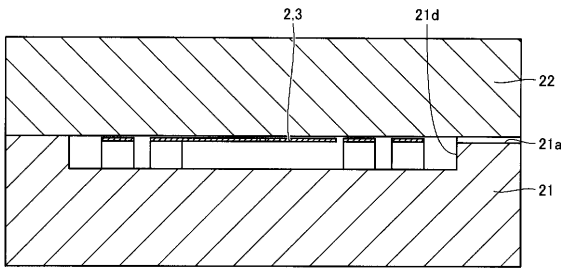
【 59 】



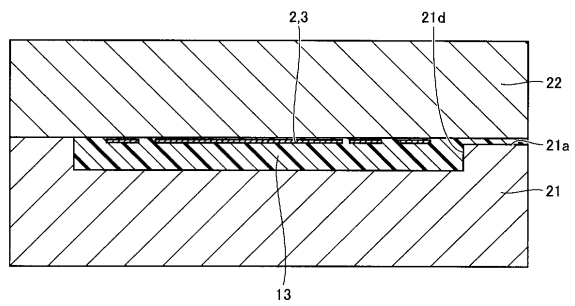
【 60 】



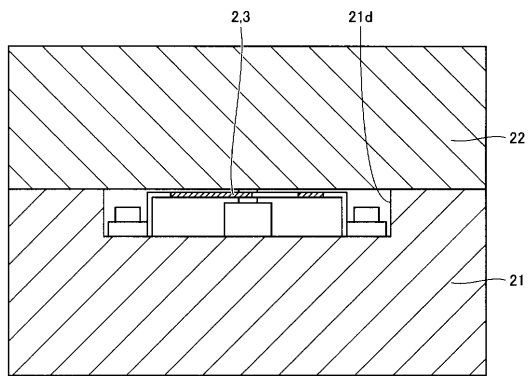
【 61 】



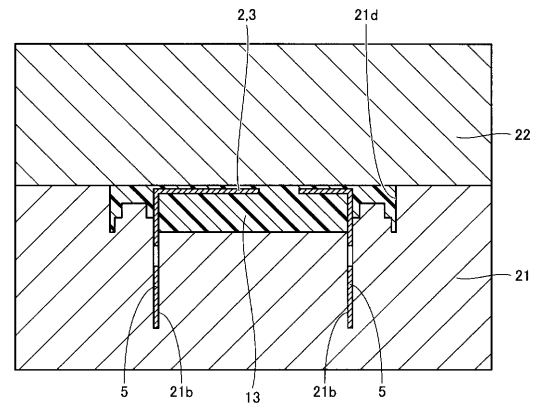
【 63 】



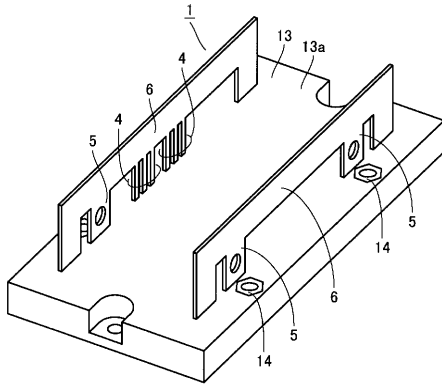
【 62 】



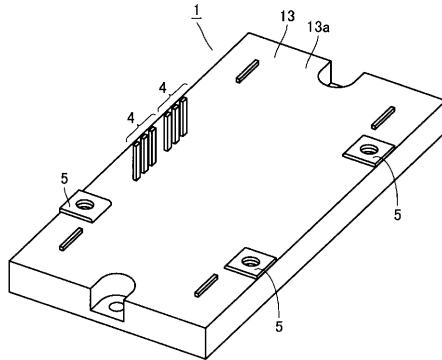
【 64 】



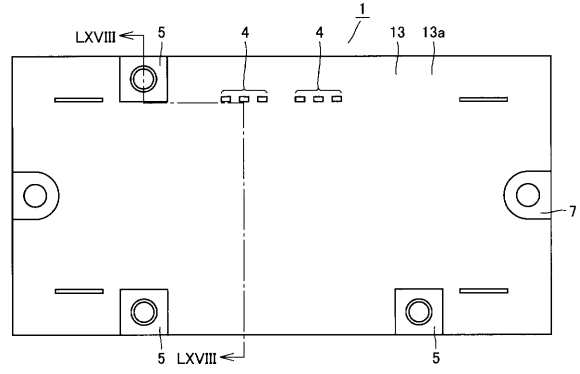
【図 6 5】



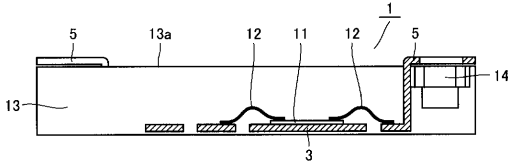
【図 6 6】



【図 6 7】



【図 6 8】



フロントページの続き

(72)発明者 小原 太一
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 坂本 薫昭

(56)参考文献 特開平04-277660(JP,A)
特開平09-153571(JP,A)
特開平10-116962(JP,A)
特開2005-353945(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 25/00 - 25/18
H01L 23/34 - 23/473