



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0089973
(43) 공개일자 2015년08월05일

- (51) 국제특허분류(Int. Cl.)
G11B 5/39 (2006.01)
(52) CPC특허분류
G11B 5/3909 (2013.01)
G11B 5/3932 (2013.01)
(21) 출원번호 10-2015-0013618
(22) 출원일자 2015년01월28일
심사청구일자 2015년01월28일
(30) 우선권주장
14/166,699 2014년01월28일 미국(US)

- (71) 출원인
에이취지에스티 네덜란드 비.브이.
네덜란드 암스테르담 1101 씨엠 루나 아래나 헤리
케르베르그웨그 238
(72) 발명자
오카와 노리히로
일본 256-0811 오다와라시 타지마 117-2-307
고마가키 고우지로
일본 250-0873 오다와라 야하기 1-1-102
(74) 대리인
김태홍, 김진희

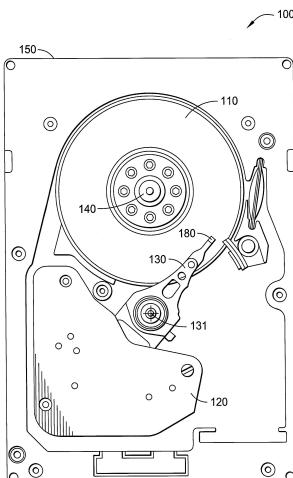
전체 청구항 수 : 총 20 항

(54) 발명의 명칭 자기저항 효과 센서에서 이용되는 이중 캡 층

(57) 요 약

본 발명은 일반적으로 자기 기록 헤드 내 판독 헤드 센서에 관한 것이다. 판독 헤드 센서는 판독 헤드 센서 내 자기 바이어스 자계, 예를 들면, 도메인 제어를 향상시키기 위해 자기 결합을 감소시킬 수 있는 센서 스택 내 이중 캡 층을 포함한다. 또한, 서로 상이한 막 특성들을 갖는 다수의 막 스택을 가진 상층 차폐는 판독 헤드 센서로 발생하는 바이어스 자계를 향상시키기 위해 이용될 수 있다. 또한, 판독 헤드 센서 내 바이어스 자계 발생을 향상시키기 위해 측 차폐에 인접하여 코일 구조가 위치될 수 있다.

대 표 도 - 도1



(52) CPC특허분류
G11B 2005/3996 (2013.01)

명세서

청구범위

청구항 1

판독 헤드 센서에 있어서,
하측 차폐;
상기 하측 차폐 위에 배치된 상측 차폐; 및
상기 하측 차폐와 상기 상측 차폐 사이에 배치된 센서 스택으로서, 상기 센서 스택은,
핀(pinned) 자기 층;
상기 핀 자기 층 위에 배치된 스페이서 층;
상기 스페이서 층 위에 배치된 자유 자기 층; 및
비-자기 층 위에 배치된 자기 층을 포함하고, 상기 자유 자기 층 위에 배치된 이중 캡 층(dual capping layer)
을 포함한 것인, 상기 센서 스택; 및
상기 하측 차폐 위에 그리고 상기 상측 차폐 밑에서 상기 센서 스택에 인접하여 배치된 측 차폐
를 포함하는, 판독 헤드 센서.

청구항 2

제1항에 있어서, 상기 이중 캡 층 내 상기 자기 층은 NiFe, CoFe 또는 NiCoFe을 포함하는 것인, 판독 헤드
센서.

청구항 3

제1항에 있어서, 상기 비-자기 층은 Ta인 것인, 판독 헤드 센서.

청구항 4

제1항에 있어서, 상기 비-자기 층은 1nm 미만의 두께를 갖는 것인, 판독 헤드 센서.

청구항 5

제1항에 있어서, 상기 상측 차폐는,
제1 자기 층 및 상기 제1 자기 층 상에 배치된 제2 자기 층을 포함하는 하부 자기 층;
상기 하부 자기 층 상에 배치된 제1 비-자기 층;
상기 제1 비-자기 층 상에 배치되고, 3-층 자기 막 스택을 포함하는 상부 자기 층; 및
상기 상부 자기 층 상에 배치된 반강자성 층
을 더 포함하는 것인, 판독 헤드 센서.

청구항 6

제5항에 있어서, 상기 하부 자기 층 내 상기 제1 및 상기 제2 자기 층은 NiFe, CoFe 또는 NiCoFe 중 적어도 하나에서 선택되는 것인, 판독 헤드 센서.

청구항 7

제5항에 있어서, 상기 제1 자기 층은 CoFe이고, 상기 제2 자기 층은 NiFe인 것인, 판독 헤드 센서.

청구항 8

제5항에 있어서, 상기 상부 자기 층 내 상기 3-층 자기 막 스택은 CoFe 층들 사이에 개재된 NiFe 층을 포함하는 것인, 판독 헤드 센서.

청구항 9

제8항에 있어서, 상기 측 차폐에 결합된 코일 구조를 더 포함하는, 판독 헤드 센서.

청구항 10

제1항에 있어서, 상기 측 차폐에 결합된 코일 구조를 더 포함하는, 판독 헤드 센서.

청구항 11

판독 헤드 센서에 있어서,

하측 차폐;

상기 하측 차폐 위에 배치된 상측 차폐로서, 상기 상측 차폐는,

제1 자기 층 및 상기 제1 자기 층 상에 배치된 제2 자기 층을 포함하는 하부 자기 층;

상기 하부 자기 층 상에 배치된 제1 비-자기 층;

상기 제1 비-자기 층 상에 배치되고, 3-층 자기 막 스택을 포함하는 상부 자기 층; 및

상기 상부 자기 층 상에 배치된 반강자성 층

을 포함하는 것인, 상기 상측 차폐;

상기 하측 차폐와 상기 상측 차폐 사이에 배치된 센서 스택; 및

상기 하부 차폐 위에 그리고 상기 상부 차폐 밑에서 상기 센서 스택에 인접하여 배치된 측 차폐

를 포함하는, 판독 헤드 센서.

청구항 12

제11항에 있어서, 상기 하부 자기 층 내 상기 제1 자기층 및 상기 제2 자기 층은 NiFe, CoFe 또는 NiCoFe 중 적어도 하나에서 선택되는 것인, 판독 헤드 센서.

청구항 13

제11항에 있어서, 상기 제1 자기 층은 CoFe이고, 상기 제2 자기 층은 NiFe인 것인, 판독 헤드 센서.

청구항 14

제11항에 있어서, 상기 상부 자기 층 내 상기 3-층 자기 막 스택은 CoFe 층들 사이에 개재된 NiFe 층을 포함하는 것인, 판독 헤드 센서.

청구항 15

제11항에 있어서, 상기 센서 스택은,

핀 자기 층;

상기 핀 자기 층 위에 배치된 스페이서 층;

상기 스페이서 층 위에 배치된 자유 자기 층; 및

상기 자유 자기 층 위에 배치되고, 비-자기 층 위에 배치된 자기 층을 포함하는 이중 캡 층
을 더 포함하는 것인, 판독 헤드 센서.

청구항 16

제15항에 있어서, 상기 이중 캡 층 내 상기 자기 층은 NiFe, CoFe 또는 NiCoFe을 포함하는 것인, 판독 헤드 센서.

청구항 17

제15항에 있어서, 상기 비-자기 층은 Ta인 것인, 판독 헤드 센서.

청구항 18

제15항에 있어서, 상기 비-자기 층은 1nm 미만의 두께를 갖는 것인, 판독 헤드 센서.

청구항 19

판독 헤드 센서에 있어서,

하측 차폐;

상기 하측 차폐 위에 배치된 상측 차폐;

상기 하측 차폐와 상기 상측 차폐 사이에 배치된, 센서 스택; 및

상기 하측 차폐 위에 그리고 상기 상측 차폐 밑에 상기 센서 스택에 인접하여 배치된 측 차폐; 및

상기 측 차폐에 결합되어 배치된 코일 구조

를 포함하는, 판독 헤드 센서.

청구항 20

제19항에 있어서, 상기 센서 스택은,

핀 자기 층;

상기 핀 자기 층 위에 배치된 스페이서 층;

상기 스페이서 층 위에 배치된 자유 자기 층; 및

상기 자유 자기 층 위에 배치되고, Ta 층 위에 배치된 NiFe 층을 포함하는 이중 캡 층

을 더 포함하는 것인, 판독 헤드 센서.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 일반적으로 하드 디스크 드라이브에서 사용하기 위한 자기 판독 헤드 센서에 관한 것이다. 판독 헤드 센서는 자기저항 효과 유형이다. 특히, 실시예는 센서 내에 이중 캡 층을 이용하는 판독 헤드 센서에 관한 것이다.

배경 기술

[0002] 컴퓨터의 중심부는 전형적으로 회전 자기 디스크, 판독 헤드 및 기입 헤드를 갖는 슬라이더, 회전 디스크 위에 서스펜션 암, 및 판독 헤드 및/또는 기입 헤드를 회전 디스크 상에 선택된 원형 트랙 위에 놓이게 하기 위해 서스펜션 암을 선회시키는 액추에이터 암을 포함하는 자기 디스크 드라이브이다. 서스펜션 암은 디스크가 회전하고 있지 않을 때 슬라이더를 디스크의 표면 쪽으로 바이어스하고 디스크가 회전할 때 슬라이더의 공기 베어링 표면(ABS)에 인접하여 회전 디스크에 의해 공기가 소용돌이쳐(swirl) 슬라이더가 회전 디스크의 표면에서 약간 거리를 두고 공기 베어링 상에 떠 있게 한다. 슬라이더가 공기 베어링 상에 떠 있을 때, 호스트 데이터에 대응하는 자기 전이(magnetic transition)를 기입 및 판독하기 위해 기입 헤드 및 판독 헤드가 채용된다. 판독 헤드 및 기입 헤드는 기입 기능 및 판독 기능을 구현하기 위해 컴퓨터 프로그램에 따라 동작하는 신호 처리 회로에 연결된다.

[0003] 하드 디스크 드라이브의 판독 헤드는 자기저항 효과를 이용하는 스픈 벨브 요소를 포함한다. 중간 층을 개재한, 자유 자기 층 및 핀 자기 층과 같은 2개의 얇은 강자성 막의 상대적 자화를 감지함으로써, 디스크 상에 나노 규

모의 자석으로부터 자기 정보가 판독될 수 있다. 센서 요소의 다양한 치수 감소와 막 특징의 개선은 기록 밀도의 개선에 기여하여, 현재 기록 트랙이 대략 100 나노미터 미만의 폭이 될 수 있게 한다. 그러나 트랙 폭이 협소해짐에 따라, 자유 자기 충의 자화 동안 열 진동에 의해 발생하는 노이즈(자기-노이즈(mag-noise))가 헤드 신호-대-노이즈 비(SNR)에 미치는 영향은 더무니없이 커지게 된다. 재생 출력이 증가함에 따라 비례적으로 자기-노이즈가 증가하기 때문에, 헤드 SNR은 어떤 최댓값으로 포화된다. 이에 따라, 자기-노이즈의 감소는 점점 더 중요해지게 되었다. 저 자기 결합을 위한 제어뿐만 아니라 자유 자기 충의 자기 바이어싱(도메인 제어)은 자기-노이즈를 감소시키는 데에 효과적이다.

발명의 내용

해결하려는 과제

[0004] 그러므로 이 기술에서는 센서 구조에서 저 자기 결합과 함께 자기-노이즈를 최소화할 수 있는 센서 구조가 필요하다.

과제의 해결 수단

[0005] 본 발명은 일반적으로 자기 기록 헤드 내 판독 헤드 센서에 관한 것이다. 판독 헤드 센서는 판독 헤드 센서 내 자기 바이어스 자계(bias field), 예를 들면, 도메인 제어를 향상시키기 위해 자기 결합을 감소시킬 수 있는 이 중 캡 충을 포함한다. 또한, 서로 상이한 막 특성들을 갖는 다수의 막 스택을 가진 상측 차폐는 판독 헤드 센서 내 바이어스 자계 발생을 향상시키기 위해 이용될 수 있다. 또한, 측 차폐에 인접하여 코일 구조가 위치될 수 있다. 측 차폐에 인접하여 위치된 코일 구조는 신호-대-노이즈 비(SNR)를 효율적으로 제어하고 판독 헤드 센서의 도메인 제어를 증가시키기 위해서, 센서로 발생하는 바이어스 자계를 효과적으로 변경 및 조절할 수 있다.

[0006] 일 실시예에서, 판독 헤드 센서는 하측 차폐, 상기 하측 차폐 위에 배치된 상측 차폐, 및 하측 차폐와 상측 차폐 사이에 배치된 센서 스택으로서, 센서 스택은 펀(pinned) 자기 충, 펀 자기 충 위에 배치된 스페이서 충, 스페이서 충 위에 배치된 자유 자기 충, 및 비-자기 충 위에 배치된 자기 충을 포함하고 자유 자기 충 위에 배치된 이중 캡 충을 포함하는, 센서 스택, 및 하측 차폐 위에 그리고 상측 차폐 밑에 센서 스택에 인접하여 배치된 측 차폐를 포함한다.

[0007] 또 다른 실시예에서, 판독 헤드 센서는 하측 차폐, 하측 차폐 위에 배치된 상측 차폐로서, 상측 차폐는 제1 자기 충 및 상기 제1 자기 충 상에 배치된 제2 자기 충을 포함하는 하부 자기 충, 하부 자기 충 상에 배치된 제1 비-자기 충, 제1 비-자기 충 상에 배치되고, 3-충 자기 막 스택을 포함하는, 상부 자기 충, 및 상부 자기 충 상에 배치된 반강자성 충을 포함하는, 상측 차폐, 하측 차폐와 상측 차폐 사이에 배치된 센서 스택, 및 하부 차폐 위에 그리고 상부 차폐 밑에 센서 스택에 인접하여 배치된 측 차폐를 포함한다.

[0008] 또 다른 실시예에서, 판독 헤드 센서는 하측 차폐, 하측 차폐 위에 배치된 상측 차폐, 하측 차폐와 상측 차폐 사이에 배치된, 센서 스택, 및 하측 차폐 위에 그리고 상측 차폐 밑에 센서 스택에 인접하여 배치된 측 차폐, 및 측 차폐에 결합되어 배치된 코일 구조를 포함한다.

도면의 간단한 설명

[0009] 본 발명의 위에 인용된 특징들이 상세히 이해될 수 있도록, 위에 간략히 요약된, 발명의 더 특정한 설명은 일부가 첨부된 도면에 도시된 실시예를 참조하여 행해질 수 있다. 그러나 첨부된 도면은 이 발명의 전형적인 실시예를 단지 예시하는 것이며 따라서 개시된 바가 똑같이 효과적인 다른 실시예에 적용될 수 있으므로 발명의 범위를 제한하는 것으로 간주되지 않음에 유의한다.

도 1은 발명의 실시예에 따른 예시적 자기 디스크 드라이브를 도시한 것이다.

도 2는 발명의 일 실시예에 따른 도 1의 디스크 드라이브의 판독/기입 헤드 및 자기 디스크의 측면도이다.

도 3은 일 실시예에 따른 판독 헤드의 개략도이다.

도 4는 또 다른 실시예에 따른 판독 헤드의 개략도이다.

도 5는 판독 헤드 센서에서 발생하는 바이어스 자계의 크기에 대한 비-자기 충의 두께 변화의 관계를 도시한 그 래프이다.

도 6은 일 실시예에 따라 도 3 또는 도 4의 판독 헤드 센서 내 배치된 측 차폐의 3차원 개략도로서, 측 차폐에

인접하여 코일 구조가 배치되어 있다.

용이하게 이해할 수 있게, 도면에서 공통되는 동일 요소를 나타내기 위해 가능한 경우 동일 참조부호가 사용되었다. 일 실시예에서 개시되는 요소들은 구체적 인용 없이 다른 실시예에서 유익하게 이용될 수 있을 것으로 생각된다. 그러나 첨부된 도면은 이 발명의 전형적인 실시예를 단지 예시하는 것이며 따라서 개시된 바가 자기 센서를 수반하는 임의의 분야에서 똑같이 효과적인 다른 실시예에 적용할 수 있으므로 발명의 범위를 제한하는 것으로 간주되지 않음에 유의한다.

발명을 실시하기 위한 구체적인 내용

[0010] 다음에 발명의 실시예를 참조한다. 그러나 발명은 기술된 특정한 실시예로 제한되지 않음을 알아야 한다. 대신에, 서로 다른 실시예들에 관계되든 아니든 간에 다음 특징 및 요소들의 임의의 조합은 발명을 구현하고 실시하기 위해 고려된다. 또한, 발명의 실시예가 다른 가능한 해결책 및/또는 종래 기술에 비해 이점을 달성할 수 있을지라도, 주어진 실시예에 의해 특정한 이점이 달성될지의 여부가 본 발명을 제한하는 것은 아니다. 이에 따라, 다음의 측면, 특징, 실시예 및 이점은 단지 예시하는 것이며 청구항(들)에 명확히 인용되는 경우를 제외하고 첨부된 청구항의 요소 또는 제한으로 간주되지 않는다. 마찬가지로, "발명"이라는 언급은 본원에 개시된 임의의 발명적 요체의 일반화로서 해석되지 않을 것이며 청구항(들)에 명확히 인용되는 경우를 제외하고 첨부된 청구항의 요소 또는 제한인 것으로 간주되지 않을 것이다.

[0011] 본 발명은 일반적으로 자기 기록 헤드 내 판독 헤드 센서에 관한 것이다. 판독 헤드 센서는 상축 차폐와 하축 차폐 사이에 개재된 센서 스택에 더하여 측 차폐를 포함한다. 상축 차폐는 반강자성적 결합을 가진 다층 구조이다. 상축 차폐에서 센서 스택으로의 자기 결합은 센서 스택 내 형성된 자유 층의 도메인 제어뿐만 아니라 발생하는 자기적 바이어스 자계를 향상시키기 위해 낮게 제어된다. 일 실시예에서, 낮은 자기 결합은 센서 스택 내 자유 층 상에 형성되는 상부 이중 캡 층을 이용함으로써 얻어진다. 또한, 상이한 막 특성 배열을 가진 다수의 막 층들 또한 상축 차폐 내에 이용될 수 있다. 바이어스 자계 발생을 향상시키기 위해 측 차폐에 인접하여 코일 구조가 배치될 수 있다.

[0012] 도 1은 발명의 실시예에 따른 예시적 하드 디스크 드라이브(HDD)(100)의 평면도이다. 도시된 바와 같이, HDD(100)는 하나 이상의 자기 디스크(110), 액추에이터(120), 자기 디스크(110) 각각에 연관된 액추에이터 암(130), 새시(150) 내 부착된 스픈들 모터(140)를 포함할 수 있다. 하나 이상의 자기 디스크(110)는 도 1에 도시된 바와 같이 수직으로 배열될 수도 있다. 또한, 하나 이상의 자기 디스크(110)는 스픈들 모터(140)와 결합될 수 있다.

[0013] 자기 디스크(110)는 디스크(110)의 상부 표면 및 하부 표면상에 데이터의 원형 트랙을 포함할 수 있다. 자기 헤드(180)가 장착되어 액추에이터 암(130)에 결합된다. 각 디스크(110)가 스픈할 때, 데이터가 데이터 트랙 상에 기입되고 및/또는 이로부터 판독될 수 있다. 액추에이터 암(130)은 자기 헤드(180)를 디스크(110) 내 특정 데이터 트랙 상에 놓이게 하기 위해 액추에이터 축(131)을 중심으로 선회하게 구성될 수 있다.

[0014] 도 2는 자기 디스크(202)에 면한 판독/기입 헤드(200)의 중앙을 통한 분해 측단면도이다. 판독/기입 헤드(200) 및 자기 디스크(202)는 각각 도 1의 자기 헤드(180) 및 자기 디스크(110)에 대응할 수 있다. 일부 실시예에서, 자기 디스크(202)는 "연질" 또는 상대적으로 저-보자력의 자기 투자성 하층(PL)(206) 상에 수직 자기 데이터 기록 층(RL)(204)을 포함하는 "이중-층" 매체일 수 있다. 판독/기입 헤드(200)는 공기 베어링 표면(ABS)과 같은 매체 접면(media facing surface)(MFS)(209), 자기 기입 헤드(220) 및 자기 판독 헤드 센서(222)를 포함하고, 이의 매체 접면(MFS)(209)이 자기 디스크(202)에 면하도록 장착된다. 도 2에서, 디스크(202)는 화살표(232)로 나타낸 방향으로 헤드(200)를 지나 이동한다. 자기 데이터 기록 층(RL)(204)은 수직으로 기록 또는 자화되는 영역(212)을 갖는 것으로 도시되었는데, 서로 인접한 영역(212)은 화살표(211)로 나타낸 바와 같이 자기 데이터 기록 층(RL)(204) 내 위치된 자화 방향을 갖는다. 인접한 자화된 영역(212)의 자기장은 기록되는 비트(bit)로서 감지 요소(230)에 의해 검출될 수 있다. 기입 헤드(220)는 비-자기 물질(219) 내 내장된 단면으로 도시된 주 폴(pole)(232) 및 얇은 막 코일(218)로 구성된 자기 회로(224)를 포함한다.

[0015] 본원에서 논의되는 실시예에서, 판독 헤드 센서(222)는 측 차폐 판독 헤드 센서이다. 측 차폐 판독 헤드 센서는 스픈 벨브 요소의 트랙 폭 방향으로 연질 자성체를 포함하고, 이에 따라 트랙 폭 방향으로 판독 감도 분포의 가장자리(skirt) 영역에서 감도 감소를 유발한다. 판독 감도 분포의 가장자리 감소는, 스픈 벨브 요소가 기록 트랙의 중심 부분에서 발생하는 자기장을 포획하고 연질 자성체에 의해 형성된 자기 차폐가 중심 부분 이외의 기록 트랙의 부분들에 의해 발생하는 자기장을 흡수하기 때문에, 일어난다. 감도 분포의 가장자리를 감소시킴으로

써, 판독 노이즈 및 인접 트랙의 간섭이 감소될 수 있기 때문에 트랙 밀도가 개선될 수 있다.

[0016] 판독 헤드 센서(222)가 상측 차폐(S2)에 강한 자기적 결합을 갖는 실시예에서, 신호 노이즈는 종종 높게 나타나는데, 이것은 데이터 판독/기입 용량에 불리하다. 따라서, 판독 헤드 센서(222)와 상측 차폐(S2) 간에 저 자기적 결합을 유지하는 것은 이들 사이에 발생하는 바이어스 자계를 바람직하게 향상시키고, 이에 따라 도메인 제어 가능성을 증가시킬 수 있다.

[0017] 도 3은 도 2에 도시된 판독/기입 헤드(200)와 유사하게, 센서 스택(350) 내 형성된 이중 캡 층(314)을 갖는 자기 판독 헤드 센서(300)의 매체 접면(MFS)을 도시한 것이다. 판독 헤드(300)는, 도 2를 참조하여 앞서 기술된 바와 같이, 하측 차폐(S1)와 상측 차폐(S2) 간에 형성된 센서 스택(350)을 포함한다. 센서 스택(350)은 하부 차폐(S1) 상에 배치된 하층(301) 및 제1 반강자성 층(302)을 포함한다. 하층(301)은 Ta, Ru 또는 Ta 및 Ru의 화합물을 포함하며 약 3nm의 두께를 가질 수 있다. 일 실시예에서, 제1 반강자성 층(302)은 PtMn, IrMn, PtPdMn, NiMn 또는 이들의 조합을 포함하며 약 60 옹스트롬의 두께를 갖는다. 일 실시예에서, 제1 반강자성 층(302)은 약 4nm의 두께를 갖는다. 다음에, 핀 자기 층(304)은 제1 반강자성 층(302) 상에 배치된다. 핀 자기 층(304)은 약 2nm의 두께를 가질 수 있다. 핀 자기 층(304)은 단순 핀(pinned), 역평행 핀, 자체 핀 또는 반강자성 핀 센서와 같은, 몇 가지 유형의 핀 층들 중 하나를 포함할 수 있다. 핀 층 및 기준 층은 예를 들면 NiFe, CoFe, CoFeB, 또는 희석(diluted) 자기 합금과 같은 몇몇 자기 물질로 만들어질 수 있다.

[0018] 터널 접합 자기저항(TMR) 센서의 경우에 산화물 장벽 층 혹은 거대 자기저항(GMR) 센서의 경우에 도전 층일 수 있는 스페이서 층(306)은 자유 자기 층(308) 밑에 핀 자기 층(304) 상에 배치된다. 판독 헤드(300)가 TMR 센서라면, 스페이서 층(306)은 MgO, HfO₂, TiO₂ 또는 Al₂O₃을 포함할 수 있다. 판독 헤드(300)가 GMR 센서라면, 스페이서 층(306)은 구리와 같은 비-자기 도전성 물질을 포함할 수 있다. 스페이서 층(306)은 약 1nm의 두께를 가질 수 있다.

[0019] 자유 자기 층(308)은 스페이서 층(306) 상에 배치된다. 자유 자기 층(308)은 Co, Fe, Ni, B, 혹은 이들의 조합, 이를테면 CoFe, CoFeB 또는 CoFeNiB를 포함할 수 있다. 자유 자기 층(308)은 약 15 옹스트롬 내지 약 75 옹스트롬의 두께를 갖는다. 일 실시예에서, 두께는 약 6nm이다.

[0020] 다음에 이중 캡 층(314)이 자유 자기 층(308) 상에 형성된다. 일 실시예에서, 이중 캡 층(314)은 비-자기 층(310) 상에 배치된 자기 층(312)을 포함한다. 통상의 자기 캡 층과는 달리, 이중 캡 층(314)은 비-자기 층(310) 상에 배치된 자기 층(312)을 포함한다. 이중 캡 층(314) 내 포함되는 비-자기 층(310)은 자유 자기 층(308)과 상측 차폐(S2) 간에 자기 결합을 효율적으로 감소시키고 그럼으로써 센서 스택(350)에 인접하여 발생하는 바이어스 자계를 증가시키는 것으로 생각된다. 발생하는 자기 결합이 바람직하지 못하게 자기 노이즈 증가 및 신호 대 노이즈 비(SNR) 감소를 초래할 수 있기 때문에 자기 결합을 최소 범위로 유지하는 것이 요망된다. 따라서, 자유 자기 층(308) 상에 형성된, 비-자기 층(310)을 안에 포함하는 이중 캡 층(314)을 이용함으로써, 자기적 탈결합(decouple)이 효율적으로 달성되고, 그럼으로써 자유 자기 층(308) 내 도메인 제어 가능성을 향상시킬 뿐만 아니라 센서 스택(350)으로 발생하는 바이어스 자계를 증가시킬 수 있다. 이에 따라, 자유 자기 층(308) 위에 이중 캡 층(314) 내 비-자기 층(310)을 이용함으로써, 자유 자기 층(308)과 상측 차폐(S1) 간에 자기 결합은 효율적으로 약화되고(예를 들면, 자기적 탈결합), 그럼으로써 자기 노이즈를 제거하고 도메인 제어 가능성을 증가시킨다. 또한, 비-자기 층(310)은 자유 자기 층(308)과 상측 차폐(S2) 간에 추가의 자기 간격을 제공하여 이들 간에 자기 결합을 약화시킬 수 있다. 비-자기 층(310)에 의해 생성되는 추가의 자기 간격은 데이터 밀도를 불리하게 감소시킬 수 있는 판독 캡을 제거하기 위해 최소로(예를 들면, 비-자기 층(310)의 얇은 두께) 유지될 수 있다. 일 실시예에서, 비-자기 층(310)은 1nm 미만, 예컨대 0.8nm 미만, 예를 들면 약 0.1nm 내지 약 0.5nm의 두께를 갖도록 제어된다.

[0021] 일 실시예에서, 비-자기 층(310)은 Ta, Mg 등을 포함하는 그룹에서 선택된 비-자기 물질(예를 들면, 자기 소거된)로부터 제조될 수 있다. 일 예에서, 비-자기 층(310)은 약 0.1nm 내지 약 0.5nm 사이의 두께를 갖는 Ta 층이다.

[0022] 또한, 비-자기 층(310) 상에 배치된 자기 층(312)은 필요에 따라 향상된 자기 바이어스를 제공하기 위해 상측 차폐(S2)에 강자성으로 결합될 수 있는 선택된 자기 물질로부터 제조될 수 있다. 일 실시예에서, 자기 층(312)은 NiFe, CoFe, 및 FeCoNi을 포함하는 그룹에서 선택된 자기 물질로부터 제조될 수 있다. 일 실시예에서, 자기 층(312)은 약 1nm 내지 약 6nm의 두께를 갖는 NiFe 층이다.

[0023] 센서 스택(350) 밑에 그리고 위에 배치된 하측 차폐(S1) 및 상측 차폐(S2)는 자기 차폐로서 기능을 할 뿐만 아

니라 감지 전류를 센서 스택(350)에 공급하기 위한 전기적 리드로서 기능을 할 수 있는 전기적 도전성 물질로부터 형성된다. 일 실시예에서, 하측 차폐(S1)는 NiFe와 같은 자기 물질에 의해 형성된다.

[0024] 상측 차폐(S2)는 다수의 층을 포함할 수 있다. 상측 차폐(S2)는 비-자기 스페이서 층(318)에 의해 분리된 하부 자기 층(316) 및 상부 자기 층(320)을 포함할 수 있다. 제2 반강자성 층(330)이 상부 자기 층(320) 상에 배치된다. 제2 반강자성 층(330)은 PtMn, IrMn, PtPdMn, NiMn 또는 이들의 조합을 포함하며 약 60 옹스트롬의 두께를 갖는다. 비-자기 스페이서 층(318)은 Ta, TaO, Ru, Rh, NiCr, SiC 또는 Al₂O₃을 포함할 수 있다. 하부 자기 층(316) 및 상부 자기 층(320)은 각각 강자성 물질을 포함할 수 있다. 이용될 수 있는 적합한 강자성 물질은 Ni, Fe, Co, NiFe, NiFeCo, NiCo, CoFe 및 이들의 조합을 포함한다. 상부 자기 층(320)은 하부 자기 층(316)에 반강자성으로 결합되고 상부 자기 층(320)의 자화는 제2 반강자성 층(330)에 의해 일 방향으로 고정된다. 일 실시예에서, 상측 차폐(S2)는 3개 층 구조로서 IrMn/NiFe/Ru/NiFe을 포함한다.

[0025] 절연 층(321)은 센서 스택(350)의 측벽을 따라서, 그리고 하측 차폐(S1) 위에 배치될 수 있다. 절연 층(321)은 알루미늄 산화물 또는 실리콘 질화물과 같은 절연 물질을 포함할 수 있다. 절연 층(321)은 원자층 피착(ALD), 화학기상 피착(CVD), 및 이온 범 스퍼터링(IBD)과 같은 공자의 피착 방법에 의해 피착될 수 있다.

[0026] 절연 층(321) 상에 측 차폐(322)가 배치된다. 측 차폐(322)는 강자성 물질을 포함할 수 있다. 이용될 수 있는 적합한 강자성 물질은 Ni, Fe, Co, NiFe, NiFeCo, NiCo, CoFe 및 이들의 조합을 포함한다. 상측 차폐(S2)의 하부 자기 층(316) 및 측 차폐(322)는 강자성으로 결합된다. 이러한 구조를 채택하는 이유는 스핀 벨브 요소 내 자유 자기 층(308)의 충분한 도메인 안정성을 달성하기 위한 것이다. 상측 차폐(S2)는 반강자성적 결합 구조에 기인하여 자기적으로 안정하다. 또한, 측 차폐(322)는 이것이 안정된 상측 차폐(S2)에 강자성으로 결합되기 때문에 또한 안정하다. 이 상황에서, 측 차폐(322)에서 자유 자기 층(308)으로 바이어스 자계는 안정하게 되며, 자유 자기 층의 충분한 도메인 안정성을 갖는다.

[0027] 도 4는 센서 스택(350) 내 형성된 이중 캡 층(314)과 함께 상측 차폐(S2)의 서로 상이한 다수의 막 구조를 가진 판독 헤드 센서(400)의 또 다른 실시예를 도시한 것이다. 특정하게 선택된 물질을 가진 다수 층의 상측 차폐(S2)를 이용함으로써, 반강자성적 결합 구조에 기인한 불리한 감소 없이 요망되는 일 범위의 자기 투자율이 유지되는 것으로 생각된다. 반강자성적 결합 구조로부터의, 상측 차폐(S2)의 자기적으로 안정된 상태는 잠재적으로 자기 투자율을 감소시킬 수 있다. 자기 투자율이 작을 때, 차폐 효과는 작아지게 되고, 따라서 판독 해상력(resolution)이 열악해진다. 기록된 신호를 판독할 때, 판독 해상력이 더 좋지 않다면, 신호 대 노이즈 비(SNR)는 증가된 자기 전이 노이즈에 기인하여 낮아져 오류율을 커지게 한다. 따라서, 도 4에 도시된 판독 헤드 센서(400)에서 상측 차폐(S2)의 다수의 막 구조를 이용함으로써, 충분한 도메인 안정성을 제공함과 아울러 높은 판독 해상력뿐만 아니라 요망되는 일 범위의 자기 투자율이 얻어진다.

[0028] 일 실시예에서, 판독 헤드 센서(400)의 상측 차폐(S2)는 도 3에 도시된 비-자기 스페이서 층(318)과 유사하게, 비-자기 스페이서 층(318)에 의해 분리된 하부 자기 층(408) 및 상부 자기 층(405)을 가질 수 있다. 상부 자기 층(405) 상에 제2 반강자성 층(330)이 배치된다. 제2 반강자성 층(330)은 PtMn, MnIr, PtPdMn, NiMn 또는 이들의 조합을 포함하며, 약 60 옹스트롬의 두께를 갖는다. 비-자기 스페이서 층(318)은 Ta, TaO, Ru, Rh, NiCr, SiC, 또는 Al₂O₃을 포함할 수 있다.

[0029] 도 3에 도시된 하부 자기 층(316) 및 상부 자기 층(320)의 단일의 층 구조와는 달리, 판독 헤드 센서(400)의 하부 자기 층(408) 및 상부 자기 층(405)은 다수의 층을 포함한다. 일 실시예에서, 하부 자기 층(408)은 제2 자기 층(407) 상에 배치된 제1 자기 층(406)을 포함한다. 상부 자기 층(405)은 3개의 자기 물질(403, 402, 401)을 포함하는 3개의 자기 물질(403, 402, 401)을 가진 복합 구조를 포함한다. 자기 물질(401, 402, 403, 406, 407) 각각은 강자성 물질을 포함할 수 있다. 이용될 수 있는 적합한 강자성 물질은 Ni, Fe, Co, NiFe, NiFeCo, NiCo, CoFe 및 이들의 조합을 포함한다. 한 특정한 실시예에서, 상부 자기 층(405)은 CoFe/NiFe/CoFe 막 스택(자기 층(403, 402, 401))을 포함하고, 하부 자기 층(408)은 CoFe/NiFe 막 스택(자기 층(406, 407))을 포함한다. 따라서, 판독 헤드 센서(400)의 상측 차폐(S2)는 상부 제2 반강자성 층(330)에서 하부 자기 층(408)으로 MnIr/CoFe/NiFe/CoFe/Ru/CoFe/NiFe 막 구조를 포함한다.

[0030] 도 3 및 도 4에서, 자유 자기 층(308) 내 바이어스 자기장의 방향은 상측 차폐(S2)의 하부 자기 층(316, 408)의 자화 방향에 역평행하다. 상측 차폐(S2)의 하부 자기 층(316, 408)의 자기 이방성 및 자기 결합은 음 방향의(negative-directed) 바이어스 자계에 의해 효과적으로 약화된다. 그럼으로써, 상측 차폐(S2)의 자기 투자율이 증가하고, 결국, 판독 해상력이 개선된다.

[0031]

센서 스택(350) 내에 이중 캡 층(314)을 이용함으로써, 자유 자기 층(308)과 상측 차폐(S2) 간에 자기 결합은 약화되어 증가된 바이어스 자계를 제공한다. 도 5에 도시된 바와 같이, 비-자기 층(310) 상에 배치된 자기 층(312)을 포함하는 이중 캡 층(314)은, 비-자기 층(310) 없이 약 20 0e인 종래의 캡 층(원형 점)과 비교했을 때, 비-자기 층(310)의 얇은 두께로 바이어스 자계(사각 점)를 약 80 0e까지 효율적으로 증가시킬 수 있다. 이중 캡 층(314) 내 자기 층(312)과 함께 비-자기 층(310)의 이용은 통상적 관행과 비교했을 때 약 2배 내지 4배로 바이어스 자계의 강도를 개선한다. 결국, 바이어스 자계가 증가함에 따라, 이와 같이 하여 판독 해상력뿐만 아니라 자유 자기 층(308)의 도메인 제어가능성이 개선된다.

[0032]

도 6은 일 실시예에 따라 도 3 또는 도 4의 판독 헤드(300, 400) 내 배치된 측 차폐(322)의 3차원 개략도로서, 측 차폐(322)에 인접하여 코일 구조(602)가 배치되어 있다. 측 차폐(322)는 센서 스택(350)의 측벽을 따라, 하측 차폐(S1) 위에 그리고 상측 차폐(S2) 밑에 배치된다. 위에 논의된 바와 같이, 자기 노이즈를 낮게 유지하기 위해서, 자유 자기 층(308)과 상측 차폐(S2) 간에 자기 결합은 이들 간에 발생하는 바이어스 자계가 향상되도록 낮게 유지된다. 또한, 발생하는 바이어스 자계는 측 차폐(322)로부터 기여되는 자기장에 크게 연관되는 것으로 생각된다. 따라서, 측 차폐(322)에 인접하여 배치된 코일 구조(602)를 추가함으로써, 에너지를 받았을 때 코일 구조(602)의 향상을 통해 측 차폐로부터 자기장이 증가될 때 바이어스 자계 세기는 더욱 증가되고 조절될 수 있다.

[0033]

일 실시예에서, 코일 구조(602)는 나선 구성을 갖는 복수의 코일 권선(604)을 포함한다. 코일 구조(602)는 측 차폐(322)의 바깥 주변을 구획한다. 코일 구조(602)는 센서 스택(350)으로의 바이어스 자계 발생의 레벨에 영향을 미치고 이 레벨에 기여할 수 있는 측 차폐(322)로부터 발생하는 자기장의 위치적 제어를 향상시키기 위해 측 차폐(322)에 가까운 임의의 적합한 위치에 위치될 수 있다. 동작시, 코일 구조(602)는 파워 발생기(606)를 통해 코일 구조(602)에 공급되는 전압 파워에 의해 에너지를 받는다. 코일 구조(602)에 인가되는 전압 파워는 측 차폐(322)로부터 발생하는 자기장의 레벨에 영향을 미칠 수 있다. 측 차폐(322)로부터 기여되는 자기장의 세기(예를 들면, 크기)가 변경되고 증가할 때, 센서 스택(350) 내에서 발생하는 바이어스 자계는 이에 따라 향상되고 증가할 수 있다. 따라서, 측 차폐(322)에 인접하여 배치된 코일 구조(602) 및 코일 구조(602)에 인가되는 파워 레벨을 이용함으로써, 자기 저장 밀도뿐만 아니라 신호 대 노이즈 비를 개선하고 최적화하기 위해서, 센서 스택(350) 내에서 발생하는 바이어스 자계의 상이한 레벨이 제어될 수 있다. 일 실시예에서, 코일 구조(602)는 측 차폐(322)로의 자기장 발생을 향상시킬 수 있는 금속 물질로부터 제조될 수 있다. 일 실시예에서, 코일 구조(602)는 스테인리스강, 구리, 알루미늄, 니켈, 이들의 합금, 등으로 구성된 그룹에서 선택된 물질로부터 제조될 수 있다.

[0034]

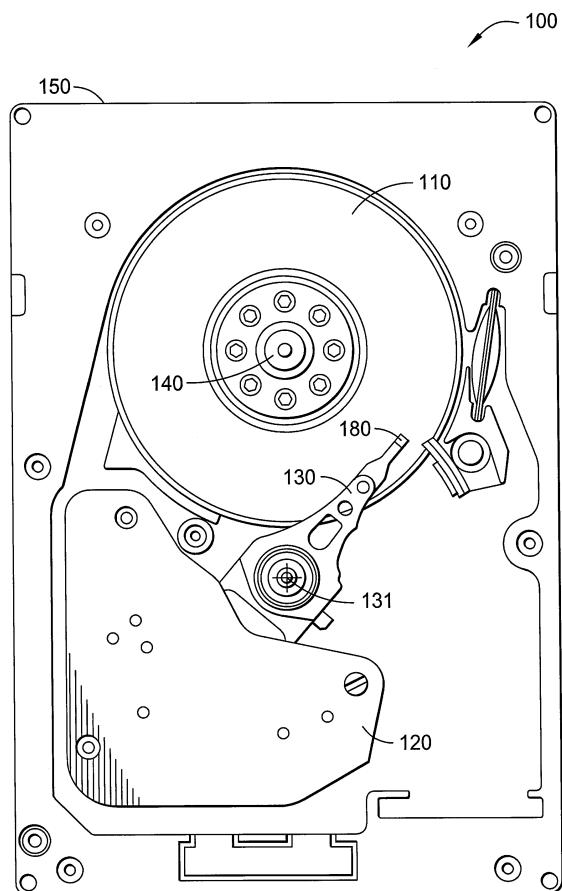
따라서, 이중 캡 층(314)과 함께 상측 차폐(S2)에 대해 다수의 층을 이용함으로써, 약화된 자기 결합이 얻어질 수 있다. 또한, 코일 구조는 판독 헤드 센서(300, 400) 내 센서 스택(350)으로의 바이어스 자계 발생을 향상시키기 위해 측 차폐(322)에 인접(예를 들면, 구획)하여 더욱 배치될 수 있다. 이러한 판독 헤드 센서는 판독기 이용 제어가능성을 갖는다. 저 자기 결합 및 측 차폐로부터 발생하는 향상된 자기장을 유지함으로써, 강한 바이어스 자계가 얻어질 수 있다. 그럼으로써, 차세대 제품은 초 고-밀도 기록을 위한 구조를 채택할 수 있다.

[0035]

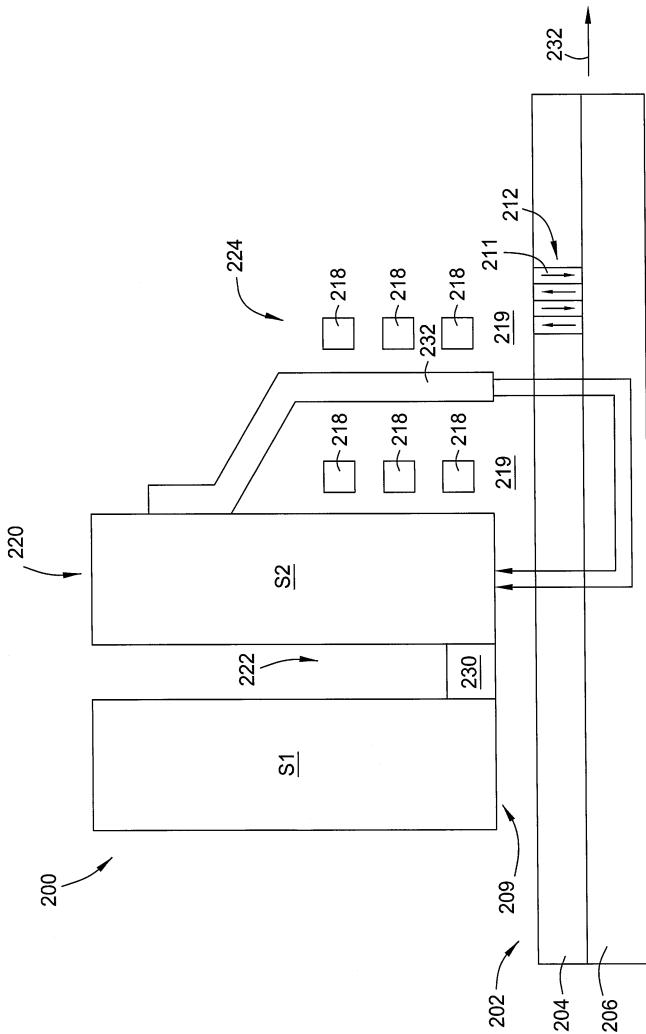
전술한 바는 본 발명의 실시예에 대한 것이지만, 발명의 다른 및 추가의 실시예가 이의 기본 범위에서 벗어나지 않으면서 안출될 수 있고 이의 범위는 다음의 청구항에 의해 결정된다.

도면

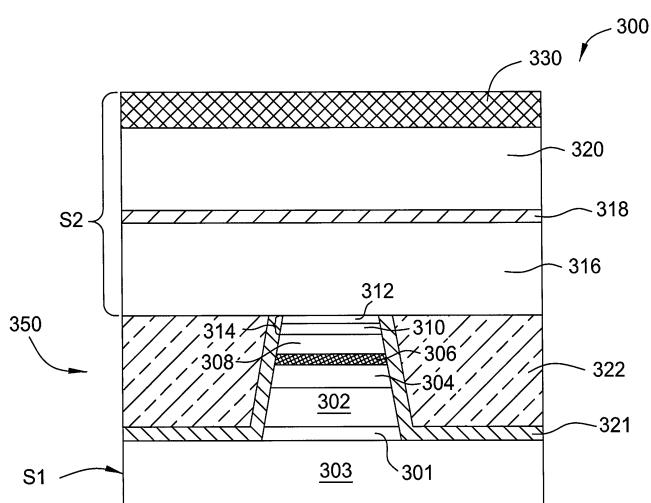
도면1



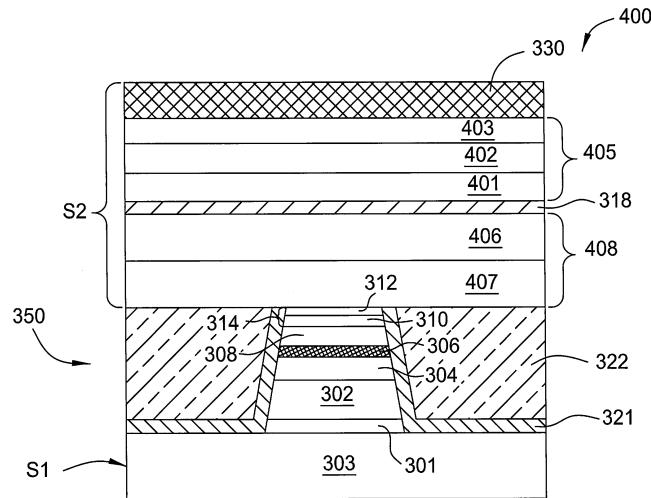
도면2



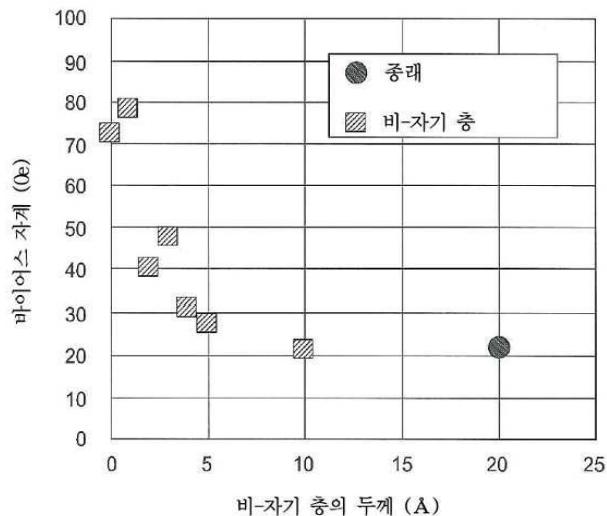
도면3



도면4



도면5



도면6

