

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4138664号
(P4138664)

(45) 発行日 平成20年8月27日 (2008. 8. 27)

(24) 登録日 平成20年6月13日 (2008. 6. 13)

(51) Int. Cl.

F I

H02M 3/155 (2006.01)

H02M 3/155

W

H02M 3/155

H

請求項の数 5 (全 14 頁)

(21) 出願番号 特願2003-563073 (P2003-563073)
 (86) (22) 出願日 平成15年1月22日 (2003. 1. 22)
 (65) 公表番号 特表2005-528067 (P2005-528067A)
 (43) 公表日 平成17年9月15日 (2005. 9. 15)
 (86) 国際出願番号 PCT/FR2003/000209
 (87) 国際公開番号 W02003/063327
 (87) 国際公開日 平成15年7月31日 (2003. 7. 31)
 審査請求日 平成16年9月21日 (2004. 9. 21)
 (31) 優先権主張番号 0200750
 (32) 優先日 平成14年1月22日 (2002. 1. 22)
 (33) 優先権主張国 フランス (FR)
 (31) 優先権主張番号 0200751
 (32) 優先日 平成14年1月22日 (2002. 1. 22)
 (33) 優先権主張国 フランス (FR)

(73) 特許権者 502175756
 ジョンソン コントロールズ オートモー
 ティブ エレクトロニクス
 フランス国、95520 オスニ、ショゼ
 ー ジュレ セザール、18
 (74) 代理人 100083806
 弁理士 三好 秀和
 (74) 代理人 100095500
 弁理士 伊藤 正和
 (72) 発明者 グイラーメ、ニコラス
 フランス国 エフ-95630 メリエル
 アベニュー デ セガー 30

最終頁に続く

(54) 【発明の名称】 保護スイッチを備えたマルチセルラーDC/DC電圧コンバータ

(57) 【特許請求の範囲】

【請求項 1】

高電圧電気ネットワークの二つの端子にそれぞれ接続するための第1正端子(1)及び第1負端子(2)と、

低電圧電気ネットワークの二つの端子にそれぞれ接続するための第2正端子(3)及び第2負端子(4)と、および

nが1より大きい整数であり、前記第1正端子(1)と負端子(2)間および前記第2正端子(3)と負端子(4)間に配置され並列接続されたn個のセル(100、200、・・・、600)であって、各セルがチョッパDC/DCコンバータを含み、各々が前記第1と第2負端子(2および4)とを相互接続させる第1分路と、インダクタ(14、24、・・・、64)を含み前記第1正端子と第2正端子(1および3)とを相互接続させる第2分路と、少なくとも一つのチョッパ・スイッチを備えるチョッパ手段と、所定のデューティレシオで前記チョッパ・スイッチのOFFとONとの切り換えを制御するように適合された管理ユニット(C1)とを備えるセルとを具備し、

各セルが、前記第2分路内に配備されるとともに前記セル(100、200、・・・、600)を他のセルとは独立して非作動とするための保護管理ユニット(P)と関連する単一の保護トランジスタ(13、23、・・・、63)をさらに備え、

前記コンバータはさらに、各セル内の前記インダクタに、前記単一保護トランジスタの反対側で接続されるとともに、前記セルの全てに共通である保護スイッチ(801)を備える

10

20

ことを特徴とするDC/DC電圧コンバータ。

【請求項2】

各セル(100、200、・・・、600)の前記保護トランジスタ(13、23、・・・、63)は、前記インダクタ(14、24、・・・、64)と前記第2正端子(3)間のセルの前記第2分路と直列接続されるとともに、そのカソードによって前記インダクタ(14、24、・・・、64)に、およびそのアノードによって前記第2正端子(3)に接続されたイントリンシックダイオード(20、30、・・・、70)を含むMOSトランジスタである

ことを特徴とする請求項1に記載のコンバータ。

【請求項3】

各セル内の前記単一保護トランジスタ(13、23、・・・、63)は、セルの高電圧部に接続されている

ことを特徴とする請求項1に記載のコンバータ。

【請求項4】

前記保護トランジスタ(13、23、・・・、63)は、前記第1正端子(1)の直近になるように前記第2分路と直列接続されるMOSトランジスタであって、またそのカソードによって前記第1正端子に接続されたイントリンシックダイオード(20、30、・・・、70)を有している

ことを特徴とする請求項3に記載のコンバータ。

【請求項5】

前記コンバータはさらに、セルの低電圧部に接続されるとともに、前記セルの全てに共通である保護スイッチ(801)を含む

ことを特徴とする請求項4に記載のコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流/直流(DC/DC)電圧コンバータに関し、特に自動車分野における適用に関する。

【0002】

本発明は、より詳しくはマルチセルラー、すなわち、互いに並列接続されたそれぞれ独立のコンバータの対応する数を形成する複数のセルを備えたDC/DC電圧コンバータに関する。特に、各セルは、非絶縁である特性を呈するチョッパDC/DCコンバータである。

【背景技術】

【0003】

この種のチョッパ・コンバータは、第1対の正負端子および第2対の正負端子を備えた2ポート被制御電気回路である。第1および第2負端子は、第1決定分路によって互いに接続されている。同様にして、第1および第2正端子は、エネルギー貯蔵装置を形成するインダクタを含む第2決定分路によって互いに接続されている。コンバータは、さらに管理ユニットの制御の下、被決定デューティレシオに基づいてOFFとONを切り換える少なくとも一つの被制御スイッチを備えたチョッパ手段を含んでいる。

【0004】

この種の回路は、「入力」電圧と呼ばれる被決定電圧が第2の正端子と負端子に印加されたときに、「出力」電圧と呼ばれる被決定電圧で第1対の正端子と負端子間に直流または擬似直流電流を、逆もまた同様に流すことができる。

【0005】

コンバータが、前記第1および第2負端子と前記第1および第2正端子をそれぞれ相互接続させる前記第1および第2分路を備えるという意味では、非分離されているということになる。この種のコンバータは、第1対の端子が第2対の端子から分離されている絶縁コンバータと対比される。

10

20

30

40

50

【 0 0 0 6 】

コンバータを形成する要素の寸法を縮小する一方で、十分な電力を機器の種々の部材に供給するために、特に文献US - A - 6 2 7 5 9 5 8より公知である並列接続された一連のセルを備えたマルチセルラー・コンバータがある。セルが故障したときには、故障セルを、高電圧ネットワーク側に一方を配備し、低電圧ネットワーク側に他方を配備した金属酸化物半導体(MOS)トランジスタによって形成された二つの保護スイッチによって分離することもこの文献から理解される。

【 0 0 0 7 】

これらのトランジスタは、平常動作でONに、不調が検出されたときにOFFにされる被制御スイッチとして作動する。

10

【 0 0 0 8 】

平常動作に追従して、保護機能を発揮する要素は、状況に依存して、その静電力消費量として全体の回路の静電力消費量の0.5%から2.0%を生じる。

【 0 0 0 9 】

さらに、これらの保護要素の存在は、電気回路の寸法が大きくなり長さは増し、製造方法がより複雑になり、最終的に回路の値段のかなりの上昇を招く。

【 発明の開示 】

【 発明が解決しようとする課題 】

【 0 0 1 0 】

本発明の目的は、故障動作モードを有し、被決定セルが不調になったときにこのセルを他のセルから独立して非作動とすることができ、一方で平常動作における電力消費量を最小にすることが可能な静電力消費量を提供することである。

20

【 課題を解決するための手段 】

【 0 0 1 1 】

本発明は、DC/DC電圧コンバータを提供し、該DC/DC電圧コンバータは、高電圧電気ネットワークの二つの端子にそれぞれ接続するための第1正端子および第1負端子と、

低電圧電気ネットワークの二つの端子にそれぞれ接続するための第2正端子および第2負端子と、

nが1より大きい整数であり、前記第1正端子と負端子間および前記第2正端子と負端子間に配置され並列接続されたn個のセルであって、各セルがチョッパDC/DCコンバータを含み、各々前記第1と第2負端子とを相互接続させる第1分路と、インダクタを含み前記第1正端子と第2正端子とを相互接続させる第2分路と、少なくとも一つのチョッパ・スイッチを備えるチョッパ手段と、所定のデューティレシオでチョッパ・スイッチのOFFとONの切り換えを制御するように適用された管理ユニットとを備えるセルとを具備し、

30

各セルは前記第2分路内に配備されるとともに前記セルを他のセルとは独立して非作動とするための保護管理ユニットと関連する単一保護トランジスタをさらに備えている。

【 0 0 1 2 】

文献US - A - 6 2 7 5 9 5 8の従来知識に反して、ただ一つの保護トランジスタが対応するセルを分離するのに十分であり、この単一トランジスタをON(オン)になるように制御することによってこのセルは作動状態になり、これによって電力消費はより少なくなる。

40

【 0 0 1 3 】

本発明の有利な変形例において、各セルの単一保護トランジスタは、コンバータの高電圧部に接続されている。高電圧のために、トランジスタがON位置にあるときの保持電流がより少なくなり、従って電力消費がさらに少なくなる。

【 0 0 1 4 】

スイッチを含む分路内を流れる電流を導通する状態にあるとき、スイッチは「ON」であると言われる。反対に、「OFF(オフ)」にあるスイッチは、分路内を流れる電流が

50

ゼロになるように強制する。トランジスタによって形成されたスイッチについても固有のダイオードを含んでおり、スイッチの端子間の電圧が固有のダイオードをもブロックしたとき、すなわち、ダイオードのカソードの電位がダイオードのアノードの電位よりも高くなったときに、スイッチのOFF状態が電流をゼロにする。

【0015】

コンバータの高電圧部に接続されたセル当りの単一トランジスタを伴う本発明の別の態様において、コンバータはコンバータの低電圧部に関する全てのセルに共通する保護トランジスタをさらに含んでいる。従って、コンバータの固有消費電力が非常に小さい範囲で増大する一方で、特にあべこべな方法で接続された低電圧バッテリーの場合、低電圧ネットワーク内の逆極性に対して保護される。

10

【発明を実施するための最良の形態】

【0016】

本発明の他の特徴および利点は、添付図面を参照して与えられた非限定実施例の次の説明から明白である。

【0017】

図において、使用されたトランジスタの方向をはっきり示すために、アルファベットDとSがそのトランジスタの説明において特定される方向に対応して各トランジスタのドレインおよびソースをそれぞれ示す。

【0018】

図1のダイアグラムにおいて、高電圧DCネットワークが正端子1と負端子2を介してバック・コンバータに接続されている。端子1と2間の電圧は、例えば約42ボルト(V)の状態にある。低電圧のDCネットワークは、端子3と4に接続され、端子3は正に、また端子4は負であり、これら二つの端子間の電圧は例えば約14Vの状態にある。

20

【0019】

図1に示した例において、6個の相互に等しいバックタイプの個々のチョップ・コンバータ100, 200, ..., 600が、端子1と2側と他方の端子3と4側間に並列に配備されている。端子2と4は、直接相互接続されている。

【0020】

これら個々のコンバータ100, 200, ..., 600の各々において、例えば30マイクロファラッド(μF)のコンデンサであるコンデンサ16, 26, ..., 66は、42Vのネットワーク側に、前記個々のコンバータ100, 200, ..., 600によって伝送される電荷を蓄えるために、端子1と2を相互接続する。同様にして、個々のコンバータ100, 200, ..., 600において、例えば同じように30 μF のコンデンサである別のコンデンサ17, 27, ..., 67が14Vネットワーク側に、それぞれのコンバータ100, 200, ..., 600によって伝送される電荷を蓄えるために端子3と4を相互接続する。動作について説明すると、それぞれ42Vと14Vにある二つのネットワークはそれぞれのセットをなすコンデンサ16, 26, ..., 66および17, 27, ..., 67内でいくらかの電荷を消費する。

30

【0021】

各個々のコンバータ100, 200, ..., 600において、端子1および3は、この端子1から端子3に行く次の順序で直列接続された次の要素を含む分路によって相互接続される。すなわち、

40

例えば、MOS電界効果トランジスタ(MOS-FET)であって、そのドレインによって端子1に接続されたnチャネル(N-MOS)を有するバック・トランジスタ11, 21, ..., 61。この種のトランジスタは、バック・トランジスタ11, 21, ..., 61によって構成され、また電流を端子3から端子1に向けて流すように方向付けられたスイッチと並列接続にあるイントリンシックダイオード18, 28, ..., 68を含み、

・ノードN1, N2, ..., N6を介してバック・トランジスタ11, 21, ..., 61のソースに接続された例えば6ミリオーム($\text{m}\Omega$)の抵抗を有する12マイクロヘ

50

ンリー (μH) のインダクタ 14, 24, . . . , 64、

・各セルのための単一保護トランジスタ、例えば、同様の n -チャネル MOS-FET である保護トランジスタ 13, 23, . . . , 63。このトランジスタ 13, 23, . . . , 63 は、そのドレインを介してインダクタ 14, 24, . . . , 64 に接続されている。バック・トランジスタ 11, 21, . . . , 61 について言えば、この保護トランジスタ 13, 23, . . . , 63 は、保護トランジスタ 13, 23, . . . , 63 と並列接続され、また電流を端子 3 から端子 1 に向けて通すように方向付けられたイントリンシックダイオード 20, 30, . . . , 70 を含み、さらに、

・トランジスタ 13, 23, . . . , 63 のソースおよび端子 3 に接続された例えば $2\text{ m}\Omega$ の抵抗器 15, 25, . . . , 65 である。

10

【0022】

バック・トランジスタ 11, 21, . . . , 61 のソースとドレイン間の偶発的な短絡の場合において、保護トランジスタ 13, 23, . . . , 63 が OFF となるとの時に制御される限り、保護トランジスタ 13, 23, . . . , 63 の等価ダイオード 20, 30, . . . , 70 が、端子 1 から端子 3 へ流れる望まれない電流を阻止する。このような不本意電流は、低電圧回路に放電する高電圧回路を引き起こす。

【0023】

個々のバック・コンバータ 100, 200, . . . , 600 は、ダイオード 12a, 22a, . . . , 62a も含んでおり、そのカソードはノード N1, N2, . . . , N6 に接続され、そのアノードが端子 2 および 4 に接続されている。

20

【0024】

このようにして構成された個々のバック・コンバータ 100, 200, . . . , 600 は、各々 42 V のネットワークから 14 V のネットワークに約 250 ワット (W) の電力を伝送することができる。

【0025】

図 2 は図 1 の個々のコンバータ 100 を制御するための構成を示す。この構成はコントローラ C1 からなり、その入力端子は端子 1 と 2 にそれぞれ接続された線 101 と 102 によって前記高電圧を、端子 3 に接続された線 103 によって前記低電圧を、また線 150 と 151 によって抵抗器 15 の端子両端の電圧を受信する。パルス幅変調を使用し、当該技術に習熟した人に知られている制御モードにおいて、コントローラ C1 は、線 110 によってそのグリッドに伝送された OFF または ON 信号によってバック・トランジスタ 11 を制御する。信号のパルスは例えば 70 キロヘルツ (kHz) の周波数に対応する被決定周期にある。

30

【0026】

コントローラ C1 に類似したコントローラが、5 個の他のコンバータ 200, . . . , 600 の各々に同様の方法で接続され、これらの回路の各々において同様の機能を実行する。有利なことに、6 個のコントローラが同じパルス周期でそれぞれのパルスが発生し、また決定されたサイクル順が考慮され、これによって前記順序にある二つの連続する個々のコンバータからのパルスが、それぞれのコンバータからの制御パルスの周期の $1/6$ に等しいシフトだけオフセットされる。

40

【0027】

個々のコンバータ 100 に対して、検出器 D1 が二つの線 111 と 112 を介してバック・トランジスタ 11 のドレインとソース間の電圧を受信する二つの入力を有している。個々のコンバータ 100 の平常動作において、検出器 D1 は信号を保護管理ユニット P に伝送し、これによって線 130 を介してある一定の電圧、例えば前記保護トランジスタ 13 のソースに関して 5 V から 10 V の範囲にある電圧を保護トランジスタ 13 のグリッドに印加する。これによって保護トランジスタ 13 を ON 状態、すなわち、導通状態に保持する。

【0028】

検出器 D1 がバック・トランジスタ 11 の不調、特にバック・トランジスタ 11 のドレ

50

インとソース間の短絡を識別したとき、検出器 D 1 は線 1 3 0 を介して保護トランジスタ 1 3 のグリッドに印加される電圧を断続して、保護トランジスタ 1 3 のドレインとソース間の回路を開（スイッチ・オフ）する。この回路の開放は、保護トランジスタ 1 3 のグリッドとソースを一緒に接続するバイアス抵抗器（不図示であるが、10 キロオーム（ $k\Omega$ ）の抵抗値を有している）によって得ることができる。従って、全体の個々のコンバータ 100 がサービスから外される。さらに、個々のコンバータ 100 を介して 42 V ネットワークから 14 V ネットワークに放電するいずれの電流も端子 1 から端子 3 に流れることはない。

【0029】

他の個々のコンバータ 200, . . . , 600 も検出器 D 1 と同様のそれぞれの検出器 D 2, . . . , D 6 を有し、同様の方法で保護管理ユニット P に接続されている。このユニットも線 230, . . . , 630 によって個々のコンバータ 200, . . . , 600 のそれぞれのバック・トランジスタ 23, . . . , 63 に接続され、同様の個々の保護機構を個々のコンバータ 100, 200, . . . , 600 の全てに提供している。

【0030】

個々のコンバータ 100, 200, . . . , 600 が、他の個々のコンバータ全てに並列に接続されているので、これらのいずれが動作を停止しても他の動作を妨害することはない。従って、コンバータ全体の動作は、なおも動作している個々のコンバータによって続けられる。この続行動作は並列接続された個々のコンバータおよび本発明に基づいて個々のコンバータ内に配備された保護スイッチによって可能である。

【0031】

任意に、それぞれのコントローラを介する個々のコンバータ 100, 200, . . . , 600 全てのための制御モードは、個々のコンバータの一つをサービスから外すことを考慮して、6 個のコンバータと 6 個の検出器に接続された上位コントローラ（不図示）によって適用することができる。このような状況下で、その個々のコンバータの一つをサービスから外す代わりに全てのコンバータの動作を適切にすることを可能にする。

【0032】

例えば、個々のコンバータ 100, 200, . . . , 600 の一つが、サービスから外されたときに、上位コントローラがなおも動作している他の 5 個のコンバータ 100, 200, . . . , 600 のコントローラを制御し、これによって 2 つの連続する個々のコンバータの制御パルスが、個々のコンバータ内で制御パルスの共通周期の 1 / 5 に等しい周期だけオフセットする。全コンバータのためにこのようにして得られた動作の欠陥モードは、個々のコンバータの一つがサービスから外された後、電荷が伝送される最大定格の低下に対応するか、または高電圧ネットワークと低電圧ネットワーク間で伝送することのできる最大電力の低下に対応する。

【0033】

図 3 はブースト・コンバータを構成する本発明の実施例に対応する。この実施例は上述した実施例のいくつかの要素の構成とある部分を反復している。詳細な説明は完全に反復せず、また全ての要素および反復しない参照符号は上述の実施例に説明したものと同様である。

【0034】

この実施例において、単一保護トランジスタ 12, 23, . . . , 63 は、セルの高圧部分に接続されている。

【0035】

個々のコンバータ 100, 200, . . . , 600 は、ここではブースト・コンバータであって、

・保護スイッチの機能を発揮し、そのドレインは端子 1 に接続されている例えば、n - チャネル MOS - FET であるトランジスタ 13, 23, . . . , 63。このトランジスタはイントリンシックダイオード 20, 30, . . . , 70 保護トランジスタ 13, 23, . . . , 63 と並列接続されるとともに端子 1 に向かって流れる電流が通過するように

10

20

30

40

50

方向付ける。そのソースもコンデンサ 16, 26, . . . , 66 に接続されており、

・そのカソードが保護トランジスタ 13, 23, . . . , 63 のソースに接続されているダイオード 11a, 21a, . . . , 61a と、

・ノード N1, N2, . . . , N6 を介してダイオード 11a, 21a, . . . , 61a のアノードに接続されている例えば 12 μ H と 6 m Ω インダクタのようなインダクタ 14, 24, . . . , 64 と、

・インダクタ 14, 24, . . . , 64 と端子 3 に接続された例えば 2 m Ω 抵抗器のような抵抗器 15, 25, . . . , 65 とを含んでいる。

【0036】

ダイオード 12a, 22a, . . . , 62a の代わりに、個々のコンバータ 100, 200, . . . , 600 は、ブースト・トランジスタ 12, 22, . . . , 62 を含んでいる。ブースト・トランジスタ 12, 22, . . . , 62 は、例えばここでも n - チャネル MOS - FET であって、そのドレインはノード N1, N2, . . . , N6 に接続され、またそのソースは端子 2 と 4 に接続されている。ブースト・トランジスタ 12, 22, . . . , 62 は、並列接続されるとともに電流をノード N1, N2, . . . , N6 に流すように方向付けられるイントリンシックダイオード 19, 29, . . . , 69 も含んでいる。

【0037】

このようなブースト・コンバータの動作モードは、当該技術に習熟した人に知られており、バック・トランジスタのための上述実施例に使用したものと同様のブースト・トランジスタ 12, 22, . . . , 62 を制御するモードを利用する。このような方式で構成された個々のブースト・コンバータ 100, 200, . . . , 600 の各々は、14 V ネットワークから 42 V ネットワークにほぼ 250 W の電力を伝送することができる。

【0038】

有利なことに、図 3 に対応するブースト・コンバータのために、それぞれの不調検出器 D1, D2, . . . , D6 は、その関連する個々のコンバータのブースト・トランジスタ 12, 22, . . . , 62 のドレインとソースに二つの入力を介して接続されている。これらの不調検出器 D1, D2, . . . , D6 は、上述した方式と同様にして構成され、不調が検出された個々のコンバータの保護トランジスタ 13, 23, . . . , 63 を OFF に切り換える。

【0039】

バック・コンバータにつき説明したと同様の利点および改良が、ブースト・コンバータのこの場合にも同様に再生することができる。

【0040】

図 4 は個々の反転可能コンバータ 100, 200, . . . , 600 で形成されたコンバータに対応している。個々の反転コンバータ 100, 200, . . . , 600 の各々は、上述したバック・コンバータまたはブースト・チョッパ・コンバータと同じ要素を使用しており、同様の方式で配備されている。これらの要素の詳細な説明は、以下には反復説明しない。

【0041】

各々の反転可能コンバータ 100, 200, . . . , 600 は、それぞれダイオード 11a, 21a, . . . , 61a および 12a, 22a, . . . , 62a の代わりにするバック・トランジスタ 11, 21, . . . , 61 およびブースト・トランジスタ 12, 22, . . . , 62 を含んでいる。

【0042】

例えば、n - チャネル MOS - FET のようなバック・トランジスタ 11, 21, . . . , 61 は、そのドレインが端子 1 に接続され、またそのソースがノード N1, N2, . . . , N6 に接続されている。バック・トランジスタ 11, 21, . . . , 61 と並列接続されたそのイントリンシックダイオード 18, 28, . . . , 68 は、電流を端子 3 から端子 1 に通すように方向付けられている。

【0043】

10

20

30

40

50

例えば、別の n - チャネル MOS - FET のようなブースト・トランジスタ 12, 22, . . . , 62 は、そのドレインがノード N1, N2, . . . , N6 に接続され、またそのソースが端子 2 と 4 に接続されている。並列接続されたそのイントリンシックダイオード 19, 29, . . . , 69 は、電流をノード N1, N2, . . . , N6 に向けて通すように方向付けられている。

【0044】

図 5 に示したように、個々の反転可能コンバータ 100 のために、そのコントローラ C1 が、バック・トランジスタ 11, 21, . . . , 61 のグリッドと個々のコンバータ 100 のブースト・トランジスタ 12, 22, . . . , 62 のグリッドにそれぞれ接続された二つの出力 110 と 120 を備えている。コントローラはさらに線 150 と 151 によって低抵抗抵抗器 15 の二つの端子に接続された二つの入力を用意している。

10

【0045】

当該技術に習熟した人に知られている制御モードにおいて、バック動作モードで動作されるときに、コントローラ C1 はバック・トランジスタ 11, 21, . . . , 61 のグリッドの電圧を制御して、低抵抗抵抗器 15 を通って流れる測定された電流値の関数としてこれを交互に OFF と ON に切り換える。これと同時に、少なくともバック・トランジスタ 11, 21, . . . , 61 が ON のときの時間間隔中に OFF されるようにブースト・トランジスタ 12, 22, . . . , 62 のグリッドを制御する。

【0046】

対称的に、ブースト・モード動作において、コントローラ C1 がブースト・トランジスタ 12, 22, . . . , 62 のグリッドを制御して、低抵抗抵抗器 15 を通って流れる測定された電流値の関数としてこれを交互に OFF と ON に切り換える。その後、コントローラ C1 が次に、少なくともブースト・トランジスタ 12, 22, . . . , 62 が ON のときの時間間隔中に OFF されるようにバック・トランジスタ 11, 21, . . . , 61 のグリッドを同時に制御する。

20

【0047】

同様に、各反転可能な個々のコンバータ 100, 200, . . . , 600 は、個々の反転可能コンバータ 100 と同様のバック・トランジスタ 11, 21, . . . , 61 およびブースト・トランジスタ 12, 22, . . . , 62 を制御するためのシステムを含んでいる。全ての反転可能な個々のコンバータの制御信号が、上述実施例について上記したバック・コンバータまたはブースト・コンバータと同様の方式で同期化される。

30

【0048】

図 4 において、各反転可能な個々のコンバータ 100, 200, . . . , 600 の保護トランジスタ 13, 23, . . . , 63 が、インダクタ 14, 24, . . . , 64 と低抵抗抵抗器 15, 25, . . . , 65 の間に配備され、そのドレインがインダクタに、そのソースが抵抗器に接続され、またそのイントリンシックダイオード 20 が端子 3 から端子 1 向かって電流を通すように方向付けられている。この方式で接続されたこれらの保護トランジスタ 13, 23, . . . , 63 は、不調検出器 D1, D2, . . . , D6 に関連する保護管理ユニット P 自体（図 5 参照）によって制御される。これらの不調検出器 D1, D2, . . . , D6 は、それぞれ個々のコンバータ 100, 200, . . . , 600 内のバック・トランジスタ 11, 21, . . . , 61 のソースとドレインにそれぞれ接続されている。こうして、得られた保護は図 1 と 2 に対応する第 1 実施例のものと同様である。

40

【0049】

バック・コンバータのためのこれらの説明と同じ利点および改良が、反転可能コンバータのこの場合においても得ることができる。

【0050】

図 6 と 7 はともに図 4 と 5 に示した反転可能コンバータのものと同様の構造をなす反転可能コンバータに対応している。本発明のこの新しい実施例において、各反転可能コンバータ 100, 200, . . . , 600 の保護トランジスタ 13, 23, . . . , 63 は、

50

端子 1 とバック・トランジスタ 1 1 , 2 1 , . . . , 6 1 間に配備されている。そのドレインが端子 1 に、またそのソースがバック・トランジスタ 1 1 , 2 1 , . . . , 6 1 のドレインとコンバータ 1 6 , 2 6 , . . . , 6 6 間のノードに接続されている。保護トランジスタ 1 3 , 2 3 , . . . , 6 3 のイントリンシックダイオード 2 0 , 3 0 , . . . , 7 0 はなおも端子 1 に向かって電流を通すように方向付けられている。

【 0 0 5 1 】

保護トランジスタ 1 3 , 2 3 , . . . , 6 3 のこの位置付けは、バック・トランジスタ 1 1 , 2 1 , . . . , 6 1 とコンデンサ 1 6 , 2 6 , . . . , 6 6 を端子 1 に接続するノード間に配置された位置になるのが好ましい。コンデンサ 1 6 , 2 6 , . . . , 6 6 とバック・トランジスタ 1 1 , 2 1 , . . . , 6 1 とブースト・トランジスタ 1 2 , 2 2 , . . . , 6 2 によって形成されたループ内に流れる電流は、突然の変化が課せられたチョップ電流であり、従って特に前記ループ内の寄生自己インダクタンスによる外乱を低下する、または実際に前記ループから伝送された放射のために、このループの物理的寸法を縮小する利点がある。

10

【 0 0 5 2 】

検出器 D 1 はなおもその二つの入力に、2 本の線 1 1 1 と 1 1 2 を介してバック・トランジスタ 1 1 のドレインとソース間の電圧を受信する。同様の配備が個々の反転可能コンバータ 1 0 0 , 2 0 0 , . . . , 6 0 0 の各々内のこれらの要素のために使用される。

【 0 0 5 3 】

本実施例全ての反転可能コンバータの動作およびその保護システムの動作は、図 4 と 5 の対応動作と同じである。同様にして、各バック・トランジスタ 1 1 , 2 1 , . . . , 6 1 に関連する検出器は、個々のコンバータ 1 0 0 , 2 0 0 , . . . , 6 0 0 を作動可能にし、これに関連して前記バック・トランジスタ内に発生する短絡の際、サービスから外す。同じ改善を同様に本実施例に組み合わせることができる。

20

【 0 0 5 4 】

図 8 は、低電圧側で、セルの全てに共通する保護トランジスタをさらに備えている回路を示す。

【 0 0 5 5 】

この図において、セル 1 0 0 , . . . , 6 0 0 は、鎖線によるボックスのみで表わされており、セルの個々の構造は、上述した構造をなし、各セルはその高電圧側で単一保護トランジスタを共同している。

30

【 0 0 5 6 】

図 8 の回路において、例えば端子 H 1 と H 2 間において約 4 2 V で動作する高電圧 D C ネットワークは、これらの端子間に接続されたバッテリー H R を含んでいる。H 1 は正端子であり、H 2 が負端子である。

【 0 0 5 7 】

例えばこのネットワーク B の二つの端子 B 3 と B 4 間で約 1 4 V で動作する低電圧 D C ネットワークは、バッテリー B R を含んでいる。このバッテリー B R は端子 B 3 と B 4 間に接続されている。B 3 は正端子であり、B 4 は負端子である。

【 0 0 5 8 】

低電圧ネットワークが、フィルター 8 0 0 を介してセル 1 0 0 , . . . , 6 0 0 に接続されている。このフィルター 8 0 0 は、セル 1 0 0 , . . . , 6 0 0 に共通である端子 3 と 4 に接続されている。フィルター 8 0 0 の構造は、当該技術に習熟した人に知られており、ここでは詳細には説明しない。

40

【 0 0 5 9 】

さらに、高電圧ネットワークも端子 1 と 2 および高電圧ネットワークの端子 H 1 と H 2 に接続された別のフィルター 7 0 0 を介してセルに接続されている。この高電圧ネットワークはその両端間に接続された高電圧バッテリー H R を備えている。

【 0 0 6 0 】

これも n - チャネル (N - M O S) 金属酸化物半導体電界効果トランジスタ (M O S -

50

F E T)である保護トランジスタ801が、フィルター800と端子B3間に接続されている。この保護トランジスタ801のドレインが、フィルター800に接続される一方、そのソースは端子B3に接続されている。

【0061】

制御ユニットCSが、保護トランジスタ801のグリッドに接続された出力と、検出器Dの出力に接続された入力とを有している。検出器Dは端子B3とB4にも接続されている。

【0062】

通常動作モードにおいて、検出器Dが端子B3とB4間に約14Vの電圧を検出する。次に、制御ユニットCSが安全トランジスタ801をして、例えばそのソースに対して約5Vから10Vの正電圧をそのグリッドに印加することによってONに切り換えせしめる。

10

【0063】

検出器Dが電圧B3およびB4に対して異常値、例えば極性反転を検出したときに、制御回路CSが保護トランジスタ801のグリッドに印加される正電圧を中断する。抵抗器802、例えば保護トランジスタ801のグリッドとソース間に接続された10kΩの抵抗器が、このトランジスタのOFFの切り換えを保証する。従って、低電圧回路Bの端子B3とB4間の短絡または極性反転の場合に、低電圧回路とコンバータが互いに分離される。

【0064】

20

保護トランジスタ801が、n-チャネルMOS-FETであるとき、トランジスタのドレインとソース間に外部イントリンシックダイオード803が並列に接続される。このイントリンシックダイオード803は、トランジスタ801のソースからドレインに向かう電流を通す。閾値電圧は0.9Vから1.3V台である。保護トランジスタ801は、イントリンシックダイオード803がフィルター800に向かう電流を通すように方向付けられる。

【0065】

当然ながら、本発明は説明した実施例に限定されず、また変形例は請求の範囲に規定された本発明の範囲を越えることなしにこれに適用することができる。

【0066】

30

より詳しく説明すると、本発明は高電圧側に各セルの単一保護トランジスタを配置し、低電圧側に共通スイッチを配置し、セルを分離するとともに低電圧側の極性反転に抗してコンバータを保護し、一方で静的電力消費量を最少にする構成からなる好ましい実施例につきこれまでに説明したが、低電圧側にセルの各々内に保護トランジスタを配備し、高電圧側に共通スイッチを配備することが可能である。静消費電力の少ない増加という犠牲を払って、高電圧バッテリーが放電されるときに、低電圧バッテリーから高電圧バッテリーへの電荷の伝送を回避することを可能にする。

【0067】

これまでに説明した実施例とは別の実施例において、N-MOSタイプのトランジスタは、P-MOSタイプの対応するトランジスタと置換することもできる。これらは回路の機能および全般的動作を変えないことなしに、バイポーラ技術を使用するトランジスタと置換することもできる。セルの全てに共通の保護トランジスタは、電磁リレーによって制御されるスイッチと置換してもよい。

40

【0068】

さらに、低電圧側の種々のセルに共通する保護トランジスタ801は、コンバータと一体的に示しているが、これから離して配置してもよい。

【0069】

これとは逆に、トランジスタ801のための制御ユニットCSが保護管理ユニットPから分離して示しているが、これと一体形成することもできる。

【図面の簡単な説明】

50

【 0 0 7 0 】

【図 1】本発明の電圧降下（バック）コンバータの実施例の回路図である。

【図 2】図 1 のコンバータに関連するコントローラおよび不調検出器の構成を示す図である。

【図 3】本発明の電圧上昇（ブースト）コンバータの実施例の回路図である。

【図 4】本発明のバック／ブースト・コンバータの第 1 実施例の回路図である。

【図 5】図 4 のコンバータに関連するコントローラおよび不調検出器の構成を示す図である。

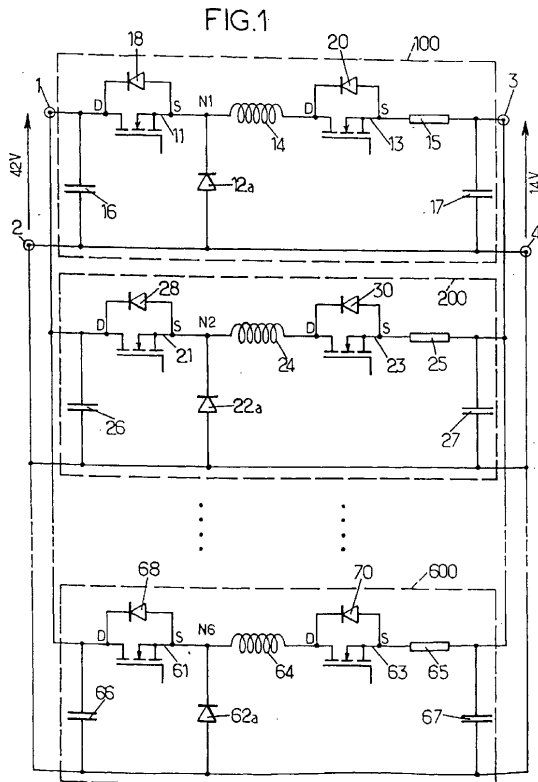
【図 6】本発明のバック／ブースト・コンバータの第 2 実施例の回路図である。

【図 7】図 6 のコンバータに関連するコントローラおよび不調検出器の構成を示す図である。

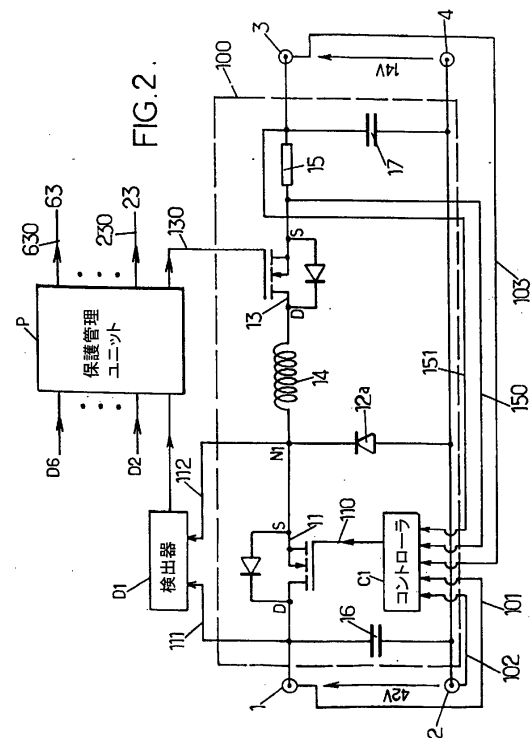
10

【図 8】低電圧側の共通保護回路を含む回路図である。

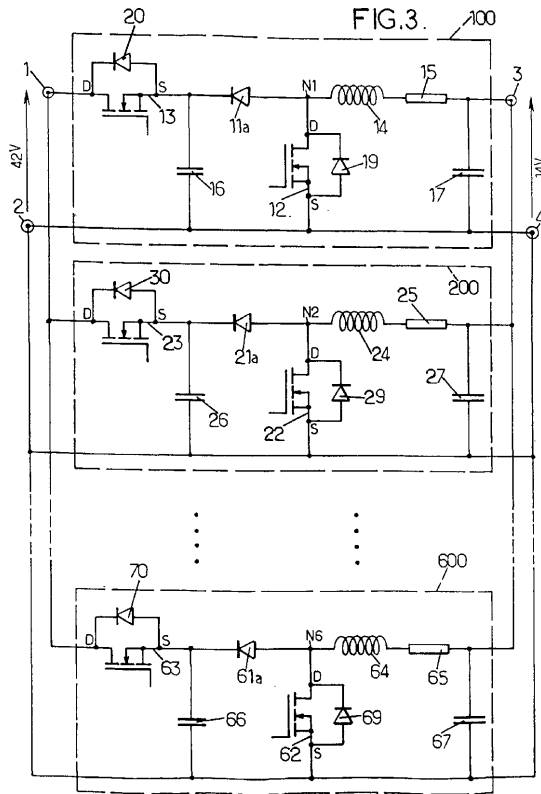
【 図 1 】



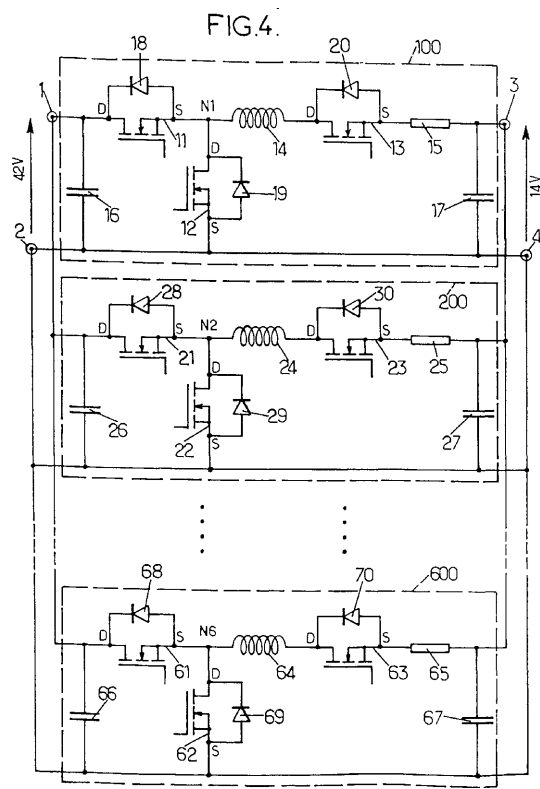
【 図 2 】



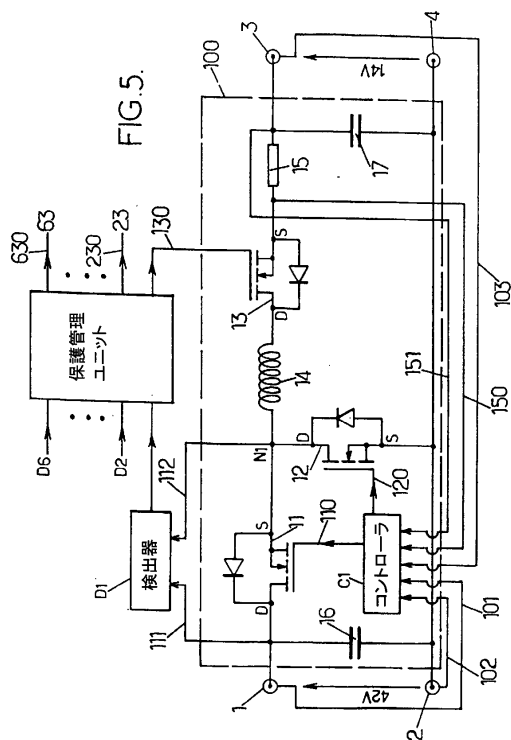
【図 3】



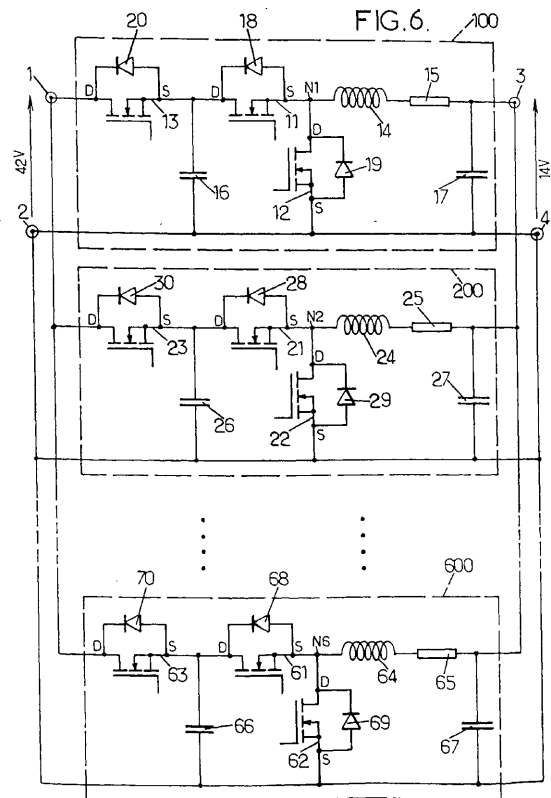
【図 4】



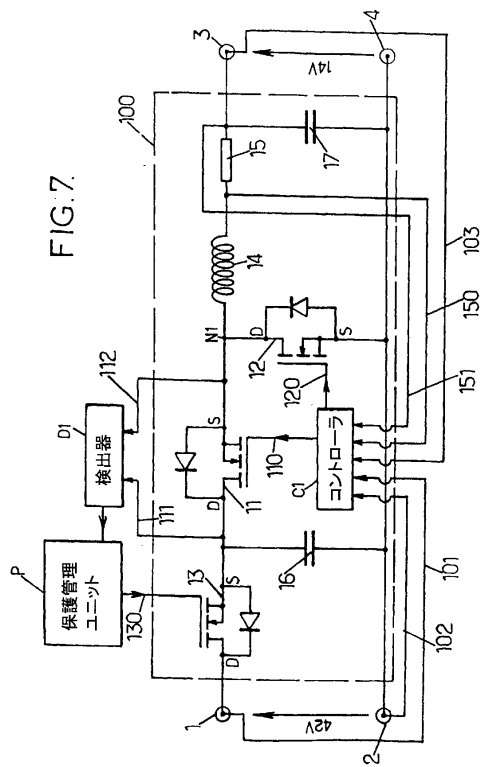
【図 5】



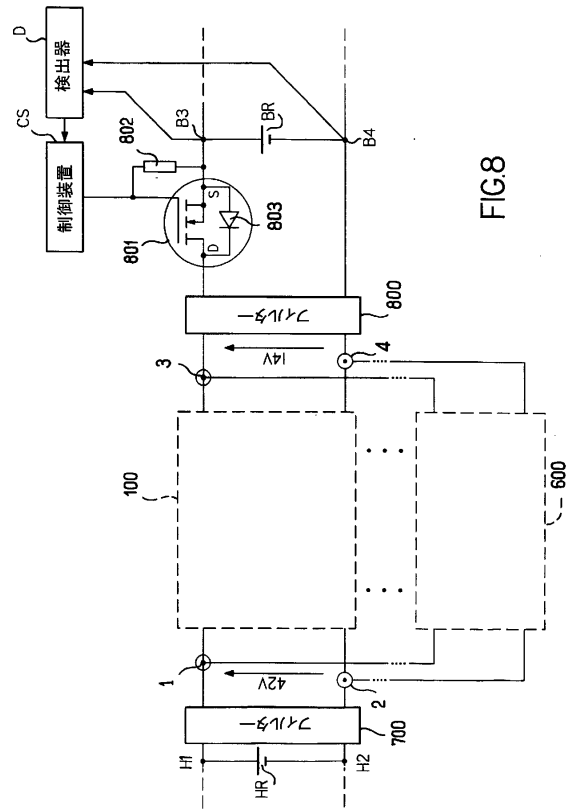
【図 6】



【圖 7】



【圖 8】



フロントページの続き

(72)発明者 コンダミン、 ブルーノ

フランス国 エフ - 9 3 8 0 0 エピネイ - サー - セイネ アベニュー ガリエニ 1 7

審査官 松本 泰典

(56)参考文献 特開平 0 8 - 2 8 0 1 3 4 (J P , A)

米国特許第 0 6 2 7 5 9 5 8 (U S , B 1)

特開平 0 1 - 3 1 8 5 0 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

H02M 3/155