



등록특허 10-2568239



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년08월17일
(11) 등록번호 10-2568239
(24) 등록일자 2023년08월14일

(51) 국제특허분류(Int. Cl.)
H03K 17/16 (2006.01) *H03K 17/687* (2006.01)
H03K 17/693 (2006.01) *H03K 3/01* (2006.01)

(52) CPC특허분류
H03K 17/162 (2013.01)
H03K 17/6871 (2013.01)

(21) 출원번호 10-2017-7024531

(22) 출원일자(국제) 2016년03월04일
심사청구일자 2021년02월18일

(85) 번역문제출일자 2017년08월31일

(65) 공개번호 10-2017-0125036

(43) 공개일자 2017년11월13일

(86) 국제출원번호 PCT/US2016/020908

(87) 국제공개번호 WO 2016/144762
국제공개일자 2016년09월15일

(73) 특허권자
캘컴 인코포레이티드
미국 92121-1714 캘리포니아주 샌 디에고 모어하
우스 드라이브 5775

(72) 발명자
어바인, 맥스 사무엘
미국 92121 캘리포니아주 샌 디에고 스위트 100
이스트케이트 몰 4795

케멀링, 크린트
미국 92121 캘리포니아주 샌 디에고 스위트 100
이스트케이트 몰 4795

(74) 대리인
특허법원 남애남

(74) 대리인
특허법위 남애남

(56) 선행기술조사문현
JP2013009138 A*
US20140009214 A1*
KR1020120067275 A*
JP2010278407 A*
*는 식사관에 의하여 이용된 문현

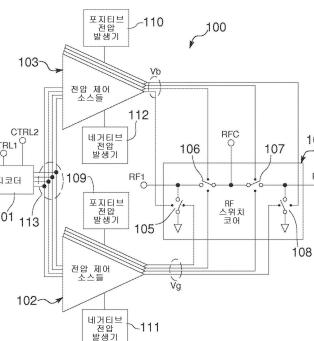
심사관 : 최규돈

(54) 발명의 명칭 보디 커넥션을 갖는 스위치 트랜지스터를 갖춘 RF 회로

(57) 요약

일부 방법 및 장치 실시예들에서, RF 회로는 소스, 드레인, 게이트, 및 보디를 갖는 스위치 트랜지스터를 포함한다. 스위치 트랜지스터의 게이트에는 게이트 제어 전압이 인가된다. 스위치 트랜지스터의 보디에는 보디 제어 전압이 인가된다. 보디 제어 전압은, 스위치 트랜지스터가 온 상태에 있을 때, 포지티브 바이어스 전압이다. 일부 실시예들에서, RF 회로는, 제 1 저항을 통해 스위치 트랜지스터의 게이트에 인가되고 그리고 제 2 저항을 통해 스위치 트랜지스터의 보디에 인가되는 제어 전압을 포함한다. 제 1 저항은 제 2 저항과 상이하다.

대표 도 - 도1



(52) CPC특허분류

H03K 17/693 (2013.01)

H03K 3/01 (2013.01)

H03K 2217/0018 (2013.01)

명세서

청구범위

청구항 1

방법으로서,

RF 회로에서 제 1 전압 제어 소스로부터 스위치 트랜지스터의 게이트에 게이트 제어 전압을 인가하는 단계 – 상기 제 1 전압 제어 소스는, 제 1 포지티브 전압 발생기 및 제 1 네거티브 전압 발생기에 커플링된 제 1 전압 레벨 시프터를 포함함 –; 및

제 2 전압 제어 소스로부터 상기 스위치 트랜지스터의 보디에 보디 제어 전압을 인가하는 단계를 포함하고,

상기 보디 제어 전압은, 상기 스위치 트랜지스터가 온 상태에 있을 때, 포지티브 바이어스 전압이고, 상기 제 2 전압 제어 소스는, 제 2 포지티브 전압 발생기 및 제 2 네거티브 전압 발생기에 커플링된 제 2 전압 레벨 시프터를 포함하고;

상기 게이트 제어 전압은 제 1 전압 제어 소스로부터 상기 게이트에 인가되고; 그리고

상기 보디 제어 전압은 제 2 전압 제어 소스로부터 상기 보디에 인가되고, 추가로 상기 제 2 전압 제어 소스는 상기 제 1 전압 제어 소스와는 독립적인, 방법.

청구항 2

제 1 항에 있어서,

상기 포지티브 바이어스 전압은 0.7볼트보다 더 큰, 방법.

청구항 3

제 1 항에 있어서,

상기 스위치 트랜지스터가 상기 온 상태에 있을 때, 상기 스위치 트랜지스터의 상기 보디에 상기 포지티브 바이어스 전압을 인가함으로써 상기 RF 회로의 디바이스 선형성을 개선시키는 단계를 더 포함하는, 방법.

청구항 4

제 3 항에 있어서,

상기 개선된 디바이스 선형성은, 상기 RF 회로의 기본 주파수의 3배인 고조파 신호가 완화되는 것인, 방법.

청구항 5

RF 회로로서,

소스, 드레인, 게이트, 및 보디를 포함하는 스위치 트랜지스터;

상기 게이트에 게이트 제어 전압을 인가하도록 구성된 제 1 전압 제어 소스 – 상기 제 1 전압 제어 소스는, 제 1 포지티브 전압 발생기 및 제 1 네거티브 전압 발생기에 커플링된 제 1 전압 레벨 시프터를 포함함 –; 및

상기 스위치 트랜지스터가 온 상태에 있을 때 보디 제어 전압이 포지티브 바이어스 전압이도록, 상기 보디에 상기 보디 제어 전압을 인가하도록 구성된 제 2 전압 제어 소스를 포함하고, 상기 제 2 전압 제어 소스는 상기 제 1 전압 제어 소스와는 독립적이고,

상기 제 2 전압 제어 소스는, 제 2 포지티브 전압 발생기 및 제 2 네거티브 전압 발생기에 커플링된 제 2 전압 레벨 시프터를 포함하는, RF 회로.

청구항 6

제 5 항에 있어서,

상기 포지티브 바이어스 전압은 0.7볼트보다 더 큰, RF 회로.

청구항 7

제 5 항에 있어서,

상기 포지티브 바이어스 전압은 0.7볼트 내지 5볼트인, RF 회로.

청구항 8

삭제

청구항 9

제 5 항에 있어서,

상기 제 2 전압 제어 소스는 상기 스위치 트랜지스터가 오프 상태에 있을 때 네거티브 바이어스 전압을 인가하도록 구성되는, RF 회로.

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

삭제

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

발명의 설명

기술 분야

배경기술

[0001] RF(Radio frequency) 회로들은 통상적으로 내부에 원치 않는 고조파 신호들을 생성한다. 고조파 신호들은 일반적으로 RF 회로에서 컴포넌트들의 비선형적 물리적 상호작용들, 즉, 커패시턴스, 저항, 및 인덕턴스에 의해 야기된다. 고조파 신호들은 일반적으로 RF 회로의 성능, 이에 따라 RF 회로를 통합하는 전체 디바이스의 성능을 저하시킨다. 따라서, RC 회로를 내에서의 고조파 신호들 및/또는 이들의 영향들을 완화(mitigate)시키기 위한 다양한 기법들, 예컨대, 디바이스 레이아웃의 대칭성을 증가시키는 것, 유전체 기판의 도입을 통해 반도체 커패시턴스를 감소시키는 것, 자유 캐리어들의 수명을 감소시키기 위해 디바이스 근처에 트랩-퐁부-층(trap-rich-layer)을 사용하는 것 등이 개발되어 왔다.

발명의 내용

[0002] 일부 실시예들에서, RF 회로는 소스, 드레인, 게이트, 및 보디를 갖는 스위치 트랜지스터를 포함한다. 스위치 트랜지스터의 게이트에는 게이트 제어 전압이 인가된다. 스위치 트랜지스터의 보디에는 보디 제어 전압이 인가된다. 보디 제어 전압은, 스위치 트랜지스터가 온(on) 상태에 있을 때, 포지티브 바이어스 전압이다.

[0003] 일부 실시예들에서, 방법은, RF 회로에서 스위치 트랜지스터의 게이트에 게이트 제어 전압을 인가하는 단계; 및 스위치 트랜지스터의 보디에 보디 제어 전압을 인가하는 단계를 포함한다. 보디 제어 전압은, 스위치 트랜지스터가 온 상태에 있을 때, 포지티브 바이어스 전압이다.

[0004] 일부 실시예들에서, RF 회로는 소스, 드레인, 게이트, 및 보디를 갖는 스위치 트랜지스터를 포함한다. 제어 전압은, 제 1 저항을 통해 스위치 트랜지스터의 게이트에 인가되고, 제 2 저항을 통해 스위치 트랜지스터의 보디에 인가된다. 제 1 저항은 제 2 저항과 상이하다.

[0005] 일부 실시예들은, 게이트 제어 전압을 생성하는 제 1 전압 제어 소스 및 보디 제어 전압을 생성하는 제 2 전압 제어 소스를 수반한다. 일부 실시예들에서, 스위치 트랜지스터가 온 상태에 있을 때 포지티브 바이어스 전압은 약 0.7볼트보다 더 크다. 일부 실시예들에서, 포지티브 바이어스 전압은, 스위치 트랜지스터가 온 상태에 있을 때, RF 회로의 디바이스 선형성, 이를테면, 고조파 신호들 및/또는 상호변조 왜곡(intermodulation distortion)을 개선시킨다. 일부 실시예들에서, 고조파 신호는 RF 회로의 기본 주파수의 3배이다.

도면의 간단한 설명

[0006] 도 1은 본 발명의 일 실시예를 포함하는 RF 회로의 간략화된 전자 개략도이다.

[0007] 도 2는, 본 발명의 실시예에 따라, 도 1에 도시된 RF 회로에 사용하기 위한 RF 스위치의 간략화된 전자 개략도이다.

[0008] 도 3은 본 발명의 대안적인 실시예를 포함하는 다른 RF 회로의 간략화된 전자 개략도이다.

[0009] 도 4는, 본 발명의 일 실시예에 따라, 도 3에 도시된 RF 회로에 사용하기 위한 다른 RF 스위치의 간략화된 전자 개략도이다.

[0010] 도 5는 본 발명의 일 실시예를 포함하는 예시적인 RF 스위치의 기능을 예시하는 고조파 전력 대 입력 전력의 간략화된 그래프이다.

[0011] 도 6은 본 발명의 일 실시예를 포함하는 예시적인 RF 스위치의 기능을 예시하는 보디 전류 대 입력 전력의 간략화된 그래프를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0012] 본 발명의 일 실시예를 포함하는 RF 회로(100)의 부분이 도 1에 도시된다. RF 회로(100)는 일반적으로 디코더(101), 2개 세트들의 전압 제어 소스들(102 및 103), 및 RF 스위치 코어(104)를 포함한다. RF 스위치 코

어(104)는 일반적으로 노드들(RFC, RF1, 및 RF2) 사이에 도시된 것과 같이 연결된 RF 스위치들(105-108)을 포함한다. RF 스위치들(105-108)은, 도 2와 관련하여 아래에 더욱 상세하게 설명되지만, 일반적으로는 소스, 드레인, 게이트 및 보디를 갖는 SWFET(switch field effect transistor)(즉, 4개-단자 SWFET 구성)들을 포함한다. RF 회로(100)의 동작 동안, RF 스위치들(105-108)의 SWFET들은, 턴 온 및 턴 오프되고, 노드(RFC)와 다른 노드들(RF1 및 RF2) 사이에서 RF 캐리어 신호를 (온 상태일 때) 통과시킨다. 보디 타이(body tie)로 인한 디바이스 선형성, 이를테면, 고조파 및 상호변조 왜곡에 대한 개선은 SWFET들의 “온” 및 “오프” 상태들 모두에서 구현될 수 있다. 온 상태 동안, 특히, SWFET들(105-108)의 보디는 포지티브로 바이어싱된 보디 제어 전압(Vb)을 수신한다. 이러한 포지티브 보디 제어 바이어스 전압 페쳐는, 포지티브 보디 제어 바이어스 전압이, 종래 기법들과 비교하여, RF 회로(100)의 고조파 신호들의 개선된 완화, 개선된 상호변조 왜곡 및 개선된 성능과 같은 개선된 선형성에 관한 예기치않은 결과들을 생성했기 때문에, 보디 바이어스 전압이 0볼트로 홀딩되거나 또는 대략 0에서 플로팅되도록 허용된다는 점에서 종래의 RF 회로 기법들과는 대조된다. 선형성 개선은 일반적으로, 약 0.7-1볼트보다 더 크거나 또는 약 0.7-1볼트 내지 약 5볼트의 보디 제어 전압(Vb)에 대해 상대적으로 높은 포지티브, 또는 “실질적으로” 포지티브 값으로 발생한다. (보디 제어 전압(Vb)이 종종 SWFET들(105-108)의 보디에 인가되는 것으로서 본원에 설명되지만, 본원에 달리 특정되지 않는 한, 보디 제어 전압(Vb)은 일부 실시예들에서 SWFET들(105-108)의 보디에 도달하기 전에 적절한 저항을 통해 실제로 인가될 수 있다. 저항을 통해 인가될 때, 보디에서의 실제 바이어스 전압은 SWFET들(105-108)의 통상적인 빌트-인 p-n 접합 다이오드에 의해 제한될 수 있다.)

[0008] [0013] 노드 RFC는 일반적으로 RF 반송파 신호를 수신하고 전송하기 위해 RF 회로(100)의 안테나에 연결된다. 노드들(RF1 및 RF2)은 일반적으로 RF 회로(100)에서 다운스트림의 회로 컴포넌트들에 연결된다. (용어 “다운스트림”은, RF 반송파 신호가 양 방향들로 수신 및/또는 송신될 수 있기 때문에, RF 반송파 신호의 전파의 방향을 반드시 완전히 기술하지는 않는다. 따라서, 노드 RFC는 “업스트림 노드” 또는 “안테나 측 노드” 또는 다른 적절한 명칭으로 지칭될 수 있다. 추가적으로, 노드들(RF1 및 RF2)은 “다운스트림 노드들” 또는 “내부 노드들” 또는 다른 적절한 명칭으로 지칭될 수 있다.) RF 스위치 코어(104)는 일반적으로 다운스트림, 또는 내부 회로 컴포넌트들에 그리고 다운스트림, 또는 내부 회로 컴포넌트들로부터 RF 캐리어 신호를 라우팅하기 위한 경로들을 제공한다. 예시된 실시예에서, 2개의 다운스트림 노드들(RF1 및 RF2)로의 오직 2개의 경로들만이 도시된다. 그러나, 다른 실시예들은 임의의 수의 경로들 및 다운스트림 노드들을 가질 수 있다.

[0009] [0014] 전압 제어 소스들(102 및 103)은 본원에 설명된 바와 같이 제어 전압들을 생성할 수 있는 임의의 적절한 컴포넌트들 일 수 있다. 예시된 실시예에서, 예컨대, 전압 제어 소스들(102 및 103)은 게이트 제어 전압들(Vg) 및 보디 제어 전압들(Vb)을 생성하기 위해 포지티브 전압 발생기들(109 및 110) 및 네거티브 전압 발생기들(111 및 112)의 제어 하에서 동작하는 전압 레벨 시프터들일 수 있다. 제 1 전압 제어 소스들(102)은 RF 스위치들(105-108)에 대한 게이트 제어 전압들(Vg)을 발생시키고, 제 2 전압 제어 소스들(103)은 RF 스위치들(105-108)에 대한 보디 제어 전압들(Vb)을 발생시킨다. 따라서, RF 스위치들(105-108)은 게이트 및 보디 제어 전압들(Vg 및 Vb)의 제어하에서 동작한다. 예컨대, 게이트 제어 전압들(Vg)은 일반적으로 RF 스위치들(105-108)을 턴 온 및 턴 오프한다. 온 상태일 때, RF 스위치들(105-108)은, 예컨대, 약 900MHz의 기본 주파수를 갖는 RF 주파수 범위에서 반송파 신호를 통과시킨다. 온 상태 동안, 게이트 제어 전압들(Vg)은 임계 전압(Vt)보다 크거나 또는 약 +2.5 내지 +5볼트일 수 있다. 추가적으로, RF 스위치들(105-108)의 온 상태 동안 RF 회로(100)의 성능을 개선시키고 RF 회로(100) 내의 고조파 신호들을 완화시키기 위해 위에 언급된 포지티브 보디 제어 바이어스 전압을 포함하여, 보디 제어 전압들(Vb)은 일반적으로, 필요에 따라, RF 스위치들(105-108)의 SWFET들의 보디를 바이어싱한다. 일부 실시예들에서, 오프 상태 동안, SWFET들(105-108)의 보디는 네거티브로 바이어싱된 보디 제어 전압(Vb)을 수신한다.

[0010] [0015] 디코더(101)는, 일반적으로 제어 신호들(CTRL1 및 CTRL2)을 수신하고 디코딩된 신호들(113)을 생성하는 임의의 적절한 컴포넌트(또는 컴포넌트들)일 수 있다. 제어 신호들(CTRL1 및 CTRL2)은 일반적으로 RF 회로(100) 외부의 적절한 제어 회로에 의해 생성된다. 디코딩된 신호들(113)은 전압 제어 소스들(102 및 103)에 제공된다. 예시된 실시예에서, 레벨 시프터들은 포지티브 및 네거티브 전압 발생기들(109-112)에 의해 전력을 공급받기 때문에, 전압 제어 소스들(102 및 103)은 일반적으로 디코딩된 신호들(113)을 레벨 시프팅하여 게이트 및 보디 제어 전압들(Vg 및 Vb)을 생성한다.

[0011] [0016] RF 스위치(108)에 대한 예시적인 실시예는 도 2에 도시된다. 또한, 이렇게 동일한 디자인은 스위치들(105-107)에 적용될 수 있다. RF 스위치(108)는 일반적으로 SWFET들(114-116)을 포함한다. SWFET들(114-116)은 RF2에서 접지로 직렬로(소스-드레인) 연결된다. 전압 제어 소스들(102)의 대응하는 하나로부터의 게이

트 제어 전압(Vg)은 앞서 언급된 바와 같이 온 상태와 오프 상태 사이에서 SWFET들(114-116)을 스위칭하기 위해 저항들(117)을 통해 SWFET들(114-116)의 게이트들에 연결된다. 추가적으로, 전압 제어 소스들(103)의 대응하는 하나로부터의 보디 제어 전압(Vb)은 앞서 언급된 바와 같이 원하는 보디 바이어싱을 제공하기 위해 저항들(118)을 통해 SWFET들(114-116)의 보디들에 연결된다. 일부 실시예들에서, 저항들(117 및 118)은 RF 스위치(108)의 일부로서 고려되지 않지만, RF 회로(100)의 다른 부분에, 예컨대, 전압 제어 소스들(102 및 103)과 RF 스위치(108) 사이의 임의의 위치에 위치될 수 있거나 또는 선택적일 수 있다. 추가적으로, RF 스위치(108)는 3개의 SWFET들(114-116)을 갖는 것으로 도시되지만, 다른 실시예들이 임의의 적절한 수의 SWFET들을 사용할 수 있다. 예시된 실시예에서, SWFET들(114-116)은 N-채널 트랜지스터들이다.

[0012] 본 발명의 대안적인 실시예를 포함하는 RF 회로(300)의 부분이 도 3에 도시된다. RF 회로(300)는 일반적으로 디코더(301), 일 세트의 전압 제어 소스들(302), 및 RF 스위치 코어(304)를 포함한다. RF 스위치 코어(304)는 일반적으로 노드들(RFC, RF1, 및 RF2) 사이에 도시된 것과 같이 연결된 RF 스위치들(305-308)을 포함한다. RF 스위치들(305-308)은, 도 4와 관련하여 아래에 더욱 상세하게 설명되지만, 일반적으로는 소스, 드레인, 게이트 및 보디를 갖는 SWFET(switch field effect transistor)들을 포함한다. RF 회로(300)의 동작 동안, RF 스위치들(305-308)의 SWFET들은, 턴 온 및 턴 오프되고, 노드(RFC)와 다른 노드들(RF1 및 RF2) 사이에서 RF 캐리어 신호를 (온 상태일 때) 통과시킨다. “온” 상태 동안, SWFET들(305-308)의 보디는 포지티브로 바이어싱된 보디 제어 전압을 수신한다. 이러한 포지티브 보디 제어 바이어스 전압 페처는, 포지티브 보디 제어 바이어스 전압이, 종래 기법들과 비교하여, RF 회로(300)의 개선된 성능 및 고조파 신호들의 개선된 완화에 관한 예기치 않은 결과들을 생성했기 때문에, 보디 바이어스 전압이 0볼트로 홀딩되거나 또는 대략 0에서 플로팅되도록 허용된다는 점에서 종래의 RF 회로 기법들과는 대조된다.

[0013] 노드 RFC는 일반적으로 RF 반송파 신호를 수신하고 전송하기 위해 RF 회로(300)의 안테나에 연결된다. 노드들(RF1 및 RF2)은 일반적으로 RF 회로(300)에서 다운스트림의 회로 컴포넌트들에 연결된다. (용어 “다운스트림”은, RF 반송파 신호가 양 방향들로 수신 및/또는 송신될 수 있기 때문에, RF 반송파 신호의 전파의 방향을 반드시 완전히 기술하지는 않는다. 따라서, 노드 RFC는 “업스트림 노드” 또는 “안테나 측 노드” 또는 다른 적절한 명칭으로 지칭될 수 있다. 추가적으로, 노드들(RF1 및 RF2)은 “다운스트림 노드들” 또는 “내부 노드들” 또는 다른 적절한 명칭으로 지칭될 수 있다.) RF 스위치 코어(304)는 일반적으로 다운스트림, 또는 내부 회로 컴포넌트들에 그리고 다운스트림, 또는 내부 회로 컴포넌트들로부터 RF 캐리어 신호를 라우팅하기 위한 경로들을 제공한다. 예시된 실시예에서, 2개의 다운스트림 노드들(RF1 및 RF2)로의 오직 2개의 경로들만이 도시된다. 그러나, 다른 실시예들은 임의의 수의 경로들 및 다운스트림 노드들을 가질 수 있다.

[0014] 전압 제어 소스들(302)은 본원에 설명된 바와 같이 제어 전압들을 생성할 수 있는 임의의 적절한 컴포넌트들일 수 있다. 예시된 실시예에서, 예컨대, 전압 제어 소스들(302)은 제어 전압들(Vc)을 생성하기 위해 포지티브 전압 발생기(309) 및 네거티브 전압 발생기(311)의 제어 하에서 동작하는 전압 레벨 시프터들일 수 있다. 제어 전압들(Vc)은 RF 스위치들(305-308)에 대해 앞서 설명된 게이트 및 보디 제어 전압들(Vg 및 Vb)로서 제공된다. 따라서, RF 스위치들(305-308)은 제어 전압들(Vc)의 제어하에서 동작한다. RF 스위치들(305-308)의 게이트들에 인가된 직접 게이트 제어 전압들 및 그 보디들에 인가된 직접 보디 제어 전압들은 모두, 도 4를 참조로 이하에 설명된 바와 같이 제어 전압들(Vc)로부터 도출되거나 그들에 기초한다. 예컨대, 직접 게이트 제어 전압들은 일반적으로 RF 스위치들(305-308)을 턴 온 및 턴 오프한다. 온 상태일 때, RF 스위치들(305-308)은, 예컨대, 약 900MHz의 기본 주파수를 갖는 RF 주파수 범위에서 반송파 신호를 통과시킨다. 추가적으로, 직접 보디 제어 전압들은 일반적으로, 필요에 따라, RF 스위치들(305-308)의 온 상태 동안 RF 회로(300)의 성능을 개선시키고 RF 회로(100) 내의 고조파 신호들을 완화시키기 위해 RF 스위치들(305-308)의 SWFET들의 보디를 바이어싱한다. 게다가, 오프 상태 동안, SWFET들(305-308)의 보디는 네거티브로 바이어싱된 보디 제어 전압을 수신하는데, 이는 게이트 제어 전압이 오프 상태 동안 네거티브이고 보디 제어 전압이 게이트 제어 전압에 직접 관련되기 때문이다.

[0015] 디코더(301)는, 일반적으로 제어 신호들(CTRL1 및 CTRL2)을 수신하고 디코딩된 신호들(313)을 생성하는 임의의 적절한 컴포넌트(또는 컴포넌트들)일 수 있다. 디코딩된 신호들(313)은 전압 제어 소스들(302)에 제공된다. 예시된 실시예에서, 포지티브 및 네거티브 전압 발생기들(309 및 311)에 의해 전력을 공급받는 레벨 시프터들로서, 전압 제어 소스들(302)은 일반적으로 디코딩된 신호들(313)을 레벨 시프팅하여 제어 전압들(Vc)을 생성한다.

[0016] RF 스위치(308)에 대한 예시적인 실시예는 도 4에 도시된다. 또한, 이러한 동일한 디자인은 스위치들(305-307)에도 적용될 수 있다. RF 스위치(308)는 일반적으로 SWFET들(314-316)을 포함한다. SWFET들(314-

316)은 RF2에서 접지로 직렬로(소스-드레인) 연결된다. 전압 제어 소스들(302) 중 대응하는 전압 제어 소스로부터의 단일 제어 전압(V_c)은 앞서 언급된 바와 같이 온 상태와 오프 상태 사이에서 SWFET들(314-316)을 스위칭하기 위해 SWFET들(314-316)의 게이트들에 인가되는 직접 게이트 제어 전압($V_{g'}$)을 형성하도록 저항들(317)을 통해 연결된다. 추가적으로, 제어 전압(V_c)은 또한 앞서 언급된 바와 같이 고조파 신호들을 완화시키기 위해 원하는 보디 바이어싱을 제공하는 직접 보디 제어 전압들($V_{b'}$)을 형성하도록 SWFET들(314-316)의 보디들에 저항들(318)을 통해 연결된다. 일부 실시예들에서, 저항들(317 및 318)은 상이한 값들을 가져서, 저항들(317 및 318)이 공통 회로 노드(319)를 공유한다고 하더라도, 직접 게이트 및 보디 제어 전압들($V_{g'}$ 및 $V_{b'}$)은 상이한 값들을 갖는다. 온 상태 동안, 직접 게이트 제어 전압들($V_{g'}$)은 임계 전압(V_t)보다 크거나 또는 약 +2.5 내지 +5볼트일 수 있다. 추가적으로, RF 스위치(308)는 3개의 SWFET들(314-316)을 갖는 것으로 도시되지만, 다른 실시예들은 임의의 적절한 수의 SWFET들을 사용할 수 있다. 또한, 예시된 실시예에서, SWFET들(314-316)은 N-채널 트랜지스터들이다.

[0017] [0022] 도 3 및 도 4의 실시예에서, 직접 게이트 및 보디 제어 전압들($V_{g'}$ 및 $V_{b'}$)은 서로에 대해 독립적이지 않은데, 왜냐하면 이들은 모두 동일한 전압 제어 소스(302)에 의해 생성된 동일한 제어 전압(V_c)에 기초하고 이에 따라 제어 전압(V_c)의 값 및 저항들(317 및 318)의 값들(또는 비)에 의해 서로 관련되어 있기 때문이다. (저항들(317 및 318)에 대한 저항 값들은 일반적으로 약 100kOhm 내지 약 1MOhm의 범위이고, 약 1:1 내지 약 1:10 사이의 임의의 적절한 비를 가질 수 있어서; 이에 의해 직접 게이트 제어 전압($V_{g'}$)과 직접 보디 제어 전압($V_{b'}$)에 대한 임의의 적절한 값들, 또는 이들 사이의 비율을 초래한다. 도 1 및 도 2의 실시예에서, 한편으로는, 게이트 및 보디 제어 전압들(V_g 및 V_b)은, 이들이 상이한 전압 제어 소스들(102 및 103)에 의해 생성되고 이에 따라 서로에 대해 잠재적으로 완전하게 무관할 수 있기 때문에, 서로에 대해 독립적이다. 이에 따라, 도 1 및 도 2의 실시예는 일반적으로, 보디 및 게이트 바이어스 연결부들의 분리를 수반하여, 이들이 상이한 전압 제어 소스들(102 및 103)에 의해 독립적으로 제어되게 한다.

[0018] [0023] 도 3 및 도 4의 실시예는 일반적으로, 더 적은 수의 커먼드트들, 예컨대, 오직 한 세트의 전압 제어 소스들(302)을 갖는 것으로 인해, 도 1 및 도 2의 실시예보다 물리적으로 더 작을 수 있다(이로써, 반도체 다이상에서 더 적은 공간을 점유할 수 있다). 한편, 도 1 및 도 2의 실시예는, 일반적으로 더욱 유연할 수 있고, 게이트 및 보디 제어 전압들(V_g 및 V_b)이 상이한 전압 제어 소스들(102 및 103)에 의해 독립적으로 생성되는 것으로 인해, 도 3 및 도 4의 실시예에서 가능했던 것 보다 더 큰 범위의 제어 옵션들을 가능하게 할 수 있다.

[0019] [0024] 예시적인 RF 스위치의 기본 주파수의 3배의 고조파(즉, 제 3 고조파, $3f_0$ 또는 H3)에 대한 고조파 전력 대 입력 전력의 간략화된 그래프들(501, 502 및 503)이 본 발명의 일 실시예에 따라 도 5에 도시된다. (제 3 고조파 이외의 추가적인 고조파 신호들이 또한 본 발명의 실시예들에 의해 개선될 수 있다.) 예컨대, RF 스위치(108 또는 308)와 유사한 예시적인 RF 스위치의 기능이 그래프들(501, 502, 및 503)을 생성하기 위해 테스트 회로에서 평가되었다. 예시적인 RF 스위치의 SWFET들의 경우, 게이트 길이(L_g)는 약 0.19μm였고, 게이트 제어 전압(V_g)은 약 +3볼트였다. 그래프(501)는 보디 제어 전압(V_b)이 0볼트로 설정된 결과이고, 그래프(502)는 보디 제어 전압(V_b)이 +3볼트로 설정된 결과이며, 그래프(503)는 보디 제어 전압(V_b)이 +5볼트로 설정된 결과이다.

[0020] [0025] 그래프들(501-503)로 표시된 바와 같이, 일반적으로, 약 5-35dBm의 입력 전력 범위에 걸쳐서 제 3 고조파에 있어서의 개선이 존재하고, 0 근처를 제외하고는 더 낮은 입력 전력 값들에서 더 큰 개선이 이루어진다. 예컨대, 입력 전력이 약 25dBm보다 적은 경우, 보디 제어 전압(V_b)이 +3볼트로 설정되는 경우(그래프(502))와 비교하여 +5볼트로 설정된 보디 제어 전압(V_b)(그래프(503))을 갖는 제 3 고조파에서 거의 -10dB 개선(화살표 A-A로 표시됨)이 존재한다. 추가적으로, 0볼트의 보디 제어 전압(V_b)(그래프(501))을 갖는 예시는 일반적으로 플로팅 보디 또는 0볼트로 유지된 보디를 갖는 종래의 기법들과 유사한 구성을 나타낸다. 이 경우, 약 5-15dBm의 입력 전력과 함께, +5볼트의 보디 제어 전압(V_b)(그래프(503))과 0볼트의 보디 제어 전압(V_b)(그래프(501)) 사이의 제 3 고조파에 있어서 -15dB 이상의 개선(화살표 B-B로 표시됨)이 존재한다. 따라서, 그래프들(501-503)이 일반적으로 높은 입력 전력 레벨들에서 수렴하지만, 그래프들(501-503)은 본 발명의 구현들로 인해 예시적인 RF 스위치의 성능에 있어서 제 3 고조파의 개선을 나타낸다.

[0021] [0026] 도 5의 그래프들(501-503)에 대한 정보를 제공한 예시적인 RF 스위치는 보디 다이오드와 직렬로 약 500kOhm의 비교적 높은 값의 저항기를 갖는다. 이러한 방식으로, 다이오드가 순방향 바이어싱되었을 때 보디 전류가 제한되었는데, 이는 대략적으로 보디 제어 전압(V_b)이 약 0.7볼트보다 더 크게 되었을 때 발생했다. 도 6은 본 발명의 일 실시예에 따라 예시적인 RF 스위치의 기능을 추가로 예시하는 보디 전류 대 입력 전력의 그래

프를 도시한다. 그레프들(600-605) 각각은 0-5볼트로부터 보디 제어 전압(Vb)의 각각의 정수값에 대한 것이다.

[0022] 보디 제어 전압(Vb)이 약 0.7볼트보다 더 클 때, 즉, SWFET의 빌트-인 p-n 접합 다이오드보다 더 위에 있을 때, 보디 전류는 보디 제어 전압(Vb)에 대해 일반적으로 선형적으로 의존하며, 이는 옴의 법칙: $V=IR$ 로 지시된 바와 같이 전류가 보디 저항기에 의해 제한됨을 의미한다. 이는, 게이트 저항기 값이 게이트 스위칭의 충전/방전 시간 및 충전 펌프들(미도시)과 RF 스위치의 상호작용을 결정하기 때문에, 보디 저항기 값이 게이트 저항기 값과 독립적으로 유지되는 설계에 이점이 있다.

[0023] 더 높은 입력 전력(예컨대, 약 25-30dBm 초과)에서, 추가적인 트랜지스터 효과(가능하게는 채널에서 핫캐리어 발생)는 보디 전류를 증가시키며, 이는 그레프들(601-605) 각각에서 상승(upswing)에 의해 지시된다. 보디 전류에서의 이러한 증가는 일반적으로 상대적으로 높은 입력 전력 레벨들에서의 고조파 전력 진폭의 수렴과 상관되며, 따라서 이는 독립적인 보디 제어 전압(Vb)을 통한 전체 고조파 개선의 감소를 나타낸다.

[0024] [0029] 개시된 발명의 실시예들에 대한 참조가 상세하게 행해질 것이며, 실시예들의 하나 또는 그 초과의 예시들이 첨부된 도면들에 예시된다. 각각의 예시는 본 기술의 제한으로서가 아니라 본 기술의 설명으로 제공된다. 사실상, 본 기술의 사상 및 범위로부터 벗어나지 않고 본 기술에서 변형들 및 변화들이 행해질 수 있음이 당업자들에게 명백하게 될 것이다. 예를 들어, 일 실시예의 일부로서 예시되거나 또는 설명된 특징들은 또 다른 실시예를 산출하도록 다른 실시예와 함께 사용될 수 있다. 따라서, 본 청구물은 첨부된 청구항들 및 그 등가물들의 범위 내에서 모든 이러한 변형들 및 변화들을 커버하는 것으로 의도된다.

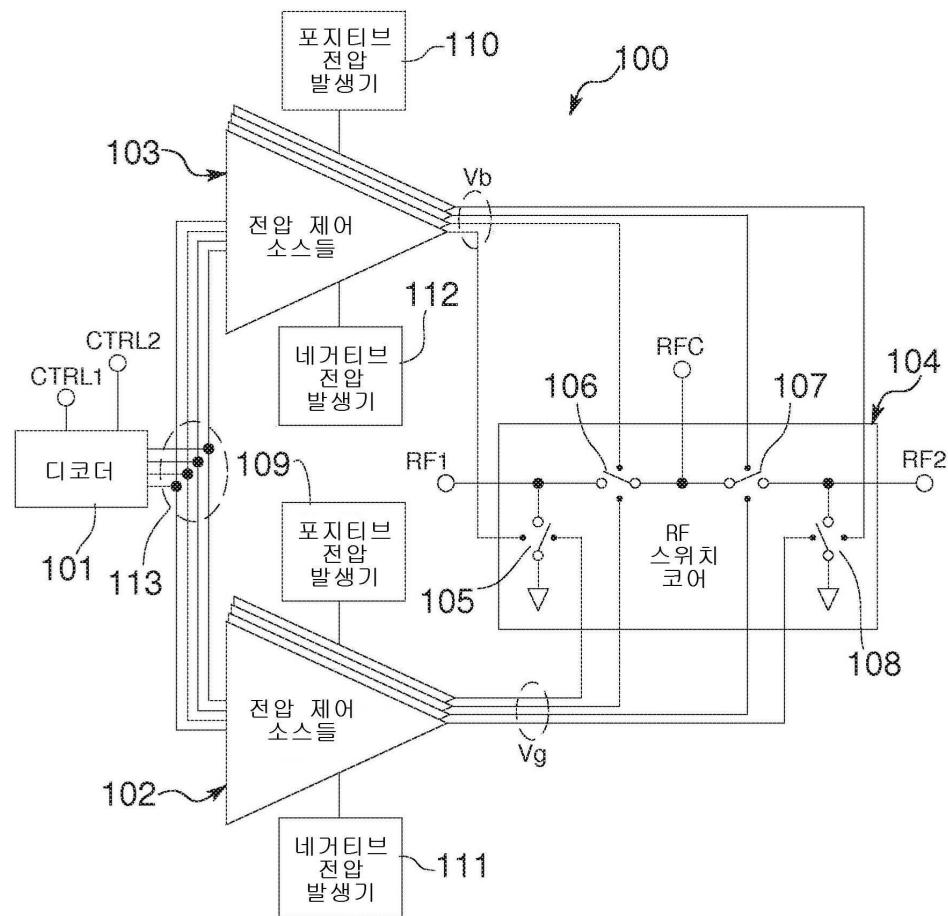
[0025] [0030] 본 발명의 실시예들이 본 발명의 특정 실시예들에 대해 주로 논의되었지만, 다른 변화들도 가능하다. 설명된 구조들 또는 프로세스들의 다양한 구성들은 본 명세서에 제시된 구성들 대신에 또는 그에 부가하여 사용될 수 있다.

[0026] [0031] 당업자들은, 전술한 설명이 단지 예로서 본 발명을 제한하려는 의도가 아님을 인식할 것이다. 본 개시물에서의 어떠한 내용도, 본 발명이 단일 웨이퍼 상에서 구현되는 시스템들로 제한되는 것으로 나타내는 것은 아니다. 본 개시물에서의 어떠한 내용도, 특정 형태의 반도체 프로세싱 또는 집적 회로들을 요구하는 시스템들로 본 발명이 제한되는 것으로 나타내는 것은 아니다. 본 개시내용의 어떠한 내용도 실리콘에 기반하는 반도체 디바이스들로 본 발명을 제한하는 것은 아니다. 일반적으로, 제시된 임의의 다이어그램들은 단지 하나의 가능한 구성을 나타내도록 의도되며, 수많은 변형들이 가능하다. 당업자들은 또한 본 발명과 일치하는 방법들 및 시스템들이 반도체 구조들 또는 전자 회로들을 포함하는 광범위한 응용들에 사용하기에 적합한 것으로 이해할 것이다.

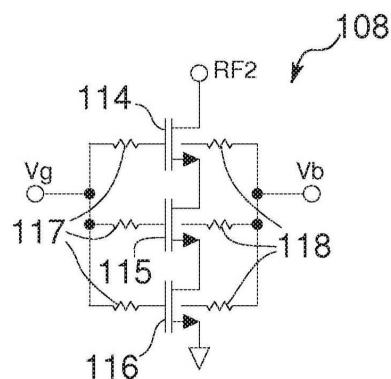
[0027] [0032] 명세서가 본 발명의 특정 실시예들과 관련하여 상세하게 설명되었지만, 당업자들이, 전술한 내용을 이해할 때, 이러한 실시예들에 대한 변경들, 변형들, 및 균등물들을 쉽게 인식할 수 있는 것으로 이해할 것이다. 본 발명에 대한 이러한 그리고 다른 변형들 및 변화들은, 첨부된 청구범위들에 더욱 구체적으로 설명된 본 발명의 사상 및 범위로부터 벗어나지 않고 당업자들에 의해 실시될 수 있다.

도면

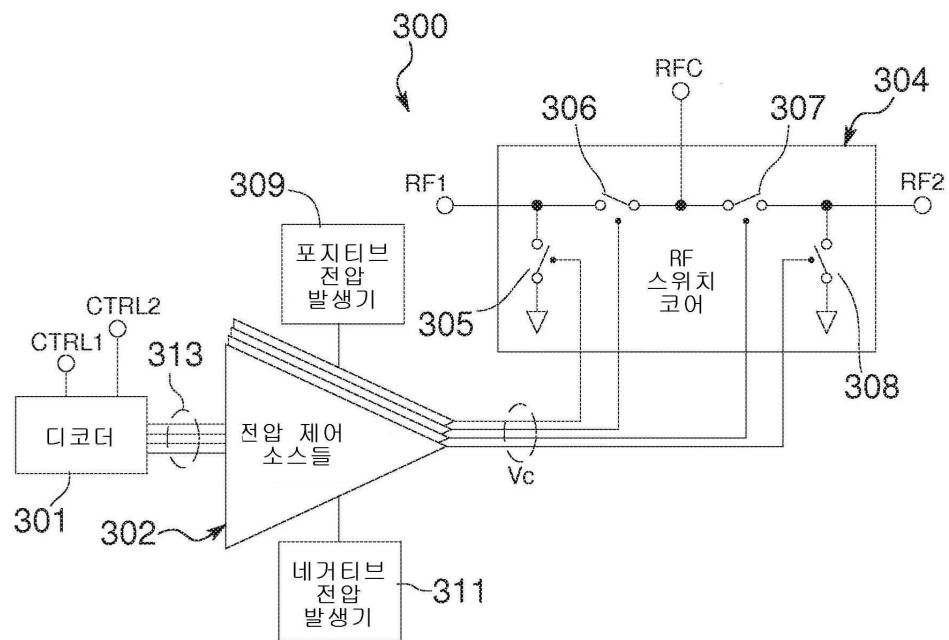
도면1



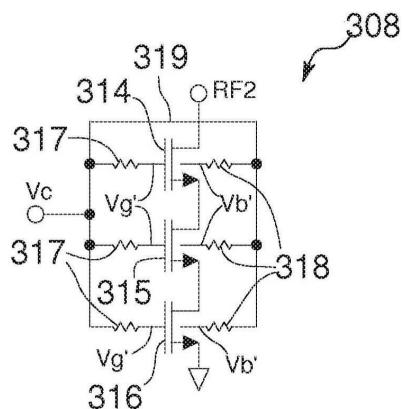
도면2



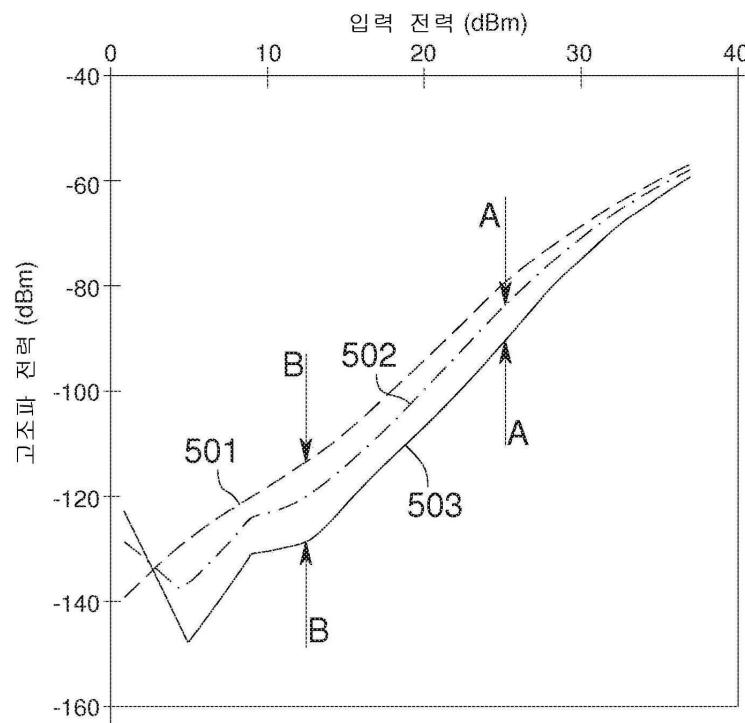
도면3



도면4



도면5



도면6

