

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2015年11月26日(26.11.2015)



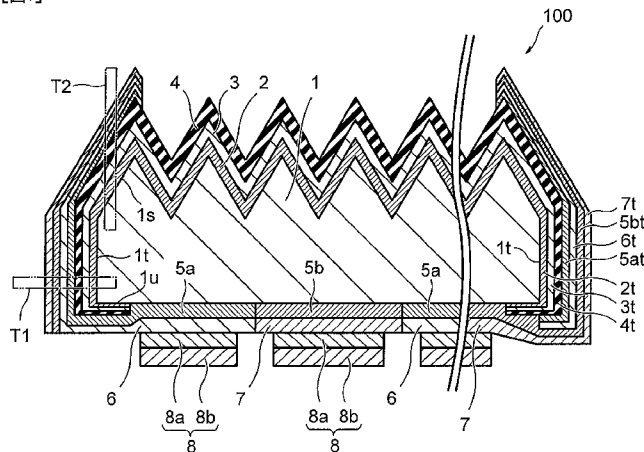
(10) 国際公開番号
WO 2015/178307 A1

- (51) 国際特許分類:
H01L 31/0216 (2014.01) H01L 31/0747 (2012.01)
 - (21) 国際出願番号: PCT/JP2015/064017
 - (22) 国際出願日: 2015年5月15日(15.05.2015)
 - (25) 国際出願の言語: 日本語
 - (26) 国際公開の言語: 日本語
 - (30) 優先権データ:
特願 2014-107294 2014年5月23日(23.05.2014) JP
 - (71) 出願人: シャープ株式会社 (SHARP KABUSHIKI KAISHA) [JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町2番2号 Osaka (JP).
 - (72) 発明者: 國吉 督章 (KUNIYOSHI Tokuaki). 酒井敏彦 (SAKAI Toshihiko). 木本 賢治 (KIMOTO Kenji). 岡本 親扶 (OKAMOTO Chikao). 菅沼 利人 (SUGANUMA Rihito). 神川 剛 (KAMIKAWA Takeshi).
 - (74) 代理人: 川上 桂子, 外 (KAWAKAMI Keiko et al.); 〒5300004 大阪府大阪市北区堂島浜2丁目2番28号堂島アクシスビル インテリクス特許法律事務所 Osaka (JP).
 - (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
 - (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーロピア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第21条(3))

(54) Title: PHOTOELECTRIC CONVERSION ELEMENT

(54) 発明の名称: 光電変換素子

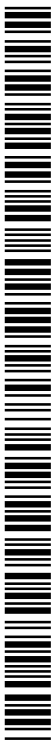
[図1]



(57) Abstract: A photoelectric conversion element (100) for converting light into power is equipped with: an n-type monocrystalline silicon substrate (1) (semiconductor substrate); an n-type first semiconductor film (i-type amorphous silicon layer (2) and n-type amorphous silicon layer (3)) formed so as to contact the surface of the n-type monocrystalline silicon substrate (1) on the light-incident side thereof; a reflection prevention film (4) (dielectric film) formed so as to contact the first semiconductor film; and a p-type second semiconductor film (i-type amorphous silicon layer (5a) and p-type amorphous silicon layer (6)) formed on the opposite side of the n-type monocrystalline silicon substrate (1) from the light-incident side thereof. Furthermore, the first semiconductor film (2t, 3t), the reflection prevention film (4t), and the second semiconductor film (5at, 6t) are layered in this order on the lateral surface (1t) of the n-type monocrystalline silicon substrate (1).

(57) 要約:

[続葉有]



WO 2015/178307 A1



光を電力に変換する光電変換素子（100）は、n型単結晶シリコン基板（1）（半導体基板）と、n型単結晶シリコン基板（1）の光入射側の表面に接して形成されたn型を有するi型非晶質シリコン層（2）及びn型非晶質シリコン層（3）（第1半導体膜）と、第1半導体膜に接して形成された反射防止膜（4）（誘電体膜）と、n型単結晶シリコン基板（1）の光入射側とは反対側に形成されたp型を有する第2半導体膜（i型非晶質シリコン層（5a）及びp型非晶質シリコン層（6））と、を備える。n型単結晶シリコン基板1の側面（1t）において、第1半導体膜（2t）、（3t）、反射防止膜（4t）、及び第2半導体膜（5at）、（6t）が、この順に積層されている。

明 細 書

発明の名称：光電変換素子

技術分野

[0001] 本発明は、光電変換素子に関する。

背景技術

[0002] 近年、光電変換素子としての太陽電池が注目されている。太陽電池の一例として、裏面接合型の太陽電池がある。

[0003] 裏面接合型の太陽電池は、例えば、特許文献1（特開2007-281156号公報）及び特許文献2（特開2013-211385号公報）に開示されている。上記文献において、裏面接合型の太陽電池は、半導体基板と、半導体基板の太陽光の照射面とは反対側になる裏面に形成されたn型非晶質半導体膜と、前記裏面に形成されたp型非晶質半導体膜と、前記n型非晶質半導体膜上及び前記p型非晶質半導体膜上に形成された電極とからなる。

[0004] 特許文献1には、半導体基板の裏面にp型非晶質半導体膜及びn型非晶質半導体膜を形成した後、光入射側の面に反射防止膜を形成することが記載されている。また、特許文献2には、半導体基板の受光面にi型非晶質半導体膜、n型非晶質半導体膜及び反射防止機能を有する保護層を形成した後、裏面にn型領域及びp型領域を形成することが記載されている。

先行技術文献

特許文献

[0005] 特許文献1：特開2007-281156号公報

特許文献2：特開2013-211385号公報

発明の概要

発明が解決しようとする課題

[0006] ところで、半導体基板の上に半導体膜や反射防止膜等の誘電体膜などをプラズマCVD法で形成すると、半導体基板の周縁部においては、形成した膜が半導体基板の側面及び反対側の面の周縁部に回りこむ現象が起こる。そし

て、光入射側の半導体膜（例えば、n型の半導体膜）のうち半導体基板の側面又は裏面に回りこんだ部分と、裏面側の半導体膜（例えば、p型の半導体膜）のうち半導体基板の側面又は光入射面に回りこんだ部分が、互いに接して重なり合っていると、n型の半導体膜中の少数キャリアである正孔が、p型の半導体膜に移動してしまう。これにより、n型半導体膜の少数キャリアのライフタイムが短くなる問題がある。

[0007] 特許文献1及び2には、光電変換部の半導体基板の側面部分の構造については、何等記載されていない。そのため、光入射側の半導体膜のうち半導体基板の側面や裏面に回りこんだ部分と、裏面側の半導体膜のうち半導体基板の側面や光入射面に回りこんだ部分が、半導体基板の側面において、互いに接している場合も考えられる。

[0008] 本発明は、半導体膜中での少数キャリアのライフタイムの低減を抑制した光電変換素子を提供することを目的とする。

課題を解決するための手段

[0009] 上記の課題を解決する本発明の光電変換素子は、半導体基板と、前記半導体基板の光入射側の表面に接して形成され、第1導電型を有する第1半導体膜と、前記第1半導体膜に接して形成された誘電体膜と、前記半導体基板の光入射側とは反対側に形成され、前記第1導電型とは反対の第2導電型を有する第2半導体膜と、を備える。半導体基板の側面において、前記第1半導体膜、前記誘電体膜及び前記第2半導体膜が、この順に積層されている。

[0010] 上記の構成によれば、半導体基板の側面において、互いに反対の導電型を有する第1半導体膜及び第2半導体膜が接することなく、前記誘電体膜を介して積層されている。このため、第1半導体膜及び第2半導体膜のうちn型の半導体膜からp型の半導体膜に水素原子が引き抜かれるのが、誘電体膜によってブロックされる。つまり、水素原子の引き抜きによるダングリングボンドの発生が誘電体膜によって抑制され、結果として、少数キャリアのライフタイムの低減を抑制することができる。

[0011] 本発明の光電変換素子は、前記半導体基板の光入射側の表面の周縁部にお

いて、前記第1半導体膜、前記誘電体膜及び前記第2半導体膜が、この順に積層されていることが好ましい。

[0012] 上記の構成によれば、半導体基板の光入射側の表面の周縁部においても、互いに反対の導電型を有する第1半導体膜及び第2半導体膜が接することなく、前記誘電体膜を介して積層されている。このため、第1半導体膜及び第2半導体膜のうちn型の半導体膜からp型の半導体膜に水素原子が引き抜かれるのが、誘電体膜によってブロックされる。つまり、半導体基板の光入射側の表面の周縁部においても、水素原子の引き抜きによるダングリングボンドの発生が誘電体膜によって抑制され、結果として、少数キャリアのライフタイムの低減をより効果的に抑制することができる。

[0013] 本発明の光電変換素子は、前記第1の導電型はn型であり、前記第2の導電型はp型であることが好ましい。

[0014] 上記の構成によれば、第1半導体膜（導電型：n型）は、第2半導体膜（導電型：p型）に先行して製膜されるので、熱履歴を受ける回数が増える。p型の半導体膜は、n型の半導体膜と比べて、熱履歴を受けることにより、周辺のアモルファスシリコン層から水素原子を引き抜いてダングリングボンドを発生させる傾向が強い。上記の構成によれば、p型の半導体膜ができるだけ熱履歴を受けないようにすることができる。従って、ダングリングボンドの発生が抑制され、結果として、少数キャリアのライフタイムの低減をより効果的に抑制することができる。

[0015] 本発明の光電変換素子は、前記半導体基板の光入射側とは反対の表面に接して、該半導体基板とは反対の導電型を有する第2半導体膜、及び該半導体基板と同じ導電型を有し且つ該半導体基板の面内方向において前記第2半導体膜に隣接する第3半導体膜が設けられていてもよい。

[0016] 本発明の光電変換素子は、前記誘電体膜は、正の固定電荷を含むことが好ましい。

[0017] 上記の構成によれば、第1半導体膜及び第2半導体膜のうちn型の半導体膜の少数キャリアが周辺の層に拡散しようとしても、誘電体膜に含まれる正

の固定電荷との反発作用により、正孔を n 型の半導体膜側に押し戻そうとする力が働く。そのため、n 型の半導体膜における少数キャリアのライフタイムの低減をより効果的に抑制することができる。

[0018] 本発明の光電変換素子の誘電体膜は、SiN で形成されていてもよい。

発明の効果

[0019] 本発明によれば、半導体基板の側面において、互いに反対の導電型を有する第 1 半導体膜及び第 2 半導体膜が接することなく、前記誘電体膜を介して積層されている。このため、第 1 半導体膜及び第 2 半導体膜のうち n 型の半導体膜から p 型の半導体膜に水素原子が引き抜かれるのを、誘電体膜によってブロックできる。つまり、水素原子の引き抜きによるダングリングボンドの発生が誘電体膜によって抑制され、結果として、少数キャリアのライフタイムの低減を抑制することができる。

図面の簡単な説明

[0020] [図1]図 1 は、実施形態 1 の光電変換素子の構成を示す断面図である。

[図2A]図 2 A は、図 1 に示す光電変換素子の製造方法を示す第 1 の工程図である。

[図2B]図 2 B は、図 1 に示す光電変換素子の製造方法を示す第 2 の工程図である。

[図2C]図 2 C は、図 1 に示す光電変換素子の製造方法を示す第 3 の工程図である。

[図2D]図 2 D は、図 1 に示す光電変換素子の製造方法を示す第 4 の工程図である。

[図2E]図 2 E は、図 1 に示す光電変換素子の製造方法を示す第 5 の工程図である。

[図2F]図 2 F は、図 1 に示す光電変換素子の製造方法を示す第 6 の工程図である。

[図2G]図 2 G は、図 1 に示す光電変換素子の製造方法を示す第 7 の工程図である。

[図3]図3は、実施形態2の光電変換素子の構成を示す断面図である。

[図4A]図4Aは、図3に示す光電変換素子の製造方法を示す第1の工程図である。

[図4B]図4Bは、図3に示す光電変換素子の製造方法を示す第2の工程図である。

[図4C]図4Cは、図3に示す光電変換素子の製造方法を示す第3の工程図である。

[図5]図5は、実施形態3の光電変換素子の構成を示す断面図である。

[図6A]図6Aは、図5に示す光電変換素子の製造方法を示す第1の工程図である。

[図6B]図6Bは、図5に示す光電変換素子の製造方法を示す第2の工程図である。

[図6C]図6Cは、図5に示す光電変換素子の製造方法を示す第3の工程図である。

[図6D]図6Dは、図5に示す光電変換素子の製造方法を示す第4の工程図である。

[図6E]図6Eは、図5に示す光電変換素子の製造方法を示す第5の工程図である。

[図6F]図6Fは、図5に示す光電変換素子の製造方法を示す第6の工程図である。

[図6G]図6Gは、図5に示す光電変換素子の製造方法を示す第7の工程図である。

[図7]図7は、実施形態4の光電変換モジュールの構成の一例を示す概略図である。

[図8]図8は、実施形態5の太陽光発電システムの構成の一例を示す概略図である。

[図9]図9は、実施形態5にかかる太陽光発電システムの構成の他の一例を示す概略図である。

[図10]図10は、図8に示す光電変換モジュールアレイの構成の一例を示す概略図である。

[図11]図11は、実施形態6にかかる太陽光発電システムの構成の一例を示す概略図である。

[図12]図12は、実施形態6にかかる太陽光発電システムの構成の他の一例を示す概略図である。

発明を実施するための形態

[0021] 本発明の実施形態について図面を参照しながら詳細に説明する。なお、図中同一または相当部分には同一符号を付してその説明は繰返さない。

[0022] この明細書において、「非晶質相」とは、シリコン(Si)原子等がランダムに配列された状態を言う。また、アモルファスシリコンを「a-Si」と表記するが、この表記は、実際には、水素(H)原子が含まれていることを意味する。

[0023] [実施形態1]

図1は、この発明の実施形態1による光電変換素子100の構成を示す断面図である。実施形態1の光電変換素子100は、n型単結晶シリコン基板1と、i型非晶質シリコン層2と、n型非晶質シリコン層3と、反射防止膜4と、i型非晶質シリコン層5a、5bと、p型非晶質シリコン層6と、n型非晶質シリコン層7と、電極8と、を備える。

[0024] n型単結晶シリコン基板1は、例えば、(100)の面方位および0.1~10Ω・cmの比抵抗を有する。また、n型単結晶シリコン基板1の厚さは、例えば、100~300μmである。そして、n型単結晶シリコン基板1は、光入射側の表面がテクスチャ化されている。

[0025] i型非晶質シリコン層2は、n型単結晶シリコン基板1の光入射側の表面に接して設けられる。i型非晶質シリコン層2は、非晶質相からなり、例えば、i型a-Siで形成されている。i型非晶質シリコン層2の厚さは、例えば、2~数十nmである。i型非晶質シリコン層2の一部であるi型非晶質シリコン層2tは、n型単結晶シリコン基板1の側面1t、及び裏面の周

縁部 1 u を覆うように設けられている。このとき、i 型非晶質シリコン層 2 t は、裏面の周縁部 1 u において、n 型単結晶シリコン基板 1 の端面 1 t から例えば 3 mm 程度まで広がるように設けられている。

[0026] n 型非晶質シリコン層 3 は、i 型非晶質シリコン層 2 に接して形成される。n 型非晶質シリコン層 3 は、非晶質相からなり、例えば、n 型 a-Si で形成されている。n 型非晶質シリコン層 3 の厚さは、例えば、5 ~ 数十 nm である。n 型非晶質シリコン層 3 のリン (P) 濃度は、例えば、 $1 \times 10^{20} \sim 1 \times 10^{22} \text{ cm}^{-3}$ である。n 型非晶質シリコン層 3 の一部である n 型非晶質シリコン層 3 t は、n 型単結晶シリコン基板 1 の側面 1 t、及び裏面の周縁部 1 u においても、i 型非晶質シリコン層 2 t に接して設けられている。

[0027] 反射防止膜 4 は、n 型非晶質シリコン層 3 に接して設けられる。反射防止膜 4 は、好ましくは、正の固定電荷を含む材料で形成されている。反射防止膜 4 は、例えば、窒化シリコン (SiN)、ダイヤモンドライクカーボン (DLC)、炭化ケイ素 (SiC)、窒化アルミニウム (AlN) 等で形成されている。反射防止膜 4 の厚さは、例えば、100 ~ 200 nm であることが好ましい。反射防止膜 4 の一部である反射防止膜 4 t は、n 型単結晶シリコン基板 1 の側面 1 t、及び裏面の周縁部 1 u においても、n 型非晶質シリコン層 3 t に接して設けられている。

[0028] i 型非晶質シリコン層 5 a は、n 型単結晶シリコン基板 1 の光入射側とは反対側の表面に接して設けられている。i 型非晶質シリコン層 5 a は、非晶質相からなり、例えば、i 型 a-Si で形成されている。i 型非晶質シリコン層 5 a の厚さは、例えば、2 nm ~ 数十 nm である。なお、n 型単結晶シリコン基板 1 の側面 1 t、及び光入射側の周縁部 1 s を覆う部分には、反射防止膜 4 t に接して、i 型非晶質シリコン層 5 a t が設けられている。このとき、i 型非晶質シリコン層 5 a t は、光入射側の周縁部 1 s において、n 型単結晶シリコン基板 1 の端面 1 t から例えば 3 mm 程度まで広がるように設けられている。なお、i 型非晶質シリコン層 5 a t は、i 型非晶質シリコン層 5 a と同一の半導体膜で形成されている。

- [0029] p型非晶質シリコン層6は、i型非晶質シリコン層5aに接して形成される。p型非晶質シリコン層6は、非晶質相からなり、例えば、p型a-Siで形成されている。p型非晶質シリコン層6の厚さは、例えば、10nm～数十nmである。p型非晶質シリコン層6のボロン(B)濃度は、例えば、 $1 \times 10^{20} \sim 1 \times 10^{22} \text{ cm}^{-3}$ である。なお、n型単結晶シリコン基板1の側面1t、及び光入射側の周縁部1sにおいても、i型非晶質シリコン層5atに接して、p型非晶質シリコン層6tが設けられている。p型非晶質シリコン層6tは、p型非晶質シリコン層6と同一の半導体膜で形成されている。
- [0030] i型非晶質シリコン層5bは、n型単結晶シリコン基板1の光入射側とは反対側の表面に接して設けられている。i型非晶質シリコン層5bは、n型単結晶シリコン基板1の光入射側とは反対側の表面に接する部分のうちi型非晶質シリコン層5aが設けられていない部分に設けられている。つまり、i型非晶質シリコン層5aとi型非晶質シリコン層5bとは、n型単結晶シリコン基板1の面内方向において、互いに隣接して配置される。i型非晶質シリコン層5bは、非晶質相からなり、例えば、i型a-Siで形成されている。i型非晶質シリコン層5bの厚さは、例えば、3nm～数十nmである。なお、n型単結晶シリコン基板1の側面1t、及び光入射側の周縁部1sを覆う部分には、p型非晶質シリコン層5atに接して、i型非晶質シリコン層5btが設けられている。i型非晶質シリコン層5btは、i型非晶質シリコン層5bと同一の半導体膜で形成されている。
- [0031] n型非晶質シリコン層7は、i型非晶質シリコン層5bに接して形成される。また、n型非晶質シリコン層7は、n型単結晶シリコン基板1の面内方向において、p型非晶質シリコン層6に隣接して配置される。n型非晶質シリコン層7は、非晶質相からなり、例えば、n型a-Siで形成されている。n型非晶質シリコン層7の厚さは、例えば、10～数十nmである。n型非晶質シリコン層7のリン(P)濃度は、例えば、 $1 \times 10^{20} \sim 1 \times 10^{22} \text{ cm}^{-3}$ である。なお、n型単結晶シリコン基板1の側面1t、及び光入射側

の周縁部 1 s においても、i 型非晶質シリコン層 5 b t に接して、n 型非晶質シリコン層 7 t が設けられている。n 型非晶質シリコン層 7 t は、n 型非晶質シリコン層 7 と同一の半導体膜で形成されている。

[0032] 電極 8 は、それぞれ、p 型非晶質シリコン層 6 又は n 型非晶質シリコン層 7 に接して設けられる。電極 8 は、例えば、透明導電膜 8 a と金属膜 8 b とが積層された構成からなる。透明導電膜 8 a としては、例えば、ITO（酸化インジウムスズ）、Zn、SnO₂等が挙げられる。また、金属膜 8 b としては、例えば、銀（Ag）が挙げられる。透明導電膜 8 a の厚さは、例えば、70～100 nm である。

[0033] n 型単結晶シリコン基板 1 の側面 1 t（図 1 の領域 T 1）は、n 型単結晶シリコン基板 1 に接する側から順に、i 型非晶質シリコン層 2 t、n 型非晶質シリコン層 3 t、反射防止膜 4 t、i 型非晶質シリコン層 5 a t、p 型非晶質シリコン層 6 t、i 型非晶質シリコン層 5 b t、及び n 型非晶質シリコン層 7 t が積層されている。つまり、i 型非晶質シリコン層 2 t 及び n 型非晶質シリコン層 3 t と、i 型非晶質シリコン層 5 a t 及び p 型非晶質シリコン層 6 t との間には、反射防止膜 4 t が存在する。

[0034] また、n 型単結晶シリコン基板 1 の光入射側の表面の周縁部 1 s（図 1 の領域 T 2）は、領域 T 1 と同じ構造からなる。

[0035] 光電変換素子 100 において、太陽光が反射防止膜 4 側から光電変換素子 100 に照射されると、n 型単結晶シリコン基板 1 中で電子および正孔が光励起される。光励起された正孔及び電子は、それぞれ、p 型非晶質シリコン層 6 及び n 型非晶質シリコン層 7 に拡散し、これにより、起電力が生じる。

[0036] （製造方法）

図 2 A～図 2 G は、それぞれ、図 1 に示す光電変換素子 100 の製造方法を示す工程図である。

[0037] まず、図 2 A に示すように、n 型単結晶シリコン基板 1 を準備する。n 型単結晶シリコン基板 1 の光入射側の面の全体にアルカリを用いた異方性エッチングを実施することにより、n 型単結晶シリコン基板 1 の光入射側の面の

全体にテクスチャ構造 1 a が形成される。

[0038] 次に、図 2 B に示すように、n 型単結晶シリコン基板 1 の光入射側の面に i 型非晶質シリコン層 2 をプラズマ CVD により形成する。i 型非晶質シリコン層 2 をプラズマ CVD で形成する場合、反応ガスは、シランガス及び水素ガスである。また、n 型単結晶シリコン基板 1 の温度は、例えば、100～300℃である。このとき、i 型非晶質シリコン層 2 の一部である i 型非晶質シリコン層 2 t が、n 型単結晶シリコン基板 1 の側面 1 t や裏面の周縁部 1 u に回り込む。

[0039] そして、同じく図 2 B に示すように、i 型非晶質シリコン層 2 上に、n 型非晶質シリコン層 3 をプラズマ CVD により形成する。n 型非晶質シリコン層 3 をプラズマ CVD で形成する場合、反応ガスは、シランガス、水素ガス及びフォスフィンガスである。n 型単結晶シリコン基板 1 の温度は、例えば、100～300℃である。このとき、n 型非晶質シリコン層 3 の一部である n 型非晶質シリコン層 3 t が、n 型単結晶シリコン基板 1 の側面 1 t や裏面の周縁部 1 u に回り込む。

[0040] 続いて、同じく図 2 B に示すように、n 型非晶質シリコン層 3 の形成後に連続して、反射防止膜 4 をプラズマ CVD 法により形成する。このとき、反射防止膜 4 の一部である反射防止膜 4 t が、n 型単結晶シリコン基板 1 の側面 1 t や裏面の周縁部 1 u に回り込む。なお、i 型非晶質シリコン 2、n 型非晶質シリコン層 3 及び反射防止膜 4 は、同一の形成室内で形成されることが好ましい。

[0041] 次に、図 2 C に示すように、n 型単結晶シリコン基板 1 の裏面に i 型非晶質シリコン層 5 a p 及び p 型非晶質シリコン層 6 p を、プラズマ CVD により順次形成する。i 型非晶質シリコン層 5 a p の形成条件は、i 型非晶質シリコン層 2 の形成条件と同じである。p 型非晶質シリコン層 6 p を形成する場合、反応ガスとしては、シランガス、水素ガス及びジボランガスを用いる。n 型単結晶シリコン基板 1 の温度は、例えば、100～300℃である。このとき、i 型非晶質シリコン層 5 a p 及び p 型非晶質シリコン層 6 p の一

部である i 型非晶質シリコン層 5 a t 及び p 型非晶質シリコン層 6 t が、n 型単結晶シリコン基板 1 の側面 1 t や光入射側の表面の周縁部 1 s に回り込む。

[0042] さらに、同じく図 2 C に示すように、p 型非晶質シリコン層 6 p の上に、マスクとしての被覆層 10 を形成する。この被覆層 10 は、例えば、p 型非晶質シリコン層 6 p の上に形成された窒化シリコン膜をパターニングすることで得られる。被覆層 10 の材料として、窒化シリコン膜の代わりに、酸化シリコン膜または酸窒化シリコン膜等を用いてもよい。パターニングは、例えば、フォトリソグラフィ法によって実施される。被覆層 10 は、i 型非晶質シリコン層 5 a p 上に形成された p 型非晶質シリコン層 6 p のうち、後に p 型非晶質シリコン層 6 となる部分を覆う。

[0043] そして、図 2 D に示すように、i 型非晶質シリコン層 5 a p 及び p 型非晶質シリコン層 6 p のうち、被覆層 10 で覆われていない部分を除去する。i 型非晶質シリコン層 5 a p 及び p 型非晶質シリコン層 6 p を除去する方法は、例えば、ドライエッチングである。これにより、i 型非晶質シリコン層 5 a 及び p 型非晶質シリコン層 6 が形成される。このとき、p 型非晶質シリコン層 6 上には、被覆層 10 が形成された状態となっている。

[0044] 続いて、図 2 E に示すように、i 型非晶質シリコン層 5 b p 及び n 型非晶質シリコン層 7 p を、プラズマ CVD により順次形成する。i 型非晶質シリコン層 5 b p 及び n 型非晶質シリコン層 7 p の形成条件は、それぞれ、i 型非晶質シリコン層 2 及び n 型非晶質シリコン層 3 の形成条件と同じである。このとき、i 型非晶質シリコン層 5 b p 及び n 型非晶質シリコン層 7 p の一部である i 型非晶質シリコン層 5 b t 及び n 型非晶質シリコン層 7 t が、n 型単結晶シリコン基板 1 の側面 1 t や光入射側の表面の周縁部 1 s に回り込む。

[0045] 次いで、p 型非晶質シリコン層 6 上に形成された被覆層 10、i 型非晶質シリコン層 5 b p、及び n 型非晶質シリコン層 7 p を除去する。これにより、図 2 F に示すように、i 型非晶質シリコン層 5 b 及び n 型非晶質シリコン

層 7 が形成される。p 型非晶質シリコン層 6 上に形成された被覆層 10 等を除去する方法は、例えば、ウェットエッチングである。

[0046] 続いて、図 2 G に示すように、n 型非晶質シリコン層 7 及び p 型非晶質シリコン層 6 側に ITO などの透明導電膜を成膜し、さらに、Ag などの金属を蒸着する。そして、金属膜及び透明導電膜を p 型非晶質シリコン層 6 及び n 型非晶質シリコン層 7 のそれぞれに対応するように、フォトリソグラフィ及びエッチングによってパターンニングし、電極 8 を形成する。これにより、実施形態 1 の光電変換素子 100 が得られる。

[0047] (効果)

実施形態 1 によれば、n 型単結晶シリコン基板 1 の側面 1 t (図 1 の領域 T1) において、i 型非晶質シリコン層 2 t 及び n 型非晶質シリコン層 3 t と、i 型非晶質シリコン層 5 a t 及び p 型非晶質シリコン層 6 t との間に、反射防止膜 4 t が存在する。そのため、n 型非晶質シリコン層 3 t から p 型非晶質シリコン層 6 t に水素原子が引き抜かれるのを、反射防止膜 4 t によってブロックできる。つまり、水素原子の引き抜きによるダングリングボンドの発生が反射防止膜 4 t によって抑制され、結果として、n 型非晶質シリコン層 3 t の少数キャリアのライフタイムの低減を抑制することができる。

[0048] また、n 型単結晶シリコン基板 1 の光入射側の周縁部 1 s (図 1 の領域 T2) においても、i 型非晶質シリコン層 2 t 及び n 型非晶質シリコン層 3 t と、i 型非晶質シリコン層 5 a t 及び p 型非晶質シリコン層 6 t との間に、反射防止膜 4 t が存在する。そのため、n 型非晶質シリコン層 3 t から p 型非晶質シリコン層 6 t に水素原子が引き抜かれるのを、反射防止膜 4 t によってブロックできる。つまり、水素原子の引き抜きによるダングリングボンドの発生が反射防止膜 4 t によって抑制され、結果として、n 型非晶質シリコン層 3 t の少数キャリアのライフタイムの低減を抑制することができる。

[0049] 本実施形態の反射防止膜 4 は、正の固定電荷を有する SiN 膜で形成されているので、n 型非晶質シリコン層 3 の少数キャリアが周辺の層に拡散しようとしても、反射防止膜 4 中の正の固定電荷との反発作用により、正孔を n

型の半導体膜側に押し戻そうとする力が働く。そのため、n型非晶質シリコン層3 tにおける少数キャリアのライフタイムの低減をより効果的に抑制することができる。

[0050] さらに、本実施形態の反射防止膜4の厚さが100~200 nmであるので、n型非晶質シリコン層3 tからp型非晶質シリコン層6 tに水素原子が拡散するのを抑制する効果を十分に得ることができる。

[0051] (実施形態1の変形例)

実施形態1では、n型単結晶シリコン基板1の光入射側のi型非晶質シリコン層2の上にn型非晶質シリコン層3を設けると説明したが、n型非晶質シリコン層3の代わりにp型非晶質シリコン層を設けてもよい。また、n型単結晶シリコン基板1と反射防止膜4の間に、n型非晶質シリコン層3、又はp型非晶質シリコン層を単層で設けてもよい。

[0052] また、実施形態1では、n型単結晶シリコン基板1のうち光入射側の表面にテクスチャ構造1 aが設けられていると説明したが、光入射側の面の反対側にもテクスチャ構造が設けられていてもよい。また、半導体基板として用いる基板としては、n型単結晶シリコン基板1に限定されず、p型単結晶シリコン基板を用いてもよい。さらに、半導体基板として用いる基板としては、単結晶シリコン基板に限定されず、n型またはp型の多結晶シリコン基板を用いてもよい。半導体基板として多結晶シリコン基板を用いる場合、光入射側の表面のテクスチャ構造は、ドライエッチングにより形成することができる。

[0053] [実施形態2]

図3は、この発明の実施形態2による光電変換素子100 Aの構成を示す断面図である。実施形態2の光電変換素子100 Aは、実施形態1の光電変換素子100において、i型非晶質シリコン層5 a, 5 bをi型非晶質シリコン層5 Aに変え、p型非晶質シリコン膜6及びn型非晶質シリコン膜7をp型非晶質シリコン膜6 Aに変え、電極8を電極8 A及び電極9 Aに代えた構成を有する。

- [0054] i型非晶質シリコン層5Aは、n型単結晶シリコン基板1の光入射側とは反対側の表面に接して設けられる。i型非晶質シリコン層5Aは、非晶質相からなり、例えば、i型a-Siで形成されている。i型非晶質シリコン層5Aの厚さは、例えば、2~数十nmである。なお、n型単結晶シリコン基板1の側面1t、及び光入射側の周縁部1sにおいて、反射防止膜4tに接して、i型非晶質シリコン層5Atが設けられている。このとき、i型非晶質シリコン層5Atは、光入射側の周縁部1sにおいて、n型単結晶シリコン基板1の端面1tから例えば3mm程度まで広がるように設けられている。なお、i型非晶質シリコン層5Atは、i型非晶質シリコン層5Aの一部である。
- [0055] p型非晶質シリコン層6Aは、i型非晶質シリコン層5Aの全面を覆うように、i型非晶質シリコン層5Aに接して形成される。p型非晶質シリコン層6Aは非晶質相からなり、例えば、p型a-Siで形成されている。p型非晶質シリコン層6Aの厚さは、例えば、3~数十nmである。p型非晶質シリコン層6Aのボロン(B)濃度は、例えば、 $1 \times 10^{20} \sim 1 \times 10^{22} \text{ cm}^{-3}$ である。
- [0056] なお、n型単結晶シリコン基板1の側面1t、及び光入射側の周縁部1sにおいても、i型非晶質シリコン層5Atに接して、p型非晶質シリコン層6Atが設けられている。p型非晶質シリコン層6Atは、p型非晶質シリコン層6Aの一部である。
- [0057] 電極8Aは、p型非晶質シリコン層6Aに接して設けられる。電極8Aは、例えば、透明導電膜8aと金属膜8bとが積層された構造からなる。
- [0058] 電極9Aは、n型非晶質シリコン層3の光入射側のうち反射防止膜4が設けられていない部分に、n型非晶質シリコン層3に接して設けられている。電極9Aは、例えば、銀(Ag)からなる。
- [0059] n型単結晶シリコン基板1の側面1t(図3の領域T1)は、n型単結晶シリコン基板1に接する側から順に、i型非晶質シリコン層2t、n型非晶質シリコン層3t、反射防止膜4t、i型非晶質シリコン層5At、及びp

型非晶質シリコン層 6 A t が積層されている。つまり、i 型非晶質シリコン層 2 t 及び n 型非晶質シリコン層 3 t と、i 型非晶質シリコン層 5 A t 及び p 型非晶質シリコン層 6 A t との間には、反射防止膜 4 t が存在する。

[0060] また、n 型単結晶シリコン基板 1 の光入射側の表面の周縁部 1 s (図 3 の領域 T 2) は、領域 T 1 と同じ構造からなる。

[0061] (製造方法)

図 4 A ~ 図 4 C は、それぞれ、図 3 に示す光電変換素子 1 0 0 A の製造方法を示す工程図である。

[0062] まず、図 4 A に示すように、実施形態 1 と同様に、n 型単結晶シリコン基板 1 を準備し、その光入射側の面に i 型非晶質シリコン層 2 及び n 型非晶質シリコン層 3 を形成する。さらに、実施形態 1 と同様に、n 型非晶質シリコン層 3 上に反射防止膜 4 を形成する。

[0063] 次に、図 4 B に示すように、実施形態 1 と同様に、n 型単結晶シリコン基板 1 の裏面に i 型非晶質シリコン層 5 A を、プラズマ CVD 法により形成する。このとき、i 型非晶質シリコン層 5 A の一部である i 型非晶質シリコン層 5 A t が、n 型単結晶シリコン基板 1 の側面 1 t や光入射表面の周縁部 1 s 側に回り込み、反射防止膜 4 t の上に積層される。そしてさらに、実施形態 1 の p 型非晶質シリコン膜 6 p と同様に、i 型非晶質シリコン層 5 A の上に p 型非晶質シリコン層 6 A を、プラズマ CVD 法により形成する。このとき、p 型非晶質シリコン膜 6 p の一部である p 型非晶質シリコン膜 6 p t が、n 型単結晶シリコン基板 1 の側面 1 t や光入射表面の周縁部 1 s 側に回り込み、i 型非晶質シリコン層 5 A t の上に積層される。

[0064] さらに、図 4 C に示すように、p 型非晶質シリコン層 6 A の上に、透明導電膜 8 a 及び金属膜 8 b を成膜することにより、電極 8 A を形成する。また、反射防止膜 4 の一部を除去した後、例えば、Ag ペーストをスクリーン印刷法によって塗布した後、焼成して、n 型単結晶シリコン基板 1 の光入射側に電極 9 A を形成する。電極 8 A の形成と電極 9 A の形成は、いずれを先に行ってもよい。

[0065] これにより、実施形態2の光電変換素子100Aが得られる。

[0066] (効果)

実施形態2によれば、n型単結晶シリコン基板の側面1tにおいて、i型非晶質シリコン層2t及びn型非晶質シリコン層3tと、i型非晶質シリコン層5At及びp型非晶質シリコン層6Atとの間に、反射防止膜4tが存在するので、実施形態1と同様に、n型非晶質シリコン層3tの少数キャリアのライフタイムの低減を抑制することができる。

[0067] (実施形態2の変形例)

実施形態2では、n型単結晶シリコン基板1の光入射側のi型非晶質シリコン層2の上にn型非晶質シリコン層3を設け、光入射側の反対側のi型非晶質シリコン層5Aの上にp型非晶質シリコン層6Aを設けると説明したが、i型非晶質シリコン層2の上にp型非晶質シリコン層を設け、光入射側の反対側のi型非晶質シリコン層5Aの上にn型非晶質シリコン層を設けてもよい。

[0068] [実施形態3]

図5は、この発明の実施形態3による光電変換素子100Bの構成を示す断面図である。実施形態3の光電変換素子100Bは、実施形態1の光電変換素子100において、i型非晶質シリコン層5b及びn型非晶質シリコン層7を設ける代わりに、n型単結晶シリコン基板1の表面にn型拡散領域7Bが形成された構成を有する。

[0069] n型拡散領域7Bは、n型単結晶シリコン基板1の光照射側とは反対側の表面を含む部分のうち、i型非晶質シリコン層5aが設けられていない部分にリン等がドーピングされて形成されている。n型拡散領域7Bのリン(P)濃度は、例えば、 $5 \times 10^{20} \text{ cm}^{-3}$ である。なお、実施形態1のn型非晶質シリコン層7の代わりにn型拡散領域7Bが設けられることに伴って、電極8は、それぞれ、p型非晶質シリコン層6又はn型拡散領域7Bに接して設けられる。

[0070] 光電変換素子100Bにおいて、太陽光が反射防止膜4側から光電変換素

子100Bに照射されると、n型単結晶シリコン基板1中で電子および正孔が光励起される。光励起された正孔及び電子は、それぞれ、p型非晶質シリコン層6及びn型拡散領域7Bに拡散し、これにより、起電力が生じる。

[0071] n型単結晶シリコン基板1の側面1tにおいて(図5の領域T1)は、n型単結晶シリコン基板1に接する側から順に、i型非晶質シリコン層2t、n型非晶質シリコン層3t、反射防止膜4t、i型非晶質シリコン層5at、及びp型非晶質シリコン層6tが積層されている。つまり、i型非晶質シリコン層2t及びn型非晶質シリコン層3tと、i型非晶質シリコン層5at及びp型非晶質シリコン層6tとの間には、反射防止膜4tが存在する。

[0072] また、n型単結晶シリコン基板1の光入射側の表面の周縁部1sにおいて(図5の領域T2)は、領域T1と同じ構造からなる。

[0073] (製造方法)

図6A~図6Gは、それぞれ、図5に示す光電変換素子100Bの製造方法を示す工程図である。

[0074] まず、図6Aに示すように、実施形態1と同様に準備したn型単結晶シリコン基板1の光入射側とは反対側の面にリンをドーピングして、n型拡散領域7Bを形成する。リンをドーピングする方法としては、例えば、イオン注入法、ドーパント層又はドーピングペーストを形成した後にそれを焼成する方法、熱拡散による方法等が挙げられる。

[0075] 続いて、図6Bに示すように、n型単結晶シリコン基板1の光入射側とは反対側の全面に、保護膜30を形成する。保護膜30は、例えば、窒化シリコン膜、酸化シリコン膜、酸窒化シリコン膜等で形成されている。これにより、n型拡散領域7Bの表面が保護される。

[0076] 次に、図6Cに示すように、実施形態1と同様にして、n型単結晶シリコン基板1の光入射側にi型非晶質シリコン層2、n型非晶質シリコン層3、及び反射防止膜4を、プラズマCVD法により順次形成する。

[0077] 次に、図6Dに示すように、n型単結晶シリコン基板1の光入射側と反対側の保護層30のうち、n型拡散領域7Bに接する部分以外の部分をエッチ

ングして除去する。

[0078] 次いで、図6Eに示すように、実施形態1と同様に、n型単結晶シリコン基板1の裏面に、i型非晶質シリコン層5ap及びp型非晶質シリコン層6pを形成する。そして、図6Fに示すように、保護層30、並びにその上層のi型非晶質シリコン層5ap及びp型非晶質シリコン層6pを除去する。i型非晶質シリコン層5ap及びp型非晶質シリコン層6pを除去する方法は、ドライエッチングである。これにより、n型単結晶シリコン基板1の裏面にi型非晶質シリコン層5a及びp型非晶質シリコン層6が形成される。

[0079] 続いて、図6Gに示すように、p型非晶質シリコン層6及びn型拡散領域7Bのそれぞれに対応するように、実施形態1と同様に電極8を形成する。これにより、実施形態3の光電変換素子100Bが得られる。

[0080] (効果)

実施形態3によれば、n型単結晶シリコン基板の側面1tにおいて、i型非晶質シリコン層2t及びn型非晶質シリコン層3tと、i型非晶質シリコン層5at及びp型非晶質シリコン層6tとの間に、反射防止膜4tが存在するので、実施形態1と同様に、n型非晶質シリコン層3tの少数キャリアのライフタイムの低減を抑制することができる。

[0081] (実施形態3の変形例)

実施形態3では、n型単結晶シリコン基板1の光入射側のi型非晶質シリコン層2の上にn型非晶質シリコン層3を設けると説明したが、i型非晶質シリコン層2を設けず、n型単結晶シリコン基板1の光入射側の表面に接してn型非晶質シリコン層3を設けてもよい。

[0082] [実施形態4]

実施形態4は、実施形態1～3及びその変形例の光電変換素子のうち少なくとも1つを備える光電変換モジュールである。

[0083] <光電変換モジュール>

図7は、本実施形態にかかる光電変換モジュールの構成の一例を示す概略図である。図7を参照して光電変換モジュール1000は、複数の光電変換

素子1001と、カバー1002と、出力端子1013, 1014とを備える。

[0084] 複数の光電変換素子1001はアレイ状に配列され直列に接続されている。図7には光電変換素子1001を直列に接続する配列を図示しているが、配列および接続方式はこれに限定されず、並列に接続して配列してもよいし、直列と並列とを組み合わせた配列としてもよい。複数の光電変換素子1001の各々には、実施形態1~3及びその変形例の光電変換素子のいずれか1つが用いられる。なお、光電変換モジュール1000は、複数の光電変換素子1001のうち少なくとも1つが実施形態1~3及びその変形例の光電変換素子のいずれかからなる限り、上記の説明に限定されず如何なる構成もとれるものとする。また、光電変換モジュール1000に含まれる光電変換素子1001の数は2以上の任意の整数とすることができる。

[0085] カバー1002は耐候性のカバーから構成されており、複数の光電変換素子1001を覆う。カバー1002は、例えば、光電変換素子1001の受光面側に設けられた透明基材（例えばガラス等）と、前記光電変換素子1001の受光面側とは反対の裏面側に設けられた裏面基材（例えば、ガラス、樹脂シート等）と、前記透明基材と前記樹脂基材との間の隙間を埋める封止材（例えばEVA等）とを含む。

[0086] 出力端子1013は、直列に接続された複数の光電変換素子1001の一方端に配置される光電変換素子1001に接続される。

[0087] 出力端子1014は、直列に接続された複数の光電変換素子1001の他方端に配置される光電変換素子1001に接続される。

[0088] [実施形態5]

実施形態5は、実施形態1~3及びその変形例の光電変換素子のうち少なくとも1つを備える太陽光発電システムである。本発明の光電変換素子は高い変換効率を有するため、これを備える本発明の太陽光発電システムも高い変換効率を有することができる。なお、太陽光発電システムとは、光電変換モジュールが出力する電力を適宜変換して、商用電力系統または電気機器等

に供給する装置である。

[0089] <太陽光発電システム>

図8は、本実施形態にかかる太陽光発電システムの構成の一例を示す概略図である。図8を参照して、太陽光発電システム2000は、光電変換モジュールアレイ2001と、接続箱2002と、パワーコンディショナ2003と、分電盤2004と、電力メータ2005とを備える。後述するように光電変換モジュールアレイ2001は複数の光電変換モジュール1000（実施形態4）から構成される。本発明の光電変換素子は高い変換効率を有するため、これを備える本発明の太陽光発電システムも高い変換効率を有することができる。

[0090] 太陽光発電システム2000には、一般に「ホーム・エネルギー・マネジメント・システム（HEMS：Home Energy Management System）」、「ビルディング・エネルギー・マネジメント・システム（BEMS：Building Energy Management System）」等と呼ばれる機能を付加することができる。これにより太陽光発電システム2000の発電量の監視、太陽光発電システム2000に接続される各電気機器類の消費電力量の監視・制御等を行うことで、エネルギー消費量を削減することができる。

[0091] 接続箱2002は光電変換モジュールアレイ2001に接続される。パワーコンディショナ2003は接続箱2002に接続される。分電盤2004はパワーコンディショナ2003および電気機器類2011に接続される。電力メータ2005は分電盤2004および商用電力系統に接続される。

[0092] なお、図9に示すようにパワーコンディショナ2003には蓄電池2100が接続されていてもよい。この場合、日照量の変動による出力変動を抑制することができるとともに、日照のない時間帯であっても蓄電池2100に蓄電された電力を供給することができる。前記蓄電池2100はパワーコンディショナ2003に内蔵されていてもよい。

[0093] （動作）

太陽光発電システム 2000 の動作を説明する。

- [0094] 光電変換モジュールアレイ 2001 は太陽光を電気に変換して直流電力を発電し、直流電力を接続箱 2002 へ供給する。
- [0095] パワーコンディショナ 2003 は接続箱 2002 から受けた直流電力を交流電力に変換して分電盤 2004 へ供給する。なお、接続箱 2002 から受けた直流電力の一部または全部を交流電力に変換せず、直流電力のままで分電盤 2004 へ供給してもよい。
- [0096] なお、図 9 に示すようにパワーコンディショナ 2003 に蓄電池 2100 が接続されている場合（または、蓄電池 2100 がパワーコンディショナ 2003 に内蔵される場合）、パワーコンディショナ 2003 は接続箱 2002 から受けた直流電力の一部または全部を適切に電力変換して、蓄電池 2100 に蓄電することができる。蓄電池 2100 に蓄電された電力は、光電変換モジュールの発電量や電気機器類 2011 の電力消費量の状況に応じて適宜パワーコンディショナ 2003 側に供給され、適切に電力変換されて分電盤 2004 へ供給される。
- [0097] 分電盤 2004 はパワーコンディショナ 2003 から受けた電力および電力メータ 2005 を介して受けた商用電力の少なくともいずれかを電気機器類 2011 へ供給する。また分電盤 2004 はパワーコンディショナ 2003 から受けた交流電力が電気機器類 2011 の消費電力よりも多いとき、パワーコンディショナ 2003 から受けた交流電力を電気機器類 2011 へ供給する。そして、電力メータ 2005 を介して余った交流電力を商用電力系統へ供給する。
- [0098] また分電盤 2004 はパワーコンディショナ 2003 から受けた交流電力が電気機器類 2011 の消費電力よりも少ないとき、商用電力系統から受けた交流電力およびパワーコンディショナ 2003 から受けた交流電力を電気機器類 2011 へ供給する。
- [0099] 電力メータ 2005 は、商用電力系統から分電盤 2004 へ向かう方向の電力を計測するとともに、分電盤 2004 から商用電力系統へ向かう方向の

電力を計測する。

[0100] (光電変換モジュールアレイ)

光電変換モジュールアレイ 2001 について説明する。

[0101] 図 10 は、図 8 に示す光電変換モジュールアレイ 2001 の構成の一例を示す概略図である。図 10 を参照して、光電変換モジュールアレイ 2001 は、複数の光電変換モジュール 1000 と出力端子 2013, 2014 とを含む。

[0102] 複数の光電変換モジュール 1000 はアレイ状に配列され直列に接続されている。図 10 には光電変換モジュール 1000 を直列に接続する配列を図示しているが、配列および接続方式はこれに限定されず、並列に接続して配列してもよいし、直列と並列とを組み合わせた配列としてもよい。なお光電変換モジュールアレイ 2001 に含まれる光電変換モジュール 1000 の数は 2 以上の任意の整数とすることができる。

[0103] 出力端子 2013 は、直列に接続された複数の光電変換モジュール 1000 の一方端に位置する光電変換モジュール 1000 に接続される。

[0104] 出力端子 2014 は、直列に接続された複数の光電変換モジュール 1000 の他方端に位置する光電変換モジュール 1000 に接続される。

[0105] なお以上の説明はあくまでも一例であり、本実施形態の太陽光発電システムは、複数の光電変換素子 1001 のうち、少なくとも 1 つが実施形態 1 ~ 3 及びその変形例の光電変換素子のいずれかからなる限り、上記の説明に限定されず如何なる構成もととり得るものとする。

[0106] [実施形態 6]

実施形態 6 は、実施形態 5 として説明した太陽光発電システムよりも大規模な太陽光発電システムである。実施形態 6 にかかる太陽光発電システムも、実施形態 1 ~ 3 及びその変形例の光電変換素子のうち少なくとも 1 つを備えるものである。本発明の光電変換素子は高い変換効率を有するため、これを備える本発明の太陽光発電システムも高い変換効率を有することができる。

[0107] <大規模太陽光発電システム>

図11は、本実施形態にかかる太陽光発電システムの構成の一例を示す概略図である。図11を参照して、太陽光発電システム4000は、複数のサブシステム4001と、複数のパワーコンディショナ4003と、変圧器4004とを備える。太陽光発電システム4000は、図8に示す太陽光発電システム2000よりも大規模な太陽光発電システムである。本発明の光電変換素子は高い変換効率を有するため、これを備える本発明の太陽光発電システムも高い変換効率を有することができる。

[0108] 複数のパワーコンディショナ4003は、それぞれサブシステム4001に接続される。太陽光発電システム4000において、パワーコンディショナ4003およびそれに接続されるサブシステム4001の数は2以上の任意の整数とすることができる。

[0109] なお、図12に示すようにパワーコンディショナ4003には蓄電池4100が接続されていてもよい。この場合、日照量の変動による出力変動を抑制することができるとともに、日照のない時間帯であっても蓄電池4100に蓄積された電力を供給することができる。また、前記蓄電池4100はパワーコンディショナ4003に内蔵されていてもよい。

[0110] 変圧器4004は、複数のパワーコンディショナ4003および商用電力システムに接続される。

[0111] 複数のサブシステム4001の各々は、複数のモジュールシステム3000から構成される。サブシステム4001内のモジュールシステム3000の数は2以上の任意の整数とすることができる。

[0112] 複数のモジュールシステム3000の各々は、複数の光電変換モジュールアレイ2001と、複数の接続箱3002と、集電箱3004とを含む。モジュールシステム3000内の接続箱3002およびそれに接続される光電変換モジュールアレイ2001の数は2以上の任意の整数とすることができる。

[0113] 集電箱3004は複数の接続箱3002に接続される。またパワーコンデ

ィションナ4003はサブシステム4001内の複数の集電箱3004に接続される。

[0114] (動作)

太陽光発電システム4000の動作を説明する。

[0115] モジュールシステム3000の複数の光電変換モジュールアレイ2001は、太陽光を電気に変換して直流電力を発電し、接続箱3002を介して直流電力を集電箱3004へ供給する。サブシステム4001内の複数の集電箱3004は、直流電力をパワーコンディショナ4003へ供給する。さらに複数のパワーコンディショナ4003は、直流電力を交流電力に変換して、交流電力を変圧器4004へ供給する。

[0116] なお、図12に示すようにパワーコンディショナ4003に蓄電池4100が接続されている場合（または、蓄電池4100がパワーコンディショナ4003に内蔵される場合）、パワーコンディショナ4003は集電箱3004から受けた直流電力の一部または全部を適切に電力変換して、蓄電池4100に蓄電することができる。蓄電池4100に蓄電された電力は、サブシステム4001の発電量に応じて適宜パワーコンディショナ4003側に供給され、適切に電力変換されて変圧器4004へ供給される。

[0117] 変圧器4004は複数のパワーコンディショナ4003から受けた交流電力の電圧レベルを変換して商用電力系統へ供給する。

[0118] なお太陽光発電システム4000は実施形態1～3及びその変形例の光電変換素子のうち少なくとも1つを備えるものであればよく、太陽光発電システム4000に含まれるすべての光電変換素子が実施形態1～3及びその変形例の光電変換素子である必要はない。例えば、あるサブシステム4001に含まれる光電変換素子のすべてが実施形態1～3及びその変形例の光電変換素子のいずれかであり、別のサブシステム4001に含まれる光電変換素子の一部または全部が、実施形態1～3及びその変形例の光電変換素子でない場合等もあり得るものとする。

[0119] 以上、上述した実施形態は本発明を実施するための例示に過ぎない。よっ

て、本発明は上述した実施形態に限定されることなく、その趣旨を逸脱しない範囲内で上述した実施形態を適宜変形して実施することが可能である。

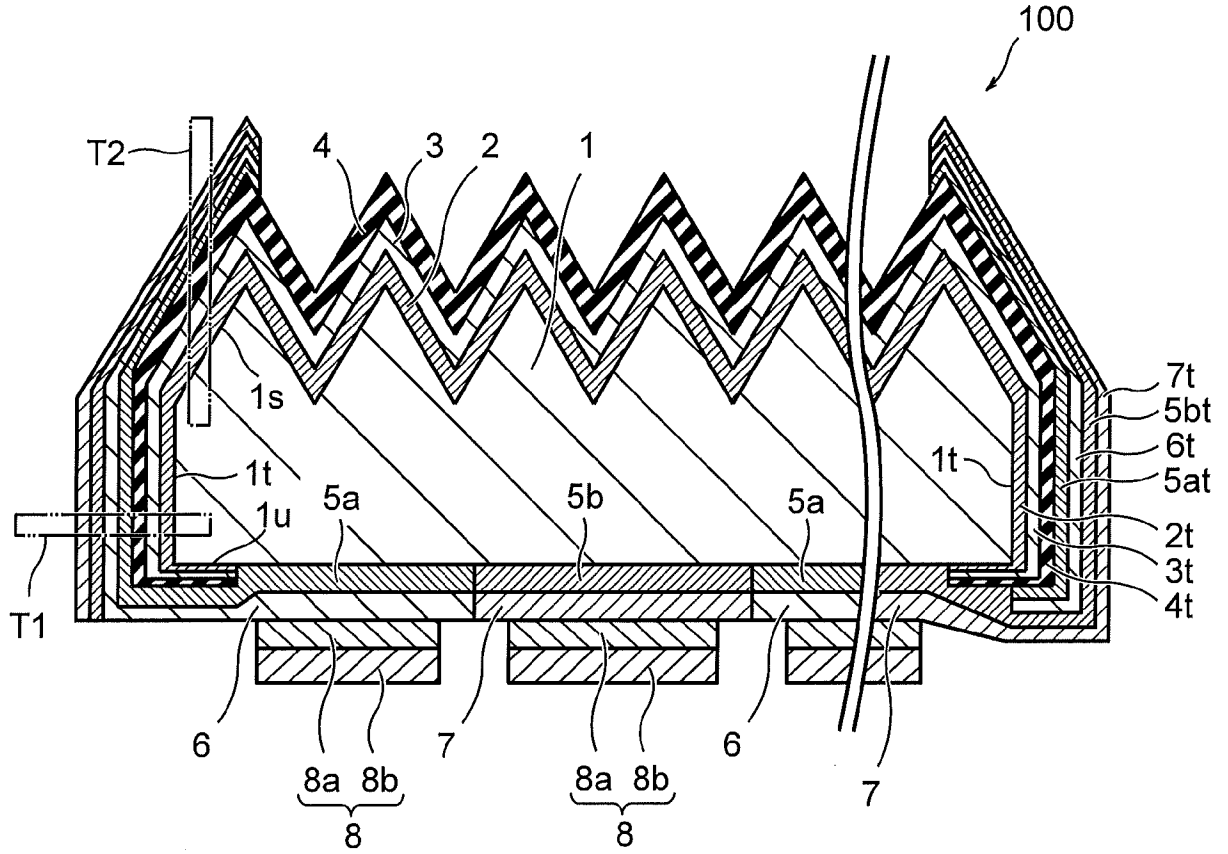
産業上の利用可能性

[0120] 本発明は、光電変換素子について有用である。

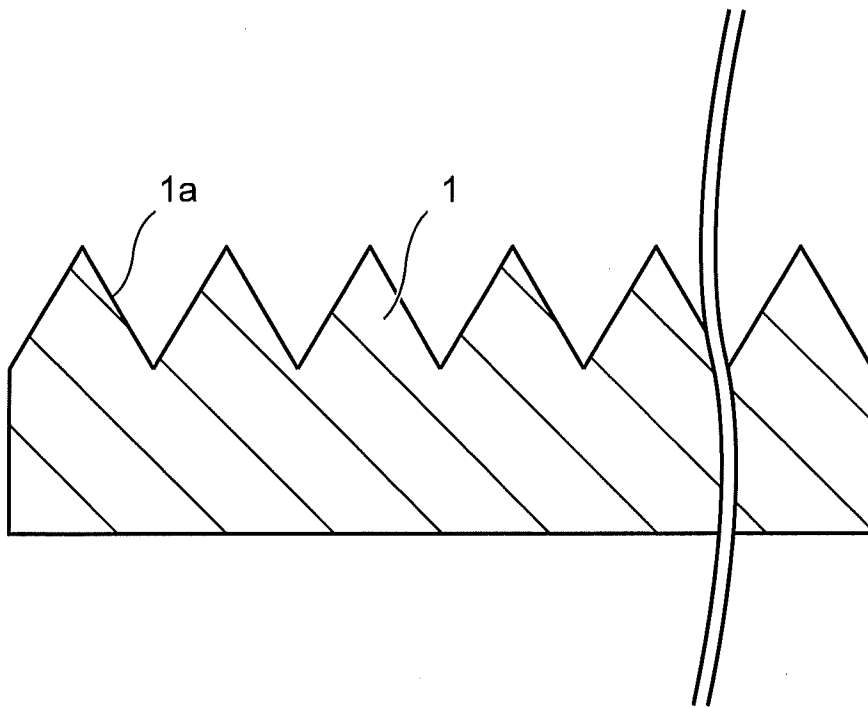
請求の範囲

- [請求項1] 光を電力に変換する光電変換素子であって、
半導体基板と、
前記半導体基板の光入射側の表面に接して形成され、第1導電型を有する第1半導体膜と、
前記第1半導体膜に接して形成された誘電体膜と、
前記半導体基板の光入射側とは反対側に形成され、前記第1導電型とは反対の第2導電型を有する第2半導体膜と、
を備え、
前記半導体基板の側面において、前記第1半導体膜、前記誘電体膜及び前記第2半導体膜が、この順に積層されている、
光電変換素子。
- [請求項2] 請求項1に記載の光電変換素子において、
前記半導体基板の光入射側の表面の周縁部において、前記第1半導体膜、前記誘電体膜及び前記第2半導体膜が、この順に積層されている、
光電変換素子。
- [請求項3] 請求項1又は2に記載の光電変換素子において、
前記第1の導電型はn型であり、前記第2の導電型はp型である、
光電変換素子。
- [請求項4] 請求項1～3のいずれか一項に記載の光電変換素子において、
前記半導体基板の光入射側とは反対の表面に接して、該半導体基板とは反対の導電型を有する第2半導体膜、及び該半導体基板と同じ導電型を有し且つ該半導体基板の面内方向において前記第2半導体膜に隣接する第3半導体膜が設けられた、光電変換素子。
- [請求項5] 請求項1～4のいずれか一項に記載の光電変換素子において、
前記誘電体膜は、正の固定電荷を含む、光電変換素子。

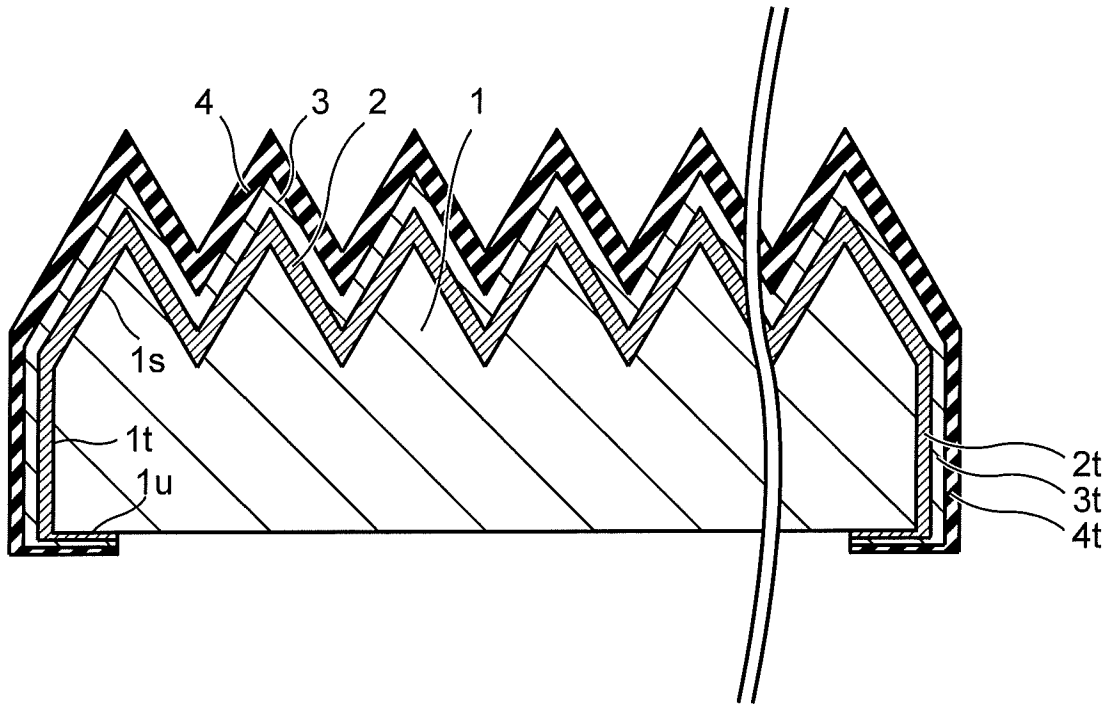
[図1]



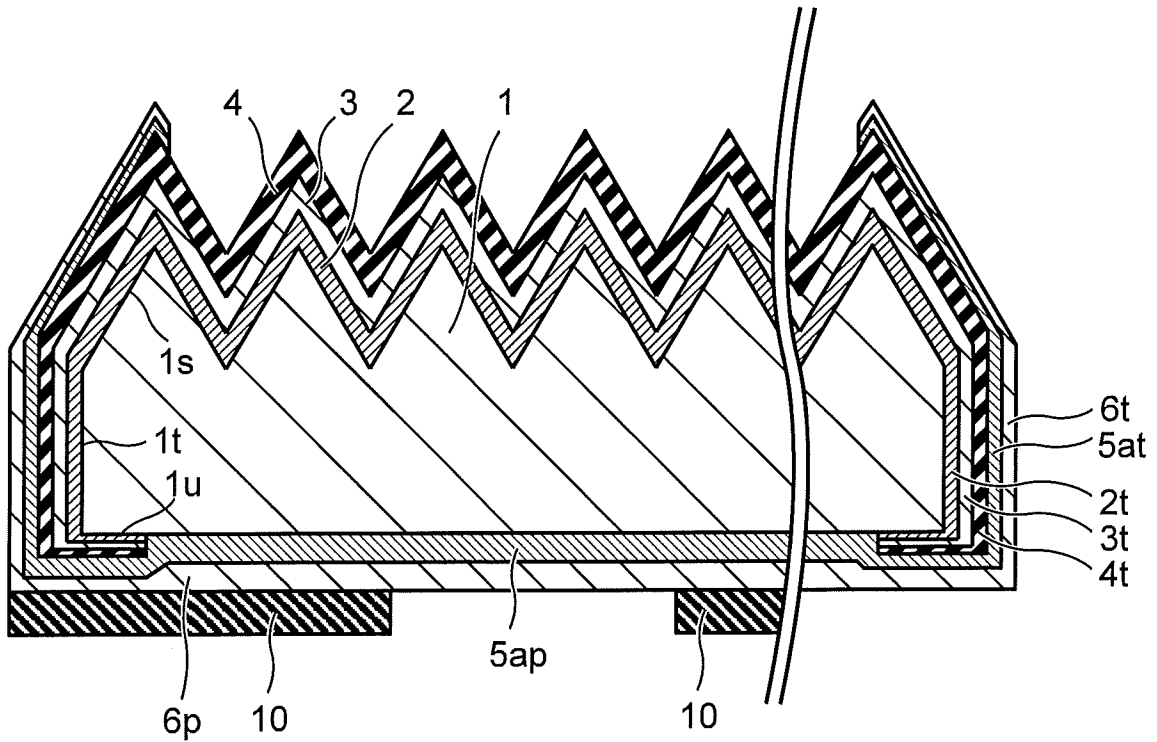
[図2A]



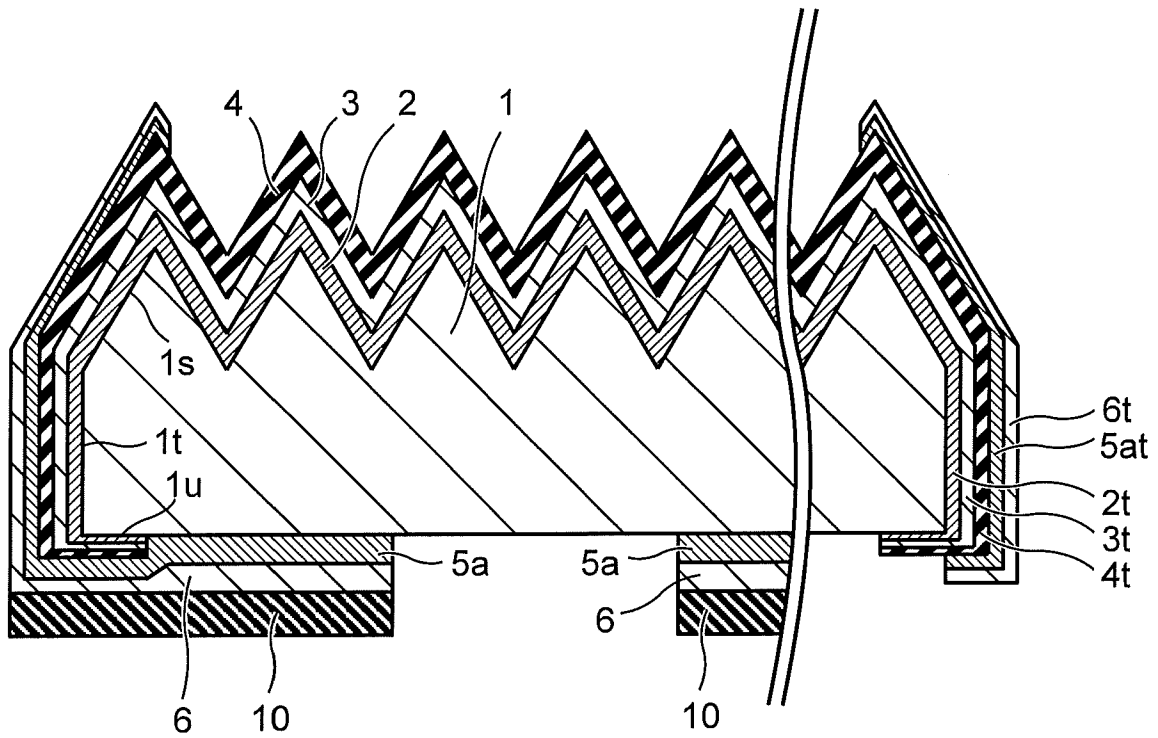
[図2B]



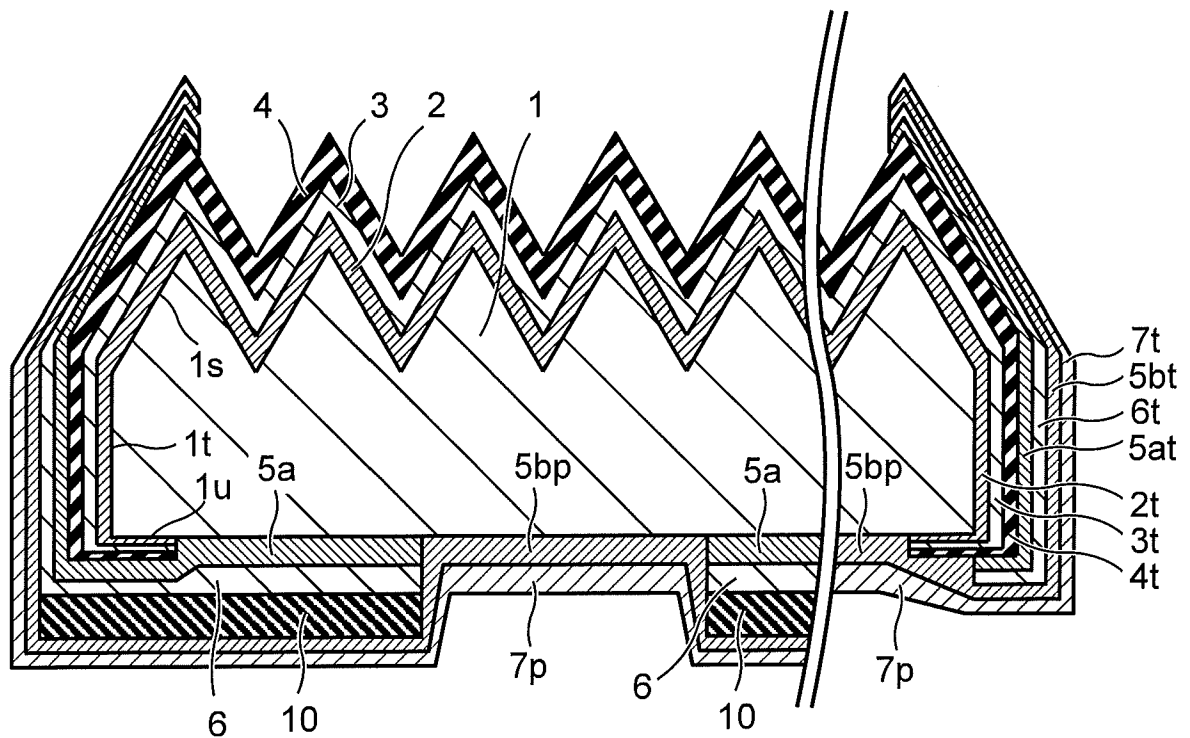
[図2C]



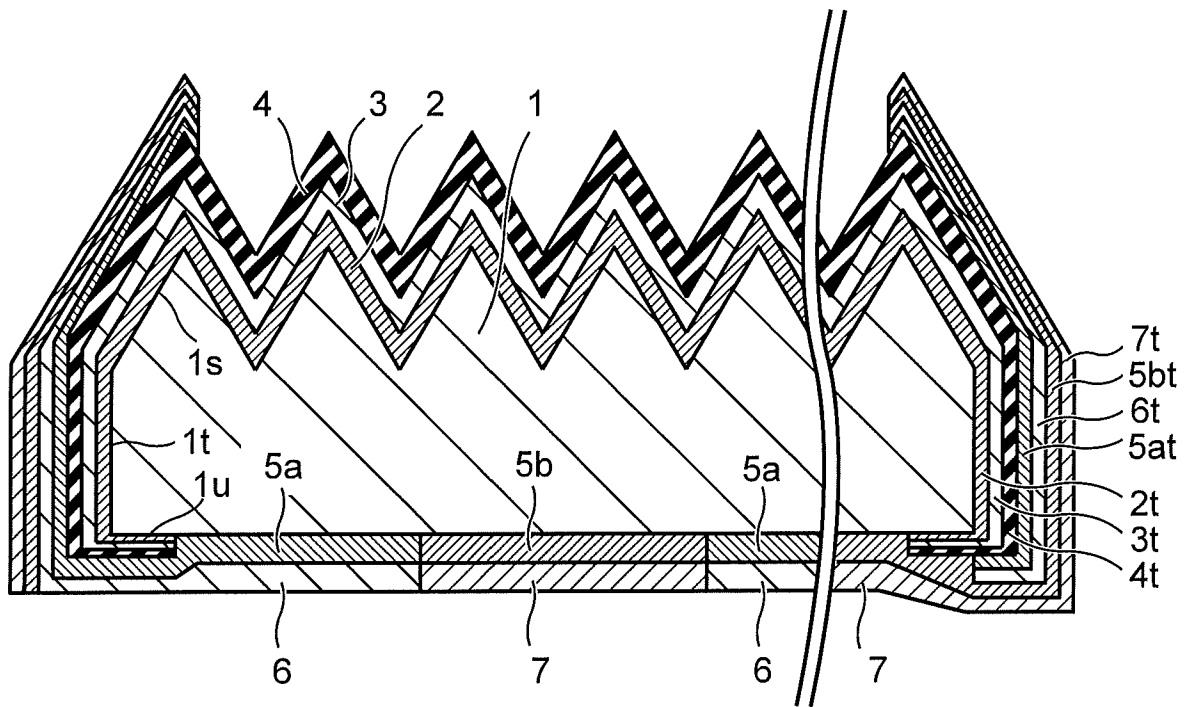
[図2D]



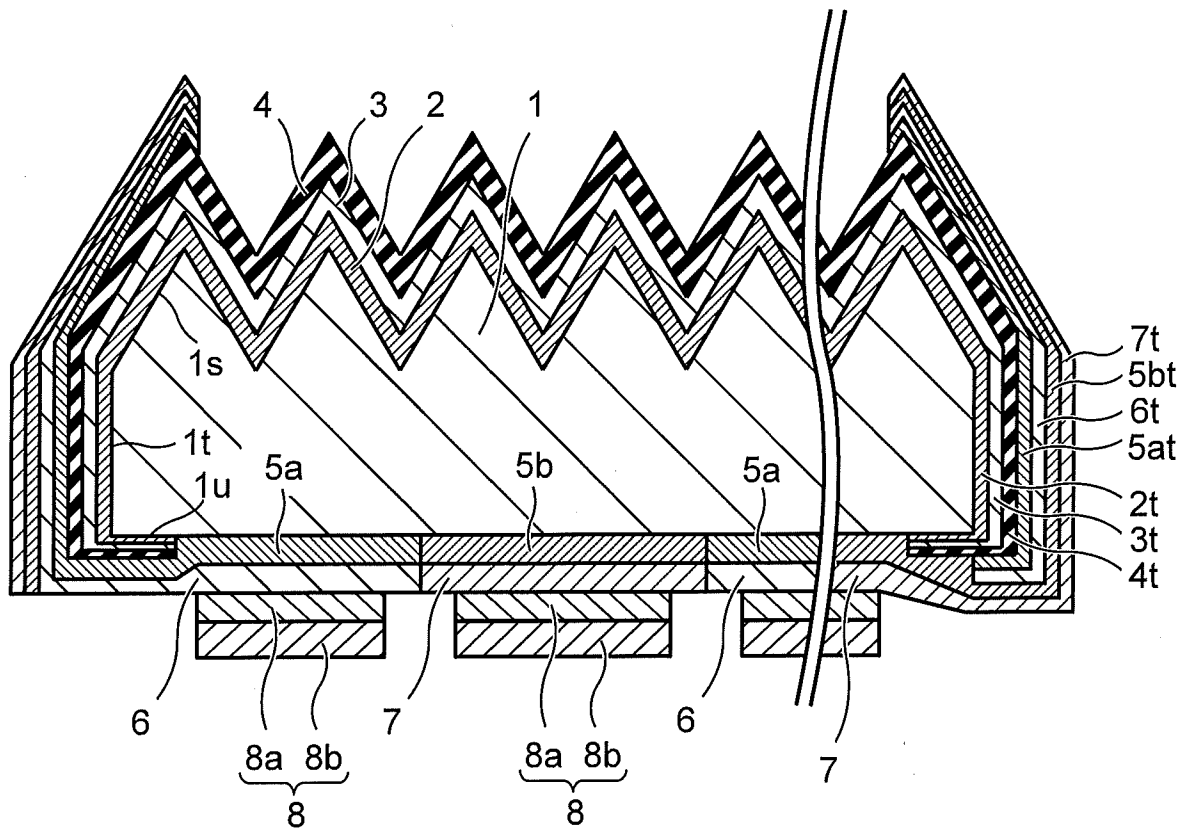
[図2E]



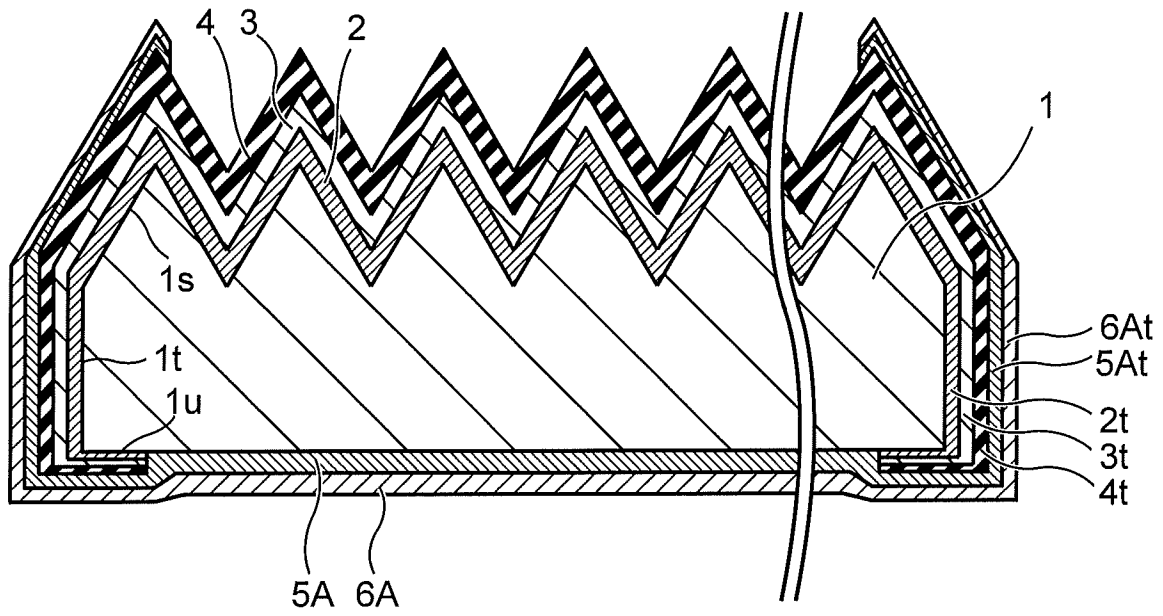
[図2F]



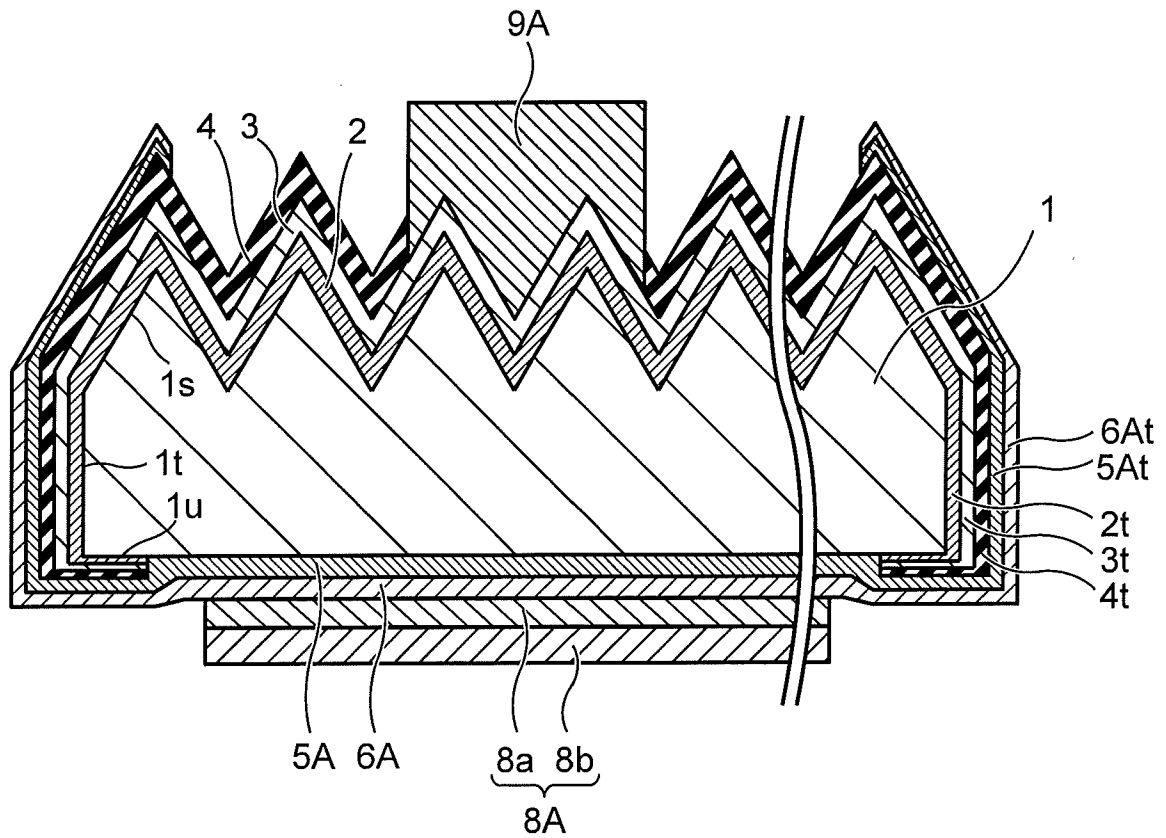
[図2G]



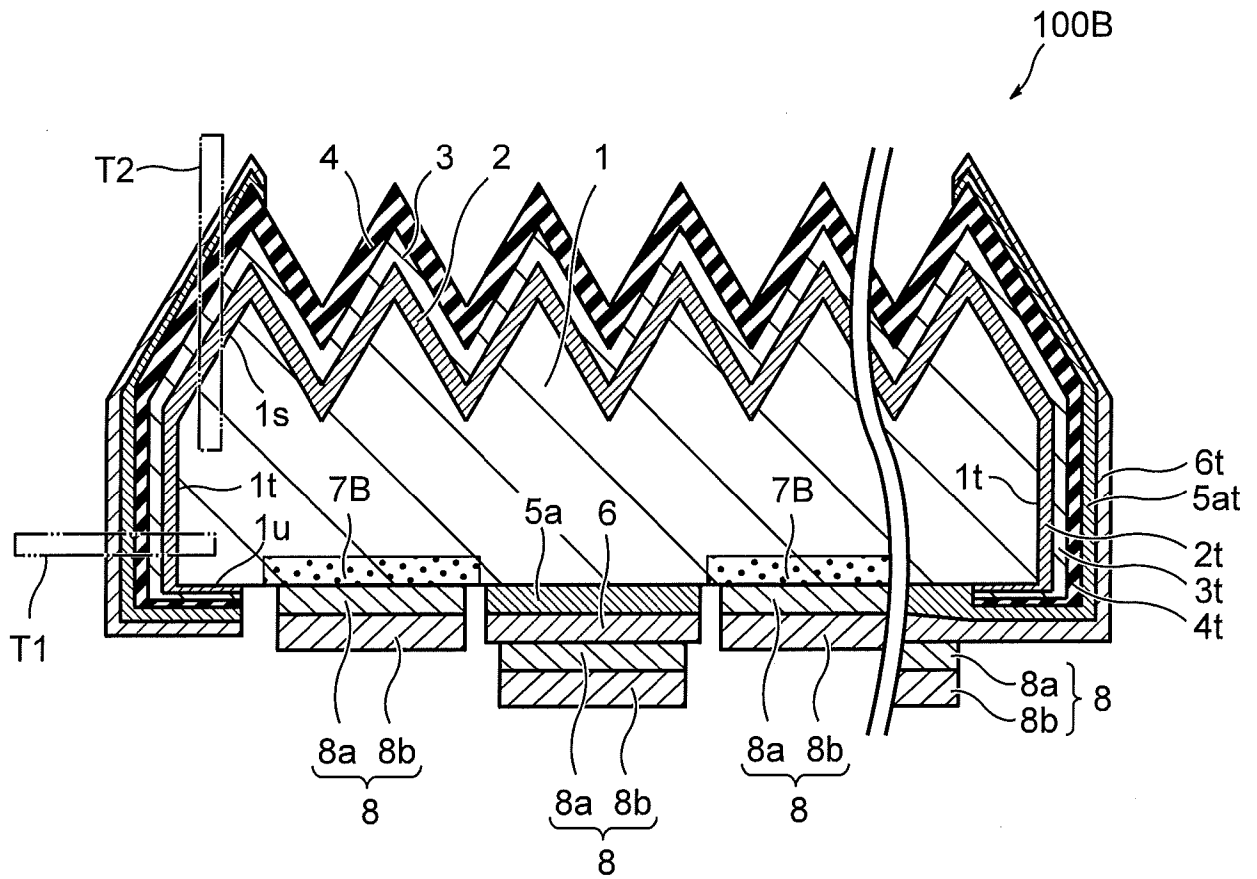
[図4B]



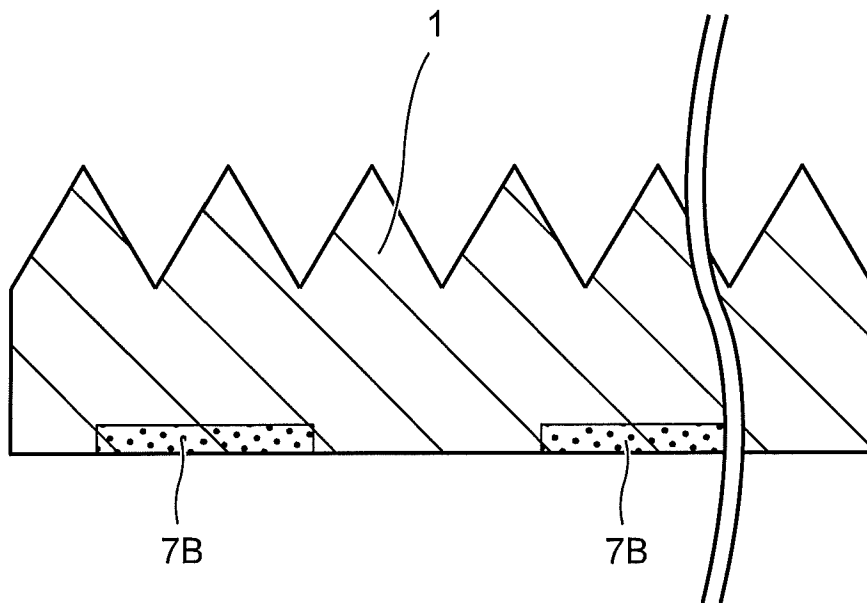
[図4C]



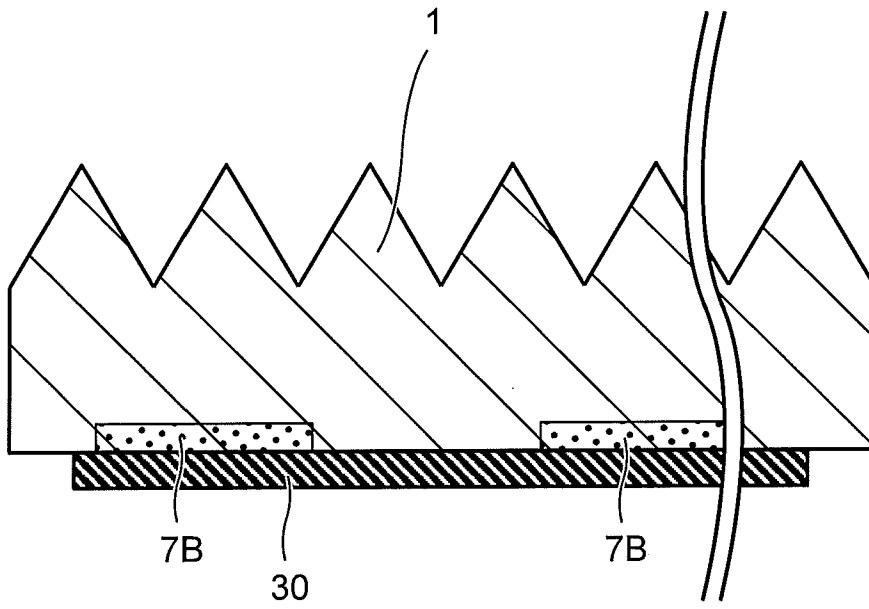
[図5]



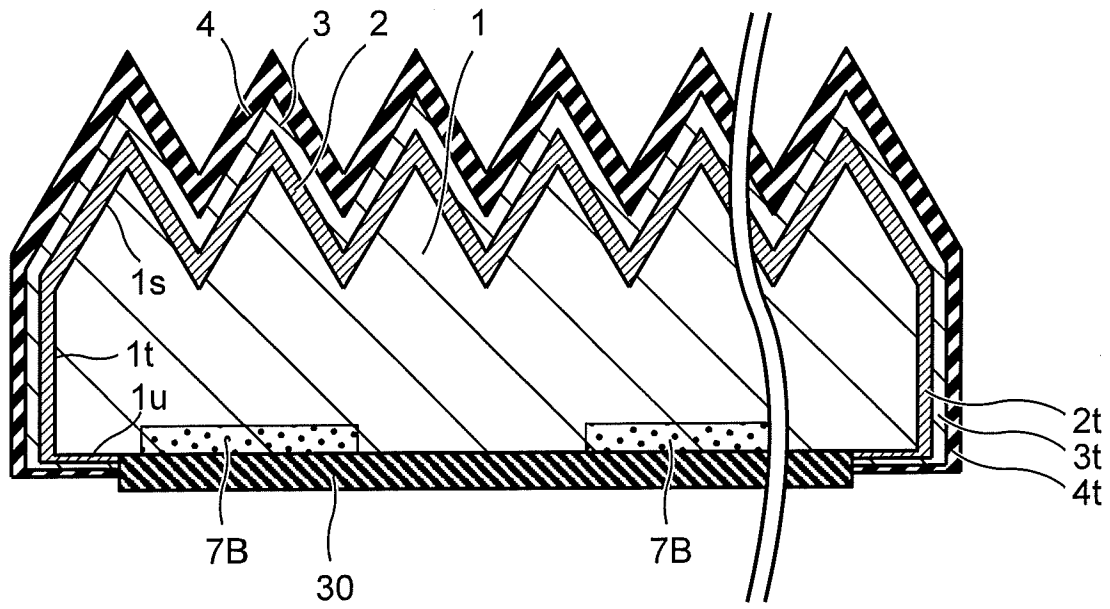
[図6A]



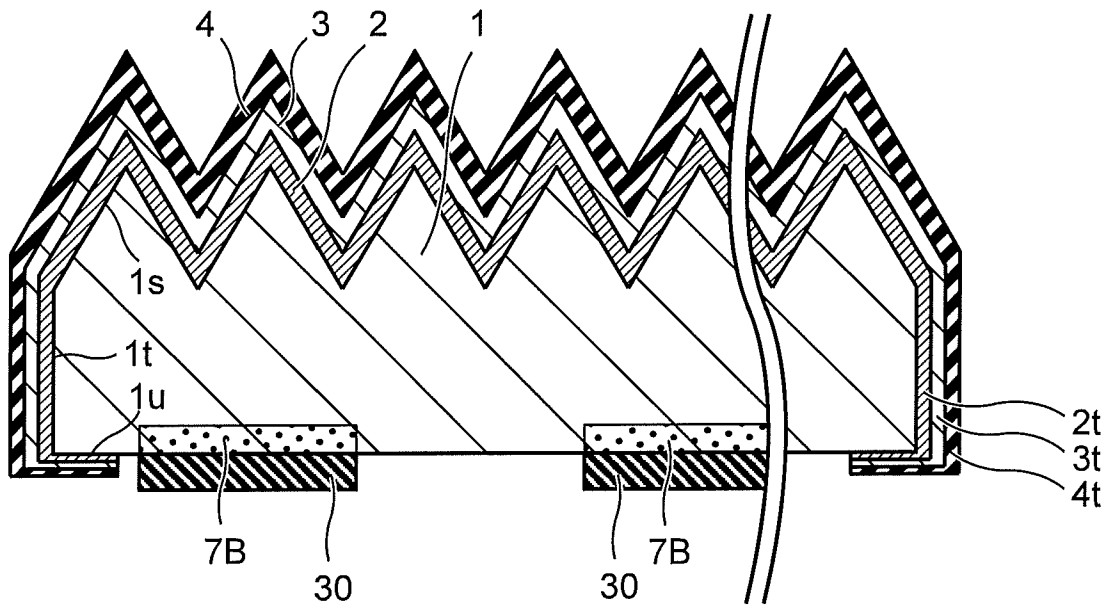
[図6B]



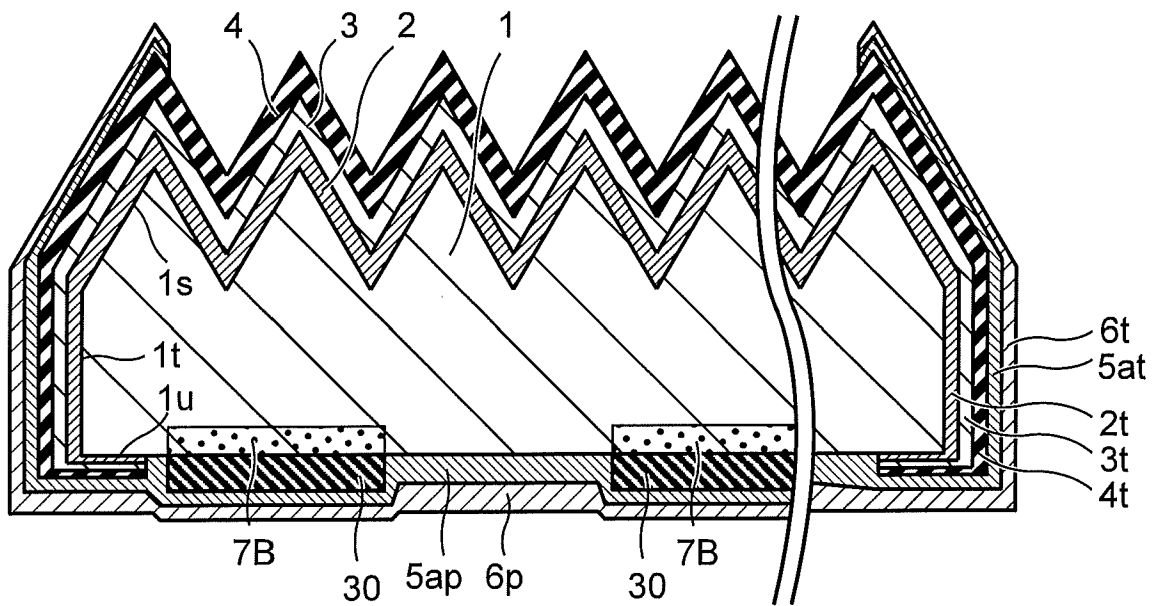
[図6C]



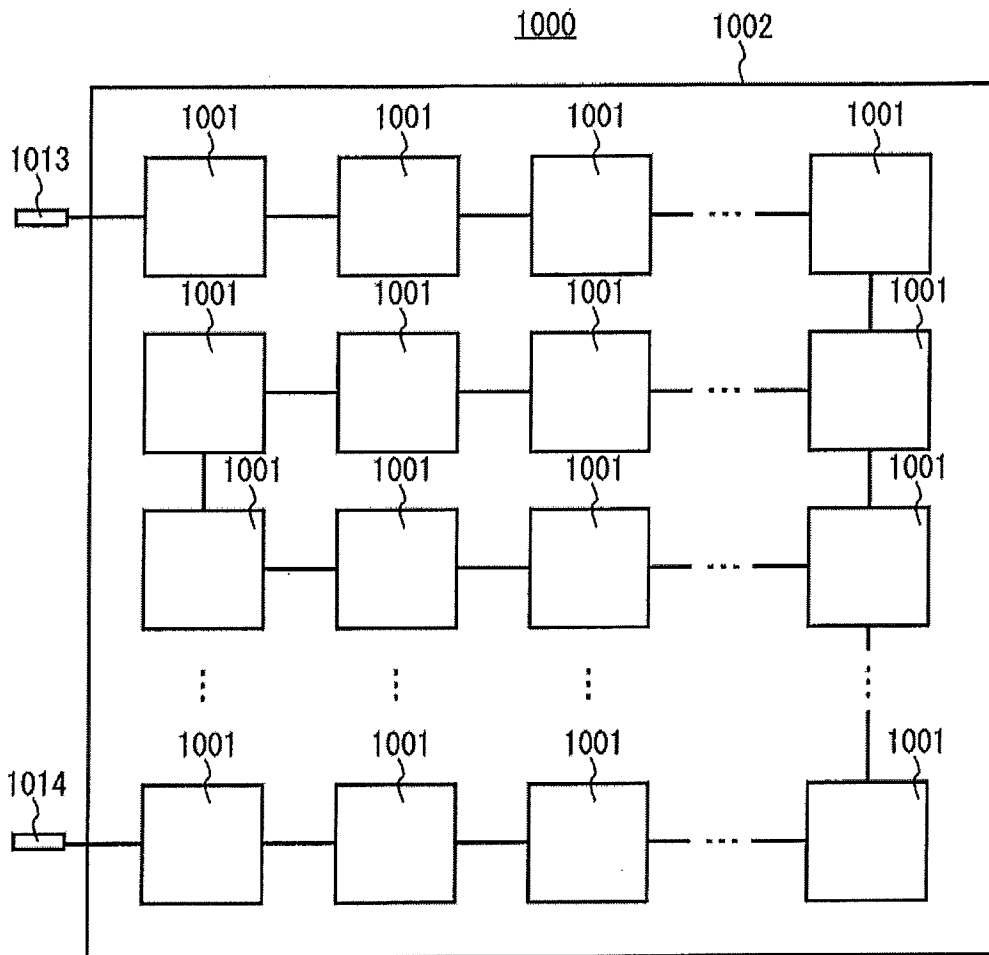
[図6D]



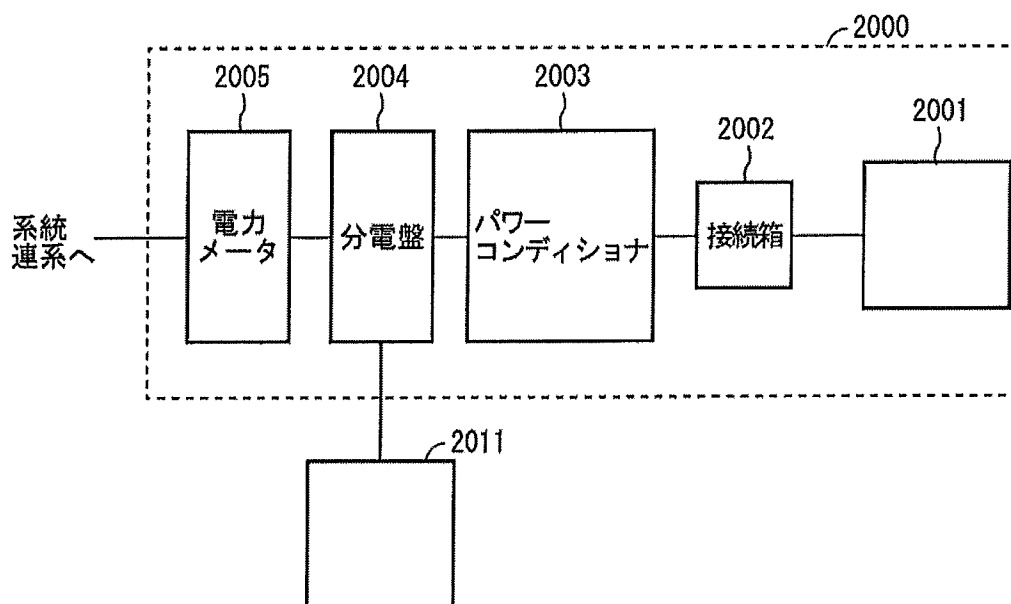
[図6E]



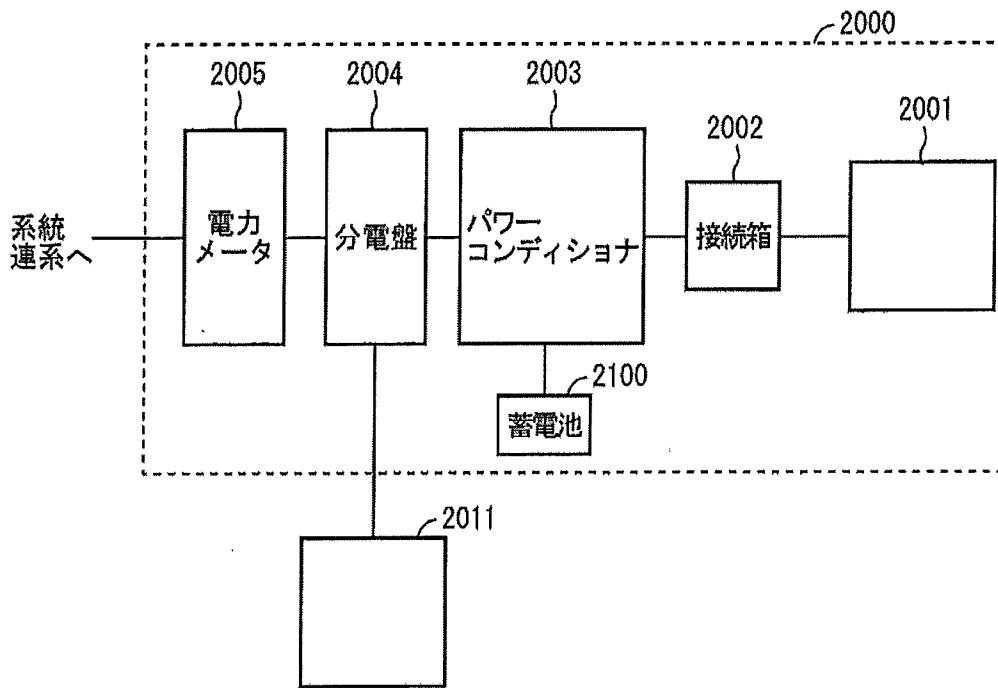
[図7]



[図8]

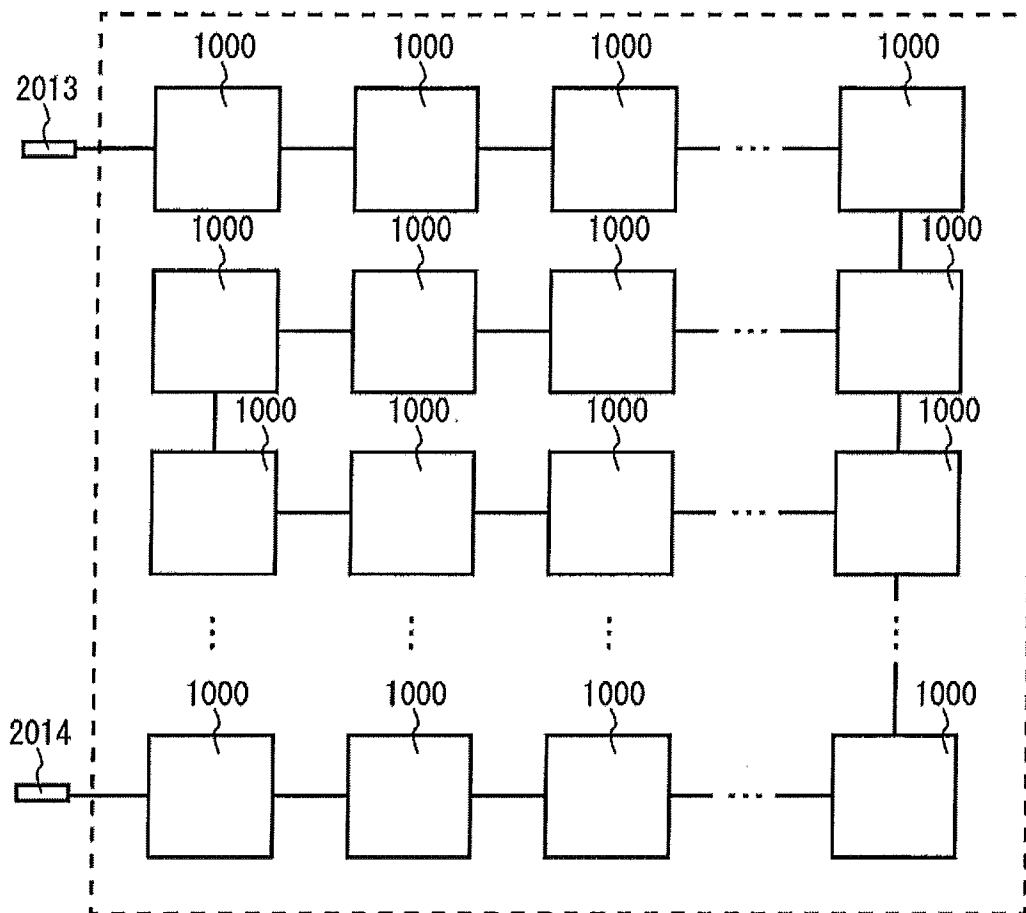


[図9]

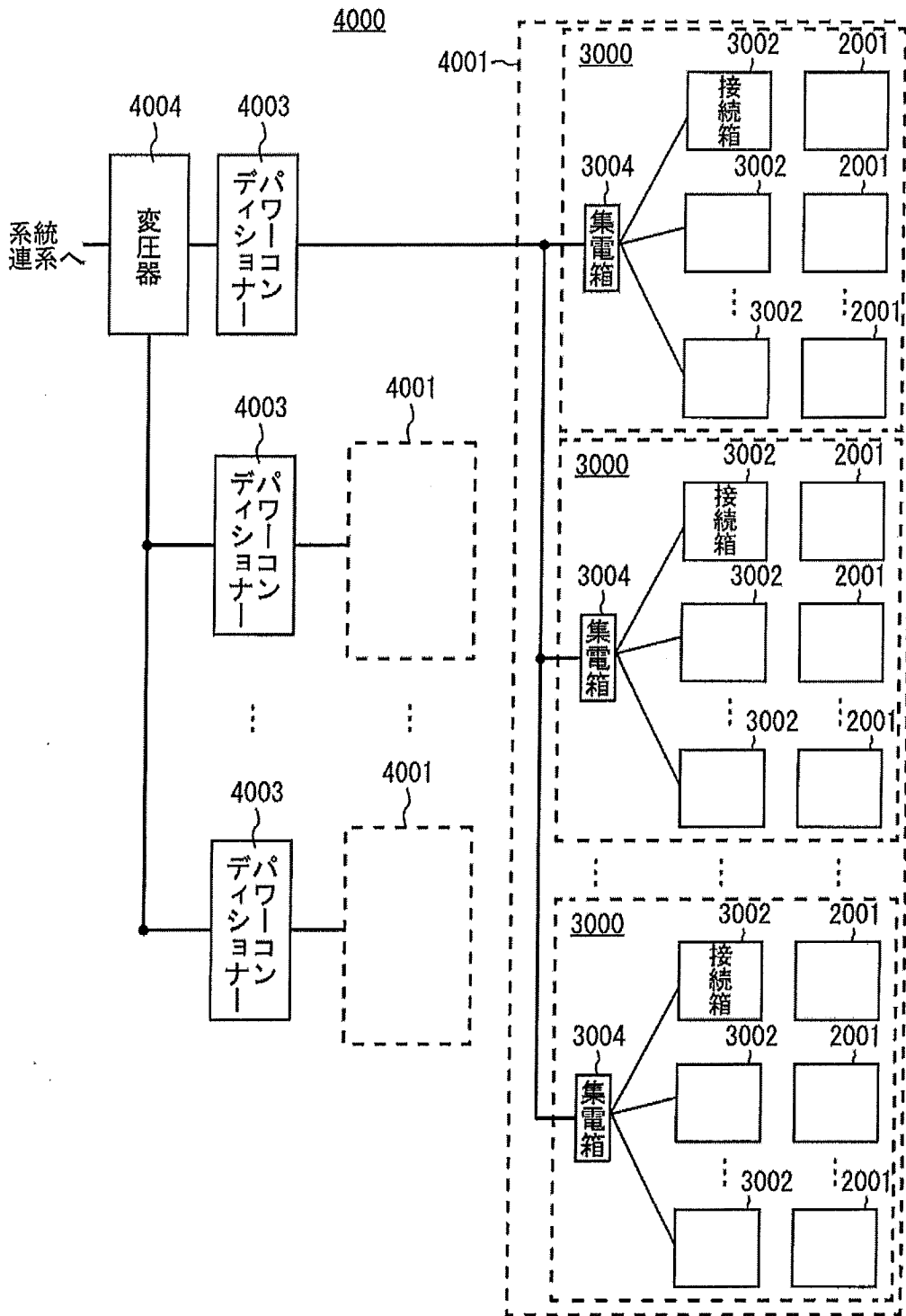


[図10]

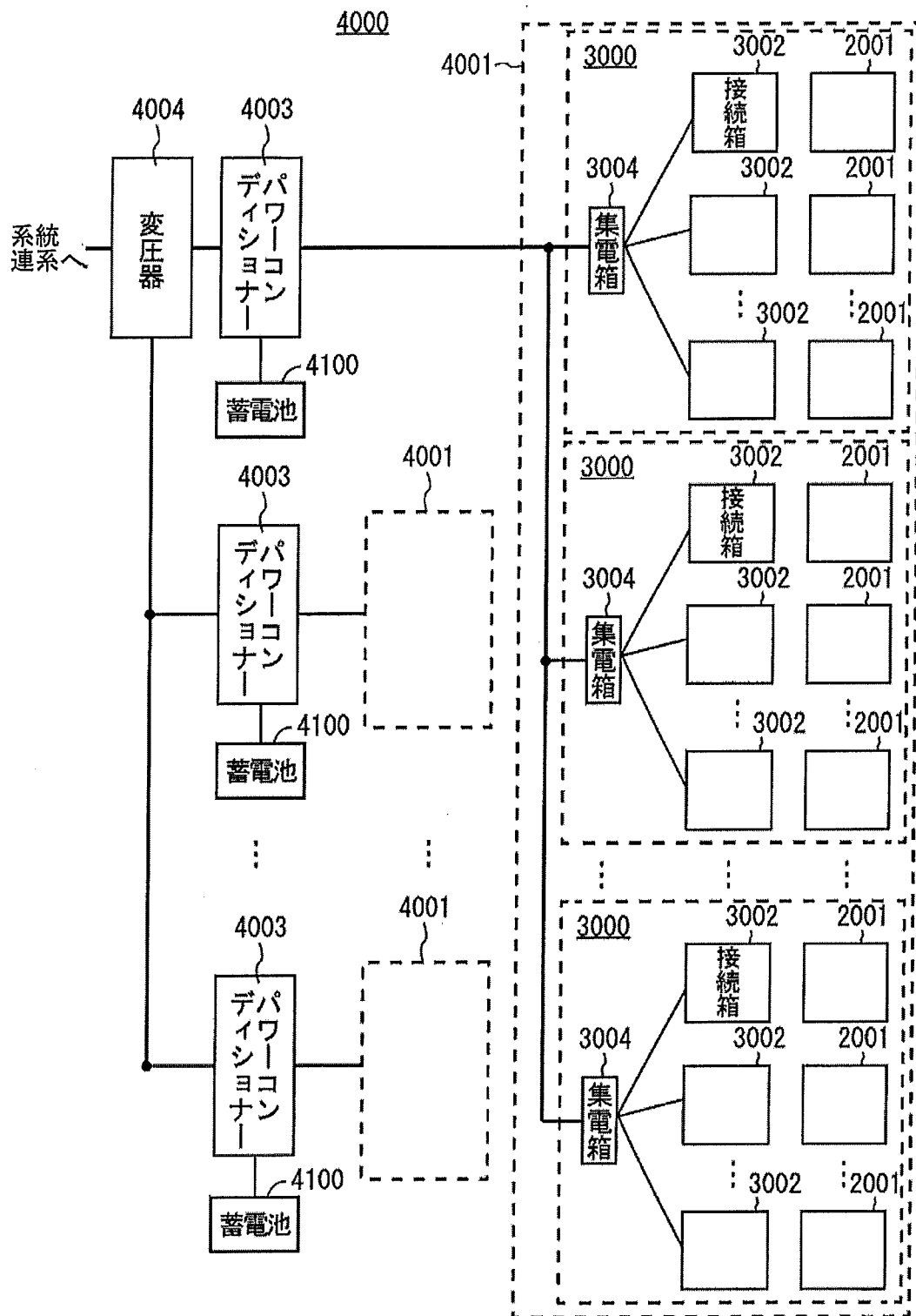
2001



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/064017

A. CLASSIFICATION OF SUBJECT MATTER H01L31/0216(2014.01)i, H01L31/0747(2012.01)i		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) H01L31/02-31/078, 31/18-31/20, 51/42-51/48, H02S10/00-50/15		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2015 Kokai Jitsuyo Shinan Koho 1971-2015 Toroku Jitsuyo Shinan Koho 1994-2015		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-044461 A (Sanyo Electric Co., Ltd.), 16 February 2001 (16.02.2001), fig. 2 (Family: none)	1-5
Y	JP 2011-60971 A (Kaneka Corp.), 24 March 2011 (24.03.2011), paragraphs [0037], [0046], [0047], [0091]; fig. 3 to 10 (Family: none)	1-5
Y	WO 2013/153950 A1 (Nagase Chemtex Corp.), 17 October 2013 (17.10.2013), fig. 1(b); paragraph [0032] & US 2015/0083209 A1	1-5
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 22 June 2015 (22.06.15)		Date of mailing of the international search report 21 July 2015 (21.07.15)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/064017

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 09-129904 A (Sanyo Electric Co., Ltd.), 16 May 1997 (16.05.1997), fig. 1 to 6 & US 5935344 A	1-5
A	JP 2011-187904 A (Mitsubishi Electric Corp.), 22 September 2011 (22.09.2011), paragraph [0014]; fig. 4 to 5 (Family: none)	1-5
A	EP 2682990 A1 (Roth & Rau AG), 08 January 2014 (08.01.2014), paragraphs [0027] to [0036] (Family: none)	1-5

A. 発明の属する分野の分類（国際特許分類（IPC）） Int.Cl. H01L31/0216(2014.01)i, H01L31/0747(2012.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） Int.Cl. H01L31/02-31/078, 31/18-31/20, 51/42-51/48 H02S10/00-50/15		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2015年 日本国実用新案登録公報 1996-2015年 日本国登録実用新案公報 1994-2015年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-044461 A（三洋電機株式会社）2001.02.16, 図2（ファミリーなし）	1-5
Y	JP 2011-60971 A（株式会社カネカ）2011.03.24, 【0037】，【0046】，【0047】，【0091】，図3-図10（ファミリーなし）	1-5
Y	WO 2013/153950 A1（ナガセケムテックス株式会社）2013.10.17, 図1(b), [0032] & US 2015/0083209 A1	1-5
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 22.06.2015	国際調査報告の発送日 21.07.2015	
国際調査機関の名称及びあて先 日本国特許庁（ISA/J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 井上 徹 電話番号 03-3581-1101 内線 3255	2K 3607

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 09-129904 A (三洋電機株式会社) 1997.05.16, 図 1-図 6 & US 5935344 A	1-5
A	JP 2011-187904 A (三菱電機株式会社) 2011.09.22, 【0014】, 図 4-図 5 (ファミリーなし)	1-5
A	EP 2682990 A1 (Roth & Rau AG) 2014.01.08, [0027]-[0036] (ファミリーなし)	1-5