

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
6. März 2014 (06.03.2014)



(10) Internationale Veröffentlichungsnummer
WO 2014/032938 A1

(51) Internationale Patentklassifikation:

H01L 33/44 (2010.01) H01L 33/22 (2010.01)
H01L 31/0216 (2014.01) H01L 33/00 (2010.01)
H01L 25/075 (2006.01) H01L 33/56 (2010.01)
H01L 33/38 (2010.01) H01L 31/0203 (2014.01)

(21) Internationales Aktenzeichen: PCT/EP2013/066726

(22) Internationales Anmeldedatum:
9. August 2013 (09.08.2013)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2012 108 160.3
3. September 2012 (03.09.2012) DE

(71) Anmelder: OSRAM OPTO SEMICONDUCTORS
GMBH [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

(72) Erfinder: MOOSBURGER, Jürgen; Reichsstr. 17, 93055
Regensburg (DE). PLÖSSL, Andreas; Johann-Igl-Weg
24, 93051 Regensburg (DE). GÖÖTZ, Britta; Sandra-
Paretti-Weg 12, 93051 Regensburg (DE). SABATHIL,
Matthias; Glasbläserstr. 2, 93059 Regensburg (DE).

(74) Anwalt: EPPING HERMANN FISCHER
PATENTANWALTSGESELLSCHAFT MBH;
Schlossschmidstr. 5, 80639 Munich (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK,
DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM,
GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,
RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH,
TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,
ZM, ZW.

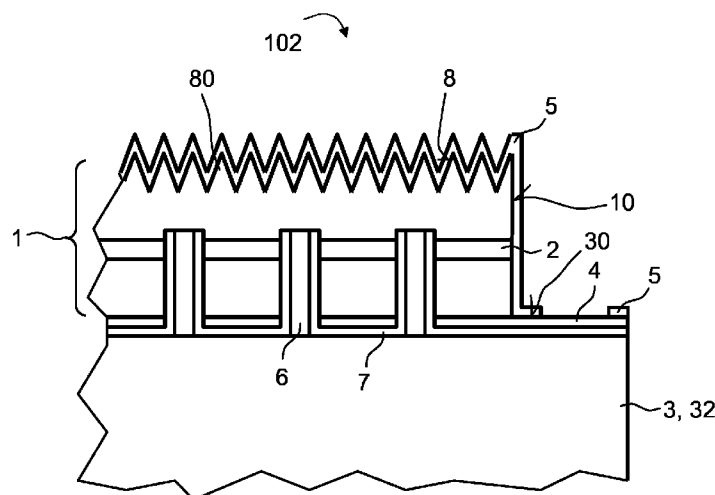
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,
RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE,
SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA,
GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[Fortsetzung auf der nächsten Seite]

(54) Title: OPTOELECTRONIC SEMICONDUCTOR COMPONENT, AND METHOD FOR PRODUCING AN
OPTOELECTRONIC SEMICONDUCTOR COMPONENT

(54) Bezeichnung : OPTOELEKTRONISCHES HALBLEITERBAUELEMENT UND VERFAHREN ZUR HERSTELLUNG
EINES OPTOELEKTRONISCHEN HALBLEITERBAUELEMENTS

FIG. 2



(57) Abstract: The invention relates to an optoelectronic semiconductor component which has at least one optoelectronic semiconductor layer sequence (1) with an active layer (2) suitable for emitting or receiving light during operation and which has a transparent ceramic layer (5) on at least one surface region (10) of the semiconductor layer sequence (1), wherein the ceramic layer is made of a ceramic material applied by means of an aerosol separation process and encapsulates the surface region. The invention further relates to a method for producing an optoelectronic semiconductor component.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]

**Veröffentlicht:**

— mit internationalem Recherchenbericht (Artikel 21 Absatz 3)

Es wird ein optoelektronisches Halbleiterbauelement angegeben, das zumindest eine optoelektronische Halbleiterschichtenfolge (1) mit einer aktiven Schicht (2), die geeignet ist, im Betrieb Licht abzustrahlen oder zu empfangen, und auf zumindest einem Oberflächenbereich (10) der Halbleiterschichtenfolge (1) eine transparente Keramikschicht (5), die durch ein mittels Aerosolabscheidung aufgebracht Material gebildet wird und die den Oberflächenbereich verkapselt, aufweist. Weiterhin wird ein Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements angegeben.

Beschreibung

Optoelektronisches Halbleiterbauelement und Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements

5

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 102012108160.3, deren Offenbarungsgehalt hiermit durch Rückbezug aufgenommen wird.

10 Es werden ein optoelektronisches Halbleiterbauelement und ein Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements angegeben.

Leuchtdiodenchips, die beispielsweise in Licht emittierenden
15 Dioden (LED) verwendet werden, müssen zum Schutz vor Umwelteinflüssen mit einer Schutzschicht überzogen oder mit einem Gehäuse verkapselt werden.

Als Material für eine Schutzschicht werden typischerweise
20 möglichst transparente dielektrische Materialien, vorzugsweise Siliziumdioxid, verwendet. Im Falle einer Schutzschicht-Kapselung von bekannten Leuchtdiodenchips, die für eine Emission im blauen Spektralbereich vorgesehen sind und die insbesondere ein Nitrid-Verbindungshalbleitermaterial
25 aufweisen, insbesondere solche, die eine Silberspiegelschicht, beispielsweise auf der p-Seite, aufweisen, ist jedoch die mögliche Prozesstemperatur beschränkt, da insbesondere durch das Silber als Spiegelmaterial die zulässigen Temperaturen für weitere
30 Prozesse begrenzt werden. Demzufolge werden zur Herstellung von dielektrischen Schutzschichten typischerweise Niedertemperaturabscheideverfahren, insbesondere chemische Gasphasenabscheideverfahren, bei niedrigen Temperaturen nicht

oberhalb von 300°C verwendet. Solche Temperaturen limitieren erfahrungsgemäß jedoch die Dichtigkeit der abgeschiedenen dielektrischen Schicht, beispielsweise einer SiO₂-Schicht.

- 5 Zur Verkapselung eines Leuchtdiodenchips in einem Gehäuse wird üblicherweise ein Verguss, insbesondere aus Silikon-basierten Materialien, verwendet. Silikon wird bevorzugt aufgrund seiner UV-Stabilität verwendet. Jedoch weisen Silikone den Nachteil einer Feuchtepermeabilität auf und
10 können daher keine ausreichende Verkapselung gegenüber Feuchtigkeit bieten.

Die im Stand der Technik bekannten Maßnahmen zum Schutz vor Umwelteinflüssen, beispielsweise eine SiO₂-Schutzschicht oder
15 ein Silikonverguss, bieten somit für sich allein wie auch in Kombination keinen hinreichenden Schutz gegen Feuchtigkeit. Daher wird im Stand der Technik versucht, für die Chipverkapselung an mehreren Stellen des Chipaufbaus Schutzschichten zu integrieren, deren kumulative Wirkung zu
20 einer mehr oder weniger starken Abdichtung, insbesondere bezüglich Feuchtepenetration, führt.

- Zumindest eine Aufgabe von bestimmten Ausführungsformen ist es, ein optoelektronisches Halbleiterbauelement anzugeben.
25 Zumindest eine weitere Aufgabe von bestimmten Ausführungsformen ist es, ein Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements anzugeben.

Diese Aufgaben werden durch einen Gegenstand und ein
30 Verfahren gemäß den unabhängigen Patentansprüchen gelöst. Vorteilhafte Ausführungsformen und Weiterbildungen des Gegenstands und des Verfahrens sind in den abhängigen

Ansprüchen gekennzeichnet und gehen weiterhin aus der nachfolgenden Beschreibung und den Zeichnungen hervor.

Gemäß zumindest einer Ausführungsform weist ein

- 5 optoelektronisches Halbleiterbauelement eine optoelektronische Halbleiterschichtenfolge mit einer aktiven Schicht auf, die geeignet ist, im Betrieb Licht abzustrahlen oder zu empfangen.
- 10 Gemäß einer weiteren Ausführungsform ist auf zumindest einem Oberflächenbereich der Halbleiterschichtenfolge eine Keramikschi-
cht aufgebracht, die durch ein mittels Aerosolabscheidung auf-
gebrachtes Keramikmaterial gebildet wird. Insbesondere kann die
15 Keramikschi-
cht auf dem sie aufgebracht ist, verkapseln.

Gemäß zumindest einer weiteren Ausführungsform weist ein

- Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements einen Verfahrensschritt auf, bei dem
20 ein Keramikmaterial auf zumindest einen Oberflächenbereich zur Bildung einer Keramikschi-
cht mittels eines Aerosolabscheideverfahrens aufgebracht wird. Insbesondere
kann für das Aerosolabscheideverfahren ein pulverförmiges Keramikmaterial
bereitgestellt werden, das mittels des
25 Aerosolabscheideverfahrens unter Bildung der Keramikschi-
cht auf den zumindest einen Oberflächenbereich aufgebracht wird.

Die hier und im Folgenden beschriebenen Merkmale und

- Ausführungsformen gelten gleichermaßen für das
30 Halbleiterbauelement wie auch für das Verfahren zur Herstellung des Halbleiterbauelements.

Die Halbleiterschichtenfolge basiert bevorzugt auf einem III-V-Verbindungshalbleitermaterial. Bei dem Halbleitermaterial handelt es sich bevorzugt um ein Nitrid-Verbindungshalbleitermaterial wie $\text{Al}_x\text{In}_{1-x-y}\text{Ga}_y\text{N}$ oder auch um ein Phosphid-Verbindungshalbleitermaterial wie $\text{Al}_x\text{In}_{1-x-y}\text{Ga}_y\text{P}$ oder auch um ein Arsenid-Verbindungshalbleitermaterial wie $\text{Al}_x\text{In}_{1-x-y}\text{Ga}_y\text{As}$, wobei jeweils $0 \leq x \leq 1$, $0 \leq y \leq 1$ und $x + y \leq 1$ gilt. Dabei kann die Halbleiterschichtenfolge Dotierstoffe sowie zusätzliche Bestandteile aufweisen. Der Einfachheit halber sind jedoch nur die wesentlichen Bestandteile des Kristallgitters der Halbleiterschichtenfolge, also Al, As, Ga, In, N oder P, angegeben, auch wenn diese teilweise durch geringe Mengen weiterer Stoffe ersetzt und/oder ergänzt sein können.

Die Halbleiterschichtenfolge umfasst zumindest eine aktive Schicht, die zur Erzeugung oder zum Empfang von Licht in einem ultravioletten bis infraroten Wellenlängenbereich eingerichtet ist. Die aktive Schicht beinhaltet beispielsweise wenigstens einen pn-Übergang oder, bevorzugt, eine oder mehrere Quantentopfstrukturen. Das von der aktiven Schicht im Betrieb erzeugte oder zum Empfang vorgesehene Licht liegt insbesondere in einem sichtbaren Spektralbereich.

Die optoelektronische Halbleiterschichtenfolge kann beispielsweise im Betrieb Licht abstrahlen und dazu als Licht emittierende Diode (LED), als Kanten emittierender Halbleiterlaser, als vertikal emittierender Halbleiterlaser (VCSEL), als Laser-Array, als Laserbarren oder als Mehrzahl oder Kombination daraus ausgebildet sein oder zumindest eines oder mehrere der genannten Elemente aufweisen. Alternativ oder zusätzlich kann die optoelektronische Halbleiterschichtenfolge im Betrieb Licht empfangen und dazu

als Fotodiode, als Solarzelle, als Solarzellenpanel, als Fototransistor oder als eine Mehrzahl oder Kombination dieser ausgebildet sein oder eines oder mehrere der genannten Elemente aufweisen.

5

Durch die Keramikschicht wird der Oberflächenbereich, der mit der Keramikschicht bedeckt wird, bevorzugt hermetisch dicht oder zumindest nahezu hermetisch dicht versiegelt und verkapselt. Das kann insbesondere bedeuten, dass
10 beispielsweise Feuchtigkeit, Sauerstoff und andere schädigende Gase wie beispielsweise Schwefelwasserstoff die Keramikschicht nicht oder nur zu einem sehr geringen Maße durchdringen können. Besonders bevorzugt kann die Keramikschicht eine hermetisch dichte Keramikschicht auf dem
15 Oberflächenbereich bilden, die so den Oberflächenbereich des optoelektronischen Halbleiterbauelements vor den genannten schädigen Substanzen derart schützen kann, dass diese aus der Umgebungsatmosphäre nicht über den Oberflächenbereich in das Halbleiterbauelement eindringen und das Halbleiterbauelement
20 in seiner Funktionsfähigkeit und/oder Zusammensetzung beeinträchtigen oder schädigen können.

Die Keramikschicht kann weiterhin insbesondere zumindest teilweise oder gänzlich eine zu oberst liegende Schicht, also
25 zumindest teilweise eine außen liegende Schicht, des optoelektronischen Halbleiterbauelements bilden. Ist die Keramikschicht eine gänzlich außen liegende Schicht, kann sie auch als Außenschicht bezeichnet werden. Eine zumindest teilweise oder gänzlich außen liegende Schicht kann auch als
30 Abschlussschicht bezeichnet werden und bildet zumindest in den Bereichen, in denen sie als Außenschicht ausgebildet ist, diejenige Schicht, die im fertig gestellten Halbleiterbauelement unmittelbar oder, beispielsweise in

einem eingebauten Zustand in einem Package, über einen nicht hermetisch dichten Verguss mit Gasen und Feuchtigkeit der Umgebungsatmosphäre in Kontakt sein kann. Zwischen der Halbleiterschichtenfolge und der Keramikschicht können
5 weitere Schichten, beispielsweise für Halbleiterbauelemente übliche Passivierungsschichten, angeordnet sein. Es kann auch möglich sein, dass zumindest teilweise oder gänzlich auf der Keramikschicht eine weitere Schicht, beispielsweise eine Passivierungsschicht, aufgebracht ist. Diese kann mittels
10 eines Gasphasen-Verfahrens, beispielsweise insbesondere mittels Atomlagenabscheidung (ALD), aufgebracht sein. Durch die Kombination der mittels ADM aufgetragenen Keramikschicht mit einer darauf mittels ALD aufgetragenen Passivierungsschicht kann sich eine ausgezeichnete
15 Dichtigkeit ergeben, die die Dichtigkeiten der jeweiligen Schichten für sich allein genommen übersteigen kann.

Weiterhin kann die mittels Aerosolabscheidung aufgetragene Keramikschicht im Vergleich zu anderen Verfahren wie etwa
20 chemischer Gasphasenabscheidung (CVD), Sputtern oder Aufdampfen aufgetragenen Schichten eine erhöhte mechanische Festigkeit aufweisen und damit beispielsweise einen erhöhten Schutz gegen mechanische Einwirkungen wie etwa Kratzer bilden.

25 Gemäß einer weiteren Ausführungsform wird die Keramikschicht durch ein elektrisch isolierendes Keramikmaterial gebildet, sodass die Keramikschicht in Form von Partikeln eines elektrisch isolierenden pulverförmigen Keramikmaterials
30 mittels Aerosolabscheidung aufgebracht wird.

Unter einem Keramikmaterial oder einem keramischen Material ist insbesondere ein oxidhaltiges und/oder ein nitridhaltiges

Material zu verstehen, das insbesondere in Pulverform verarbeitet wird, wobei hier und im Folgenden auch Materialien, die nur eine Nahordnung und keine Fernordnung aufweisen, unter den Begriff „keramisches Material“ fallen.

5 Dementsprechend sind auch anorganische Gläser von der Formulierung „keramisches Material“ oder „Keramikmaterial“ umfasst. Unter einem pulverförmigen Keramikmaterial ist insbesondere ein Pulver aus einem Material zu verstehen, mit dem ein keramisches Element herstellbar ist und das auch als
10 keramisches Pulver bezeichnet werden kann.

Insbesondere weist das Keramikmaterial eines oder mehrere der folgenden Materialien auf: Siliziumkarbid, Oxide, Nitride und Oxinitride mit Silizium, Aluminium, Zirkon, Titan oder
15 Kombinationen daraus, vorzugsweise Siliziumdioxid, Aluminiumoxid, Zirkonoxid, Titandioxid, Aluminiumnitrid und/oder Siliziumnitrid. Je nach Materialwahl und Materialkombination kann das Keramikmaterial eine transparente oder eine nicht-transparente, also
20 beispielsweise eine reflektierende Keramiksicht bilden.

Gemäß einer weiteren Ausführungsform wird bei dem Aerosolabscheideverfahren (ADM: "Aerosol Deposition Method") ein Pulver des Keramikmaterials, also ein pulverförmiges
25 Keramikmaterial bzw. ein keramisches Pulver, bereitgestellt. Die Größe der Partikel des Pulvers kann vom Sub-Mikrometer-Bereich bis zu mehreren Mikrometern im bereitgestellten pulverförmigen Keramikmaterial vorliegen. Bevorzugt weisen die Partikel des Pulvers eine Größe von größer oder gleich 10
30 nm, besonders bevorzugt von größer oder gleich 100 nm oder einigen hundert Nanometern, oder auch größer oder gleich 1 µm bis zu mehreren Mikrometern, bevorzugt kleiner oder gleich 2 µm auf. Ein besonders bevorzugter Bereich für die

Partikelgröße kann insbesondere größer oder gleich 100 nm und kleiner oder gleich 1 µm sein.

Insbesondere kann das Keramikmaterial in einer Pulverkammer
5 bereitgestellt werden, die auch als Aerosolkammer bezeichnet
werden kann und die über eine Gaszuleitung und eine
Gasableitung verfügt. Mittels der Gaszuleitung kann ein Gas,
bevorzugt ein inertes Gas, in die Pulverkammer geleitet
werden. Das Gas kann beispielsweise Helium, Stickstoff,
10 Sauerstoff, Argon, Luft oder eine Mischung dieser enthalten
oder daraus sein. Mittels des Gases wird ein Teil der
Partikel des Pulvergemischs im Gas über die Gasableitung in
eine Beschichtungskammer geleitet, die bevorzugt einen
niedrigeren Druck als die Pulverkammer aufweist. Insbesondere
15 kann das Aerosolabscheideverfahren in der Beschichtungskammer
bei einer Temperatur von kleiner oder gleich 450°C, bevorzugt
bei kleiner oder gleich 300°C und besonders bevorzugt bei
Raumtemperatur, also bei einer Temperatur von etwa 300 K,
durchgeführt werden.

20

Das Aerosol mit den Partikeln des Pulvergemischs tritt in der
Beschichtungskammer durch eine Düse aus und wird durch die
Düse strahlartig auf die zu beschichtende Oberfläche
gerichtet, die beispielsweise zumindest teilweise durch die
25 Halbleiterschichtenfolge gebildet wird. Zwischen der
Pulverkammer und der Beschichtungskammer können
beispielsweise noch ein oder mehrere Filter und/oder ein
Klassifikator zur Einstellung geeigneter Partikelgrößen
angeordnet sein. Das Aerosol mit den Partikeln des
30 pulverförmigen Keramikmaterials tritt in der
Beschichtungskammer durch eine Düse aus und wird durch die
Düse strahlartig auf ein zu beschichtendes Element, also
insbesondere beispielsweise auf die Halbleiterschichtenfolge,

gerichtet. Der Strahl mit dem Aerosol kann beispielsweise punktuell auf die zu beschichtende Oberfläche treffen.

Weiterhin kann der Strahl mit dem Aerosol auch aufgeweitet, insbesondere beispielsweise linear aufgefächert, auf den zu

5 beschichtenden Oberflächenbereich treffen. Das Gas des Aerosols wirkt als Beschleunigungsgas, da über den Gasstrom die darin enthaltenen Partikel auf die zu beschichtende Oberfläche gesprüht werden. Bevorzugt werden der Gasstrom sowie die Düsengeometrie so eingerichtet, dass die Partikel
10 mit einer Geschwindigkeit von größer oder gleich 100 m/s und kleiner oder gleich 500 m/s aufgebracht werden können. Die Düse wird relativ zum zu beschichtenden Oberflächenbereich über den Oberflächenbereich bewegt, um ein großflächiges Aufbringen der Partikel des pulverförmigen Keramikmaterials
15 zu ermöglichen. Dieser Vorgang kann auch als "Abrastern" bezeichnet werden. Durch ein derartiges Verfahren können Abscheideraten von mehreren Mikrometern pro Minute zumindest lokal erreicht werden.

20 Gemäß einer weiteren Ausführungsform weist die Keramikschicht eine Dicke von mehr als 1 μm , bevorzugt größer oder gleich 5 μm oder auch größer oder gleich 10 μm oder auch größer oder gleich einigen zehn Mikrometern wie etwa größer oder gleich 20 μm oder größer oder gleich 30 μm oder auch größer oder
25 gleich 50 μm auf. Weiterhin kann die Keramikschicht eine Dicke von bevorzugt kleiner oder gleich 200 μm oder auch bevorzugt kleiner oder gleich 100 μm aufweisen. Insbesondere kann eine Dicke von einigen zehn Mikrometern, also im Bereich von etwa 20 μm bis etwa 100 μm besonders vorteilhaft sein.

30

Gemäß einer weiteren Ausführungsform ist die Keramikschicht transparent ausgebildet. Eine transparente Keramikschicht kann beispielsweise vorteilhaft zur Verkapselung von

Oberflächenbereichen sein, durch die Licht ausgekoppelt wird. Es ist aber auch möglich, auf Oberflächenbereichen, über die kein Licht ausgekoppelt wird, eine transparente Keramikschicht aufzubringen. Weiterhin ist es auch möglich, auf einem Oberflächenbereich, über den kein Licht ausgekoppelt wird oder ausgekoppelt werden soll, eine Keramikschicht aufzubringen, die nicht transparent ist. Beispielsweise kann ein Keramikmaterial verwendet werden, das zumindest teilweise reflektierend ist, so dass die Keramikschicht in diesem Fall in der Halbleiterschichtenfolge erzeugtes Lichts, das auf die Keramikschicht trifft, reflektieren kann, wodurch die Auskoppelleffizienz in Oberflächenbereichen, die zur Lichtauskopplung vorgesehen sind, gesteigert werden kann. Oberflächenbereiche, die nicht zur Lichtauskopplung vorgesehen sind, können beispielsweise zumindest Bereiche einer Montagefläche, mit der die Halbleiterschichtenfolge auf einem Träger angeordnet werden kann, und/oder von Seitenflächen der Halbleiterschichtenfolge sein. Beispielsweise kann die Halbleiterschichtenfolge als so genannter Flip-Chip ausgebildet sein, bei dem das in der Halbleiterschichtenfolge erzeugte Licht durch ein Substrat, insbesondere ein Aufwachssubstrat, abgestrahlt wird und der mit einer dem Substrat abgewandten Seite als Montagefläche auf einem Träger montiert werden kann. Die Montagefläche und/oder Seitenflächen der Halbleiterschichtenfolge können vor dem Montieren auf dem Träger in diesem Fall mit einer nicht-transparenten und bevorzugt reflektierenden Keramikschicht versehen sein.

Mit dem hier beschriebenen Verfahren kann insbesondere die Keramikschicht als möglichst hochdichte und in bevorzugten Ausführungsformen auch transparente Schutzschicht als finale Kapselung des zumindest einen Oberflächenbereichs der

Halbleiterschichtenfolge erreicht werden. Im Vergleich zu Abscheideverfahren, bei denen gasförmige Ausgangsmaterialien bereitgestellt werden, also etwa bei

Dampfphasenabscheideverfahren, sind keine empfindlichen

5 molekularen Vorstufen nötig, um Schichten zu erzeugen.

Vielmehr kann man mit verfügbaren Keramikpulvern arbeiten.

Die Keramikschicht weist bevorzugt eine vernachlässigbare

Porosität auf, wodurch die Keramikschicht eine hohe

Dichtigkeit aufweist. Im Falle einer transparenten

10 Keramikschicht kann insbesondere im Falle einer bevorzugten

geringen oder vernachlässigbaren Porosität für Licht eine

vernachlässigbare oder nur unwesentliche Absorption und damit

eine hohe Transparenz erreicht werden, sodass durch die

Keramikschicht hindurchtretendes Licht nur unwesentlich oder

15 gar nicht durch Streuung beeinflusst wird. Während

Dampfphasenabscheideverfahren meist auf die Aufbringung von

Siliziumdioxid beschränkt werden, können als pulverförmige

Keramikmaterialien und damit als Material für die

Keramikschicht zusätzlich zu Siliziumdioxid auch andere

20 Materialien verwendet werden, die beispielsweise eine bessere

thermische Leitfähigkeit und/oder einen höheren

Brechungsindex aufweisen, etwa Aluminiumoxid, Zirkonoxid,

Titandioxid, Siliziumcarbid, Aluminiumnitrid, Siliziumnitrid

oder auch Kombinationen oder Mischungen daraus. Bei dem hier

25 beschriebenen Halbleiterbauelement bildet das Keramikmaterial

somit bevorzugt eine hochdichte Keramikschicht, die in

bevorzugten Ausführungsform auch möglichst optisch inert sein

kann oder die Auskopplung oder Einkopplung von Licht durch

einen geeigneten Brechungsindex sogar noch fördern kann.

30

Um eine zuverlässige Kapselung durch die Keramikschicht zu

erreichen, ist es besonders vorteilhaft, wenn diese der

Kontur des zu beschichtenden Untergrunds möglichst gut folgt

und somit eine so genannte konforme Schicht bilden.

Insbesondere an Stufen des zu beschichtenden Untergrunds ist eine konforme Abscheidung des Keramikmaterials eine Bedingung für eine hermetische Kapselung. Senkrechte Stufen des zu

5 beschichtenden Untergrunds können bei einem gerichteten Beschichtungsverfahren wie der Aerosolabscheidung, bei dem der Aerosolstrahl aus der Düse üblicherweise senkrecht auf die zu beschichtende Oberfläche auftrifft, leicht Abschattungen verursachen, so dass die resultierende
10 geringere Schichtdicke an den Seitenflanken solcher Stufen eine zuverlässig dichte Umformung der zu beschichtenden Oberfläche gefährden kann.

Um eine konforme Beschichtung, also eine Beschichtung mit
15 einer im Wesentlichen konstanten Schichtdicke, mittels des Keramikmaterials auch an Stufen und Seitenflanken der zu beschichtenden Oberfläche zu erreichen, kann der Aerosolstrahl unter verschiedenen Winkeln, bevorzugt unter einem weiten Bereich von Winkeln, auf die zu beschichtende
20 Oberfläche gerichtet werden. Im Fall von sehr ausgeprägten senkrechten oder sogar leicht hinterschnittenen Stufen der zu beschichtenden Oberfläche kann der erforderliche Winkelbereich sogar bis zu einem Aufsprühen tangential zur Haupterstreckungsrichtung der zu beschichtenden Oberfläche
25 reichen. Insbesondere kann die Beschichtung unter allen oder zumindest unter einem sehr großen Bereich aller vorkommenden lokalen Oberflächennormalen erfolgen. Unter der Voraussetzung, dass ein senkrechter Einfall des Keramikmaterials auf die zu beschichtende Oberfläche
30 entscheidend für ein ausreichendes Schichtwachstum ist, kann hierdurch eine sehr gleichmäßige Schichtdicke erzielt werden.

Gemäß einer weiteren Ausführungsform wird das Aerosol mit dem pulverförmigen Keramikmaterial in einem stark aufgefächerten Partikelstrahl auf die zu beschichtende Oberfläche aufgesprüht. Beim Abrastern der zu beschichtenden Oberfläche
5 kann es dadurch möglich sein, den relevanten Winkelbereich abzudecken. Alternativ hierzu kann ein weniger divergenter Aerosolstrahl verwendet werden, wobei der Winkel zwischen dem Strahl und der Oberfläche variiert wird. Eine Variation des Winkels kann beispielsweise durch eine Bewegung des Strahls
10 und damit der Düse und/oder durch eine Bewegung der zu beschichtenden Oberfläche und damit des zu beschichtenden Objekts erreicht werden. Weiterhin ist es auch möglich, einen stark divergenten Strahl mit einer Winkelvariation zu kombinieren.

15 Beispielsweise kann das zu beschichtende Objekt um die Normale der Haupterstreckungsebene der zu beschichtenden Oberfläche gedreht werden. Diese Drehbewegung, die beispielsweise noch mit einem divergenten Aerosolstrahl
20 kombiniert werden kann, kann ausreichend sein, die gewünschte konforme Abscheidung des Keramikmaterials zu erreichen. Weiterhin können zusätzlich die zu beschichtende Oberfläche und damit das zu beschichtende Objekt in einer Kippbewegung so geneigt werden, dass die Normale der
25 Haupterstreckungsebene der zu beschichtenden Oberfläche, die die Drehachse der vorab beschriebenen Drehbewegung bildet, geneigt wird. In diesem Fall kann auch mit einem wenig divergenten oder sogar im Wesentlichen parallelen Aerosolstrahl eine konforme Abscheidung des Keramikmaterials
30 erreicht werden.

Ist der Stahl ausreichend breit, kann dies ähnlich wie bei Aufdampfverfahren mit einer Planetenbewegung umgesetzt

werden, wobei sich das zu beschichtende Objekt um die
Oberflächennormale der Haupterstreckungsebene der zu
beschichtenden Oberfläche rotierend auf einer Halbkugel
dreht. Im Fall eines weniger breiten Strahls kann alternativ
5 eine Kreiselbewegung aus Rotation und Präzession genutzt
werden. Bei feineren Strahlen, die gerastert werden müssen,
kann man vorzugsweise das zu beschichtende Objekt gezielt
entsprechend der gerade zu beschichtenden Teiloberfläche
neigen.

10

Insbesondere kann die Kenntnis der zu beschichtenden
Topographie eine gezielte Steuerung erlauben, so dass sich
der Aerosolstrahl möglichst parallel zu allen lokalen
Oberflächennormalen ausrichten lässt. Überlagert man dieser
15 lokalen Ausrichtung eine taumelnde oder schaukelnde Bewegung,
auch als „wobble“ oder „rocking“ bezeichnet, kann auch die
Topographie innerhalb der lokal zu beschichtenden
Oberflächenteilbereiche berücksichtigt werden. Besonders
vorteilhaft kann es hierzu sein, wenn die zu beschichtende
20 Oberfläche durch laterale Translation stets euzentrisch
positioniert wird. Neben der besonders gleichförmigen
Beschichtung kann, wenn die Kenntnis der Oberflächenstruktur
gezielt genutzt wird, die Beschichtungszeit ohne
Qualitätseinbußen verkürzt und das Beschichtungsgut, also das
25 Keramikmaterial, sparsam aufgebracht werden.

30

Wie vorab beschrieben, weist das Aerosolabscheideverfahren
den Vorteil auf, dass es bei verhältnismäßig niedrigen
Temperaturen, also beispielsweise vorzugsweise bei
Zimmertemperatur, durchgeführt werden kann. Die so
hergestellte Keramikschicht weist bevorzugt eine kristalline
oder zumindest polykristalline Struktur auf. Dadurch kann die
Keramikschicht eine hohe Schichtqualität aufweisen, während

herkömmliche, in der Halbleitertechnologie übliche Verfahren zur Schichtherstellung, insbesondere zur Herstellung von Schutzschichten, typischerweise nicht die Möglichkeit bieten, bei gemäßigten Temperaturen, also Temperaturen im Bereich der
5 Zimmertemperatur, eine Schutzschicht in zuverlässiger Qualität zu erzeugen.

Um eine möglichst effektive Verkapselung des optoelektronischen Halbleiterbauelements durch die
10 Keramiksicht zu erreichen, kann es vorteilhaft sein, wenn der zumindest eine Oberflächenbereich, den die Keramiksicht bedeckt, eine oder mehrere Ober-, Unter- und/oder Seitenflächen des Halbleiterbauelements, insbesondere der Halbleiterschichtenfolge, umfasst. Besonders bevorzugt kann
15 sich die Keramiksicht auf dem Oberflächenbereich der Halbleiterschichtenfolge zumindest über eine Seitenfläche der aktiven Schicht erstrecken. In diesem Fall wird der Oberflächenbereich, auf dem die Keramiksicht aufgebracht ist, durch zumindest einen Teil einer Seitenfläche der
20 Halbleiterschichtenfolge gebildet, die vorzugsweise auch eine Seitenfläche der aktiven Schicht umfasst. Als Seitenflächen werden hier und im Folgenden Flächen der Halbleiterschichtenfolge, der aktiven Schicht sowie gegebenenfalls auch anderer Elemente des
25 Halbleiterbauelements wie beispielsweise eines Trägers, bezeichnet, die nicht parallel und beispielsweise senkrecht zur Haupterstreckungsebene der Halbleiterschichten der Halbleiterschichtenfolge angeordnet sind. Durch die Keramiksicht auf zumindest einer Seitenfläche der aktiven
30 Schicht und insbesondere der Halbleiterschichtenfolge kann beispielsweise verhindert werden, dass sich durch Umwelteinflüsse wie etwa Feuchtigkeit Kriechströme entlang

der Seitenfläche ausbilden, die zu einem Kurzschluss der aktiven Schicht führen könnten.

Alternativ oder zusätzlich ist es auch möglich, dass der
5 Oberflächenbereich, auf dem die Keramikschicht aufgebracht wird, durch zumindest einen Teil einer Lichtkoppelfläche der Halbleiterschichtenfolge gebildet wird. Als Lichtkoppelfläche wird hier und im Folgenden die Fläche, der Flächenbereich oder die Mehrzahl von Flächen oder Flächenbereichen
10 bezeichnet, über die eine Hauptabstrahlung oder Haupteinstrahlung von Licht erfolgt. Typischerweise wird die Lichtkoppelfläche, die bei einem Licht emittierenden Halbleiterbauelement als Lichtauskoppelfläche und einem Licht empfangenden Halbleiterbauelement als Lichteinkoppelfläche
15 bezeichnet werden kann, durch die Oberseite der optoelektronischen Halbleiterschichtenfolge gebildet. Als Oberseite kann insbesondere eine Seite bezeichnet werden, die einer vorzugsweise als Montageseite ausgebildeten Unterseite in Aufwachsrichtung der Halbleiterschichtenfolge gegenüber
20 liegend angeordnet ist. Jedoch sind auch andere Ausbildungen des Halbleiterbauelements möglich, bei denen die Lichtkoppelfläche durch einen Teil oder eine gesamte Seitenfläche gebildet wird.

25 Die Lichtkoppelfläche kann weiterhin eine Lichtkoppelstruktur aufweisen, die je nach Ausführung des optoelektronischen Halbleiterbauelements die Lichtauskopplung aus der Halbleiterschichtenfolge oder die Lichteinkopplung in die Halbleiterschichtenfolge fördern kann und die beispielsweise
30 regelmäßige oder unregelmäßige Erhebungen und Vertiefungen, beispielsweise Prismen, nebeneinander angeordnete pyramidenförmige Erhebungen oder durch mechanisch oder chemisch abtragende Verfahren erzeugbare

Oberflächenstrukturen, aufweisen kann. Die Keramikschicht auf der Lichtkoppelfläche kann derart ausgebildet sein, dass sie der Lichtkoppelstruktur folgt. Mit anderen Worten kann die Keramikschicht eine geringere Dicke als eine Höhe, insbesondere eine mittlere Höhe, der Lichtkoppelstruktur aufweisen, sodass die Lichtkoppelstruktur durch die Keramikschicht nicht planarisiert wird.

Gemäß einer weiteren Ausführungsform ist die Halbleiterschichtenfolge auf einem Träger angeordnet. Der Träger kann beispielsweise durch ein Aufwachssubstrat gebildet werden, das bereitgestellt wird und auf dem die optoelektronische Halbleiterschichtenfolge aufgewachsen wird. Besonders bevorzugt kann die Halbleiterschichtenfolge mittels eines Epitaxieverfahrens, beispielsweise metallorganischer Gasphasenepitaxie (MOVPE) oder Molekularstrahlepitaxie (MBE), auf einem Aufwachssubstrat aufgewachsen werden. Das Aufwachssubstrat kann ein elektrisch isolierendes Material oder ein Halbleitermaterial, beispielsweise ein oben genanntes Verbindungshalbleitermaterialsystem, aufweisen. Insbesondere kann das Aufwachssubstrat Saphir, GaAs, GaP, GaN, InP, SiC, Si und/oder Ge aufweisen oder aus einem solchen Material sein.

Der Aufwuchsprozess kann insbesondere im Waferverbund stattfinden. Mit anderen Worten wird ein Aufwachssubstrat in Form eines Wafers bereitgestellt, auf den großflächig die optoelektronische Halbleiterschichtenfolge aufgewachsen wird. Die aufgewachsene optoelektronische Halbleiterschichtenfolge kann in einem weiteren Verfahrensschritt in einzelne Halbleiterchips zur Bildung einer Mehrzahl von optoelektronischen Halbleiterbauelementen vereinzelt werden.

Weiterhin kann die Halbleiterschichtenfolge bevorzugt vor dem Vereinzeln auf ein Trägersubstrat übertragen werden. In diesem Fall kann das optoelektronische Halbleiterbauelement als Träger das Trägersubstrat aufweisen. Das Trägersubstrat
5 kann beispielsweise durch eines der oben für Aufwachssubstrate genannten Materialien gebildet werden. Weiterhin ist es auch möglich, dass das Trägersubstrat beispielsweise durch eine metallhaltige Folie oder eine metallhaltige Platte, beispielsweise eine Metallfolie oder
10 eine Metallplatte, gebildet wird.

Das Aufwachssubstrat kann nach dem Übertragen gedünnt werden, also zumindest teilweise oder ganz entfernt werden. Das Trägersubstrat wird dann mit der Halbleiterschichtenfolge
15 zusammen vereinzelt, beispielsweise zur Bildung von Licht emittierenden oder Licht empfangenden Halbleiterbauelementen. Vor dem Übertragen der Halbleiterschichtenfolge auf ein Trägersubstrat können beispielsweise auf einer dem Aufwachssubstrat abgewandten Seite der
20 Halbleiterschichtenfolge eine oder mehrere Spiegelschichten aufgebracht werden. Insbesondere können die eine oder die mehreren Spiegelschichten ein Metall, besonders bevorzugt Silber, aufweisen oder daraus sein. Weiterhin sind als Spiegelschicht auch Kombinationen von Schichten mit einem
25 oder mehreren transparenten leitenden Oxiden und mit einem oder mehreren Spiegelmetallen oder mit einem oder mehreren transparenten dielektrischen Materialien und mit einem oder mehreren Spiegelmetallen möglich.

30 Halbleiterbauelemente, die als Halbleiterchips ausgebildet sind und die anstelle des Aufwachssubstrats ein Trägersubstrat aufweisen, können auch als so genannte Dünnschicht-Halbleiterchips bezeichnet werden, im Fall von Licht

emittierenden Dünnfilm-Halbleiterchips auch als Dünnfilm-Leuchtdiodenchips.

Ein Dünnfilm-Leuchtdiodenchip kann sich insbesondere durch
5 folgende charakteristische Merkmale auszeichnen:

- an einer zu dem Trägersubstrat hin gewandten ersten Hauptfläche einer Licht emittierenden Halbleiterschichtenfolge ist eine reflektierende Schicht, insbesondere eine Spiegelschicht, aufgebracht oder
10 ausgebildet, die zumindest einen Teil der in der Halbleiterschichtenfolge erzeugten elektromagnetischen Strahlung in diese zurückreflektiert;
- die Halbleiterschichtenfolge weist eine Dicke im Bereich von 20 μm oder weniger, insbesondere im Bereich von 4 μm und
15 10 μm , auf; und
- die Halbleiterschichtenfolge enthält mindestens eine Halbleiterschicht mit zumindest einer Fläche, die eine Durchmischungsstruktur aufweist, die im Idealfall zu einer annähernd ergodischen Verteilung des Lichts in der
20 Halbleiterschichtenfolge führt, d. h. sie weist ein möglichst ergodisch stochastisches Streuverhalten auf.

Ein Dünnfilm-Leuchtdiodenchip ist in guter Näherung ein Lambert'scher Oberflächenstrahler. Das Grundprinzip eines
25 Dünnfilm-Leuchtdiodenchips ist beispielsweise in der Druckschrift I. Schnitzer et al., Applied Physics Letters 63 (16), 18. Oktober 1993, Seiten 2174-2176 beschrieben.

Weiterhin können auf oder in der Halbleiterschichtenfolge
30 elektrische Kontaktbereiche, beispielsweise in Form einer oder mehrerer elektrischer Kontaktschichten und/oder einer oder mehrerer Durchkontaktierungen, vorhanden sein, mittels derer das optoelektronische Halbleiterbauelement und

insbesondere die aktive Schicht elektrisch kontaktiert werden kann. Eine elektrische Kontaktschicht kann insbesondere in einem Bereich, der auf der Halbleiterschichtenfolge oder auf einem Träger der Halbleiterschichtenfolge angeordnet sein
5 kann, elektrisch kontaktierbar sein. Mit anderen Worten kann die elektrische Kontaktschicht in diesem Fall einen elektrischen Anschlussbereich zur Kontaktierung des Halbleiterbauelements aufweisen.

10 Weiterhin kann der Träger durch einen Trägerkörper gebildet werden. Als Trägerkörper wird hier und im Folgenden ein Element bezeichnet, auf dem eine Halbleiterschichtenfolge, die ihrerseits ein Aufwachssubstrat oder ein Trägersubstrat aufweisen kann, auf einer Montagefläche montiert werden kann.
15 Weiterhin ist es auch möglich, eine Halbleiterschichtenfolge in Form eines substratlosen optoelektronischen Halbleiterchips auf einem Trägerkörper als Träger zu montieren. Im Vergleich zu einem Trägersubstrat, das einen Träger für die Halbleiterschichtenfolge zur Bildung eines
20 optoelektronischen Halbleiterchips bildet, der wiederum auf einen Träger montiert werden kann, bildet der Trägerkörper beispielsweise einen Teil eines Gehäuses oder eines so genannten Packages, das zur Montage eines oder mehrerer als optoelektronische Halbleiterchips ausgebildete
25 optoelektronische Halbleiterschichtenfolgen vorgesehen ist. Der Trägerkörper kann beispielsweise durch eine Leiterplatte, eine Keramikplatte, ein Keramikgehäuse, eine Kunststoffplatte, ein Kunststoffgehäuse oder eine Kombination hieraus gebildet werden. Der Trägerkörper kann insbesondere
30 Leiterbahnen und elektrische Anschlussbereiche zur elektrischen Kontaktierung eines optoelektronischen Halbleiterchips aufweisen. Eine elektrische Kontaktierung kann beispielsweise über eine direkte Montage eines

Halbleiterchips auf einer Anschlussfläche, über eine Drahtverbindung wie etwa einen Bonddraht und/oder über eine Metallfilmverbindung erreicht werden.

- 5 Gemäß einer weiteren Ausführungsform wird der von der Keramikschicht bedeckte Oberflächenbereich durch alle nach der Anordnung auf einem Träger freiliegenden Oberflächen der Halbleiterschichtenfolgen gebildet.
- 10 Als freiliegende Oberflächen werden hier und im Folgenden solche Oberflächen und Oberflächenbereiche bezeichnet, die nach Fertigstellung des optoelektronischen Halbleiterbauelements Kontakt mit der Umgebung in der Form haben können, dass beispielsweise atomare oder molekulare
- 15 Stoffe aus der Umgebung, etwa Sauerstoff und Feuchtigkeit, an die Oberfläche gelangen können. Daher kann auch eine Oberfläche oder ein Oberflächenbereich, der von einer nicht hermetisch dichten Schicht, etwa einer sauerstoff- und/oder wasserdurchlässigen Kunststoffschicht oder einer mittels
- 20 Dampfphasenabscheidung aufgetragenen dielektrischen Schicht, bedeckt ist, vorliegend unter dem Begriff freiliegend fallen.

- Bei einem Halbleiterbauelement, bei dem die Halbleiterschichtenfolge auf einem Träger aufgebracht ist,
- 25 kann der zumindest ein Oberflächenbereich, der von der Keramikschicht bedeckt ist, alle freiliegenden Oberflächen der Halbleiterschichtenfolge, also insbesondere alle Oberflächen der Halbleiterschichtenfolge bis auf diejenige Fläche, die dem Träger zugewandt ist, umfassen, sodass die
- 30 Keramikschicht alle freiliegenden Oberflächen der Halbleiterschichtenfolge bedeckt. In dieser Ausführungsform ist die Halbleiterschichtenfolge allseitig bis auf die dem Träger zugewandte Fläche von der Keramikschicht umschlossen,

sodass eine effektive Verkapselung der Halbleiterschichtenfolge ermöglicht wird.

Im Falle, dass der Träger durch ein Aufwachssubstrat gebildet
5 wird, können somit alle nach dem Aufwachsen und
gegebenenfalls einem Strukturieren der
Halbleiterschichtenfolge freiliegenden Oberflächen der
Halbleiterschichtenfolge mit der Keramikschiicht mittels
Aerosolabscheidung bedeckt werden. Im Falle, dass der Träger
10 durch ein Trägersubstrat gebildet wird, können alle nach dem
Umbonden der Halbleiterschichtenfolge vom Aufwachssubstrat
auf das Trägersubstrat, dem teilweisen oder gänzlichen
Entfernen des Aufwachssubstrats und gegebenenfalls einem
Strukturieren freiliegenden Oberflächen der
15 Halbleiterschichtenfolge mit der Keramikschiicht mittels
Aerosolabscheidung bedeckt werden. Im Falle, dass der Träger
durch einen Trägerkörper gebildet wird, der eine
Montagefläche aufweist, auf dem eine als Halbleiterchip
ausgebildete Halbleiterschichtenfolge montiert ist, kann die
20 Keramikschiicht auf allen nach der Montage auf dem
Trägerkörper freiliegenden Oberflächen der
Halbleiterschichtenfolge aufgebracht werden.

Weiterhin kann die Halbleiterschichtenfolge wie oben
25 beschrieben zumindest eine elektrische Kontaktschiicht
aufweisen und der von der Keramikschiicht bedeckte
Oberflächenbereich kann bis auf die Kontaktschiicht oder einen
Teil der Kontaktschiicht alle nach der Anordnung auf einem
Träger freiliegenden Oberflächen der Halbleiterschichtenfolge
30 aufweisen. Hierdurch kann eine komplette Verkapselung der
Halbleiterschichtenfolge durch die Keramikschiicht bei einer
gleichzeitigen Kontaktierbarkeit der Halbleiterschichtenfolge
erreicht werden.

Gemäß einer weiteren Ausführungsform ist die Halbleiterschichtenfolge auf einem Träger angeordnet und zumindest ein Oberflächenbereich des Trägers ist mit der
5 Keramikschrift bedeckt. Insbesondere kann sich die Keramikschrift in diesem Fall zusammenhängend von der Oberfläche des Trägers oder dem Oberflächenbereich des Trägers auf den zumindest einen Oberflächenbereich der Halbleiterschichtenfolge erstrecken, sodass das
10 Keramikmaterial der Keramikschrift eine zusammenhängende Verkapselung des Trägers und der Halbleiterschichtenfolge bilden kann.

Gemäß einer weiteren Ausführungsform weist der Träger
15 zumindest zwei elektrisch leitende Schichten auf, die übereinander angeordnet sind und die elektrisch voneinander isoliert sind. Übereinander bezeichnet hierbei eine Richtung entlang der Verbindungsrichtung vom Träger zur Halbleiterschichtenfolge, während nebeneinander eine Richtung
20 senkrecht hierzu bezeichnet. Bei einer üblichen Anordnung der Halbleiterschichtenfolge auf dem Träger, beispielsweise durch Aufwachsen, Umbonden oder Montieren, kann eine Anordnung übereinander auch eine Anordnung entlang der Aufwachsrichtung der Halbleiterschichtenfolge bedeuten. Die zwei voneinander
25 isolierten elektrisch leitenden Schichten des Trägers können beispielsweise zur elektrischen Kontaktierung der Halbleiterschichtenfolge und/oder als Wärmesenke ausgeführt sein. Beispielsweise kann eine der zumindest zwei elektrisch leitenden Schichten als elektrischer Anschluss für die
30 Halbleiterschichtenfolge dienen, während die andere der zumindest zwei elektrisch leitenden Schichten als weiterer elektrischer Anschluss oder auch als beispielsweise potenzialfreie Wärmesenke dient. Besonders vorteilhaft ist

es, wenn sich die Keramikschicht auf dem Oberflächenbereich des Trägers in diesem Fall über eine oder mehrere Seitenflächen der zumindest zwei elektrisch leitenden Schichten erstreckt. Hierdurch können, wie bereits oben für
5 die Halbleiterschichtenfolge beschrieben, Leckströme zwischen den zumindest zwei elektrisch leitenden Schichten über die Seitenflächen verhindert werden.

Gemäß einer weiteren Ausführungsform weist das
10 optoelektronische Halbleiterbauelement eine Mehrzahl von Halbleiterschichtenfolgen auf, die nebeneinander auf dem Träger angeordnet sind, wobei das Keramikmaterial als Keramikschicht auf zumindest einem Oberflächenbereich jeder der Halbleiterschichtenfolgen aufgebracht ist. Besonders
15 bevorzugt kann sich die Keramikschicht zusammenhängend über die Mehrzahl der Halbleiterschichtenfolgen sowie über Oberflächenbereiche des Trägers erstrecken, sodass die Keramikschicht eine zusammenhängende Verkapselung der Halbleiterschichtenfolgen bilden kann.

20
Gemäß einer weiteren Ausführungsform wird der Träger durch einen Trägerkörper gebildet, auf dem die Halbleiterschichtenfolge in Form eines oder mehrerer substratloser optoelektronischer Halbleiterchips aufgebracht
25 ist. Ein derartiges optoelektronisches Halbleiterbauelement mit einem oder mehreren substratlosen optoelektronischen Halbleiterchips ist beispielsweise in der Druckschrift DE 10 2009 051 746 A1 beschrieben, deren Offenbarungsgehalt diesbezüglich hiermit durch Rückbezug aufgenommen wird.

30
Beispielsweise kann in diesem Fall der Trägerkörper durch einen Keramikträger mit Leiterbahnen zur elektrischen Kontaktierung eines optoelektronischen Halbleiterchips

ausgebildet sein. Durch die Anordnung der Keramikschicht auf der Halbleiterschichtenfolge des Halbleiterchips und bevorzugt zumindest auch auf Teilen der Oberfläche des Keramikträgers kann ein keramisches Gehäuse hergestellt werden, das die Halbleiterschichtenfolge komplett, insbesondere auch seitlich komplett, umhüllt und somit vor Umwelteinflüssen schützt. Insbesondere ist es auch möglich, eine Mehrzahl von Halbleiterschichtenfolgen, die jeweils einen substratlosen optoelektronischen Halbleiterchip bilden und die wenige Mikrometer dick sein können, auf einer keramischen Leiterplatte, also einem so genannten keramischen „Printed Circuit Board“, anzuordnen, sodass zusammen mit der Keramikschicht das finale Halbleiterbauelement definiert wird. Bei dieser Ausführungsform kann durch die Chipkapselung auch die Definition des Halbleiterbauelements, insbesondere des Packages, mittels der Aerosolabscheidung der hochdichten Keramikschicht in einem Prozessschritt erfolgen.

Gemäß einer weiteren Ausführungsform umformt die Keramikschicht Oberflächenunebenheiten des mit dem Keramikmaterial bedeckten Oberflächenbereichs der Halbleiterschichtenfolge und/oder des Trägers. Beispielsweise kann die Halbleiterschichtenfolge auf dem Träger mittels einer dicken Keramikschicht umformt werden, die vorzugsweise größer als eine Dicke der Halbleiterschichtenfolge auf dem Träger ist, wobei anschließend die Keramikschicht über der Lichtkoppelfläche der Halbleiterschicht auf eine gewünschte definierte Dicke reduziert wird. Dies kann beispielsweise durch Schleifen, beispielsweise durch chemisch-mechanisches Polieren (CMP), erfolgen. Besonders vorteilhaft kann diese Ausführungsform in Verbindung mit der oben beschriebenen Anordnung einer als substratloser optoelektronischer Halbleiterchip ausgebildeten Halbleiterschichtenfolge auf

einem Trägerkörper kombiniert werden. Insbesondere kann es durch die Abscheidung mittels eines Partikelstroms, wie oben beschrieben, im Rahmen der Aerosolabscheidung möglich sein, topografische Unebenheiten mit der Keramikschicht zu
5 umformen.

Zur Herstellung eines solchen optoelektronischen Halbleiterbauelements kann die Halbleiterschichtenfolge einen substratlosen optoelektronischen Halbleiterchip bilden und
10 auf einer Montagefläche des Trägerkörpers aufgebracht werden. Zumindest die Halbleiterschichtenfolge sowie zumindest ein Teil der Montagefläche können mit einer zusammenhängenden Keramikschicht mittels Aerosolabscheidung bedeckt werden, wobei die Keramikschicht eine Dicke aufweist, die größer als
15 eine Dicke der Halbleiterschichtenfolge ist. Die Keramikschicht kann anschließend über einer Lichtkoppelfläche der Halbleiterschichtenfolge gedünnt werden. Ein solches Umformen und anschließendes Dünnen der Keramikschicht kann aber auch im Falle einer strukturierten
20 Halbleiterschichtenfolge auf einem Aufwachssubstrat oder einem Trägersubstrat, beispielsweise im Waferverbund, erfolgen.

Weitere Vorteile, vorteilhafte Ausführungsformen und
25 Weiterbildungen ergeben sich aus den im Folgenden in Verbindung mit den Figuren beschriebenen Ausführungsbeispielen.

Es zeigen:

30

Figuren 1A und 1B ein Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements gemäß einem Ausführungsbeispiel,

Figur 2 eine schematische Darstellung eines
optoelektronischen Halbleiterbauelements gemäß
einem weiteren Ausführungsbeispiel und
Figuren 3 bis 7 schematische Darstellungen von
5 optoelektronischen Halbleiterbauelementen gemäß
weiteren Ausführungsbeispielen.

In den Ausführungsbeispielen und Figuren können gleiche,
gleichartige oder gleich wirkende Elemente jeweils mit
10 denselben Bezugszeichen versehen sein. Die dargestellten
Elemente und deren Größenverhältnisse untereinander sind
nicht als maßstabsgerecht anzusehen, vielmehr können einzelne
Elemente, wie zum Beispiel Schichten, Bauteile, Bauelemente
und Bereiche, zur besseren Darstellbarkeit und/oder zum
15 besseren Verständnis übertrieben groß dargestellt sein.

In Verbindung mit den Figuren werden Ausführungsbeispiele
rein exemplarisch für optoelektronische Halbleiterbauelemente
beschrieben, die als Licht emittierende Halbleiterbauelemente
20 ausgebildet sind. Die in Verbindung mit den Figuren
beschriebenen Halbleiterschichtenfolgen weisen somit eine
aktive Schicht auf, die geeignet ist, im Betrieb Licht
abzustrahlen. Die nachfolgend beschriebenen
Ausführungsbeispiele sind jedoch nicht auf Licht emittierende
25 Halbleiterschichtenfolgen und Licht emittierende
Halbleiterbauelemente beschränkt. Vielmehr können in den
beschriebenen Ausführungsbeispielen alternativ oder
zusätzlich auch Licht empfangende Halbleiterbauelemente mit
einer Licht empfangenden Halbleiterschichtenfolge mit
30 zumindest einer Licht empfangenden aktiven Schicht vorgesehen
sein.

In den Figuren 1A und 1B ist ein Ausführungsbeispiel für ein Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelements 101 gezeigt.

5 Dazu wird, wie in Verbindung mit der Figur 1A gezeigt ist, in einem ersten Verfahrensschritt eine Halbleiterschichtenfolge 1 bereitgestellt, die eine aktive Schicht 2 aufweist. Die einzelnen Schichten der Halbleiterschichtenfolge 1 zusätzlich zur aktiven Schicht 2, beispielsweise n- und p-dotierte
10 Halbleiterschichten wie etwa Pufferschichten, Mantelschichten, Halbleiterkontaktschichten, Barrierschichten, Stromaufweitungsschichten und/oder Strombegrenzungsschichten sind zur Vereinfachung der Darstellung jeweils nicht gezeigt.

15

Das im Betrieb des fertig gestellten optoelektronischen Halbleiterbauelements 101 in der aktiven Schicht 2 erzeugte Licht wird über eine als Lichtauskoppelfläche ausgebildete Lichtkoppelfläche 8 abgestrahlt, die im gezeigten
20 Ausführungsbeispiel durch die dem Träger 3 gegenüber liegende Oberseite der Halbleiterschichtenfolge gebildet wird.

Die Halbleiterschichtenfolge 1, die ein oben im allgemeinen Teil beschriebenes Verbindungshalbleitermaterial, besonders
25 bevorzugt ein Nitrid-Verbindungshalbleitermaterial, aufweist, wird durch epitaktisches Aufwachsen auf einem als Träger 3 ausgebildeten Aufwachssubstrat 31 hergestellt. Die Halbleiterschichtenfolge 1 auf dem Träger 3 kann hierzu in Form eines Halbleiterchips, wie in Figur 1 gezeigt,
30 bereitgestellt werden, so dass das im Folgenden beschriebene Verfahren auf Chipebene durchgeführt wird.

Alternativ dazu kann das Verfahren auch auf Waferenebene durchgeführt werden. Das bedeutet, dass die Waferverbunds bereitgestellt wird, bei dem die Halbleiterschichtenfolge 1 großflächig auf einem durch einen Aufwachssubstratwafer gebildeten Träger 3 aufgewachsen und gegebenenfalls entsprechend der später zu vereinzelnenden optoelektronischen Halbleiterchips strukturiert ist.

Die Halbleiterschichtenfolge 1 kann beispielsweise Passivierungsschichten auf Seitenflächen oder auf der dem Träger 3 abgewandten Lichtkoppelfläche 8, die durch die Oberseite der Halbleiterschichtenfolge 1 gebildet wird, aufweisen, die durch Dampfphasenabscheideverfahren wie beispielsweise CVD aufgebracht werden und die die Oberflächen der Halbleiterschichtenfolge 1 bilden können.

Die Halbleiterschichtenfolge 1 weist weiterhin zumindest eine elektrische Kontaktschicht 4 auf, die, wie in Figur 1A gezeigt ist, beispielsweise auf der dem Träger 3 abgewandten Seite der Halbleiterschichtenfolge 1 angeordnet sein kann und die beispielsweise ein Bondpad bildet. Darüber hinaus können noch weitere elektrische Kontaktschichten oder elektrische Anschlüsselemente auf der Halbleiterschichtenfolge 1 oder auf dem Träger 3 vorhanden sein, um die Halbleiterschichtenfolge 1 und insbesondere die aktive Schicht 2 für einen späteren Betrieb des optoelektronischen Halbleiterbauelements 101 kontaktieren zu können.

In Figur 1B ist ein weiterer Verfahrensschritt gezeigt, bei dem zumindest ein Oberflächenbereich 10 der Halbleiterschichtenfolge 1 mittels Aerosolabscheidung mit einer Keramiksicht 5 durch Aufbringen eines pulverförmigen Keramikmaterials bedeckt wird. Insbesondere wird der

Oberflächenbereich 10 durch die Keramikschicht 5 verkapselt. Die Keramikschicht 5 ist im gezeigten Ausführungsbeispiel bevorzugt transparent ausgebildet.

- 5 Hierzu wird der Träger 3 mit der darauf angeordneten Halbleiterschichtenfolge 1 in einer Beschichtungskammer angeordnet, in der mittels einer Düse ein Aerosol aufgesprüht wird. Das Aerosol enthält Partikel des pulverförmigen Keramikmaterials, die durch ein Gas, das als
- 10 Beschleunigungsgas und Trägergas wirkt, auf den Oberflächenbereich 10 aufgebracht werden. Wie oben im allgemeinen Teil beschrieben ist, wird das pulverförmige Keramikmaterial in einer Pulver- bzw. Aerosolkammer bereitgestellt und weist je nach gewünschten Eigenschaften
- 15 der Keramikschicht 5 Korngrößen im Bereich von größer oder gleich 10 nm und kleiner oder gleich 2 µm auf. Durch Zuleitung des Gases in die Aerosolkammer, das beispielsweise Helium, Stickstoff oder Luft sein kann, verteilen sich die Partikel des pulverförmigen Keramikmaterials im Gas und
- 20 können so der Beschichtungskammer als Aerosol zugeführt werden. Zur Beseitigung von Verunreinigungen und/oder zur Auswahl einer bestimmten Partikelgröße können zwischen der Aerosolkammer und der Beschichtungskammer beispielsweise noch Filter vorhanden sein. Insbesondere wird das
- 25 Aerosolabscheideverfahren bei einer Temperatur von kleiner oder gleich 450°C, bevorzugt bei kleiner oder gleich 300°C und besonders bevorzugt bei Zimmertemperatur, also etwa 300 K, durchgeführt.
- 30 Im gezeigten Ausführungsbeispiel wird als pulverförmiges Keramikmaterial ein Material zugeführt, mit dem eine transparente und elektrisch isolierende Keramikschicht 5 gebildet werden kann. Rein beispielhaft kann ein

Aluminiumoxid-Pulver bereitgestellt werden, wodurch die
Keramikschiicht 5 aus Aluminiumoxid hergestellt werden kann.
Im Vergleich zum üblicherweise mittels
Dampfphasenabscheideverfahren aufgetrachten Siliziumdioxid
5 weist Aluminiumoxid einen höheren Brechungsindex auf, der
eine verbesserte Lichtauskopplung aus der
Halbleiterschichtenfolge 1 ermöglicht. Die vernachlässigbare
Porosität der Keramikschiicht 5, die mittels der
Aerosolabscheidung erzeugt werden kann, kann die
10 Absorptionsfreiheit und die Transparenz des Aluminiumoxids
nur unwesentlich durch Streuung einschränken, sodass die
Keramikschiicht 5 gute optische Eigenschaften aufweist.
Alternativ zu Aluminiumoxid kann aber auch ein anderes oben
im allgemeinen Teil genanntes Material verwendet werden.

15 Die Keramikschiicht 5 weist eine Dicke von mehr als 1 μm ,
bevorzugt von größer oder gleich 5 μm oder auch größer oder
gleich 10 μm und kleiner oder gleich 200 μm oder auch kleiner
oder gleich 100 μm auf. Beispielsweise kann die
20 Keramikschiicht eine Dicke von einigen 10 μm aufweisen.
Insbesondere bildet die Keramikschiicht 5 eine außen liegende
Schicht des optoelektronischen Halbleiterbauelements 101,
also eine Schicht, die mit der Umgebungsatmosphäre in Kontakt
kommen kann.

25 Die hier und in den folgenden Ausführungsbeispielen gezeigte
Keramikschiicht 5 weist den Vorteil auf, dass sie im Vergleich
zu konventionellen Schutzschichten, beispielsweise mittels
Dampfphasenabscheideverfahren aufgetrachten dielektrischen
30 Schichten, die bei einer Temperatur von kleiner oder gleich
300°C aufgetracht werden, eine hohe Dichtigkeit aufweist.
Dadurch kann die Keramikschiicht 5 im Vergleich zu
konventionellen Schutzschichten einen wesentlich

effizienteren Schutz gegen Umwelteinflüsse bilden. Durch die Abscheidung bei verhältnismäßig niedrigen Temperaturen, insbesondere beispielsweise bei Raumtemperatur, kann mit Vorteil außerdem erreicht werden, dass keine prozessbedingten Spannungen im Halbleiterbauelement durch die Keramiksicht 5 auftreten, was sich günstig auf die Haltbarkeit der Keramiksicht 5 und damit auch auf die Lebensdauer des gesamten Halbleiterbauelements auswirken kann.

Wie in Figur 1B gezeigt ist, umfasst der Oberflächenbereich 10, auf dem die Keramiksicht 5 aufgebracht wird, sowohl Seitenflächen der Halbleiterschichtenfolge 1 und insbesondere der aktiven Schicht 2 als auch die Lichtkoppelfläche 8 der Halbleiterschichtenfolge 1, die durch die dem Träger 3 abgewandte Oberseite der Halbleiterschichtenfolge 1 gebildet wird. Insbesondere sind bis auf die elektrische Kontaktschicht 4 alle freiliegenden Oberflächen der Halbleiterschichtenfolge 1 mit der Keramiksicht 5 bedeckt, sodass die Keramiksicht 5 bis auf die Kontaktschicht 4 die Halbleiterschichtenfolge 1 auf dem Träger 3 komplett verkapselt.

Alternativ hierzu kann es auch möglich sein, dass beispielsweise nur die Seitenflächen der Halbleiterschichtenfolge 1 mit der Keramiksicht 5 bedeckt werden. Dies kann beispielsweise der Fall sein, wenn das optoelektronische Halbleiterbauelement als so genannter Flip-Chip ausgebildet ist, bei dem auf der dem Träger 3 abgewandten Seite der Halbleiterschichtenfolge 1 alle elektrischen Kontaktschichten zur Kontaktierung des Halbleiterbauelements angeordnet sind und die der Halbleiterschichtenfolge 1 abgewandte Seite des Trägers 3 zur Lichtabstrahlung, also als Lichtauskoppelseite, vorgesehen

ist. Es kann aber auch möglich sein, dass die Keramikschicht 5 gerade auch zwischen den Kontaktschichten zur verbesserten elektrischen Isolation dieser aufgebracht ist.

- 5 Um eine möglichst hermetische Abscheidung der Keramikschicht 5 zu erreichen, sollte diese der Kontur des zu beschichtenden Untergrunds möglichst gut folgen. Insbesondere an Stufen und Kanten setzt eine hermetische Kapselung eine konforme Abscheidung des Keramikmaterials voraus. Da das
- 10 Aerosolabscheideverfahren ein stark gerichtetes Beschichtungsverfahren ist, bei dem der Strahl mit dem pulverförmigen Keramikmaterial möglichst senkrecht auf die zu beschichtende Oberfläche auftreffen sollte, können an Stufen leicht Abschattungen entstehen, die zu einer geringeren
- 15 Schichtdicke, vor allem an Seitenflanken, führen können. Ein solches vermindertes laterales Schichtwachstum kann jedoch eine zuverlässig dichte Umformung von Konturen gefährden.

- Die Keramikschicht 5 wird daher in einem Verfahren
- 20 hergestellt, bei dem die Richtung des Aerosolstrahls über einen weiten Bereich von Einfallswinkeln, gemessen zur Haupterstreckungsebene der Schichten der Halbleiterschichtenfolge 1, variiert wird. Dadurch kann eine Beschichtung unter allen oder zumindest unter einem sehr
- 25 großen Bereich aller vorkommenden lokalen Oberflächennormalen erfolgen, so dass die Keramikschicht 5 in einer möglichst konformen Schicht mit einer im Wesentlichen konstanten Schichtdicke, gemessen an den lokal jeweils zu bestimmenden Oberflächennormalen, aufgebracht werden kann. Hierbei kann
- 30 bei besonders ausgeprägten Stufen der Strahl sogar fast tangential zur Haupterstreckungsebene der Schichten der Halbleiterschichtenfolge 1 geführt werden.

Ein solches Aufbringen des Keramikmaterials kann beispielsweise dadurch erreicht werden, dass die Sprühdüse entsprechend kontinuierlich in die verschiedenen Winkel geneigt wird oder dass das zu beschichtende Objekt unter
5 verschiedenen Winkeln in den Abscheidestrahl gehalten wird. Bei einem sehr weit aufgefächerten Strahl kann dazu das zu beschichtende Objekt drehbar auf einer sich drehenden Halbkugel platziert werden, wodurch eine gleichförmige Abscheidung erreicht werden kann. Anstelle dieser
10 Planetenbewegung kann das zu beschichtende Objekt auch als Kreisel mit Präzession betrieben werden. Insbesondere bei einem engeren Strahl, der feiner gerastert werden muss, kann das zu beschichtende Objekt auch gezielt so geneigt werden, wie die gerade zu beschichtende Teiloberfläche es erfordert.
15 Diese Art der Kontrolle ermöglicht es, die Keramikschrift 5 besonders wirtschaftlich aufzubringen, da der Anteil des Pulvers klein gehalten wird, der unter ungünstigen Winkeln auf die Oberfläche auftrifft und nicht zum Schichtwachstum beiträgt. Dazu kann es hilfreich sein, die zu beschichtende
20 Oberfläche durch laterale Verschiebung stets in einer einigermaßen euzentrischen Position zu halten.

Ist die Keramikschrift 5, beispielsweise im Falle einer Licht emittierenden Flip-Chip-Konfiguration, auf
25 Oberflächenbereichen vorgesehen, die nicht zur Lichtauskopplung vorgesehen sind, beispielsweise auf Seitenflächen und/oder auf der Montagefläche zur Montage auf einem Träger 3, kann die Keramikschrift 5 bevorzugt auch ein nicht-transparentes Keramikmaterial, besonders bevorzugt ein
30 reflektierendes Keramikmaterial, aufweisen, wodurch auf die Keramikschrift 5 auftreffendes in der aktiven Schicht 2 erzeugtes Licht in die Halbleiterschichtenfolge 1 zurück und

bevorzugt zu einer Lichtauskoppelseite hin reflektiert werden kann.

Weiterhin ist es auch möglich, dass die gezeigte elektrische Kontaktschicht 4 nach der Herstellung der Keramikschicht 5 aufgebracht wird. Hierzu können beispielsweise die Bereiche, in denen die elektrische Kontaktschicht 4 aufgebracht werden soll, nach der Herstellung der Keramikschicht 5 von der Keramikschicht 5 befreit werden. Weiterhin ist es auch möglich, die Keramikschicht 5 beispielsweise mit Hilfe einer Maske selektiv aufzubringen und die Oberflächenbereiche, auf denen die elektrische Kontaktschicht 4 ausgebildet werden soll, nicht mit der Keramikschicht 5 zu bedecken.

Wird die Keramikschicht 5, wie oben in Verbindung mit Figur 1A alternativ beschrieben ist, durch eine Beschichtung mittels Aerosolabscheidung im Waferprozess hergestellt, was bedeutet, dass die Keramikschicht 5 auf eine noch nicht vereinzelte Halbleiterschichtenfolge 1 auf einem Aufwachssubstratwafer aufgebracht wird, kann nach der Herstellung der Keramikschicht 5 eine Vereinzelung in einzelne optoelektronische Halbleiterbauelemente 101 in Form von optoelektronischen Halbleiterchips erfolgen.

In den folgenden Figuren sind weitere Ausführungsbeispiele gezeigt, die Modifikationen des in den Figuren 1A und 1B gezeigten Ausführungsbeispiels darstellt. Die nachfolgende Beschreibung bezieht sich daher im Wesentlichen auf Unterschiede zu dem vorherigen Ausführungsbeispiel.

30

In Figur 2 ist ein Ausführungsbeispiel für ein optoelektronisches Halbleiterbauelement 102 gezeigt, bei dem die Halbleiterschichtenfolge 1 nach dem Aufwachsen auf einem

Aufwachssubstrat auf ein als Träger 3 ausgebildetes Trägersubstrat 32 umgebondet wurde. Das Aufwachssubstrat wurde entfernt, sodass die Halbleiterschichtenfolge 1 unter Bildung einer als Lichtauskoppelfläche ausgebildeten

5 Lichtkoppelfläche 8 freigelegt wurde. Die Lichtkoppelfläche 8 weist eine Lichtkoppelstruktur 80, insbesondere eine Lichtauskoppelstruktur, auf, die prismen- oder pyramidenförmige Erhebungen aufweist.

10 Der Träger 3 ist elektrisch leitend ausgebildet und wird beispielsweise durch ein halbleitendes Substrat, beispielsweise ein Silizium- oder Germaniumsubstrat, oder auch durch ein Metallsubstrat gebildet. Weiterhin kann der Träger auch aus einem elektrisch leitenden Verbundwerkstoff,
15 beispielsweise einer elektrisch leitenden Keramik wie etwa Al-SiC ausgebildet sein.

Zur elektrischen Kontaktierung der Halbleiterschichtenfolge 1 sind in der Halbleiterschichtenfolge 1 Durchkontaktierungen 6
20 vorgesehen, die in der Halbleiterschichtenfolge 1 vom Träger 3 aus zur dem Träger 3 abgewandten Seite der aktiven Schicht 2 reichen. Weiterhin ist eine elektrische Kontaktschicht 4 zur Kontaktierung der dem Träger 3 zugewandten Seite der aktiven Schicht 2 vorgesehen. Zwischen der elektrischen
25 Kontaktschicht 4 und dem Träger 3 sowie zwischen der elektrischen Kontaktschicht 4 und den Durchkontaktierungen 6 ist eine elektrisch isolierende Schicht 7 in Form einer dielektrischen Schicht vorgesehen. Weiterhin kann beispielsweise eine Spiegelschicht auf der elektrischen
30 Kontaktschicht 4 vorgesehen sein oder die Kontaktschicht 4 kann reflektierend ausgebildet sein. Das optoelektronische Halbleiterbauelement 102 ist insbesondere als so genannter Dünnschicht-Leuchtdiodenchip ausgebildet.

Alternativ zum gezeigten elektrisch leitenden Träger 3 kann dieser auch aus einem elektrisch isolierenden Material, beispielsweise einem Glas-, Kunststoff- oder Keramikmaterial, ausgebildet sein und eine oder mehrere Durchkontaktierungen aufweisen, mittels derer eine elektrische Kontaktierung von der der Halbleiterschichtenfolge 1 abgewandten Rückseite des Trägers 3 zur Halbleiterschichtenfolge 1 durch den Träger 3 hindurch möglich ist. Die Durchkontaktierungen können auch als „Vias“ oder „Kontaktstöpsel“ bezeichnet werden. Beispielsweise kann der Träger in diesem Fall Aluminiumoxid, Aluminiumnitrid oder Siliziumnitrid und Kupfer-enthaltende oder durch Kupfer gebildete Durchkontaktierungen aufweisen. Weiterhin können auch Durchkontaktierungen in einem elektrisch leitenden, beispielsweise halbleitenden, Träger 3 vorhanden sein, die mittels einer elektrisch isolierenden Ummantelung gegen den Träger 3 elektrisch isoliert sind. Beispielsweise kann der Träger Silizium mit Poly-Silizium-Durchkontaktierungen aufweisen, die mittels Siliziumdioxid elektrisch isoliert sind. Mithilfe der Durchkontaktierungen kann es insbesondere auch möglich sein, auf der der Halbleiterschichtenfolge 1 angewandten Trägerrückseite Kontaktflächen mit unterschiedlicher Polarität zu erreichen.

Die Halbleiterschichtenfolge 10 sowie auch der Träger 3 weisen Oberflächenbereiche 10, 30 auf, auf denen eine Keramikschicht 5 mittels Aerosolabscheidung aufgebracht ist. Der Oberflächenbereich 10 umfasst dabei alle freiliegenden Oberflächen der Halbleiterschichtenfolge 2, also die Seitenflächen sowie die Lichtkoppelfläche 8, sodass die Halbleiterschichtenfolge 1 auf allen freiliegenden Oberflächen gänzlich mit der Keramikschicht 5 bedeckt ist. Weiterhin erstreckt sich die Keramikschicht 5 zusammenhängend

von der Halbleiterschichtenfolge 1 auf den Träger 3, wobei der Oberflächenbereich 30 des Trägers 3, der mit der Keramikschrift 5 bedeckt ist, die der Halbleiterschichtenfolge 1 zugewandte Montagefläche umfasst.

5 Ein Anschlussbereich, in dem die elektrische Kontaktschicht 4 zum elektrischen Anschluss des optoelektronischen Halbleiterbauelements 102 zugänglich ist, ist von der Keramikschrift 5 freigehalten. Auf der Lichtkoppelfläche 8 weist die Keramikschrift 5 eine Dicke auf, die kleiner als
10 die Höhe der Lichtkoppelstruktur 80 ist, sodass die Keramikschrift 5 der Struktur der Lichtkoppelstruktur 80 folgt und diese nicht planarisiert, wodurch die Licht auskoppelnde Wirkung der Lichtkoppelstruktur 80 erhalten bleibt. Alternativ kann die Keramikschrift 5 auch als
15 Planarisierung wirken oder auf einer planen Lichtkoppelfläche mit einem darüber angeordneten, brechungsindexangepassten Lichtkoppellement, beispielsweise einer Linse, aufgebracht sein.

20 Zur Herstellung des optoelektronischen Halbleiterbauelements 102 kann die Halbleiterschichtenfolge 1 beispielsweise in einem Waferprozess auf einen Trägerwafer übertragen werden. Vor oder nach dem Übertragen wird die Halbleiterschichtenfolge 1 entsprechend der zu vereinzelnden
25 Halbleiterbauelemente strukturiert. Anschließend kann die Keramikschrift 5 auf dem Trägerwafer und der strukturierten Halbleiterschichtenfolge 1 aufgebracht werden. Danach kann eine Vereinzelung in einzelne optoelektronische Halbleiterbauelemente 102 erfolgen.

30

In Figur 3 ist ein weiteres Ausführungsbeispiel für ein optoelektronisches Halbleiterbauelement 103 gezeigt, bei dem sich im Vergleich zum optoelektronischen Halbleiterbauelement

102 der Figur 2 die Keramikschrift 5 auf einem Oberflächenbereich 30 des Trägers befindet, der zusätzlich auch eine Seitenfläche des Trägers 3 umfasst. Dadurch kann erreicht werden, dass sich die Keramikschrift 5 über
5 Seitenflächen des elektrischen leitenden Trägers 3 und der elektrisch leitenden Schicht 4, die voneinander isoliert übereinander angeordnet sind, erstreckt. Durch Feuchtigkeit auftretende Kriechströme, die zu Kurzschlüssen zwischen der elektrisch leitenden Schicht 4 und dem elektrisch leitenden
10 Träger 3 führen könnten, können so verhindert werden.

Wird die Keramikschrift 5 wie im vorhergehenden Ausführungsbeispiel im Rahmen eines Waferprozesses aufgebracht, müssen vor dem Aufbringen der Keramikschrift 5
15 spätere Seitenflächen des Trägers 3, der noch im Verbund als Trägerwafer vorliegt, durch Strukturieren freigelegt werden. Alternativ dazu ist es auch möglich, vor dem Aufbringen der Keramikschrift 5 den Trägerwafer mit der Halbleiterschichtenfolge 1 zu vereinzeln und erst nach dem
20 Vereinzeln die Keramikschrift 5 zur Fertigstellung einer Vielzahl von optoelektronischen Halbleiterbauelementen 103 aufzubringen.

In Figur 4 ist ein weiteres Ausführungsbeispiel gezeigt, das
25 im Vergleich zu den Ausführungsbeispielen der Figuren 2 und 3 einen als Trägersubstrat 32 ausgebildeten Träger in Form einer Metallschicht aufweist, die potenzialfrei, also elektrisch isoliert zur Halbleiterschichtenfolge 1, ausgebildet ist. Hierzu ist auf dem Träger 3 eine
30 beispielsweise mittels CVD aufgebrachte isolierende Schicht 7 aus einem dielektrischen Material angeordnet.

Die Montage der Halbleiterschichtenfolge 1 auf dem Träger 3 erfolgt mittels einer Lotschicht 11. Um eine Diffusion von Lotmaterial in die Halbleiterschichtenfolge zu vermeiden, ist über der Lotschicht 11 eine Sperrschicht, die beispielsweise aus TiWN sein kann, angeordnet.

Zur Kontaktierung der Halbleiterschichtenfolge 1 sind elektrische Kontaktschichten 4 vorgesehen, die durch eine weitere elektrisch isolierende Schicht 7 voneinander elektrisch isoliert sind und die über eine oder mehrere Durchkontaktierungen 6 beziehungsweise über eine Spiegelschicht 12 die beiden Seiten der aktiven Schicht 2 elektrisch kontaktieren. Wie im vorherigen Ausführungsbeispiel ist eine Keramiksicht 5 auf allen freiliegenden Oberflächenbereichen 10 der Halbleiterschichtenfolge 1 sowie auf Oberflächenbereichen 30 des Trägers 3 aufgebracht, wobei Anschlussbereiche der Kontaktschichten 4 sowie die der Halbleiterschichtenfolge 1 abgewandte Seite des Trägers 3 freiliegen. Insbesondere erstreckt sich die Keramiksicht 5 über Seitenflächen der Diffusionssperrschicht 9, der Lotschicht 11 und des Trägers 3, die alle elektrisch leitend sind, sodass der Träger 3, der von der Lotschicht 11 und der Sperrschicht 9 durch die elektrisch isolierende Schicht 7 elektrisch isoliert ist, beispielsweise vor Kriechströmen über die Seitenflächen geschützt und damit potenzialfrei gehalten werden kann.

In Figur 5 ist ein weiteres Ausführungsbeispiel für ein optoelektronisches Halbleiterbauelement 105 gezeigt, bei dem eine Halbleiterschichtenfolge 1, die beispielsweise auch ein Aufwachssubstrat oder ein Trägersubstrat aufweisen kann, auf einem Trägerkörper 33, der einen Träger 3 für die Halbleiterschichtenfolge 1 bildet, aufgebracht ist.

Der elektrische Anschluss der Halbleiterschichtenfolge 1 erfolgt über Leiterbahnen 13, die durch eine elektrisch isolierende Schicht voneinander isoliert sind. Alternativ zur Kontaktierung über Leiterbahnen kann beispielsweise auch eine Kontaktierung der Halbleiterschichtenfolge 1 mittels Bonddrähten erfolgen.

Besonders bevorzugt handelt es sich bei der Halbleiterschichtenfolge 1 um einen substratlosen optoelektronischen Halbleiterchip, der in einem so genannten Chip-to-Wafer-Prozess auf dem durch einen Keramikträger gebildeten Trägerkörper 33 montiert ist. Derartige Halbleiterbauelemente sind beispielsweise in der Druckschrift DE 10 2009 051 746 A1 beschrieben, deren Offenbarungsgehalt diesbezüglich vollumfänglich durch Rückbezug aufgenommen wird.

Wie in den vorherigen Ausführungsbeispielen erstreckt sich eine mittels Aerosolabscheidung zusammenhängend aufgebraachte Keramikschicht 5 über Oberflächenbereiche 10 der Halbleiterschichtenfolge 1 und Oberflächenbereiche 30 des Trägers 3, wodurch zusammen mit dem Trägerkörper 33 ein keramisches Gehäuse gebildet werden kann, das die Halbleiterschichtenfolge 1 komplett umhüllt und somit vor Umwelteinflüssen schützt. In diesem Fall erfolgt die Chipkapselung und die Definition des Packages, also des Bauelements, in einem Prozessschritt mittels der Aerosolabscheidung zur Bildung der hochdichten Keramikschicht 5.

In Figur 6 ist ein weiteres Ausführungsbeispiel für ein optoelektronisches Halbleiterbauelement 106 gezeigt, das im

Vergleich zum vorherigen Ausführungsbeispiel der Figur 5 eine Mehrzahl von Halbleiterschichtenfolgen 1 auf einem als Träger 3 ausgebildeten Trägerkörper 33 aufweist. Die Halbleiterschichtenfolgen 1 sind zusammen mit
5 Oberflächenbereichen 30 des Trägers 3 mit einer zusammenhängenden Keramikschicht 5 auf allen freiliegenden Oberflächen bedeckt, wobei auch Öffnungen für eine elektrische Kontaktierung in der Keramikschicht 5 vorgesehen sein können. Die Leiterbahn 13 ist beispielhaft für eine
10 Kontaktierung der Halbleiterschichtenfolgen 1 gezeigt, wobei noch weitere Leiterbahnen oder andere Anschlusselemente wie beispielsweise Bonddrähte vorhanden sein können.

In Figur 7 ist ein weiteres Ausführungsbeispiel gezeigt, bei
15 dem im Vergleich zum Ausführungsbeispiel der Figur 6 die Keramikschicht 5 Oberflächenunebenheiten der mit dem Keramikmaterial bedeckten Oberflächenbereiche 10, 30 der Halbleiterschichtenfolgen 1 und des Trägers 3 umformt. Hierzu werden die Halbleiterschichtenfolgen 1 bereitgestellt und auf
20 einer Montagefläche des Trägerkörpers 33 aufgebracht.

Zumindest ein Teil der Montagefläche, der den Oberflächenbereich 30 des Trägers 3 bildet, sowie die Halbleiterschichtenfolgen 1 werden mit einer
25 zusammenhängenden Keramikschicht 5 bedeckt, die eine Dicke aufweist, die größer als eine Dicke der Halbleiterschichtenfolgen 1 ist. Hierzu eignen sich insbesondere substratlose optoelektronische Halbleiterchips als Halbleiterschichtenfolgen 1, die eine Dicke von nur
30 einigen Mikrometern aufweisen können. Alternativ dazu ist es aber auch möglich, Halbleiterchips zu verwenden, die Halbleiterschichtenfolgen auf einem Aufwachssubstrat oder

Trägersubstrat wie in Verbindung mit den Figuren 1A bis 4 beschrieben ist, aufweisen.

Anschließend wird die Keramikschrift 5 über den
5 Lichtkoppelflächen 8 der Halbleiterschichtenfolgen 1 auf eine definierte Dicke dünn geschliffen, beispielsweise mittels chemisch-mechanischem Polieren. Das optoelektronische Halbleiterbauelement 107 weist somit eine ebene Oberfläche auf, über die die Halbleiterschichtenfolgen 1 im Betrieb
10 Licht abstrahlen können.

In den Ausführungsbeispielen der Figuren 6 und 7 kann eine elektrische Kontaktierung der Halbleiterschichtenfolgen 1 durch den Träger 3 hindurch mittels Durchkontaktierungen
15 erfolgen, wie oben im Zusammenhang mit der Figur 2 beschrieben ist.

In den Ausführungsbeispielen der Figuren 5 bis 7 können analog zu den Ausführungsbeispielen der Figuren 3 und 4
20 zusätzlich auch noch Seitenflächen des Trägers 3 mit der Keramikschrift 5 bedeckt sein.

Die in den Figuren gezeigten Ausführungsbeispiele können zusätzlich oder alternativ auch weitere Merkmale gemäß den
25 Ausführungsformen im allgemeinen Teil aufweisen. Weiterhin ist es auch möglich, Merkmale und/oder Ausführungsbeispiele, die in Verbindung mit einzelnen Figuren beschrieben sind, miteinander zu kombinieren.

30 Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in

den Patentansprüchen beinhaltet, auch wenn dieses Merkmal oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Patentansprüche

1. Optoelektronisches Halbleiterbauelement, aufweisend
 - zumindest eine optoelektronische Halbleiterschichtenfolge
 - 5 (1) mit einer aktiven Schicht (2), die geeignet ist, im Betrieb Licht abzustrahlen oder zu empfangen, und
 - auf zumindest einem Oberflächenbereich (10) der Halbleiterschichtenfolge (1) eine Keramikschi-
10 chicht (5), die durch ein mittels Aerosolabscheidung aufgebracht
es Keramikmaterial gebildet wird und die den Oberflächenbereich verkapselt.
2. Halbleiterbauelement nach Anspruch 1, wobei die Keramikschi-
15 chicht (5) transparent ist.
3. Halbleiterbauelement nach Anspruch 1, wobei die Keramikschi-
chicht (5) nicht-transparent ist.
4. Halbleiterbauelement nach einem der vorherigen
20 Ansprüche, wobei die Keramikschi-
chicht (5) eine zumindest teilweise außen liegende Schicht des Halbleiterbauelements bildet.
5. Halbleiterbauelement nach einem der vorherigen
25 Ansprüche, wobei sich die Keramikschi-
chicht (5) auf dem Oberflächenbereich (10) der Halbleiterschichtenfolge
zumindest über eine Seitenfläche der aktiven Schicht (2)
erstreckt.
- 30 6. Halbleiterbauelement nach einem der vorherigen Ansprüche, wobei der Oberflächenbereich (10) durch
zumindest einen Teil einer Lichtkoppel-
fläche (8) der Halbleiterschichtenfolge (1) gebildet wird, die

Lichtkoppelfläche (8) eine Lichtkoppelstruktur (80) aufweist und die Keramikschicht (5) der Lichtkoppelstruktur (80) folgt.

- 5 7. Halbleiterbauelement nach einem der vorherigen Ansprüche, wobei der von der Keramikschicht (5) bedeckte Oberflächenbereich (10) alle nach der Anordnung auf einem Träger (3) freiliegenden Oberflächen der Halbleiterschichtenfolge (1) aufweist.
- 10
8. Halbleiterbauelement nach einem der Ansprüche 1 bis 6, wobei die Halbleiterschichtenfolge (1) zumindest eine elektrische Kontaktschicht (4) aufweist und der von der Keramikschicht (5) bedeckte Oberflächenbereich (10) bis
- 15 auf die Kontaktschicht (4) oder einen Teil dieser alle nach der Anordnung auf einem Träger (3) freiliegenden Oberflächen der Halbleiterschichtenfolge (1) aufweist.
9. Halbleiterbauelement nach einem der vorherigen
- 20 Ansprüche, wobei die Halbleiterschichtenfolge (1) auf einem Träger (3) angeordnet ist und zumindest ein Oberflächenbereich (30) des Trägers (3) mit der Keramikschicht (5) bedeckt ist.
- 25 10. Halbleiterbauelement nach einem der Ansprüche 7 bis 9, wobei der Träger (3) zumindest zwei elektrisch leitende Schichten (4, 9, 11, 33) übereinander angeordnet aufweist, die elektrisch voneinander isoliert sind, und wobei sich die Keramikschicht (5) auf dem
- 30 Oberflächenbereich (30) des Trägers (3) über Seitenflächen der zumindest zwei elektrisch leitenden Schichten (4, 9, 11, 33) erstreckt.

11. Halbleiterbauelement nach einem der Ansprüche 7 bis 10,
wobei der Träger (3) ein Aufwachssubstrat (31), ein
Trägersubstrat (32) oder einen Trägerkörper (33)
aufweist.
- 5
12. Halbleiterbauelement nach einem der Ansprüche 7 bis 10,
wobei der Träger (3) einen Trägerkörper (33) aufweist
und die Halbleiterschichtenfolge (1) einen substratlosen
optoelektronischen Halbleiterchip bildet.
- 10
13. Halbleiterbauelement nach einem der Ansprüche 7 bis 12,
wobei das optoelektronische Halbleiterbauelement eine
Mehrzahl von optoelektronischen
Halbleiterschichtenfolgen (1) aufweist, die
15 nebeneinander auf dem Träger (3) angeordnet sind, und
wobei das Keramikmaterial als Keramiksicht (5) auf
zumindest einem Oberflächenbereich (10) jeder der
Halbleiterschichtenfolgen (1) aufgebracht ist.
- 20
14. Halbleiterbauelement nach Anspruch 13, wobei sich die
Keramiksicht (5) zusammenhängend über die Mehrzahl der
Halbleiterschichtenfolgen (1) erstreckt.
- 25
15. Halbleiterbauelement nach einem der Ansprüche 7 bis 14,
wobei die Keramiksicht (5) Oberflächenunebenheiten des
mit dem Keramikmaterial bedeckten Oberflächenbereichs
(10, 30) der Halbleiterschichtenfolge (1) und/oder des
Trägers (3) umformt.
- 30
16. Halbleiterbauelement nach einem der vorherigen
Ansprüche, wobei das Keramikmaterial eines oder mehrere
der folgenden Materialien aufweist: Siliziumcarbid,

Oxide, Nitride und Oxinitride mit Silizium, Aluminium, Zirkon, Titan.

17. Verfahren zur Herstellung eines optoelektronischen Halbleiterbauelement nach einem der Ansprüche 1 bis 16, bei dem auf den zumindest einen Oberflächenbereich (10) mittels eines Aerosolabscheideverfahrens ein pulverförmiges Keramikmaterial unter Bildung der Keramikschicht (5) aufgebracht wird.

18. Verfahren nach Anspruch 17, bei dem das Aerosolabscheideverfahrens bei einer Temperatur von kleiner oder gleich 450°C, insbesondere bei Raumtemperatur, durchgeführt wird.

19. Verfahren nach Anspruch 17 oder 18, bei dem

- die Halbleiterschichtenfolge (1) einen substratlosen optoelektronischen Halbleiterchips bildet und auf einer Montagefläche eines einen Trägerkörper (33) aufweisenden Trägers (3) aufgebracht wird,
- zumindest ein Teil der Montagefläche und die Halbleiterschichtenfolge (1) mit einer zusammenhängenden Keramikschicht (5) bedeckt werden, wobei die Keramikschicht (5) eine Dicke aufweist, die größer als eine Dicke der Halbleiterschichtenfolge (1) ist, und
- die Keramikschicht (5) über einer Lichtkoppelfläche (8) der Halbleiterschichtenfolge (1) gedünnt wird.

1/3

FIG. 1A

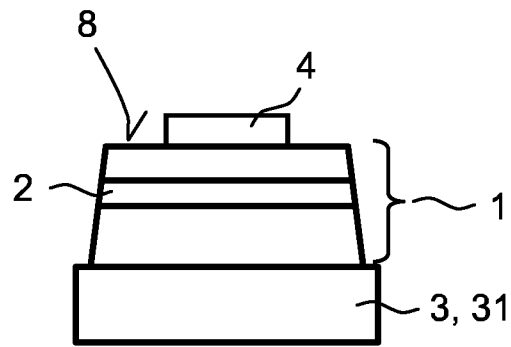


FIG. 1B

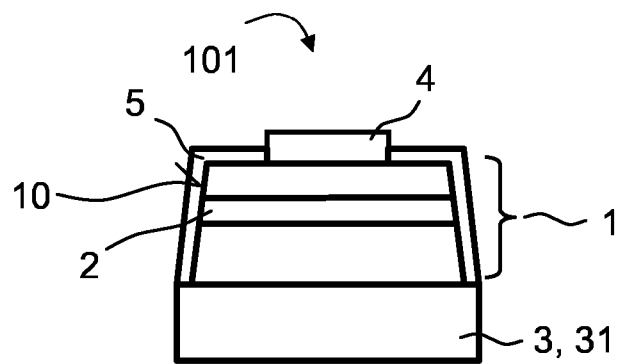


FIG. 2

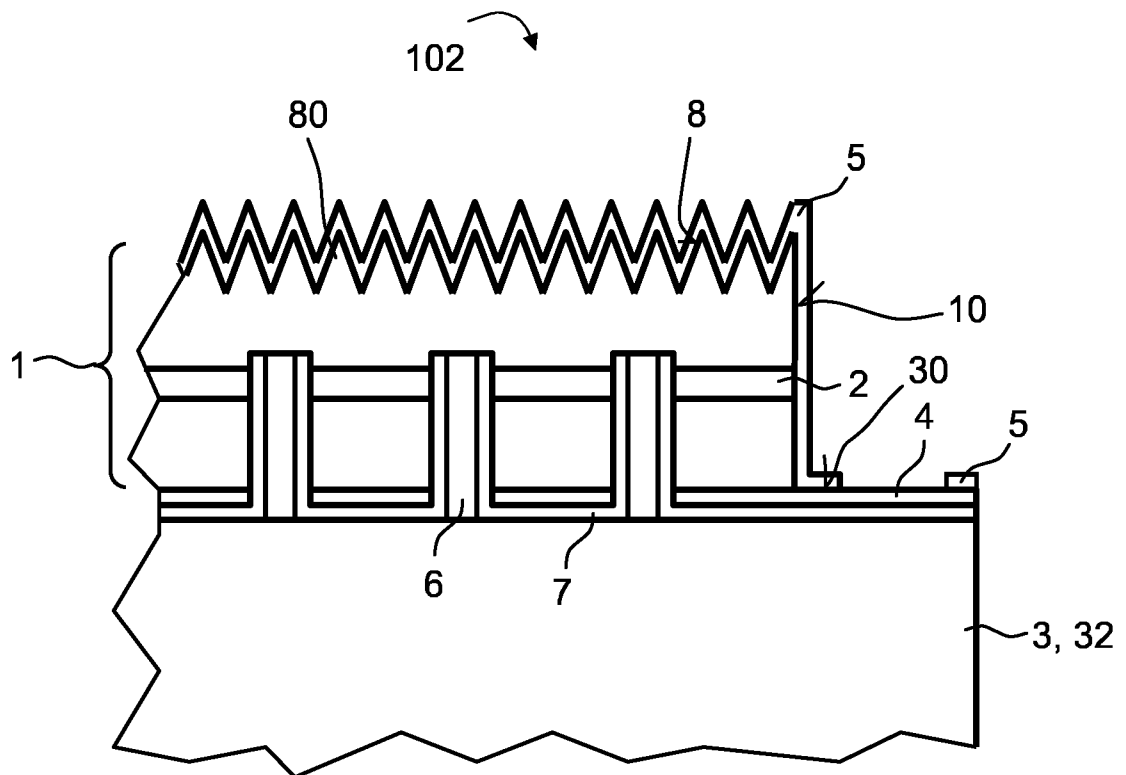


FIG. 3

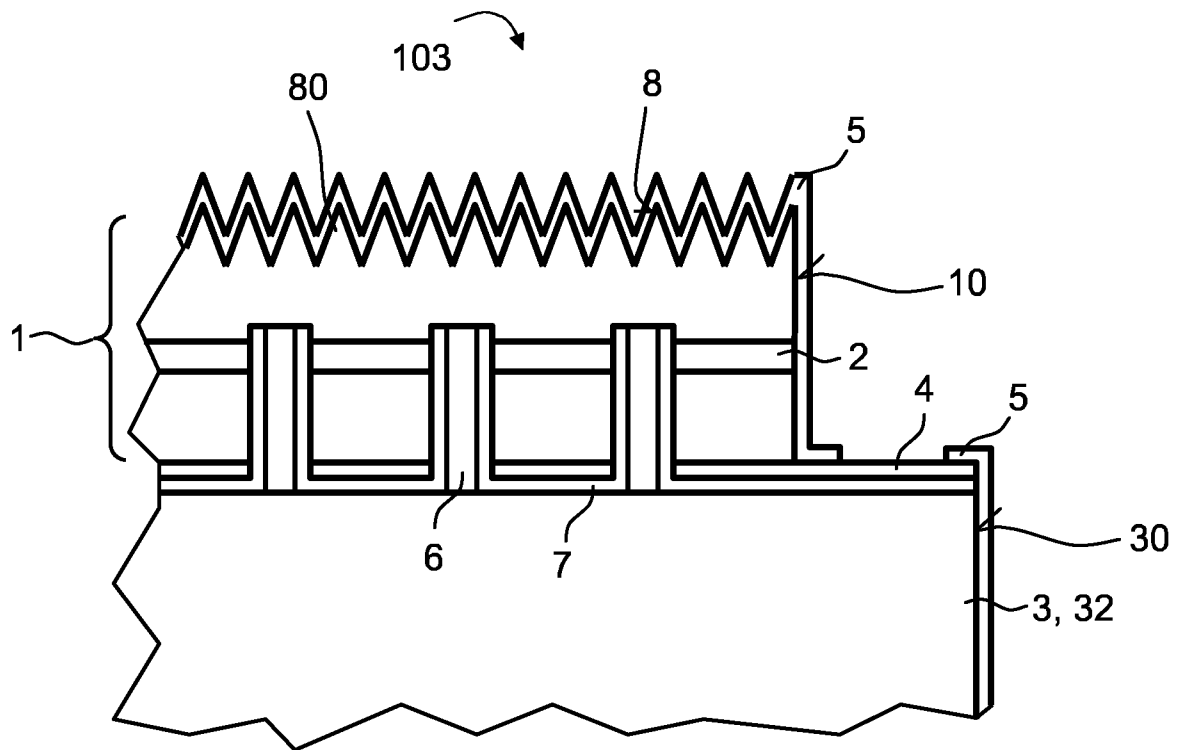


FIG. 4

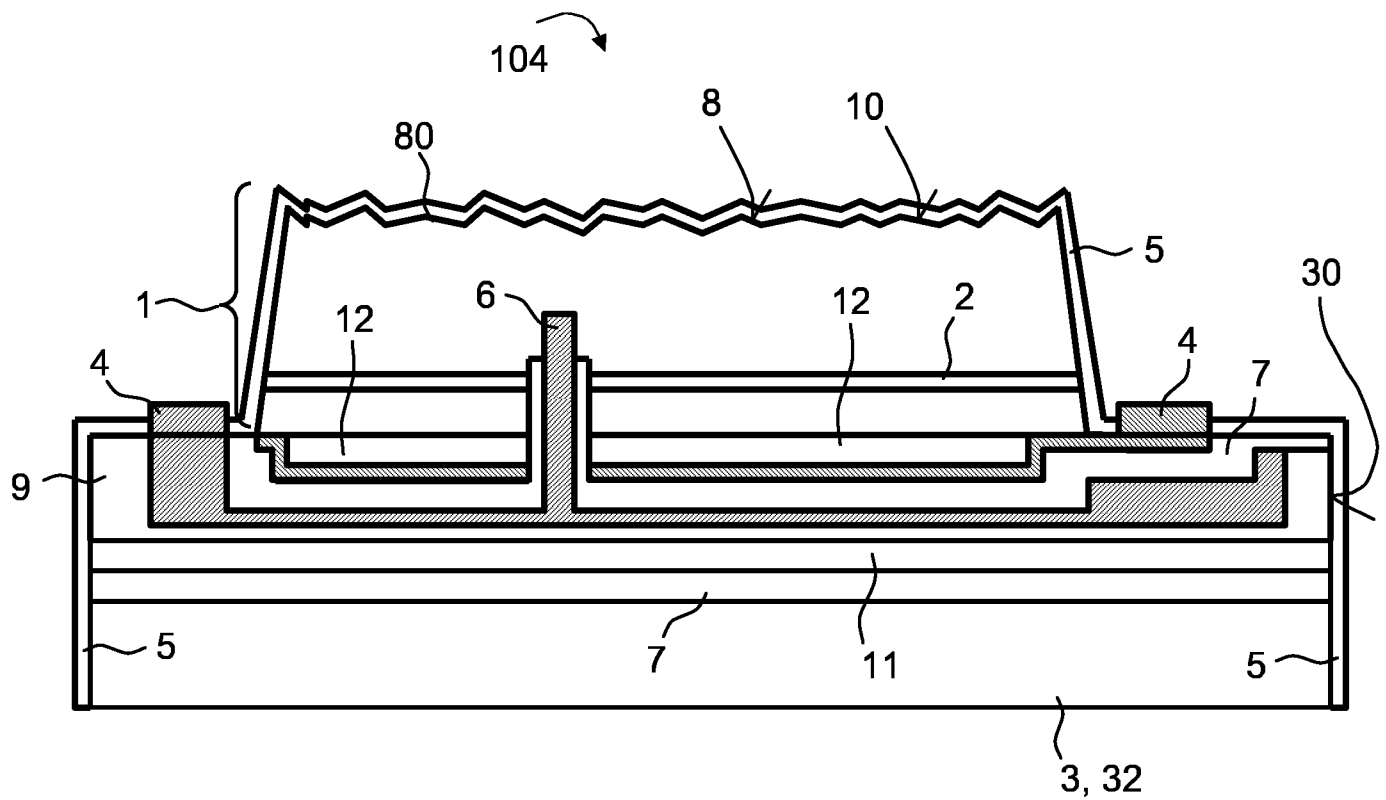


FIG. 5

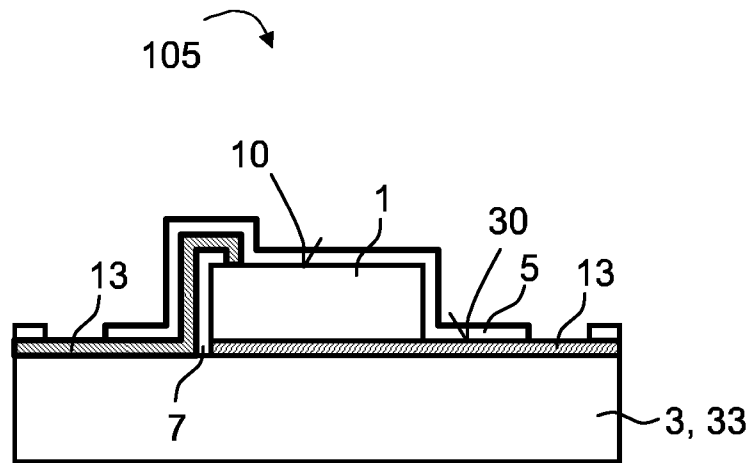


FIG. 6

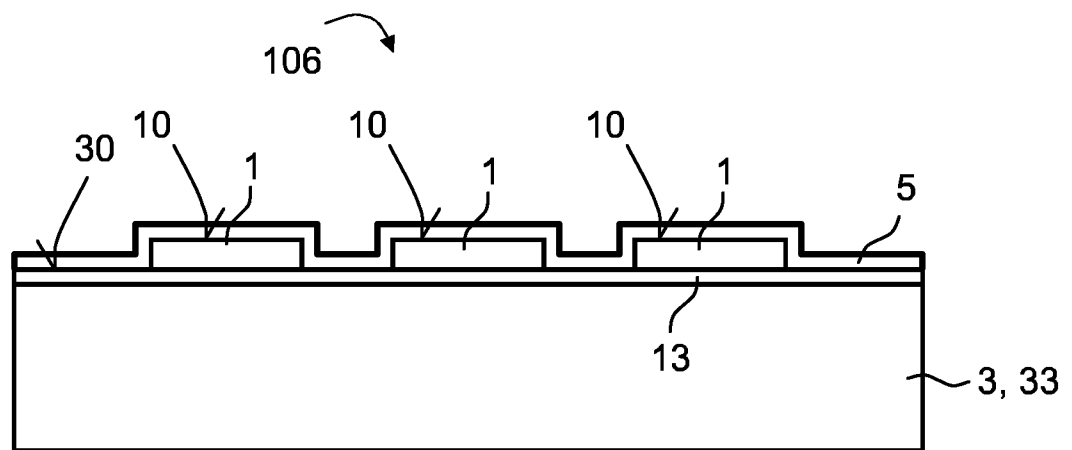
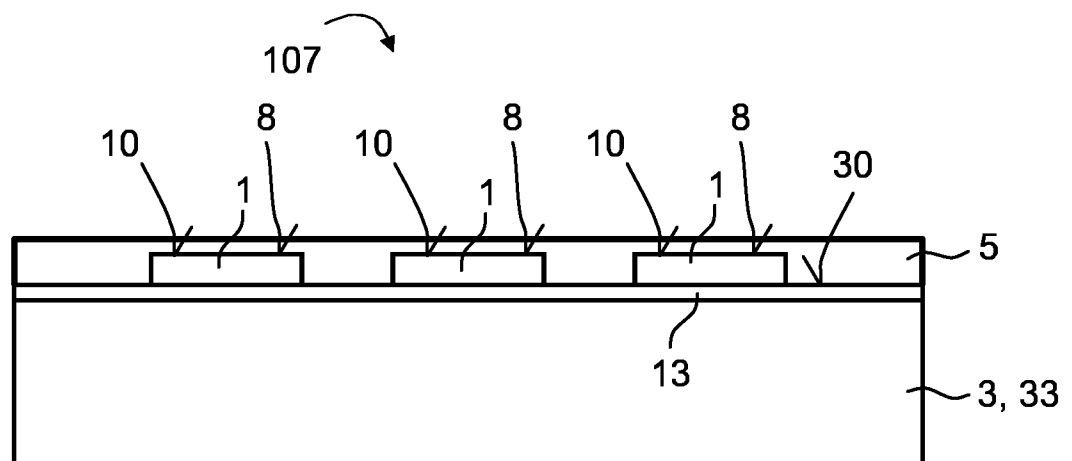


FIG. 7



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2013/066726

A. CLASSIFICATION OF SUBJECT MATTER

INV. H01L33/44 H01L31/0216 H01L25/075
ADD. H01L33/38 H01L33/22 H01L33/00 H01L33/56 H01L31/0203

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2011/032853 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; WEGLEITER WALTER [DE]; KALTENBACH) 24 March 2011 (2011-03-24)	1-9,11, 13-15, 17,19
Y	page 11, line 23 - page 15, line 5;	10,12
A	figures 1-3d	16,18
X	US 2007/176194 A1 (WAKAMATSU HIDEAKI [JP] ET AL) 2 August 2007 (2007-08-02)	1-9,11, 15-19
A	paragraph [0021] - paragraph [0046]; figures 1-2	10,12-14
Y	DE 10 2010 045784 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 22 March 2012 (2012-03-22)	10
A	paragraph [0037] - paragraph [0076]; figures 1A-3B	1-9, 11-19
	----- -/-	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

21 October 2013

Date of mailing of the international search report

29/10/2013

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Albrecht, Claus

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2013/066726

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	DE 10 2010 045390 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 15 March 2012 (2012-03-15)	12
A	paragraph [0037] - paragraph [0059]; figures 1A-4B -----	1-11, 13-19
A	US 2010/155738 A1 (NABETA HIROYUKI [JP] ET AL) 24 June 2010 (2010-06-24) paragraph [0015] - paragraph [0100]; figures 1-2; tables 1-2 -----	1-19
A	JP 2005 011760 A (CASIO COMPUTER CO LTD) 13 January 2005 (2005-01-13) paragraph [0035] - paragraph [0066]; figures 1-8c -----	1-19

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2013/066726

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 2011032853 A1	24-03-2011	CN 102576707 A DE 102009042205 A1 EP 2478557 A1 JP 2013505561 A KR 20120080608 A TW 201117439 A US 2012228666 A1 WO 2011032853 A1	11-07-2012 31-03-2011 25-07-2012 14-02-2013 17-07-2012 16-05-2011 13-09-2012 24-03-2011
US 2007176194 A1	02-08-2007	US 2007176194 A1 WO 2005124878 A1	02-08-2007 29-12-2005
DE 102010045784 A1	22-03-2012	CN 103109382 A DE 102010045784 A1 EP 2617068 A1 KR 20130054416 A TW 201230319 A US 2013228819 A1 WO 2012034828 A1	15-05-2013 22-03-2012 24-07-2013 24-05-2013 16-07-2012 05-09-2013 22-03-2012
DE 102010045390 A1	15-03-2012	CN 103140948 A DE 102010045390 A1 EP 2617071 A1 KR 20130054414 A US 2013240918 A1 WO 2012034764 A1	05-06-2013 15-03-2012 24-07-2013 24-05-2013 19-09-2013 22-03-2012
US 2010155738 A1	24-06-2010	NONE	
JP 2005011760 A	13-01-2005	JP 4407169 B2 JP 2005011760 A	03-02-2010 13-01-2005

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES		
INV.	H01L33/44	H01L31/0216 H01L25/075
ADD.	H01L33/38	H01L33/22 H01L33/00 H01L33/56 H01L31/0203
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)		
H01L		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)		
EPO-Internal, WPI Data		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	WO 2011/032853 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]; WEGLEITER WALTER [DE]; KALTENBACH) 24. März 2011 (2011-03-24)	1-9,11, 13-15, 17,19
Y	Seite 11, Zeile 23 - Seite 15, Zeile 5;	10,12
A	Abbildungen 1-3d	16,18

X	US 2007/176194 A1 (WAKAMATSU HIDEAKI [JP] ET AL) 2. August 2007 (2007-08-02)	1-9,11, 15-19
A	Absatz [0021] - Absatz [0046]; Abbildungen 1-2	10,12-14

Y	DE 10 2010 045784 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 22. März 2012 (2012-03-22)	10
A	Absatz [0037] - Absatz [0076]; Abbildungen 1A-3B	1-9, 11-19

	-/-	
☒ Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen ☒ Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen : "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist		
Datum des Abschlusses der internationalen Recherche		Absendedatum des internationalen Recherchenberichts
21. Oktober 2013		29/10/2013
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016		Bevollmächtigter Bediensteter Albrecht, Claus

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y	DE 10 2010 045390 A1 (OSRAM OPTO SEMICONDUCTORS GMBH [DE]) 15. März 2012 (2012-03-15)	12
A	Absatz [0037] - Absatz [0059]; Abbildungen 1A-4B	1-11, 13-19

A	US 2010/155738 A1 (NABETA HIROYUKI [JP] ET AL) 24. Juni 2010 (2010-06-24) Absatz [0015] - Absatz [0100]; Abbildungen 1-2; Tabellen 1-2	1-19

A	JP 2005 011760 A (CASIO COMPUTER CO LTD) 13. Januar 2005 (2005-01-13) Absatz [0035] - Absatz [0066]; Abbildungen 1-8c	1-19

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2013/066726

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
WO 2011032853 A1	24-03-2011	CN 102576707 A	11-07-2012
		DE 102009042205 A1	31-03-2011
		EP 2478557 A1	25-07-2012
		JP 2013505561 A	14-02-2013
		KR 20120080608 A	17-07-2012
		TW 201117439 A	16-05-2011
		US 2012228666 A1	13-09-2012
		WO 2011032853 A1	24-03-2011

US 2007176194 A1	02-08-2007	US 2007176194 A1	02-08-2007
		WO 2005124878 A1	29-12-2005

DE 102010045784 A1	22-03-2012	CN 103109382 A	15-05-2013
		DE 102010045784 A1	22-03-2012
		EP 2617068 A1	24-07-2013
		KR 20130054416 A	24-05-2013
		TW 201230319 A	16-07-2012
		US 2013228819 A1	05-09-2013
		WO 2012034828 A1	22-03-2012

DE 102010045390 A1	15-03-2012	CN 103140948 A	05-06-2013
		DE 102010045390 A1	15-03-2012
		EP 2617071 A1	24-07-2013
		KR 20130054414 A	24-05-2013
		US 2013240918 A1	19-09-2013
		WO 2012034764 A1	22-03-2012

US 2010155738 A1	24-06-2010	KEINE	

JP 2005011760 A	13-01-2005	JP 4407169 B2	03-02-2010
		JP 2005011760 A	13-01-2005
