

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6180739号
(P6180739)

(45) 発行日 平成29年8月16日(2017.8.16)

(24) 登録日 平成29年7月28日(2017.7.28)

(51) Int. Cl. F I
G06F 17/10 (2006.01) G O 6 F 17/10 Z
G06F 17/50 (2006.01) G O 6 F 17/50 6 O 4 D

請求項の数 14 外国語出願 (全 37 頁)

(21) 出願番号	特願2013-2191 (P2013-2191)	(73) 特許権者	500520743
(22) 出願日	平成25年1月10日 (2013.1.10)		ザ・ボーイング・カンパニー
(65) 公開番号	特開2013-210997 (P2013-210997A)		The Boeing Company
(43) 公開日	平成25年10月10日 (2013.10.10)		アメリカ合衆国、60606-2016
審査請求日	平成27年12月8日 (2015.12.8)		イリノイ州、シカゴ、ノース・リバーサイド・プラザ、100
(31) 優先権主張番号	13/422, 335	(74) 代理人	100109726
(32) 優先日	平成24年3月16日 (2012.3.16)		弁理士 園田 吉隆
(33) 優先権主張国	米国 (US)	(74) 代理人	100101199
			弁理士 小林 義教
		(72) 発明者	ファーティグ, ケネス ダブリュ.
			アメリカ合衆国 カリフォルニア 94306, パロアルト, パラダイス ウェイ 1042

最終頁に続く

(54) 【発明の名称】 論理式の迅速な管理のためのシステムおよび方法

(57) 【特許請求の範囲】

【請求項1】

複雑な完全論理式 (W F F) を単純化するコンピュータ実行方法であって、
 式プロセッサ (18) 内で入力 W F F (100) を受け取るステップであって、前記入力 W F F (100) は、

- i) 真の原子、
- ii) 偽の原子、
- iii) ブール述語、および / または
- iv) 等価述語

のうちの1つ以上、および

- i) 否定演算子、
- ii) 連言演算子、および / または
- iii) 選言演算子

のうちの0個以上により成っている、ステップと、

式コンバータ (20) を用いて、前記入力 W F F (100) を、前記入力 W F F (100) の全体を表現する初期ビット配列 (200) に変換すること、

ビット配列 シンプリファイヤ (22) を用いて、前記初期ビット配列 (200) において、前記入力 W F F (100) を表現するために不要である冗長な1以上の述語に対応する次元を除去することによって、前記初期ビット配列 (200) を単純化されたビット配列 (212) に単純化すること、 および

ビット配列コンバータ(24)を用いて、前記単純化されたビット配列(212)を連言標準形(142)または選言標準形(140)の戻りWFF(138)に変換することを実行するステップと、

前記式プロセッサ(18)を用いて、前記戻りWFF(138)を返すステップと、を含み、

前記方法は、トレード研究において、データ依存制約ネットワークの一部である入力変数のユーザ指定の集合から出力変数のユーザ指定の集合の値を計算するための条件計算プランにおいて実行される、方法。

【請求項2】

前記入力WFF(100)を前記初期ビット配列(200)に変換する前記ステップは 10

前記入力WFF(100)内の述語(114)を特定すること、

前記述語(114)の各1つに関連する次元の要素(120)を特定すること、

前記述語(114)および前記次元の要素(120)に対応する前記初期ビット配列(200)のビット配列次元(218)を特定すること、および

前記ビット配列次元(218)ならびにそれに関連する前記述語(114)および前記次元の要素(120)を有する前記初期ビット配列(200)を返すために前記入力WFF(100)を処理することを含み、

前記入力WFF(100)は、好ましくは、真の原子WFF(148)および偽の原子WFF(150)のうちの1つであり、 20

前記初期ビット配列(200)を返すために前記入力WFF(100)を処理する前記ステップは、好ましくは、

前記真の原子WFF(148)または偽の原子WFF(150)に対して、真のみを表す0次元の配列(214)または偽のみを表す0次元の配列(216)をそれぞれ返す、請求項1に記載の方法。

【請求項3】

前記入力WFF(100)は、ブール述語(124)または等価述語(126)を含む原子WFF(106)であり、

前記初期ビット配列(200)を返すために前記入力WFF(100)を処理する前記ステップは、 30

前記原子WFFがブール述語(124)である場合に、前記ブール述語(124)を等価述語(126)に変換すること、

前記等価述語(126)について、前記ビット配列次元(218)ならびにそれに関連する前記述語(114)および前記次元の要素(120)を特定すること、

配列キャッシュ(30)から、前記等価述語(126)に関連する前記ビット配列次元(218)、前記述語(114)、および前記次元の要素(120)を有する初期ビット配列(200)を取り出すこと、および

前記配列キャッシュ(30)からの前記初期ビット配列(200)の取出がない場合に前記初期ビット配列(200)を構成することを含む、請求項2に記載の方法。

【請求項4】

前記入力WFF(100)は、複合WFF(136)であり、 40

前記初期ビット配列(200)を返すために前記入力WFF(100)を処理する前記ステップは、

前記処理の結果として原子WFF(106)が得られるまで、前記複合WFF(136)を再帰的に処理すること、

前記再帰的な処理の結果として得られた前記原子WFF(148、150)の各1つについて初期ビット配列(200)を返すこと、および

否定演算子(130)、連言演算子(132)、および選言演算子(134)のうちの少なくとも1つに基づいて前記初期ビット配列(200)を組み合わせることを含む、請求項3に記載の方法。 50

【請求項 5】

前記ビット配列次元(218)に、ビット要素を有する部分配列(220)が存在し、
前記初期ビット配列(200)を単純化させる前記ステップは、

前記ビット配列次元(218)の各1つについて前記部分配列(220)の前記ビット要素(222)を比較すること、

等しいビット要素(222)を有する部分配列(220)を有する各ビット配列次元(218)を前記初期ビット配列(200)から除去すること、

前記初期ビット配列(200)から除去されないビット配列次元(218)を含む保存された次元インデックス(28)を生成すること、および

単純化されたビット配列(212)および前記保存された次元インデックス(28)を返すことを含む、請求項2から4のいずれか一項に記載の方法。

10

【請求項 6】

前記単純化されたビット配列(212)は、ビット要素からなり、

前記単純化されたビット配列(212)を前記戻りWFF(138)に変換する前記ステップは、

前記単純化されたビット配列(212)内の前記ビット要素(222)の総量を判定すること、

1の値を有する前記単純化されたビット配列(212)内の前記ビット要素(222)の量を判定すること、

前記ビット要素(222)の前記総量の半分未満が1の値を有する場合に、前記単純化されたビット配列(212)を前記選言標準形(140)の前記WFFに変換すること、および

20

前記ビット要素(222)の前記総量の少なくとも半分が1の値を有する場合に、前記単純化されたビット配列(212)を前記連言標準形(142)の前記戻りWFF(138)に変換することを含む、請求項1から5のいずれか一項に記載の方法。

【請求項 7】

前記式プロセッサ(18)内で前記入力WFF(100)を受け取る前に、古典的プロセッサ(14)内で、1つまたは複数の古典的アルゴリズムを使用して前記入力WFF(100)を処理することによって所定のタイムアウト期間内に結果のWFF(104)を処理するステップと、

30

前記結果のWFF(104)またはそれがいないことを前記式プロセッサ(18)に通信するステップと、

前記結果のWFF(104)がない場合に前記式プロセッサ(18)内で前記入力WFF(100)を受け取るステップと、をさらに含み、

前記古典的アルゴリズムは前記入力WFF(100)の前記連言標準形または前記選言標準形を判定するためのアルゴリズムである、請求項1から6のいずれか一項に記載の方法。

【請求項 8】

設計制約式計算をサポートするプロセッサベースのシステムであって、

完全論理式(WFF)である入力WFF(100)を、前記入力WFF(100)の全体を表現する初期ビット配列(200)に変換するように構成された式コンバータ(20)と、

40

前記初期ビット配列(200)において、前記入力WFF(100)を表現するために不要である冗長な1以上の述語に対応する次元を除去することによって、前記初期ビット配列(200)を単純化されたビット配列(212)に単純化するように構成されたビット配列シンプリファイヤ(22)と、

前記単純化されたビット配列(212)を連言標準形(142)または選言標準形(140)の戻りWFF(138)に変換するように構成されたビット配列コンバータ(24)と、を含み、

前記入力WFF(100)は、

50

- i) 真の原子、
 - ii) 偽の原子、
 - iii) ブール述語、および/または
 - iv) 等価述語
- のうちの1つ以上、および

- i) 否定演算子、
- ii) 連言演算子、および/または
- iii) 選言演算子

のうちの0個以上により成っており、

前記プロセッサベースのシステムは、トレード研究において、データ依存制約ネットワークの一部である入力変数のユーザ指定の集合から出力変数のユーザ指定の集合の値を計算するための条件計算プランの入力WFFを単純化するように構成されている、システム

10

【請求項9】

前記式コンバータ(20)は、前記入力WFF(100)内の前記述語(114)を特定し、前記述語(114)の各1つに関連する次元の要素(120)を特定し、前記述語(114)および前記次元の要素(120)に対応する前記初期ビット配列(200)のビット配列次元(218)を特定するように構成され、

前記入力WFF(100)は、好ましくは、真の原子WFF(148)および偽の原子WFF(150)のうちの1つであり、

20

前記式コンバータ(20)は、好ましくは、前記真の原子WFF(148)または前記偽の原子WFF(150)を、真のみを表す0次元の配列(214)および偽のみを表す0次元の配列(216)のそれぞれの1つを含む初期ビット配列(200)に変換するように構成される、請求項8に記載のシステム。

【請求項10】

1つまたは複数の初期ビット配列(200)を含む配列キャッシュ(30)と、ブール述語(124)または等価述語(126)を含む前記入力WFF(100)と、前記ブール述語(124)を等価述語(126)に変換し、ビット配列次元(218)ならびに前記等価述語(126)に関連する前記述語(114)および前記次元の要素(120)を特定し、前記配列キャッシュ(30)から、前記等価述語(126)を表す初期ビット配列(200)を取り出すように構成された前記式コンバータ(20)と、をさらに含み、任意に、

30

前記配列キャッシュ(30)内に前記初期ビット配列(200)がない場合に前記初期ビット配列(200)を構成するように構成されたビット配列コンストラクタ(26)と、をさらに含む、請求項8または9に記載のシステム。

【請求項11】

前記入力WFFは、少なくとも1つの演算子に関連する2つ以上の原子WFFを含む複合WFFであり、

前記式コンバータは、前記原子WFFのうちの各1つに対して初期ビット配列を返すように構成され、否定演算子、連言演算子、および選言演算子のうちの少なくとも1つに基づいて前記初期ビット配列を組み合わせるように構成される、請求項10に記載のシステム。

40

【請求項12】

前記初期ビット配列(200)は、前記述語(114)に関連する複数のビット配列次元(218)を有し、

前記ビット配列シンプリファイヤ(22)は、前記ビット配列次元(218)のうちの少なくとも1つを除去することによって前記初期ビット配列(200)を単純化させるように構成され、

前記ビット配列次元に、ビット要素を有する部分配列(220)が存在し、

前記ビット配列シンプリファイヤ(22)は、前記ビット配列次元(218)の各1つ

50

について前記部分配列(220)の前記ビット要素(222)を比較し、等しいビット要素(222)を有する部分配列を有する各ビット配列次元を前記初期ビット配列(200)から除去するように構成される、請求項9から11のいずれか一項に記載のシステム。

【請求項13】

ビット配列コンバータ(24)であって、

前記単純化されたビット配列(212)内のビット要素(222)の総量に対する1の値を有する前記単純化されたビット配列(212)内の前記ビット要素(222)の量を判定し、

前記ビット要素(222)の前記総量の半分未満が1の値を有する場合に、前記単純化されたビット配列(212)を前記選言標準形(140)の前記WFFに変換し、

前記ビット要素(222)の前記総量の少なくとも半分が1の値を有する場合に、前記単純化されたビット配列(212)を前記連言標準形(142)の前記戻りWFF(138)に変換するように構成された、ビット配列コンバータ(24)をさらに含む、請求項8から12のいずれか一項に記載のシステム。

【請求項14】

前記入力WFF(100)を受け取るように構成され、1つ以上の古典的アルゴリズムを用いて所定のタイムアウト期間内に結果のWFF(104)を判定するように構成された古典的プロセッサ(14)をさらに含み、

前記古典的プロセッサ(14)は、前記結果のWFFおよびその欠如を式プロセッサ(18)に伝えるように構成され、

前記式プロセッサ(18)は、前記古典的プロセッサから結果のWFF(104)を受け取らなかったときに、前記入力WFF(100)を受け取るように構成されており、

前記古典的アルゴリズムは前記入力WFF(100)の前記連言標準形または前記選言標準形を判定するためのアルゴリズムである、請求項8から13に記載のシステム。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、全般的には、命題論理式または完全論理式の操作に関する。

【背景技術】

【0002】

航空機または宇宙打上用ロケットなどの乗物の概念設計は、通常、多数のシステム構成および基準が考慮され得る設計トレードオフ研究またはトレード研究の組を伴う。最適設計に達するためには、乗物の性能、コスト、信頼性、および複数の分野にまたがるさまざまな他の要因の観点からさまざまな候補設計概念を評価することが望ましい。候補設計概念の評価を、制約ネットワークなどの計算手順で実施することができ、この制約ネットワークでは、当技術分野で既知のように、制約ネットワーク内の複数の変数の間の数学的関係が、関連する独立変数の値を与えられて、制約ネットワークによって決定される、変数のうちの任意の1つの値の計算を可能にする。設計トレード研究では、候補設計概念の評価が、設計変数、性能変数、およびコスト変数の間の制約を表す大量の代数方程式を伴う場合がある。

【0003】

トレード研究応用のための制約ネットワークの古典的实施態様では、代数方程式の組は静的であり、すべての方程式が常に満足される。さらに、代替の計算方法が、航空機の空力抵抗を判定する次の表現のように、選択された方程式に組み込まれる。

$$\text{dragPlane} = \text{If}(\text{CanardIsPresent}, \text{dragBody_CanardAttached}(\text{FuselageSize}) + \text{dragCanard}(\text{CanardSize}), \text{dragBody_NoCanard}(\text{FuselageSize}))$$

【0004】

残念ながら、上に示した表現のように方程式に計算方法を組み込むことは、多数の異なる

10

20

30

40

50

る構成を組み込んだ複雑系のモデラについて扱いにくいものになる可能性がある。さらに、方程式に計算方法を組み込むことは、計算フローの逆転を必要とする、あるタイプのトレード研究の実行を妨げる可能性がある。

【 0 0 0 5 】

方程式に計算方法を組み込むことに対する代替案は、任意の所与の方程式の適用可能性を、同一の制約ネットワークによって決定される計算状態に依存するものにするのである。制約ネットワークモデリングの重要なプロパティは、計算パス内の制約集合の数値解からの計算プランニング（すなわち、所与のトレード研究の実行中の、計算ステップの順序付けられたシーケンスまたはネットワークを介する計算パスの決定）の分離である。計算パスのプランニングのそのような分離は、システム設計者にトレード研究中の比較的迅速なフィードバックを与えるために必須である。これは、システム設計者が、トレード研究中にさまざまな設計空間を探索することを可能にする。

10

【 0 0 0 6 】

各方程式の適用可能性が、静的ではなく、データ依存である場合には、そのようなデータ依存性をモデリングする有効な技法は、命題形式または完全論理式（W F F）を各方程式に結び付けることであり、このW F Fは、ネットワーク内のデータに依存し、W F Fが真と評価される場合に方程式が所与の状況で適用可能であることを意味する。これに関して、各W F Fは、そのW F Fが真である世界の集合を定義する真値を有する。

【 0 0 0 7 】

データ依存ネットワーク内の計算プランを、計算ステップの順序付けられたシーケンスとしてモデリングすることもできる。そのような配置では、各計算ステップは、命題形式またはW F Fを関連付けられ、このW F Fは、ネットワーク内のデータおよび前の計算ステップで計算された結果に依存し、W F Fが真と評価される場合には、計算ステップが所与の状況で評価されることを意味する。各計算ステップに関連付けられたW F Fは、解かれる必要がある方程式に関連するW F Fに対する和集合演算子、共通部分演算子、および差分演算子の異なる組合せによって入手することができる。そのようなW F Fは、制約ネットワーク内のどの変数が独立であり、そのような命題W F Fの迅速な操作および組合せを必要とするのみに依存して非常に複雑になる可能性がある。他のW F Fの組合せを介して入手されるW F Fは、トレード研究中の効率的な計算のために単純化を必要とする。これに関して、W F Fの組合せを単純化されない状態のまま残すことは、数千個の方程式を伴う比較的大きいネットワーク内でW F Fがさらに組み合わせられる時に、メモリサイズの爆発をもたらす可能性がある。さらに、W F Fが、例外なく偽のW F Fに単純化される時には、計算プラン生成手順は、制約ネットワークの不必要な分岐を枝刈りすることができ、これによって、コンパクトで効率的な計算プランを作ることができる。

20

30

【 0 0 0 8 】

そのようなW F F単純化プロセスは、有限だが大きい領域にわたる大量の述語を有する論理式に適用される時に、極端に計算集中型になる可能性がある。W F Fの連言標準形またはW F Fの選言標準形を判定する古典的アルゴリズムは、計算結果を比較的短い時間間隔（たとえば、数分）でシステム設計者に与えるのに不適當である。W F Fの単純化は、好ましくは、計算時間を減らし、異なる設計トレードを検討し、調査するためにシステム設計者が使用できる時間の長さを増やすために、できる限りすばやく実行される。完全論理式を単純化する時間の長さの削減は、さらに、より大きくより複雑な設計空間を調査する能力をシステム設計者に与えることができる。

40

【 0 0 0 9 】

たとえば、超音速飛翔体の概念設計では、制約管理プランニングアルゴリズムが、多数の所望のトレード研究のうちの1つのプランニング中に大量の述語への多数の参照を含む多数のW F Fを単純化するために必要である。例のW F Fは、10個から15個までの述語のみを有することができ、各述語は、2個から20個までの可能な値を有する。そのようなW F Fは、構文的に、類似するスケールである深さを伴って同一の述語を5回から10回参照することができる（たとえば、 $And(Or(And(Or(P1 = - p11, P2$

50

= p 2 1 ...) ... Or (And (P 1 = p 1 3 , Or (Not (P 1 = p 1 3) ...)))))) など)。残念ながら、古典的アルゴリズムを使用する連言標準形または選言標準形へのそのようなWFFの単純化は、一実施態様で10分から30分までの計算時間を必要とする。古典的アルゴリズムを使用するWFFの単純化の計算時間の比較的長い期間は、異なる設計トレードを検討し、調査するために設計者が使用可能な時間を直接に減らす。

【発明の概要】

【発明が解決しようとする課題】

【0010】

上からわかるように、当技術分野には、制約ネットワークなどの論理依存システムで完全論理式を単純化するのに必要な時間の長さを減らすシステムおよび方法の必要がある。

10

【課題を解決するための手段】

【0011】

論理依存システムでの論理式の単純化に関連する上で示した必要は、本開示によって対処され、軽減され、本開示は、一実施形態で、制約ネットワークでの計算プログラミングのプロセスをサポートできる、完全論理式(WFF)を単純化する方法を提供する。一実施形態では、この方法は、式プロセッサ内で入力完全論理式(WFF)を受け取るステップを含むことができる。この方法は、式コンバータを用いて、入力WFFを初期ビット配列に変換することをさらに含むことができる。さらに、この方法は、ビット配列シンプリファイヤを用いて、入力WFFを表すのに必要ではない述語を初期ビット配列から除去することによって、初期ビット配列を単純化されたビット配列に単純化することを含むことができる。単純化されたビット配列を、ビット配列コンバータによって戻りWFFに変換することができる。この方法は、式プロセッサを用いて、戻りWFFを返すことを含むことができる。

20

【0012】

さらなる実施形態では、所定の時間期間内に結果のWFFを生成するために1つまたは複数の古典的アルゴリズムを使用してデータ依存制約管理システムの少なくとも1つの入力WFFを古典的プロセッサを用いて処理するステップを含む、迅速な設計制約式計算をサポートする方法を開示する。この方法は、結果のWFFまたはその不在を式プロセッサに通信することをさらに含むことができる。さらに、この方法は、式コンバータを用いて入力WFFを初期ビット配列に変換することを含むことができる。さらに、この方法は、ビット配列シンプリファイヤを用いて、入力WFFを表すのに必要ではない述語を初期ビット配列から除去することによって、初期ビット配列を単純化されたビット配列に単純化することを含むことができる。単純化されたビット配列を、ビット配列コンバータによって戻りWFFに変換することができる。この方法は、式プロセッサを用いて、戻りWFFを返すことを含むことができる。

30

【0013】

迅速な設計制約式計算をサポートするシステムをも開示する。このシステムは、所定の時間期間内に結果のWFFを生成するために1つまたは複数の古典的アルゴリズムを使用して入力WFFを処理するように構成され得る古典的プロセッサを含むことができる。古典的プロセッサを、結果のWFFまたは結果のWFFの不在をプロセッサの外部に通信するように構成することができる。このシステムは、古典的プロセッサに結合され、入力WFFを初期ビット配列に変換し、入力WFFを表すのに必要ではない述語を初期ビット配列から除去することによって、初期ビット配列を単純化されたビット配列に単純化し、単純化されたビット配列を戻りWFFに変換するように構成された式プロセッサを含むことができる。

40

【0014】

上で議論した特徴、機能、および利益を、本開示のさまざまな実施形態で独立に達成することができる、あるいは、他の実施形態で組み合わせることができ、そのさらなる詳細を、次の説明および図面を参照して知ることができる。

【0015】

50

本開示の上記および他の特徴は、図面を参照する時により明白になり、図面では、同様の符号が、終始同様の部分を指す。

【図面の簡単な説明】

【0016】

【図1】まずタイムアウト期間内に古典的アルゴリズムを使用して入力完全論理式(WFF)を単純化することを試みることで、タイムアウト期間を過ぎた場合に、入力WFFを初期ビット配列に変換すること、初期ビット配列を単純化すること、および単純化されたビット配列を戻りWFFに変換することによって入力WFFを単純化する方法を示す流れ図である。

【図2A】入力WFFを初期ビット配列に変換する方法に含めることができる1つまたは複数の動作を示す流れ図である。

10

【図2B】入力WFFを初期ビット配列に変換する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図3】配列キャッシュから初期ビット配列を取り出す方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図4】初期ビット配列を構成する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図5】初期ビット配列を単純化する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図6】単純化されたビット配列を戻りWFFに変換する方法に含めることができる1つまたは複数の動作を示す流れ図である。

20

【図7】単純化されたビット配列を選言標準形(DNF)WFFに変換する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図8】単純化されたビット配列を連言標準形(CNF)WFFに変換する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図9】原子WFFを作成する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図10】否定の原子WFFを作成する方法に含めることができる1つまたは複数の動作を示す流れ図である。

【図11】本明細書で開示されるシステムおよび方法を使用して生成できる初期ビット配列の実施形態を示す図であり、初期ビット配列は、ブール述語および等価述語を含み、それに関連する6つの可能世界のうちの2つを表す、入力WFFに対応することができる。

30

【図12】ブール述語に関連する6つの可能世界のうちの4つおよび等価述語に関連する領域要素を表す入力WFFに対応する初期ビット配列のさらなる実施形態を示す図である。

【図13】図2A~2Bに示された方法に従って入力WFFを初期ビット配列に変換するトップレベルルーチンを示す擬似コードリスティングである。

【図14】入力WFFを初期ビット配列に変換する図2A~2Bに示された方法を実施するルーチンを示す擬似コードリスティングである。

【図15】配列キャッシュから初期ビット配列を取り出す図3に示された方法を実施するルーチンを示す擬似コードリスティングである。

40

【図16】図4に示された方法を使用して構成できる初期ビット配列の実施形態を示す図であり、この方法は、図15および17に示された擬似コードリスティングによって表されるルーチンを使用して実行することができる。

【図17】初期ビット配列を構成する図4に示された方法で実施できるルーチンを示す擬似コードリスティングである。

【図18】図15の初期ビット配列の単純化された版を示す図であり、この単純化されたビット配列を、図5に示された方法を使用して単純化することができる。

【図19】初期ビット配列を単純化する図5に示された方法で実施できるルーチンを示す擬似コードリスティングである。

50

【図20】単純化されたビット配列を戻りWFFに変換する図6に示された方法を実施するルーチンを示す擬似コードリスティングである。

【図21】単純化されたビット配列を選言標準形の戻りWFFに変換する図7に示された方法を実施するルーチンを示す擬似コードリスティングである。

【図22】単純化されたビット配列を連言標準形の戻りWFFに変換する図8に示された方法を実施するルーチンを示す擬似コードリスティングである。

【図23】入力WFFを単純化する方法の1つまたは複数の動作を実施するプロセッサベースのシステムの実施形態を示すブロック図である。

【発明を実施するための形態】

【0017】

図示が本開示のさまざまな実施形態を示すためのものである図面を参照すると、図1に示されているのは、制約管理システム12（図23）内で設計制約式計算をサポートするためなど、複雑な命題論理式または複雑な完全論理式（WFF）100を単純化する方法300の図である。本開示では、入力WFF 100は、否定演算子130、連言演算子132、および選言演算子134（図2A～2B）を用いてブール変数すなわちブール述語124（図11）および等価述語126（図11）を組み合わせる。システム（図23）および方法300は、入力WFF 100を、ステップ308（図1）で、入力WFF 100の初期ビット配列200（図1）表現に変換する。ステップ310（図1）では、初期ビット配列200を、単純化されたビット配列212に変換して、入力WFF 100を表すために必要ではない述語114（図11）を除去する。ステップ312では、単純化されたビット配列212を、選言標準形（DNF）140（図6）および/または連言標準形（CNF）142（図6）を含む最小限の標準形の戻りWFF 138（図6）に変換する。戻りWFF 138を、ステップ314で式プロセッサ18（図23）によって返すことができる。

【0018】

データ依存制約管理システム12（図23）内などでシステム10（図23）および方法300（図1）を実施することの技術的影響は、完全論理式の和集合演算、共通部分演算、および差分演算の結果を単純化するのに必要な時間の長さの大幅な短縮である。さらに、データ依存制約管理システムでの方法の実施は、モデルローディングおよびトレード実行に必要な時間の長さを大幅に短縮することができる。たとえば、本発明人は、高度な超音速飛翔体設計の特定のトレード研究を計算するのに必要な時間の長さが数時間から数分に減らされた、本開示で説明される方法の実施形態を観察した。処理時間の短縮は、設計者がより大きくより複雑な設計空間を統合された形で探索することを可能にするという技術的影響を提供する。上で示したように、入力WFFの単純化は、トレード研究にデータ依存制約ネットワークのノードをトラバースする時の分岐を減らすことができる。分岐を減らすことおよび複雑なWFFの単純化に必要な時間の長さを減らすことによって、このシステムおよび方法は、それぞれが性能および/またはコストを評価するための異なる分析モデルを含む可能性がある広い範囲の代替システム構成を設計者がすばやくトレードオフすることを可能にするという技術的影響を提供する。

【0019】

制約ネットワーク内の任意の個々の方程式または変数ノードに関連するWFFが単純である場合があるが、そのようなWFFが、所与のトレード研究またはネットワーク内の仮定される独立変数の所与の集合に関する計算パスに沿って、和集合演算および共通部分演算を使用して組み合わせられることに留意されたい。たとえば、WFF 1aを有するNode 1aおよびWFF 1bを有するNode 1bによって表される変数が、計算パス内のWFF 2を有するNode 2によって表される関係の相補的の先行値である場合には、Node 2を、選言標準形Or（And（WFF 1a, WFF 2）, And（WFF 1b, WFF 2））またはより単純に連言標準形And（Or（WFF 1a, WFF 1b）, WFF 2）によって表される世界の集合内で実行することができる。計算パスは、数百個から数千個のステップを含む場合があり、複雑さの組合せ増加が発生する可能性がある。

10

20

30

40

50

【 0 0 2 0 】

データ依存制約管理システム12の文脈で説明されるが、本明細書で開示されるシステムおよび方法を、単純なWFFの長々しい組合せの操作を必要とするアプリケーションを含む命題論理式の操作を必要とするすべてのアプリケーションで有利に実施することができる。本開示が、米国カリフォルニア州オークランドのFranz, Inc.から市販されているAllegro Common Lispなどの言語でのリスト構造としてのWFFの操作の文脈でシステムおよび方法を説明するが、このシステムおよび方法を、代替の形でのWFFを操作するように動作可能とすることができることにも留意されたい。たとえば、このシステムおよび方法を、そのようなWFFの単純化での改善された効率をもたらすオブジェクトとして表されたWFFを操作するように動作可能とすることができる。

10

【 0 0 2 1 】

本開示では、入力WFF 100 (図1)を、リストとして表すことができ、このリストでは、リスト内の最初の要素を、入力WFF 100のトップレベル演算子とすることができる。本開示の文脈での入力WFF 100は、次のうちの1つを含むことができる。

1. 記号TまたはF (それぞれ真および偽を表す)、
2. 次のいずれかである述語、
 - a. ブール述語 (B1, B2, ...)
 - b. それぞれそれ自体の有限領域 (D(P1), D(P2), ...) にわたる等価述語 (P1, P2, ...)
3. Not(WFF)のように、WFFに適用される否定演算子Not、
4. And(WFF1, WFF2, ...)のように、0個以上のWFFに適用される連言演算子And、
5. Or(WFF1, WFF2, ...)のように、0個以上のWFFに適用される選言演算子Or。

20

【 0 0 2 2 】

定義により、And() = TおよびOr() = Fであることに留意されたい。論理演算子「And」、「Or」、または「Not」のうちの1つまたは複数を含むWFFを、本明細書では「複合」WFFと称する。他のすべてのWFFを、「原子」WFFと称する。原子WFFは、記号TおよびFを含み、これらを、本明細書では「真の原子」WFFおよび「偽の原子」WFFと称する。原子WFFは、単一のブール述語ならびに「EngineType = Rocket」など、述語をその(有限の)領域内の要素と等価にすることによって形成される「等価」WFFを含むWFFをも含み、ここで、EngineTypeは、述語であり、「Rocket」、「Ramjet」、「Turbojet」その他などの値を有することができる。本開示は、世界が等価述語のそれぞれについて領域値の指定を含む可能世界のセマンティックスの文脈でWFFを説明する。さらに、世界は、各ブール述語(たとえば、B_i)またはその否定(たとえば、Not(B_i))が真であるかどうかに関する指定を含む。たとえば、

30

```
P1 = EngineType with Domain{Rocket, Ramjet, Turbojet}
かつ
B1 = HasLiftingBody.
```

40

の場合には、複合WFF

```
And( Or( (= EngineType Ramjet), (= EngineType Turbojet) ), Not(HasLiftingBody) )
```

50

は、検討される乗物が揚力物体 (L i f t i n g B o d y) を有しておらず、ラムジェット (R a m j e t) またはターボジェット (T u r b o j e t) のいずれかである機関を有する世界のすべてを表す。W F F によって指定される世界のもう1つの例では、次のW F F

O r ((= E n g i n e T y p e R a m j e t) , (= E n g i n e T y p e T u r b o j e t))

は、乗物が揚力物体を有するか否かに関わりなく、検討される乗物がラムジェットまたはターボジェットのいずれかである機関を有する世界のすべてを表す。上で議論したように、原子W F F および / または複合W F F を、関係を条件付けるために制約管理システムで使用することができる。たとえば、検討される乗物に適用できる抗力方程式の特定の形を、乗物が揚力物体を有するか否か、乗物の機関のタイプ (たとえば、ロケット、ターボジェット、ラムジェットなど)、および / またはW F F を表すことができる他の要因によって規定することができる。

【 0 0 2 3 】

図1を参照すると、方法300のステップ302では、入力W F F 100を単純化することを試みるために古典的プロセッサ14 (図23)内で、入力W F F 100を最初に受け取ることができる。ステップ304は、所定のタイムアウト期間306内に連言標準形 (C N F) または選言標準形 (D N F) の結果のW F F 104を生成するために古典的プロセッサ14内で1つまたは複数の古典的アルゴリズム16 (図23)を使用することを含むことができる。当技術分野で既知のように、古典的アルゴリズムを使用する結果のW F F への入力W F F 100の単純化または変換の焦点を、ブール文の充足可能性に合わせることができる。そのような充足可能性を、W F F の変数の割当てが真に対するW F F 評価をもたらすかどうかの判定に向けることができ、そのような充足可能性は、W F F がトートロジである (すなわち、必ず真である)、W F F が矛盾である (すなわち、絶対に真ではない)、またはW F F が真であることをもたらす変数の割当てとW F F が偽であることをもたらす変数の他の割当てとがあるという3つのケースを含む可能性がある。

【 0 0 2 4 】

上記で示したように、古典的アルゴリズム16 (図1)を使用するW F F の単純化は、計算集中型である可能性がある。これに関して、古典的アルゴリズム16を使用するD N F 形140 (図6)またはC N F 形142 (図6)での結果のW F F 104 (図1)への入力W F F 100の変換は、残念ながら、変換を実行するためにはかなりの時間およびメモリを要求する可能性がある。有利なことに、本明細書で開示される方法300 (図1)では、古典的プロセッサ14 (図1)が所定のタイムアウト期間306内に1つまたは複数の古典的アルゴリズム16を使用して結果のW F F 104を生成できない場合に、入力W F F 100が、式プロセッサ18 (図23)に通信される。タイムアウト期間306の満了は、オペレーティングシステムが、古典的計算プロセスに割り込み、古典的プロセッサ14から式プロセッサ18 (図23)に制御を渡すことができる。その後、式プロセッサ18は、下で説明するように、入力W F F 100を初期ビット配列200に変換し、初期ビット配列200を単純化し、単純化されたビット配列212を戻りW F F 138に変換することができる。

【 0 0 2 5 】

より具体的には、図1で、方法300のステップ302は、式プロセッサ18 (図23)で入力W F F 100を受け取ることを含むことができる。図23に示されているように、式プロセッサ18は、式コンバータ20、ビット配列シンプリファイヤ22、および / またはビット配列コンバータ24を含むことができる。図1の方法300のステップ308は、式コンバータ20を使用して入力W F F 100を初期ビット配列200に変換することを含むことができる。下でより詳細に説明するように、初期ビット配列200への入力W F F 100の変換は、それぞれ入力W F F 100が真の原子W F F 148

(図2A)または偽の原子WFF 150(図2A)である場合の世界の真の配列214(図2A)または世界の偽の配列216(図2A)の生成を含むことができる。他のタイプのWFFについて、初期ビット配列200への入力WFF 100の変換は、初期ビット配列200に必要な次元、述語、および領域の判定と、その後の、配列キャッシュ30からの適当な初期ビット配列200の取出、または配列キャッシュ30の検索が正しい構成の初期ビット配列200の回復に失敗する場合の初期ビット配列200の構成とを含むことができる。

【0026】

本明細書で開示されるビット配列を説明するために図11を参照すると、初期ビット配列200の実施形態の例が示されている。本開示では、ビット配列を、「1」または「0」のいずれかの値を有するビット要素222を有する配列として定義することができる。さらに、ビット配列は、任意の個数の次元を含むことができる。各次元は、異なるサイズを有することができる。プール述語124について、対応するビット配列次元のサイズは、2である。等価述語126について、ビット配列次元のサイズは、領域の長さと同じである。本開示では、論理ビット配列を、ビット配列に含まれる述語(たとえば、プールおよび/または等価の)のリストへのビット配列の各次元の写像を含むビット配列として定義することができる。前に示したように、入力WFF 100(図1)を、初期ビット配列200によって表すことができる。本開示では、初期ビット配列200を、 $A[i, j, k, \dots] = 1$ (たとえば、ビット要素値)の場合に、プール述語および等価述語の値が配列の (i, j, k, \dots) によって表される世界が真であるというセマンティクスを使用して説明することができる。

【0027】

初期ビット配列200の例を、図11に示し、図11は、プール述語B1(HasLiftingBody)(符号124)と、領域{Rocket, Ramjet, Turbojet}(符号118)にわたる等価述語P1(EngineType)(符号126)とを含む論理ビット配列系列を表し、Rocket、Ramjet、およびTurbojetは、等価述語P1の領域118の領域要素120である。上で述べたセマンティクスに基づいて、初期ビット配列200を、次によって表すことができる。

$A[1, 1]: \text{HasLiftingBody} \text{ And } \text{EngineType} = \text{Rocket}$

$A[2, 1]: \text{Not}(\text{HasLiftingBody}) \text{ And } \text{EngineType} = \text{Rocket}$

$A[1, 2]: \text{HasLiftingBody} \text{ And } \text{EngineType} = \text{Ramjet}$

$A[2, 2]: \text{Not}(\text{HasLiftingBody}) \text{ And } \text{EngineType} = \text{Ramjet}$

$A[1, 3]: \text{HasLiftingBody} \text{ And } \text{EngineType} = \text{Turbojet}$

$A[2, 3]: \text{Not}(\text{HasLiftingBody}) \text{ And } \text{EngineType} = \text{Turbojet}$

ここで、初期ビット配列200内の各ビット要素(たとえば、1または0)(符号222)は、領域{Rocket, Ramjet, Turbojet}にわたるプール述語(HasLiftingBody)および等価述語(EngineType)の6つの可能世界の指定に対応する。

【0028】

図11では、次の入力WFF 100が、初期ビット配列200に対応する6つの可能世界のうちの2つを指定する。

10

20

30

40

50

```
And ( Or ( (= EngineType Ramjet ) , ( = EngineType Turbojet ) ) , Not ( HasLiftingBody ) )
```

【0029】

図12では、次の入力WFF 100が、初期ビット配列200に対応する6つの可能世界のうちの4つを指定する。

```
Or ( (= EngineType Ramjet ) , ( = EngineType Turbojet ) )
```

【0030】

了解されるように、図11および12に示された初期ビット配列200は、入力WFF 100を表す初期ビット配列200の非限定的な実施形態である。本開示では、入力WFF 100を、任意の個数の次元を有する初期ビット配列200によって表すことができ、領域118は、有限の長さを有することができる。

【0031】

本明細書で開示される方法300の図2A~2Bを参照して、入力WFF 100を初期ビット配列200に変換する308のステップに含めることができる1つまたは複数の動作を示す。上で示した動作を、入力WFF 100に対して再帰的に実行することができる、初期ビット配列200を構成することができ、述語114(図11~12)のリストを、述語114が初期ビット配列200内に現れる順序で生成することができる。たとえば、図11および12に示された初期ビット配列200について、述語リスト116を、次によって表すことができる。

1. EngineType
2. HasLiftingBody

【0032】

述語リスト116内の各述語114は、それに関連する領域118を有する。たとえば、等価述語126(EngineType)は、領域要素120{Rocket, Ramjet, Turbojet}を含む。プール述語124(HasLiftingBody)は、領域要素120{True, False}を含む。本開示は、初期ビット配列200の構成およびそれに関連する述語リスト116の生成を容易にする1つまたは複数のルーチンまたは関数を含むことができる。そのようなルーチンを、方法300(図1)のプログラミング命令内に記述することができ、かつ/またはルーチンを、基礎になるプログラミング言語に含めることができる。次は、初期ビット配列200への入力WFF 100の変換を容易にするためにシステム10(図23)および方法300(図1)に含めることができるルーチンまたは機能のうちの1つまたは複数の短い説明を含む。

【0033】

関数「Operator(WFF)」は、任意の入力WFFのトップレベル演算子を返すように構成される。そのような演算子は、ヌル、空集合、True(T)述語およびFalse(nil)述語のnil(または同等物)、プール述語のプール述語自体、等価述語の=(等価演算子)、ならびに複合WFFの連言演算子、選言演算子、または否定演算子(それぞれ、And、Or、またはNot)のいずれかである。

【0034】

関数「Arg1(WFF)」は、入力WFFの引数またはオペランドのリストの最初の要素を返すように構成される。そのような引数またはオペランドは、True述語、False述語、およびプール述語のnil、等価述語で使用される述語、And演算子、Or演算子、またはNot演算子に続く最初のWFF(たとえば、第1オペランド)、または何も無い場合のnilである。

【0035】

関数「Arg2(WFF)」は、入力WFFの引数またはオペランドのリストの2番目の要素を返すように構成される。そのような引数またはオペランドは、True述語、F

10

20

30

40

50

alse 述語、およびブール述語の nil、等価述語の領域値、And 演算子、Or 演算子、または Not 演算子に続く 2 番目の WFF (たとえば、第 2 オペランド)、または何もない場合の nil である。

【0036】

関数「Position(item, list)」は、任意のリスト list について、項目 item の最初の出現のリストへのインデックスを返すように構成される。これに関して、「Position(item, list)」は、リスト内の項目の位置を返す。たとえば、Position(d, {a, b, c, d, e, f}) = 4 である。

【0037】

関数「Element(list, index)」は、任意のリスト list について、リスト内のインデクシングされた項目 item を返すように構成される。これに関して、Element(list, index) は、「Position(item, list)」によって判定されるリスト位置を有する項目の値またはアイデンティティを返す。たとえば、Index({a, b, c, d, e, f}, 4) = d である。

【0038】

追加のルーチンまたは関数を、本システムおよび本方法を実行するためにプログラミング言語の実施態様に含めることができる。

【0039】

たとえば、関数「BitNot(array)」を、各ビット要素が 1 から 0 へおよび 0 から 1 へ反転された初期ビット配列を返すために提供することができる。

【0040】

関数「BitAnd(array1, array2)」では、入力配列すなわち array1 および array2 が、同一の次元を有することを要求される。「BitAnd(array1, array2)」関数は、個々の初期ビット配列のビット要素の「AND」(すなわち、連言)と等しいビット要素を有する、同次元の配列を返す。たとえば、AND(1, 1) = 1、AND(1, 0) = AND(0, 1) = AND(0, 0) = 0 である。

【0041】

関数「BitOr(array1, array2)」では、入力配列すなわち array1 および array2 が、関数「BitAnd(array1, array2)」について要求されるものに似て、同一の次元を有することを要求される。「BitOr(array1, array2)」関数は、個々の初期ビット配列のビット要素の「OR」と等しいビット要素を有する、同次元の配列を返す。たとえば、OR(1, 1) = OR(1, 0) = OR(0, 1) = 1、OR(0, 0) = 0 である。

【0042】

関数「SetBit(array, indices, value)」は、インデックス「indices」の項目のリストによってインデクシングされる配列「array」のビット要素に、0 または 1 のいずれかである値「value」をセットする。たとえば、2 × 3 初期ビット配列について、「SetBit(array, (2, 1), 1)」は、「array」の第 2 行第 1 列のビット要素(たとえば、図 11 ~ 12 の符号 222)の値に 1 をセットする。

【0043】

図 2A ~ 2B に示されているのは、入力 WFF 100 を初期ビット配列 200 に変換するステップ 308 である。ステップ 308 は、入力 WFF 100 のタイプに応じて入力 WFF 100 の処理をディスパッチする。入力 WFF 100 は、真または偽の原子 WFF 108、原子ブール述語 WFF 124、原子等価述語 WFF 126、否定演算子(NOT)を含む否定 WFF 130、ならびに連言演算子 AND 132 および選言演算子 OR 134 (図 2B) を含む複合 WFF 136 を含むことができる。この方法のステップ 308 は、入力 WFF 100 内の述語 114 を判定するステップ 316、述語 114 の各 1 つに関連する領域要素 120 を判定するステップ 318、および初期ビ

10

20

30

40

50

ット配列 200 のビット配列次元 218 (図 11) を判定するステップ 320 を含む。この方法のステップ 322 は、内部プログラム (たとえば、「WFF__to__array__internal」) を呼び出すことによって入力 WFF 100 を処理すること (たとえば、再帰的に) および入力 WFF 100 に関連するビット配列次元 218、述語 114、および領域要素 118、120 を有する初期ビット配列 200 を返すこと 309 を含む。図 13 は、入力 WFF 100 を初期ビット配列 200 に変換する、ステップ 308 (図 2A ~ 2B) に関連する動作に対応するトップレベルメソッドの擬似コードリスティング 248 である。

【0044】

簡単に図 14 を参照すると、図 2A ~ 2B に示された形で入力 WFF 100 を初期ビット配列 200 に再帰的に処理する上で述べた内部プログラム「WFF__to__array__internal」の擬似コードリスティング 250 が示されている。一般に、内部プログラム「WFF__to__array__internal」は、入力 WFF 100 が原子 WFF 106 であるケースを最初に検討するが、図 2A ~ 2B に示されているように、真または偽の原子 WFF 108、ブール述語 WFF 124、等価述語 WFF 126、または複合 WFF 136 を含むことができる。真 148 または偽 150 の原子 WFF 108 について、この方法のステップ 324 は、それぞれ世界の真の配列 214 または世界の偽の配列 216 を返す。図 14 の擬似コードリスティング 250 は、それぞれ項目 1a および 1b に示されているように、真 148 または偽 150 の原子 WFF を世界の真の配列 214 および世界の偽の配列 216 へ変換することを示す。

【0045】

図 2A ~ 2B では、入力 WFF 100 が、単一のブール述語 124 を含む原子 WFF 106 である場合について、ステップ 326 は、図 14 の擬似コードリスティング 250 の項目 1c に示されているように、単一のブール述語 124 を等価述語 126 に変換する。その後、この方法は、ステップ 322 で述語を再帰的に処理して、入力 WFF 100 を初期ビット配列 200 に変換する。入力 WFF 100 が原子等価述語 126 である場合には、入力 WFF 100 は、上で説明したステップ 316、318、320 で処理されて、ビット配列次元 218 ならびにそれに関連する述語 114 および領域要素 120 が判定される。ステップ 328 は、さらに、配列キャッシュ 30 (図 3) から、等価述語 126 に関連するビット配列次元 218 (図 11)、述語 114、および領域要素 120 を有する初期ビット配列 200 を取り出すことを含む。ステップ 328 は、下でより詳細に説明するように、配列キャッシュ 30 内の初期ビット配列 200 の取出の不在 (たとえば、突き止めることの不可能性) の場合に、初期ビット配列 200 を構成するステップ 330 を含むことができる。図 14 の擬似コードリスティング 250 の項目 2a に示されているように、内部プログラム「WFF__to__array__internal」は、所与の述語、領域要素、およびビット配列次元を有する初期ビット配列 200 を配列キャッシュ 30 内で検索し、配列キャッシュ 30 (図 3) 内で初期ビット配列を突き止めることができない場合には、下で説明する図 4 に示された方法によって初期ビット配列 200 を構成する。

【0046】

図 2A ~ 2B では、入力 WFF 100 が、0 個以上の原子 WFF 106 を含む 1 つの複合 WFF 136、選言演算子 (OR) もしくは連言演算子 (AND) のいずれかに関連する複数の複合 WFF 136、または否定演算子に関連する正確に 1 つの原子 WFF 106 もしくは複合 WFF 136 である場合に、この方法のステップ 322 は、まず、複合 WFF 136 の各オペランドを再帰的に処理する。これに関して、ステップ 322 は、原子 WFF 106 に出会うまで、演算子に関連する複合 WFF を再帰的に処理する。この方法は、複合 WFF 136 の演算子が否定演算子 (NOT) 130 (図 2A)、連言演算子 (AND) 132 (図 2B)、または選言演算子 (OR) 134 (図 2B) のどれであるのかに従って、再帰的に処理された WFF を組み合わせる。この方法は、再帰的に処理された原子 WFF 106 の各 1 つについて 1 つの初期ビット配列 200 を

10

20

30

40

50

返す。組み合わされた初期ビット配列 2 0 0 を、そのビット配列次元 2 1 8 が個々の初期ビット配列 2 0 0 のビット配列次元 2 1 8 (図 1 1) と等しくなるように処理することができる。

【 0 0 4 7 】

たとえば、図 2 A では、ステップ 3 3 4 は、演算子タイプを判定することを含む。演算子が否定演算子 1 3 0 である場合には、この方法は、W F F がブール述語 1 2 4 であるかどうかを判定する。W F F がブール述語 1 2 4 である場合には、この方法は、それぞれのステップ 3 1 6、3 1 8、および 3 2 0 で、初期ビット配列 2 0 0 の述語 1 1 4、領域要素 1 2 0、およびビット配列次元 2 1 8 を判定するステップ 3 1 6 を実行することを含む。その後、この方法は、配列キャッシュ 3 0 (図 3) から入手可能な場合に適当に構成された初期ビット配列 2 0 0 を取り出し、あるいは、配列キャッシュ 3 0 から入手不能な場合に上で説明したように初期ビット配列 2 0 0 を構成するステップ 3 3 0 を実行するステップ 3 2 8 を実行する。図 2 A では、W F F がブール述語 1 2 4 ではない場合に、この方法のステップ 3 2 2 は、複合 W F F 1 3 6 を再帰的に処理し、ステップ 3 3 6 では、1 から 0 へおよび 0 から 1 へ各ビット要素の値を反転する (図示せず) ことによって結果の初期ビット配列 2 0 0 を否定する。図 1 4 の擬似コードリスティング 2 5 0 の項目 2 b は、否定される複合 W F F 1 3 6 のケースの処理を示す。

【 0 0 4 8 】

図 2 B を参照すると、否定されない複合 W F F 1 3 6 のケースについて、演算子が連言演算子 1 3 2 (たとえば、AND) または選言演算子 1 3 4 (たとえば、OR) の場合に、この方法は、組み合わされた初期ビット配列 2 0 0 内のオペランド 1 0 2 の量を判定するステップ 3 3 8 を含む。連言演算子 1 3 2 について、ステップ 3 4 0 は、ビット要素 2 2 2 が個々の初期ビット配列 2 0 0 の連言 (「 AND 」) と等しくなる形で個々の初期ビット配列 2 0 0 のビット要素 2 2 2 を組み合わせることを含む。選言演算子 1 3 4 について、ステップ 3 4 2 は、ビット要素 2 2 2 が個々の初期ビット配列 2 0 0 の選言 (「 OR 」) と等しくなる形で個々の初期ビット配列 2 0 0 のビット要素 2 2 2 を組み合わせることを含む。ステップ 3 4 4 は、図 2 A ~ 2 B で上記のケースのいずれもが有効でない場合にエラーを返すことを含む。図 1 4 に、演算子が連言演算子 1 3 2 (たとえば、AND) または選言演算子 1 3 4 (たとえば、OR) である場合の否定されない複合 W F F 1 3 6 の処理の擬似コードを、項目 2 c に示す。否定される複合 W F F および否定されない複合 W F F について、内部プログラム「 W F F _ t o _ a r r a y _ i n t e r n a l 」は、複合 W F F 1 3 6 のトップレベル句に対してそれ自体を再帰的に呼び出し、適当な組合せ関数 (「 B i t N o t 」、 「 B i t O r 」、または「 B i t A n d 」) を使用して結果 (すなわち、初期ビット配列 2 0 0) を組み合わせる。

【 0 0 4 9 】

図 3 を参照すると、上で説明した、等価述語 1 2 6 (図 2 A) に関連する所与のビット配列次元 2 1 8、述語 1 1 4、および領域要素 1 2 0 を有する初期ビット配列 2 0 0 を配列キャッシュ 3 0 から取り出すステップ 3 2 8 に含めることができる動作が示されている。ステップ 3 4 6 は、配列キャッシュ 3 0 内で初期ビット配列 2 0 0 を検索することを含むことができる。図 1 5 に示されているのは、所与の述語 1 1 4、領域要素、およびビット配列次元を有する初期ビット配列 2 0 0 を配列キャッシュ 3 0 内で検索し、図 3 の流れ図に示されているように配列キャッシュ 3 0 から初期ビット配列 2 0 0 を取り出すか、図 4 の流れ図に示されているように初期ビット配列 2 0 0 を構成するかのいずれかを行うルーチン「 G e t L e a f W f f A r r a y 」の擬似コードリスティング 2 5 2 である。

【 0 0 5 0 】

図 4 に、初期ビット配列 2 0 0 を構成するステップ 3 3 0 に含めることができる動作を示す。ステップ 3 4 8 は、対応するビット配列次元 2 1 8 (図 1 1) を有する入力 W F F 1 0 0 (図 1) のトップレベル述語領域を使用して初期ビット配列 2 0 0 を作成することを含むことができる。ステップ 3 5 0 は、初期ビット配列 2 0 0 のすべてのビット要素 2 2 2 に「 0 」をセットすることを含むことができる。ステップ 3 5 2 は、述語インデッ

10

20

30

40

50

クス（たとえば、ビット配列次元）および値インデックス（たとえば、述語領域内の値のオフセット）に沿ってすべてのビット要素 2 2 2 に「1」をセットすることを含むことができる。図 4 の方法は、適当に構成された初期ビット配列 2 0 0 を返す。この方法は、所与のビット配列次元 2 1 8 を有し、図 1 5 の擬似コードリスティング 2 5 2 内に示されているように「pred_index」および「value_index」によって指定される世界に対応するビット要素 2 2 2 値（たとえば、1 および 0）を有する初期ビット配列 2 0 0 を構成する。一実施形態では、構成された初期ビット配列 2 0 0（図 4）を、ステップ 3 3 2（図 2 B）によって実行されるように、配列キャッシュ 3 0（図 4）に追加することができる。有利なことに、この方法のメモリ要件を、新たに構成された初期ビット配列 2 0 0 を配列キャッシュ 3 0 に格納された以前に構成された初期ビット配列 2 0 0 のコレクションに追加することによって、減らすことができる。

10

【0051】

図 4 のステップ 3 5 2 を、初期ビット配列 2 0 0 の構成中にそのビット要素 2 2 2 に「1」をセットするルーチンを示す図 1 7 に示された擬似コードリスティング 2 5 4 によって表すことができる。上で説明したように、「bit_array」のビット要素 2 2 2 の「1」の値は、「set_dimension」に関係する述語およびインデックスに関係するその述語の領域要素に関連する世界のすべてに対応する。たとえば、図 1 6 を参照すると、領域、Domain(HasLiftingBody) = { "TRUE", "FALSE" }、Domain(EngineType) = { Rocket, Ramjet, Turbojet } を有する述語 = { HasLiftingBody, EngineType } について、原子 WFF、EngineType = Turbojet に対応するビット配列の要素をセットすることが望ましい場合がある。代表的な初期ビット配列 2 0 0 のビット要素 2 2 2 の値に「1」をセットするプロセスは、引数すなわち、2 と等しい「set_dimension」（すなわち、述語リスト内の第 2 の述語に対応する）、3 と等しい index（すなわち、述語の領域内の第 3 の領域要素に対応する）、{ 2, 3 } と等しい dimensions、1 と等しい「current_dimension」、および空リストと等しい indices を用いて、ビット要素 2 2 2 の初期の「0」の値を有する「bit_array」に対して関数「SetArrayDimensionIndex」を呼び出すことを含む。図 1 7 では、初期ビット配列 2 0 0 に「1」の値を割り当てる上で説明したプロセスが、「current_dimension」の値を用いて開始すること、および入力ビット配列の適当な値をセットするためのインデックスと一緒に「current_dimension」の値を再帰的に増分することによって示されている。この形で、初期ビット配列 2 0 0 内の値は、変数 indices によって指定される世界に対応し、この変数 indices は、各再帰呼出で、呼出し側プログラム内で入力 WFF によって表される世界を表す indices の増加するリストに追加される。

20

30

【0052】

図 5 を参照すると、初期ビット配列 2 0 0 を単純化するステップ 3 1 0 に含めることができる動作が示されている。初期ビット配列 2 0 0 は、述語 1 1 4 に関連する複数のビット配列次元 2 1 8 を含むことができる。上で示したように、ステップ 3 1 0 は、モデリングされている入力 WFF 1 0 0（図 1）を表すのに必要ではない述語 1 1 4（図 1 1 ~ 1 2）を除去し、単純化されたビット配列 2 1 2 を返す。図 5 に示されているように、ステップ 3 5 4 は、全般的に、セマンティック的に冗長なビット配列次元 2 1 8 を除去することによって初期ビット配列 2 0 0 を縮小することを含む。この方法は、ビット配列次元 2 1 8 が縮小可能であるかどうかを判定するために、ビット配列次元 2 1 8 の各 1 つについて部分配列 2 2 0 のビット要素 2 2 2（図 2 B）を比較するステップ 3 5 6 を含むことができる。部分配列 2 2 0 のビット要素 2 2 2 が等しい場合には、部分配列 2 2 0 に関連する次元を除去することができる。ステップ 3 5 8 は、入力 WFF 1 0 0 を表すのに必要ではない述語 1 1 4 が単純化されたビット配列 2 1 2 から除去されるように、等しいビット要素 2 2 2 を有する部分配列 2 2 0 を有する各ビット配列次元 2 1 8 を初期ビット

40

50

配列 200 から除去することを含むことができる。ステップ 360 は、初期ビット配列 200 から除去されないビット配列次元 218 を含む保存された次元インデックス 28 (図 3) を生成することを含むことができる。ステップ 362 は、単純化されたビット配列 212 および保存された次元インデックス 28 を返すことを含むことができる。

【0053】

ここでビット配列単純化を示すために図 16 を参照すると、次の複合 WFF に対応する 2×3 ビット配列が示されている。

```
Or ( And ( EngineType = Turbojet, HasLiftingBody ),
      And ( EngineType = Turbojet, Not ( HasLiftingBody ) ) )
```

【0054】

図 16 からわかるように、プール述語 (HasLiftingBody) の部分配列 220 は、(Not (HasLiftingBody)) の部分配列 220 と同一のビット要素 222 値を有する。同等のビット要素 222 に起因して、プール述語の次元を除去することができ、図 16 に示されたビット配列は、次の WFF と論理的に同等になる。

```
EngineType = Turbojet
```

これは、図 18 に示された 1 次元の単純化されたビット配列 212 に対応する。 20

【0055】

図 19 には、初期ビット配列 200 (図 5) から次元を除去し、単純化されたビット配列 212 (図 5) を返すルーチン「SimplifyArray」の擬似コードリスティング 256 が示されている。「SimplifyArray」ルーチンは、所与の次元内の各インデックスの部分配列 220 (図 5) がお互いと等しい次元を検索して初期ビット配列 200 をトラバースする。「SimplifyArray」ルーチンは、そのような次元を除去し、除去されない次元を記録し、呼出し側プログラムが、初期ビット配列 200 の述語リスト 116 を使用して、単純化されたビット配列 212 の述語リスト 116 (図 11) を構成できるようにする。図 19 に示されたルーチンは、1 つまたは複数の次元を除去することによって初期ビット配列 200 を縮小するために実施することのできる多数の再帰ルーチンのうちの 1 つである。図 19 では、「SimplifyArray」の角括弧内で提示される引数は、オプションであり、このルーチンへの再帰呼出中に使用され得る。「SimplifyArray」ルーチンは、ある軸に沿った初期ビット配列の縮小可能性をチェックする関数「dimension-slice」を含むことができる。初期ビット配列が縮小可能である場合には、このルーチンは、複数の値として縮小された配列および True を返すことができる。初期ビット配列が縮小可能ではない場合には、このルーチンは、複数の値として入力ビット配列および False を返すことができる。上で示したように、初期ビット配列の縮小は、初期ビット配列によって表される入力 WFF 100 の単純化を容易にする。 30

【0056】

初期ビット配列 200 の縮小可能性に関するテストを、複数の形のうちの 1 つで実行することができる。MATLAB プログラミング言語に組み込まれた配列に関する次の表記を使用して記述することができる。MATLAB 構文では、特定の軸次元の「:」項目は、その軸のすべての値を指す。たとえば、A が 2×3 行列である場合には、A[2, :] は、行列の第 2 行を指し、A[2, :] = (A[2, 1], A[2, 2], A[2, 3]) である。配列の第 k 軸が縮小可能であるかどうかをテストするために、本開示のルーチン「CollapseIfPossible」は、 $j = 2, \dots, J$ すなわち第 k 軸の長さについて、

$$A[:, \dots, :, j, :, \dots, :] = A[:, \dots, :, 1, :, \dots, :]$$

10

20

30

40

50

をテストし、ここで、添字 j は、上の位置 k にある。上が真である場合には、このルーチンは、縮小された配列 $B[: , \dots , :] = A[: , \dots , : , 1 , : , \dots , :]$ を返し、ここで、配列 B は、第 k 軸を除去することによって、 A より 1 つ少ない次元を有する。「Collapse If Possible」ルーチンの実際の実施態様は、必要な場合に限って作成される仮説の B 配列への行優先添字付けアクセスを使用し、さらに、そのような添字から A 内の実際の「1」への写像を使用する。行優先添字は、多次元配列を単次元であるかのように扱うことを可能にする。たとえば、次元 $d[1] \times d[2] \times \dots \times d[n]$ を有する n ランク配列 A を考慮すると、 k が A への行優先添字である、すなわち、 $A[k] = A[i[1], \dots , i[n]]$ である場合には、

10

$$\begin{aligned} k &= (i[1] - 1) * f[1] + \dots + (i[n] - 1) * f[n], \\ f[1] &= d[2] * \dots * d[n] \\ f[2] &= d[3] * \dots * d[n] \\ f[n-1] &= d[n] \\ f[n] &= 1 \end{aligned}$$

である。

【0057】

図6を参照すると、単純化されたビット配列212を選言標準形(DNF)140または連言標準形(CNF)142の戻りWFF 138に変換するステップ312に含めることができる1つまたは複数の動作が示されている。この方法は、述語114(図11)の集合およびそのそれぞれの領域要素120(図11)を与えられて単純化されたビット配列212を体系的に処理すること、および戻りWFF 138を構成することを含むことができる。この方法は、さらに、単純化されたビット配列212内のビット要素222の総量を判定することを含むことができるステップ364を含むことができる。ステップ366は、1の値を有する単純化されたビット配列212内のビット要素222の量を判定することを含むことができる。ステップ368は、ビット要素222の総量の半分未満が1の値を有する場合に、単純化されたビット配列212を選言標準形(DNF)140の戻りWFF 138に変換することを含むことができる。ステップ372は、DNF WFF 140を返すことを含むことができる。ステップ370は、ビット要素222の総量の少なくとも半分が1の値を有する場合に、単純化されたビット配列212を連言標準形(CNF)142の戻りWFF 138に変換することを含むことができる。ステップ374は、CNF WFF 142を返すことを含むことができる。

20

30

【0058】

図20に、述語の集合「predicates_in」および述語の領域要素「domains_in」を与えられて、単純化されたビット配列212(図6)を戻りWFF 138(図6)に変換するルーチン「ArrayToWff」の擬似コードリスティング258を示す。図20の「ArrayToWff」ルーチンは、当初に、選言標準形(DNF)140(図5)のまたはDNFの否定としての(「not DNF」)戻りWFF 138を判定する。前述のステップ366で示したように、「ArrayToWff」ルーチンは、入力配列内の「1」の値を有するビット要素222(図6)の量をカウントすることによって、戻りWFF 138を生成すべき形を判定することができる。前述のステップ368で示したように、DNFまたはnot DNFの選択は、「1」ビット要素222の量が単純化されたビット配列212内のビット要素222の総量の半分未満であるかどうか依存する。

40

【0059】

図7は、単純化されたビット配列212を選言標準形(DNF)WFF 140に変換するステップ368の流れ図の実施形態である。ステップ368は、単純化されたビット配列212に関連する述語114の量を判定するステップ376を含むことができる。述

50

語 1 1 4 の量が 1 より多い場合には、この方法は、1 の値を有するビット要素 2 2 2 ごとに原子 W F F 1 0 8 (図 3) を作成するステップ 3 7 8 を含むことができる。原子 W F F 1 0 8 (図 2 A) の作成は、図 9 に示され、下でより詳細に説明されるステップ 3 7 8 で実行される。図 7 では、ステップ 3 8 2 は、1 の値を有するビット要素 2 2 2 ごとに作成された原子 W F F 1 0 8 の各 1 つを含む連言 W F F を作成すること(たとえば、各原子 W F F を一緒に「AND」すること)を含むことができる。ステップ 3 8 4 は、原子 W F F 1 0 8 の連言 W F F を含む選言 W F F すなわち D N F W F F 1 4 0 を作成すること(たとえば、各連言 W F F を一緒に「OR」すること)を含むことができる。

【 0 0 6 0 】

図 7 では、単純化されたビット配列 2 1 2 に関連する述語 1 1 4 の量が正確に 1 である場合に、単純化されたビット配列 2 1 2 を D N F W F F 1 4 0 に変換する方法は、1 の値を有するビット要素 2 2 2 ごとに原子 W F F 1 0 8 を作成することを含むステップ 3 7 8 と、1 の値を有するビット要素 2 2 2 ごとに作成された原子 W F F 1 0 8 の各 1 つを含む選言 W F F すなわち D N F W F F 1 4 0 を作成すること(たとえば、各原子 W F F を一緒に「OR」すること)を含むステップ 3 8 4 とを含むことができる。図 7 では、述語 1 1 4 がいない場合に、ステップ 3 8 6 は、ビット要素 2 2 2 の値(たとえば、「1」または「0」)を判定すること、およびステップ 3 8 8 で、ビット要素 2 2 2 が 1 の値を有する場合に真 1 4 8 の世界 W F F を返すことを含む。ステップ 3 9 0 は、ビット要素 2 2 2 が 0 の値を有する場合に偽 1 5 0 の世界 W F F を返すことを含む。

【 0 0 6 1 】

図 8 は、単純化されたビット配列 2 1 2 を連言標準形 (C N F) W F F 1 4 2 に変換する流れ図の実施形態である。この方法のステップ 3 7 6 は、上で説明したように、単純化されたビット配列 2 1 2 に関連する述語 1 1 4 の量を判定することを含むことができる。述語 1 1 4 の量が 1 より多い場合には、この方法は、0 の値を有するビット要素 2 2 2 ごとに否定原子 W F F 1 1 0 を作成するステップ 3 8 0 を含むことができる。否定原子 W F F 1 1 0 の作成は、図 1 0 の流れ図に示され、下でより詳細に説明される。図 8 では、ステップ 3 8 4 は、否定原子 W F F 1 1 0 の選言 W F F を作成すること(たとえば、各否定原子 W F F を一緒に「OR」すること)を含むことができる。ステップ 3 8 2 は、否定原子 W F F 1 1 0 の選言 W F F を含む連言 W F F すなわち C N F W F F 1 4 2 を作成すること(たとえば、各選言 W F F を一緒に「AND」すること)を含むことができる。

【 0 0 6 2 】

図 8 では、単純化されたビット配列 2 1 2 に関連する述語 1 1 4 の量が正確に 1 である場合に、単純化されたビット配列 2 1 2 を C N F W F F 1 4 2 に変換する方法は、0 の値を有するビット要素 2 2 2 ごとに否定原子 W F F 1 1 0 を作成することを含むステップ 3 8 0 と、0 の値を有するビット要素 2 2 2 ごとに作成された否定原子 W F F 1 1 0 の各 1 つを含む連言 W F F すなわち C N F W F F 1 4 2 を作成すること(たとえば、各否定原子 W F F を一緒に「AND」すること)を含むステップ 3 8 2 とを含むことができる。図 8 では、述語 1 1 4 がいない場合に、ステップ 3 8 6 は、ビット要素 2 2 2 の値(たとえば、「1」または「0」)を判定することを含む。ステップ 3 8 8 は、ビット要素 2 2 2 が 1 の値を有する場合に真 1 4 8 の世界 W F F を返すことを含む。ステップ 3 9 0 は、ビット要素 2 2 2 が 0 の値を有する場合に偽 1 5 0 の世界 W F F を返すことを含む。

【 0 0 6 3 】

図 9 は、原子 W F F 1 0 8 (図 7) を作成するステップ 3 7 8 の流れ図の実施形態である。この方法は、述語がブール述語 1 2 4 または等価述語 1 2 6 のどちらであるのかを判定するステップ 3 9 2 を含むことができる。述語が等価述語 1 2 6 である場合には、ステップ 3 9 4 は、「(= 述語 値)」として原子 W F F を返す。述語がブール述語 1 2 4 である場合には、ステップ 3 9 6 は、述語 値 = T r u e であるかどうかを判定することを含むことができる。述語 値 = T r u e である場合には、ステップ 3 9 8 は、「(N o

10

20

30

40

50

t 述語)」として原子WFFを返すことを含む。述語 値がTrueではない場合には、ステップ400は、述語114(図8)として原子WFF 108を返すことを含む。

【0064】

図10は、否定原子WFF 110を作成するステップ380の流れ図の実施形態である。ステップ392は、述語がブール述語124または等価述語126のどちらであるのかを判定することを含むことができる。述語が等価述語126である場合には、ステップ402は、述語114の領域長が2であるかどうかを判定することを含む。述語114(図8)の領域長が2ではない場合には、ステップ404は、「Not(=述語 値)」として否定原子WFF 110を返す。述語114の領域長が2である場合には、ステップ406は、(=述語 [他の値])として否定原子WFF 110を返す。述語114がブール述語である場合には、ステップ396は、述語 値=Trueであるかどうかを判定することを含む。述語 値=Trueである場合には、ステップ398は、(Not 述語)として否定原子WFF 110を返すことを含む。述語114値がTrueではない場合には、ステップ400は、述語114(図8)として否定原子WFF 110を返すことを含む。

10

【0065】

図21は、適用可能な述語および領域を与えられ、True状態を表すのにおよび原子WFF 108(図7)を生成するのに単純化されたビット配列212(図7)内の「1」ビット要素222(図7)を使用する、単純化されたビット配列(「bit_array_in」)を選言標準形(DNF)140(図7)の戻りWFF 138(図7)に変換するルーチン「ArrayToDNF」の擬似コードリスティング260である。「ArrayToDNF」ルーチンは、当初に、単純化されたビット配列212が多次元配列であるかどうかを判定するために、述語114(図7)の総量を判定することができる。そうである場合には、単純化されたビット配列212を、それぞれが原子WFF 108の連言であるより小さいWFFのコレクションの選言としてのDNF WFF 140に変換する。原子WFF 108の生成は、単純化されたビット配列212内の0のビット要素222値に関する領域値に基づく。原子WFF 108の各1つは、各述語114の値および単純化されたビット配列212内のそのビット要素222位置での値を表す。

20

【0066】

短く図11を参照すると、2次元ビット配列内のインデックス[2,2]に「1」のビット要素222を与えられて、ビット要素222は、EngineTypeの領域値でのインデックス2に対応する値すなわち「Ramjet」と、HasLiftingBodyの領域値でのインデックス2に対応する値すなわち「False」とを表す。そのような値に対応する原子WFF 108は、

30

```
Or(Not(= EngineType Rocket), Not(HasLiftingBody))
```

である。

【0067】

図11のビット配列の完全なWFFは、

40

```
Or(And( (= EngineType Ramjet), Not(HasLiftingBody)), And( (= EngineType Turbojet), Not(HasLiftingBody)))
```

である。

【0068】

単一の述語を与えられて、原子WFF 108が、「1」値のビット要素ごとに1つの原子WFF 108の選言として作成される。各原子WFF 108は、上で図9の記述

50

で説明した形で構成される。述語 1 1 4 が与えられない時には、結果の 0 次元ビット配列のコンピュータ言語固有表現を調べて、真の世界または偽の世界のいずれかを返すことができる。LISP プログラミング言語では、ビット配列が # 0 A 1 と等しい時に、真の世界が返される。LISP プログラミング言語では、ビット配列が # 0 A 0 と等しい時に、偽の世界が返される。

【 0 0 6 9 】

図 2 2 は、適用可能な述語および領域を与えられ、真の状態を表すのにおよび否定原子 W F F 1 1 0 (図 8) を生成するのに単純化されたビット配列 2 1 2 (図 8) 内の「 0 」ビット要素 2 2 2 (図 8) を使用する、単純化されたビット配列 (「 b i t _ a r r a y _ i n 」) を連言標準形 (C N F) 1 4 2 (図 8) の戻り W F F 1 3 8 (図 8) に変換するルーチン「 A r r a y T o N o t D N F 」の擬似コードリスティング 2 6 2 である。上で示したように、「 A r r a y T o N o t D N F 」ルーチンは、当初に、単純化されたビット配列 2 1 2 が多次元配列であるかどうかを判定するために、述語 1 1 4 (図 8) の総量を判定することができる。そうである場合には、単純化されたビット配列 2 1 2 は、それぞれが否定原子 W F F 1 1 0 の選言であるより小さい W F F のコレクションの連言として C N F W F F 1 4 2 (図 8) に変換される。否定原子 W F F 1 1 0 の生成は、単純化されたビット配列 2 1 2 内の 0 のビット要素 2 2 2 値に関する領域値に基づく。

10

【 0 0 7 0 】

図 1 2 を参照すると、インデックス [1 , 1] で「 0 」のビット要素 2 2 2 を与えられると、これは、 E n g i n e T y p e の領域値でのインデックス 1 に対応する値すなわち「 R o c k e t 」と、 H a s L i f t i n g B o d y の領域値でのインデックス 1 に対応する値すなわち「 T r u e 」とを表す。そのような値に対応する原子 W F F 1 0 8 は、

20

```
Or ( Not ( = EngineType Rocket ) , Not ( HasLiftingBody ) )
```

である。

【 0 0 7 1 】

図 1 2 のビット配列の完全な W F F は、

30

```
And ( Or ( Not ( = EngineType Rocket ) , Not ( HasLiftingBody ) ) , Or ( Not ( = EngineType Rocket ) , HasLiftingBody ) )
```

である。

【 0 0 7 2 】

単一の述語について、W F F は、「 0 」ビット要素ごとに 1 つの否定原子 W F F 1 1 0 を含む否定原子 W F F 1 1 0 の連言として構築される。述語 1 1 4 が与えられない場合には、結果の 0 次元ビット配列のコンピュータ言語固有表現を調べて、上で図 1 1 に関して述べたものと同一の真世界または偽世界のいずれかを返すことができる。

40

【 0 0 7 3 】

図 2 3 を参照すると、プロセッサベースのシステム 1 0 または他の適切なコンピュータシステム上などのコンピュータ実施されるプロセス内で、開示される方法の上で説明したステップまたはステップの任意の組合せを全体的にまたは部分的に実施するシステムのブロック図が示されている。プロセッサベースのシステム 1 0 (図 2 3) は、迅速な設計制約式計算または命題論理式の操作を必要とする任意のアプリケーションをサポートするために W F F の単純化中に上で説明したステップのうちの 1 つまたは複数を実施することができる。プロセッサベースのシステム 1 0 は、上で説明した動作またはステップのうちの 1 つまたは複数を実施するためにプロセッサベースのシステム 1 0 に供給しまたはこれに

50

ロードすることのできるコンピュータ可読プログラム命令72を実行することができる。非限定的な例で、プロセッサベースのシステム10および/またはコンピュータ可読プログラム命令72は、制約管理システム12(図23)内での使用のためなどの完全論理式(WFF)の単純化を容易にすることができる。

【0074】

図23のブロック図は、入力WFF 100(図1)を入力WFF 100の初期ビット配列200(図1)表現に変換し、入力WFF 100を表現するのに必要ではない述語114(図1)を除去するために初期ビット配列200を単純化し、単純化されたビット配列212を最小の標準形(すなわち、DNFまたはCNF)の戻りWFF 138(図1)に変換することのできる、有利な実施形態でのプロセッサベースのシステム10を示す。図23に示された実施形態では、プロセッサベースのシステム10は、1つまたは複数のコンポーネントの間のデータの転送を容易にするためにそのようなコンポーネントに通信的に結合されたデータ通信パス50(たとえば、データリンク)を含むことができる。通信パス50は、1つもしくは複数のデータバスまたはプロセッサベースのシステム10のコンポーネントおよびデバイス間のデータの転送を容易にする任意の他の適切な通信パスを含むことができる。

10

【0075】

非限定的な実施形態では、コンポーネントは、プロセッサ52、メモリデバイス54、不揮発性ストレージデバイス56、通信デバイス60、入出力デバイス58、およびディスプレイデバイス62(図23)のうちの1つまたは複数を含むことができる。このシステムは、さらに、古典的プロセッサ14および式プロセッサ18を含むことができる。式プロセッサ18は、式コンバータ20、ビット配列シンプリファイヤ22、ビット配列コンバータ24、ビット配列コンストラクタ26、配列キャッシュ30、および保存された次元インデックス28を含むことができる。上で示したように、古典的プロセッサ14を、所定のタイムアウト期間306(図1)以内に1つまたは複数の古典的アルゴリズム16(図1)を使用して入力WFF 100の単純化を試みるように構成することができる。古典的プロセッサ14を、結果のWFF 104またはその不在を式プロセッサ18に通信するように構成することができる。

20

【0076】

式プロセッサ18を、入力WFF 100(図1)を初期ビット配列200(図1)に変換するように構成することができる。式コンバータ20を、入力WFF 100内の述語114(図2A)を判定し、述語114の各1つに関連する領域要素120(図2A)を判定し、述語114および領域要素120に対応する初期ビット配列200のビット配列次元218(図2A)を判定するように構成することができる。これに関して、原子WFF 108を、世界の真の配列214(図2A)および世界の偽の配列216(図2A)のうちの1つを含む初期ビット配列200に変換するように式コンバータ20を構成することができる。式コンバータ20を、さらに、プール述語124に関連する初期ビット配列200のビット配列次元218と述語114と領域要素120とを判定し、配列キャッシュ30(図3)から、プール述語124を表す初期ビット配列200を取り出すように構成することができる。ビット配列コンストラクタ26は、配列キャッシュ30の検索が適当な構成を有する初期ビット配列200を発見できない場合に、初期ビット配列200を構成することができる。式コンバータ20を、さらに、原子WFF 106(図2A)の各1つの初期ビット配列200を返し、否定演算子130(図2A)、連言演算子132(図2B)、および選言演算子134(図2B)のうちの少なくとも1つに基づいて初期ビット配列200を組み合わせるように構成することができる。

30

40

【0077】

ビット配列シンプリファイヤ22は、モデリングされつつある入力WFF 100(図1)を表すのに必要ではない述語114(図5)を除去することによって、初期ビット配列200を単純化することができる。これに関して、ビット配列シンプリファイヤ22を、ビット配列次元218(図5)のうちの少なくとも1つを除去することによって初期ビ

50

ビット配列 2 0 0 を縮小するように構成することができる。ビット配列 シンプリファイヤ 2 2 を、さらに、ビット配列 次元 2 1 8 の各 1 つの部分配列 2 2 0 のビット要素 2 2 2 を比較し、等しいビット要素 2 2 2 (図 5) を有する部分配列 2 2 0 (図 5) を有する各ビット配列 次元 2 1 8 を初期ビット配列 2 0 0 から除去するように構成することができる。さらに、ビット配列 シンプリファイヤ 2 2 は、初期ビット配列 2 0 0 から除去されないビット配列 次元 2 1 8 を含む保存された次元インデックス 2 8 (図 5) を生成することができる。

【 0 0 7 8 】

ビット配列 コンバータ 2 4 は、単純化されたビット配列 2 1 2 (図 6) を、選言標準形 (D N F) 1 4 0 (図 6) または連言標準形 (C N F) 1 4 2 (図 6) の戻り W F F 1 3 8 (図 6) に変換することができる。一実施形態では、ビット配列 コンバータ 2 4 は、単純化されたビット配列 2 1 2 内のビット要素 2 2 2 (図 6) の総量に対する、1 の値を有する単純化されたビット配列 2 1 2 内のビット要素 2 2 2 の量を判定することができる。ビット配列 コンバータ 2 4 は、ビット要素 2 2 2 の総量の半分未満が 1 の値を有する場合に、単純化されたビット配列 2 1 2 を D N F 形 1 4 0 (図 6) の戻り W F F 1 3 8 (図 6) に変換することができる。その代わりに、ビット配列 コンバータ 2 4 は、ビット要素 2 2 2 の総量の少なくとも半分が 1 の値を有する場合に、単純化されたビット配列 2 1 2 を C N F 形 1 4 2 (図 6) の戻り W F F 1 3 8 (図 6) に変換することができる。ビット配列 コンバータ 2 4 を、図 6 ~ 1 0 および / または図 2 1 ~ 2 2 に示され、上で説明された動作のうちの 1 つまたは複数を実行するように構成することができる。

【 0 0 7 9 】

引き続き図 2 3 を参照すると、入力 W F F 1 0 0 (図 1) の初期ビット配列 2 0 0 (図 1) 表現に入力 W F F 1 0 0 を変換し、述語 1 1 4 (図 1) を除去するために初期ビット配列 2 0 0 を単純化し、単純化されたビット配列 2 1 2 を戻り W F F 1 3 8 (図 1) に変換する、上で説明されたステップのうちの任意の 1 つの結果を、入出力デバイス 5 8 に送ることができる。入出力デバイス 5 8 を、ディスプレイデバイス 6 2 に通信的に結合することができ、このディスプレイデバイス 6 2 を、W F F 変換および単純化プロセスの結果を表示するように構成することができる。ディスプレイデバイス 6 2 を、W F F 変換および単純化プロセスの実施の進行状況および / または結果を表示するように構成することができる。さらに、ディスプレイデバイス 6 2 を、データ依存制約管理システム 1 2 (図 2 3) 内で実施されるトレード研究の結果を表示するように構成することができる。

【 0 0 8 0 】

一実施形態では、プロセッサベースのシステム 1 0 は、メモリデバイス 5 4 にインストールできるコンピュータ可読プログラム命令 7 2 の命令を実行する 1 つまたは複数のプロセッサ 5 2 を含むことができる。代替案では、プロセッサ 5 2 は、複数の一体化されたプロセッサコアを有するマルチプロセッサコアを含むことができる。さらに、プロセッサ 5 2 は、チップ上に一体化されたメインプロセッサおよび 1 つまたは複数の副プロセッサを含むことができる。プロセッサ 5 2 は、複数の類似して構成されたプロセッサを有するメニープロセッサシステムを含むこともできる。

【 0 0 8 1 】

引き続き図 2 3 を参照すると、プロセッサベースのシステム 1 0 は、さらに、揮発性または不揮発性のストレージデバイス 5 6 のうちの 1 つまたは複数を含むことができる 1 つまたは複数のメモリデバイス 5 4 を含むことができる。しかし、メモリデバイス 5 4 は、図 4 に示されたプロセス中に構成される初期ビット配列 2 0 0 などのデータを格納する配列キャッシュ 3 0 などの任意のハードウェアデバイスを含むことができる。たとえば、メモリデバイス 5 4 は、通信パス 5 0 内に含めることができるインターフェースおよび / または一体化されたメモリコントローラハブのランダムアクセスメモリまたはキャッシュを含むことができる。メモリデバイス 5 4 を、さまざまな異なるタイプのデータ、コンピュータ可読コードもしくはコンピュータ可読プログラム命令 7 2、または任意の他のタイプの情報のうちの任意の 1 つを永久的におよび / または一時的に格納するように構成するこ

とができる。不揮発性ストレージデバイス56を、フラッシュメモリデバイス、ハードドライブ、光ディスク、ハードディスク、磁気テープ、または長期ストレージに関する任意の他の適切な実施形態を含むがこれに限定されないさまざまな構成で提供することができる。さらに、不揮発性ストレージデバイス56は、リムーバブルハードドライブなどのリムーバブルデバイスを含むことができる。

【0082】

プロセッサベースのシステム10は、さらに、プロセッサベースのシステム10に接続できるコンポーネントの間のデータの転送を容易にするために、1つまたは複数の入出力デバイス58を含むことができる。入出力デバイス58を、プロセッサベースのシステム10に直接におよび/または間接に結合することができる。入出力デバイス58は、キーボード、マウス、ジョイスティック、タッチスクリーン、およびプロセッサベースのシステム10へのデータの入力のための任意の他の適切なデバイスなどの周辺デバイスによってユーザ入力を容易にすることができる。入出力デバイス58は、さらに、プロセッサベースのシステム10の出力を表すデータを転送する出力デバイスを含むことができる。たとえば、入出力デバイス58は、プロセッサベースのシステム10によって処理されたデータの結果を表示するコンピュータモニタまたはコンピュータスクリーンなどのディスプレイデバイス62を含むことができる。入出力デバイス58は、オプションで、プロセッサベースのシステム10によって処理された情報のハードコピーを印刷するプリンタまたはファックス機を含むことができる。

【0083】

引き続き図23を参照すると、プロセッサベースのシステム10は、コンピュータネットワーク内のおよび/または他のプロセッサベースのシステムとのプロセッサベースのシステム10の通信を容易にする1つまたは複数の通信デバイス60を含むことができる。コンピュータネットワークまたは他のプロセッサベースのシステムとのプロセッサベースのシステム10の通信を、無線手段によるものおよび/またはハードワイヤ接続によるものとすることができる。たとえば、通信デバイス60は、プロセッサベースのシステム10とコンピュータネットワークとの間の無線通信またはケーブル通信を可能にするネットワークインターフェースコントローラを含むことができる。通信デバイス60は、モデムおよび/もしくはネットワークアダプタまたはデータを送信し受信するさまざまな代替デバイスのうちの任意の1つを含むこともできる。

【0084】

入力WFF 100(図1)の最小の標準形の戻りWFF 138(図1)への変換および単純化について上で説明した方法論の動作のうちの1つまたは複数、コンピュータ可読プログラム命令72を使用して、プロセッサ52によって、ならびに/または式プロセッサ18、式コンバータ20、ビット配列シンプリファイヤ22、ビット配列コンバータ24、およびビット配列コンストラクタ26のうちの1つもしくは複数によって、実行することができる。コンピュータ可読プログラム命令72は、コンピュータ使用可能プログラムコードおよびコンピュータ可読プログラムコードを含むことができるプログラムコードを含むことができる。コンピュータ可読プログラム命令72を、プロセッサ52によって読み取り、実行することができる。コンピュータ可読プログラム命令72は、プロセッサ52が、入力WFF 100を戻りWFF 138に単純化することに関連する上で説明した実施形態の1つまたは複数の動作を実行することを可能にすることができる。

【0085】

引き続き図23を参照すると、コンピュータ可読プログラム命令72は、プロセッサベースのシステム10の動作させる命令を含むことができ、さらに、アプリケーションおよびプログラムを含むことができる。コンピュータ可読プログラム命令72を、式プロセッサ18、式コンバータ20、ビット配列シンプリファイヤ22、ビット配列コンバータ24、および/またはビット配列コンストラクタ26による実行のためにメモリデバイス54および/または不揮発性ストレージデバイス56のうちの1つまたは複数に含め、かつ/またはロードすることができる。上で示したように、メモリデバイス54および/また

は不揮発性ストレージデバイス 5 6 のうちの 1 つまたは複数、通信パス 5 0 を介して図 2 3 に示された残りのコンポーネントのうちの 1 つまたは複数に通信的に結合することができる。

【 0 0 8 6 】

コンピュータ可読プログラム命令 7 2 を、有形のまたは非有形の、過渡的なまたは非過渡的なコンピュータ可読媒体 6 6 に含めることができ、プロセッサ 5 2 による実行のためにプロセッサベースのシステム 1 0 にロードまたは転送することができる。コンピュータ可読プログラム命令 7 2 およびコンピュータ可読媒体 6 6 は、コンピュータプログラム製品 6 4 を構成する。一実施形態では、コンピュータ可読媒体 6 6 は、コンピュータ可読記憶媒体 6 8 および/またはコンピュータ可読信号媒体 7 0 を含むことができる。

10

【 0 0 8 7 】

コンピュータ可読記憶媒体 6 8 は、ドライブにロードできる光ディスクおよび磁気ディスク、フラッシュメモリデバイス、またはハードドライブなどのストレージデバイスへのデータの転送のための他のストレージデバイスもしくは他のストレージハードウェアを含むがこれに限定されない、さまざまな異なる実施形態を含むことができる。コンピュータ可読記憶媒体 6 8 を、プロセッサベースのシステム 1 0 にノンリムーバブルにインストールすることができる。コンピュータ可読記憶媒体 6 8 は、任意の適切な記憶媒体を含むことができ、限定なしに、半導体システムまたは伝搬媒体を含むことができる。これに関して、コンピュータ可読記憶媒体 6 8 は、電子媒体、磁気媒体、光媒体、電磁媒体、および赤外線媒体を含むことができる。たとえば、コンピュータ可読記憶媒体 6 8 は、磁気テープ、コンピュータディスク、ランダムアクセスメモリ、および読取り専用メモリを含むことができる。光ディスクの非限定的な実施形態の例は、コンパクトディスク読取り専用メモリ、書換可能コンパクトディスク、およびデジタルビデオディスクを含む。

20

【 0 0 8 8 】

コンピュータ可読信号媒体 7 0 は、コンピュータ可読プログラム命令 7 2 を含むことができ、電磁信号および光信号を含むがこれに限定されないさまざまなデータ信号構成で実施され得る。そのようなデータ信号を、無線手段またはハードワイヤ手段によるものを含む任意の適切な通信リンクによって送信することができる。たとえば、ハードワイヤ手段は、光ファイバケーブル、同軸ケーブル、信号線、および無線手段または物理手段によってデータを送信する任意の他の適切な手段を含むことができる。

30

【 0 0 8 9 】

引き続きさらに図 2 3 を参照すると、コンピュータ可読信号媒体 7 0 は、プロセッサベースのシステム 1 0 内での使用のための不揮発性ストレージまたは他の適切なストレージデバイスもしくはメモリデバイスへのコンピュータ可読プログラム命令 7 2 のダウンロードを容易にすることができる。たとえば、コンピュータ可読記憶媒体 6 8 内に含まれるコンピュータ可読プログラム命令 7 2 を、コンピュータネットワークを介して別のシステムのサーバコンピュータまたはクライアントコンピュータからプロセッサベースのシステム 1 0 にダウンロードすることができる。

【 0 0 9 0 】

プロセッサベースのシステム 1 0 のさまざまな異なる実施形態の任意の 1 つを、コンピュータ可読プログラム命令 7 2 を実行できる任意のハードウェアデバイスまたはシステムを使用して実施することができる。たとえば、プロセッサ 5 2 は、1 つまたは複数の特定の機能を実行するように構成されたハードウェアユニットを含むことができ、ここで、その機能を実行するコンピュータ可読プログラム命令 7 2 を、メモリデバイス 5 4 に事前にロードすることができる。

40

【 0 0 9 1 】

一実施形態では、プロセッサ 5 2 は、特定用途向け集積回路 (A S I C)、プログラマブル論理デバイス、または 1 つもしくは複数の特定の機能もしくは動作を実行するように構成された任意の他のハードウェアデバイスを含むことができる。たとえば、プログラマブル論理デバイスを、入力 W F F 1 0 0 (図 1) を戻り W F F 1 3 8 (図 1) に単純

50

化する方法論に関する動作のうちの1つまたは複数を実行するように一時的にまたは永久的にプログラムすることができる。プログラマブル論理デバイスは、限定なしに、プログラマブル論理アレイ、プログラマブルアレイ論理、フィールドプログラマブル論理アレイ、およびフィールドプログラマブルゲートアレイ、ならびに任意の他の適切な論理デバイスを含むことができる。一実施形態では、コンピュータ可読プログラム命令72を、1つもしくは複数のプロセッサ52によって、および/またはプロセッサ52と通信する1つもしくは複数のハードウェアユニットを含む他のデバイスによって、動作させることができる。コンピュータ可読プログラム命令72のある部分を、プロセッサ52によって走行させ、コンピュータ可読プログラム命令72の他の部分を、ハードウェアユニットによって走行させることができる。

10

【0092】

下記は、上のテキストおよび図面で開示された例示の態様、変形、実例、および例である。一態様では、複雑な完全論理式(WFF)を単純化する方法であって、式プロセッサ18内で入力WFF 100を受け取り、式コンバータ20を用いて、入力WFF 100を初期ビット配列200に変換すること、ビット配列シンプリファイヤ22を用いて、入力WFF 100を表すのに必要ではない述語114を初期ビット配列200から除去することによって、初期ビット配列200を単純化されたビット配列212に単純化すること、およびビット配列コンバータ24を用いて、単純化されたビット配列212を連言標準形142または選言標準形140の戻りWFF 138に変換することを実行するステップと、式プロセッサ18を用いて、戻りWFF 138を返すステップとを含む方法を開示する。1つの変形形態では、入力WFF 100を初期ビット配列200に変換するステップは、入力WFF 100内の述語114を判定すること、述語114の各1つに関連する領域要素120を判定すること、述語114および領域要素120に対応する初期ビット配列200のビット配列次元218を判定すること、およびビット配列次元218ならびにそれに関連する述語114および領域要素120を有する初期ビット配列200を返すために入力WFF 100を処理することを含む。別の変形形態では、入力WFF 100は、真148または偽150の原子WFFであり、初期ビット配列200を返すために入力WFF 100を処理するステップは、真148または偽150の原子WFFについて、それぞれの世界の真の配列214または世界の偽の配列216を返すことを含む。

20

30

【0093】

1つの実例では、入力WFF 100は、ブール述語124または等価述語126を含む原子WFF 106であり、初期ビット配列200を返すために入力WFF 100を処理するステップは、原子WFFがブール述語124である場合に、ブール述語124を等価述語126に変換すること、等価述語126について、ビット配列次元218ならびにそれに関連する述語114および領域要素120を判定すること、配列キャッシュ30から、等価述語126に関連するビット配列次元218、述語114、および領域要素120を有する初期ビット配列200を取り出すこと、および配列キャッシュ30からの初期ビット配列200の取出の不在時に初期ビット配列200を構成することを含む。もう1つの実例では、入力WFF 100は、複合WFF 136であり、初期ビット配列200を生成するために入力WFF 100を処理するステップは、原子WFF 106に出会うまで、複合WFF 136を再帰的に処理すること、再帰的に処理された原子WFF 148、150の各1つについて初期ビット配列200を返すこと、および否定演算子130、連言演算子132、および選言演算子134のうちの少なくとも1つに基づいて初期ビット配列200を組み合わせることを含む。もう1つの実例では、初期ビット配列200は、述語114に関連する複数のビット配列次元218を有し、初期ビット配列200を単純化するステップは、セマンティック的に冗長なビット配列次元218を除去することによって初期ビット配列200を縮小させることを含む。さらにもう1つの実例では、ビット配列次元218は、ビット要素を有する部分配列220を含み、初期ビット配列200を縮小させるステップは、ビット配列次元218の各1つについて部分配列

40

50

220のビット要素222を比較すること、等しいビット要素222を有する部分配列220を有する各ビット配列次元218を初期ビット配列200から除去すること、初期ビット配列200から除去されないビット配列次元218を含む保存された次元インデックス28を生成すること、および単純化されたビット配列212および保存された次元インデックス28を返すことを含む。

【0094】

一例では、単純化されたビット配列212は、ビット要素からなり、単純化されたビット配列212を戻りWFF 138に変換するステップは、単純化されたビット配列212内のビット要素222の総量を判定すること、1の値を有する単純化されたビット配列212内のビット要素222の量を判定すること、ビット要素222の総量の半分未満が1の値を有する場合に、単純化されたビット配列212を選言標準形140のWFFに変換すること、およびビット要素222の総量の少なくとも半分が1の値を有する場合に、単純化されたビット配列212を連言標準形142の戻りWFF 138に変換することを含む。もう1つの例では、この方法は、式プロセッサ18内で入力WFF 100を受け取る前に、古典的プロセッサ14内で、1つまたは複数の古典的アルゴリズムを使用して入力WFF 100を処理することによって所定のタイムアウト期間内に結果のWFF 104を処理するステップと、結果のWFF 104またはその不在を式プロセッサ18に通信するステップと、結果のWFF 104の不在の場合に式プロセッサ18内で入力WFF 100を受け取るステップとをさらに含む。

【0095】

一態様では、設計制約式計算をサポートする方法であって、所定の時間期間内に結果の完全論理式(WFF)104を生成するために1つまたは複数の古典的アルゴリズムを使用して少なくとも1つの入力WFFを、古典的プロセッサ14を用いて処理するステップと、結果のWFF 104またはその不在を式プロセッサ18に通信するステップと、式プロセッサ18内で古典的プロセッサ14から入力WFF 100を受け取り、式コンバータ20を用いて入力WFF 100を初期ビット配列200に変換すること、ビット配列シンプリファイヤ22を用いて、入力WFF 100を表すのに必要ではない述語114を除去し、単純化されたビット配列212をもたらすことによって初期ビット配列200を単純化すること、ビット配列コンバータ24を用いて、単純化されたビット配列212を連言標準形142または選言標準形140の戻りWFF 138に変換すること、および戻りWFF 138を返すことを実行するステップとを含む方法を開示する。

【0096】

もう1つの態様では、設計制約式計算をサポートするプロセッサベースのシステムであって、入力完全論理式WFFを初期ビット配列200に変換するように構成された式コンバータ20と、入力WFF 100を表すのに必要ではない述語114を初期ビット配列200から除去することによって、初期ビット配列200を単純化されたビット配列212に単純化するように構成されたビット配列シンプリファイヤ22と、単純化されたビット配列212を連言標準形142または選言標準形140の戻りWFF 138に変換するように構成されたビット配列コンバータ24とを含むシステムを開示する。1つの変形形態では、式コンバータ20は、入力WFF 100内の述語114を判定し、述語114の各1つに関連する領域要素120を判定し、述語114および領域要素120に対応する初期ビット配列200のビット配列次元218を判定するように構成される。別の変形形態では、入力WFF 100は、真148または偽150の原子WFFであり、式コンバータ20は、真148または偽150の原子WFFを、0次元で世界の真の配列214または世界の偽の配列216のそれぞれの1つを含む初期ビット配列200に変換するように構成される。もう1つの変形形態では、このシステムは、1つまたは複数の初期ビット配列200を含む配列キャッシュ30と、プール述語124または等価述語126を含む入力WFF 100と、プール述語124を等価述語126に変換し、ビット配列次元218ならびに等価述語126に関連する述語114および領域要素120を判定し、配列キャッシュ30から、等価述語126を表す初期ビット配列200を取り出すように

10

20

30

40

50

構成された式コンバータ 20 とをさらに含む。さらにもう 1 つの変形形態では、このシステムは、配列キャッシュ 30 内での初期ビット配列 200 の不在の場合に初期ビット配列 200 を構成するように構成されたビット配列コンストラクタ 26 をさらに含む。

【0097】

1 つの実例では、入力 WFF 100 は、少なくとも 1 つの演算子によって関連付けられる複数の原子 WFF 148、150 を含む複合 WFF 136 であり、式コンバータ 20 は、原子 WFF 148、150 のうちの各 1 つの初期ビット配列 200 を返し、否定演算子 130、連言演算子 132、および選言演算子 134 のうちの少なくとも 1 つに基づいて初期ビット配列 200 を組み合わせるように構成される。もう 1 つの実例では、初期ビット配列 200 は、述語 114 に関連する複数のビット配列次元 218 を有し、ビット配列シンプリアイア 22 は、ビット配列次元 218 のうちの少なくとも 1 つを除去することによって初期ビット配列 200 を縮小させるように構成される。さらにもう 1 つの実例では、ビット配列次元 218 は、ビット要素を有する部分配列 220 を含み、ビット配列シンプリアイア 22 は、ビット配列次元 218 の各 1 つについて部分配列 220 のビット要素 222 を比較し、等しいビット要素 222 を有する部分配列 220 を有する各ビット配列次元を初期ビット配列 200 から除去するように構成される。一例では、このシステムは、単純化されたビット配列内のビット要素 222 の総量に対する 1 の値を有する単純化されたビット配列 212 内のビット要素 222 の量を判定し、ビット要素 222 の総量の半分未満が 1 の値を有する場合に、単純化されたビット配列 212 を選言標準形 140 の WFF に変換し、ビット要素 222 の総量の少なくとも半分が 1 の値を有する場合に、単純化されたビット配列 212 を連言標準形 142 の戻り WFF 138 に変換するように構成されたビット配列コンバータ 24 をさらに含む。もう 1 つの例では、このシステムは、入力 WFF 100 を受け取り、1 つまたは複数の古典的アルゴリズムを使用して所定のタイムアウト期間内に結果の WFF 104 を判定するように構成された古典的プロセッサ 14 をさらに含み、古典的プロセッサ 14 は、結果の WFF 104 またはその不在を式プロセッサ 18 に通信するように構成され、式プロセッサ 18 は、古典的プロセッサ 14 からの結果の WFF 104 の不在の場合に入力 WFF 100 を受け取るように構成される。

【0098】

有利なことに、入力 WFF を単純化する、本明細書で開示されるシステムおよび方法を、上で示したようにデータ依存制約ネットワーク内の条件プランニングで実施することができる。これに関して、入力 WFF を単純化する、本明細書で開示されるシステムおよび方法を、データ依存制約ネットワークの一部である入力変数のユーザ指定の集合から出力変数のユーザ指定の集合の値を計算するための条件計算プランを作成するプロセスで実施することができる。有利なことに、条件計算プランを作成するプロセスは、伝統的な条件プランニングアルゴリズムによって要求されるプランニングと計算との混合を回避する。そのようなプロセスを使用する計算プランの判定は、識別できる待ち時間をほとんどまたは全く伴わずに、比較的迅速である。時間の節約を、設計者が有利に使用して、トレード研究により大きくより複雑な設計空間を探索することができる。

【0099】

前述の説明および関連する図面で提示される教示の利益を有する、本開示が関連する技術分野における通常の技量を有するものは、本開示の多数の修正形態および他の実施形態を思い浮かべるであろう。本明細書で説明される実施形態は、例示的であることを意図され、限定的または網羅的であることは意図されていない。本明細書で特定の用語が使用されるが、それらの用語は、包括的で説明的な意味でのみ使用され、限定のためのものではない。

【符号の説明】

【0100】

- 10 システム
- 12 データ依存制約管理システム

10

20

30

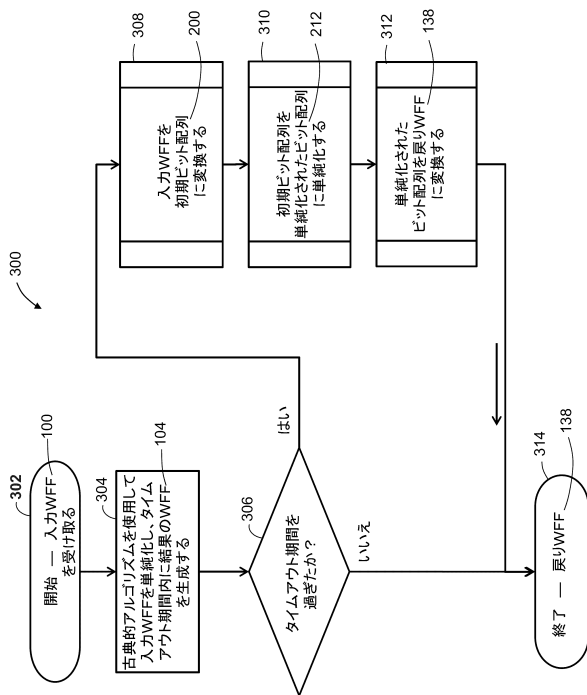
40

50

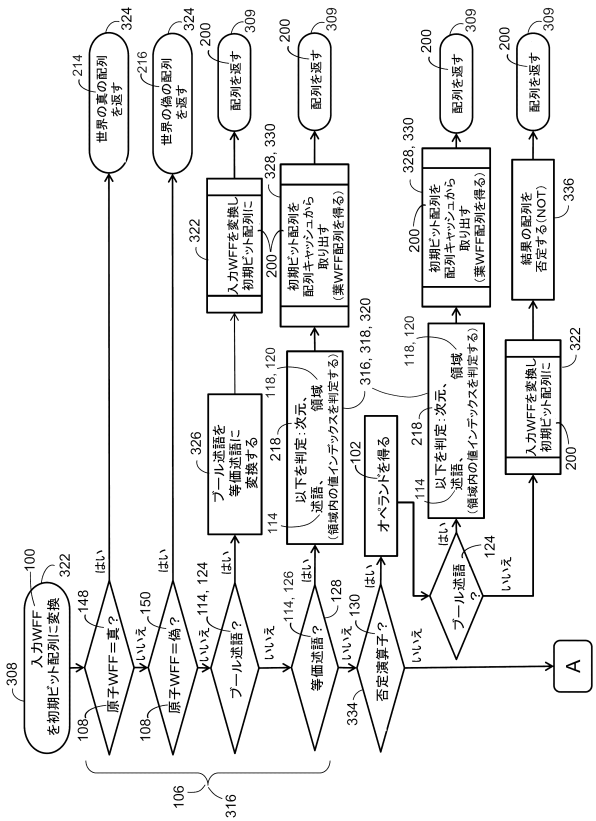
1 4	古典的プロセッサ	
1 6	古典的アルゴリズム	
1 8	式プロセッサ	
2 0	式コンバータ	
2 2	ビット配列シンプリファイヤ	
2 4	ビット配列コンバータ	
2 6	ビット配列コンストラクタ	
2 8	保存された次元インデックス	
3 0	配列キャッシュ	
5 0	データ通信パス	10
5 2	プロセッサ	
5 4	メモリデバイス	
5 6	不揮発性ストレージデバイス	
5 8	入出力デバイス	
6 0	通信デバイス	
6 2	ディスプレイデバイス	
6 4	コンピュータプログラム製品	
6 6	コンピュータ可読媒体	
6 8	コンピュータ可読記憶媒体	
7 0	コンピュータ可読信号媒体	20
7 2	コンピュータ可読プログラム命令	
1 0 0	入力W F F	
1 0 2	オペランド	
1 0 4	結果のW F F	
1 0 6	原子W F F	
1 0 8	真または偽の原子W F F	
1 1 0	否定原子W F F	
1 1 4	述語	
1 1 6	述語リスト	
1 1 8	領域	30
1 2 0	領域要素	
1 2 4	ブール述語	
1 2 6	等価述語	
1 3 0	否定演算子	
1 3 2	連言演算子	
1 3 4	選言演算子	
1 3 6	複合W F F	
1 3 8	戻りW F F	
1 4 0	選言標準形 (D N F)	
1 4 2	連言標準形 (C N F)	40
1 4 8	真の原子W F F	
1 5 0	偽の原子W F F	
2 0 0	初期ビット配列	
2 1 2	単純化されたビット配列	
2 1 4	世界の真の配列	
2 1 6	世界の偽の配列	
2 1 8	ビット配列次元	
2 2 0	部分配列	
2 2 2	ビット要素	
2 4 8	擬似コードリスティング	50

- 2 5 0 擬似コードリスティング
- 2 5 2 擬似コードリスティング
- 2 5 4 擬似コードリスティング
- 2 5 6 擬似コードリスティング
- 2 5 8 擬似コードリスティング
- 2 6 0 擬似コードリスティング
- 2 6 2 擬似コードリスティング
- 3 0 0 方法
- 3 0 6 所定のタイムアウト期間

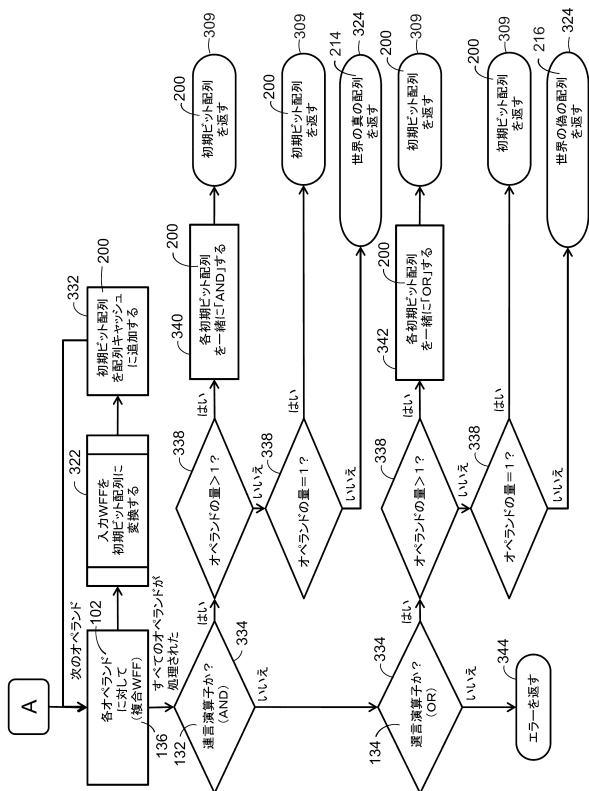
【 図 1 】



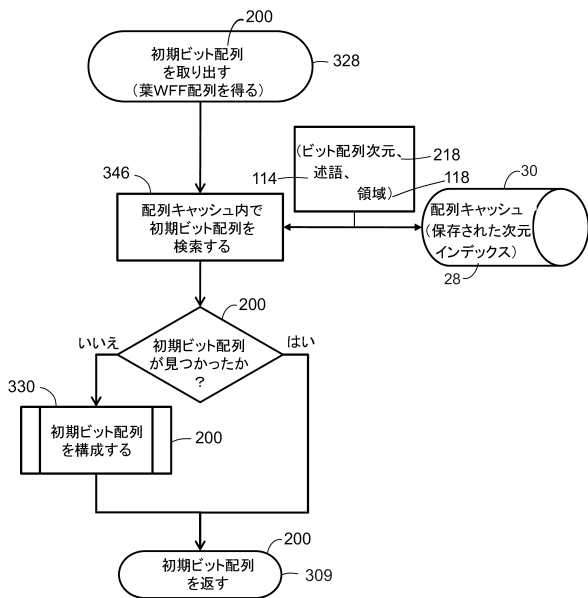
【 図 2 A 】



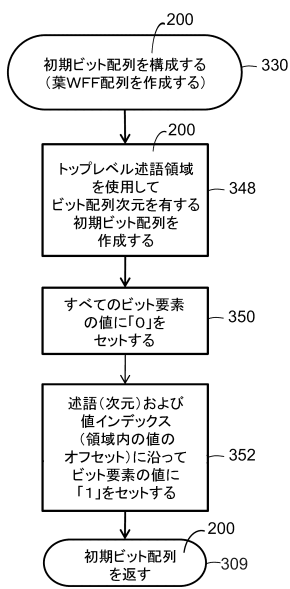
【図2B】



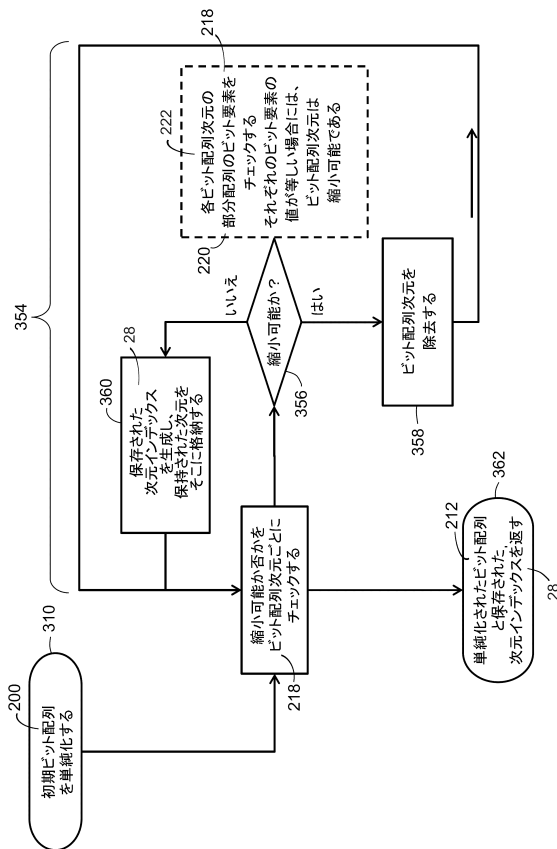
【図3】



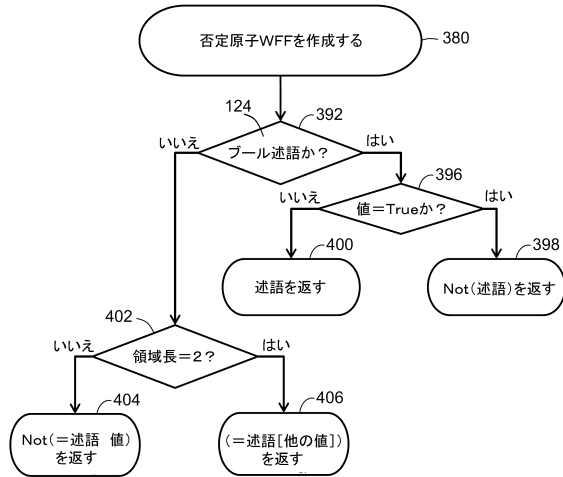
【図4】



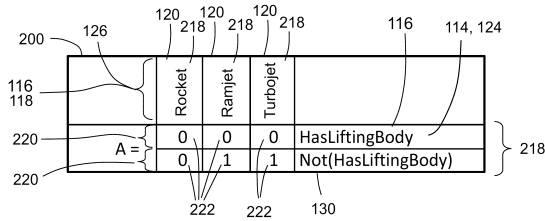
【図5】



【図10】



【図11】



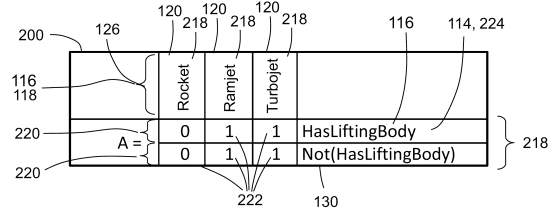
【図14】

Method: wff_to_array_internal (wff_in, predicates, domains, dimensions)

- Atomic True or False WFF or Boolean Predicate WFF:
 - If **wff_in** = True, return zero dimensional array with specified initial bit element of 1. In LISP, this is #0A1
 - If **wff_in** = False, return zero dimensional bit array with specified initial bit element of 0. In LISP, this is #0A0
 - If **wff_in** is a single Boolean predicate,
 - Convert single Boolean WFF to look like an equality predicate for processing by the **wff_1_to_array** method. Set **boolean_wff** to (= wff_in "TRUE")
 - Return **wff_to_array_internal (boolean_wff, predicates, domains, dimension)**
 - Else, go to 2.
- Equality predicate or a compound WFF. Treat the following cases in order depending upon the value of **operator**, which is set to return value of **Operator(wff_in)**
 - If operator is "=", this is an equality predicate; do the following, else go to b:
 - Set **pred_index** to return value of **Position (Predicate(wff_in), predicates)**
 - Set **domain** to return value of **Element (domains, pred_index)**
 - Set **value_index** to return value of **Position (PredicateValue(wff_in), domain)**
 - Return **GetLeafWffArray(dimensions, pred_index, value_index)**
 - If operator is "Not", do the following, else go to c.
 - Set **wff_2** to **Arg1(wff_in)**
 - If **wff_2** is Boolean predicate, do the following, else go to iii.
 - Set **pred_index** to return value of **Position(wff_2, predicates)**
 - Set **domain** to return value of **Element(domains, pred_index)**
 - value_index** to return value of **Position ("FALSE", domain)**
 - Return **GetLeafWffArray(dimensions, pred_index, value_index)**
 - At this point we have a negated compound WFF. Process the arguments and negate the result. Set **array** to return value of **wff_to_array_internal (arg1, predicates, domains, dimensions)**
 - Return **BitNot(array)**
 - Non-negated compound statement headed by And or Or. Process the results recursively and combine the answers using the appropriate bit array combiner.
 - For each **wff[i]** in the list of WFF's returned by **Args(wff_in)**, collect the return value of **wff_to_array_internal(wff[i], predicates, domains, dimensions)** into the list **results**
 - If operator = AND, set **combined_array** to the combination of the bit arrays in **results** using **BitAnd**, else operator must be OR, so set **combined_array** to the combination the bit arrays in **results** using **BitOr**. Return the **combined_array**.

250

【図12】



【図13】

Method: wff_to_array (wff_in)

- sorted_predicates** = Canonical sort of predicates in **wff_in**
- domains** = List of domains of each predicate in the order of **sorted_predicates**. For Boolean predicates, this is the special domain {"TRUE", "FALSE"}
- dimensions** = List of integers, the j'th one being the length of the j'th domain.
- Initialize "array-cache" to empty for special caching of arrays for reuse to control extensive memory use.
- Set **bit-array** = **wff_to_array_internal(wff_in, sorted_predicates, domains, dimensions)**
- Return **bit-array** and **predicates** as multiple values

248

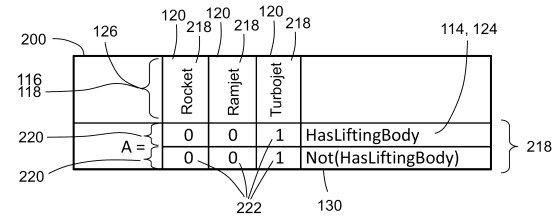
【図15】

Method: GetLeafWffArray(dimensions, pred_index, value_index)

- Return the **array** in "array-cache" with key (**pred_index, value_index**) if it exists. Otherwise, go to 2
- Set **array** to **MakeBitArray (dimensions, InitialElements=0)**
- Set elements of **array** by calling the recursive function **SetArrayDimensionIndex (array, pred_index, value_index, dimensions, current_dimension, starting_indices)**, where **set_dimension** is set to **pred_index**, **index** is set to **value_index**, **current_dimension** is initialized to 1, **starting_indices** is initialized to the empty list
- Add **array** to "array-cache" with key (**pred_index, value_index**)
- Return **array**.

252

【図16】



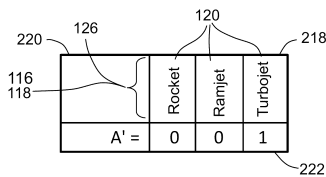
【 17 】

Method: **SetArrayDimensionIndex**(bit_array, set_dimension, index, dimensions, current_dimension, indices)

- Set **this_dimension_size** to **Elements(dimensions, current_dimension)**
- If **this_dimension** does not equal **Length(dimensions)**, then go to 3, else go to 2.a.
 - We are now processing the last dimension of the array. If **current_dimension** does not equal **set_dimension**, then go to 2.b. Otherwise, the last dimension is the same as **set_dimension** and we are at the leaf of recursive calls that increment **indices**.
Set the appropriate element of **bit_array** with the call **SetBit(array, indices, 1)** and return from **SetArrayDimensionIndex**.
 - We are at the last dimension after already passing the **set_dimension**. In this case, set all worlds associated with **current_dimension**. That is, for **k** from 1 to **this_dimension_size**, call **SetBit(array, Append(indices, {k}), 1)** and then return from **SetArrayDimensionIndex**.
- If **current_dimension** does not equal **set_dimension**, go to 4; otherwise, we are at the **set_dimension** and no looping over all the domain values for **current_dimension** is appropriate. We need to set the elements associated with **index** only. Thus, at this point we just append **index** to the growing **indices** list, increment **current_dimension** to the next level, and modify **bit_array** with the recursive call:
SetArrayDimensionIndex(bit_array, set_dimension, index, dimensions, (1+current_dimension), Append(indices, {index})), after which we return from this call to **SetArrayDimensionIndex**.
- At this point, **current_dimension** does not equal **set_dimension** and we are not at the last dimension. Here we recursively call **SetArrayDimensionIndex** with **indices** augmented with each value for the **current_dimension** and with a new **current_dimension** incremented to the next level. Thus, for each **k** from 1 to **this_dimension_size**, we recursively call as follows:
SetArrayDimensionIndex(bit_array, set_dimension, index, dimensions, (1+current_dimension), Append(indices, {k}))
We then return from **SetArrayDimensionIndex** with the modified **bit_array**.

254

【 18 】



【 21 】

Method: **ArrayToDNF**(bit_array_in, predicates, domains)

- npred** = number of items in **predicates**
- If **npred** > 1, then
 - For each "1" bit in **bit_array_in**, collect the following:
 - For each predicate/domain value pair associated with this bit array position
 - Create an atomic **wff** from the predicate and domain value
 - Create a conjunction, **wff1**, containing each **wff** created in 2.a.i.
 - Create a disjunction, **wff2**, containing each **wff1** created in 2.a.
 - Return **wff2**
- If **npred** = 1, then
 - For each "1" bit in **bit_array_in**, collect the following:
 - Create an atomic **wff** from the predicate and domain value associated with this bit array position
 - Create a disjunction, **wff1**, containing each **wff** created in 2.a.
 - Return **wff1**
- If **npred** = 0, then
 - If **bit_array_in** = 1, then return **T**
 - Else return **Nil**

260

【 19 】

Method: **SimplifyArray**(bit_array, [(dimension-slice = 1), (axis = 1), (dimensions-remaining = {})])

- If **dimension-slice** is less than (array-rank **bit_array**), go to 2. Else, we are processing the last axis of the input **bit_array**. Collapse along this axis if possible and return the result along with the list of axes that were not collapsed by executing the following:
 - Set **updated-array** = **CollapselPossible(bit_array, dimension-slice)**
 - Unless **updated-array** was collapsed from **bit_array** in this last call, store **axis** in **dimensions-remaining**.
 - Return from **SimplifyArray**: **updated-array** and **dimensions-remaining**.
- We are processing an axis of **bit_array** less than the last axis. See if we can collapse along this axis, update internal variables, and recur to the next axis by executing the following:
 - Set **updated-array** = **CollapselPossible(bit_array, dimension-slice)**.
 - Unless **updated-array** was collapsed from **bit_array** in this last call, do the following:
 - store **axis** in **dimensions-remaining**
 - increment **dimension-slice**
 - Increment **axis**.
 - Recur to next **dimension-slice** by calling **SimplifyArray(updated-array, dimension-slice, axis, dimensions-remaining)**

256

【 20 】

Method: **ArrayToWff**(bit_array_in, predicates, domains)

- ones** = count the "one" bits in the array
- If **ones** < half the total number of bits in the array, then **wff** = **ArrayToDNF**(bit_array_in, predicates_in, domains_in)
- Else, **wff** = **ArrayToNotDNF**(bit_array_in, predicates_in, domains_in)
- Return **wff**

258

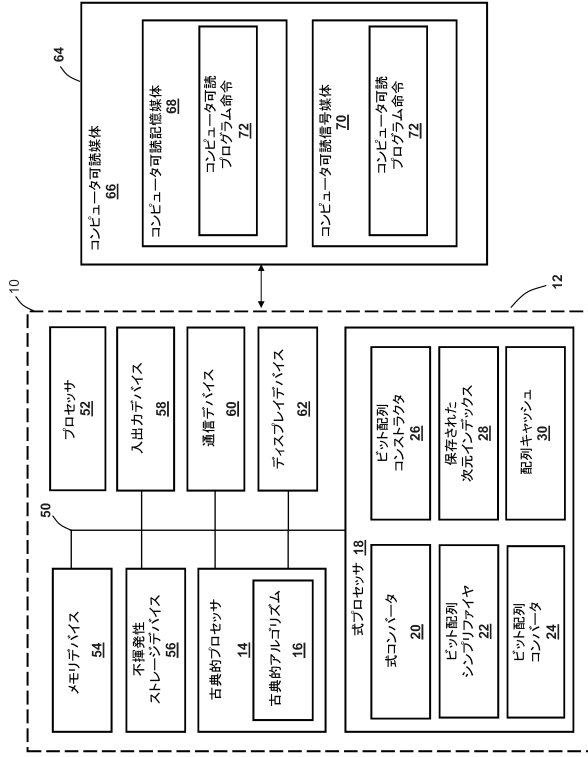
【 22 】

Method: **ArrayToNotDNF**(bit_array_in, predicates, domains) (Not DNF = CNF)

- npred** = number of items in **predicates**
- If **npred** > 1, then
 - For each "0" bit in **bit_array_in**, collect the following:
 - For each predicate/domain value pair associated with this bit array position
 - Create a negative atomic **wff** (eg. Not(= predicate value)) from the predicate and domain value
 - Create a disjunction, **wff1**, containing each **wff** created in 2.a.i.
 - Create a conjunction, **wff2**, containing each **wff1** created in 2.a.
 - Return **wff2**
- If **npred** = 1, then
 - For each "0" bit in **bit_array_in**, collect the following:
 - Create a negative atomic **wff** (eg. Not(= predicate value)) from the predicate and domain value associated with this bit array position
 - Create a conjunction, **wff1**, containing each **wff** created in 2.a.
 - Return **wff1**
- If **npred** = 0, then
 - If **bit_array_in** = 1, then return **T**
 - Else return **Nil**

262

【 図 23 】



フロントページの続き

- (72)発明者 レディ, スダカー ワイ.
アメリカ合衆国 カリフォルニア 95054, サンタ クララ, ラス ドライブ 2363
- (72)発明者 リギンス, ブルース
アメリカ合衆国 カリフォルニア 90603, ウィッティア, ラリーリン ドライブ 10
800

審査官 田中 幸雄

- (56)参考文献 特開2012-194833(JP,A)
特開2010-148118(JP,A)
米国特許出願公開第2010/0088257(US,A1)

- (58)調査した分野(Int.Cl., DB名)
G06F 17/10
G06F 17/50