

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-52501

(P2007-52501A)

(43) 公開日 平成19年3月1日(2007.3.1)

(51) Int. Cl.	F I	テーマコード (参考)
<b>G06F 13/362 (2006.01)</b>	G06F 13/362 510A	5B061
<b>H01L 21/027 (2006.01)</b>	H01L 21/30 502G	5F046
<b>G03F 7/20 (2006.01)</b>	G03F 7/20 521	

審査請求 未請求 請求項の数 11 O L (全 18 頁)

(21) 出願番号	特願2005-235491 (P2005-235491)	(71) 出願人	000001007 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
(22) 出願日	平成17年8月15日 (2005.8.15)	(74) 代理人	100076428 弁理士 大塚 康徳
		(74) 代理人	100112508 弁理士 高柳 司郎
		(74) 代理人	100115071 弁理士 大塚 康弘
		(74) 代理人	100116894 弁理士 木村 秀二
		(72) 発明者	佐藤 幹夫 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
		Fターム(参考)	5B061 BB16 5F046 AA17 BA05 DD06

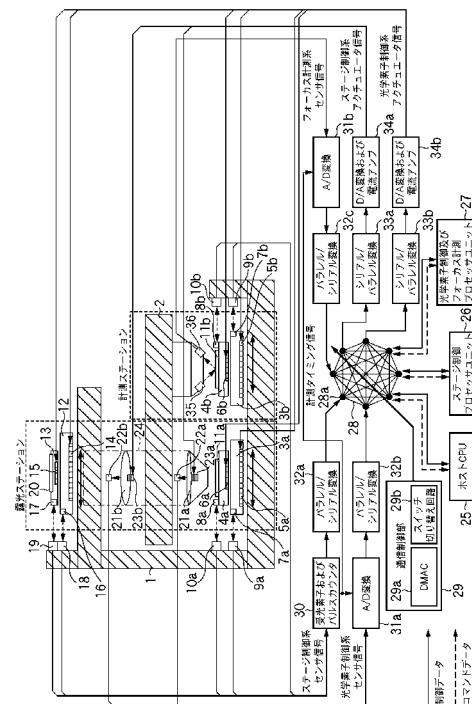
(54) 【発明の名称】 通信制御装置、通信制御方法、露光装置、並びにデバイス製造方法

(57) 【要約】

【課題】 露光装置のデジタル制御システムにおいて、高速にデータ通信が可能で、かつ、ハードリアルタイム性が維持される通信技術を提供すること。

【解決手段】 デジタル制御システムにスイッチドファブリックを設け、DMA転送を用いたデータ通信を行う。また、スイッチドファブリックを制御するための通信制御部を設け、転送されるデータの種別に応じた優先度を通信制御部が定める。通信制御部がDMA転送中により優先度の高いDMA転送の要求を受けると、現在のDMA転送を中断し、優先度の高いDMA転送の完了後に中断していたDMA転送を再開する。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

制御対象物の位置を計測する計測手段と、前記制御対象物を駆動する駆動手段と、前記計測手段による計測データに応じて前記制御対象物を制御するためのデジタル制御データを演算する制御プロセッサと、所定のコマンドに応じたコマンドデータを前記制御プロセッサに送信するホストプロセッサとを備える制御装置において、前記計測データ、制御データ、及びコマンドデータを D M A 転送により転送すると共に、前記各プロセッサに対する前記各データの通信経路及び前記各プロセッサ間での通信経路を切り替える通信制御装置であって、

D M A 転送されるデータのうち、所定のサンプリング周期毎に転送されるデータの優先度を、前記所定のサンプリング周期によらずに転送されるデータより高い優先度に設定する設定手段と、

前記プロセッサから D M A 転送の要求を受信する受信手段と、

前記 D M A 転送の要求に応答して、D M A 転送によるデータ通信を開始する通信手段と

、  
D M A 転送中に前記 D M A 転送の要求を新たに受信した場合に、転送中のデータと前記新たに受信した前記 D M A 転送の要求に関するデータの各優先度を比較する比較手段と、

前記比較手段による比較の結果、前記新たに受信した前記 D M A 転送の要求に関するデータの優先度が前記転送中のデータの優先度よりも高い場合に、前記転送中のデータの D M A 転送を中断し、新たなデータの D M A 転送を開始する転送制御手段と、  
を具備することを特徴とする通信制御装置。

## 【請求項 2】

さらに、前記転送制御手段は、該転送制御手段により開始された前記新たなデータの D M A 転送が完了した後に、該転送制御手段により中断された前記転送中のデータの D M A 転送を再開することを特徴とする請求項 1 に記載の通信制御装置。

## 【請求項 3】

前記プロセッサと前記計測手段及び前記駆動手段との間の通信経路及び前記プロセッサ間での通信経路がスイッチドファブリック型の通信回路により構成され、

前記通信回路における通信経路を切り替えるスイッチ回路と、前記通信手段による D M A 転送を制御する D M A コントローラとをさらに備え、

前記通信回路に、前記プロセッサが接続されると共に、前記プロセッサと前記計測手段及び前記駆動手段とを接続する I / O デバイスが接続されていることを特徴とする請求項 1 又は 2 に記載の通信制御装置。

## 【請求項 4】

前記スイッチ回路に対し、複数の前記プロセッサと I / O デバイスとが接続されることを特徴とする請求項 3 に記載の通信制御装置。

## 【請求項 5】

前記通信回路が複数の前記スイッチドファブリック型の通信回路により構成され、

前記複数の通信回路の夫々が該通信回路における通信経路を切り替える前記スイッチ回路と、前記通信手段による D M A 転送を制御する前記 D M A コントローラとを備えることを特徴とする請求項 3 又は 4 に記載の通信制御装置。

## 【請求項 6】

請求項 1 乃至 5 のいずれか 1 項に記載の通信制御装置と、

原版のパターンを基板に投影して露光する投影光学系と、

前記原版及び前記基板を相対的に移動し位置決めするステージ装置と、を備え、

前記原版のパターンを基板に露光する露光ステーションと、前記投影光学系及び前記ステージ装置の位置を計測する計測ステーションとが分離して構成されており、

前記計測ステーションにおいて計測された計測データが前記制御プロセッサに D M A 転送され、

前記制御プロセッサは、前記計測データを用いて前記露光ステーションを制御するため

の制御データを演算することを特徴とする露光装置。

【請求項 7】

前記制御プロセッサは、前記ステージ装置を制御するプロセッサと、前記投影光学系を制御するプロセッサとを含むことを特徴とする請求項 6 に記載の露光装置。

【請求項 8】

請求項 6 又は 7 に記載の露光装置を用いてウエハを露光する工程と、  
前記ウエハを現像する工程と、  
を備えることを特徴とするデバイス製造方法。

【請求項 9】

制御対象物の位置を計測する計測手段と、前記制御対象物を駆動する駆動手段と、前記計測手段による計測データに応じて前記制御対象物を制御するためのデジタル制御データを演算する制御プロセッサと、所定のコマンドに応じたコマンドデータを前記制御プロセッサに送信するホストプロセッサとを備える制御装置において、前記計測データ、制御データ、及びコマンドデータを D M A 転送により転送すると共に、前記各プロセッサに対する前記各データの通信経路及び前記各プロセッサ間での通信経路を切り替える通信制御方法であって、

D M A 転送されるデータのうち、所定のサンプリング周期毎に転送されるデータの優先度を、前記所定のサンプリング周期によらずに転送されるデータより高い優先度に設定する設定工程と、

前記プロセッサから D M A 転送の要求を受信する受信工程と、

前記 D M A 転送の要求に応答して、D M A 転送によるデータ通信を開始する通信工程と、

D M A 転送中に前記 D M A 転送の要求を新たに受信した場合に、転送中のデータと前記新たに受信した前記 D M A 転送の要求に関するデータの各優先度を比較する比較工程と、

前記比較工程による比較の結果、前記新たに受信した前記 D M A 転送の要求に関するデータの優先度が前記転送中のデータの優先度よりも高い場合に、前記転送中のデータの D M A 転送を中断し、新たなデータの D M A 転送を開始する転送制御工程と、

を具備することを特徴とする通信制御方法。

【請求項 10】

制御対象物の位置を計測する計測手段と、前記制御対象物を駆動する駆動手段と、前記計測手段による計測データに応じて前記制御対象物を制御するためのデジタル制御データを演算する制御プロセッサと、所定のコマンドに応じたコマンドデータを前記制御プロセッサに送信するホストプロセッサと、前記計測データ、制御データ、及びコマンドデータを D M A 転送により転送すると共に、前記各プロセッサに対する前記各データの通信経路及び前記各プロセッサ間での通信経路を切り替える通信制御方法を実行する通信制御部とを備える制御装置において、前記通信制御部に実行させるプログラムであって、

D M A 転送されるデータのうち、所定のサンプリング周期毎に転送されるデータの優先度を、前記所定のサンプリング周期によらずに転送されるデータより高い優先度に設定する設定工程と、

前記プロセッサから D M A 転送の要求を受信する受信工程と、

前記 D M A 転送の要求に応答して、D M A 転送によるデータ通信を開始する通信工程と、

D M A 転送中に前記 D M A 転送の要求を新たに受信した場合に、転送中のデータと前記新たに受信した前記 D M A 転送の要求に関するデータの各優先度を比較する比較工程と、

前記比較工程による比較の結果、前記新たに受信した前記 D M A 転送の要求に関するデータの優先度が前記転送中のデータの優先度よりも高い場合に、前記転送中のデータの D M A 転送を中断し、新たなデータの D M A 転送を開始する転送制御工程と、

を具備することを特徴とするプログラム。

【請求項 11】

請求項 10 に記載のプログラムを記録したコンピュータ読み取り可能な記憶媒体。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、例えば、露光装置におけるデジタルデータの通信制御技術に関する。

## 【背景技術】

## 【0002】

近年、半導体デバイスに関する技術が急速に発展し、半導体デバイスを搭載した種々の情報機器の性能が大幅に向上しつつある。この発展を支えているのが、半導体の製造技術である。半導体は、通常、ステッパ又はスキャナと呼ばれる半導体露光装置を用いて製造される。

10

## 【0003】

ステッパは、投影レンズ下のウエハステージ上に載置された半導体ウエハを、ステップ移動させながら、レチクル上に形成されているパターン像を投影レンズによりウエハ上に縮小投影し、1枚のウエハ上の複数箇所に順次露光していく装置である。

## 【0004】

スキャナは、ウエハステージ上に載置された半導体ウエハとレチクルステージ上に載置されたレチクルとを投影レンズに対して相対移動（走査）しながらスリット状の露光光を照射し、レチクル上に形成されているパターン像をウエハに投影する装置である。

## 【0005】

スキャナは、ステッパに比べて解像度および重ね合わせ精度の性能面が優れているため、今日では、半導体デバイスのための露光ツールとして普及している。スキャナにおいては、ウエハステージ及びレチクルステージの高精度な同期制御を行う必要があり、これを担うためのデジタル制御システムが設けられる。

20

## 【0006】

デジタル制御システムは、制御割込み処理を予め定めた制御サンプリング周期で必ず毎回実行する必要のある、いわゆる「ハードリアルタイム性」が要求されるシステムである。スキャナにおいては、ウエハステージとレチクルステージを高い同期精度をもってスキャン動作を行うため、一般的に、その制御系には20軸を超える多軸対応のデジタル制御システムが必要となる。

## 【0007】

さらに、制御サンプリング周期は制御性能に大きく影響を与えるため、その周期はできるだけ短い周期であることが望ましい。スキャナにおいては、制御サンプリング周期は百マイクロ秒のオーダーが必要となる。こうした多軸・高速の制御システムは、一般に複数のDSP (Digital Signal Processor) を用いたマルチプロセッシング構成のデジタル制御システムによって実現される。

30

## 【0008】

また、デジタル制御システムでは、ハードリアルタイム性に加えて、ユーザからの指示を受け、各DSPへその指示を伝えると共に、ユーザにその指示の実行結果を知らせる機能が必要とされる。さらに、制御対象のステータスをグラフ表示する機能等の「ホスト機能」をも具備する必要がある。ユーザからの指示には、例えば、制御対象のサーボ動作開始・サーボ動作解除指示、制御対象の移動指示、制御パラメータの変更指示などがある。

40

## 【0009】

このようなホスト機能を実現するためには、DSPのような信号処理に特化したプロセッサは適しておらず、ホスト機能に適したRISC CPUが用いられることが多い。また、ホスト機能を実現するためのハードウェアには、グラフィカルユーザインタフェース機能、TCP/IP機能等のホストプログラム用ライブラリ資産を有する汎用OSが、移植作業なしで動作するものを用いることが望ましい。そのため、ホスト機能を実現するハードウェアには、VMEバスに代表されるスタンダードなマルチドロップバスをベースとした、汎用のプロセッサボードが広く用いられる。これにより、ボードメーカーが提供するハードウェア依存のファームウェアをベースに、汎用OSの各種ライブラリを活用した、

50

ホスト機能のための効率的なソフトウェア開発が可能となる。

【0010】

高速に動作するデジタル制御システムを実現するためには、制御処理用プロセッサの処理能力だけではなく、プロセッサ間及びI/Oデバイス(センサ、D/A変換器など)・プロセッサ間の制御データ通信を高速に実行する必要がある。

【0011】

通常、こうした制御処理に必要な制御データを転送するには、DMA転送機能を用いた転送を行うことが望ましい。それは、DMA転送機能を用いれば、(1)データ転送時にプロセッサに負荷をかけない、(2)非DMA転送に比べて高速、というメリットが得られるためである。

10

【0012】

しかし、マルチドロップバスの中で産業機械の分野において広く採用されているVMEバスは、バスの転送速度が低速である上に、DMA転送機能が具備されていないため、サーボ系の制御データ通信には適していない。さらに、元来VMEバスを含めたマルチドロップバスによる通信では、複数の通信を同時に行うことができない。このため、ハードリアルタイム性の厳しい制御演算処理を複数のDSPに分散して行う場合、転送速度の低さや、バスの占有によるデータ通信待ち時間の発生などのため、データ通信がシステム全体のボトルネックとなってしまう。

【0013】

そこで、制御データ通信を行うために、DSPが備える専用の通信ポートを用いて、プロセッサ間及びプロセッサ・I/Oデバイス間の高速通信を実現することによって、データ通信に関するボトルネックを解消することが行われている。

20

【0014】

図1は、従来の複数のDSPを用いた露光装置における、デジタル制御システムの構成の一例を示す図である。図中、実線矢印が制御サンプリング周期毎に行われる制御データ通信を示し、破線矢印がユーザからのコマンドを受けて行われるホスト機能によるコマンドデータ通信を示す。

【0015】

コマンドデータ通信では、ホスト装置の備えるホストCPUからのコマンドデータが、VMEバスなどのバス通信によってDSP1へ転送され、DSP1からDSP2及びDSP3へ渡され、各DSPがコマンドデータに応じた処理を行う。

30

【0016】

制御データ通信では、制御対象の位置情報が制御サンプリング周期ごとにセンサで検出され、DSP2に転送される。このセンサデータを各DSP間で通信を行いながら、目標位置計算、位置偏差計算、PID計算などの制御演算を行い、得られた計算値をDSP2を介してD/A変換器に転送する。これらDSP間、DSPとI/Oデバイス間の通信ではDSP固有の通信ポートを介してデータ転送が行われる。こうした制御演算処理は通常、DSPのハードウェア割込み機能を用いて制御サンプリング周期ごとに実行される。

【0017】

図2は、図1を参照して説明した従来技術において、データ通信及び各プロセッサの演算処理のタイミングを示す図である。図の下方方向への推移で示される時刻の経過と共に、各プロセッサの処理は同期的に行われる。

40

【0018】

この図をもとに、まずコマンドデータ処理について説明すると、ホストCPUはユーザからの指示を受けて、コマンドデータを生成し、DSP1にコマンドデータを送信する。DSP1はコマンドデータの内容に応じてDSP2又はDSP3にコマンドデータを転送する(この場合はDSP2)。DSP2は、受け付けたコマンドデータに応じて、DSP2で処理を行うサーボ系の状態を変更し、DSP2からのリプライデータ待ちになっているDSP1へリプライデータを返す。同様に、DSP1はリプライデータ待ちになっているホストCPUへリプライデータを返す。以上の処理によって、1つのコマンドに対する

50

処理が完了する。

【0019】

このコマンド処理は、DSP2及びDSP3においては、制御演算のための割込み処理の時間外に行われる。コマンド処理の演算量によっては、図2の符号a、bで示すように、割込み処理を間に挟んで、複数に分割された形でコマンド処理が行われる。このように、割込み処理によってサーボ動作を行い、それ以外の処理を割込み処理の時間外で行う技術については、例えば特許文献1に開示されている。

【0020】

次に、図2における割込み処理、即ち制御演算処理について説明すると、制御演算を行うDSP2、DSP3においては、一定時間毎に制御割込みルーチンが起動される。

10

(1) センサデータの取り込み

(2) センサへのフィルタ処理

(3) 目標位置計算

(4) PID計算

(5) 計算結果のD/A変換器への転送

これらの一連の制御演算が複数のDSPによって並列的に行われ、デジタルサーボ系が構成される。この処理は、前述のように、一定のサンプリング周期毎に毎回必ず実行する必要がある。

【特許文献1】特開平7-110975号公報

【発明の開示】

20

【発明が解決しようとする課題】

【0021】

しかしながら、従来のデジタル制御システムには、以下に説明する種々の問題がある。

【0022】

近年、半導体露光装置の高スループット化のために、露光ステーションとアライメントステーションとを有するツインステージ構成によって露光とアライメント計測を同時に行うシステムが考案されている。このようなシステムでは、露光ステーション側のステージ制御系へアライメントステーション側で計測した計測データをリアルタイムに転送し、露光ステーションにおけるステージのレベリング制御を行う必要がある。そのため、従来の制御系に比べて通信されるデータ量が大幅に増加する。

30

【0023】

また、デバイスの微細化に伴って、ウエハステージ・レチクルステージの制御に加えて、結像光学系を構成する光学素子(ミラーおよびレンズ)とステージとの同期制御が必要となってきた。これは、光学素子の収差を高精度に抑えるために光学素子の姿勢をリアルタイムで制御を行う必要が生じる一方で、光学素子の姿勢制御に起因したウエハ上の結像点の変動が発生するようになったため、これをリアルタイムで補正する必要が生じたことによる。

【0024】

したがって、露光装置においては、ステージ制御系に加えて光学素子制御系が必要となり、さらに、ステージ制御系および光学素子制御系各々の同期を取るために、両制御系間のリアルタイム通信が必要となる。

40

【0025】

このような通信を実現するために、露光装置の制御系においては、複数のユニット間で高速な制御データ通信を実現するための、より柔軟な通信技術が強く求められてきている。しかしながら、前述した従来のデジタル制御システムにおいて用いられる、DSP固有の1対1の固定的な通信方法では、このような高速かつ複雑な通信機能を実現するのが困難である。

【0026】

また、1対1の固定的な通信方法ではなく、マルチドロップ方式のバスによるデータ通信で複数の制御データ通信を行う構成も考えられるが、前述のようにバス通信では複数の

50

通信を同時に行えないため、バス占有に伴う通信待ちの時間が発生する。さらには、バスのスロット数の制限から、光学素子系・アライメント計測系を含めたステージ制御系を1つのマルチドロップバス方式のシャーシに収めることは困難である。

#### 【0027】

一方、近年 Rapid IO や PCI - EXPRESS などのプロセッサ間通信や、I/O 通信のためのインタコネクタ通信技術が急速に発展している。その核となるのは、ギガヘルツオーダの高速な通信技術の発展である。

#### 【0028】

図3は、スイッチドファブリック型のスイッチ回路を用いた通信形態の一例を示す図である。この図では、スイッチドファブリックにプロセッサ1~4及びI/Oデバイス1~4のI/Oデバイスが接続されている。スイッチドファブリックに接続されている各I/Oデバイス及びプロセッサ間の接続は、動的に切り替えが可能である。例えば、図3(b)では、図3(a)の接続形態から、動的な切り替えによって、別の接続形態に変更されている。また、いずれの場合も、最大4つの接続が同時になされ、それぞれの転送を同時に行えるため、従来のマルチドロップバスによる接続の場合のような転送待ち時間の発生は抑制される。このように、接続先を動的かつ高速に切り替えることによって、所望の転送処理を行うわけである。なお、スイッチドファブリックに接続されるプロセッサ(ホスト機能を実現するプロセッサを含む)や種々のI/Oデバイスを総称して、「通信ノード」と呼ぶ。

10

#### 【0029】

こうした通信技術は、既にIEEEにおいて標準規格化され、産業機器および民生機器に使用されはじめており、低コスト化が進みつつある。また、従来のマルチドロップバス方式と比較して高速である点、複数のポイント間の通信を同時に行えるためにバスの占有によるボトルネックが解消される点、接続ポイントを動的に変更可能なことから柔軟なシステム構成が可能な点などにおいて優れる。さらに、複数のラック間にシステムを分散して、スイッチドファブリックで接続することによって、シャーシの最大スロット数の制限を受ける従来のマルチドロップバスシステムに比べて大規模なシステムが構築可能となる。

20

#### 【0030】

以上述べたような理由により、露光装置のデジタル制御システムに、スイッチドファブリック方式の通信技術を用いる構成を採用することが好ましい。これにより、以下に挙げる効果が得られる。

30

(1) ステージ制御を中心としてウエハ面計測および光学素子制御までを含めた柔軟かつ高速なデータ通信が実現可能。

(2) コマンドデータ通信と制御データ通信を別のプロトコルで行っていた従来構成をスイッチドファブリック通信で一元化し、ソフト・ハードの簡素化・高速化が実現可能。

#### 【0031】

しかしながら、前述のように、露光装置においては百マイクロ秒のオーダのサンプリングレートで多軸の制御演算処理を毎回必ず行う、「ハードリアルタイム性」が要求される。このため、制御データ通信もまた必ず百マイクロ秒オーダの制御演算周期毎に毎回入出力通信およびプロセッサ間通信を行い、デジタル制御演算を完了させる必要がある。

40

#### 【0032】

したがって、スイッチドファブリックによる通信方式で動的に接続を切り替えつつデジタル制御システムを構成するためには、制御演算周期よりもさらに十分短い時間に必ず切り替えと、制御データ通信を完了せねばならない。これは例えば、ユーザからの非同期的な大量のコマンドデータ通信が行われている状況であっても、実現されなければならない。

#### 【0033】

このような通信に対する「ハードリアルタイム性」は、デジタルオーディオ機器などの、通信処理や演算処理に必須となるような制約条件を持たない、いわゆるベストエフォー

50

ト型のマルチメディア処理系では要求されない非常に厳しい条件である。

【0034】

また、データ通信においては、DMA転送を用いることが望ましいが、DMA転送は基本的に転送が開始された後には所望のデータ量を転送し終えるまで中断されることなく一気にデータ転送を行う転送方式である。このため、スイッチドファブリックによるコマンドデータ通信と制御データ通信との切り替えが必要なデジタル制御システムでは、大量のコマンドデータを送信する際に次のサンプリング周期までにデータ転送が完了しない可能性がある。

【0035】

本発明はこのような状況に鑑みてなされたものであり、露光装置のデジタル制御システムにおいて、高速にデータ通信が可能で、かつ、ハードリアルタイム性が維持される通信技術を提供することを目的とする。

10

【課題を解決するための手段】

【0036】

上記課題を解決するために、本発明の通信制御装置は、制御対象物の位置を計測する計測手段と、前記制御対象物を駆動する駆動手段と、前記計測手段による計測データに応じて前記制御対象物を制御するためのデジタル制御データを演算する制御プロセッサと、所定のコマンドに応じたコマンドデータを前記制御プロセッサに送信するホストプロセッサとを備える制御装置において、前記計測データ、制御データ、及びコマンドデータをDMA転送により転送すると共に、前記各プロセッサに対する前記各データの通信経路及び前記各プロセッサ間での通信経路を切り替える通信制御装置であって、DMA転送されるデータのうち、所定のサンプリング周期毎に転送されるデータの優先度を、前記所定のサンプリング周期によらずに転送されるデータより高い優先度に設定する設定手段と、前記プロセッサからDMA転送の要求を受信する受信手段と、前記DMA転送の要求に応答して、DMA転送によるデータ通信を開始する通信手段と、DMA転送中に前記DMA転送の要求を新たに受信した場合に、転送中のデータと前記新たに受信した前記DMA転送の要求に関するデータの各優先度を比較する比較手段と、前記比較手段による比較の結果、前記新たに受信した前記DMA転送の要求に関するデータの優先度が前記転送中のデータの優先度よりも高い場合に、前記転送中のデータのDMA転送を中断し、新たなデータのDMA転送を開始する転送制御手段と、を具備することを特徴とする。

20

30

【0037】

また、本発明の通信制御方法は、制御対象物の位置を計測する計測手段と、前記制御対象物を駆動する駆動手段と、前記計測手段による計測データに応じて前記制御対象物を制御するためのデジタル制御データを演算する制御プロセッサと、所定のコマンドに応じたコマンドデータを前記制御プロセッサに送信するホストプロセッサとを備える制御装置において、前記計測データ、制御データ、及びコマンドデータをDMA転送により転送すると共に、前記各プロセッサに対する前記各データの通信経路及び前記各プロセッサ間での通信経路を切り替える通信制御方法であって、DMA転送されるデータのうち、所定のサンプリング周期毎に転送されるデータの優先度を、前記所定のサンプリング周期によらずに転送されるデータより高い優先度に設定する設定工程と、前記プロセッサからDMA転送の要求を受信する受信工程と、前記DMA転送の要求に応答して、DMA転送によるデータ通信を開始する通信工程と、DMA転送中に前記DMA転送の要求を新たに受信した場合に、転送中のデータと前記新たに受信した前記DMA転送の要求に関するデータの各優先度を比較する比較工程と、前記比較工程による比較の結果、前記新たに受信した前記DMA転送の要求に関するデータの優先度が前記転送中のデータの優先度よりも高い場合に、前記転送中のデータのDMA転送を中断し、新たなデータのDMA転送を開始する転送制御工程と、を具備することを特徴とする。

40

【0038】

また、本発明の露光装置は、本発明の通信制御装置と、原版のパターンを基板に投影して露光する投影光学系と、前記原版及び前記基板を相対的に移動し位置決めするステージ

50

装置と、を備え、前記原版のパターンを基板に露光する露光ステーションと、前記投影光学系及び前記ステージ装置の位置を計測する計測ステーションとが分離して構成されており、前記計測ステーションにおいて計測された計測データが前記制御プロセッサにDMA転送され、前記制御プロセッサは、前記計測データを用いて前記露光ステーションを制御するための制御データを演算することを特徴とする。

【0039】

また、本発明のデバイス製造方法は、本発明の露光装置を用いてウエハを露光する工程と、前記ウエハを現像する工程と、を備えることを特徴とする。

【0040】

なお、その他の本発明の特徴は、添付図面及び以下の発明を実施するための最良の形態の記載によっていっそう明らかになるものである。

10

【発明の効果】

【0041】

以上の構成により、本発明によれば、露光装置のデジタル制御システムにおいて、高速にデータ通信が可能で、かつ、ハードリアルタイム性が維持される通信技術を提供することが可能となる。

【発明を実施するための最良の形態】

【0042】

以下、添付図面を参照して、本発明の好適な実施形態を説明する。

【0043】

なお、以下に説明する実施の形態は、本発明の実現手段としての一例であり、本発明が適用される装置の構成や各種条件によって適宜修正又は変更されるべきものである。

20

【0044】

また、本発明は、以下に説明する露光装置の他に、各種精密加工装置や各種精密測定装置や、このようなデバイス製造装置を使って半導体デバイスなどを製造する方法にも適用可能である。

【0045】

本発明は、前述のように、露光装置のデジタル制御システムにおいて、高速にデータ通信が可能で、かつ、ハードリアルタイム性が維持される通信技術を提供することを目的とする。ここで、データ通信の高速化に関しては、前述のように、スイッチドファブリックによる通信方式を採用し、データ転送にはDMA転送を用いればよい。しかし、これだけでは、ハードリアルタイム性に支障を来す。そこで、以下では、スイッチドファブリックによる通信方式及びDMA転送を採用したデジタル制御システムにおいて、ハードリアルタイム性を維持する技術を実現した実施形態について説明する。

30

【0046】

[第1の実施形態]

<露光装置及びデジタル制御システムの構成>

図4は、本発明における露光装置及びデジタル制御システムの構成を示すブロック図である。

【0047】

1は本体構造体、2は投影レンズ及びアライメント光学系の除振台、3a及び3bはウエハ粗動ステージ、4a及び4bはウエハ微動ステージ、5a及び5bはウエハ粗動ステージを駆動するリニアモータである。

40

【0048】

6a及び6bは微動ステージを駆動するリニアモータ、7a及び7bはウエハ粗動ステージ3a、3bの位置計測用のレーザ光を反射する干渉計ミラー、8a及び8bはウエハ微動ステージ4a、4bの位置計測用のレーザ光を反射する干渉計ミラーである。

【0049】

9a及び9bは露光ステーションにおけるウエハステージ3a、4aの位置計測用のレーザ光を照射する干渉計、10a及び10bは計測ステーションにおけるウエハステージ

50

3 b、4 bの位置計測用のレーザ光を照射する干渉計である。

【0050】

11 a及び11 bはウエハ、12はレチクル粗動ステージ、13はレチクル微動ステージ、14はレチクル粗動ステージ12を駆動するリニアモータ、15はレチクル微動ステージ13を駆動するリニアモータである。

【0051】

16はレチクル粗動ステージ12の位置計測用のレーザ光を反射する干渉計ミラー、17はレチクル微動ステージ13の位置計測用のレーザ光を反射する干渉計ミラー、18はレチクル粗動ステージ12の位置計測用のレーザ光を照射する干渉計である。

【0052】

19はレチクル微動ステージ13の位置計測用のレーザ光を照射する干渉計、20は所定の回路パターンが描画されたレチクルである。

【0053】

21 a及び21 bは投影レンズ、22 a及び22 bは投影レンズ21 a、21 bの各々との間隔を計測するギャップセンサ、23 a及び23 bは投影レンズ21 a、21 bを駆動するアクチュエータ、24は投影光学系のレンズ鏡筒である。

【0054】

25はホストCPU、26はステージ制御プロセッサユニット、27は光学素子制御及びフォーカス計測プロセッサユニット、28はスイッチドファブリック型のスイッチ回路である。

【0055】

29は通信制御部である。通信制御部29は、スイッチドファブリック28を切り替える回路29 bと、データ通信のためのDMAコントローラ29 aとを有する。

【0056】

30は受光素子及びパルスカウンタ、31 a及び31 bはA/D変換器、32 a～32 cはパラレル/シリアル変換器、33 a及び33 bはシリアル/パラレル変換器である。

【0057】

34 a及び34 bはD/A変換器及び電流アンプ、35及び36はウエハ面のフォーカス検出系の発光素子及び受光素子である。

【0058】

<露光装置の制御>

次に、本実施形態の露光装置の制御動作について説明する。

【0059】

図4において、露光ステーション(投影光学系レンズ鏡筒24を含む領域)にあるウエハステージ3 a、4 a上に搭載されたウエハ11 aと、レチクルステージ12、13上に搭載されたレチクル20との間で、定速スキャン制御が行われる。両者は同期関係を維持しつつ、スキャン露光が行われる。

【0060】

各々のステージの位置は、次のように制御される。各々の干渉計ミラー7 a、8 a、16、17にレーザ光が照射され、干渉計9 a、10 a、18、19によって干渉された干渉光が受光素子およびパルスカウンタに導かれて位置情報として計測される。そして、ステージ制御プロセッサユニット26へ導かれて演算処理が行われる。その演算結果が指令電流としてD/A変換器及び電流アンプ34 aを介して各ステージのリニアモータ3 a、4 a、12、13に渡されてサーボ系が構成される。

【0061】

投影レンズ21 a、21 bは収差低減のために姿勢の微小駆動制御が行われる。すなわち、投影光学系鏡筒24に保持されたギャップセンサ22 a、22 bによって、位置変動が計測され、A/D変換器31 aを介して光学素子制御及びフォーカス計測プロセッサユニット27へ導かれてサーボ演算処理が行われる。その演算結果が指令電流としてD/A変換器及び電流アンプ34 bを介してレンズ駆動用のアクチュエータ23 a、23 bへ伝

10

20

30

40

50

えられる。

【0062】

また、露光ステーションにおける露光動作と並行して、計測ステーション（ウエ八面フォーカス検出系35、36下の領域）にあるウエ八ステージ3b、4bも、同様にしてスキャン動作およびステップ動作を行う。そして、ウエ八全面のフォーカス計測やアライメント計測を行う。

【0063】

<データ転送及び演算処理のタイミング>

図5は、本実施形態の露光装置及びデジタル制御システムにおける、データ通信及び各プロセッサの演算処理のタイミングを示す図である。図6は、ステージ制御プロセッサユニット26、及び、光学素子制御及びフォーカス計測プロセッサユニット27における制御割込処理のタイミングを示す図である。図4～図6を参照して、スイッチドファブリック28を含むデジタル制御システムの動作を説明する。

10

【0064】

受光素子及びパルスカウンタ30によって、サンプリング周期毎に計測タイミング信号が生成され、不図示のセンサを含む全てのセンサについて同時にデータ計測が行われる。このようなセンサ計測の同時性は、スキャナ型露光装置において、ステージ位置の正確な同期制御を実現するために必要な技術であり、公知の技術を用いて行うことができる（例えば特開2000-228342号公報参照）。

【0065】

このようにして同時性が維持された各計測データはA/D変換器31a及び31bを介してパラレル/シリアル変換器32a～32cでシリアルデータに変換され、スイッチドファブリック28に入力される。

20

【0066】

計測データのうち、干渉計18及び19、受光素子36から得られるものは、ステージ制御プロセッサユニット26へDMA転送により転送される。計測データのうち、ギャップセンサ22a、22bから得られるものは、光学素子制御及びフォーカス計測プロセッサユニット27へDMA転送により転送される。

【0067】

ステージ制御プロセッサユニット26は、得られたステージの位置情報をもとに、ノイズ除去のためのフィルタ処理や座標空間変換などを行い、独立した空間座標系における状態量を算出する。また、時間関数として生成される目標位置との偏差を計算し、PIDなどの制御演算を行い、独立空間座標系の指令値を得る。

30

【0068】

次に、得られた独立空間座標系の指令値に対し、アクチュエータ配置に依存した作業座標空間系の指令値への座標変換が行われる。指令値を示す指令電流は、スイッチドファブリック28を介してシリアル/パラレル変換器33a、D/A変換器および電流アンプ34aに送られ、各ステージのリニアモータを駆動する。

【0069】

同様に、光学素子制御及びフォーカス計測プロセッサユニット27は、各アクチュエータへの指令値を計算する。指令値を示す指令電流は、スイッチドファブリック28を介してシリアル/パラレル変換器33b、D/A変換器および電流アンプ34bに送られ、各アクチュエータを駆動する。

40

【0070】

また、ウエ八面のフォーカスデータは、光学素子計測及びフォーカス計測プロセッサユニット27に送られ、ウエ八全面の形状計測が行われる。このウエ八面の形状情報は、露光ステーションでの露光時にウエ八の姿勢制御データとして用いられる。

【0071】

次に、コマンド処理の流れについて説明する。ホストCPU25において、ユーザからのPIDパラメータ変更や、制御対象へのステップ移動命令などのコマンド処理を受け付

50

ける。

【0072】

そして、このコマンドはステージ制御プロセッサユニット26、又は、光学素子制御及びフォーカス計測プロセッサユニット27へ転送され、各プロセッサユニットにおいてコマンド処理が実行される。

【0073】

これら制御データ通信およびコマンドデータ通信の際に、スイッチドファブリック28は接続を動的に切り替える。これによって各プロセッサユニット26、27は適宜接続先を切り替えつつ制御データ通信およびコマンドデータ通信を行い、制御処理を行うことができる。

10

【0074】

その際、デジタル制御演算のサンプリング周期は、前述のように数百マイクロ秒のオーダーである。しかし、従来技術においては、DMA転送では基本的には転送開始後はプロセッサの処理を介さずに一気にデータ転送を行う。そのため、例えばコマンドデータをDMA転送により転送している際に制御データ転送を行うべきタイミングが到来した場合でも、スイッチドファブリック28は接続を切り替えることができない。その結果、制御データ通信開始のタイミングが遅れるため、周期的なデジタル制御が行えない、すなわち、ハードリアルタイム性が損なわれる。

【0075】

そこで、本実施形態では、スイッチドファブリック28を制御する通信制御部29を設ける。通信制御部29は、DMAコントローラ29a(以下、DMAC)及びスイッチ切り替え回路29bを備える。

20

【0076】

通信制御部29は、スイッチドファブリック28が転送するデータの種類の優先度を設定することができる。本実施形態では、制御データ通信の優先度をコマンドデータ通信の優先度よりも上位に設定する。

【0077】

コマンドデータ通信を実行中においても、通信制御部29のDMAC29aは、各ノードから他のデータ転送要求が発生していないかを、常にポーリングしている。つまり、DMAC29aは、各ノードから後述のデータ転送パケットのヘッダが届いていないかどうかをポーリングし、もしもヘッダが届いている場合にはその転送の優先度を調べて、その転送要求を優先的に実行するかどうかを決定する。

30

【0078】

コマンドデータをDMA転送している間に次のサンプリング周期が到来すると、ステージ制御プロセッサユニット26又は、光学素子制御及びフォーカス計測プロセッサユニット27は、DMACに対して転送要求を行う。DMAC29aは転送要求により送信するデータの優先度を確認する。ここでは、制御データの優先度はコマンドデータの優先度よりも高いため、DMAC29aはコマンドデータ通信を中断する。次いで、スイッチ切り替え回路29bは、制御データ通信が可能なようにスイッチドファブリック28の接続を切り替える。

40

【0079】

制御データ通信が完了すると、ステージ制御ユニット26又は、光学素子制御及びフォーカス計測プロセッサユニット27は、通信制御部29に制御データ通信の完了を通知する。通信制御部29が通知を受けると、スイッチ切り替え回路29bはコマンドデータ通信が可能なようにスイッチドファブリック28の接続を切り替え、DMAC29aはコマンドデータ通信を中断していた時点から再開する。

【0080】

ここで、スイッチドファブリック28の動作をさらに詳しく説明する。各プロセッサユニット26、27およびI/Oデバイス28aは、スイッチドファブリック28を介して通信を行う。その際に転送されるデータは、転送先情報、転送元情報、および転送の優先

50

度をヘッダ情報に含むパケットデータが付加されてスイッチドファブリック 28 に送られ、D M A C 29 a がそれを取得する。そして D M A C 29 a がヘッダ情報から最も優先度の高い通信を判別し、必要であれば切り替えを行ってからデータ本体の通信が行われる。スイッチドファブリック 28 は通常、F P G A などの高速ロジックデバイスで実現され、高速に処理が行われる。

【0081】

また、データ通信の種類に応じた優先度は、デジタル制御システムの初期化時に、各プロセッサユニットが通信制御部 29 に設定する。

【0082】

図 7 は、通信制御部 29 の処理の流れをより一般化して説明するフローチャートである。図 7 では、優先度の低いデータがスイッチドファブリック 28 を介して D M A 転送されている間に、他の D M A 転送の要求がなされた場合における通信制御部 29 の処理の流れを示す。 10

【0083】

ステップ S 701 で、通信制御部 29 は、スイッチドファブリック 28 による D M A 転送を開始する。この D M A 転送では、前述のように、一定量のデータが転送されるたびにポーリングを行い、通信制御部 29 は他の通信ノード（例えばステージ制御プロセッサユニット 26）からの転送要求を受け付ける。

【0084】

ステップ S 702 で、通信制御部 29 は、D M A 転送が完了したかどうかを判定する。完了した場合は処理を終了し、完了していない場合はステップ S 703 に進む。 20

【0085】

ステップ S 703 で、通信制御部 29 は、他の通信ノードから転送要求を受けたかどうかを判定する。転送要求を受けた場合はステップ S 704 に進む。転送要求を受けていない場合は D M A 転送を継続し、ステップ S 702 に戻る。

【0086】

ステップ S 704 で、通信制御部 29 は、ステップ S 703 で受けた転送要求により転送するデータの優先度を調べ、そのデータの優先度が現在転送中のデータの優先度よりも高ければステップ S 705 に進む。そのデータの優先度が現在転送中のデータの優先度よりも低ければ D M A 転送を継続し、ステップ S 702 に戻る。 30

【0087】

ステップ S 705 で、通信制御部 29 は、現在の D M A 転送を中断する。

【0088】

ステップ S 706 で、通信制御部 29 は、スイッチドファブリック 28 の接続を、ステップ S 703 で転送要求により転送するデータを送信可能なように切り替える。

【0089】

ステップ S 707 で、通信制御部 29 は、ステップ S 703 で受けた転送要求に従う D M A 転送を開始する。

【0090】

ステップ S 708 で、通信制御部 29 は、ステップ S 707 で開始した D M A 転送が完了するのを待つ。 40

【0091】

ステップ S 709 で、通信制御部 29 は、ステップ S 706 で切り替えたスイッチドファブリック 28 の接続を元に戻す。

【0092】

ステップ S 710 で、通信制御部 29 は、ステップ S 705 で中断した D M A 転送を再開し、ステップ S 702 に戻る。

【0093】

< 第 1 の実施形態のまとめ >

以上説明したように、本実施形態によれば、通信制御部 29 はスイッチドファブリック 50

28におけるデータ通信の種類に応じた優先度を保持する。通信制御部29のDMAC29aがDMA転送を行っている際に、通信制御部29がより優先度の高いデータ通信の要求を受けると、DMAC29aはDMA転送を中断する。そして、通信制御部29のスイッチ切り替え回路29bはスイッチドファブリック28の接続を変更する。より優先度の高いデータ通信が完了すると、通信制御部29のスイッチ切り替え回路29bはスイッチドファブリック28の接続を元に戻し、DMAC29aは中断していたデータ通信を再開する。

【0094】

これにより、露光装置のデジタル制御システムにおいて、DMA転送機能を用いた高速なデータ通信を行っても、ハードリアルタイム性を維持することが可能となる。

10

【0095】

[第2の実施形態]

第1の実施形態では、1つのスイッチドファブリック28を備えるデジタル制御システムを説明した。第2の実施形態では、スイッチドファブリック28に加えて、スイッチドファブリック37を備えるデジタル制御システムを説明する。第1の実施形態では、光学素子制御及びフォーカス計測を1つのプロセッサユニット27で行ったが、2つのスイッチドファブリックを用いることで、スイッチドファブリックに接続可能なプロセッサの数が増加し、処理速度を向上させることができる。

【0096】

図8は、本実施形態におけるデジタル制御システムの構成例を示す図である。第1の実施形態(図4)と同一の構成要素には同一の符号を付し、その説明を省略する。また、光学素子制御プロセッサユニット39及びフォーカス計測プロセッサユニット40は、光学素子制御及びフォーカス計測プロセッサユニット27を2つに分離したものであり、その役割は同じである。

20

【0097】

本実施形態では、スイッチドファブリック37に光学素子制御系及びフォーカス計測系のI/Oデバイス(パラレル/シリアル変換器32b、32c、シリアル/パラレル変換器33b)を接続する。そして、これらの処理は光学素子制御プロセッサユニット39及びフォーカス計測プロセッサユニット40に分離して並列処理を行う。

【0098】

また、スイッチドファブリック37を制御する通信制御部38を設け、2つのスイッチドファブリック間のデータ通信には3本の接続線を設け、スイッチドファブリック間での通信のボトルネックが発生しないように構成する。通信制御部38は通信制御部29と同様、DMAC38a及びスイッチ切り替え回路38bを備える。

30

【0099】

<第2の実施形態のまとめ>

以上説明したように、本実施形態によれば、デジタル制御システムに2つのスイッチドファブリック28, 37を設けることにより、デジタル制御システムが備えられるプロセッサの数を増やすことが可能となる。

【0100】

これにより、デジタル制御システムの処理速度を向上させることができる。また、プロセッサ以外にも様々なI/Oデバイスをスイッチドファブリックに接続可能であるため、より拡張性の高いデジタル制御システムを構築することが可能となる。

40

【0101】

なお、デジタル制御システムに設けるスイッチドファブリックの数は2つに限るものではなく、3つ以上設けてもよい。

【0102】

[その他の実施形態]

上述した各実施の形態の処理は、各機能を具現化したソフトウェアのプログラムコードを記録した記憶媒体をシステム或は装置に提供してもよい。そして、そのシステム或は装

50

置のコンピュータ（又はCPUやMPU）が記憶媒体に格納されたプログラムコードを読み出し実行することによって、前述した実施形態の機能を実現することができる。この場合、記憶媒体から読み出されたプログラムコード自体が前述した実施形態の機能を実現することになり、そのプログラムコードを記憶した記憶媒体は本発明を構成することになる。このようなプログラムコードを供給するための記憶媒体としては、例えば、フロッピー（登録商標）ディスク、ハードディスク、光ディスク、光磁気ディスクなどを用いることができる。或いは、CD-ROM、CD-R、磁気テープ、不揮発性のメモリカード、ROMなどを用いることもできる。

#### 【0103】

また、コンピュータが読み出したプログラムコードを実行することにより、前述した各実施の形態の機能が実現されるだけではない。そのプログラムコードの指示に基づき、コンピュータ上で稼動しているOS（オペレーティングシステム）などが実際の処理の一部又は全部を行い、その処理によって前述した各実施の形態の機能が実現される場合も含まれている。

10

#### 【0104】

さらに、記憶媒体から読み出されたプログラムコードが、コンピュータに挿入された機能拡張ボードやコンピュータに接続された機能拡張ユニットに備わるメモリに書き込まれてもよい。その後、そのプログラムコードの指示に基づき、その機能拡張ボードや機能拡張ユニットに備わるCPUなどが実際の処理の一部又は全部を行い、その処理によって前述した各実施の形態の機能が実現される場合も含むものである。

20

#### 【0105】

次に、図9及び図10を参照して、上述の露光装置を利用したデバイス製造方法の実施例を説明する。図9は、デバイス（ICやLSIなどの半導体チップ、LCD、CCD等）の製造を説明するためのフローチャートである。ここでは、半導体チップの製造方法を例に説明する。

#### 【0106】

ステップS901（回路設計）では半導体デバイスの回路設計を行う。ステップS902（マスク作製）では設計した回路パターンに基づいてマスクを作製する。ステップS903（ウエハ製造）ではシリコン等の材料を用いてウエハを製造する。ステップS904（ウエハプロセス）は前工程と呼ばれ、マスクとウエハを用いて、上記の露光装置によりリソグラフィ技術を利用してウエハ上に実際の回路を形成する。ステップS905（組み立て）は、後工程と呼ばれ、ステップS4によって作製されたウエハを用いて半導体チップ化する工程であり、アッセンブリ工程（ダイシング、ボンディング）、パッケージング工程（チップ封入）等の組み立て工程を含む。ステップS906（検査）では、ステップS905で作製された半導体デバイスの動作確認テスト、耐久性テスト等の検査を行う。こうした工程を経て半導体デバイスが完成し、それが出荷（ステップS907）される。

30

#### 【0107】

図10は、ステップS4のウエハプロセスの詳細なフローチャートである。ステップS1001（酸化）では、ウエハの表面を酸化させる。ステップS1002（CVD）では、ウエハの表面に絶縁膜を形成する。ステップS1003（電極形成）ではウエハ上に電極を蒸着によって形成する。ステップS1004（イオン打ち込み）では、ウエハにイオンを打ち込む。ステップS1005（レジスト処理）では、ウエハに感光剤を塗布する。ステップS1006（露光）では、露光装置によってマスクの回路パターンをウエハに露光する。ステップS1007（現像）では、露光したウエハを現像する。ステップS1008（エッチング）では、現像したレジスト像以外の部分を削り取る。ステップS1009（レジスト剥離）では、エッチングが済んで不要となったレジストを取り除く。これらのステップを繰り返し行うことによってウエハ上に多重に回路パターンが形成される。

40

#### 【図面の簡単な説明】

#### 【0108】

【図1】従来の複数のDSPを用いた露光装置における、デジタル制御システムの構成の

50

一例を示す図である。

【図2】図1を参照して説明した従来技術において、データ通信及び各プロセッサの演算処理のタイミングを示す図である。

【図3】スイッチドファブリック型のスイッチ回路を用いた通信形態の一例を示す図である。

【図4】本発明における露光装置及びデジタル制御システムの構成を示すブロック図である。

【図5】本実施形態の露光装置及びデジタル制御システムにおける、データ通信及び各プロセッサの演算処理のタイミングを示す図である。

【図6】ステージ制御プロセッサユニット26、及び、光学素子制御及びフォーカス計測プロセッサユニット27における制御割込処理のタイミングを示す図である。

【図7】通信制御部29の処理の流れをより一般化して説明するフローチャートである。

【図8】第2の実施形態におけるデジタル制御システムの構成例を示す図である。

【図9】微小デバイスの製造を説明するためのフローチャートである。

【図10】ウエハプロセスの詳細なフローチャートである。

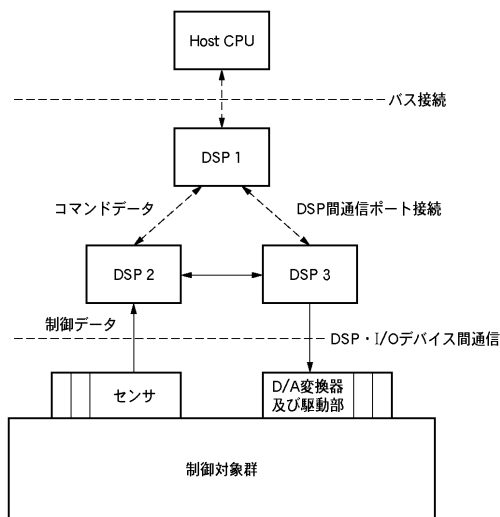
【符号の説明】

【0109】

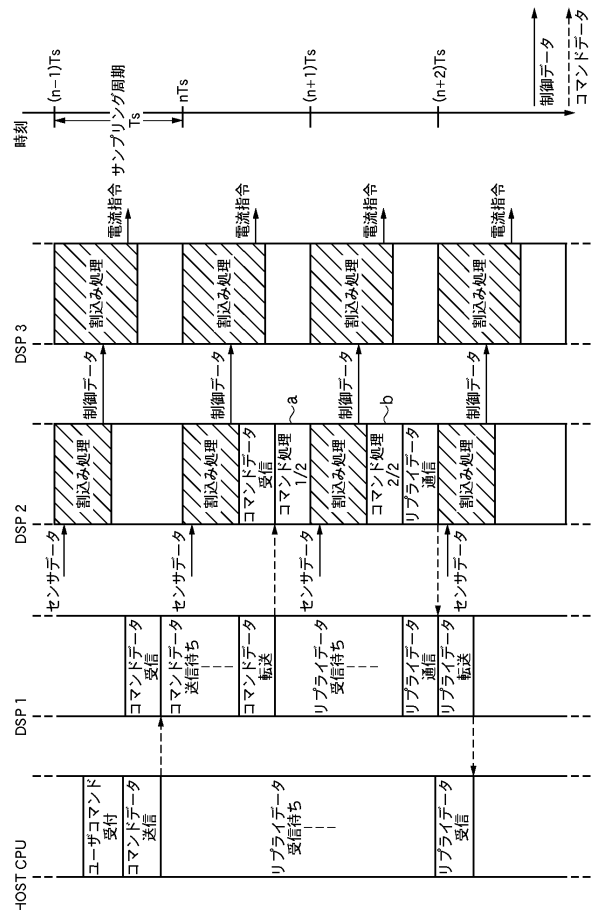
28 スwitchドファブリック

29 通信制御部

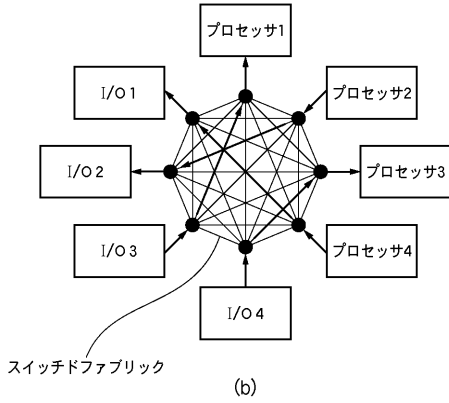
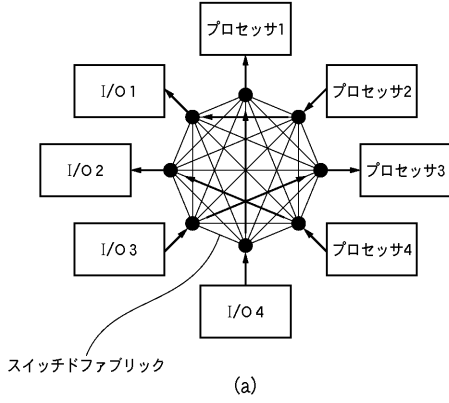
【図1】



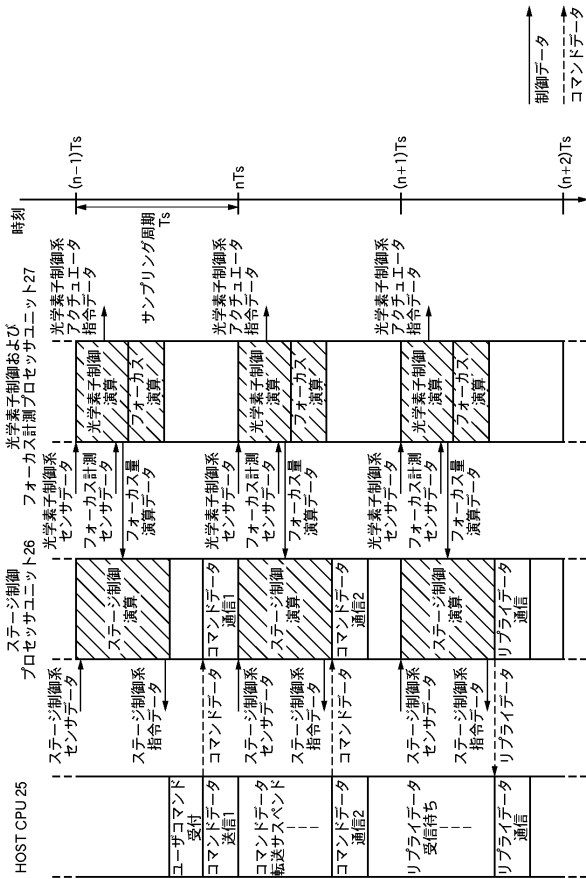
【図2】



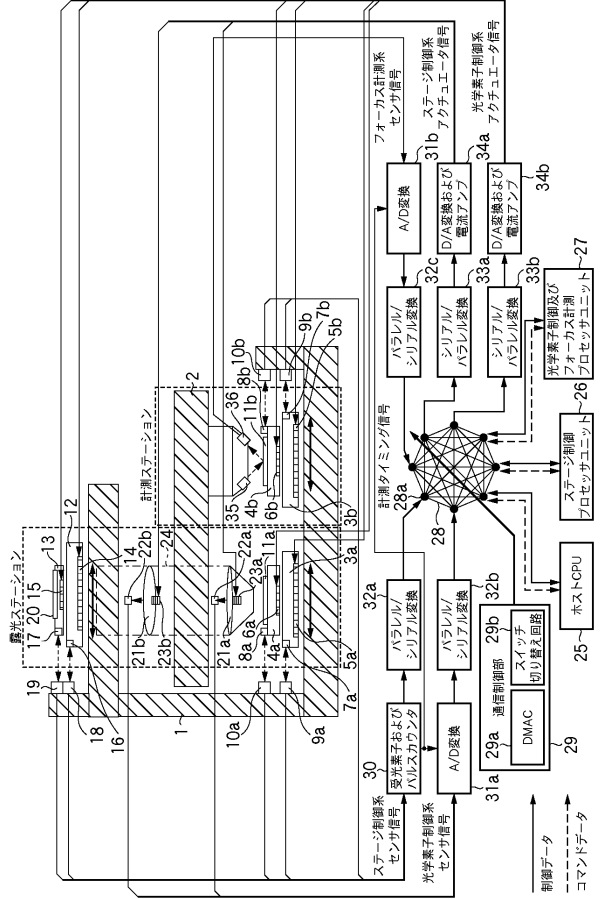
【 図 3 】



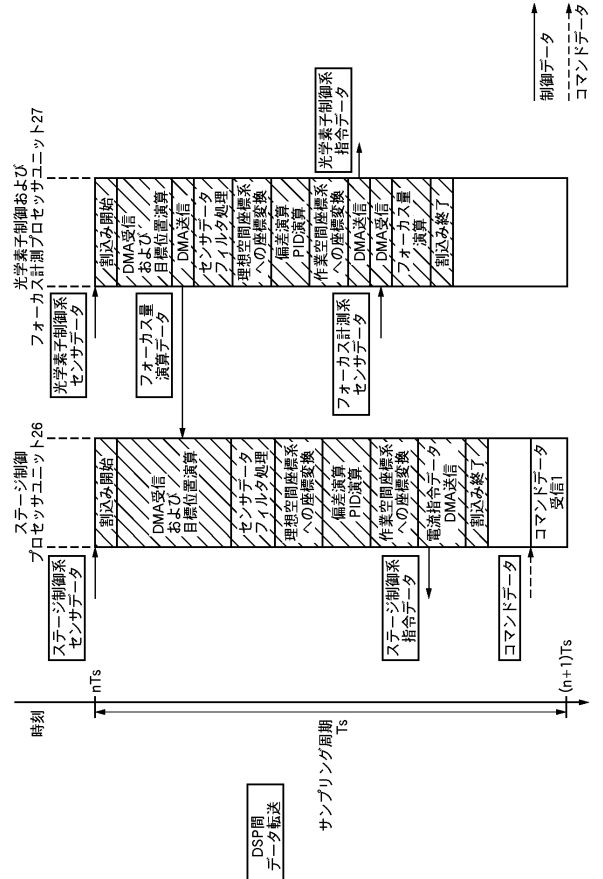
【 図 5 】



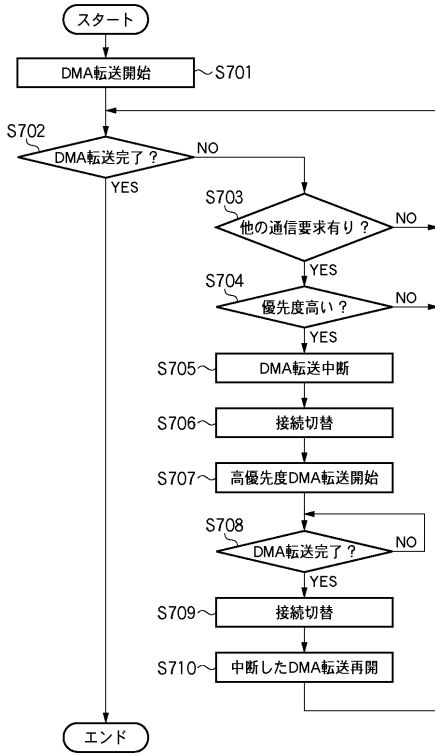
【 図 4 】



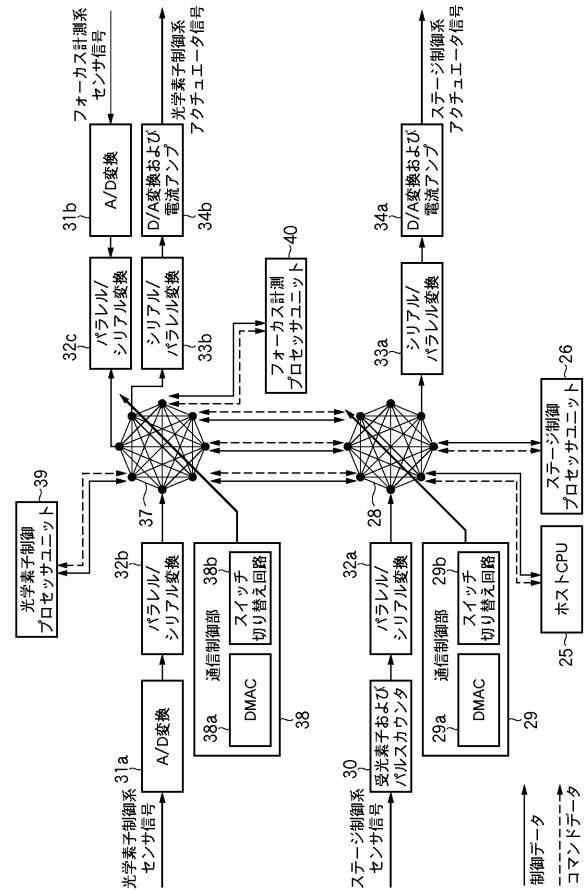
【 図 6 】



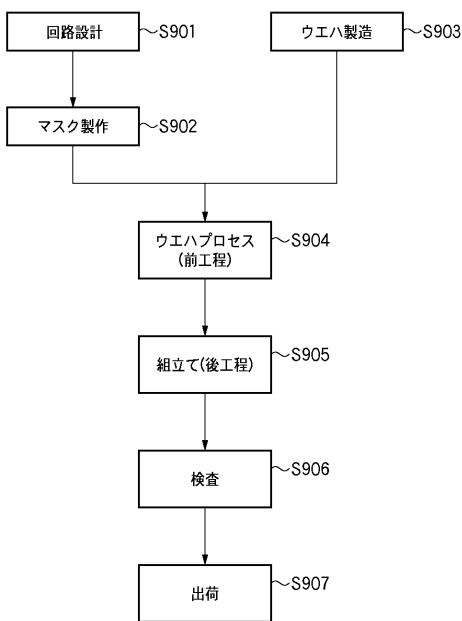
【 図 7 】



【 図 8 】



【 図 9 】



【 図 10 】

