(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017 年 3 月 9 日(09.03.2017)

WIPO | PCT

(10) 国際公開番号
WO 2017/038513 A1

(51) 国際特許分類:
G01R 31/02 (2006.01)

(21) 国際出願番号: PCT/JP2016/074307

(22) 国際出願日: 2016 年 8 月 22 日(22.08.2016)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2015-169077 2015 年 8 月 28 日(28.08.2015) JP

(71) 出願人: 株式会社デンソー(DENSO CORPORATION) [JP/JP]; 〒4488661 愛知県刈谷市昭和町１丁目１番地 Aichi (JP).

(72) 発明者: 生島 佳祐(IKUSHIMA Keisuke); 〒4488661 愛知県刈谷市昭和町１丁目１番地 株式会社デンソー内 Aichi (JP). 石原 俊郎(ISHIHARA Toshiro); 〒4488661 愛知県刈谷市昭和町１丁目１番地 株式会社デンソー内 Aichi (JP).

(74) 代理人: 金 順姫(JIN Shunji); 〒4600003 愛知県名古屋市中区錦２丁目１３番１９号 瀧定ビル６階 Aichi (JP).

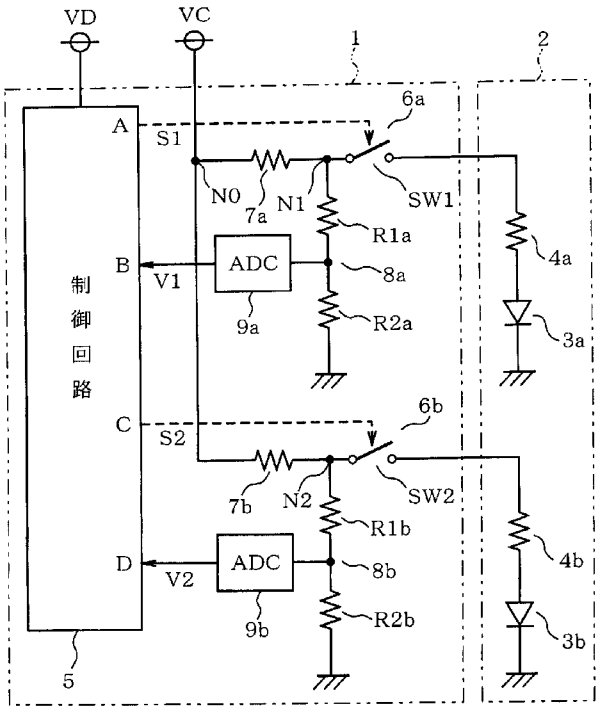
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC,

[続葉有]

(54) **Title**: DISCONNECTION DETECTOR

(54) 発明の名称 : 断線検出装置



5 Control circuit

(57) **Abstract**: A disconnection detector is provided with: a plurality of current-carrying circuits (6a, 6b) for carrying a constant electric current from a direct-current power source (VC) to each of a plurality of loads (3a, 3b) via resistor elements (7a, 7b) having a prescribed resistance; a plurality of voltage detection units (8a, 8b) provided to each of the plurality of current-carrying circuits and used for detecting the load-side voltages of the resistor elements; and a control circuit (5) for determining, on the basis of the detected voltages detected by the plurality of voltage detection units, the state of disconnection of each of a plurality of paths via which current is carried to the loads corresponding to each of the current-carrying circuits.

(57) 要約: 断線検出装置は、複数の負荷（３ａ、３ｂ）のそれぞれに対して直流電源（ＶＣ）から所定の抵抗値を有する抵抗素子（７ａ、７ｂ）を介して前記負荷に定電流通電する複数の通電回路（６ａ、６ｂ）と、前記複数の通電回路のそれぞれに対応して設けられ前記抵抗素子の前記負荷側の電圧を検出する複数の電圧検出部（８ａ、８ｂ）と、前記複数の電圧検出部により検出される検出電圧に基づいて前記複数の通電回路のそれぞれについて対応する前記負荷への通電経路の断線状態を判定する制御回路（５）とを備える。

WO 2017/038513 A1

MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 断線検出装置

関連出願の相互参照

[0001] 本出願は、２０１５年８月２８日に出願された日本特許出願番号２０１５－１６９０７７号に基づくもので、ここにその記載内容を援用する。

技術分野

[0002] 本開示は、断線検出装置に関する。

背景技術

[0003] 負荷に対して一定電流を供給して駆動する回路では、通電経路の介在する抵抗の電圧降下を読み取ることで電流値を算出することができる。これにより、回路が正常に機能していれば一定電流が流れることをもって正常状態であることを判定することができる。また、電流値が一定電流に満たない場合には、断線故障が発生している可能性があることを検出することができる。

[0004] この場合、一定電流を供給する回路では、負荷の抵抗値に対して直列に電流設定用の抵抗を直列に接続して抵抗値を調整することで、電源電圧から一定電流を流すように構成している。このため、電源電圧が低い場合には電流設定用の抵抗の抵抗値を小さくすることになり、負荷への通電時に抵抗の両端に発生する電圧降下も小さくなる。この結果、通電時と断電時とで検出される電圧のレベルの変化も小さくなり、これを精度良く検出するためには、高精度アンプを追加する必要があり、高コスト化を招くことになる。

[0005] また、高精度アンプを設ける構成とした場合でも、負荷への給電を行う電源電圧が変動する場合には、電源電圧の変動が大きくなると、検出電圧が埋もれてしまい、誤判定をおこす可能性がある。

先行技術文献

特許文献

[0006] 特許文献1：特開２０００－１３１３６９号公報

発明の概要

[0007] 本開示は、目的は、複数の負荷のそれぞれを定電流駆動する回路で、電源電圧が低い場合でも高価なアンプを用いることなく、しかも電源電圧の変動にも対応して断線の判定処理を精度良く行えるようにした断線検出装置を提供することにある。

[0008] 本開示の一態様に係る断線検出装置は、複数の負荷のそれぞれに対して直流電源から所定の抵抗値を有する抵抗素子を介して負荷に定電流通電する複数の通電回路と、複数の通電回路のそれぞれに対応して設けられ抵抗素子の負荷側の電圧を検出する複数の電圧検出部と、複数の電圧検出部により検出される検出電圧に基づいて複数の通電回路のそれぞれについて対応する負荷への通電経路の断線状態を判定する制御回路とを備える。上記の制御回路は、複数の通電回路により負荷に通電されていないときに電圧検出部により検出される検出電圧初期値を入力して記憶し、複数の通電回路のいずれかにより負荷に通電されたときにその通電された負荷の通電回路に設けられた電圧検出部により検出された第１検出電圧と、通電されていないいずれかの負荷の通電回路に設けられた電圧検出部により検出された第２検出電圧と、記憶されている検出電圧初期値とから、通電された負荷の通電回路に設けられた抵抗素子の端子間電圧を演算し、その端子間電圧が閾値電圧以下であるときに通電された負荷への通電経路が断線状態であることを判定する。

[0009] 上記の断線検出装置を採用することにより、制御回路により次のようにして正確な電圧を検出することができる。制御回路により、複数の通電回路により負荷に通電されていないときに電圧検出部により検出される検出電圧初期値を入力して記憶する。次に、制御回路により、いずれかの負荷に通電されたときにその通電回路に設けられた電圧検出部により検出された第１検出電圧と、通電されていない負荷の通電回路に設けられた電圧検出部により検出された第２検出電圧と、検出電圧初期値とから、通電された負荷の通電回路に設けられた抵抗素子の端子間電圧を演算することができる。

[0010] この場合、電源電圧が変動する場合でも、第１検出電圧と同じタイミングで検出された第２検出電圧を利用して検出電圧初期値から抵抗素子の電源側

の端子電圧を求めることができるので、抵抗素子の端子間電圧を正確に算出することができる。この結果、演算で求めた端子間電圧が閾値電圧以下であるときに通電された負荷への通電経路が断線状態であることを正確に判定することができる。

図面の簡単な説明

[0011] 本開示についての上記目的およびその他の目的、特徴や利点は、添付の図面を参照しながら下記の詳細な記述により、より明確になる。図面において、

[図1]図１は、第１実施形態を示す電気的構成図であり、

[図2]図２は、断線判定処理のフローチャートであり、

[図3]図３は、電源電圧読取処理のフローチャートであり、

[図4]図４は、電源波形を示す作用説明図であり、

[図5]図５は、第２実施形態を示す断線判定処理のフローチャートであり、

[図6]図６は、第３実施形態を示す電気的構成図であり、

[図7]図７は、断線判定処理のフローチャートであり、

[図8]図８は、第４実施形態を示す電気的構成図であり、

[図9]図９は、断線判定処理のフローチャートであり、

[図10]図１０は、電源電圧読取処理のフローチャートであり、

[図11]図１１は、各部の波形を示す作用説明図であり、

[図12]図１２は、第５実施形態を示す電気的構成図であり、及び、

[図13]図１３は、各部の波形を示す作用説明図である。

発明を実施するための形態

[0012] （第１実施形態）

以下、本開示の第１実施形態について、図１～図４を参照して説明する。

[0013] 図１において、断線検出装置１はＬＥＤ回路２に対して点灯および消灯の駆動制御を行うと共にＬＥＤ回路２への給電線の断線を検出するものである。ＬＥＤ回路２は、定電流駆動する複数の負荷として例えば２個のＬＥＤ３ａ、３ｂが設けられている。これら２個のＬＥＤ３ａ、３ｂは、例えば赤、

緑などの異なる色で発光するもので、インジケータなどの表示用途で設けられるものである。

[0014] 各ＬＥＤ３ａ、３ｂは、ＬＥＤ輝度調整用の抵抗４ａ、４ｂを直列に介した状態で断線検出装置１に接続されている。断線検出装置１は、制御回路５を主体として構成され、ＬＥＤ回路２のＬＥＤ３ａ、３ｂに給電する回路を備えている。ＬＥＤ回路２は直流電源ＶＣから断線検出装置１を介して給電される。直流電源ＶＣは、例えば車載バッテリなどの電圧変動が発生する直流電源から降圧して生成される。直流電源ＶＣは、ＬＥＤ３ａ、３ｂ以外に、他の負荷への給電も行うもので、負荷への給電状態によって内部抵抗に起因して電源電圧ＶＣは変動する。また、制御回路５は、上記したバッテリなどの電源から別途に降圧して生成した所定電圧の直流電源ＶＤから給電される。制御回路５は、マイコンやメモリあるいはインターフェース回路などを備えたもので、後述する制御プログラムがメモリに記憶されており、断線検出の処理が実施されるようになっている。

[0015] ＬＥＤ３ａ、３ｂは、それぞれ通電回路６ａ、６ｂにより定電流が通電される。ＬＥＤ３ａの通電回路６ａは、直流電源ＶＣからノードＮ０、検出用抵抗素子としての抵抗７ａ、ノードＮ１およびスイッチＳＷ１を経由して抵抗４ａ、ＬＥＤ３ａ側に接続される構成である。スイッチＳＷ１は、制御回路５の出力端子Ａから制御信号Ｓ１が与えられる。

[0016] ノードＮ１は、電圧検出用の分圧回路８ａを介してグランドに接続されている。分圧回路８ａは、抵抗Ｒ１ａおよび Ｒ２ａの直列回路であり、抵抗Ｒ１ａ、Ｒ２ａの共通接続点は、ＡＤ変換器９ａを介して制御回路５の入力端子Ｂに接続される。ＡＤ変換器９ａは、デジタル信号に変換された電圧検出信号Ｖ１を制御回路５の入力端子Ｂに入力する。分圧回路８ａおよびＡＤ変換器９ａにより電圧検出部が構成されている。

[0017] ＬＥＤ３ｂの通電回路６ｂは、直流電源ＶＣからノードＮ０、検出用抵抗素子としての抵抗７ｂ、ノードＮ２およびスイッチＳＷ２を経由して抵抗４ｂ、ＬＥＤ３ｂ側に接続される構成である。スイッチＳＷ２は、制御回路５

の出力端子Ｃから制御信号Ｓ２が与えられる。

[0018] ノードＮ２は、電圧検出用の分圧回路８ｂを介してグランドに接続されている。分圧回路８ｂは、抵抗Ｒ１ｂおよび Ｒ２ｂの直列回路であり、抵抗Ｒ１ｂ、Ｒ２ｂの共通接続点は、ＡＤ変換器９ｂを介して制御回路５の入力端子Ｄに接続される。ＡＤ変換器９ｂは、デジタル信号に変換された電圧検出信号Ｖ２を制御回路５の入力端子Ｄに入力する。分圧回路８ｂおよびＡＤ変換器９ｂにより電圧検出部が構成されている。

[0019] 次に、上記構成の作用について図２～図４も参照して説明する。

[0020] 制御回路５は、ＬＥＤ３ａ、３ｂを点灯させる場合には、次のように制御する。ＬＥＤ３ａを点灯させる場合には、制御回路５は、出力端子Ａから点灯信号Ｓ１を出力して通電回路６ａのスイッチＳＷ１をオンさせる。これにより、電源電圧ＶＣが抵抗７ａ、スイッチＳＷ１を経由してＬＥＤ回路２に印加される。ＬＥＤ回路２では、抵抗４ａを介してＬＥＤ３ａに通電されることで点灯状態になる。

[0021] また、ＬＥＤ３ｂを点灯させる場合には、制御回路５は、出力端子Ｃから点灯信号Ｓ２を出力して通電回路６ｂのスイッチＳＷ２をオンさせる。これにより、電源電圧ＶＣが抵抗７ｂ、スイッチＳＷ２を経由してＬＥＤ回路２に印加される。ＬＥＤ回路２では、抵抗４ｂを介してＬＥＤ３ｂに通電されることで点灯状態になる。

[0022] 上述のように制御回路５によりＬＥＤ３ａ、３ｂが点灯および消灯の駆動制御が行われる際に、スイッチＳＷ１およびＳＷ２のオンオフ状態に拘わらず、ＡＤ変換器９ａ、９ｂから電圧検出信号Ｖ１およびＶ２が適宜のサンプリング周期で入力されている。

[0023] 通電回路６ａにおいては、抵抗７ａとスイッチＳＷ１との接続点であるノードＮ１の電圧が分圧回路８ａにより検出されている。分圧回路８ａの抵抗Ｒ１ａ、Ｒ２ａで分圧された電圧信号がＡＤ変換器９ａによりデジタル信号に変換されて電圧検出信号Ｖ１として制御回路５の入力端子Ｂに入力されている。

[0024] また、通電回路６ｂにおいては、抵抗７ｂとスイッチＳＷ２との接続点であるノードＮ２の電圧が分圧回路８ｂにより検出されている。分圧回路８ｂの抵抗Ｒ１ｂ、Ｒ２ｂで分圧された電圧信号がＡＤ変換器９ｂによりデジタル信号に変換されて電圧検出信号Ｖ２として制御回路５の入力端子Ｄに入力されている。

[0025] 制御回路５は、上述のようにＬＥＤ３ａ、３ｂが点灯および消灯の制御を行う際に、入力端子ＢおよびＤに入力される電圧検出信号Ｖ１およびＶ２に基づいて、ＬＥＤ回路２への通電経路の電気的接続状態が正常に維持されているかどうかを判定している。すなわち、制御回路５は、内部のメモリに記憶されたプログラムに従って、図２のフローチャートに示す断線判定処理を、適宜のタイミングで繰り返し実行している。なお、プログラムの実行頻度は、電源電圧の変動に十分追随できる程度の時間間隔で繰返し実施しているものとする。

[0026] 制御回路５は、図２に示す断線判定処理を開始すると、まず、ステップＡ１で、電圧検出信号Ｖ１およびＶ２の初期値Ｖ１_int、Ｖ２_intが取得されているか否かを判定する。これは、スイッチＳＷ１およびＳＷ２が共にオフ状態で、ＬＥＤ３ａおよび３ｂがいずれも点灯されていない状態でのノードＮ１、Ｎ２の電圧を意味している。この状態では、ＬＥＤ回路２側には通電されていないので、抵抗７ａ、７ｂによる電圧降下が発生しておらず、ノードＮ１およびＮ２の電圧はほぼ電源電圧ＶＣと等しくなる。

[0027] ここで、電圧検出信号Ｖ１およびＶ２の初期値Ｖ１_int、Ｖ２_intの取得について説明する。制御回路５は、電圧検出信号Ｖ１およびＶ２の初期値Ｖ１_int、Ｖ２_intがまだ取得されていない場合には、ステップＡ１でＮＯと判断する。制御回路５は、ステップＡ２として図３に示す電源電圧読取処理を実行する。制御回路５は、図３に示す電源電圧読取処理を開始すると、まず、ステップＢ１でスイッチＳＷ１およびＳＷ２が共にオフ状態であるか否かを判断する。

[0028] 制御回路５は、いずれのＬＥＤ３ａ、３ｂも点灯されていない状態であれ

ば、ステップＢ１でＹＥＳと判断し、での電圧検出信号Ｖ１およびＶ２を初期値Ｖ１_int、Ｖ２_intとして読み取る。この後制御回路５は、ステップＢ３で読み取った初期値Ｖ１_int、Ｖ２_intを内部のメモリに記憶し、プログラムを終了する。なお、制御回路５は、断線判定処理のステップＡ１において、すでに初期値Ｖ１_int、Ｖ２_intを取得して内部メモリに記憶させている場合には、ステップＡ３に進む。

[0029] 上記のようにして、電圧検出信号Ｖ１およびＶ２の初期値Ｖ１_int、Ｖ２_intを取得している状態では、制御回路５は、再び断線判定処理を実行したときに、ステップＡ１でＹＥＳと判断する。次に、制御回路５は、ＬＥＤ回路２のＬＥＤ３ａ、３ｂのうち一方が点灯状態、他方が消灯状態である場合を判定する。制御回路５は、まずステップＡ３で、スイッチＳＷ１がオンで且つスイッチＳＷ２がオフの状態であるか否かを判断し、ＹＥＳの場合には、続くステップＡ４で、このときの電圧検出信号Ｖ１、Ｖ２を読み取る。

[0030] この場合、スイッチＳＷ１がオンであるからＬＥＤ３ａが点灯状態であり、スイッチＳＷ２がオフであるからＬＥＤ３ｂは消灯状態である。制御回路５は、次のステップＡ４で、電圧検出信号Ｖ１をＶ１_onとして、電圧検出信号Ｖ２をＶ２_offとして読み取る。続いてステップＡ５で、制御回路５は、読み取った電圧検出信号に基づいて、点灯したＬＥＤ３ａの電流による抵抗７ａの端子間電圧ΔＶ１を演算により求める。なお、端子間電圧ΔＶ１の演算では、制御回路５は、後述する方法により、電圧検出信号Ｖ１_on、Ｖ２_offおよび初期値Ｖ１_int、Ｖ２_intを用いて計算する。

[0031] ＬＥＤ３ａに流す電流は定電流であるから、抵抗７ａに定電流が流れたときに発生する端子間電圧も一定の電圧となる。したがって、ＬＥＤ回路２への通電経路に断線が発生していなければ、演算により求めた端子間電圧ΔＶ１が一定の電圧と等しくなるはずである。また、ＬＥＤ３ａが劣化するなどして多少の電流値の低下が生じていたとしても、断線状態でない場合には電流が流れているので、この状態を判定するには、端子間電圧ΔＶ１が少なくとも閾値電圧Ｖｔｈを超えていれば良い。

[0032] そこで、制御回路５は、次のステップＡ６で、演算により得られた端子間電圧ΔＶ１が閾値電圧Ｖｔｈよりも大きいか否かを判断し、ＹＥＳの場合には正常であるとしてそのままプログラムを終了する。また、制御回路５は、ステップＡ６でＮＯと判断したときには続くステップＡ７にて、端子間電圧ΔＶ１が低く、ＬＥＤ３ａへの通電経路に断線が生じていることを判定してプログラムを終了する。

[0033] 一方、制御回路５は、ＬＥＤ３ｂへの通電経路に断線が生じているかどうかを判定する際には、次のようにしてスイッチＳＷ１、ＳＷ２の状態により判断する。制御回路５は、断線判定処理のプログラムを実行する際に、スイッチＳＷ２がオンで且つスイッチＳＷ１がオフの状態である場合を判断する。この場合には、制御回路５は、ステップＡ１でＹＥＳ、ステップＡ３でＮＯと判断した後、ステップＡ８でＹＥＳと判断する。次に、制御回路５は、ステップＡ９でこのときの電圧検出信号Ｖ１、Ｖ２を読み取る。

[0034] この場合、制御回路５は、ステップＡ９で、電圧検出信号Ｖ１をＶ１_off、電圧検出信号Ｖ２をＶ２_onとして読み取る。続いて、制御回路５は、ステップＡ１０で、読み取った電圧検出信号に基づいて、点灯したＬＥＤ３ｂの電流による抵抗７ｂの端子間電圧ΔＶ２を演算により求める。なお、端子間電圧ΔＶ２の演算では、制御回路５は、後述する方法により、電圧検出信号Ｖ１_off、Ｖ２_on、および初期値Ｖ１_int、Ｖ２_intを用いて計算する。

[0035] 制御回路５は、ステップＡ１１で、端子間電圧ΔＶ１の場合と同様にして、演算により得られた端子間電圧ΔＶ２が閾値電圧Ｖｔｈよりも大きいか否かを判断し、ＹＥＳの場合には正常であるとしてそのままプログラムを終了する。また、制御回路５は、ステップＡ１１でＮＯと判断したときには、続くステップＡ１２で、端子間電圧ΔＶ２が低く、ＬＥＤ３ｂへの通電回路に断線が生じていることを判定してプログラムを終了する。

[0036] 次に、上記したステップＡ５あるいはＡ１０における端子間電圧ΔＶ１、ΔＶ２の演算過程について説明する。

[0037] まず、上記した端子間電圧ΔＶ１を演算する方法としては、原理的には抵

抗７ａの両端子の電圧から、それらの差を求めることで得られる。この構成においては、ノードＮ０の電圧は直接得ることができないので、これに相当するスイッチＳＷ１のオフ時におけるノードＮ１の電圧Ｖ１_offを用いれば良い。ところが、スイッチＳＷ１がオフ時とオン時の電圧検出信号を同時に得ることができない。また、電源電圧ＶＣは前述したように時間の経過に伴い変動することが前提となっているので、時間差をもってオン時とオフ時の電圧検出信号を得たとしても正確な端子間電圧ΔＶ１を得ることはできない。

[0038] この点、本実施例の構成では、複数のＬＥＤ３ａ、３ｂを駆動する通電回路６ａ、６ｂを備え、それぞれの電圧検出信号Ｖ１、Ｖ２を入力する構成であるから、スイッチＳＷ１がオンしている状態におけるオフ時の電圧検出信号Ｖ１_offとして、スイッチＳＷ２のオフ時の電圧検出信号Ｖ２_offを代用することができる。電気回路的にはスイッチＳＷ２のオフ時の電圧検出信号Ｖ２_offは、スイッチＳＷ１のオフ時の電圧検出信号Ｖ１_offと等しいので、上記した断線判定処理のステップＡ４で取得した電圧検出信号Ｖ１_on、Ｖ２_offから端子間電圧ΔＶ１を求めることができる。

[0039] ただし、この場合に制御回路５においては、電圧検出信号Ｖ１およびＶ２をそれぞれ分圧回路８ａ、８ｂおよびＡＤ変換器９ａ、９ｂを経て入力している。このため、測定系に依存して電圧検出信号Ｖ１とＶ２との間で、分圧比の違いや分解能の違いなどによるレベルの差が生ずることがある。これを解消するために、電圧検出信号の初期値Ｖ１_int、Ｖ２_intを予め測定しておき、これらの比の値から換算用の換算係数Ｒ、差の値から換算係数Ｄを求めている。この換算係数ＲあるいはＤを用いることで端子間電圧ΔＶ１、ΔＶ２を算出することができる。

[0040] 上記の換算係数ＲあるいはＤについては、比の演算で換算係数Ｒを求めて端子間電圧ΔＶ１、ΔＶ２を計算する場合には、精度の向上を図ることができる。特に、分圧回路８ａ、８ｂの分圧比が異なる場合や、ＡＤ変換器９ａ、９ｂの分解能が異なる場合などでは精度を高めることができる。また、分

圧回路８ａ、８ｂやＡＤ変換器９ａ、９ｂを同等なものを用いる場合には、差の演算で換算係数Ｄを求めて端子間電圧ΔＶ１、ΔＶ２を計算することで、ソフト上での演算処理を簡易的にすることができる。

＜換算係数Ｒにより演算する場合＞

次に、具体的な演算処理の内容について説明する。直流電源ＶＣの電源電圧は、図４に示すように、時間の経過とともに他の負荷への給電状態などに応じて変動しているので、変動に追随して不規則な変動をしている。制御回路５は、スイッチＳＷ１およびＳＷ２が共にオフしている期間中、プログラムの実行により、例えば時刻ｔ０で電圧検出信号の初期値Ｖ１_int、Ｖ２_intを入力して記憶している。

[0041] この後、時刻ｔ１でスイッチＳＷ１をオンさせると、制御回路５は、プログラムの実行により、時刻ｔ２で電圧検出信号Ｖ１_on、Ｖ２_offを入力する。前述のように、原理的には、次式（１）により端子間電圧ΔＶ１を計算することができる。

[0042] ΔＶ１＝Ｖ１_off－Ｖ１_on …（１）

しかし、スイッチＳＷ１がオンしたときにノードＮ１の電圧を電圧検出信号Ｖ１_onとして検出するので、同時にスイッチＳＷ１がオフ状態でのノードＮ１の電圧検出信号Ｖ１_offは得られないので、式（１）の計算はできない。そこで、回路系の検出誤差に起因する補正をすると、初期値検出で得たＶ１_intおよびＶ２_intにより、次式（２）のようにＶ２_offをＶ１_offに換算することができる。このとき、換算係数Ｒ（２→１）は次式（３）で表される。

[0043] Ｖ１_off ＝Ｒ（２→１）×Ｖ２_off …（２）

Ｒ（２→１）＝Ｖ１_int ／Ｖ２_int …（３）

この場合、換算係数Ｒ（２→１）は、分圧回路８ａ、８ｂやＡＤ変換器９ａ、９ｂが同じ条件であればほぼ「１」となるが、これらが異なる場合には、所定の値として得ることができる。

[0044] したがって、式（１）は式（２）、（３）を代入することで、次式（４）

として得ることができる。この式（４）にそれぞれの値を代入することで端子間電圧ΔＶ１を求めることができる。

[0045] ΔＶ１＝（Ｖ１_int／Ｖ２_int×Ｖ２_off）－Ｖ１_on …（４）

同様にして、ΔＶ２については、次式（５）のように得ることができる。

[0046] ΔＶ２＝Ｖ２_off－Ｖ２_on …（５）

Ｖ２_off＝Ｒ（１→２）×Ｖ１_off …（６）

Ｒ（１→２）＝Ｖ２_int／Ｖ１_int …（７）

＝１／Ｒ（２→１） …（８）

したがって、式（５）は式（６）、（７）を代入することで、次式（９）として得ることができる。

[0047] ΔＶ２＝（Ｖ２_int／Ｖ１_int×Ｖ１_off）－Ｖ２_on …（９）

＜換算係数Ｄにより演算する場合＞

次に、上記した換算係数Ｒ（２→１）、Ｒ（１→２）に代えて、差で表す換算係数Ｄ（２→１）あるいはＤ（１→２）で求めることもできる。前述と同様に、端子間電圧ΔＶ１は、次式（１）のように求めることができる。

[0048] ΔＶ１＝Ｖ１_off－Ｖ１_on …（１）

回路系の検出誤差に起因する補正をすると、初期値検出で得たＶ１_intおよびＶ２_intにより、次式（１０）のようにＶ２_offをＶ１_offに換算する。このとき、換算係数Ｄ（２－１）は次式（１１）で表される。

[0049] Ｖ１_off＝Ｄ（２→１）＋Ｖ２_off …（１０）

Ｄ（２→１）＝Ｖ１_int－Ｖ２_int …（１１）

この場合、換算係数Ｄ（２→１）は、分圧回路８ａ、８ｂやＡＤ変換器９ａ、９ｂが同じ条件であればほぼ「０」となるが、これらが異なる場合には、所定の値として得ることができる。

[0050] したがって、式（１）は式（１０）、（１１）を代入することで、次式（１２）として得ることができる。この式（１２）にそれぞれの値を代入することで端子間電圧ΔＶ１を求めることができる。

[0051] ΔＶ１＝（Ｖ１_int－Ｖ２_int＋Ｖ２_off）－Ｖ１_on…（１２）

同様にして、ΔＶ２については、前述の式（５）から、次のように得ることができる。

[0052] ΔＶ２＝Ｖ２_off－Ｖ２_on …（５）

Ｖ２_off＝Ｄ（１→２）＋Ｖ１_off …（１３）

Ｄ（１→２）＝Ｖ２_int－Ｖ１_int …（１４）

＝－Ｄ（２→１） …（１５）

したがって、式（５）は式（１３）、（１４）を代入することで、次式（１６）として得ることができる。

[0053] ΔＶ２＝（Ｖ２_int－Ｖ１_int＋Ｖ１_off）－Ｖ２_on …（１６）

以上のようにして各通電回路６ａ、６ｂにおけるスイッチＳＷ１、ＳＷ２のオン時の抵抗７ａ、７ｂの端子間電圧ΔＶ１、ΔＶ２を正確に検出することができる。これによって、閾値電圧Ｖｔｈと比較することで各通電回路６ａ、６ｂにおけるＬＥＤ３ａ、３ｂへの通電経路の断線状態の判定を正確に行うことができるようになる。

[0054] このように、本実施形態においては、２つの通電回路６ａ、６ｂのそれぞれにノードＮ１、Ｎ２の電圧を検出する分圧回路８ａ、８ｂを設けた。制御回路５により、ＬＥＤ３ａ、３ｂのいずれにも通電していないときに電圧検出信号の初期値を入力して記憶する。この後、ＬＥＤ３ａ、３ｂのいずれかが通電されるときに、制御回路５によりノードＮ１、Ｎ２の電圧検出信号Ｖ１、Ｖ２を読み取り、これらから換算係数ＲあるいはＤを用いて通電状態の抵抗７ａあるいは７ｂの端子間電圧ΔＶ１あるいはΔＶ２を精度良く演算することができる。これにより、電源電圧ＶＣが低い場合でかつ変動が生じている場合でも、ＬＥＤ３ａあるいは３ｂに通電している状態を正確に判定することができる。

[0055] また、端子間電圧ΔＶ１、ΔＶ２を演算する際の換算係数Ｒを、検出電圧信号の初期値の比の値から求めるので、分圧回路８ａ、８ｂの分圧比の違いやＡＤ変換器９ａ、９ｂの分解能などの相違がある場合でも、これらの測定系の違いを加味したものとして精度良く換算することができる。

[0056] さらに、分圧回路８ａ、８ｂの分圧比の違いやＡＤ変換器９ａ、９ｂの分解能などの相違が小さい場合には、端子間電圧ΔＶ１、ΔＶ２を演算する際の換算係数Ｄを、検出電圧信号の初期値の差から求めることができるので、演算処理を加算および減算を用いた簡便な演算処理で得ることができる。

[0057] （第２実施形態）

図５は第２実施形態を示すもので、以下、第１実施形態と異なる部分について説明する。この実施形態では、電圧検出信号の初期値Ｖ１_int、Ｖ２_intを入力して記憶したときの測定環境の条件が変化した場合に、初期値Ｖ１_int、Ｖ２_intそのものが変動してしまうことを考慮している。

[0058] すなわち、制御回路５は、ＬＥＤ回路２を駆動制御する期間中、継続的に断線判定処理を行う場合には、電源電圧ＶＣの変動に加えて、電圧検出信号の測定環境における温度変化などの要因が生じると換算係数ＲあるいはＤも変化することがある。このような環境の変化に対応して、検出電圧信号の初期値Ｖ１_int、Ｖ２_intの入力頻度を高めるようにしている。

[0059] 制御回路５は、図５に示す断線判定処理を実行する。このとき、制御回路５は、まず初めにステップＡ２で電圧検出処理を実行し、検出電圧信号の初期値Ｖ１_int、Ｖ２_intの読み取り処理を行う。この処理内容は前述の図３に示した電源電圧読取処理と同じである。制御回路５は、この後、前述したステップＡ３～Ａ１２を実行することで、ＬＥＤ３ａあるいはＬＥＤ３ｂへの通電経路の断線の判定を行うタイミングに合わせて換算係数ＲあるいはＤを求めることができるようになる。この結果、例えば温度変動などで測定環境の条件が変化した場合でも、これに追随して精度良く断線の判定処理を行うことができる。

[0060] このような第２実施形態によれば、第１実施形態の効果に加えて、測定環境の温度変化など、条件の変化に追随した換算係数Ｒ、Ｄを精度良く演算することができ、これによって、さらに精度の良い断線判定の処理を実行することができる。

[0061] （第３実施形態）

図６および図７は第３実施形態を示すもので、以下、第１実施形態と異なる部分について説明する。

[0062] この実施形態においては、図６に示しているように、断線検出装置２０として、測定環境の温度を検出する温度検出素子としてサーミスタ１０を設けている。温度検出回路１１は、サーミスタ１０の端子電圧を検出してデジタル信号に変換した温度検出信号ＶＴとして制御回路５の入力端子Ｅに出力する。

[0063] 制御回路５は、温度検出信号ＶＴによる測定環境の温度変化を判断する。制御回路５は、図７に示すように、断線判定処理を実行する際に、最初にステップＡ１でＹＥＳと判断した場合でも、次のステップＡ２０で温度検出信号ＶＴの変動量を判定する。温度検出信号ＶＴの変動量ΔＶＴは、前回の温度検出信号ＶＴの値と今回の温度検出信号の値との差の値である。制御回路５は、ステップＡ２０でこの変動量ΔＶＴが所定温度差に相当する変動量ΔＴｘよりも小さいかどうかを判断する。

[0064] 制御回路５は、ステップＡ２０でＹＥＳの場合には、環境温度の変動が少ないので、新たに初期値を取得するため電源電圧読取処理をステップＡ２で実行することなくステップＡ３に進む。このとき、制御回路５は、ステップＡ３～Ａ１２の処理においては、現在記憶している初期値を用いる。

[0065] 一方、制御回路５は、ステップＡ２０でＮＯの場合、つまり、環境温度の変動を判断したときには、ステップＡ２で再び図３に示す電源電圧読取処理を実施して、新たな初期値を入力して記憶させるようになる。この後、制御回路５は、再び断線判定処理を行う場合に、温度変動が少なくステップＡ２０でＹＥＳと判定するとステップＡ３～Ａ１２を実行するように進む。また、このときの断線の判定処理では、温度変動が少なくなっていて、同等の温度条件で読み取った初期値を記憶しているので、正確に判定処理を実行することができる。

[0066] このような第３実施形態によれば、第１実施形態と同様の作用効果を得ることができると共に、サーミスタ１０を設けて測定環境の温度変動が大きい

場合に、初期値を再度取得するようにしたので、温度変動に追随して精度良く端子間電圧ΔＶ１、ΔＶ２を検出することができ、さらに精度良く断線の判定処理を行うことができる。

[0067] （第４実施形態）

図８～図１１は第４実施形態を示すもので、以下、第１実施形態と異なる部分について説明する。電源電圧ＶＣの大幅な変動時に対応して断線の誤判定を防止するようにしたものである。図８に示すように、電源電圧ＶＢを出力する直流電源１２は、電源回路１３に給電するように設けられる。電源回路１３は、制御回路５の動作電源やＡＤ変換器の基準電圧などの直流電圧ＶＤを降圧回路などにより生成して出力する。直流電源１２の電圧は２個の抵抗を直列接続した分圧回路１４を介してＡＤ変換器１５に入力される。ＡＤ変換器１５は、分圧回路１４の出力をデジタル変換してＶＢ読取電圧Ｖ３として制御回路５の入力端子Ｆに入力する。

[0068] 次に、上記構成の作用について、図９～図１１も参照して説明する。電源電圧ＶＢを出力する直流電源１２は、前述のように他の負荷への給電をする関係で、場合によっては大幅に低下する場合がある。図１１は、電源電圧ＶＢの変動の一例を示している。このような電源電圧ＶＢの大幅な低下で、例えば電源回路１３により生成する直流電圧ＶＤが正常に生成できない程度まで下がることがある。このような場合には、図１１に示すように、電源回路１３から直流電圧ＶＤよりも低い電圧が出力されることがあり、動作電圧を受けている制御回路５の判定動作にも支障をきたすことがある。

[0069] そこで、この実施形態では、直流電源１２の電源電圧ＶＢが電源回路１３の出力電圧ＶＤを出力するのに支障が生じないことを条件として初期値の読み込みや判定処理を行うものである。具体的には、電源回路１３が出力電圧ＶＤを確保するための最低動作電圧としてＶｍｉｎを設定する。

[0070] ここでは、ＡＤ変換器１５により直流電源１２の電源電圧ＶＢをモニタしており、例えば図１１に示すように、ＶＢ読取電圧Ｖ３を制御回路５に入力している。制御回路５ではＶＢ読取電圧Ｖ３に対して最低動作電圧Ｖｍｉｎ

に対応する閾値電圧Ｖ３ｍｉｎにより判定をしている。電源電圧ＶＢが低下して時刻ｔａで最低入力電圧Ｖｍｉｎを下回ると、図１１に示すように、ＶＢ読取電圧Ｖ３が低下して閾値電圧Ｖ３ｍｉｎを下回る。制御回路５は、これを検出してＨレベルの信号を出力し、断線の判定処理を実行しないようにする。この後、電源電圧ＶＢが電源回路１３の生成すべき出力電圧ＶＤのレベル以下になる時刻ｔａｓで、出力電圧ＶＤも電源電圧ＶＢに追随して低下する。

[0071] 電源電圧ＶＢが再び上昇して時刻ｔｂｓになると出力電圧ＶＤのレベルに達し、電源回路１３は正常な出力電圧ＶＤを維持できるようになる。さらに電源電圧ＶＢが上昇して最低動作電圧Ｖｍｉｎを超える時刻ｔｂでは、制御回路５は、これを検出して電圧低下の検出状態を解除する。これにより、図１１に示す電圧低下の検出状態であるＨレベルの信号を出力する期間においては、断線の判定処理を行わないので、電源変動による誤検出の不具合が発生するのを回避することができる。

[0072] 上記の動作は、まず、図９に示す断線判定処理では、制御回路５は、ステップＡ１でＮＯと判定して次のステップＡ２で電源電圧読取処理を実行する場合に、図１０に示すように、ステップＢ１でＹＥＳと判断した後に、ステップ１０で、電源電圧ＶＢが最低動作電圧Ｖｍｉｎを超えているか否かを判断する。

[0073] 制御回路５は、このステップＢ１０でＹＥＳの場合にはステップＢ２、Ｂ３に進んで初期値の読み込みを行ってプログラムを終了する。また、制御回路５は、ステップＢ１０でＮＯの場合には、初期値の読取処理を実行することなくプログラムを終了する。これにより、初期値を読み取る際に電源電圧ＶＢが大幅に低下した状態での判定処理の実行を防止することができる。

[0074] 次に、制御回路５は、断線判定処理のステップＡ３でＹＥＳの場合あるいはステップＡ８でＹＥＳの場合においても、ステップＡ３０あるいはステップＡ４０で、電源電圧ＶＢが最低動作電圧Ｖｍｉｎを超えているか否かを判断する。

[0075] 制御回路５は、このステップＡ３０、Ａ４０でＹＥＳの場合にはステップＡ４あるいはステップＡ９に進んで判定処理を継続する。一方、ステップＡ３０、Ａ４０でＮＯの場合には、断線の判定処理を行うことなくプログラムを終了する。

[0076] このような第４実施形態によれば、第１実施形態の作用効果に加えて、直流電源１２の電源電圧ＶＢが大きく低下して電源回路１３の出力電圧ＶＤが確保できない場合に対応して、初期値の読み込みや断線の判定処理をキャンセルするようにしたので、誤判定が発生するのを極力抑制することができる。

[0077] （第５実施形態）

図１２および図１３は第５実施形態を示すもので、以下、第４実施形態と異なる部分について説明する。この実施形態では、分圧回路１４およびＡＤ変換器１５に代えて低電圧検出器１６を設けている。第４実施形態では、直流電源１２の電源電圧ＶＢの低下を検出する処理を制御回路５で実施していたのに対して、第５実施形態では、低電圧検出器１６により実施する。

[0078] 第４実施形態と同様に、図１３は、電源電圧ＶＢの変動の一例を示し、図１３は、電源回路１３が直流電圧ＶＤよりも低い電圧を出力した場合の波形を示している。低電圧検出器１６は、内部にコンパレータを備えていて直流電源１２の電源電圧ＶＢを比較基準電圧である最低入力電圧Ｖｍｉｎと比較する。低電圧検出器１６は、電源電圧ＶＢが最低入力電圧Ｖｍｉｎよりも低下することを検出すると、図１３に示すように、Ｈレベルの検出信号ＶＳを制御回路５に出力する。制御回路５は、低電圧検出器１６からＨレベルの検出信号ＶＳが入力されたことをもって直流電源１２の電圧低下を判断し、前述した断線の判定処理の実行を禁止する。

[0079] 従って、このような第５実施形態によっても第４実施形態と同様の効果を得ることができる。

[0080] （他の実施形態）

なお、本開示は、上述した実施形態のみに限定されるものではなく、その

要旨を逸脱しない範囲で種々の実施形態に適用可能であり、例えば、以下のように変形または拡張することができる。

[0081] 上記各実施形態では、負荷として２個のＬＥＤ３ａ、３ｂに対応する通電回路６ａ、６ｂを設けた場合で示したが、これに限らず、３個以上のＬＥＤを設ける場合でもそれぞれに対応する通電回路を設けることができる。

[0082] 上記各実施形態では、負荷としてＬＥＤを用いる場合で示したが、これに限らず、負荷として定電流駆動する素子や回路であれば、適用することができる。

[0083] 上記各実施形態では、ＡＤ変換器９ａ、９ｂを別に設ける構成としているが、これらは制御回路５内の入力部に一体に設けることもできる。

[0084] 第３実施形態では、温度検出部としてサーミスタ１０を用いる構成としたが、測定環境の温度を検出するものであれば、例えば熱電対を用いることもできるし、ダイオードなどの感温素子を用いて順方向電圧Ｖｆを用いて検出する構成とすることもできる。

[0085] 第３実施形態では、測定環境の変化を温度検出部による温度変化を考慮した構成としているが、これ以外の測定環境の変化をきたす要因を測定する構成を設けることもできる。

[0086] ここで、この出願に記載されるフローチャート、あるいは、フローチャートの処理は、複数のセクション（あるいはステップと言及される）から構成され、各セクションは、たとえば、Ａ１と表現される。さらに、各セクションは、複数のサブセクションに分割されることができる、一方、複数のセクションが合わさって一つのセクションにすることも可能である。さらに、このように構成される各セクションは、デバイス、モジュール、ミーンズとして言及されることができる。

請求の範囲

[請求項1] 複数の負荷（３ａ、３ｂ）のそれぞれに対して直流電源（ＶＣ）から所定の抵抗値を有する抵抗素子（７ａ、７ｂ）を介して前記負荷に定電流通電する複数の通電回路（６ａ、６ｂ）と、

前記複数の通電回路のそれぞれに対応して設けられ前記抵抗素子の前記負荷側の電圧を検出する複数の電圧検出部（８ａ、８ｂ）と、

前記複数の電圧検出部により検出される検出電圧に基づいて前記複数の通電回路のそれぞれについて対応する前記負荷への通電経路の断線状態を判定する制御回路（５）とを備え、

前記制御回路は、

前記複数の通電回路により負荷に通電されていないときに前記電圧検出部により検出される検出電圧初期値を入力して記憶し、

前記複数の通電回路のいずれかにより負荷に通電されたときにその通電された負荷の通電回路に設けられた前記電圧検出部により検出された第１検出電圧と、通電されていないいずれかの負荷の通電回路に設けられた前記電圧検出部により検出された第２検出電圧と、前記記憶されている検出電圧初期値とから、前記通電された負荷の通電回路に設けられた前記抵抗素子の端子間電圧を演算し、その端子間電圧が閾値電圧以下であるときに前記通電された負荷への通電経路が断線状態であることを判定するように構成された断線検出装置。

[請求項2] 請求項１に記載の断線検出装置において、

前記制御回路は、前記端子間電圧の演算では、

前記複数の検出電圧初期値のうちの前記第１検出電圧および第２検出電圧を得た通電回路に対応する検出電圧初期値の比の値を初期値比として求め、前記第２検出電圧に前記初期値比を乗ずることで、前記通電された負荷の通電回路に設けられた前記抵抗素子の前記電源側の端子電圧を算出し、算出した端子電圧と前記第１検出電圧との差から前記端子間電圧を算出するように構成された断線検出装置。

[請求項3] 請求項１に記載の断線検出装置において、

前記制御回路は、前記端子間電圧の演算では、

前記複数の検出電圧初期値のうちの前記第１検出電圧および第２検出電圧を得た通電回路に対応する検出電圧初期値の差の値を初期値差として求め、前記第２検出電圧に前記初期値差を加算することで、前記通電された負荷の通電回路に設けられた前記抵抗素子の前記電源側の端子電圧を算出し、算出した端子電圧と前記第１検出電圧との差から前記端子間電圧を算出するように構成された断線検出装置。

[請求項4] 請求項１から３の何れか一項に記載の断線検出装置において、

前記制御回路は、前記複数の負荷のいずれかが通電される直前もしくは一定時間内に前記検出電圧初期値の入力および記憶を行うように構成された断線検出装置。

[請求項5] 請求項１から３の何れか一項に記載の断線検出装置において、

前記通電回路の周囲温度を検出する温度検出部（１０、１１）を備え、

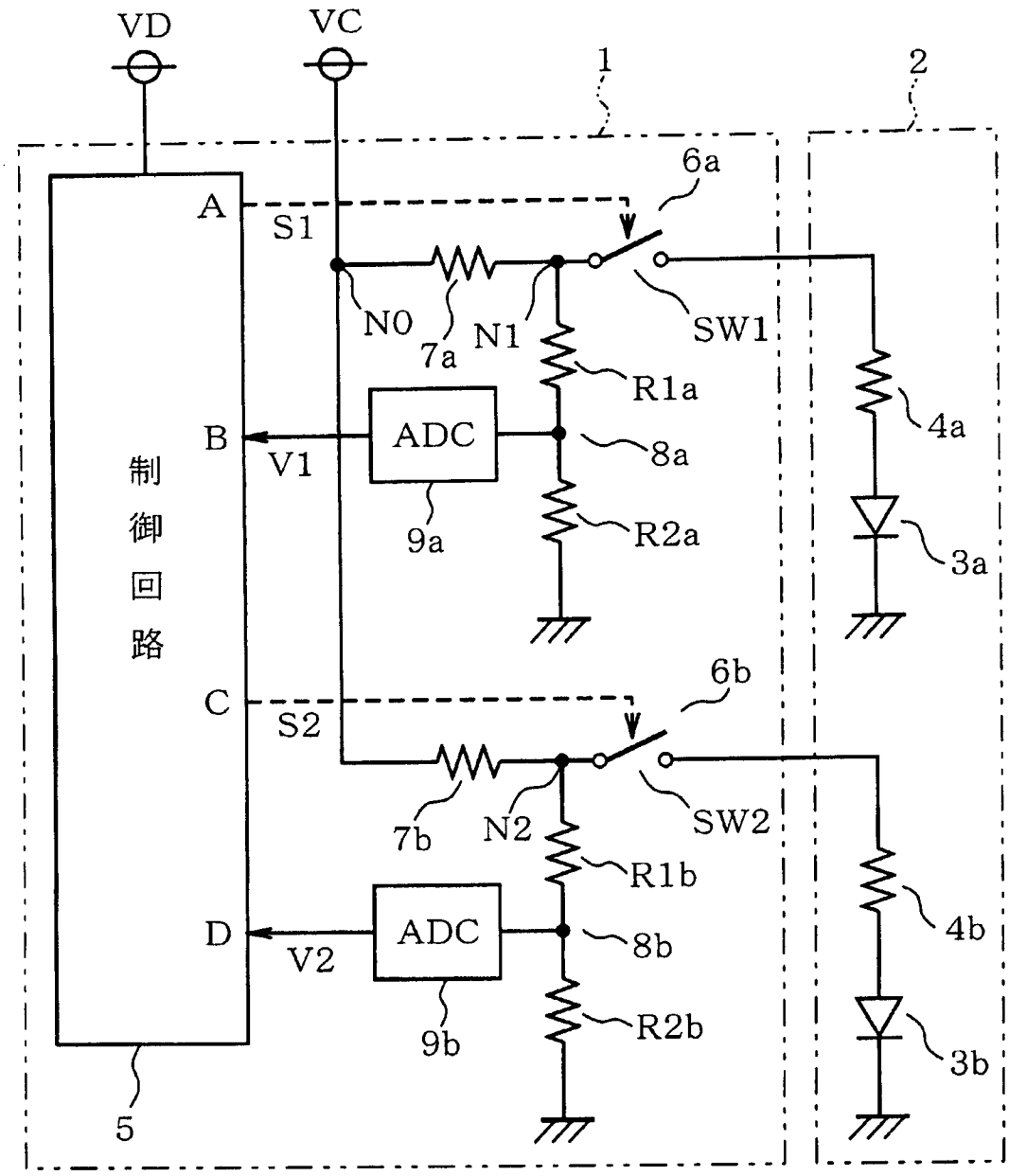
前記制御回路は、前記温度検出部の検出温度が所定温度以上変化したときに前記検出電圧初期値の入力および記憶を行うように構成された断線検出装置。

[請求項6] 請求項１から５の何れか一項に記載の断線検出装置において、

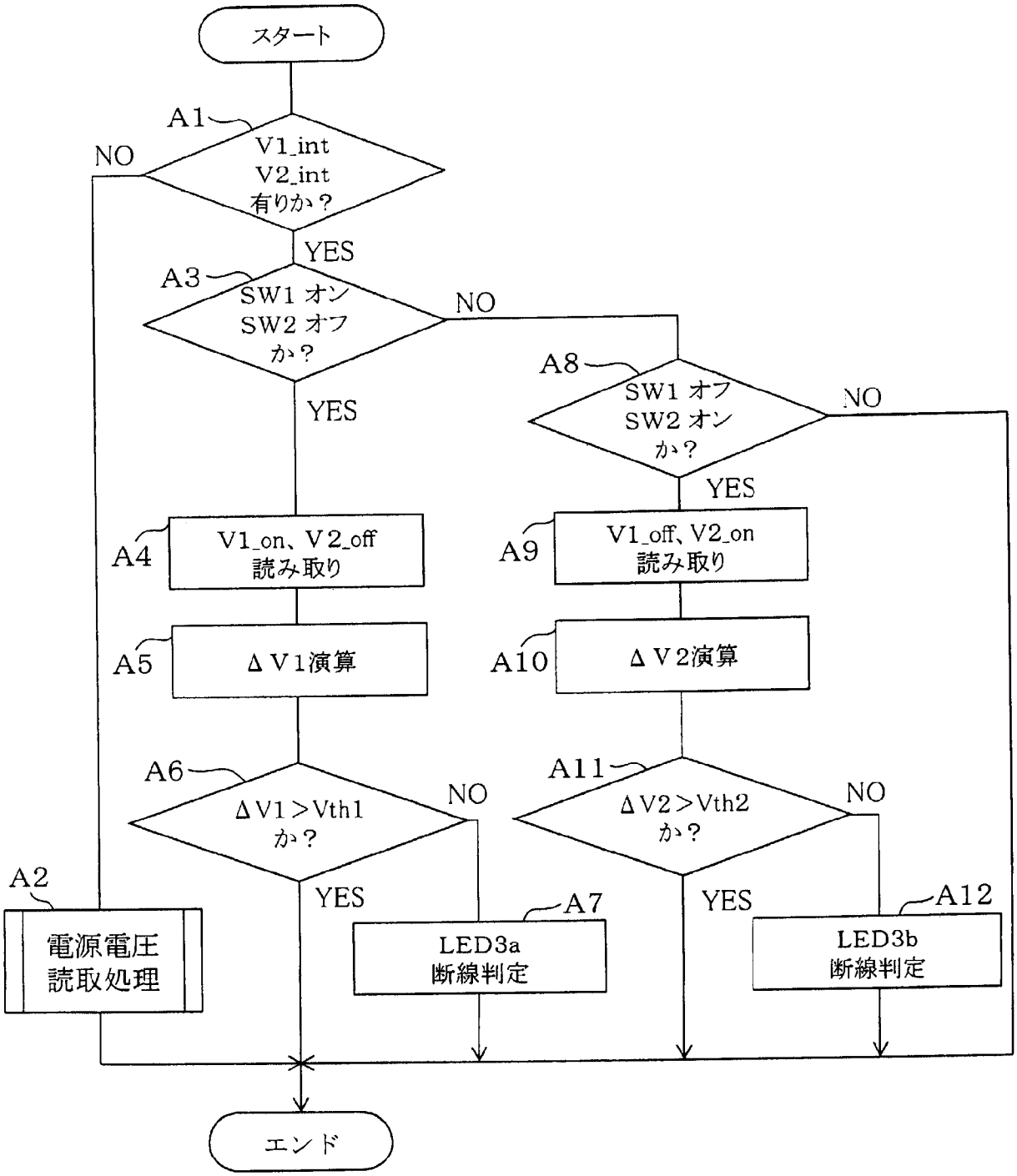
前記制御回路の動作電源を、直流電源（１２）を降圧することで、生成する電源回路（１３）を設け、

前記制御回路は、前記直流電源（１２）の電圧が、前記電源回路が前記動作電源を生成可能な最小電圧（Ｖｍｉｎ）を超えているときに前記断線状態の判定を行うように構成された断線検出装置。

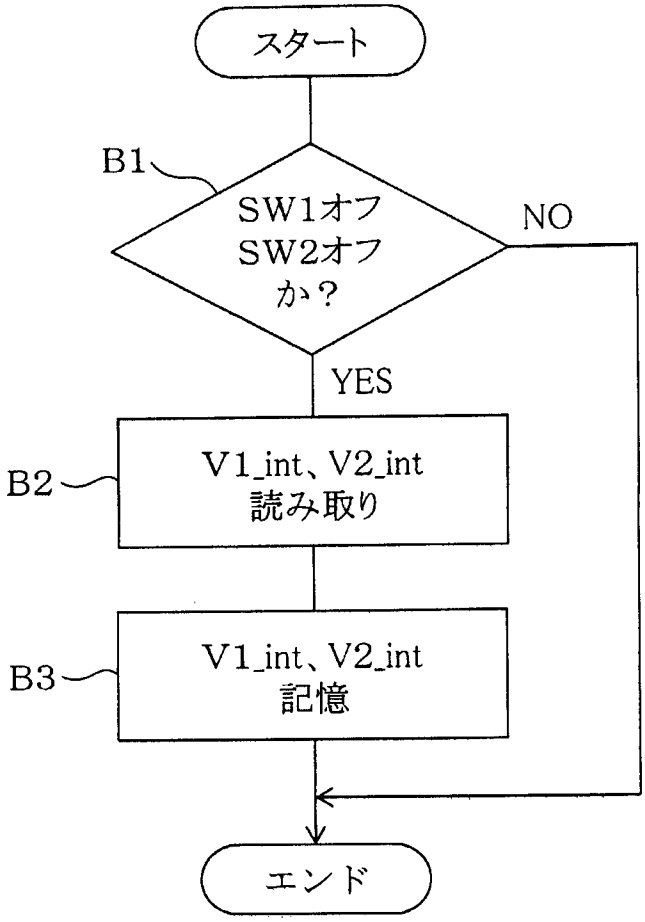
[図1]


VD
VC
1
2
6a
A
S1
N0
7a
N1
SW1
R1a
4a
B
V1
ADC
8a
制
御
回
路
9a
R2a
3a
6b
C
S2
7b
N2
SW2
R1b
4b
D
V2
ADC
8b
9b
R2b
3b
5

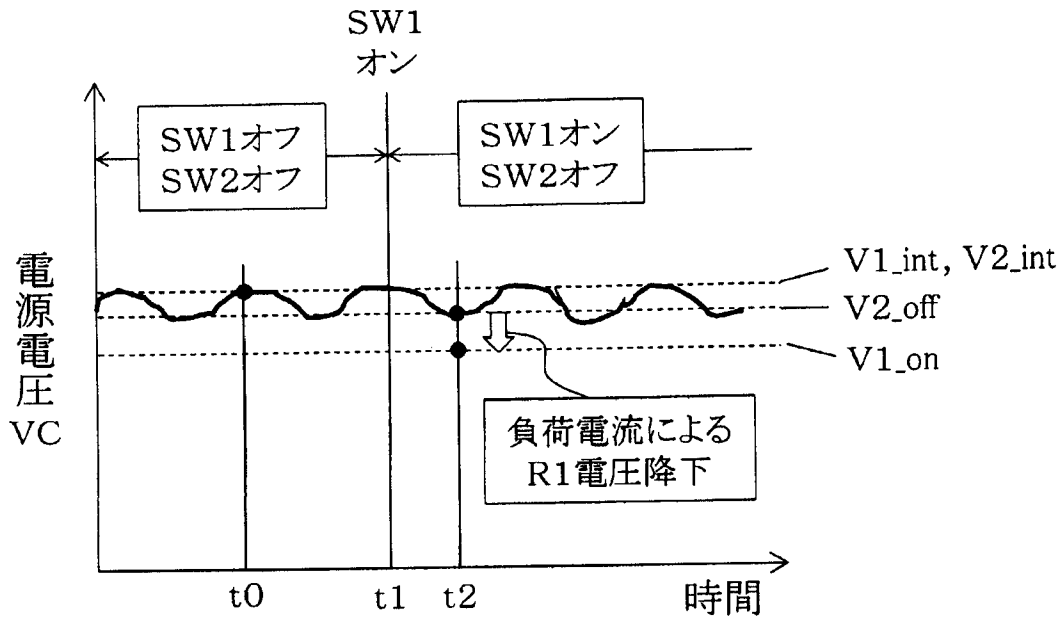
[図2]


スタート
A1
V1_int
V2_int
有りか？
NO
YES
A3
SW1 オン
SW2 オフ
か？
NO
YES
A8
SW1 オフ
SW2 オン
か？
NO
YES
A4
V1_on、V2_off
読み取り
A9
V1_off、V2_on
読み取り
A5
ΔV1演算
A10
ΔV2演算
A6
ΔV1＞Vth1
か？
NO
YES
A11
ΔV2＞Vth2
か？
NO
YES
A2
電源電圧
読取処理
A7
LED3a
断線判定
A12
LED3b
断線判定
エンド

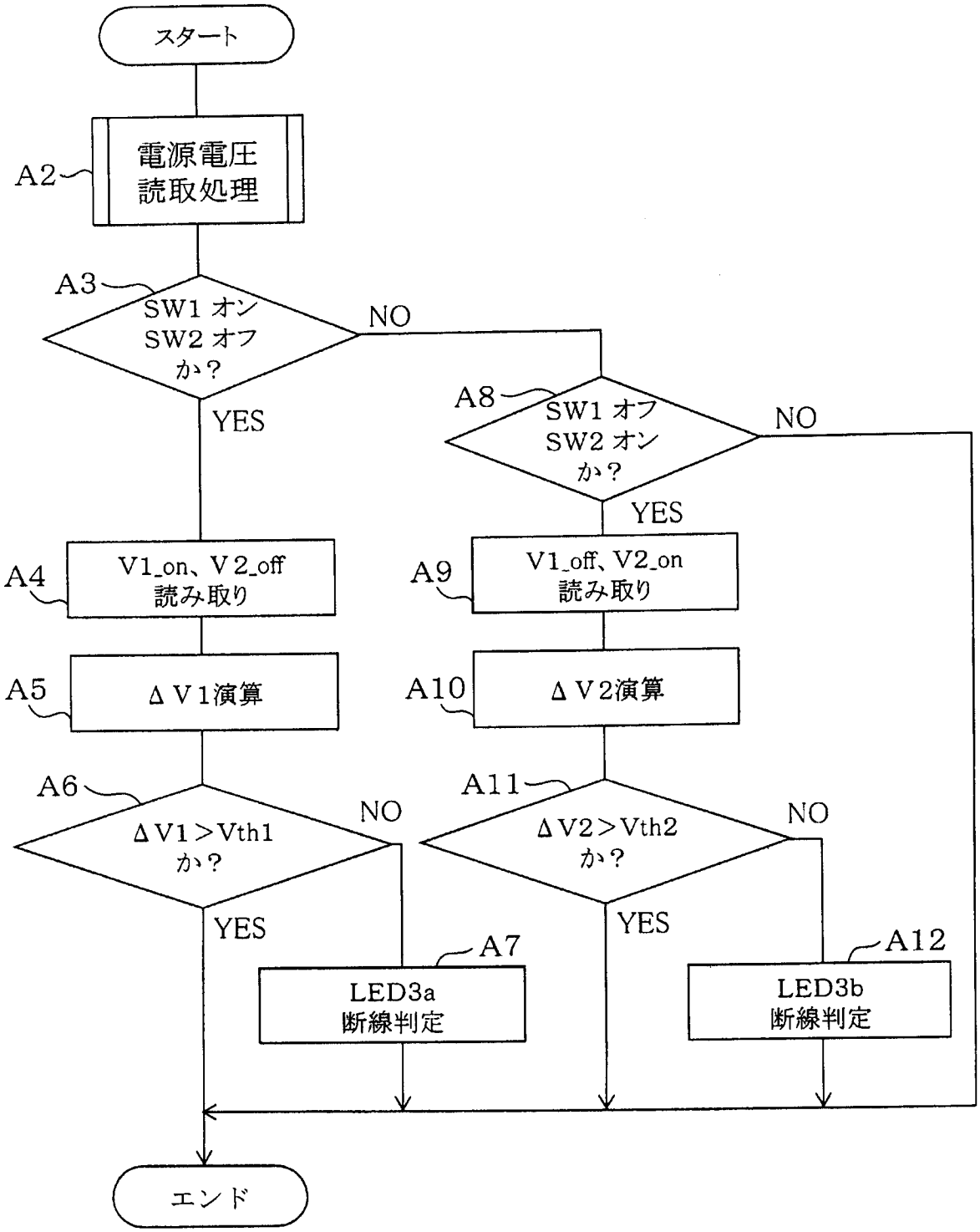
[図3]


スタート
B1
SW1オフ
SW2オフ
か？
NO
YES
B2
V1_int、V2_int
読み取り
B3
V1_int、V2_int
記憶
エンド

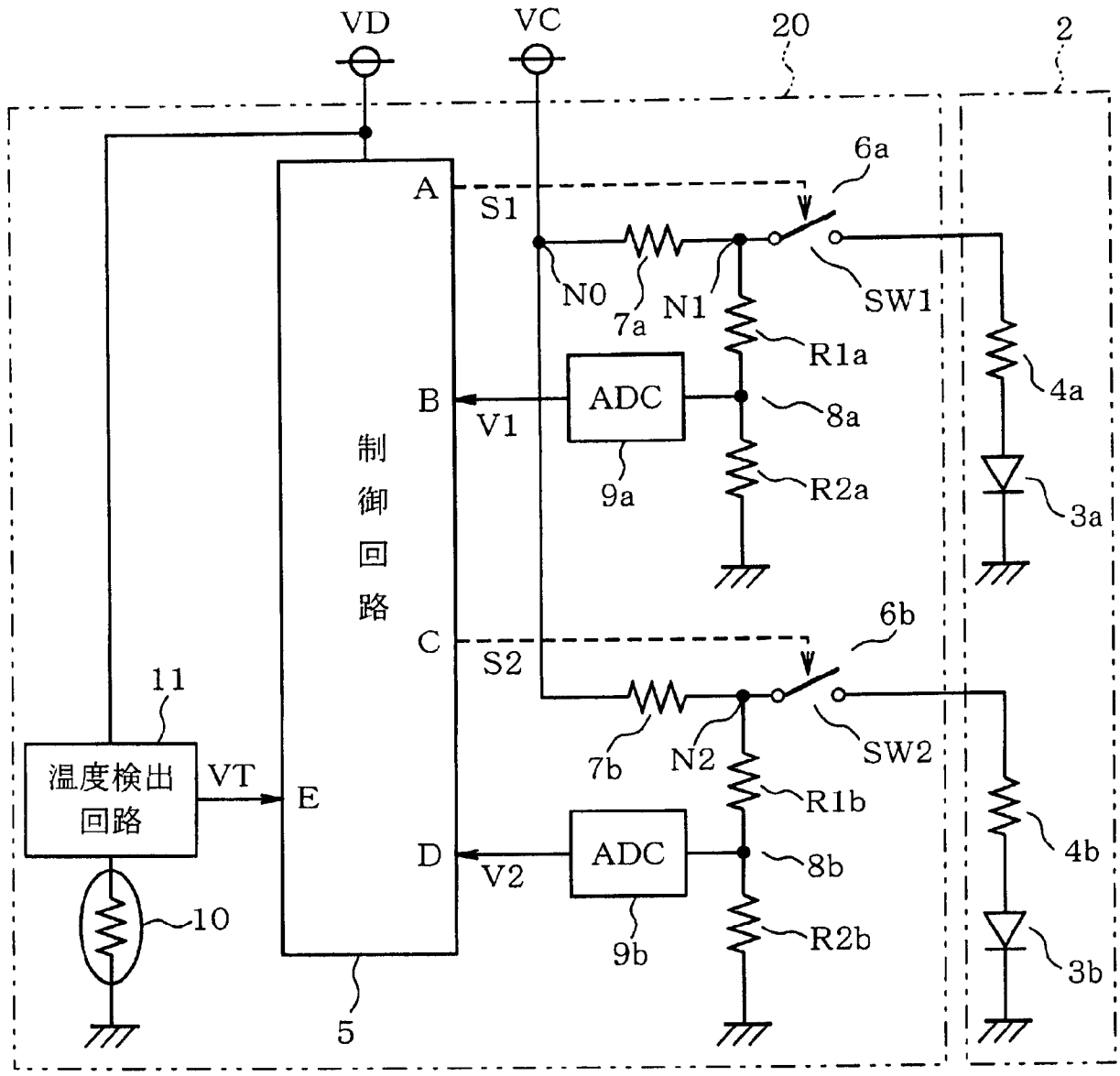
[図4]


SW1
オン
SW1オフ
SW2オフ
SW1オン
SW2オフ
電源電圧
VC
V1_int, V2_int
V2_off
V1_on
負荷電流による
R1電圧降下
t0
t1
t2
時間

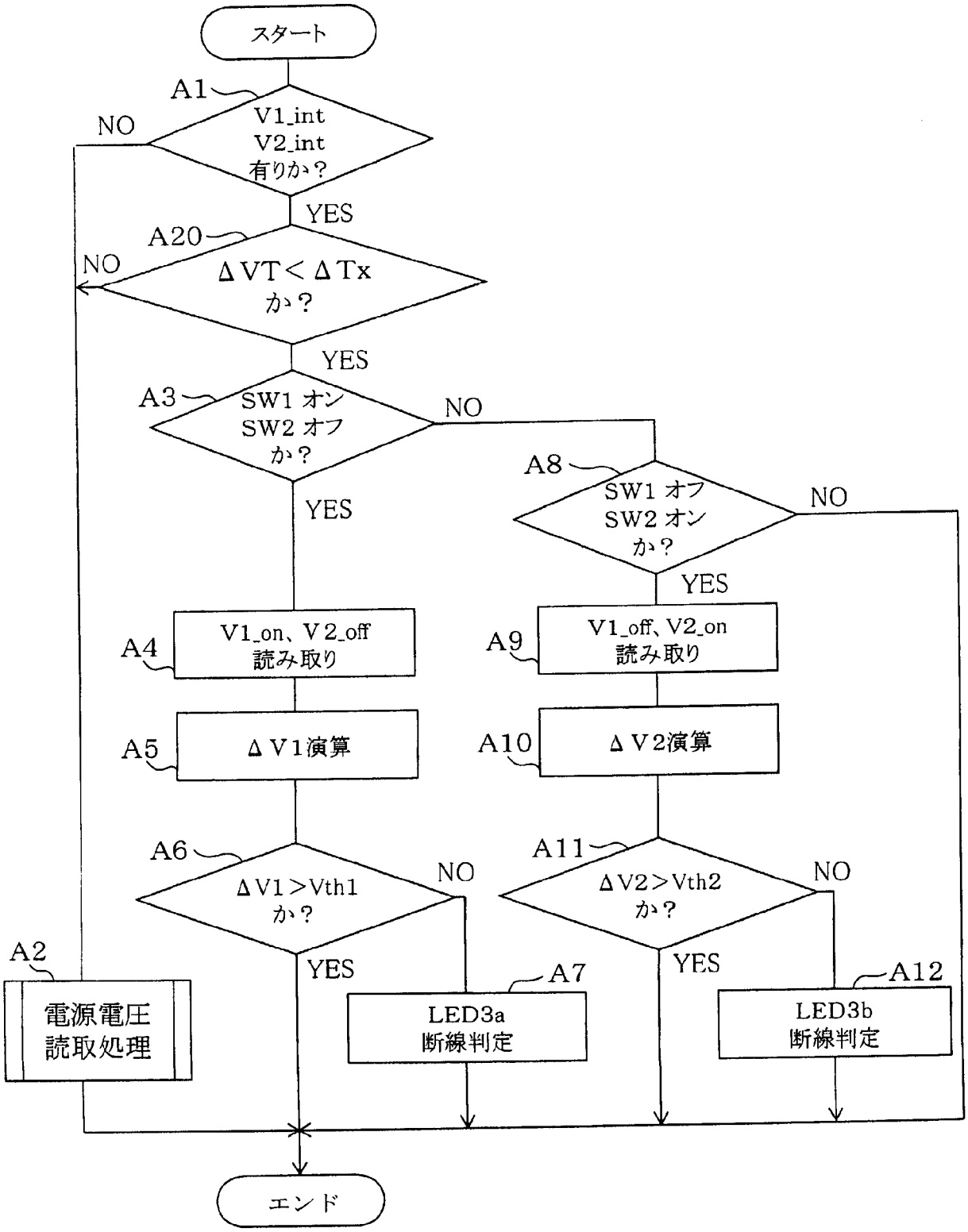
[図5]


スタート
A2
電源電圧
読取処理
A3
SW1 オン
SW2 オフ
か？
NO
YES
A8
SW1 オフ
SW2 オン
か？
NO
YES
A4
V1_on、V2_off
読み取り
A9
V1_off、V2_on
読み取り
A5
ΔV1演算
A10
ΔV2演算
A6
ΔV1＞Vth1
か？
NO
YES
A11
ΔV2＞Vth2
か？
NO
YES
A7
LED3a
断線判定
A12
LED3b
断線判定
エンド

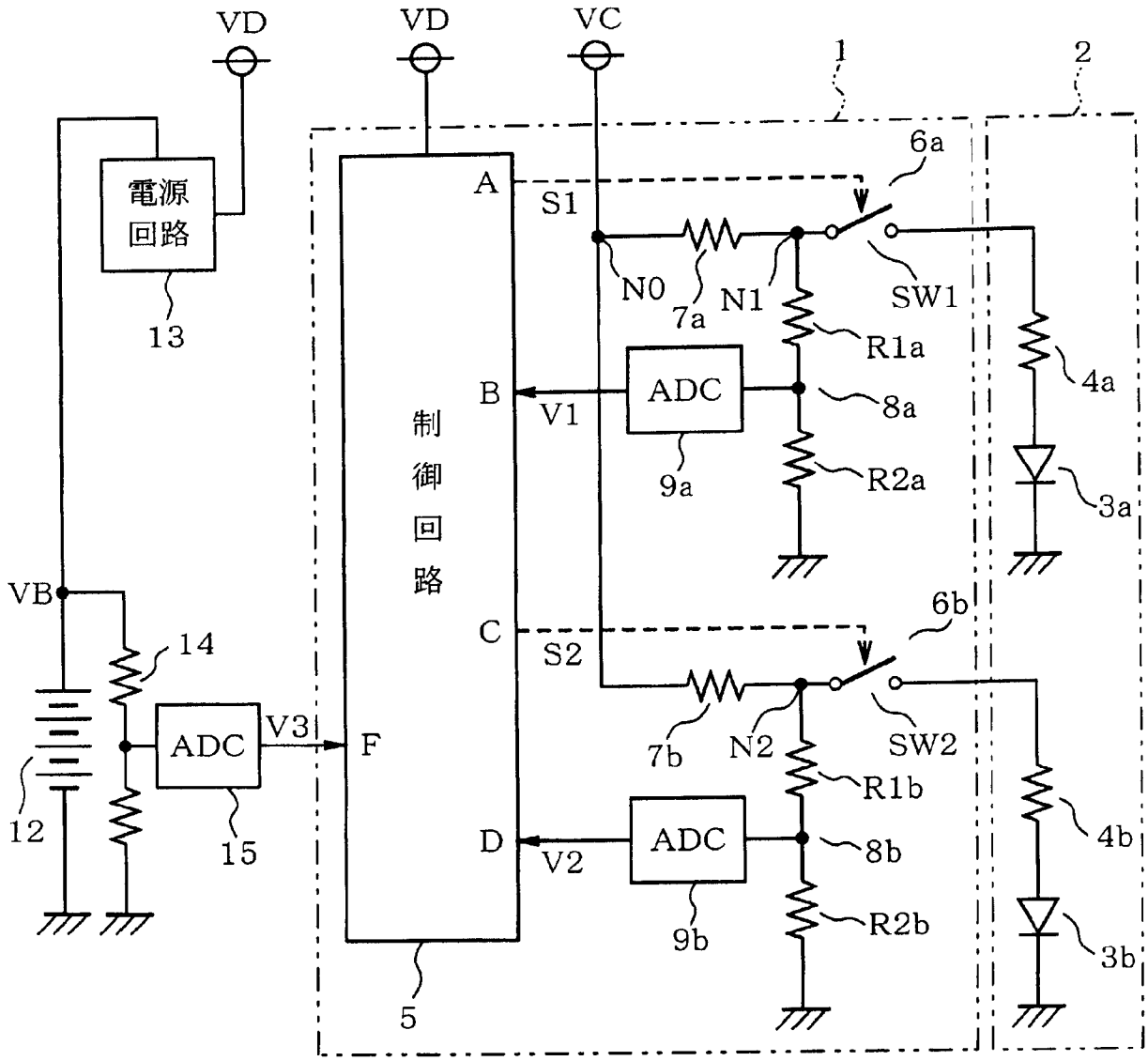
[図6]


VD
VC
20
2
6a
A
S1
N0
7a
N1
SW1
R1a
4a
B
V1
ADC
8a
制御回路
9a
R2a
3a
C
S2
6b
11
7b
N2
SW2
温度検出回路
VT
E
R1b
4b
D
V2
ADC
8b
10
9b
R2b
3b
5

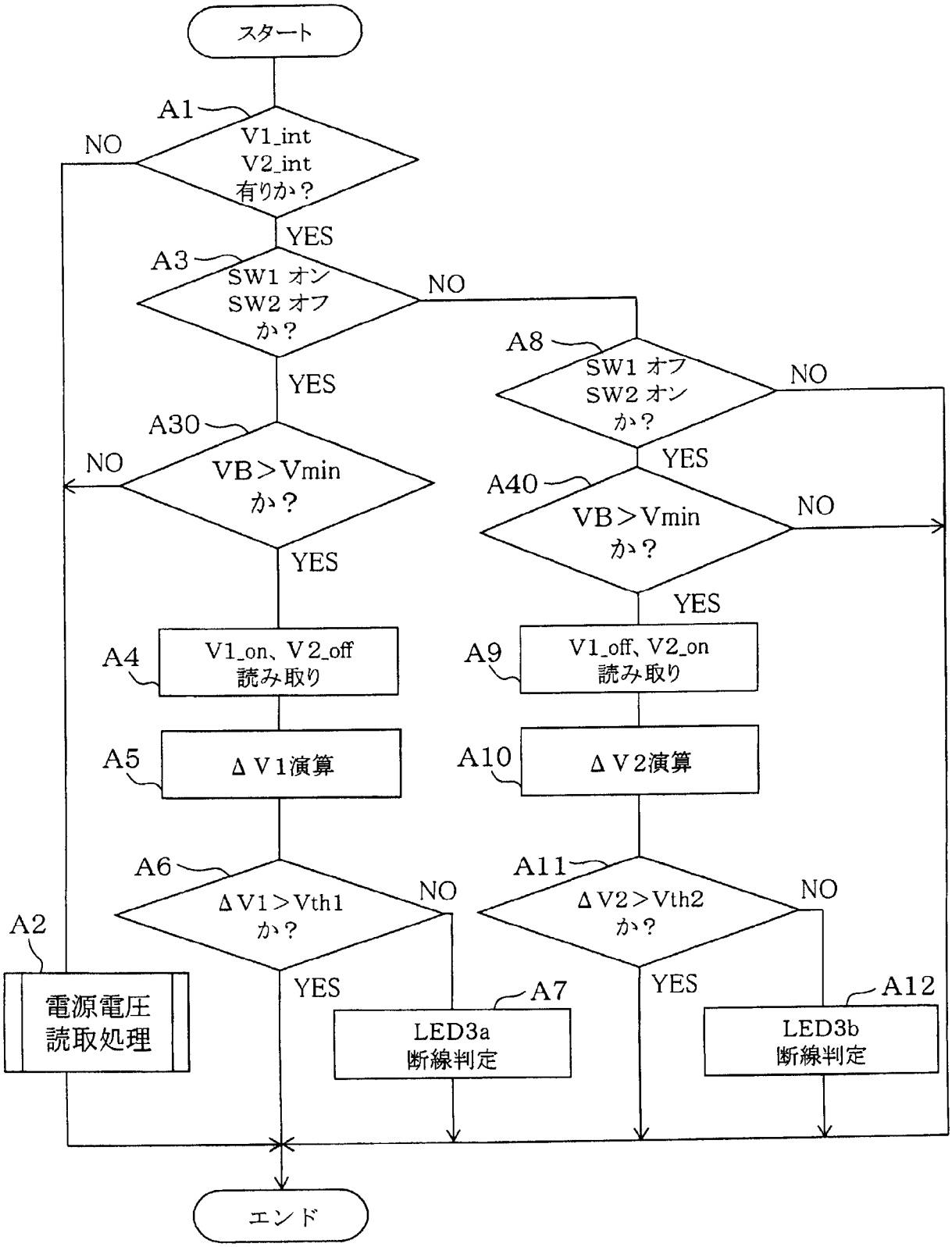
[図7]


スタート
A1
V1_int
V2_int
有りか？
NO
YES
A20
ΔVT＜ΔTx
か？
NO
YES
A3
SW1 オン
SW2 オフ
か？
NO
YES
A8
SW1 オフ
SW2 オン
か？
NO
YES
A4
V1_on、V2_off
読み取り
A9
V1_off、V2_on
読み取り
A5
ΔV1演算
A10
ΔV2演算
A6
ΔV1＞Vth1
か？
NO
YES
A11
ΔV2＞Vth2
か？
NO
YES
A2
電源電圧
読取処理
A7
LED3a
断線判定
A12
LED3b
断線判定
エンド

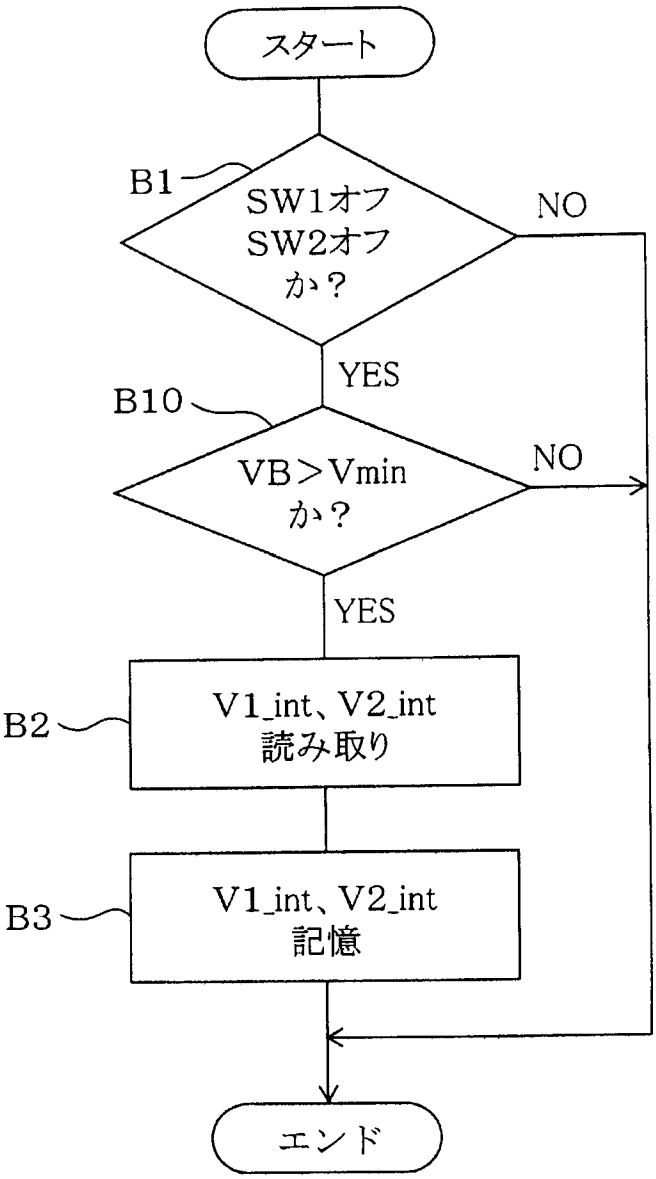
[図8]


VD
VD
VC
1
2
電源
回路
13
A
S1
6a
N0
7a
N1
SW1
R1a
4a
B
V1
ADC
8a
制
御
回
路
9a
R2a
3a
VB
14
C
S2
6b
7b
N2
SW2
R1b
4b
ADC
V3
F
12
15
D
V2
ADC
8b
9b
R2b
3b
5

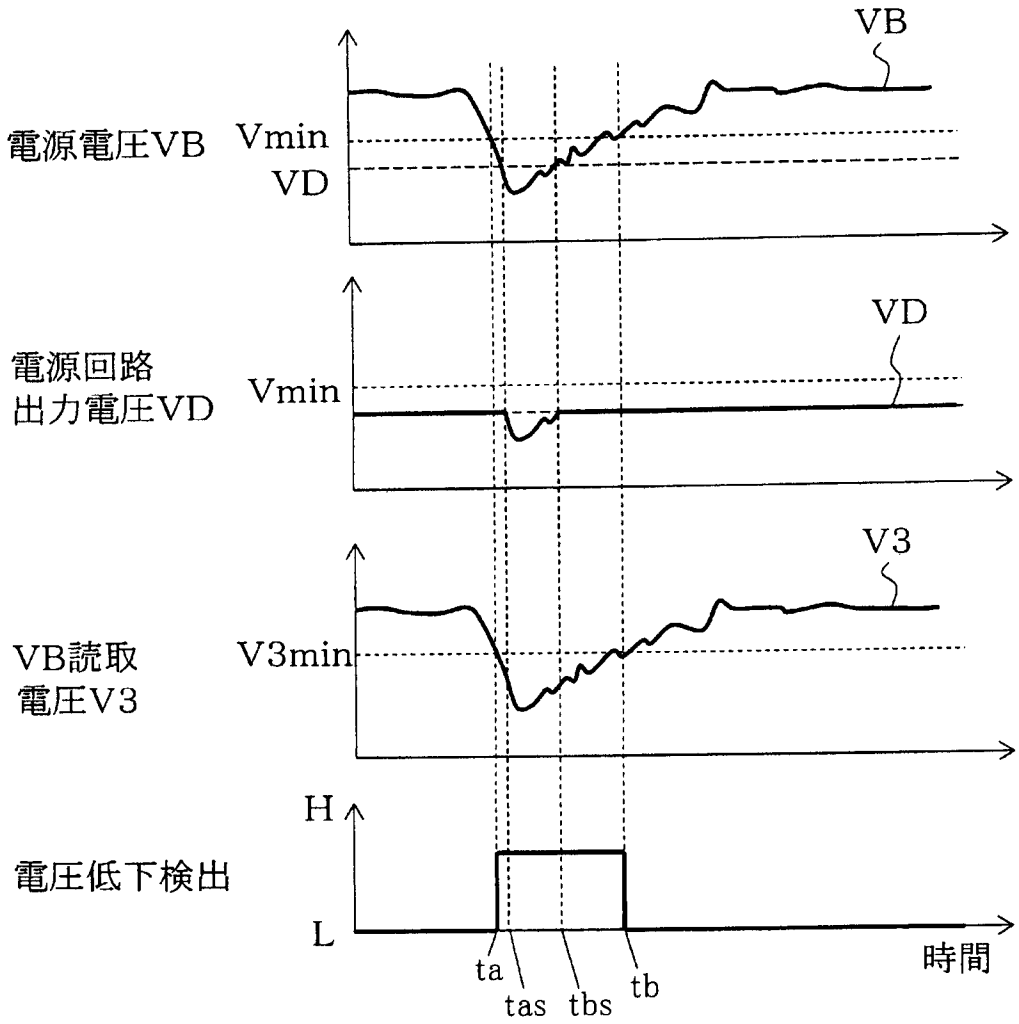
[図9]


スタート
A1
V1_int
V2_int
有りか？
NO
YES
A3
SW1 オン
SW2 オフ
か？
NO
YES
A30
VB＞Vmin
か？
NO
YES
A4
V1_on、V2_off
読み取り
A5
ΔV1演算
A6
ΔV1＞Vth1
か？
NO
YES
A2
電源電圧
読取処理
A7
LED3a
断線判定
A8
SW1 オフ
SW2 オン
か？
NO
YES
A40
VB＞Vmin
か？
NO
YES
A9
V1_off、V2_on
読み取り
A10
ΔV2演算
A11
ΔV2＞Vth2
か？
NO
YES
A12
LED3b
断線判定
エンド

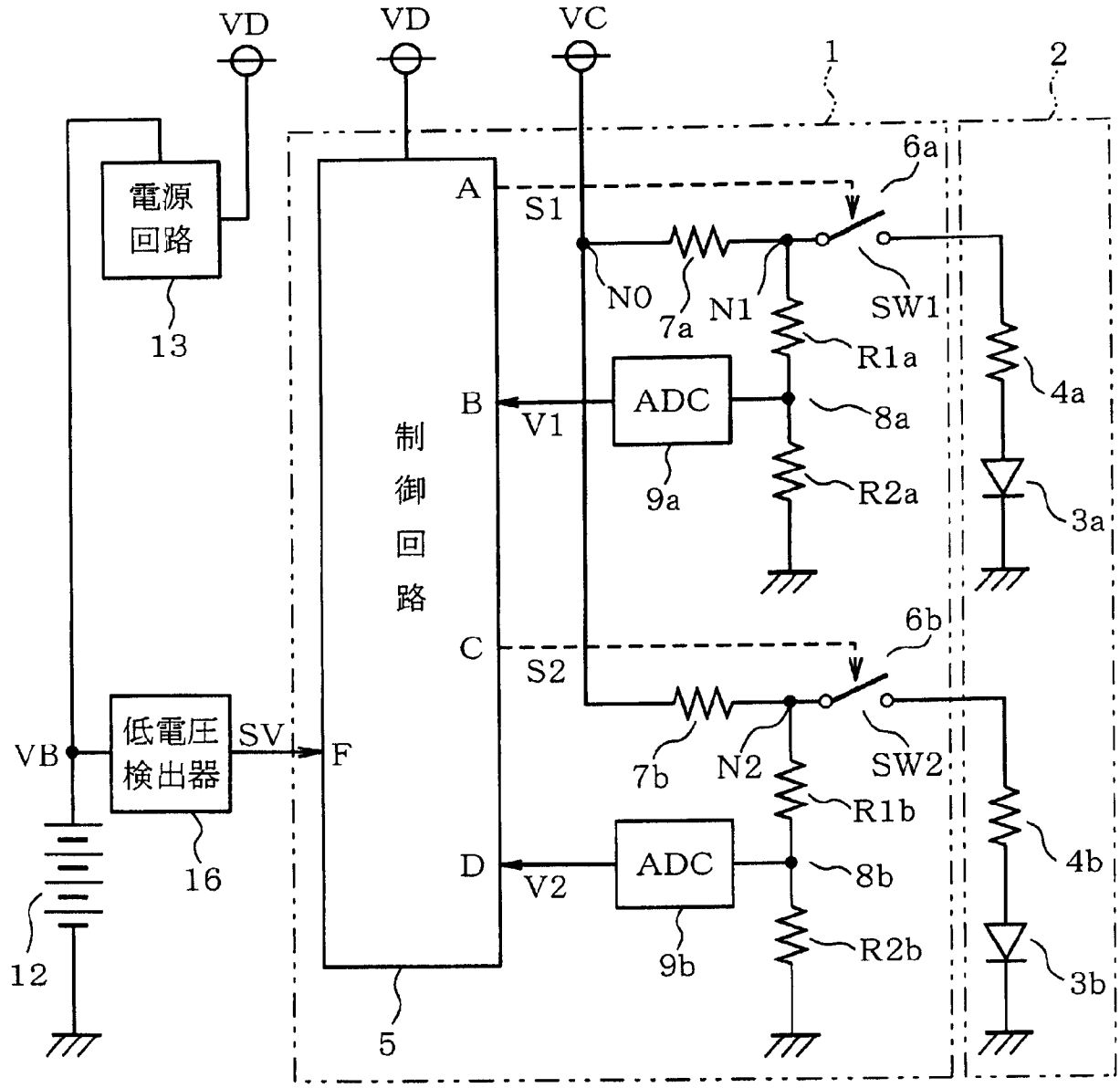
[図10]


スタート
B1
SW1オフ
SW2オフ
か？
NO
YES
B10
VB＞Vmin
か？
NO
YES
B2
V1_int、V2_int
読み取り
B3
V1_int、V2_int
記憶
エンド

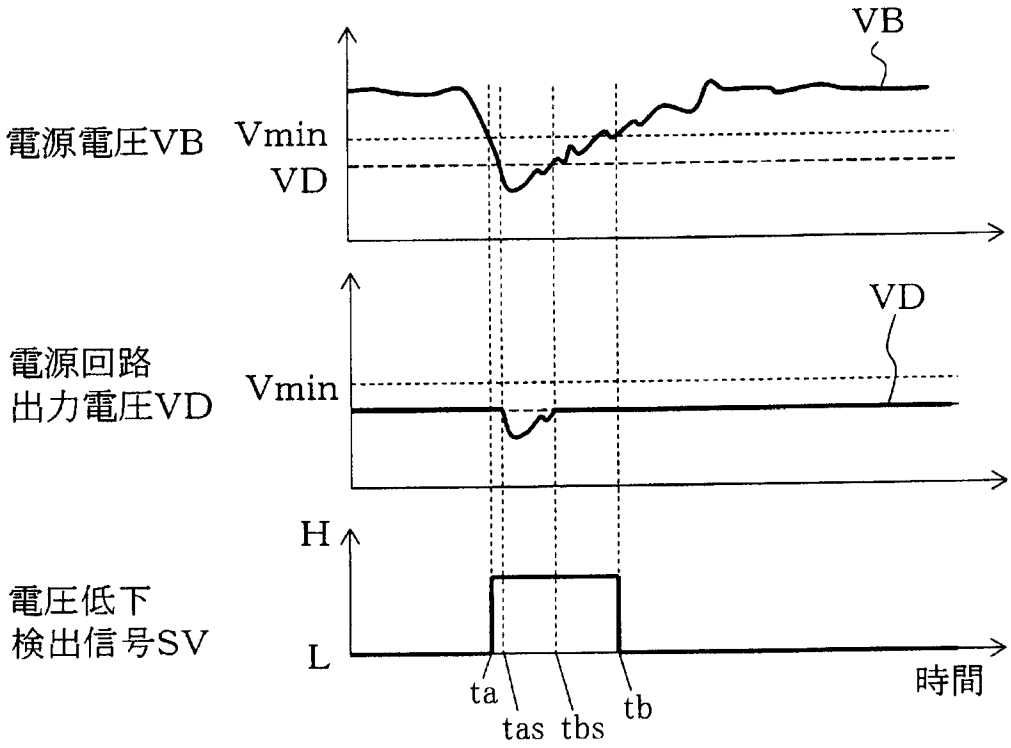
[図11]


VB
電源電圧VB
Vmin
VD
VD
電源回路
出力電圧VD
Vmin
V3
VB読取
電圧V3
V3min
H
電圧低下検出
L
ta
tas
tbs
tb
時間

[図12]


VD
VD
VC
1
2
電源
回路
13
6a
A
S1
N0
7a
N1
SW1
R1a
4a
B
V1
ADC
8a
制
御
回
路
9a
R2a
3a
6b
C
S2
7b
N2
SW2
R1b
4b
VB
低電圧
検出器
SV
F
D
V2
ADC
8b
16
9b
R2b
3b
12
5

[図13]


VB
電源電圧VB
Vmin
VD
VD
電源回路
出力電圧VD
Vmin
H
電圧低下
検出信号SV
L
ta
tas
tbs
tb
時間

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2016/074307

A. CLASSIFICATION OF SUBJECT MATTER
G01R31/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
G01R31/02, G01R19/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-107157 A (Mitsubishi Electric Corp.), 08 May 2008 (08.05.2008), paragraphs [0048] to [0051]; fig. 2 & US 2008/0093924 A1 paragraphs [0064] to [0067]; fig. 2	1-6
A	JP 2000-304800 A (Yazaki Corp.), 02 November 2000 (02.11.2000), paragraph [0044]; fig. 1 (Family: none)	1-6
A	JP 2011-064532 A (Hitachi Automotive Systems, Ltd.), 31 March 2011 (31.03.2011), paragraph [0036]; fig. 3 (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
24 October 2016 (24.10.16)	08 November 2016 (08.11.16)

Name and mailing address of the ISA/	Authorized officer
Japan Patent Office 3-4-3,Kasumigaseki,Chiyoda-ku, Tokyo 100-8915,Japan	Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１６／０７４３０７

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　G01R31/02(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　G01R31/02, G01R19/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１６年
日本国実用新案登録公報	１９９６－２０１６年
日本国登録実用新案公報	１９９４－２０１６年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2008-107157 A (三菱電機株式会社) 2008.05.08, 段落 0048-0051, 図 2 & US 2008/0093924 A1, 段落 0064-0067, 図 2	1-6
A	JP 2000-304800 A (矢崎総業株式会社) 2000.11.02, 段落 0044, 図 1 (ファミリーなし)	1-6
A	JP 2011-064532 A (日立オートモティブシステムズ株式会社) 2011.03.31, 段落 0036, 図 3 (ファミリーなし)	1-6

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー
「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの
「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「Ｏ」口頭による開示、使用、展示等に言及する文献
「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
２４．１０．２０１６	０８．１１．２０１６

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｓ　３２０３
荒井　誠
電話番号　０３－３５８１－１１０１　内線　３２１６