



(19)  
Bundesrepublik Deutschland  
Deutsches Patent- und Markenamt

(10) **DE 697 32 765 T2 2005.08.11**

(12)

## Übersetzung der europäischen Patentschrift

(97) **EP 0 886 380 B1**

(21) Deutsches Aktenzeichen: **697 32 765.5**

(96) Europäisches Aktenzeichen: **97 309 890.8**

(96) Europäischer Anmeldetag: **08.12.1997**

(97) Erstveröffentlichung durch das EPA: **23.12.1998**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **16.03.2005**

(47) Veröffentlichungstag im Patentblatt: **11.08.2005**

(51) Int Cl.7: **H03K 19/173**  
**H03K 19/177**

(30) Unionspriorität:

**876213            16.06.1997    US**

(73) Patentinhaber:

**Advanced Micro Devices, Inc., Sunnyvale, Calif.,  
US**

(74) Vertreter:

**Grünecker, Kinkeldey, Stockmair &  
Schwanhäusser, 80538 München**

(84) Benannte Vertragsstaaten:

**DE, FR, GB**

(72) Erfinder:

**An, Jiu, San Jose, US**

(54) Bezeichnung: **Nullstromschaltung zur Verwendung während einer Verbindungsoption**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

**Beschreibung**

## GEBIET DER ERFINDUNG

**[0001]** Die vorliegende Erfindung betrifft im Allgemeinen integrierte Schaltungen und betrifft insbesondere eine Schaltung zum Erreichen eines Leckstroms, der während einer Verbindungs- bzw. Kontaktierungsoption im Wesentlichen gleich Null ist.

## HINTERGRUND DER ERFINDUNG

**[0002]** WO-A-97/14219 beschreibt ein integriertes Schaltungsbauelement mit mehreren Anschlussstiften, die elektrische Signalwege zwischen der integrierten Schaltung und externen Einrichtungen bereitstellen. Die integrierte Schaltung enthält einen Feldeffekttransistor (FET) zur Klemmung an ein tiefes Potential (pull-down), der auf eine Signalaktivität an einem der Anschlussstifte reagiert. Der FET führt eine Funktion zur resistiven Pegelklemmung für den Anschlussstift durch oder sperrt diese Funktion, und ein von einem Flip-Flop-Register geliefertes Logiksignal steuert das Gate des FET's an, um die Pegelklemmfunktion zu steuern.

**[0003]** In integrierten Schaltungen (IC's) ist die interne Schaltung, die die Funktion des IC's ergibt, mit den Anschlüssen eines Chipgehäuses durch Verwendung von Bond- bzw. Kontaktierungsflächen gekoppelt. In vielen Fällen besitzen die Kontaktflächen dazugehörige angekoppelte Schaltungen, um das an den Kontaktierungsflächen anliegende Signal zu der internen Schaltung zu übertragen. In der IC-Industrie wird häufig eine Kontaktierungsoption angewendet, um eine Bauteilfamilie (d. h. eine Anzahl unterschiedlicher Bauelemente) unter Anwendung eines einzelnen Chips bereitzustellen.

**[0004]** In einem standardmäßigen Komplementäroxidhalbleiter- (CMOS) Aufbau wird die Kontaktierungsoption üblicherweise erreicht, indem eine Kontaktierungsfläche mit einer benachbarten Vcc- (oder Vss-) Fläche mit einem Bond- bzw. Kontaktendraht verbunden wird. Da die Kontaktfläche typischerweise mit dem Gate eines Eingangspuffers verbunden ist, muss dieses auf Vss (oder Vcc) über einen Widerstand oder einen Transistor im Siliziumbereich gemäß einer Standardkonfiguration gezogen werden.

**[0005]** In der Standardkonfiguration ist eine Kontaktierungsfläche typischerweise auf Vss über einen Transistor gezogen, wodurch der internen Schaltung ein logisches Null-Signal zugeleitet ist. In einer alternativen Konfiguration (Kontaktierungsoption) ist die Kontaktierungsfläche mit einer benachbarten Vcc-Fläche durch Bonden verbunden, wodurch ein logisches hochpegeliges Signal der inneren Schaltung zugeleitet ist. Durch Anwenden der Lösung mit der Kontaktierungsoption kann ein einzelner IC-Auf-

bau mehrere Funktionen ausführen. Wenn die Kontaktierungsfläche mit Vss verbunden ist, wird eine logische Null an die innere Schaltung weitergeleitet, wodurch in der internen Schaltung eine erste Funktion ausgeführt wird. Wenn die Kontaktierungsfläche mit Vcc verbunden ist, wird eine logische Eins an die interne Schaltung geleitet, wodurch die interne Schaltung eine zweite oder alternative Funktion ausführt. Jede Kontaktierungsfläche, die mit der IC-Struktur verbunden ist, kann in der zuvor beschriebenen Weise angeschlossen werden. Somit kann durch die Anwendung einer Kontaktierungsoption eine gesamte Bauteilfamilie unter Anwendung eines einzelnen Chips bereitgestellt werden. Ein Problem beider Lösung mit der Kontaktierungsoption, die zuvor erläutert ist, besteht darin, dass ein Leckstrom, der von Vcc durch den Kontaktierungsdraht und den Transistor, die mit der Kontaktierungsfläche verbunden sind, nach Masse fließt, vorhanden ist. Die Höhe des Leckstromes hängt von der Größe des Transistors und von Prozessfluktuationen ab. In den meisten Anwendungen liegt der Leckstrom im Bereich von einigen hundert Mikroampere. Bei Bauelementen, etwa Schrittmacher, tragbaren Computern, digitale Assistenten (PDA's), die auf Batterieleistung laufen, kann ein konstanter Leckstrom dieser Größe zu einer Fehlfunktion führen oder zumindest eine reduzierte Batterielebensdauer zur Folge haben.

## ÜBERBLICK ÜBER DIE ERFINDUNG

**[0006]** Die zuvor genannten auftretenden Nachteile, die sich aus dem Leckstrom ergeben, der aus einer Kontaktierungsoption einer integrierten Schaltung resultiert, werden durch die vorliegende Erfindung überwunden. Die vorliegende Erfindung betrifft eine nicht stromziehende Schaltung bzw. eine Nullstromschaltung, die zwischen der Kontaktierungsfläche einer integrierten Schaltung und der internen Schaltung der integrierten Schaltung angeschlossen ist. In einer ersten Konfiguration (die als die Anfangskonfiguration bezeichnet wird) wird kein Strom gezogen, da die Kontaktierungsfläche über einen Klemmtransistor bzw. Pull-Down-Transistor auf Masse gezogen ist, der in der Anfangskonfiguration eingeschaltet ist.

**[0007]** In einer alternativen Konfiguration (die als die Kontaktierungsoptionskonfiguration bezeichnet wird) wird die Kontaktierungsfläche auf Vcc gezogen, was wiederum ein logisches hochpegeliges Signal zu der internen Schaltung zuleitet. Der Klemmtransistor, der einen Stromweg zwischen der Kontaktierungsfläche und dem Massepotential liefert, wird bei Anlegen eines Signals aus einem Schaltungsbereich innerhalb der nicht stromziehenden Schaltung ausgeschaltet, um damit den Stromweg zum Massepotential zu unterbrechen. Durch Unterbrechen des Stromweges wird der Leckstrom durch den Kontaktierungsdraht auf ungefähr Null reduziert.

[0008] In einer beispielhaften Ausführungsform der vorliegenden Erfindung umfasst die nicht stromziehende Schaltung einen Eingang zum Empfangen eines ersten Signals; einen Ausgang zum Bereitstellen des ersten Signals; einen Transistor, der mit dem Eingang verbunden ist, um selektiv einen Stromweg für das erste Signal in Reaktion auf ein zweites Signal bereitzustellen, und eine Schaltung, die zwischen dem Transistor und dem Ausgang angeschlossen ist, um das zweite Signal bereitzustellen.

[0009] Ein Vorteil der vorliegenden Erfindung besteht in der Fähigkeit, den Leckstrom, der in integrierten Schaltungsbauelementen vorhanden ist, zu reduzieren.

[0010] Ein weiterer Vorteil der vorliegenden Erfindung ist die Fähigkeit, die effektive Batterielebensdauer zu erhöhen.

[0011] Ein noch weiterer Vorteil der vorliegenden Erfindung besteht darin, dass eine effektive Möglichkeit bereitgestellt wird, um mehrere Produkte aus einem einzelnen Bauteil oder einem einzelnen Aufbau zu erhalten.

[0012] Ein noch weiterer Vorteil der vorliegenden Erfindung besteht in der Verringerung der Herstellungskosten.

[0013] Ein noch weiterer Vorteil der vorliegenden Erfindung besteht darin, dass diese die Bestandsaufnahme erleichtert.

#### KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0014] Diese und weitere Vorteile der vorliegenden Erfindung gehen aus der folgenden detaillierten Beschreibung der Ausführungsformen hervor, wenn diese mit Bezug zu den begleitenden Zeichnungen studiert wird, in denen gleiche Bezugszeichen gleiche Elemente bezeichnen, und in denen:

[0015] [Fig. 1](#) eine Draufsicht einer integrierten Schaltung (Siliziumchip und Gehäuse) einschließlich der nicht stromziehenden Schaltung der vorliegenden Erfindung darstellt;

[0016] [Fig. 2](#) eine schematische Draufsicht einer konventionellen Schaltung mit Kontaktierungsoption zeigt;

[0017] [Fig. 3](#) eine schematische Draufsicht der nicht stromziehenden Schaltung der vorliegenden Erfindung in einer ersten Konfiguration zeigt;

[0018] [Fig. 4](#) eine schematische Draufsicht der nicht stromziehenden Schaltung der vorliegenden Erfindung in einer zweiten Konfiguration darstellt; und

[0019] [Fig. 5](#) und [Fig. 6](#) Zeitablaufdiagramme zeigen, die die Funktionsweise der nicht stromziehenden Schaltung der vorliegenden Erfindung darstellen.

#### BESCHREIBUNG DER AUSFÜHRUNGSFORMEN

[0020] Die vorliegende Erfindung betrifft eine nicht stromziehende Schaltung bzw. eine Nullstromschaltung, die mit einer Kontaktierungsfläche einer integrierten Schaltungsstruktur verbunden ist und einen Stromweg zwischen der Kontaktierungsfläche und einem Massepotential während der normalen Betriebsmodi bereitstellt. Die nicht stromziehende Schaltung besitzt ferner die Fähigkeit, den Stromweg zwischen der Kontaktierungsfläche und dem Massepotential zu entfernen, wenn die integrierte Schaltung sich in einem alternativen Betriebsmodus befindet. Die Struktur und die Funktionsweise der nicht stromziehenden Schaltung wird nachfolgend mit Bezug zu den [Fig. 1](#) und [Fig. 3](#) bis [Fig. 6](#) beschrieben.

[0021] [Fig. 1](#) zeigt eine Draufsicht einer integrierten Schaltung und eines Gehäuses, in der die nicht stromziehende Schaltung der vorliegenden Erfindung integriert ist. Die integrierte Schaltung **10** weist ein Chipgehäuse **20** mit einem Hohlraum **22** zur Aufnahme einer internen Schaltung **100** auf. Gehäuseanschlüsse **24** zum Verbinden der internen Schaltung **100** mit externen Bauelementen sind entlang des Randes des Chipgehäuses **20** vorgesehen. Kontaktierungsflächen **30** werden verwendet, um die interne Schaltung **100** mit den Gehäuseanschlüssen **24** zu verbinden. Zwischen den Kontaktierungsflächen **30** und der internen Schaltung **100** ist die nicht stromziehende Schaltung **50** der vorliegenden Erfindung angeschlossen.

[0022] Während des Betriebs der integrierten Schaltung **10** werden Signale den Gehäuseanschlüssen **24** zugeleitet, die dann der internen Schaltung **100** über die Kontaktierungsflächen **30** zugeleitet werden. Abhängig von den an den Gehäuseanschlüssen **24** anliegenden Signalen führt die interne Schaltung **100** diverse Funktionen aus. Die Kontaktierungsfläche **30'** (oder die Kontaktierungsfläche für die Stromversorgung) ist mit einem Vcc-Stift über eine Leitung **32** verbunden. In einem ersten Betriebsmodus (oder Standardmodus) ist die benachbarte Kontaktierungsfläche **30''** nicht mit einem der Gehäuseanschlüsse verbunden. Bei dieser Konfiguration führt die interne Schaltung **100** eine erste Funktion aus. In einem alternativen Betriebsmodus (Kontaktierungsoptionsmodus) ist die benachbarte Kontaktierungsfläche **30''** (oder Kontaktierungsoptionsfläche) mit dem Vcc-Stift über einen Bonddraht **34** verbunden. Bei dieser Konfiguration führt die interne Schaltung **100** eine zweite oder alternative Funktion aus.

[0023] In dem ersten Betriebsmodus ist die Kontaktierungsoptionsfläche **30''** anfänglich nicht mit einem

der Gehäuseanschlüsse verbunden. In dem Kontaktierungsoptionsmodus ist die Kontaktierungsoptionsfläche **30''** mit Vcc verbunden, wodurch bewirkt wird, dass die interne Schaltung eine alternative Funktion ausführt. In einer bevorzugten Ausführungsform können die Bonddrähte nicht überkreuzt werden. Somit ist die Kontaktierungsoptionsfläche stets die Kontaktierungsfläche benachbart zu der Stromversorgungsfläche. Für die in [Fig. 1](#) dargestellte integrierte Schaltung ist die Stromversorgungsfläche die Fläche **30'**, die mit Vcc gekoppelt ist. Die Funktionsweise dieser nicht stromziehenden Schaltung **50** wird nachfolgend detaillierter erläutert.

**[0024]** [Fig. 2](#) zeigt eine schematische Draufsicht einer konventionellen Schaltung mit Kontaktierungsoption. Das an der Kontaktierungsfläche **30** anliegende Signal wird über eine Leitung **31** dem Eingang eines Puffers **42** zugeleitet. Der Ausgang des Puffers **42** liefert das Eingangssignal zu der internen Schaltung (nicht gezeigt) über eine Leitung **33**. Das Signal auf der Leitung **31** wird ferner dem Drain eines n-Transistors **40** zugeleitet, der ein Steuergate **41** aufweist, das mit Vcc über eine Leitung **44** gekoppelt ist. Das Source des Transistors **40** ist mit Vss verbunden, das auf Massepotential gehalten wird.

**[0025]** Während des Standardbetriebsmodus gibt es keinen Leckstrom durch die Kontaktierungsfläche, da das Spannungspotential an der Kontaktierungsfläche über den Transistor **40**, der stets eingeschaltet ist, auf Vss gezogen ist. Während eines Kontaktierungsoptionsmodus ist die Kontaktierungsfläche über den Bonddraht **46** (als gepunktete Linie gezeigt) mit Vcc verbunden, wodurch das auf der Leitung **31** anliegende Signal auf Vcc gezogen wird. Dieses Signal wird dann dem Eingang des Puffers **42** und nachfolgend dem Eingang der internen Schaltung über die Leitung **33** zugeführt. Jedoch ist ein Leckstrom ( $I_{LEAK}$ ), wie dies durch den Pfeil dargestellt ist, auf dem Bonddraht **46** vorhanden, da der Transistor **40** in dem eingeschalteten Zustand bleibt, da das Steuergate **41** des Transistors über die Leitung **44** mit Vcc verbunden ist.

**[0026]** Ein Nachteil bei dieser Art der Kontaktierungsoptionsschaltung besteht darin, dass diese ständig einen Leckstrom über den Kontaktierungsdraht hervorruft, da der Transistor **40** stets eingeschaltet ist. In den meisten Anwendungen liegt der Leckstrom, der durch die in [Fig. 2](#) gezeigte Kontaktierungsoptionsschaltung hervorgerufen wird, in einem Bereich von einigen hundert Mikroampere, was ein kleiner Prozentsatz des Gesamtstromes ist, der in den meisten Anwendungen gezogen wird. In Niedrigstromanwendungen, etwa in Schrittmachern oder batteriegespeisten Geräten, etwa tragbaren Computern oder PDA's, kann der konstante Leckstrom die effektive Batterielebensdauer des Geräts verringern und/oder kann einen Geräteausfall hervor-

rufen.

**[0027]** [Fig. 3](#) zeigt eine schematische Draufsicht der nicht stromziehenden Schaltung der vorliegenden Erfindung in dem Standardmodus. Eine Kontaktierungsfläche **30** führt ein Signal N0 zu dem Eingang eines Puffers **42** über eine Leitung **51**. Der Ausgang des Puffers **42** ist als Eingangssignal (D) eines D-Flip-Flops **54** über eine Leitung N2 vorgesehen. Der Ausgang (Q) des D-Flip-Flops **54** wird als das Eingangssignal  $D_{IN}$  für die interne Schaltung (nicht gezeigt) über eine Leitung **59** bereitgestellt. Ein Takt-Signal wird dem CLK-Eingang des D-Flip-Flops **54** über den Ausgang eines Inverters **58** über eine Leitung **53** zugeleitet. Der Eingang des Inverters ist mit einem Reset-Signal verbunden, das von der internen Schaltung (nicht gezeigt) über eine Leitung **52** geliefert wird. Die Kontaktierungsfläche **30** ist ferner mit dem Drain eines n-Kanal-Klemmtransistors **60** verbunden. Das Source des n-Kanal-Klemmtransistors **60** ist mit Vss verbunden, das auf Massepotential gehalten wird. Das Steuergate **57** des n-Kanal-Klemmtransistors ist mit einer Leitung N1 verbunden. Der n-Kanal-Klemmtransistor **60** stellt einen Stromweg zwischen der Kontaktierungsfläche und Masse bereit. Der Ausgang des Inverters **58** ist ferner als Eingang eines NAND-Gatters **56** vorgesehen. Der zweite Eingang des NAND-Gatters **56** ist das  $D_{IN}$ -Signal, das von dem D-Flip-Flop **54** auf der Leitung **59** zugeleitet wird. Das Ausgangssignal des NAND-Gatters liegt auf der Leitung N1.

**[0028]** [Fig. 4](#) zeigt eine schematische Draufsicht der nicht strombeziehenden Schaltung, wenn diese sich in der Kontaktierungsoption befindet. Der Unterschied zwischen der in [Fig. 4](#) dargestellten Schaltung und der in [Fig. 3](#) dargestellten Schaltung besteht darin, dass die Kontaktierungsfläche **30** mit einer Spannungsquelle Vcc über einen Bonddraht **70** verbunden ist. In dieser Konfiguration wird die Kontaktierungsfläche **30** auf eine logische 1 (hochpegelig) gezogen. Somit ist das Signal auf der Leitung N2 ebenso hochpegelig.

**[0029]** Die Funktion der nicht stromziehenden Schaltung wird nachfolgend mit Bezug zu den [Fig. 5](#) bis [Fig. 6](#) beschrieben. [Fig. 5](#) repräsentiert ein Zeitablaufdiagramm, das die Funktion der nicht stromziehenden Schaltung in einem Standard- (nicht Kontaktierungsoptions-) Betriebsmodus zeigt. Nach der Zeit T1 wird das Reset-Signal gesetzt, wodurch das CLK-Signal von hohem Pegel auf tiefen Pegel umschaltet. Das Logiksignal auf der Leitung **53** (CLK) wird an den ersten Eingang des NAND-Gatters **56** geleitet, so dass das Signal, das auf der Leitung N1 anliegt, hochpegelig ist. Das Signal N0 wird auf tiefen Pegel (logisch 0) über den n-Kanal-Klemmtransistor **60** gezogen, der eingeschaltet ist, wenn N1 hochpegelig ist. Dieses logische Nullsignal wird über den Puffer an den Eingang des D-Flip-Flops **54** über die

Leitung N2 gelegt. Somit ist N2 tiefpegelig.

**[0030]** Zum Zeitpunkt T2 wird das Reset-Signal zurückgesetzt, wodurch das CLK-Signal von tiefem Pegel auf hohen Pegel umschaltet. Die ansteigende Flanke des CLK-Signals führt dazu, dass das D-Flip-Flop **54** das Signal der Leitung N2, das tiefpegelig ist, zu  $D_{IN}$  weiterleitet. Somit bleibt  $D_{IN}$  tiefpegelig nach der Zeit T2. Da das Signal auf der Leitung **59** tiefpegelig ist, bleibt der Klemmtransistor eingeschaltet, wodurch nach der Zeit T2 das Signal N0 auf Massepotential bleibt.

**[0031]** Wie in [Fig. 5](#) gezeigt ist, ist das Signal auf der Leitung N0 stets tiefpegelig, so dass kein Strom über den n-Kanal-Klemmtransistor gezogen wird.

**[0032]** [Fig. 6](#) zeigt ein Zeitablaufdiagramm, das die Funktion der nicht stromziehenden Schaltung zeigt, wenn diese sich in dem Kontaktierungsoptionsmodus befindet.

**[0033]** Da die Kontaktierungsfläche **30** mittels Bonddraht mit Vcc verbunden ist, ist das Signal auf der Leitung **51** stets hochpegelig unabhängig von dem Status (ein oder aus) des n-Kanal-Klemmtransistors **60**. Somit bleibt das Signal auf der Leitung N2 hochpegelig.

**[0034]** Nach dem Zeitpunkt T1 wird das Reset-Signal gesetzt, wodurch das CLK-Signal von hochpegelig auf tiefpegelig wechselt. Das logische Nullsignal auf der Leitung **53** liegt als Eingangssignal an dem NAND-Gatter **56** an, wodurch die Leitung N1 vom tiefen Pegel auf hohen Pegel umschaltet, was wiederum den n-Kanal-Klemmtransistor **60** einschaltet. Ein Leckstrom (im Bereich von einigen 100 Mikroampere) wird von Vcc nach Vss über den n-Kanal-Klemmtransistor **60** während der Zeit des Reset-Signals gezogen, in der dieses hochpegelig ist, was in einer bevorzugten Ausführungsform ungefähr eine Millisekunde dauert.

**[0035]** Zum Zeitpunkt T2 wird das Reset-Signal zurückgesetzt, wodurch das CLK-Signal vom tiefen Pegel auf hohen Pegel übergeht. Die ansteigende Flanke des CLK-Signals führt dazu, dass das D-Flip-Flop **54** das auf der Leitung N2 anliegende Signal, das hochpegelig ist, an  $D_{IN}$  weiterleitet. Das Signal  $D_{IN}$  bleibt nach dem Zeitpunkt T2 hochpegelig. Das Signal auf der Leitung **53** ist auf Grund des Zurücksetzens des Reset-Signals nach dem Zeitpunkt T2 hochpegelig. Der n-Kanal-Klemmtransistor **60** wird ausgeschaltet, da das Ausgangssignal des NAND-Gatters auf der Leitung N1 von hochpegelig auf niederpegelig nach dem Zurücksetzen des Reset-Signals umschaltet. Daher wird der Leckstromfluss von Vcc nach Vss über den Klemmtransistor **60** auf nahezu Null reduziert.

**[0036]** Die vorhergehende Beschreibung der Ausführungsformen wurde zum Zwecke der Darstellung und des Beschreibens der Erfindung ausgeführt. Es ist nicht beabsichtigt, die Erfindung auf die genaue offenbare Form einzuschränken; offensichtlich sind im Lichte der obigen Lehre Modifizierungen und Variationen der vorliegenden Erfindung möglich. Die nicht stromziehende Schaltung zur Verwendung während einer Kontaktierungsoption wurde beschrieben, um die Prinzipien der Erfindung und deren praktische Anwendung am besten zu erläutern, um damit den Fachmann in die Lage zu versetzen, die Erfindung in diversen Ausführungsformen und mit diversen Modifizierungen, wie sie für die spezielle betrachtete Anwendung geeignet sind, am besten einzusetzen. Der Schutzbereich der Erfindung sei jedoch durch die angefügten Patentansprüche definiert.

### Patentansprüche

1. Eine Schaltung (**50**) mit:
  - einem Eingang (**51**) zum Empfangen eines ersten Signals;
  - einem Ausgang ( $D_{in}$ ) zum Ausgeben des ersten Signals;
  - einem Transistor (**60**), der mit dem Eingang (**51**) verbunden ist und selektiv einen Stromweg in Reaktion auf ein zweites Signal bereitstellt; und
  - einer Schaltungseinrichtung, die ein D-Flipflop (**54**) umfasst, dessen D-Anschluss mit dem Eingang (**51**) und dessen Taktsignalanschluss zum Empfang eines Rücksetzsignals angeschlossen ist, wobei die Schaltungseinrichtung zwischen dem Transistor (**60**) und dem Ausgang ( $D_{in}$ ) angeschlossen ist und das zweite Signal bereitstellt, indem das Rücksetzsignal und das Ausgangssignal des D-Flipflops logisch verknüpft werden.
2. Die nicht Strom ziehende Schaltung nach Anspruch 1, wobei der Transistor (**60**) das erste Signal bei Anlegen des zweiten Signals auf Masse legt.
3. Die nicht Strom ziehende Schaltung nach Anspruch 1, wobei die Schaltungseinrichtung ferner einen Inverter (**58**) und ein Logikelement (**56**) aufweist, und wobei das D-Flipflop (**54**) so ausgebildet ist, um eine zeitverschobene Version des ersten Signals bereit zu stellen.
4. Die nicht Strom ziehende Schaltung nach Anspruch 3, wobei das Logikelement ein NAND-Gatter ist.
5. Die nicht Strom ziehende Schaltung nach Anspruch 1, wobei der Eingang (**51**) mit einer Kontaktfläche verbunden ist.
6. Die nicht Strom ziehende Schaltung nach Anspruch 1, wobei der Transistor ein n-Kanaltransistor

ist.

Es folgen 4 Blatt Zeichnungen

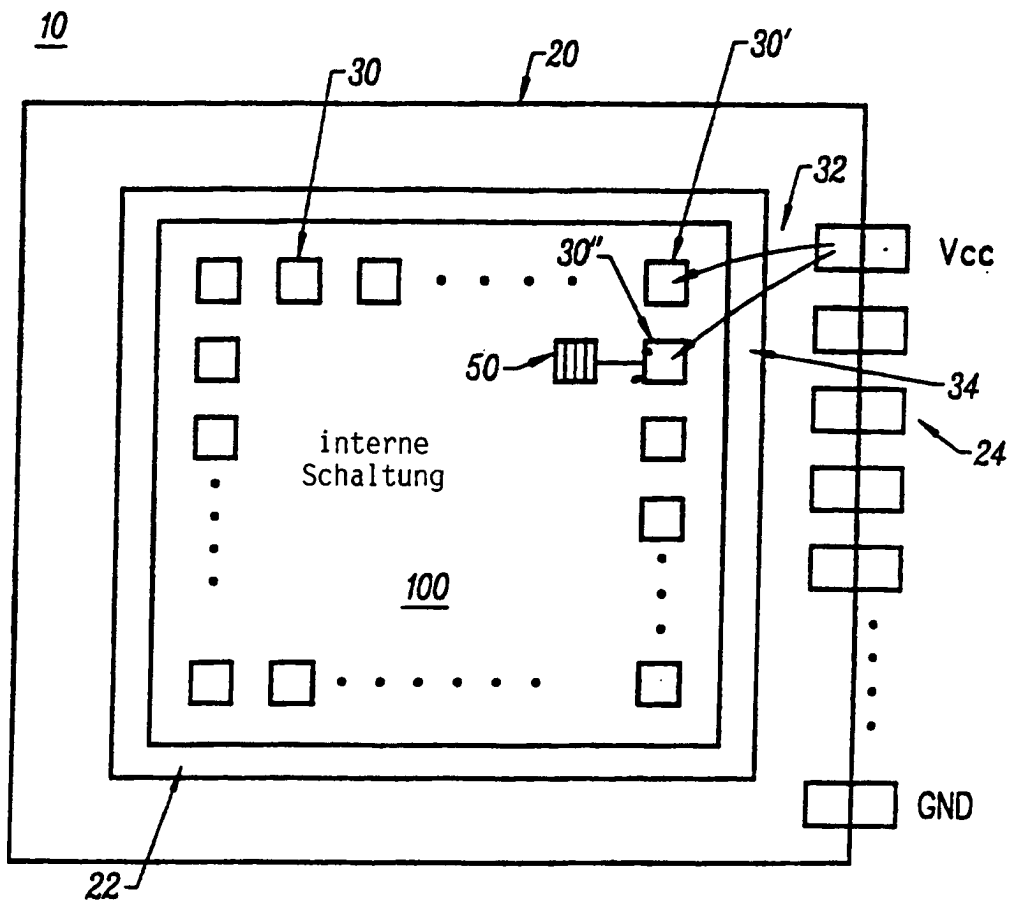
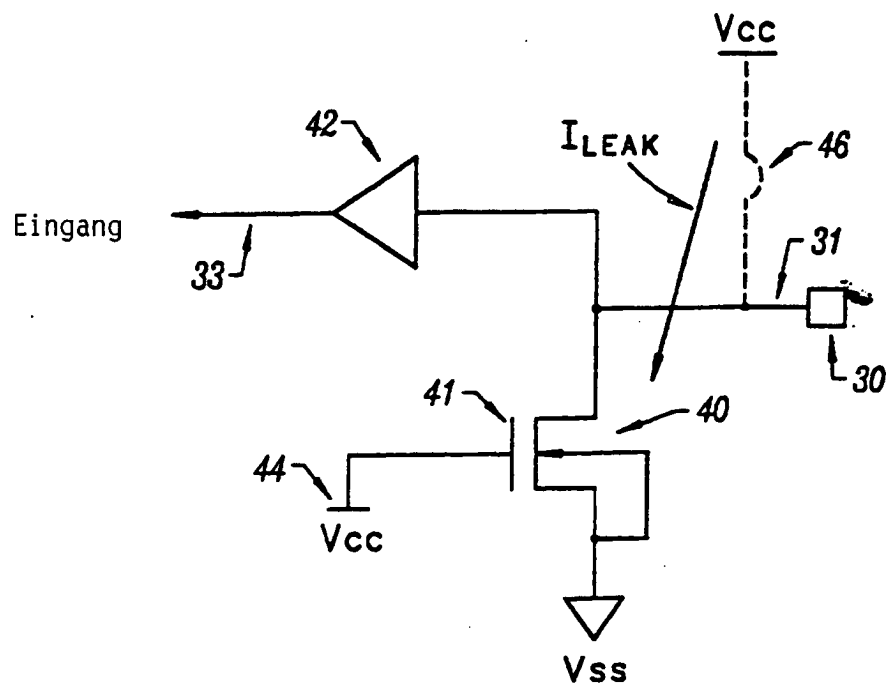


FIG. 1



**FIG. 2**  
(Stand der Technik)

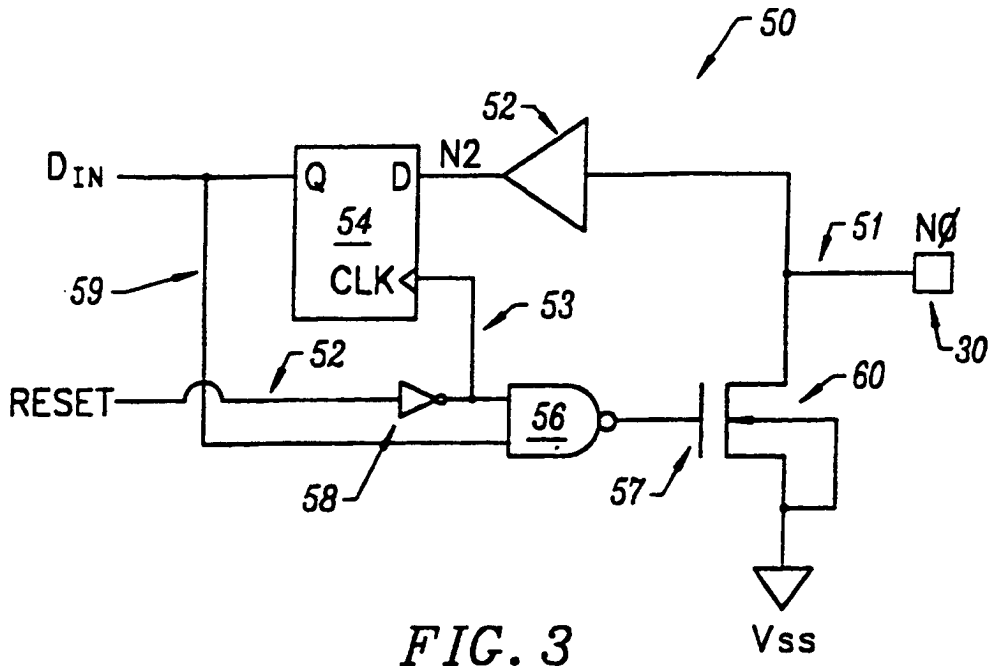


FIG. 3

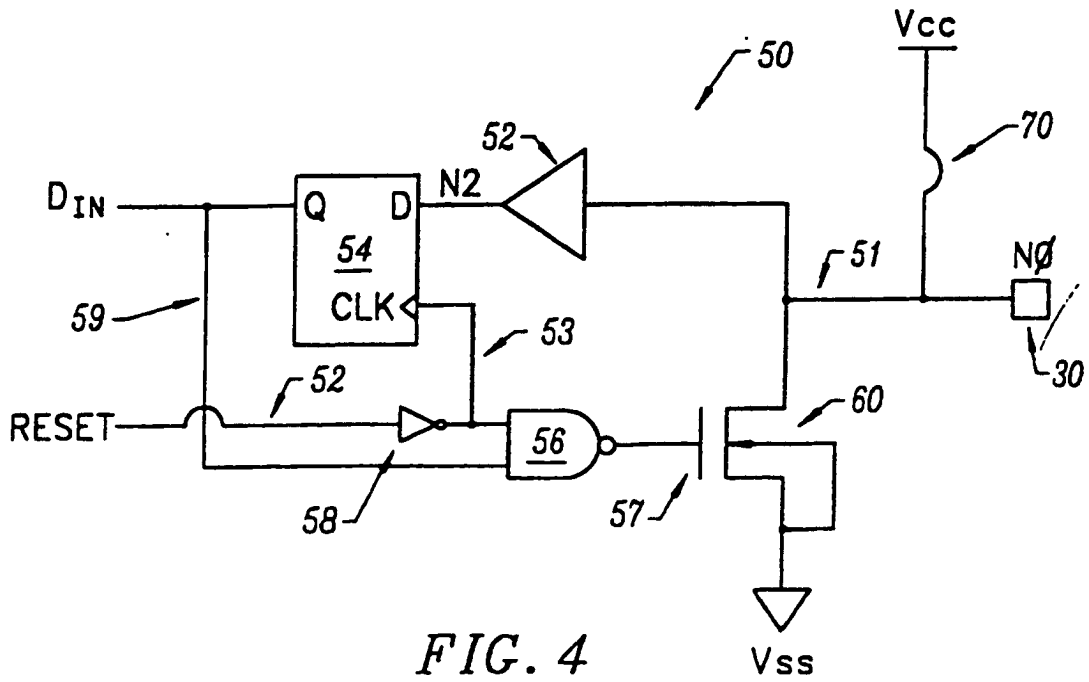
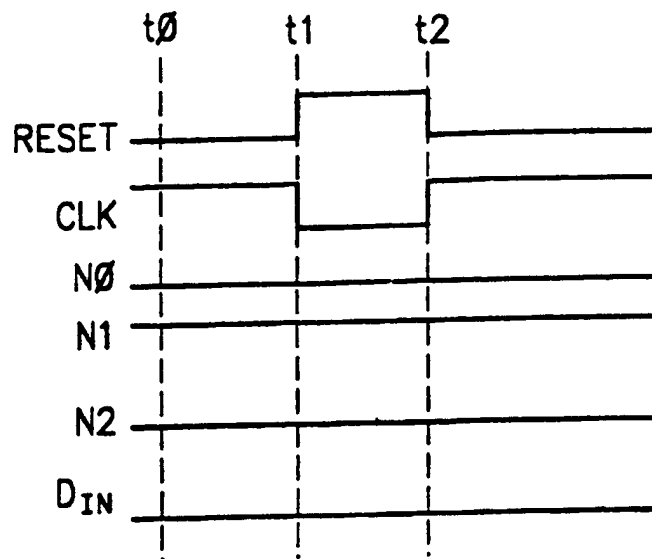
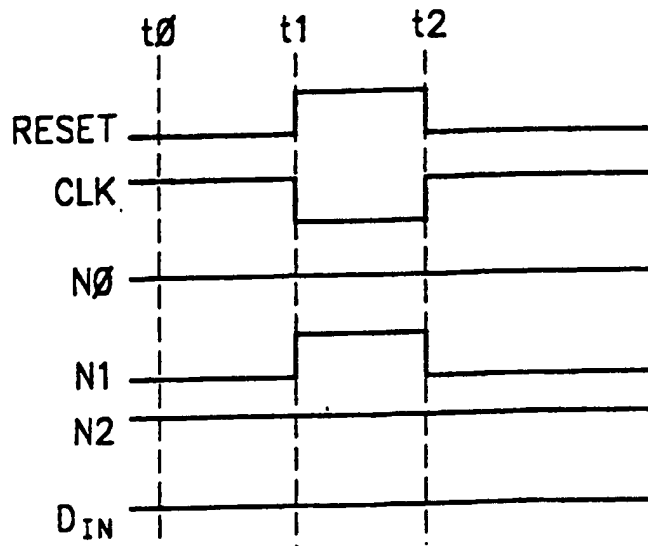


FIG. 4



*FIG. 5*



*FIG. 6*