(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.[6]
H01L 21/76

(11) 공개번호 특1997-0077503
(43) 공개일자 1997년12월12일

(21) 출원번호 특1996-0018910
(22) 출원일자 1996년05월31일

(71) 출원인 LG 반도체 주식회사 문정환
충청북도 청주시 흥덕구 향정동 1번지 (우 : 361-480)
(72) 발명자 손정환
대전광역시 서구 월평 1동 월평타운아파트 103-601호
정재홍
서울특별시 광진구 중곡 3동 544-6
(74) 대리인 양순석

심사청구 : 있음

(54) 반도체장치의 소자분리영역 형성방법

요약

본 발명은 반도체장치의 소자분리영역 형성방법에 관한 것으로서, 반도체기판상에 패드산화막과 질화막을 형성하고 소정 부분을 제거하여 필드부분을 한정하는 공정과, 상기 패드산화막과 질화막의 측면에 제1측벽을 형성하고, 이 제1측벽의 측면에 제2측벽을 형성하는 공정과, 상기 제1측벽과 제2측벽을 마스크로하여 반도체기판의 상기 필드부분을 소정 깊이로 식각하여 홈을 형성하고 상기 제2측벽을 제거하는 공정과, 상기 홈과 상기 제2측벽이 제거되어 노출된 부분의 반도체기판을 산화하여 소자분리 영역을 형성하는 공정과, 상기 질화막, 패드산화막 및 제1측벽 제거하여 반도체기판의 활성영역을 노출시키는 공정을 구비한다. 따라서, 활성영역의 면적이 축소되는 것을 방지할 수 있으며, 또한, 소자분리영역과 활성영역의 계면에 스트레스를 완화시킬 수 있다.

대표도

도2

명세서

[발명의 명칭]

반도체장치의 소자분리영역 형성방법

[도면의 간단한 설명]

제2도(A) 내지 (D)는 본 발명에 따른 반도체장치의 소자분리영역 형성방법을 도시하는 공정도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

반도체기판상에 패드산화막과 질화막을 형성하고 소정 부분을 제거하여 필드부분을 한정하는 공정과, 상기 패드산화막과 질화막의 측면에 제1측벽을 형성하고, 이 제1측벽의 측면에 제2측벽을 형성하는 공정과, 상기 제1측벽과 제2측벽을 마스크로하여 반도체기판의 상기 필드부분을 소정 깊이로 식각하여 홈을 형성하고, 상기 제2측벽을 제거하는 공정과, 상기 홈과 상기 제2측벽이 제거되어 노출된 부분의 반도체기판을 산화하여 소자분리영역을 한정하는 공정과, 상기 질화막, 패드산화막 및 제1측벽 제거하여 반도체기판의 활성 영역을 노출시키는 공정을 구비하는 반도체장치의 소자분리영역 형성방법.

청구항 2

제1항에 있어서, 상기 제2측벽은 산화막 또는 다결정실리콘으로 형성하는 반도체장치의 소자분리영역 형성방법.

청구항 3

제2항에 있어서, 상기 제2측벽은 200～1000A의 두께로 형성하는 반도체장치의 소자분리영역 형성방법.

청구항 4

제1항에 있어서, 상기 홈을 500~3000A의 깊이로 이방성 식각하는 반도체장치의 소자분리영역 형성방법.

※ 참고사항 : 최초출원 내용에 의하여 공개되는 것임.

도면

도면2

