



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년07월29일
(11) 등록번호 10-0972780
(24) 등록일자 2010년07월22일

(51) Int. Cl.

H01L 31/042 (2006.01)

- (21) 출원번호 10-2008-0018573
- (22) 출원일자 2008년02월28일
심사청구일자 2008년02월28일
- (65) 공개번호 10-2009-0093191
- (43) 공개일자 2009년09월02일
- (56) 선행기술조사문헌
KR1020070101917 A*
KR1020080003625 A*
JP04133358 A
KR1020020057607 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자

주식회사 티지솔라
경기 화성시 동탄면 장지리 164-5

(72) 발명자

김동제
경기 성남시 분당구 정자동 111(5/1) 한솔마을 201-201

이유진

경기 용인시 수지구 풍덕천2동 태영데시앙아파트 106-2002

곽중환

서울 도봉구 방학2동 304-51

(74) 대리인

김한

전체 청구항 수 : 총 15 항

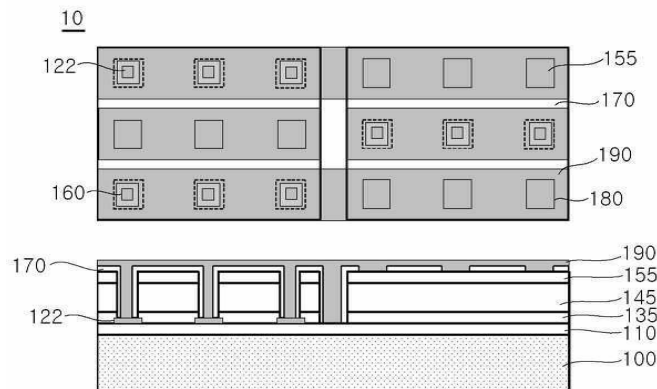
심사관 : 양희용

(54) 태양전지 및 그 제조방법

(57) 요약

박막형 실리콘 태양전지의 제조방법이 개시된다. 본 발명에 따른 태양전지 제조방법은 (a) 기판(100) 상에 제1 전극층(120)을 형성하는 단계; (b) 제1 전극층 상(120)에 제1 비정질 실리콘층(130)을 형성하는 단계; (c) 제1 비정질 실리콘층(130) 상에 제2 비정질 실리콘층(140)을 형성하는 단계; (d) 제2 비정질 실리콘층(140) 상에 제3 비정질 실리콘층(150)을 형성하는 단계; (e) 제1 내지 제3 비정질 실리콘층(130, 140, 150)을 결정화시켜 제1 내지 제3 결정질 실리콘층(135, 145, 155)을 형성하는 단계; (f) 제1 내지 제3 결정질 실리콘층(135, 145, 155)을 식각하여 복수개의 단위셀을 형성하는 단계; (g) 제1 내지 제3 결정질 실리콘층(135, 145, 156)을 식각하여 제1 전극층(122)을 노출시키는 제1 콘택홀(160)을 형성하는 단계; (h) 마스크층(170)을 형성하는 단계; (i) 마스크층(170)을 식각하여 제3 결정질 실리콘층(155)을 노출시키는 제2 콘택홀(180)을 형성하는 단계; 및 (j) 제2 전극층(190)을 형성하는 단계를 포함한다.

대표도 - 도1k



특허청구의 범위

청구항 1

- (a) 기관 상에 제1 전극층을 형성하는 단계;
 - (b) 상기 제1 전극층 상에 제1 비정질 실리콘층을 형성하는 단계;
 - (c) 상기 제1 비정질 실리콘층 상에 제2 비정질 실리콘층을 형성하는 단계;
 - (d) 상기 제2 비정질 실리콘층 상에 제3 비정질 실리콘층을 형성하는 단계;
 - (e) 상기 제1 내지 제3 비정질 실리콘층을 결정화시켜 제1 내지 제3 결정질 실리콘층을 형성하는 단계;
 - (f) 상기 제1 내지 제3 결정질 실리콘층을 식각하여 복수개의 단위셀을 형성하는 단계;
 - (g) 상기 제1 내지 제3 결정질 실리콘층을 식각하여 상기 제1 전극층을 노출시키는 제1 컨택홀을 형성하는 단계;
 - (h) 마스크층을 형성하는 단계;
 - (i) 상기 마스크층을 식각하여 상기 제3 결정질 실리콘층을 노출시키는 제2 컨택홀을 형성하는 단계; 및
 - (j) 제2 전극층을 형성하는 단계
- 를 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 2

제1항에 있어서,
 상기 제1 및 제2 전극층은 Ni, Al, Ti, Ag, Au, Co, Sb, Pd, Cu 중 어느 하나 또는 둘 이상의 금속을 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 3

제1항에 있어서,
 상기 비정질 실리콘층의 형성 방법에는 화학 기상 증착법을 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 4

제1항에 있어서,
 상기 비정질 실리콘층의 결정화 방법에는 고상 결정화법 및 금속유도 결정화법을 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 5

제1항에 있어서,
 상기 (f) 단계에서 상기 결정질 실리콘층의 식각 방법에는 레이저 식각법을 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 6

제2항에 있어서,
 상기 (e) 단계에서 상기 제1 전극층은 금속 또는 금속 실리콘사이드를 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 7

제1항에 있어서,
 상기 (j) 단계를 통하여 상기 (f) 단계에서 형성된 복수개의 단위셀 중 임의의 단위셀의 제1 결정질 실리콘층과

그 인접셀의 제3 결정질 실리콘층이 연결되고, 상기 임의의 단위셀의 제3 결정질 실리콘층과 그 인접셀의 제1 결정질 실리콘층이 연결되는 것을 특징으로 하는 태양전지 제조방법.

청구항 8

제1항에 있어서,

상기 기판의 표면을 텍스처링 처리하는 단계를 더 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 9

제1항에 있어서,

상기 기판 상에 반사 방지층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 태양전지 제조방법.

청구항 10

기판 상에 도전체 패턴, 제1 실리콘층, 제2 실리콘층 및 제3 실리콘층이 순차적으로 적층되고, 상기 도전체 패턴을 노출시키는 제1 콘택홀을 구비하는 복수개의 단위셀;

상기 단위셀 상에 형성되고, 상기 제3 실리콘층을 노출시키는 제2 콘택홀을 구비하는 마스크층; 및

상기 마스크층 상에 형성되고, 상기 제1 콘택홀과 상기 제2 콘택홀을 통해 상기 복수개의 단위셀을 직렬 연결시키는 전극층

을 포함하는 것을 특징으로 하는 태양전지.

청구항 11

제10항에 있어서,

상기 기판은 유리 및 플라스틱을 포함하는 것을 특징으로 하는 태양전지.

청구항 12

제10항에 있어서,

상기 제1 실리콘층은 n형 실리콘층이고 상기 제3 실리콘층은 p형 실리콘층인 것을 특징으로 하는 태양전지.

청구항 13

제10항에 있어서,

상기 제1 내지 제3 실리콘층은 결정질 실리콘층인 것을 특징으로 하는 태양전지.

청구항 14

제10항에 있어서,

상기 도전체 패턴은 금속 또는 금속 실리콘사이드를 포함하는 것을 특징으로 하는 태양전지.

청구항 15

제10항에 있어서,

상기 복수개의 단위셀 중 임의의 단위셀의 제1 실리콘층과 그 인접셀의 제3 실리콘층이 연결되고, 상기 임의의 단위셀의 제3 실리콘층과 그 인접셀의 제1 실리콘층이 연결되는 것을 특징으로 하는 태양전지.

명세서

발명의 상세한 설명

기술분야

본 발명은 박막형 실리콘 태양전지 및 그 제조방법에 관한 것이다. 보다 상세하게는 태양전지를 구성하는 복

[0001]

수개의 단위셀간의 직렬 연결시 n형 실리콘층에 연결되는 전극층으로 투명 전도층 대신에 금속 실리사이드층이 적용되는 태양전지 및 그 제조방법에 관한 것이다.

배경 기술

- [0002] 태양전지는 태양광을 직접 전기로 변환시키는 태양광 발전의 핵심 소자로 현재 우주에서부터 가정에 이르기까지 그 응용 범위가 매우 넓다.
- [0003] 태양전지는 기본적으로 pn 접합으로 구성된 다이오드로서 그 동작원리는 다음과 같다. 태양전지의 pn 접합에 반도체의 에너지 밴드 갭보다 큰 에너지를 가진 태양광이 입사되면 전자-정공 쌍이 생성되고, 이들 전자-정공이 pn 접합부에 형성된 전기장에 의해 전자는 n층으로 정공은 p층으로 이동함에 따라 pn간에 광기전력이 발생하게 되는데, 이때 태양전지의 양단에 부하나 시스템을 연결하면 전류가 흐르게 되어 전력을 생산하게 된다.
- [0004] 태양전지는 광 흡수층으로 사용되는 물질에 따라 다양하게 구분되는데, 광 흡수층으로 실리콘을 이용하는 실리콘계 태양전지가 대표적이다. 실리콘계 태양전지는 기판형[단결정(single crystal), 다결정(poly crystal)] 태양전지와 박막형[비정질(amorphous), 다결정(poly crystal)] 태양전지로 구분된다. 이외에도 태양전지의 종류에는 CdTe나 CIS(CuInSe₂)의 화합물 박막 태양전지, III-V족 태양전지, 염료감응 태양전지, 유기 태양전지 등을 들 수 있다.
- [0005] 단결정 실리콘 기판형 태양전지는 다른 종류의 태양전지에 비해서 변환 효율이 월등히 높다는 장점이 있지만 단결정 실리콘 웨이퍼를 사용함에 따라 제조 단가가 높다는 치명적인 단점이 있다. 다결정 실리콘 기판형 태양전지 역시 단결정 실리콘 기판형 태양전지보다는 제조 단가가 저렴할 수 있지만, 벌크 상태의 원재료로부터 태양전지를 만드는 점은 단결정 실리콘 기판형 태양전지와 다를 바 없기 때문에, 원재료비가 비싸고 공정 자체가 복잡하여 제조 단가 절감에 한계가 있을 수 밖에 없다.
- [0006] 이와 같은 기판형 태양전지의 문제점을 해결하기 위한 방안으로 유리와 같은 기판 위에 광흡수층인 실리콘을 박막 형태로 증착하여 사용함으로써 제조 단가를 획기적으로 낮출 수 있는 박막형 실리콘 태양전지가 주목을 받고 있다. 박막형 실리콘 태양전지는 기판형 실리콘 태양전지의 약 1/100에 해당하는 두께만으로도 태양전지의 제조가 가능하다.
- [0007] 박막형 실리콘 태양전지 중 가장 처음 개발되고 현재 주택용 등에 보급되기 시작한 것이 비정질 실리콘 박막형 태양전지이다. 비정질 실리콘 태양전지는 비정질 실리콘을 화학 기상 증착(chemical vapor deposition)법에 의해 형성할 수 있어서 대량 생산에 적합하고 제조 단가가 저렴한 대신에 비정질 실리콘 내에 다량으로 존재하는 실리콘 원자의 땀글링 본드(dangling bond) 때문에 변환 효율이 기판형 실리콘 태양전지에 비해 너무 낮다는 문제점이 있다. 또한, 비정질 실리콘 태양전지는 수명이 비교적 짧고 사용함에 따라 효율이 감소하는 열화 현상이 나타나는 문제점이 있다.
- [0008] 상기와 같은 문제를 가지고 있는 비정질 실리콘 박막형 태양전지의 단점을 보완하기 위하여 개발된 것이 결정질(crystalline) 실리콘 박막형 태양전지이다. 결정질 실리콘 박막형 태양전지는 광흡수층으로 결정질 실리콘을 사용하기 때문에 광흡수층으로 비정질 실리콘을 사용하는 비정질 실리콘 박막형 태양전지보다 태양전지의 특성이 우수하다.
- [0009] 그러나, 결정질 실리콘 박막형 태양전지는 모듈화하기가 용이하지 않다는 문제점이 있었다. 결정질 실리콘 박막형 태양전지의 최종 완성 제품은 글래스 기판 상에 n형 실리콘층, i형 실리콘층, p형 실리콘층이 순차적으로 적층되어 있는 복수개의 단위셀로 이루어지고, 단위셀간에 전극층을 통하여 n형(p형) 실리콘층과 p형(n형) 실리콘층이 전기적으로 서로 직렬 연결되어 있는 구조를 취하고 있다. 이때, n형 실리콘층에 전압을 인가하기 위하여 n형 실리콘층의 하부에 형성되는 전극층은 태양전지의 작동 원리상 ITO(Indium Tin Oxide)와 같은 투명 전도성 물질로 구성되어야 한다. 그러나, 통상적으로 투명 전도성 물질은 온도가 높아지면 열화되기 때문에 결정질 실리콘 박막형 태양전지에는 사용할 수 없는 문제점이 있었다. 즉, 결정질 실리콘 박막형 태양전지를 제조하기 위해서는 비정질 실리콘을 형성한 후 이를 600℃ 이상의 온도에서 결정화시키는 공정을 거쳐야 하는데 상기 온도에서 투명 전도성 물질은 특성이 저하되어 그 결과 태양전지의 제반 특성을 저하시키는 문제점이 있었다.

발명의 내용

해결 하고자하는 과제

[0010] 이에 본 발명은 상기와 같은 종래의 문제점을 해결하기 위하여 안출된 것으로서, 복수개의 단위셀간의 직렬 연결시 n형 실리콘층에 연결되는 전극층으로 투명 전도층 대신에 금속 실리콘사이드층을 사용하는 결정질 실리콘 박막형 태양전지 및 그 제조방법을 제공함에 그 목적이 있다.

[0011] 또한, 본 발명은 n형 실리콘층에 연결되는 전극층으로 투명 전도층 대신에 금속 실리콘사이드층을 사용함으로써 제조 과정에서 제반 특성이 저하되지 않는 결정질 실리콘 박막형 태양전지 및 그 제조방법을 제공함에 그 목적이 있다.

과제 해결수단

[0012] 상술한 목적을 달성하기 위하여, 본 발명에 따른 태양전지 제조방법은 (a) 기판 상에 제1 전극층을 형성하는 단계; (b) 상기 제1 전극층 상에 제1 비정질 실리콘층을 형성하는 단계; (c) 상기 제1 비정질 실리콘층 상에 제2 비정질 실리콘층을 형성하는 단계; (d) 상기 제2 비정질 실리콘층 상에 제3 비정질 실리콘층을 형성하는 단계; (e) 상기 제1 내지 제3 비정질 실리콘층을 결정화시켜 제1 내지 제3 결정질 실리콘층을 형성하는 단계; (f) 상기 제1 내지 제3 결정질 실리콘층을 식각하여 복수개의 단위셀을 형성하는 단계; (g) 상기 제1 내지 제3 결정질 실리콘층을 식각하여 상기 제1 전극층을 노출시키는 제1 컨택홀을 형성하는 단계; (h) 마스크층을 형성하는 단계; (i) 상기 마스크층을 식각하여 상기 제3 결정질 실리콘층을 노출시키는 제2 컨택홀을 형성하는 단계; 및 (j) 제2 전극층을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0013] 상기 제1 및 제2 전극층은 Ni, Al, Ti, Ag, Au, Co, Sb, Pd, Cu 중 어느 하나 또는 둘 이상의 금속을 포함할 수 있다.

[0014] 상기 비정질 실리콘층의 형성 방법에는 화학 기상 증착법을 포함할 수 있다.

[0015] 상기 비정질 실리콘층의 결정화 방법에는 고상 결정화법 및 금속유도 결정화법을 포함할 수 있다.

[0016] 상기 (f) 단계에서 상기 결정질 실리콘층의 식각 방법에는 레이저 식각법을 포함할 수 있다.

[0017] 상기 (e) 단계에서 상기 제1 전극층과 상기 제1 비정질 실리콘층의 경계 영역에는 금속 실리콘사이드층이 형성될 수 있다.

[0018] 상기 (j) 단계를 통하여 상기 (f) 단계에서 형성된 복수개의 단위셀 중 임의의 단위셀의 제1 결정질 실리콘층과 그 인접셀의 제3 결정질 실리콘층이 연결되고, 상기 임의의 단위셀의 제3 결정질 실리콘층과 그 인접셀의 제1 결정질 실리콘층이 연결될 수 있다.

[0019] 상기 기판의 표면을 텍스처링 처리하는 단계를 더 포함할 수 있다.

[0020] 상기 기판 상에 반사 방지층을 형성하는 단계를 더 포함할 수 있다.

[0021] 그리고 상술한 목적을 달성하기 위하여, 본 발명에 따른 태양전지는 기판 상에 제1 실리콘층, 제2 실리콘층 및 제3 실리콘층이 순차적으로 적층되어 있는 복수개의 단위셀로 이루어지며, 상기 제1 실리콘층은 그 하부에 형성되어 있는 도전체 패턴과 전기적으로 연결되는 것을 특징으로 한다.

[0022] 상기 기판은 유리 및 플라스틱을 포함할 수 있다.

[0023] 상기 제1 실리콘층은 n형 실리콘층이고 상기 제3 실리콘층은 p형 실리콘층일 수 있다.

[0024] 상기 제1 내지 제3 실리콘층은 결정질 실리콘층일 수 있다.

[0025] 상기 도전체 패턴은 금속 또는 금속 실리콘사이드를 포함할 수 있다.

[0026] 상기 복수개의 단위셀 중 임의의 단위셀의 제1 실리콘층과 그 인접셀의 제3 실리콘층이 연결되고, 상기 임의의 단위셀의 제3 실리콘층과 그 인접셀의 제1 실리콘층이 연결될 수 있다.

효과

[0027] 본 발명에 따르면, n형 실리콘층에 연결되는 전극층으로 투명 전도층 대신에 금속 실리콘사이드층을 사용함으로써 결정질 실리콘 박막형 태양전지의 제조 과정에서 태양 전지의 제반 특성이 저하되지 않는 효과가 있다.

발명의 실시를 위한 구체적인 내용

[0028] 후술하는 본 발명에 대한 상세한 설명은, 본 발명이 실시될 수 있는 특정 실시예를 예시로서 도시하는 첨부 도

면을 참조한다. 이들 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 여기에 기재되어 있는 특정 형상, 구조 및 특성은 일 실시예에 관련하여 본 발명의 정신 및 범위를 벗어나지 않으면서 다른 실시예로 구현 될 수 있다. 또한, 각각의 개시된 실시예 내의 개별 구성요소의 위치 또는 배치는 본 발명의 정신 및 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 취하려는 것이 아니며, 본 발명의 범위는 적절하게 설명된다면, 그 청구항들이 주장하는 것과 균등한 모든 범위와 더불어 첨부된 청구항에 의해서만 한정된다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일 또는 유사한 기능을 지칭한다.

- [0029] 이하 첨부된 도면을 참조하여 본 발명의 구성을 상세하게 설명하도록 한다.
- [0030] 도 1a 내지 도 1k는 본 발명의 일 실시예에 따른 태양전지 제조방법의 구성을 나타내는 도면이다. 참고로 상기 각 도면에서 하부 도면은 각 단계별 단면도이고 상부 도면은 평면도로서 편의상 태양전지의 전체 면적 중에서 일부만을 나타낸 것이다.
- [0031] 먼저, 도 1a를 참조하면, 태양전지의 제조 과정의 첫 단계로써 기판(100) 상에 반사 방지층(110)을 형성한다.
- [0032] 태양전지에 있어서 기판(100)은 태양광의 흡수를 위하여 투명 재질로 이루어지는 것이 바람직하며 예를 들어, 유리 및 투명 플라스틱을 포함할 수 있다. 이때, 기판(100)의 표면은 요철(roughness; 미도시)이 형성되도록 텍스처링(texturing) 처리하는 것이 바람직하다. 이는 태양전지의 기판 표면에서 반사되는 빛을 줄이고 빛이 태양전지 내부로 입사할 때 빛을 산란시킴으로써 빛이 태양전지 내부를 통과하는 유효 길이가 증가됨에 따라 빛 흡수율이 향상되어 출력 전류를 증가시키기 위함이다.
- [0033] 반사 방지층(110)은 기판(100)을 통하여 입사된 빛이 실리콘층에 흡수되지 못하고 바로 외부로 반사됨으로써 태양전지의 효율을 저하시키는 현상을 방지하는 역할을 한다. 반사 방지층(110)은 실리콘 산화물(SiO_x) 또는 실리콘 질화물(SiN_x)을 포함할 수 있다. 반사 방지층(110)의 형성 방법으로는 저압 화학기상 증착법(Low Pressure Chemical Vapor Deposition; LPCVD) 및 플라즈마 화학기상 증착법(Plasma Enhanced Chemical Vapor Deposition; PECVD) 등을 포함할 수 있다.
- [0034] 다음으로, 도 1b를 참조하면, 반사 방지층(110) 상에 제1 금속층(120)을 소정 형상의 패턴 형태로 형성한다. 하술 하겠지만 제1 금속층(120)은 n형 실리콘층(130)에 연결되는 전극층의 역할을 하며, 이를 위하여 제1 금속층(120)은 제1 컨택홀(160)이 형성되는 위치에 형성된다.
- [0035] 제1 금속층(120)은 Ni, Al, Ti, Ag, Au, Co, Sb, Pd, Cu 중 어느 하나 또는 둘 이상의 금속을 포함하는 것이 바람직하다. 제1 금속층(120)의 형성 방법으로는 잉크젯 인쇄법(ink jet printing), 스크린 인쇄법(screen printing), 증발법(evaporation) 또는 스퍼터링법(sputtering)과 같은 물리 기상 증착법(Physical Vapor Deposition; PVD) 등을 사용할 수 있다. 제1 전극층(120)의 패턴링 방법으로는 습식 식각법, 레이저 스크라이빙법(laser scribing)을 포함하는 건식 식각법 등을 사용할 수 있다.
- [0036] 다음으로, 도 1c 내지 도 1e를 참조하면, 제1 금속층(120) 상에 n형 비정질 실리콘층(130), i형(intrinsic) 비정질 실리콘층(140), p형 비정질 실리콘층(150)을 순차적으로 형성한다.
- [0037] 상기 비정질 실리콘층(130, 140, 150)의 형성 방법으로는 LPCVD법, PECVD법, 열선 화학기상 증착(Hot Wire Chemical Vapor Deposition; HWCVD)법 등과 같은 화학 기상 증착법 등을 포함할 수 있다. 상기 비정질 실리콘층(130, 140, 150)의 각 층의 두께는 박막형 실리콘 태양전지에서 통상적으로 채택하고 있는 두께를 적용할 수 있다.
- [0038] n형 비정질 실리콘층(130)은 비정질 실리콘층을 형성하는 과정 중에 n형 도펀트를 인시츄(in-situ) 도핑하여 형성하는 것이 바람직하다. n형 도펀트로는 인(P)을 사용하는 것이 바람직하다. 도핑 농도는 박막형 실리콘 태양전지에서 통상적으로 채택하고 있는 도핑 농도를 적용할 수 있다.
- [0039] p형 비정질 실리콘층(150) 역시 비정질 실리콘층을 형성하는 과정 중에 p형 도펀트를 인시츄(in-situ) 도핑하여 형성하는 것이 바람직하다. p형 도펀트로는 붕소(B)를 사용하는 것이 바람직하다. 도핑 농도는 상술한 n형 비정질 실리콘층(130) 형성시와 동일하다.
- [0040] 다음으로, 도 1f를 참조하면, n형, i형, p형 비정질 실리콘층(130, 140, 150)을 결정화 열처리하여 n형, i형, p형 결정질 실리콘층(135, 145, 155)을 형성한다. 이로써 n형 결정질 실리콘층(135), i형 결정질 실리콘층(145), p형 결정질 실리콘층(155)이 순차적으로 적층되어 있는 박막형 결정질 실리콘 태양전지용 n-i-p 구조가

완성된다.

- [0041] 비정질 실리콘층의 결정화 방법은 고상 결정화법(Solid Phase Crystallization, SPC)을 사용하는 것이 좋다. 이 경우 결정화 온도는 600~700℃ 범위 내인 것이 바람직하다. 결정화 온도를 SPC법을 사용하는 경우보다 더 낮추기 위해서는 금속 촉매를 이용하여 비정질 실리콘을 결정화시키는 방식인 금속유도 결정화법(Metal Induced Crystallization; MIC)을 사용할 수도 있다.
- [0042] 한편, 비정질 실리콘층의 결정화 열처리 단계에서 n형 비정질 실리콘층(130)과 p형 비정질 실리콘층(150)에 도핑되어 있던 n형 도펀트와 p형 도펀트의 활성화(activation)도 동시에 진행된다. 이 과정에서 n형 도펀트가 확산하여 제i형 결정질 실리콘층이 실제로는 n^o 결정질 실리콘층이 될 수 있다. 태양전지에서 빛 흡수층으로 또는 n^o(또는 p^o) 실리콘층보다 절연성이 우수한 i형(진성, intrinsic) 실리콘층을 사용하는 것이 성능 면에서 더 우수하기 때문에 상기 확산 현상으로 인하여 태양전지의 성능을 저하시킬 수 있다. 이를 방지하기 위해서는 도 1d의 단계에서 i형 비정질 실리콘층(140) 형성시 전혀 도핑을 하지 않는 것이 아니라 실제로는 낮은 농도의 p형 도펀트가 도핑된 p^o 비정질 실리콘층을 형성하는 것이 더 바람직할 수 있다.
- [0043] 또한, 비정질 실리콘층의 결정화 열처리 단계에서 제1 금속층(120)과 n형 비정질 실리콘층(130)이 반응하여 제1 금속층(120)은 금속 실리사이드층(122)으로 상 변화(phase change)된다. 따라서, 본 발명에서 최종적으로 n형 결정질 실리콘층(135)과 직접 접촉하여 연결되는 전극층은 금속 실리사이드층(122)이 된다.
- [0044] 다음으로, 도 1g를 참조하면, n형, i형, p형 결정질 실리콘층(135, 145, 155)을 식각하여 태양전지를 구성하는 복수개의 단위셀을 형성한다. 이 단계에서 복수개의 단위셀은 서로 전기적으로 격리된다. 복수개의 단위셀 형성을 위한 상기 결정질 실리콘층(135, 145, 155)의 식각 방법으로는 건식 식각법의 일종인 레이저 스크라이빙법(laser scribing)을 사용하는 것이 바람직하다.
- [0045] 다음으로, 도 1h 내지 도 1k를 참조하면, 분리된 복수개의 단위셀간을 전기적으로 연결하기 위한 공정이 진행된다.
- [0046] 도 1h를 참조하면, n형, i형, p형 결정질 실리콘층(135, 145, 155)을 식각하여 제1 컨택홀(160)을 형성한다. 제1 컨택홀(160)은 복수개의 단위셀간의 n형 실리콘층과 그 인접셀의 p형 실리콘층을 연결하기 위하여 n형 실리콘층을 노출시키는 역할을 한다. 물론, 본 발명에서는 제1 컨택홀(160) 형성을 통하여 n형 결정질 실리콘층(135)과 접촉하면서 연결되어 있는 금속 실리사이드층(122)도 동시에 노출된다. 제1 컨택홀(160) 형성을 위한 상기 결정질 실리콘층(135, 145, 155)의 식각 방법으로는 습식 식각법, 레이저 스크라이빙법을 포함하는 건식 식각법 등을 사용할 수 있다. 이때, n형 결정질 실리콘층(135)의 식각 과정에서 금속 실리사이드층(122)이 식각 정지층(etching stop layer)의 역할을 할 수 있다.
- [0047] 다음으로, 도 1i를 참조하면, 도 1h의 단계가 완료된 상태에서 마스크층(170)을 전면적으로 형성한다. 마스크층(170)은 제2 컨택홀(180)을 형성하기 위하여 제2 컨택홀(180)이 형성될 영역 이외의 부분을 패시베이션(passivation) 하는 역할을 한다. 마스크층(170)은 실리콘 산화물(SiO_x), 실리콘 질화물(SiN_x), 레진(regin)을 포함할 수 있다. 마스크층(170)의 형성 방법으로는 LPCVD법, PECVD법, SOD(Spin On Dielectrics) 코팅법 등을 사용할 수 있다.
- [0048] 다음으로, 도 1j를 참조하면, 마스크층(170)을 식각하여 제2 컨택홀(180)을 형성한다. 제2 컨택홀(180)은 복수개의 단위셀간의 n형 실리콘층과 그 인접셀의 p형 실리콘층을 연결하기 위하여 p형 실리콘층을 노출시키는 역할을 한다. 제2 컨택홀(180) 형성을 위한 마스크층(170)의 식각 방법으로는 습식 식각법, 레이저 스크라이빙법을 포함하는 건식 식각법 등을 사용할 수 있다.
- [0049] 다음으로, 도 1k를 참조하면, 도 1j의 단계가 완료된 상태에서 제2 전극층(190)을 전면적으로 형성한 후 패터닝한다. 제2 전극층(190)의 재료는 일반적인 배선용 재료로 사용할 수 있는 것이면 특별히 제한되지 않으나 금속을 사용하는 것이 바람직하다. 제2 전극층(190)의 형성과 패터닝 방법은 상술한 제1 전극층(120)의 경우와 동일하다.
- [0050] 도 1k 단계가 완료되면 본 발명의 일 실시예에 따른 박막형 결정질 실리콘 태양전지(10)가 완성되며 도 2는 태양전지(10)의 구성을 나타내는 평면도이다.
- [0051] 도시한 바와 같이, 태양전지(10)는 기판(100) 상에 n형 결정질 실리콘층(135), i형 결정질 실리콘층(145), p형 결정질 실리콘층(155)이 순차적으로 적층되어 있고, 제1 전극층인 금속 실리사이드층(122) 및 제2 전극층(190)

을 통하여 복수개의 단위셀 중 임의의 단위셀의 n형 결정질 실리콘층(135)과 그 인접셀의 p형 결정질 실리콘층(155)이 연결되고, 임의의 단위셀의 p형 결정질 실리콘층(155)과 그 인접셀의 n형 결정질 실리콘층(135)이 연결됨으로써, 복수개의 단위셀은 모두 전기적으로 연결되어 하나의 태양전지(10)로 작동할 수 있게 된다. 특히, 본 발명에서 태양전지(10)는 금속 실리사이드층(122)을 통하여 n형 결정질 실리콘층(135)에 전압이 인가되는 구성을 취함으로써 다음과 같은 장점이 있다.

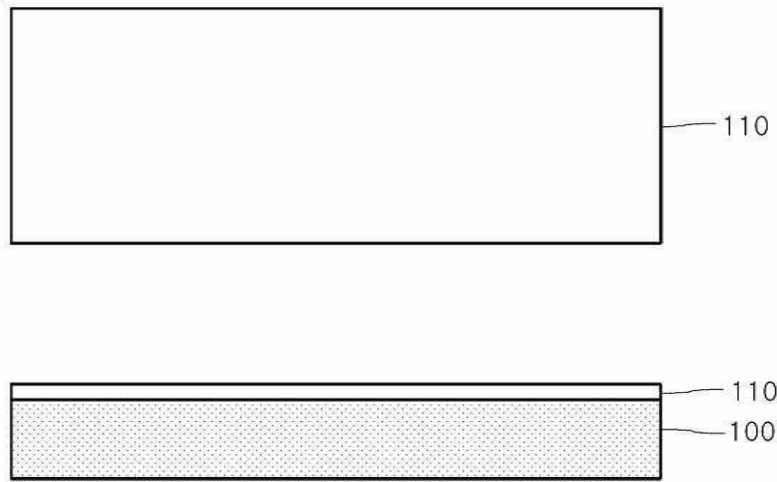
- [0052] (1) n형 실리콘층에 연결되는 전극층으로 투명 전도층을 사용할 필요가 없기 때문에 결정질 실리콘 박막형 태양전지 제조시 비정질 실리콘의 결정화 과정에서 투명 전도층이 열화되어 태양전지의 제반 특성이 저하되는 현상을 방지할 수 있다.
- [0053] (2) 금속 실리사이드층의 저항이 순수 금속의 저항보다도 낮기 때문에 n형 실리콘층과 전극층간의 접촉 저항(contact resistance)이 낮아져서 태양전지의 전력 소모를 줄일 수 있다.
- [0054] (3) 빛 흡수층으로 비정질 실리콘층보다 전자-정공의 이동도 특성이 훨씬 우수하고 결합 밀도가 낮은 결정질 실리콘 층을 사용하기 때문에 태양전지의 전반적인 특성이 우수하다. 또한, 결정질 실리콘층은 빛 조사에 따른 열화 특성이 없기 때문에 수명 시간 동안 제품의 신뢰성이 높아진다.
- [0055] (4) 빛 흡수층으로 낮은 농도로 도핑되어 있는 p^o 또는 n^o 실리콘층보다 절연성이 우수한 i형(진성, intrinsic) 실리콘층을 사용하기 때문에 표동(drift) 메카니즘에 의한 전자-전공 수집 특성이 우수하여 태양전지의 성능이 향상된다.
- [0056] 본 발명은 상술한 바와 같이 바람직한 실시예를 들어 도시하고 설명하였으나, 상기 실시예에 한정되지 아니하며 본 발명의 정신을 벗어나지 않는 범위 내에서 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 다양한 변형과 변경이 가능하다. 그러한 변형예 및 변경예는 본 발명과 첨부된 특허청구범위의 범위 내에 속하는 것으로 보아야 한다.

도면의 간단한 설명

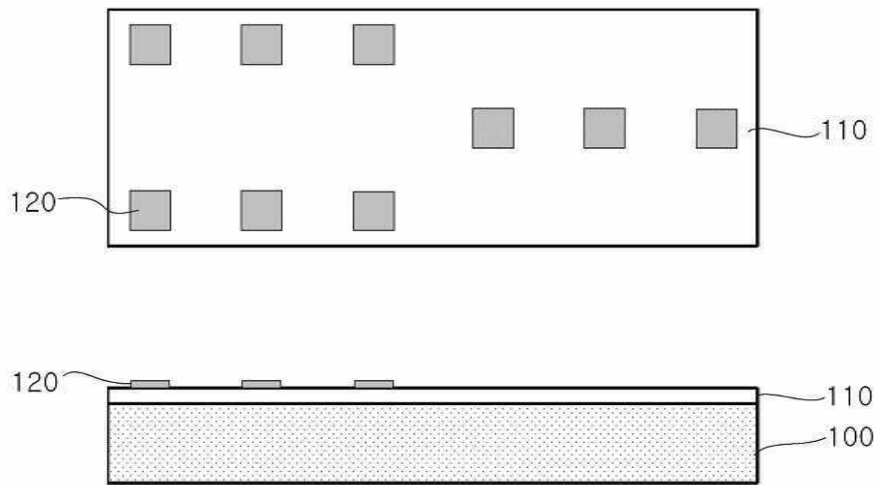
- [0057] 도 1a 내지 도 1k는 본 발명의 일 실시예에 따른 태양전지 제조방법의 구성을 나타내는 도면.
- [0058] 도 2는 도 1의 방법에 따라 제조된 태양전지의 구성을 나타내는 평면도.
- [0059] <도면의 주요 부분에 대한 부호의 설명>
- [0060] 100: 기판
- [0061] 110: 반사 방지층
- [0062] 120: 제1 금속층
- [0063] 122: 금속 실리사이드층
- [0064] 130: n형 비정질 실리콘층
- [0065] 135: n형 결정질 실리콘층
- [0066] 140: i형 비정질 실리콘층
- [0067] 145: i형 결정질 실리콘층
- [0068] 150: p형 비정질 실리콘층
- [0069] 155: p형 결정질 실리콘층
- [0070] 160: 제1 컨택홀
- [0071] 170: 마스크층
- [0072] 180: 제2 컨택홀
- [0073] 190: 제2 금속층

도면

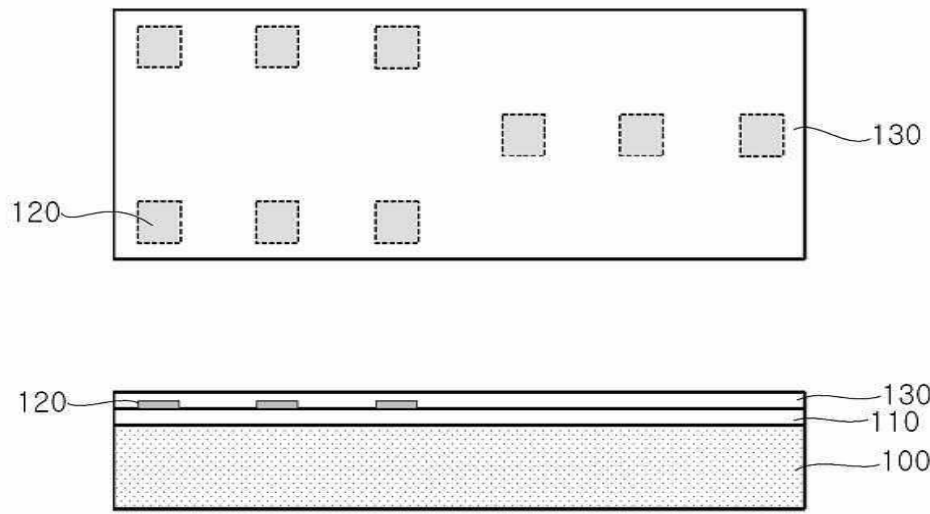
도면1a



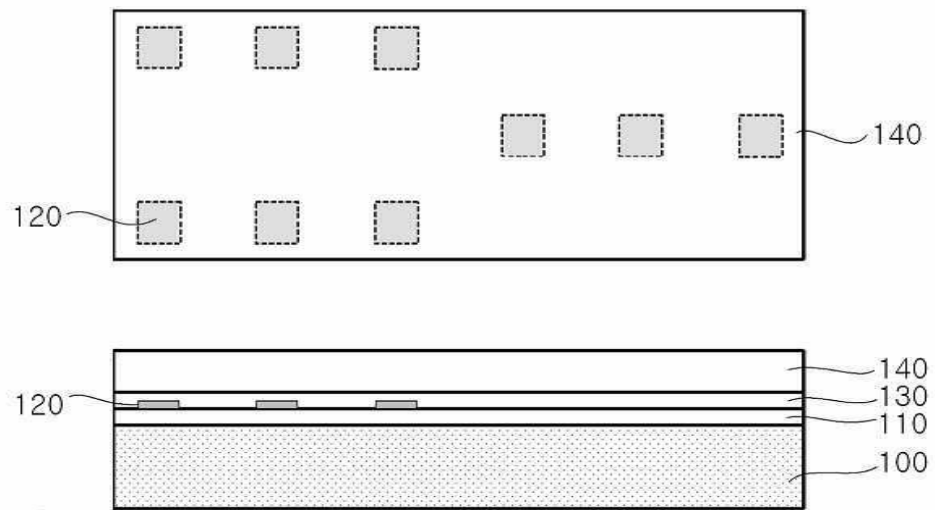
도면1b



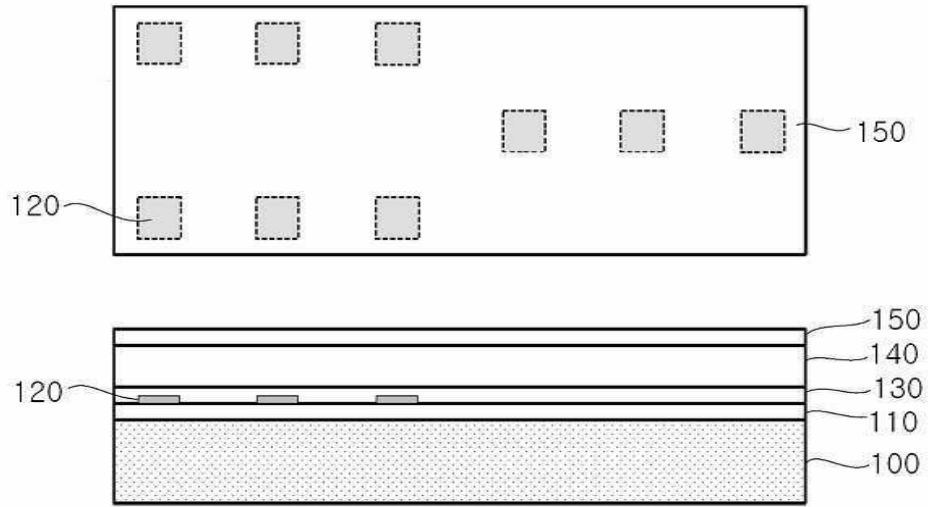
도면1c



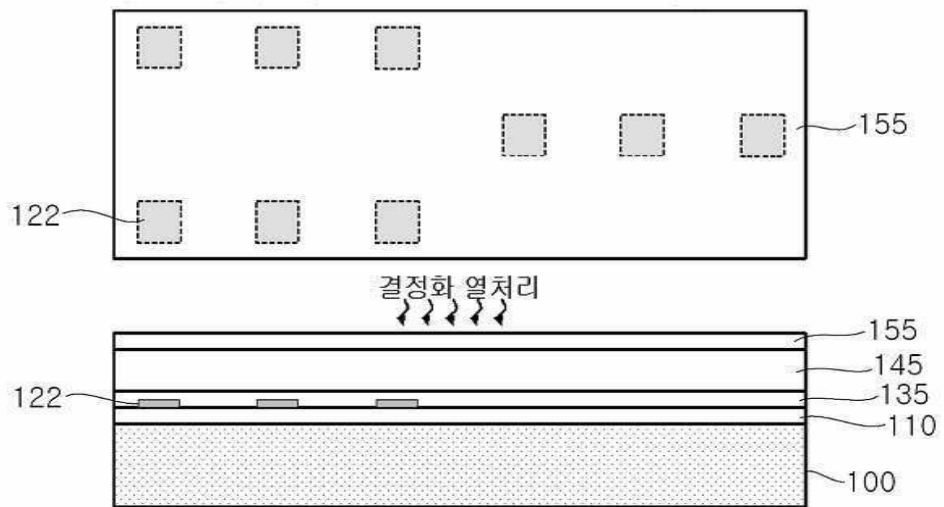
도면1d



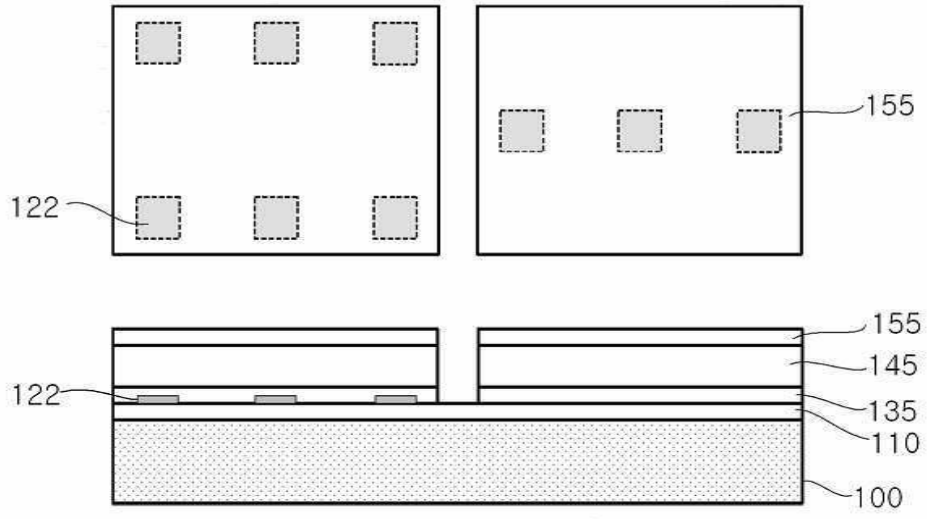
도면1e



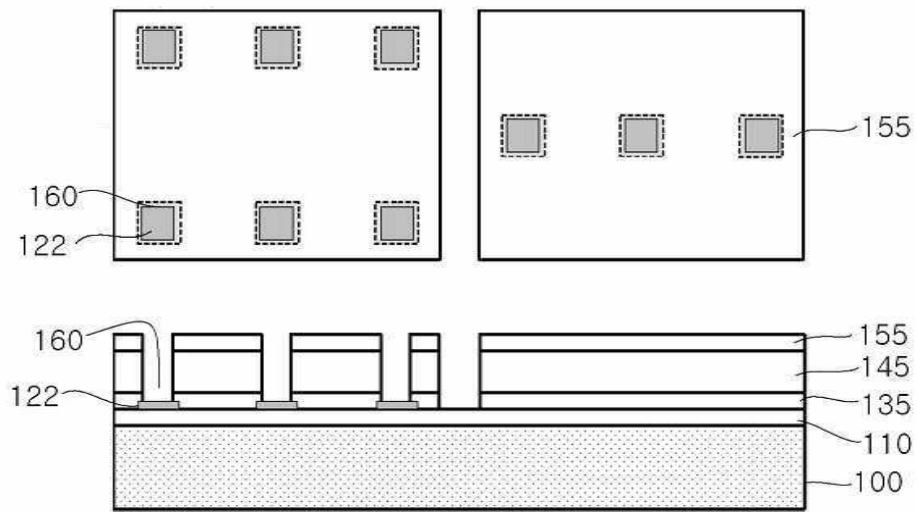
도면1f



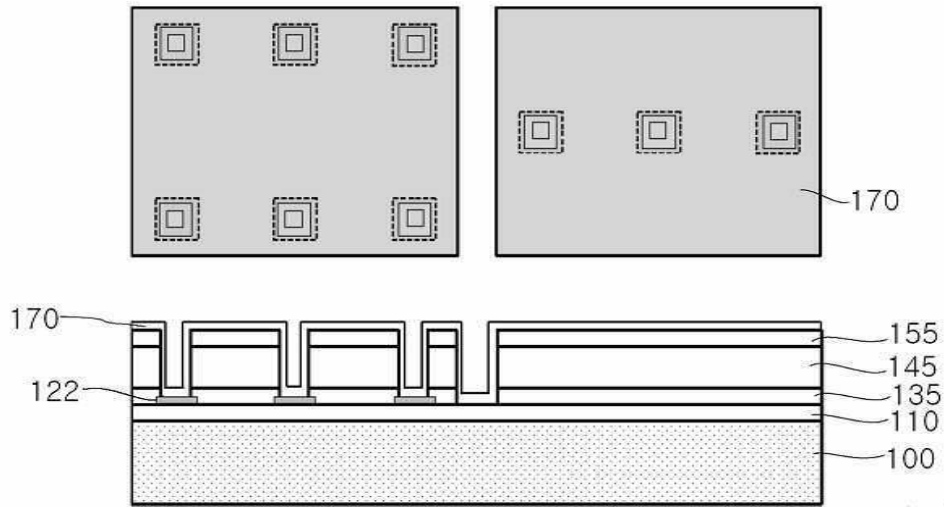
도면1g



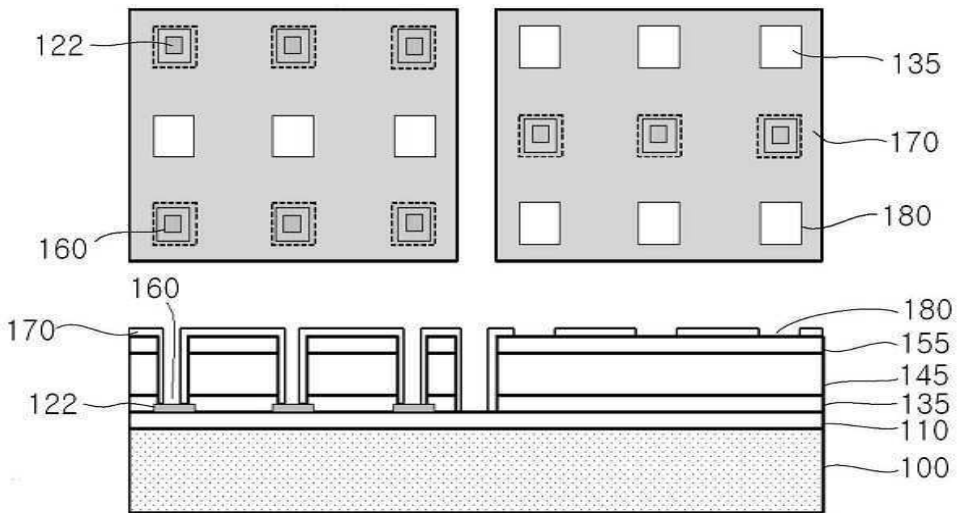
도면1h



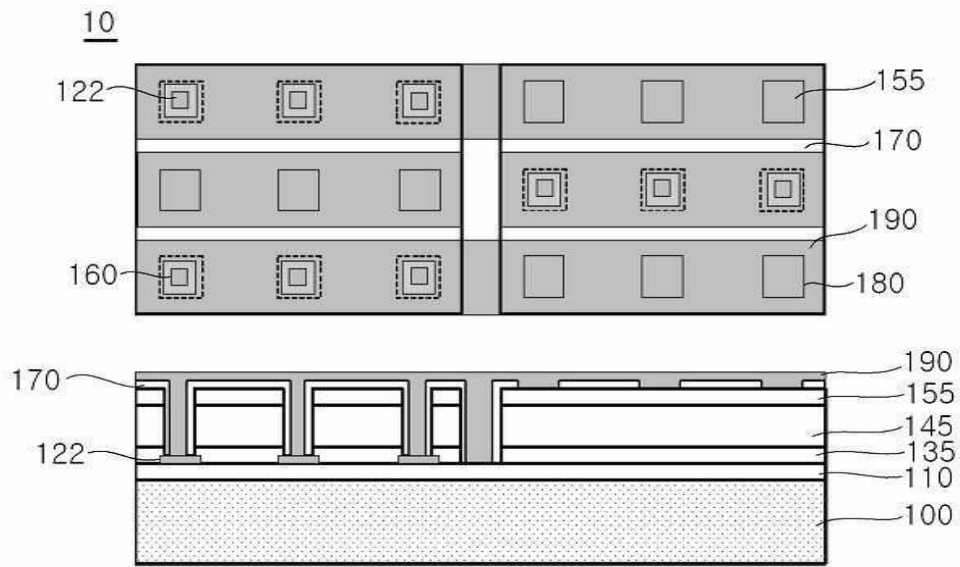
도면1i



도면1j



도면1k



도면2

