

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2006-187115  
(P2006-187115A)

(43) 公開日 平成18年7月13日(2006.7.13)

(51) Int. Cl.	F I	テーマコード (参考)
<b>HO2M 3/28 (2006.01)</b>	HO2M 3/28 U	5H006
<b>HO2M 3/155 (2006.01)</b>	HO2M 3/28 F	5H730
<b>HO2M 7/21 (2006.01)</b>	HO2M 3/28 P	
	HO2M 3/155 U	
	HO2M 7/21 A	

審査請求 未請求 請求項の数 9 O L (全 18 頁)

(21) 出願番号	特願2004-378075 (P2004-378075)	(71) 出願人	000003078 株式会社東芝
(22) 出願日	平成16年12月27日 (2004.12.27)	(74) 代理人	100076233 弁理士 伊藤 進
		(72) 発明者	廣澤 秀樹 東京都青梅市新町3丁目3番地の1 東芝 デジタルメディアエンジニアリング株式会 社内
		Fターム(参考)	5H006 AA07 CA02 CB03 DA04 DB01 DC05 5H730 AA14 AA18 AS01 BB14 BB23 BB43 BB57 BB86 CC04 DD04 EE02 EE07 EE13 FD01 FD24 FG05

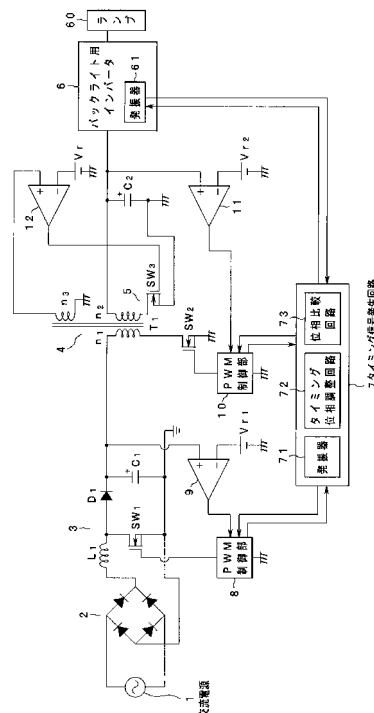
(54) 【発明の名称】 スイッチング電源装置及びその制御方法

(57) 【要約】

【課題】 平滑コンデンサの容量及び電流を小さく、リップルを少なくしたスイッチング電源装置及びその制御方法を提供する。

【解決手段】 交流を整流した電圧をスイッチングし、コイルに保持したエネルギーを第1の平滑コンデンサで出力する力率改善コンバータ3と、この回路3からの電圧をコンバータトランスの1次側でスイッチングし、2次側の第2の平滑コンデンサで出力するDC - DCコンバータ4と、前記トランスの2次側の出力ライン上のスイッチング素子と第2の平滑コンデンサとで同期整流を行う同期整流回路5と、この回路5からの電圧を入力し、第1の発振器の第1の発振信号を用いてスイッチングして負荷を駆動する交流駆動回路6を備え、第1の発振信号を位相調整した信号に基づき、上記4つの回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一括させる。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

交流電源を整流した電圧を第 1 のスイッチング素子にてスイッチングし、コイルに保持したエネルギーを第 1 の平滑コンデンサで平滑して出力する力率改善コンバータと、

コンバータトランスを有し、前記力率改善コンバータからの出力電圧を前記コンバータトランスの 1 次側で第 2 のスイッチング素子にてスイッチングし、2 次側の出力ラインに接続した第 2 の平滑コンデンサで平滑して出力する DC - DC コンバータと、

前記コンバータトランスの 2 次側の出力ライン上に設けられた第 3 のスイッチング素子と前記第 2 の平滑コンデンサとで同期整流を行う同期整流回路と、

第 1 の発振器を有し、前記同期整流回路からの出力電圧を入力し、前記第 1 の発振器からの第 1 の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動回路と、

前記第 1 の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第 1 , 第 2 , 第 3 のスイッチング素子の動作タイミングを制御して、前記力率改善コンバータ, 前記 DC - DC コンバータ, 前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させるように制御する制御手段と、

を具備したことを特徴とするスイッチング電源装置。

## 【請求項 2】

前記制御手段は、

前記交流駆動回路に設けられている前記第 1 の発振器と同一の周波数で発振するように制御される第 2 の発振器と、この第 2 の発振器からの第 2 の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記第 1 , 第 2 , 第 3 のスイッチング素子の動作タイミングを制御して、前記力率改善コンバータ, 前記 DC - DC コンバータ, 前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させることが可能なタイミング位相調整回路と、このタイミング位相調整回路で位相が調整された第 2 の発振信号を前記第 1 の発振器の第 1 の発振信号と位相比較し、その位相比較出力にて第 1 , 第 2 の発振信号の位相関係が一定の関係となるように前記第 2 の発振器を制御する位相比較回路とを備えたタイミング信号発生回路と、

前記第 2 の発振器から第 2 の発振信号を入力し、前記力率改善コンバータの出力電圧を基準電圧と比較して該出力電圧が一定となるように前記第 2 の発振信号のパルス幅を制御し、該制御されたパルス幅の第 2 の発振信号で前記第 1 のスイッチング素子をスイッチング制御する第 1 の制御部と、

前記タイミング位相調整回路から位相調整された第 2 の発振信号を入力し、前記同期整流回路の出力電圧を基準電圧と比較して該出力電圧が一定となるように前記位相調整された第 2 の発振信号のパルス幅を制御し、この制御されたパルス幅の第 2 の発振信号で前記第 2 のスイッチング素子をスイッチング制御する第 2 の制御部と、

前記コンバータトランスの 2 次側から得られた電圧を基準電圧と比較し、その比較結果にて前記第 3 のスイッチング素子をスイッチング制御する第 3 の制御部と、

を備えたことを特徴とする請求項 1 に記載のスイッチング電源装置。

## 【請求項 3】

交流電源を整流した電圧を第 1 のスイッチング素子にてスイッチングし、コイルに保持したエネルギーを第 1 の平滑コンデンサで平滑して出力する力率改善ステップと、

前記力率改善ステップで出力される電圧を入力し、コンバータトランスの 1 次側で第 2 のスイッチング素子にてスイッチングし、2 次側の出力ラインに設けた第 2 の平滑コンデンサで平滑して出力する DC - DC 変換ステップと、

前記コンバータトランスの 2 次側の出力ライン上に設けられた第 3 のスイッチング素子と前記第 2 の平滑コンデンサとで同期整流を行う同期整流ステップと、

前記同期整流ステップからの出力電圧を入力し、第 1 の発振器からの第 1 の発振信号を

10

20

30

40

50

用いてスイッチングすることによって負荷を駆動する交流駆動ステップと、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2、第3のスイッチング素子の動作タイミングを制御して、前記力率改善ステップ、前記DC-DC変換ステップ、前記同期整流ステップ及び前記交流駆動ステップのうちの少なくとも平滑コンデンサを介在して相互に連結する各ステップ間での電流の導通期間の開始時点を一様させるように制御する制御ステップと、

を具備したことを特徴とするスイッチング電源装置の制御方法。

【請求項4】

コンバータトランスを有し、交流電源を整流した電圧を前記コンバータトランスの1次側で第1のスイッチング素子にてスイッチングし、2次側に接続した第1の平滑コンデンサで平滑して出力するDC-DCコンバータと、

10

前記コンバータトランスの2次側の出力ライン上に設けられた第2のスイッチング素子と前記第1の平滑コンデンサとで同期整流を行う同期整流回路と、

第1の発振器を有し、前記同期整流回路からの出力電圧を入力し、前記第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動回路と、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2のスイッチング素子の動作タイミングを制御して、前記DC-DCコンバータ、前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一様させるように制御する制御手段と、

20

を具備したことを特徴とするスイッチング電源装置。

【請求項5】

前記制御手段は、

前記交流駆動回路に設けられている前記第1の発振器と同一の周波数で発振するように制御される第2の発振器と、この第2の発振器からの第2の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記第1、第2のスイッチング素子の動作タイミングを制御して、前記DC-DCコンバータ、前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一様させることが可能なタイミング位相調整回路と、このタイミング位相調整回路で位相が調整された第2の発振信号を前記第1の発振器の第1の発振信号と位相比較し、その位相比較出力にて第1、第2の発振信号の位相関係が一定の関係となるように前記第2の発振器を制御する位相比較回路とを備えたタイミング信号発生回路と、

30

前記タイミング位相調整回路から位相調整された第2の発振信号を入力し、前記DC-DCコンバータの出力電圧を基準電圧と比較して該出力電圧が一定となるように前記位相調整された第2の発振信号のパルス幅を制御し、該制御されたパルス幅の第2の発振信号で前記第1のスイッチング素子をスイッチング制御する第1の制御部と、

前記コンバータトランスの2次側から得られた電圧を基準電圧と比較し、その比較結果にて前記第2のスイッチング素子をスイッチング制御する第2の制御部と、

を備えたことを特徴とする請求項4に記載のスイッチング電源装置。

40

【請求項6】

交流電源を整流した電圧をを入力し、コンバータトランスの1次側で第1のスイッチング素子にてスイッチングし、2次側の第1の平滑コンデンサで平滑して出力するDC-DC変換ステップと、

前記コンバータトランスの2次側の出力ライン上に設けられた第2のスイッチング素子と前記第1の平滑コンデンサとで同期整流を行う同期整流ステップと、

前記同期整流ステップからの出力電圧を入力し、第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動ステップと、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2のスイッチング素子の動作タイミングを制御して、前記DC-DC変換ステッ

50

ブ、前記同期整流ステップ及び前記交流駆動ステップのうちの少なくとも平滑コンデンサを介して相互に連結する各ステップ間での電流の導通期間の開始時点を一致させるように制御する制御ステップと、

を具備したことを特徴とするスイッチング電源装置の制御方法。

【請求項 7】

前記同期整流回路のスイッチング素子は、ダイオードで構成し、スイッチング素子の制御を不要に構成したことを特徴とする請求項 1, 2, 4 又は 5 に記載のスイッチング電源装置。

【請求項 8】

前記交流駆動回路は、液晶パネルのバックライト用インバータであることを特徴とする請求項 1, 2, 4, 5 又は 7 に記載のスイッチング電源装置。

【請求項 9】

前記交流駆動回路は、陰極線管の水平偏向回路であることを特徴とする請求項 1, 2, 4, 5 又は 7 に記載のスイッチング電源装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、力率改善コンバータ、DC-DCコンバータ、同期整流回路及び交流駆動回路を備えて構成されるスイッチング電源装置及びその制御方法に関するものである。

【背景技術】

【0002】

従来、力率改善コンバータとDC-DCコンバータを備えたスイッチング電源装置として、交流電源を整流して得た脈流をスイッチングするPFC(Power Factor Correction)用の電源部と、交流電源を整流平滑して得た直流をスイッチングするDC-DC用の電源部を組み合わせ、それぞれの電源部のスイッチング素子を1つのサーボループで駆動制御するようにスイッチング電源装置を構成し、かつパルス幅変更出手段を設けて、PFC用の電源部をスイッチングする第1のスイッチング素子の駆動パルスのパルス幅と、DC-DC用の電源部をスイッチングする第2スイッチング素子の駆動パルスのパルス幅とを、互いに連動させて異ならせることにより、効率が良く、小型で、高調波電流の発生を抑えた電源装置が提案されている(例えば、特許文献1参照)。

【特許文献1】特開2002-101660号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

しかしながら、特許文献1のような従来のスイッチング電源装置では、整流用の平滑コンデンサの容量が大きく、平滑コンデンサに流れる電流も大きく、また平滑コンデンサのリプル電圧及びリプル電流も大きく、しかも大容量の平滑コンデンサを用いるためにコンデンサのコストが電源装置全体の2割を占めるといった問題がある。

【0004】

そこで、本発明は上記の問題に鑑み、平滑コンデンサの容量及び電流が小さくて済み、リプル電圧及び電流も少なくできるスイッチング電源装置及びその制御方法を提供することを目的とするものである。

【課題を解決するための手段】

【0005】

本発明によるスイッチング電源装置は、

交流電源を整流した電圧を第1のスイッチング素子にてスイッチングし、コイルに保持したエネルギーを第1の平滑コンデンサで平滑して出力する力率改善コンバータと、

コンバータトランスを有し、前記力率改善コンバータからの出力電圧を前記コンバータトランスの1次側で第2のスイッチング素子にてスイッチングし、2次側の出力ラインに接続した第2の平滑コンデンサで平滑して出力するDC-DCコンバータと、

10

20

30

40

50

前記コンバータトランスの2次側の出力ライン上に設けられた第3のスイッチング素子と前記第2の平滑コンデンサとで同期整流を行う同期整流回路と、

第1の発振器を有し、前記同期整流回路からの出力電圧を入力し、前記第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動回路と、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2、第3のスイッチング素子の動作タイミングを制御して、前記力率改善コンバータ、前記DC-DCコンバータ、前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させるように制御する制御手段と、を具備したものである。

10

#### 【0006】

本発明の上記スイッチング電源装置において、上記制御手段は、

前記交流駆動回路に設けられている前記第1の発振器と同一の周波数で発振するように制御される第2の発振器と、この第2の発振器からの第2の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記第1、第2、第3のスイッチング素子の動作タイミングを制御して、前記力率改善コンバータ、前記DC-DCコンバータ、前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させることが可能なタイミング位相調整回路と、このタイミング位相調整回路で位相が調整された第2の発振信号を前記第1の発振器の第1の発振信号と位相比較し、その位相比較出力にて第1、第2の発振信号の位相関係が一定の関係となるように前記第2の発振器を制御する位相比較回路とを備えたタイミング信号発生回路と、

20

前記第2の発振器から第2の発振信号を入力し、前記力率改善コンバータの出力電圧を基準電圧と比較して該出力電圧が一定となるように前記第2の発振信号のパルス幅を制御し、該制御されたパルス幅の第2の発振信号で前記第1のスイッチング素子をスイッチング制御する第1の制御部と、

前記タイミング位相調整回路から位相調整された第2の発振信号を入力し、前記同期整流回路の出力電圧を基準電圧と比較して該出力電圧が一定となるように前記位相調整された第2の発振信号のパルス幅を制御し、この制御されたパルス幅の第2の発振信号で前記第2のスイッチング素子をスイッチング制御する第2の制御部と、

30

前記コンバータトランスの2次側から得られた電圧を基準電圧と比較し、その比較結果にて前記第3のスイッチング素子をスイッチング制御する第3の制御部と、を備えたことを特徴とする。

#### 【0007】

本発明によるスイッチング電源装置の制御方法は、

交流電源を整流した電圧を第1のスイッチング素子にてスイッチングし、コイルに保持したエネルギーを第1の平滑コンデンサで平滑して出力する力率改善ステップと、

前記力率改善ステップで出力される電圧を入力し、コンバータトランスの1次側で第2のスイッチング素子にてスイッチングし、2次側の出力ラインに設けた第2の平滑コンデンサで平滑して出力するDC-DC変換ステップと、

40

前記コンバータトランスの2次側の出力ライン上に設けられた第3のスイッチング素子と前記第2の平滑コンデンサとで同期整流を行う同期整流ステップと、

前記同期整流ステップからの出力電圧を入力し、第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動ステップと、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2、第3のスイッチング素子の動作タイミングを制御して、前記力率改善ステップ、前記DC-DC変換ステップ、前記同期整流ステップ及び前記交流駆動ステップのうちの少なくとも平滑コンデンサを介在して相互に連結する各ステップ間での電流の導通期間の開始時点を一致させるように制御する制御ステップと、を具備したものである。

#### 【0008】

50

本発明によるスイッチング電源装置は、

コンバータトランスを有し、交流電源を整流した電圧を前記コンバータトランスの1次側で第1のスイッチング素子にてスイッチングし、2次側に接続した第1の平滑コンデンサで平滑して出力するDC-DCコンバータと、

前記コンバータトランスの2次側の出力ライン上に設けられた第2のスイッチング素子と前記第1の平滑コンデンサとで同期整流を行う同期整流回路と、

第1の発振器を有し、前記同期整流回路からの出力電圧を入力し、前記第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動回路と、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2のスイッチング素子の動作タイミングを制御して、前記DC-DCコンバータ、前記同期整流回路及び前記交流駆動回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させるように制御する制御手段と、を具備したものである。 10

#### 【0009】

本発明によるスイッチング電源装置の制御方法は、

交流電源を整流した電圧をを入力し、コンバータトランスの1次側で第1のスイッチング素子にてスイッチングし、2次側の第1の平滑コンデンサで平滑して出力するDC-DC変換ステップと、

前記コンバータトランスの2次側の出力ライン上に設けられた第2のスイッチング素子と前記第1の平滑コンデンサとで同期整流を行う同期整流ステップと、 20

前記同期整流ステップからの出力電圧を入力し、第1の発振器からの第1の発振信号を用いてスイッチングすることによって負荷を駆動する交流駆動ステップと、

前記第1の発振信号の位相を調整し、その調整された位相の発振信号に基づいて、前記第1、第2のスイッチング素子の動作タイミングを制御して、前記DC-DC変換ステップ、前記同期整流ステップ及び前記交流駆動ステップのうちの少なくとも平滑コンデンサを介在して相互に連結する各ステップ間での電流の導通期間の開始時点を一致させるように制御する制御ステップと、を具備したものである。

#### 【発明の効果】

#### 【0010】

本発明によれば、スイッチング電源装置の各回路における各平滑コンデンサのリップル電流及びリップル電圧を低減させることができる。平滑コンデンサのリップル電流及びリップル電圧を低減させるために、コンデンサ容量を大きくしなくてもよく、小容量のコンデンサで済み、コンデンサに流れる電流も少なく済む。電源装置を小型化することが可能となると共に、電源全体の2割を占める平滑コンデンサのコストを低減できる。

#### 【発明を実施するための最良の形態】

#### 【0011】

発明の実施の形態について図面を参照して説明する。

#### 【実施例1】

#### 【0012】

図1乃至図3は本発明の実施例1に係り、図1は本発明の実施例1のスイッチング電源装置の回路図を示している。

図1において、スイッチング電源装置は、交流電源の電圧を整流する整流回路2と、力率改善コンバータ(以下、PFCコンバータと略記する)としての昇圧チョッパ回路3と、コンバータトランスT1を有するDC-DCコンバータ4と、同期整流回路5と、液晶パネルなどのバックライトを駆動する交流駆動回路としてのバックライト用インバータ6と、制御手段(7~12)と、を備えている。

#### 【0013】

整流回路2は、交流電源1からの商用交流電圧を全波整流する、例えば全波ダイオードブリッジで構成される。整流回路2の負側出力端は基準電位点に接続している。 40

## 【 0 0 1 4 】

昇圧チョッパ回路 3 は、整流回路 2 の正側出力端にコイル L 1 とダイオード D 1 を直列に接続し、コイル L 1 とダイオード D 1 のアノードとの接続点をスイッチング素子 S W 1 としてのパワー M O S F E T (Metal Oxide Semiconductor field effect transistor) (以下、単にパワー M O S F E T) のドレインに接続し、ソースを整流回路 2 の負側出力端に接続し、前記ダイオード D 1 のカソードは平滑コンデンサ C 1 を介して整流回路 2 の負側出力端に接続した構成となっている。スイッチング素子 S W 1 のゲートには、P W M 制御部 8 からパルス幅が制御されたパルス信号 (即ち発振信号) が入力される。ダイオード D 1 のカソードと平滑コンデンサ C 1 の接続点に得られる昇圧チョッパ回路 3 の出力電圧は、比較回路 9 の正側入力端に入力し、比較回路 9 の負側入力端は基準電圧 V r 1 の基準電圧源に接続し、比較回路 9 での前記出力電圧と基準電圧 V r 1 との誤差出力が P W M 制御部 8 に供給され、比較回路 9 と P W M 制御部 8 は昇圧チョッパ回路 3 の出力電圧が基準電圧 V r 1 になるようにスイッチング素子 S W 1 のゲートに入力する発振信号のパルス幅を制御するフィードバックループを構成している。スイッチング素子 S W 1 のゲートに入力する発振信号は、タイミング信号発生回路 7 から供給される発振信号を P W M 制御部 8 でパルス幅制御して得ている。

10

## 【 0 0 1 5 】

昇圧チョッパ回路 3 は、交流電源 1 の交流電圧を整流した電圧をコイル L 1 を介して第 1 のスイッチング素子 S W 1 にて一定の周波数でスイッチングし、スイッチング素子 S W 1 がオンのときにコイル L 1 に保持したエネルギーを、スイッチング素子 S W 1 がオフのときにダイオード D 1 を介して第 1 の平滑コンデンサ C 1 で平滑して出力する。スイッチング素子 S W 1 がオンしているときにコイル L 1 にエネルギーを貯え、スイッチング素子 S W 1 がオフのときにダイオード D 1 が導通し、コイル L 1 に貯えられたエネルギーを平滑コンデンサ C 1 に向けて放出する。このとき、コイル L 1 に発生する電圧は入力電圧に直列に加算するので、平滑コンデンサ C 1 の出力電圧は入力電圧より高くなる。

20

## 【 0 0 1 6 】

D C - D C コンバータ 4 は、コンバータトランス T 1 を有し、前記昇圧チョッパ回路 3 の平滑コンデンサ C 1 の正側出力端をトランス T 1 の 1 次コイル n 1 の一端に接続し、1 次コイル n 1 の他端をスイッチング素子 S W 2 としてのパワー M O S F E T のドレインに接続し、ソースを基準電位点に接続し、トランス T 1 の 2 次コイル n 2 の一端を平滑コンデンサ C 2 を介して基準電位点に接続し、2 次コイル n 2 の他端をスイッチング素子 S W 3 としてのパワー M O S F E T のドレイン・ソースを介して基準電位点に接続した構成となっている。スイッチング素子 S W 3 のトランジスタは、同期整流用として機能し、整流ダイオードを用いる場合 (図 1 1 (a) 参照) に比べて電圧降下が少なく結果として電力ロスが少なく済む利点を有する。スイッチング素子 S W 2 のゲートには、P W M 制御部 1 0 からパルス幅が制御されたパルス信号 (即ち発振信号) が入力される。2 次コイル n 2 と平滑コンデンサ C 2 の接続点に得られる D C - D C コンバータ 4 の出力電圧 (即ち同期整流回路 5 の出力) は、比較回路 1 1 の正側入力端に入力し、比較回路 1 1 の負側入力端は基準電圧 V r 2 の基準電圧源に接続し、比較回路 1 1 での前記出力電圧と基準電圧 V r 2 との誤差出力が P W M 制御部 1 0 に供給され、比較回路 1 1 と P W M 制御部 1 0 は D C - D C コンバータ 4 の出力電圧が基準電圧 V r 2 になるようにスイッチング素子 S W 2 のゲートに入力する発振信号のパルス幅を制御するフィードバックループを構成している。スイッチング素子 S W 2 のゲートに入力する発振信号は、タイミング信号発生回路 7 から供給される発振信号を P W M 制御部 1 0 でパルス幅制御して得ている。

30

40

## 【 0 0 1 7 】

コンバータトランス T 1 の 2 次側に配した 2 次コイル n 3 から得られる電圧を比較回路 1 2 の正側入力端に入力し、負側入力端には基準電圧 V r の基準電圧源を接続してあり、比較回路 1 2 の比較出力は同期整流用のスイッチング素子 S W 3 のゲートに入力している。

## 【 0 0 1 8 】

D C - D C コンバータ 4 は、前記昇圧チョッパ回路 3 からの出力電圧を前記コンバータ

50

トランス T1 の 1 次コイル n1 に直列接続した第 2 のスイッチング素子 S W2 にてスイッチングし、2 次コイル n2 に接続した第 2 の平滑コンデンサ C2 で平滑して出力する。

【 0 0 1 9 】

同期整流回路 5 は、前記コンバータトランス T1 の 2 次コイル n2 の出力ライン上に設けられたスイッチング素子 S W3 と前記第 2 の平滑コンデンサ C2 とで同期整流を行う。本実施例 1 の同期整流回路 5 は、DC - DC コンバータ 4 のコンバータトランス T1 の 2 次側に設けられて、1 次コイル n1 に接続したスイッチング素子 S W2 がオンした状態からオフするタイミングに同期して 2 次側のスイッチング素子 S W3 がオンし、2 次コイル n2 に蓄積されたエネルギーを平滑コンデンサ C2 に放出する所謂フライバック型の DC - DC コンバータ 4 の 2 次側の回路を構成している。

10

【 0 0 2 0 】

バックライト用インバータ 6 は、第 1 の発振器 61 を有し、前記同期整流回路 5 からの出力電圧を入力し、前記第 1 の発振器 61 からの第 1 の発振信号を用いてスイッチングすることによって負荷となるバックライト用の放電ランプ 60 を駆動する。

【 0 0 2 1 】

制御手段 7 ~ 12 は、前記第 1 の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記スイッチング素子 S W1 ~ S W3 の動作タイミングを制御して、前記昇圧チョッパ回路 3、前記 DC - DC コンバータ 4、前記同期整流回路 5 及び前記バックライト用インバータ 6 のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一様させるように制御する。前記平滑コンデンサ C1、C2 の各コンデンサの入力側と出力側で電流を通流させるように制御する。つまり、平滑コンデンサ C1、C2 の各々でコンデンサに流込む電流と流出する電流を低減させ、コンデンサを介さずにダイレクトに、入力側から出力側へ電流が流れるように、平滑コンデンサの前段の回路と後段の回路の電流導通期間のスタートを一様させる制御を行っている。但し、スイッチング電源装置の各回路のスイッチング素子のオンオフと他の電子部品の電流導通期間のオンオフとは異なるので、各回路の電流導通期間のスタートを一様させても、各回路で電流導通期間のオフは必ずしも一致しない。

20

【 0 0 2 2 】

上記制御手段は、前記バックライト用インバータ 6 に設けられている前記第 1 の発振器 61 と同一の周波数で発振するように制御される第 2 の発振器 71 と、この第 2 の発振器 71 からの第 2 の発振信号の位相を調整し、調整された位相の発振信号に基づいて、スイッチング素子 S W1 ~ S W3 の動作タイミングを制御して、前記昇圧チョッパ回路 3、前記 DC - DC コンバータ 4、前記同期整流回路 5 及び前記バックライト用インバータ 6 のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一様させることが可能なタイミング位相調整回路 72 と、このタイミング位相調整回路 72 で位相が調整された第 2 の発振信号を前記第 1 の発振器 61 の第 1 の発振信号と位相比較し、その位相比較出力にて第 1、第 2 の発振信号の位相関係が一定の関係となるように前記第 2 の発振器 71 を制御する位相比較回路 73 とを備えたタイミング信号発生回路 7 と、前記第 2 の発振器 71 から前記第 2 の発振信号を入力し、前記昇圧チョッパ回路 3 の出力電圧を比較回路 9 で基準電圧 V r1 と比較して該出力電圧が一定となるように前記第 2 の発振信号のパルス幅を制御し、その制御されたパルス幅の第 2 の発振信号で前記スイッチング素子 S W1 をスイッチング制御する PWM 制御部 8 と、前記タイミング位相調整回路 72 から位相調整された第 2 の発振信号を入力し、前記 DC - DC コンバータ 4 の出力電圧を比較回路 11 で基準電圧 V r2 と比較して該出力電圧が一定となるように前記位相調整された第 2 の発振信号のパルス幅を制御し、その制御されたパルス幅の第 2 の発振信号で前記スイッチング素子 S W2 をスイッチング制御する PWM 制御部 10 と、前記コンバータトランス T1 の 2 次コイル n3 から得られた電圧を基準電圧 V r と比較し、その比較結果にて同期整流用の前記スイッチング素子 S W3 をスイッチング制御する制御部としての比較回路 12 と、を備えている。

30

40

【 0 0 2 3 】

50



次に、以上のように構成されたスイッチング電源装置の動作を、図 2 及び図 3 を参照して説明する。

以下の説明では、スイッチング素子 S W 1 を P F C スイッチ S W 1 とし、スイッチング素子 S W 2 を D C - D C スイッチ S W 2 とし、スイッチング素子 S W 3 を 2 次側同期整流スイッチ S W 3 として説明する。

【 0 0 2 4 】

図 2 は図 1 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示している。また、図 3 は各スイッチ S W 1 ~ S W 3 の電流波形を示しており、各電流波形の立上り、立下りは図 2 に示した電流導通期間のタイミングと同じである。

【 0 0 2 5 】

図 2 (1) に示すように、P F C コンバータ 3 の P F C スイッチ S W 1 のオン (ON) タイミング (IN) からオフ (OFF) するまでのタイミング (OUT) は、P W M 制御部 8 で制御されるオン期間に対応しており、このオン期間に P F C コイル L 1 にエネルギーを貯めてから P F C ダイオード D 1 に放出しているため、I N と O U T とは時間的にずれている。

【 0 0 2 6 】

P F C スイッチ S W 1 のオン / オフ期間は、P F C 出力電圧が基準電圧 V r 1 になるように P W M 制御部 8 で制御される。

【 0 0 2 7 】

P F C スイッチ S W 1 のオフ (OFF) タイミング (OUT) に、P F C コイル L 1 の貯えたエネルギーによって P F C ダイオード D 1 に電流が流れると同時に、図 2 (2) に示すように、D C - D C コンバータ 4 の D C - D C スイッチ S W 2 がオンされる。

【 0 0 2 8 】

つまり、P F C コンバータ 3 の出力段と D C - D C コンバータ 4 の入力段である 1 次側が平滑コンデンサ C 1 を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサ C 1 のリップル電流を減少させることができる。

【 0 0 2 9 】

図 2 (2) に示す D C - D C スイッチ S W 2 の電流導通期間は、D C - D C スイッチ S W 2 のオン (ON) タイミング (IN) から P W M 制御部 10 で制御されるオン期間に対応しており、そのオフ (OFF) タイミング (OUT) に同期して、図 2 (3) に示すように、コンバータトランス T 1 の 2 次側の同期整流スイッチ S W 3 がオンする。これは D C - D C コンバータ 4 はフィードバック型のコンバータを構成するように制御されているためである。つまり、D C - D C スイッチ S W 2 のオン期間にコンバータ T 1 にエネルギーを貯め、D C - D C スイッチ S W 2 のオフタイミング (= 2 次側同期整流スイッチ S W 3 のオンタイミング) でトランス T 1 の 2 次側から放出しているため、1 次側の D C - D C スイッチ S W 2 のオンタイミングと 2 次側同期整流スイッチ S W 3 のオンタイミングは、ずれている。

【 0 0 3 0 】

そして、2 次側同期整流スイッチ S W 3 のオン (ON) するタイミング (IN) に同期させて、バックライト用インバータ 6 の入力の電流導通期間のスタート (開始時点) を合わせている。D C - D C コンバータ 4 のコンバータトランス T 1 の 2 次コイル n 2 に貯えたエネルギーによって平滑コンデンサ C 2 に電流が流れると同時に、図 2 (4) に示すように、バックライト用インバータ 6 内の図示しないスイッチング素子がオンして入力電流が流れ始める。

【 0 0 3 1 】

つまり、D C - D C コンバータ 4 の出力段とバックライト用インバータ 6 の入力段が平滑コンデンサ C 2 を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサ C 2 のリップル電流を減少させることができる。

以上のタイミング関係は、図 3 についても図 2 と同様である。

【 実施例 2 】

【 0 0 3 2 】

図 4 乃至図 6 は本発明の実施例 2 に係り、図 4 は本発明の実施例 2 のスイッチング電源

10

20

30

40

50

装置の回路図を示している。

【0033】

実施例1のスイッチング電源装置におけるDC-DCコンバータ4がフライバック型のコンバータであったのに対して、実施例2では、DC-DCコンバータ4Aがフォワード型のコンバータの場合を示している。

【0034】

図4では、フォワード型のDC-DCコンバータ4Aとされるために、DC-DCコンバータ4AのコンバータトランスT1に接続する2次側の回路が、図1とは異なっている。図1の電源装置に、コイルL2とダイオードD2が追加された構成となっている。即ち、実施例2の図4では、コンバータトランスT1に接続する2次側の回路が、降圧コンバータと等価な回路構成となっており、スイッチング素子SW3と、コイルL2及び平滑コンデンサC2と、L2及びC2に並列な還流ダイオードD2と、から構成されている。従って、2次側同期整流回路5Aの構成も、スイッチング素子SW3と、コイルL2及び平滑コンデンサC2と、L2及びC2に並列な還流ダイオードD2と、から構成される降圧型のコンバータの構成となっている。その他の構成は、図1と同様である。

10

【0035】

次に、以上のように構成されたスイッチング電源装置の動作を、図5及び図6を参照して説明する。

図5は図4の装置における各スイッチSW1~SW3の電流導通期間のタイミングを示している。また、図6は各スイッチSW1~SW3の電流波形を示しており、各電流波形の立上り、立下りは図5に示した電流導通期間のタイミングと同じある。

20

【0036】

図5(1)に示すように、PFCコンバータ3のPFCスイッチSW1のオン(ON)タイミング(IN)からオフ(OFF)するまでのタイミング(OUT)は、PWM制御部8で制御されるオン期間に対応しており、このオン期間にPFCコイルL1にエネルギーを貯めてからPFCダイオードD1に放出しているため、INとOUTとは時間的にずれている。

【0037】

PFCスイッチSW1のオン/オフ期間は、PFC出力電圧が基準電圧VrになるようにPWM制御部8で制御される。

【0038】

PFCスイッチSW1のオフ(OFF)タイミング(OUT)に、PFCコイルL1の貯えたエネルギーによってPFCダイオードD1に電流が流れると同時に、図5(2)に示すように、DC-DCコンバータ4AのDC-DCスイッチSW2がオンされる。

30

【0039】

つまり、PFCコンバータ3の出力段とDC-DCコンバータ4Aの入力段である1次側が平滑コンデンサC1を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサC1のリップル電流を減少させることができる。

【0040】

図5(2)に示すDC-DCスイッチSW2の電流導通期間は、DC-DCスイッチSW2のオン(ON)タイミング(IN)からPWM制御部10で制御されるオン期間に対応しており、そのオン(ON)タイミング(OUT)に同期して、図5(3)に示すように、コンバータトランスT1の2次側の同期整流スイッチSW3がオンする。これはDC-DCコンバータ4Aはフォワード型のコンバータを構成するように制御されているためである。

40

【0041】

つまり、DC-DCスイッチSW2のオン期間にコンバータT1の2次側に誘起されたエネルギーは、DC-DCスイッチSW2と同期した同期整流スイッチSW3のオンタイミングでトランスT1の2次側から放出され、1次側のDC-DCスイッチSW2と2次側同期整流スイッチSW3の電流導通期間のスタートは一致している。

【0042】

そして、2次側同期整流スイッチSW3のオン(ON)するタイミング(IN)に同期させ

50

て、バックライト用インバータ 6 の入力電流導通期間のスタート（開始時点）を合わせている。同期整流スイッチ S W 3 のオン時には D C - D C コンバータ 4 A のコンバータトランス T 1 の 2 次側に誘起されたエネルギーによってコイル L 2 を介して平滑コンデンサ C 2 に電流が流れ、同期整流スイッチ S W 3 のオン時には還流ダイオード D 2 を通して電流が流れる所謂降圧動作によって平滑化された直流電圧が平滑コンデンサ C 2 から常時出力されることになる。しかも、同期整流スイッチ S W 3 のオンと同時に、図 5 (4) に示すように、バックライト用インバータ 6 内の図示しないスイッチング素子がオンして入力電流が流れ始める。

**【 0 0 4 3 】**

つまり、D C - D C コンバータ 4 の出力段とバックライト用インバータ 6 の入力段が平滑コンデンサ C 2 を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサ C 2 のリップル電流を減少させることができる。

以上のタイミング関係は、図 6 についても図 5 と同様である。

**【 0 0 4 4 】**

実施例 2 では、D C - D C コンバータ 4 A としてフォワード型コンバータを使用しているので、コンバータトランス T 1 の 1 次側、2 次側の電流導通期間のスタートをも一致させることができる。

**【 0 0 4 5 】**

以上述べた実施例 1 , 実施例 2 では、全波整流回路 2 の後段に力率改善コンバータ（P F C コンバータ）3 を有していたが、本発明は P F C コンバータ 3 が無い電源装置に対しても適用することができる。これについて、実施例 3 , 4 で説明する。

**【 実施例 3 】****【 0 0 4 6 】**

図 7 及び図 8 は本発明の実施例 3 に係り、図 7 は本発明の実施例 3 のスイッチング電源装置の回路図を示している。図 8 は図 7 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示している。なお、各スイッチ S W 1 ~ S W 3 の電流波形については省略してある。

**【 0 0 4 7 】**

図 7 に示す実施例 3 は、実施例 1 において P F C コンバータ 3 が無い場合のスイッチング電源装置を示している。

**【 0 0 4 8 】**

図 7 において、スイッチング電源装置は、コンバータトランス T 1 を有し、交流電源 1 の電圧を整流した電圧を前記コンバータトランス T 1 の 1 次側でスイッチング素子 S W 2 にてスイッチングし、2 次側に接続した平滑コンデンサ C 2 で平滑して出力する D C - D C コンバータ 4 と、前記コンバータトランス T 1 の 2 次側の出力ライン上に設けられたスイッチング素子 S W 3 と前記平滑コンデンサ C 2 とで同期整流を行う同期整流回路 5 と、第 1 の発振器 6 1 を有し、前記同期整流回路 5 からの出力電圧を入力し、前記第 1 の発振器 6 1 からの第 1 の発振信号を用いてスイッチングすることによって負荷としてのランプ 6 0 を駆動する交流駆動回路としてのバックライト用インバータ 6 と、前記第 1 の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記スイッチング素子 S W 2 , S W 3 の動作タイミングを制御して、前記 D C - D C コンバータ 4 , 前記同期整流回路 5 及び前記バックライト用インバータ 6 のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一一致させるように制御する制御手段（7 , 1 0 , 1 1 ）と、を備えている。

**【 0 0 4 9 】**

上記制御手段は、前記バックライト用インバータ 6 に設けられている前記第 1 の発振器 6 1 と同一の周波数で発振するように制御される第 2 の発振器 7 1 と、この第 2 の発振器 7 1 からの第 2 の発振信号の位相を調整し、調整された位相の発振信号に基づいて、前記スイッチング素子 S W 2 , S W 3 の動作タイミングを制御して、前記 D C - D C コンバータ 4 , 前記同期整流回路 5 及び前記バックライト用インバータ 6 のうちの少なくとも平滑コ

ンデンサを介在して相互に接続する各回路間での電流の導通期間の開始時点を一致させることが可能なタイミング位相調整回路72と、このタイミング位相調整回路72で位相が調整された第2の発振信号を前記第1の発振器61の第1の発振信号と位相比較し、その位相比較出力にて第1,第2の発振信号の位相関係が一定の関係となるように前記第2の発振器71を制御する位相比較回路73とを備えたタイミング信号発生回路7と、前記タイミング位相調整回路72から位相調整された第2の発振信号を入力し、前記DC-DCコンバータ4の出力電圧を比較回路11で基準電圧Vr2と比較して該出力電圧が一定となるように前記位相調整された第2の発振信号のパルス幅を制御し、その制御されたパルス幅の第2の発振信号で前記スイッチング素子SW2をスイッチング制御するPWM制御部10と、前記コンバータトランスT1の2次コイルn3から得られた電圧を基準電圧Vrと比較し、その比較結果にて前記スイッチング素子SW3をスイッチング制御する制御部としての比較回路12と、を備えている。

10

**【0050】**

本実施例3のスイッチング電源装置の動作は、実施例1の図2の説明における(1)PFCコンバータ3のPFCスイッチの動作を省略したものに相当している。

以下の説明では、スイッチング素子SW2をDC-DCスイッチSW2とし、スイッチング素子SW3を2次側同期整流スイッチSW3として説明する。

**【0051】**

図8(2)に示すDC-DCスイッチSW2の電流導通期間は、DC-DCスイッチSW2のオン(ON)タイミング(IN)からPWM制御部10で制御されるオン期間に対応しており、そのオフ(OFF)タイミング(OUT)に同期して、図8(3)に示すように、コンバータトランスT1の2次側の同期整流スイッチSW3がオンする。これはDC-DCコンバータ4はフィードバック型のコンバータを構成するように制御されているためである。つまり、DC-DCスイッチSW2のオン期間にコンバータT1にエネルギーを貯め、DC-DCスイッチSW2のオフタイミング(=2次側同期整流スイッチSW3のオンタイミング)でトランスT1の2次側から放出しているため、1次側のDC-DCスイッチSW2のオンタイミングと2次側同期整流スイッチSW3のオンタイミングは、ずれている。

20

**【0052】**

そして、2次側同期整流スイッチSW3のオン(ON)するタイミング(IN)に同期させて、バックライト用インバータ6の入力の電流導通期間のスタート(開始時点)を合わせている。DC-DCコンバータ4のコンバータトランスT1の2次コイルn2に貯えたエネルギーによって平滑コンデンサC2に電流が流れると同時に、図8(4)に示すように、バックライト用インバータ6内の図示しないスイッチング素子がオンして入力電流が流れ始める。

30

**【0053】**

つまり、DC-DCコンバータ4の出力段とバックライト用インバータ6の入力段が平滑コンデンサC2を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサC2のリプル電流を減少させることができる。

**【実施例4】****【0054】**

図9及び図10は本発明の実施例4に係り、図9は本発明の実施例4のスイッチング電源装置の回路図を示している。図10は図9の装置における各スイッチSW1~SW3の電流導通期間のタイミングを示している。なお、各スイッチSW1~SW3の電流波形については省略してある。

40

**【0055】**

実施例3のスイッチング電源装置におけるDC-DCコンバータ4がフライバック型のコンバータであったのに対して、実施例4では、DC-DCコンバータ4がフォワード型のコンバータの場合を示している。

**【0056】**

図9では、フォワード型のDC-DCコンバータ4Aとされるために、DC-DCコン

50

バータ4AのコンバータトランスT1に接続する2次側の回路が、図7とは異なっている。図7の電源装置に、コイルL2とダイオードD2が追加された構成となっている。即ち、実施例4の図9では、コンバータトランスT1に接続する2次側の回路が、スイッチング素子SW3と、コイルL2及び平滑コンデンサC2と、L2及びC2に並列な還流ダイオードD2と、から構成されている。2次側の回路が、降圧コンバータと等価な回路構成となっている。従って、2次側同期整流回路5Aの構成も、スイッチング素子SW3と、コイルL2及び平滑コンデンサC2と、L2及びC2に並列な還流ダイオードD2と、から構成される降圧型のコンバータの構成となっている。その他の構成は、図7と同様である。

【0057】

本実施例4のスイッチング電源装置の動作は、実施例2の図5の説明における(1)PFCコンバータ3のPFCスイッチの動作を省略したものに相当している。 10

図10(2)に示すDC-DCスイッチSW2の電流導通期間は、DC-DCスイッチSW2のオン(ON)タイミング(IN)からPWM制御部10で制御されるオン期間に対応しており、そのオン(ON)タイミング(OUT)に同期して、図10(3)に示すように、コンバータトランスT1の2次側の同期整流スイッチSW3がオンする。これはDC-DCコンバータ4Aはフォワード型のコンバータを構成するように制御されているためである。

【0058】

つまり、DC-DCスイッチSW2のオン期間にコンバータT1の2次側に誘起されたエネルギーは、DC-DCスイッチSW2と同期した同期整流スイッチSW3のオンタイミングでトランスT1の2次側から放出され、1次側のDC-DCスイッチSW2と2次側同期整流スイッチSW3の電流導通期間のスタートは一致している。 20

【0059】

そして、2次側同期整流スイッチSW3のオン(ON)するタイミング(IN)に同期させて、バックライト用インバータ6の入力の電流導通期間のスタート(開始時点)を合わせている。同期整流スイッチSW3のオン時にはDC-DCコンバータ4AのコンバータトランスT1の2次側に誘起されたエネルギーによってコイルL2を介して平滑コンデンサC2に電流が流れ、同期整流スイッチSW3のオン時には還流ダイオードD2を通して電流が流れる所謂降圧動作によって平滑化された直流電圧が平滑コンデンサC2から常時出力されることになる。しかも、同期整流スイッチSW3のオンと同時に、図5(4)に示すように、バックライト用インバータ6内の図示しないスイッチング素子がオンして入力電流が流れ始める。 30

【0060】

つまり、DC-DCコンバータ4の出力段とバックライト用インバータ6の入力段が平滑コンデンサC2を介在して同時にオンし、電流導通期間のスタートを一致させている。これによって、平滑コンデンサC2のリップル電流を減少させることができる。

【0061】

実施例4では、DC-DCコンバータ4Aとしてフォワード型コンバータを使用しているので、コンバータトランスT1の1次側、2次側の電流導通期間のスタートをも一致させることができる。

【0062】

尚、実施例1乃至4では、DC-DCコンバータ4又は4Aは、スイッチング素子SW3と、このスイッチング素子SW3のオンオフを制御する2次コイルn3及び比較回路12を用いて、同期整流を行う構成であったが、本発明では、図11(a)、図11(b)に示すようにコンバータトランスT1の2次コイルn2の出力ライン上に直列に整流ダイオードDを配置する構成としても、DC-DCコンバータ4の出力段とバックライト用インバータ6の入力段が平滑コンデンサC2を介在して同時にオンし、電流導通期間のスタートを一致させることができ、平滑コンデンサC2のリップル電流を少なくできる効果は同様に得ることができる。ただし、スイッチング素子SW3による同期整流を行った方が、整流ダイオードDを用いた場合よりも電力損失が少なくて済む利点がある。図11(a)は実施例1、3に対応し、図11(b)は実施例2、4に対応している。 40

## 【0063】

また、実施例1乃至4では、交流駆動回路として液晶TVなどの液晶パネルに使用されるバックライト用インバータ6を用いた構成を説明したが、本発明では、図12に示すように、直視管TV受像機や3管式リアプロジェクションTV受像機のように、インバータが無い機種においては、そのスイッチング電源装置の各部の回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間において電流導通期間のスタートを一致させるように制御するに際して、陰極線管(CRT)60Aの偏向ヨーク(図示せず)に水平偏向電流を供給するのに用いられる水平偏向回路6Aの水平同期信号生成の基準とされる発振器61Aの発振信号及びこれを位相調整した発振信号に同期させる。これによって、各部の回路で平滑コンデンサのリップル電流を減少させることができる。

10

さらに、以上述べた実施例では、スイッチング素子としてパワーMOSFETを使用した場合について記載したが、それ以外のバイポーラトランジスタやIGBT等のその他のスイッチング素子であってもよい。

## 【0064】

またさらに、以上述べた実施例では、スイッチング電源の方式については、DC-DCコンバータのスイッチング電源の方式を、「実施例1」ではフライバック型、「実施例2」ではフォワード型で説明したが、その他の方式、例えばハーフブリッジコンバータ、フルブリッジコンバータ、又はプッシュプルコンバータ等々でもよい。

## 【0065】

また、以上述べた実施例では、電流導通開始を一致させると記載したが、完全に一致している必要は無く、前段に対して後段は、すこし遅れてよい。

20

## 【0066】

以上述べた実施例では、PFCコンバータ、DC-DCコンバータ同期整流回路、インバータは、同一周波数で、電流導通開始を一致させると記載したが、電源投入時、負荷急変時、などで周波数が異なったり、電流導通開始を一致させない或いは一致させられない短い期間があっても本発明としての効果を得ることができる。

## 【0067】

以上述べたように本発明によれば、スイッチング電源装置における各回路でのスイッチング素子を制御することにより、スイッチング電源装置の各回路のうちの少なくとも平滑コンデンサを介在して相互に接続する各回路間での電流導通期間のスタートを一致させるように制御する。つまり、平滑コンデンサの入力側の回路と出力側の回路とで電流導通期間の導通開始を一致させるように制御することで、平滑コンデンサの「リップル電流値」を低減及び「容量値」を低減させ、平滑コンデンサを小型にすることができる。その結果、コストを削減できる。「リップル電流値」を低減できる理由は、平滑コンデンサに流込む電流及び流出す電流が低減するためである。すなわち、平滑コンデンサに対して前段の

30

出力回路の電流出力期間と後段の入力回路の電流入力期間の導通開始を一致させることで、コンデンサには電流が流れず(量を低減する)に、出力回路から入力回路へダイレクトに電流が流れる。これにより、コンデンサのリップル電流が低減する。また、「容量値」を低減できる理由は、平滑コンデンサに対して前段の出力回路の電流出力期間と後段の入力回路の電流入力期間の導通開始を一致させることで、コンデンサに流れ込む最大電流値とコンデンサから流れ出す最大電流値が低減しているので、平滑コンデンサに発生する電圧リップル値が小さくなる。これにより、容量値を低減することが可能となる。

40

## 【産業上の利用可能性】

## 【0068】

本発明は、電子機器に使用するスイッチング電源装置の各回路における各平滑コンデンサのリップル電流及びリップル電圧を低減させ、電源装置の小型化及び効率化が可能となる。スイッチング電源装置を使用する電子機器に広く利用することが可能となる。

## 【図面の簡単な説明】

## 【0069】

【図1】本発明の実施例1のスイッチング電源装置の回路図。

50

【図 2】図 1 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示すタイミングチャート。

【図 3】図 1 の装置における各スイッチ S W 1 ~ S W 3 の電流波形を示すタイミングチャート。

【図 4】本発明の実施例 2 のスイッチング電源装置の回路図。

【図 5】図 4 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示すタイミングチャート。

【図 6】図 4 の装置における各スイッチ S W 1 ~ S W 3 の電流波形を示すタイミングチャート。

【図 7】本発明の実施例 3 のスイッチング電源装置の回路図。

10

【図 8】図 7 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示すタイミングチャート。

【図 9】本発明の実施例 4 のスイッチング電源装置の回路図。

【図 10】図 9 の装置における各スイッチ S W 1 ~ S W 3 の電流導通期間のタイミングを示すタイミングチャート。

【図 11】D C - D C コンバータのトランス 2 次側の同期整流回路の他の実施例を示す回路図。

【図 12】交流駆動回路の他の実施例として水平偏向回路を用いたスイッチング電源装置を示す回路図。

【符号の説明】

20

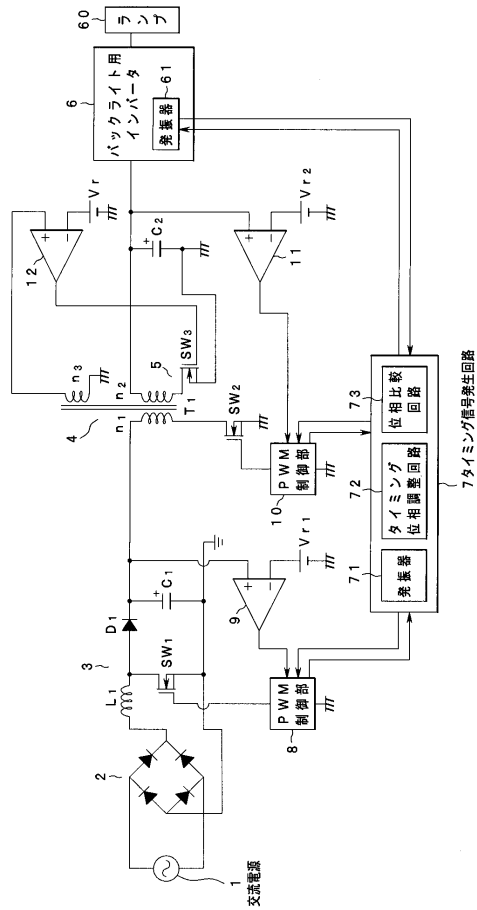
【 0 0 7 0 】

- 1 ... 交流電源
- 2 ... 整流回路
- 3 ... 昇圧チョッパ回路 ( 力率改善コンバータ )
- 4 ... D C - D C コンバータ
- 5 ... 同期整流回路
- 6 ... バックライト用インバータ ( 交流駆動回路 )
- 7 ... タイミング発生回路
- 8 , 1 0 ... P W M 制御部
- 9 , 1 1 , 1 2 ... 比較回路
- 6 0 ... ランプ ( 負荷 )
- 6 1 , 7 1 ... 発振器
- 7 2 ... タイミング位相調整回路
- 7 3 ... 位相比較回路

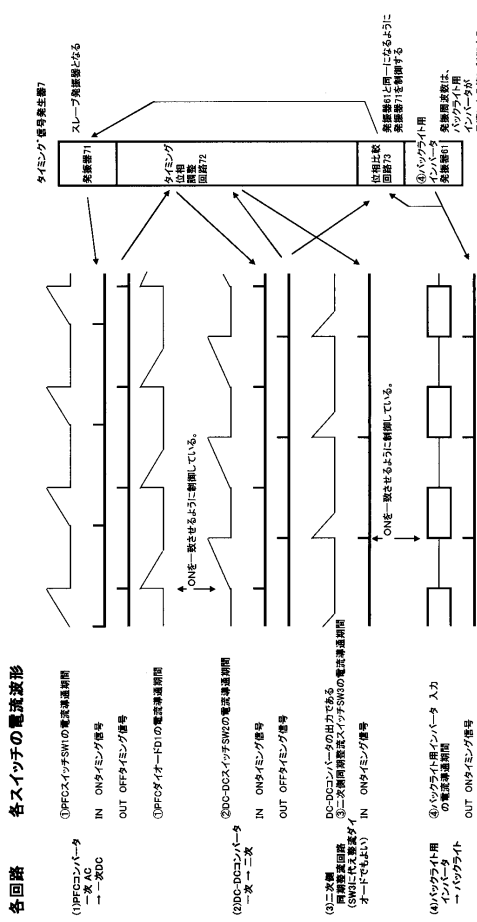
30

代理人 弁理士 伊 藤 進

【図1】



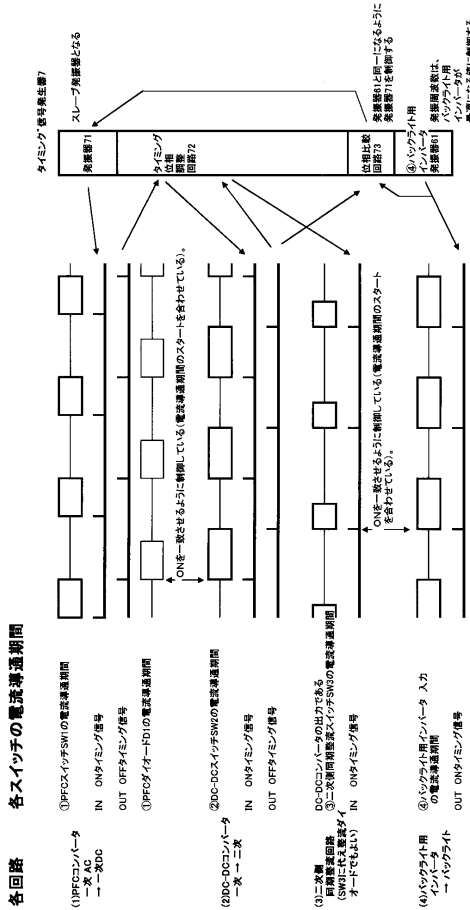
【図3】



各回路 各スイッチの電流波形

- ① PFCコンバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号
- ② DC-DCコンバータ  
一次 二次  
IN ONタイミング信号  
OUT OFFタイミング信号
- ③ 二次側整流回路  
出力 AC  
二次側整流回路スイッチSW2の電流波形期間  
ONタイミング信号  
IN ONタイミング信号
- ④ バックライト用インバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号

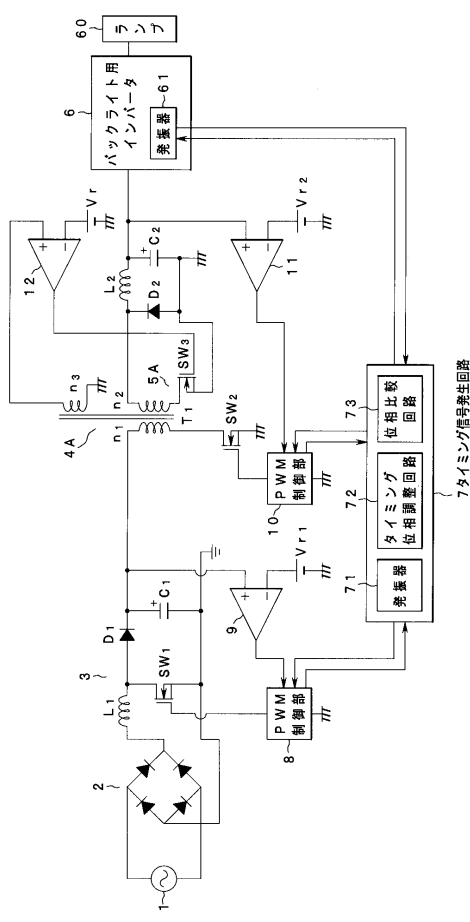
【図2】



各回路 各スイッチの電流波形

- ① PFCコンバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号
- ② DC-DCコンバータ  
一次 二次  
IN ONタイミング信号  
OUT OFFタイミング信号
- ③ 二次側整流回路  
出力 AC  
二次側整流回路スイッチSW2の電流波形期間  
ONタイミング信号  
IN ONタイミング信号
- ④ バックライト用インバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号

【図4】



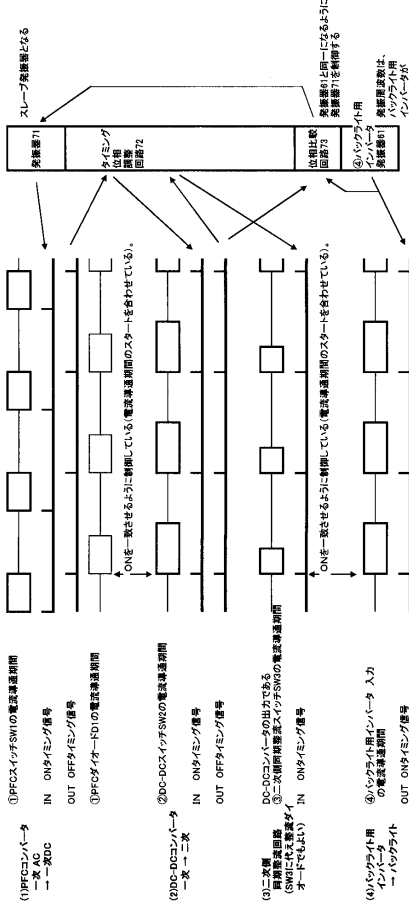
各回路 各スイッチの電流波形

- ① PFCコンバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号
- ② DC-DCコンバータ  
一次 二次  
IN ONタイミング信号  
OUT OFFタイミング信号
- ③ 二次側整流回路  
出力 AC  
二次側整流回路スイッチSW2の電流波形期間  
ONタイミング信号  
IN ONタイミング信号
- ④ バックライト用インバータ  
一次 AC  
二次 DC  
IN ONタイミング信号  
OUT OFFタイミング信号



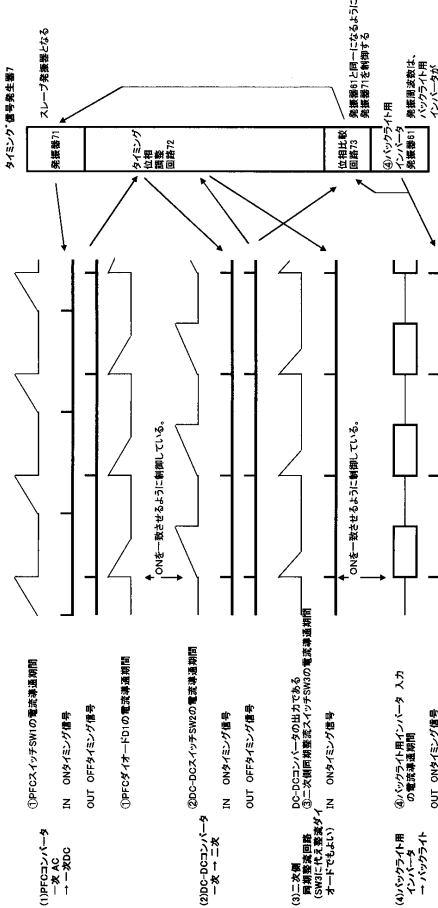
【 図 5 】

各回路 各スイッチの電流導通期間

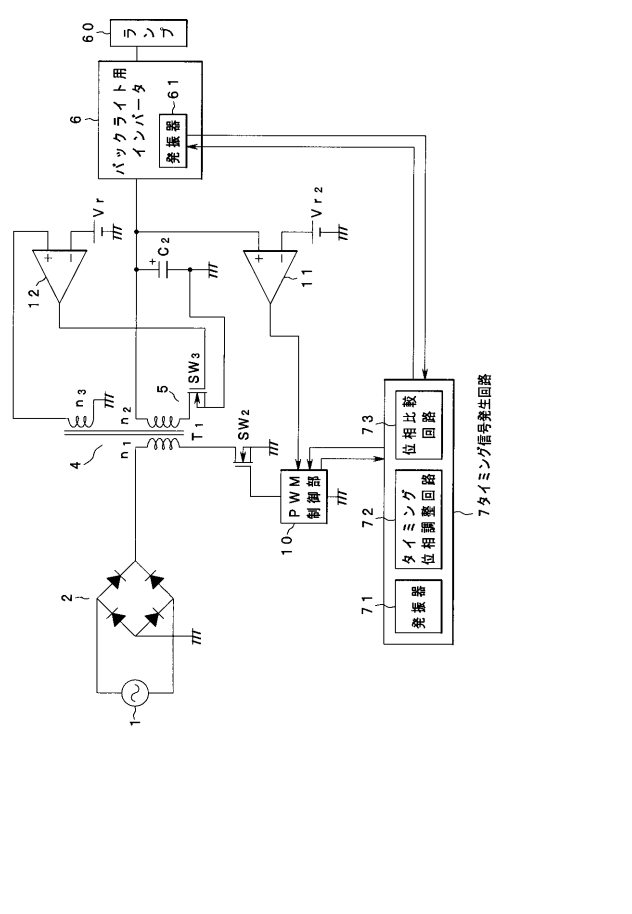


【 図 6 】

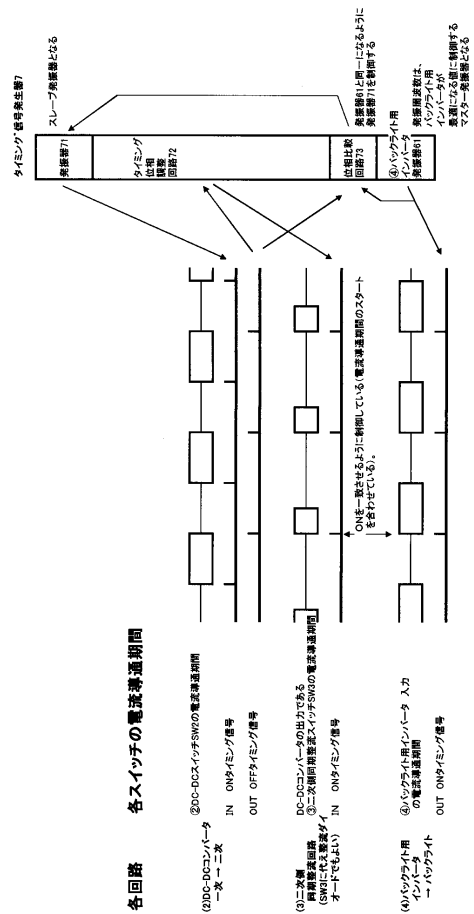
各回路 各スイッチの電流波形



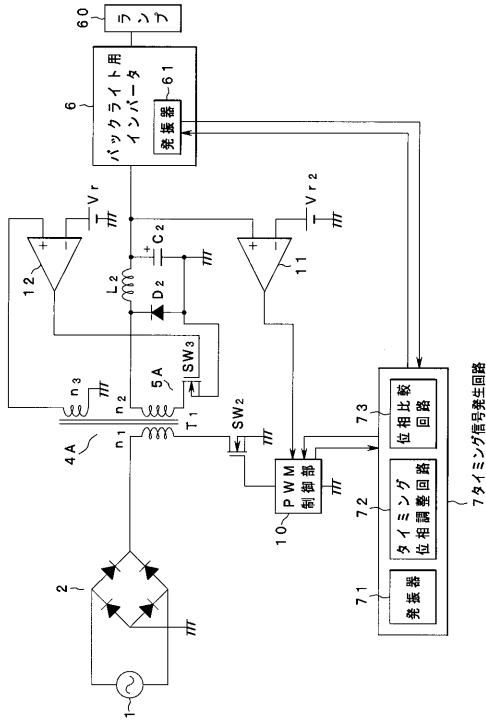
【 図 7 】



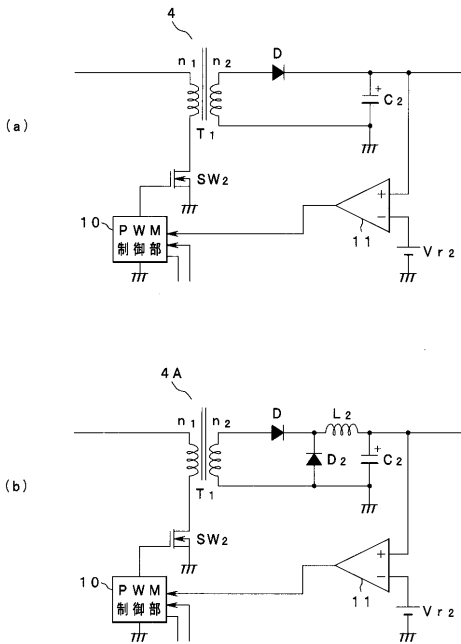
【 図 8 】



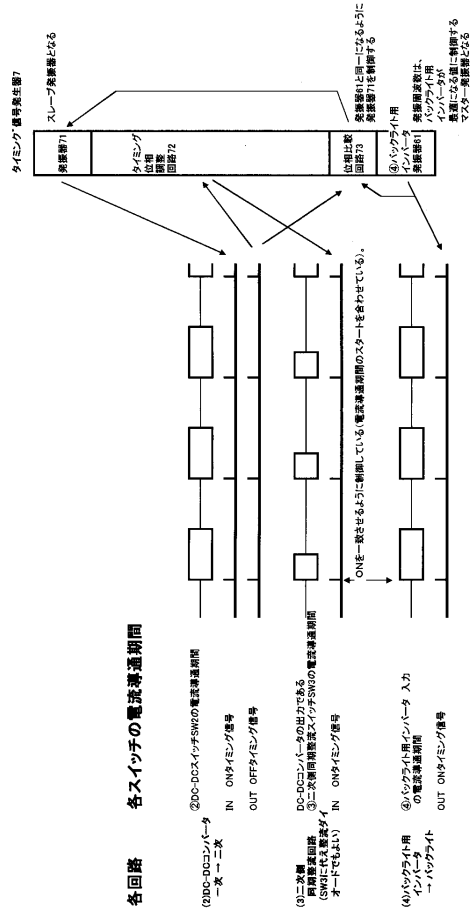
【図 9】



【図 11】



【図 10】



【図 12】

