



(19) 中華民國智慧財產局

(12) 新型說明書公告本

(11) 證書號數：TW M506375 U

(45) 公告日：中華民國 104 (2015) 年 08 月 01 日

(21) 申請案號：103211712

(22) 申請日：中華民國 103 (2014) 年 07 月 02 日

(51) Int. Cl. : **H01L23/538 (2006.01)**

(30) 優先權：2013/07/03 美國

61/842,950

(71) 申請人：羅森伯格高頻技術公司(德國) ROSENBERGER HOCHFREQUENZTECHNIK GMBH & CO. KG (DE)

德國

(72) 新型創作人：卡西爾 席恩 CAHILL, SEAN S. (US)；聖胡安 艾力克 SANJUAN, ERIC A. (US)

(74) 代理人：許麗紅

申請專利範圍項數：8 項 圖式數：4 共 14 頁

(54) 名稱

使用介電質塗層引線的晶粒封裝

A DIE PACKAGE USING DIELECTRIC COATED LEADS

(57) 摘要

本創作係有關晶粒封裝，包含：一個晶粒，其具有數個連接墊；數條引線，其具有直徑既定的金屬芯，及包覆金屬芯、厚度既定的介電質層；至少一個第一連接墊，其固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到至少一個金屬芯；以及至少一個第二連接墊，其固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到至少一個金屬芯。此外，本創作亦涉及無芯晶粒封裝的製造方法。

THE PRESENT INVENTION RELATES TO DIE PACKAGES COMPRISING A DIE HAVING A PLURALITY OF CONNECTION PADS, A PLURALITY OF LEADS HAVING METAL CORES WITH A DEFINED CORE DIAMETER, AND A DIELECTRIC LAYER SURROUNDING THE METAL CORES HAVING A DEFINED DIELECTRIC THICKNESS, AT LEAST ONE FIRST CONNECTION PAD HELD IN A MOLD COMPOUND COVERING THE DIE AND THE PLURALITY OF LEADS CONNECTED TO AT LEAST ONE METAL CORE, AND AT LEAST ONE SECOND CONNECTION PAD (HELD IN THE MOLD COMPOUND COVERING THE DIE AND THE PLURALITY OF LEADS CONNECTED TO AT LEAST ONE METAL CORE. FURTHER, THE PRESENT INVENTION RELATES TO A METHOD FOR MANUFACTURING A CORELESS DIE PACKAGE.

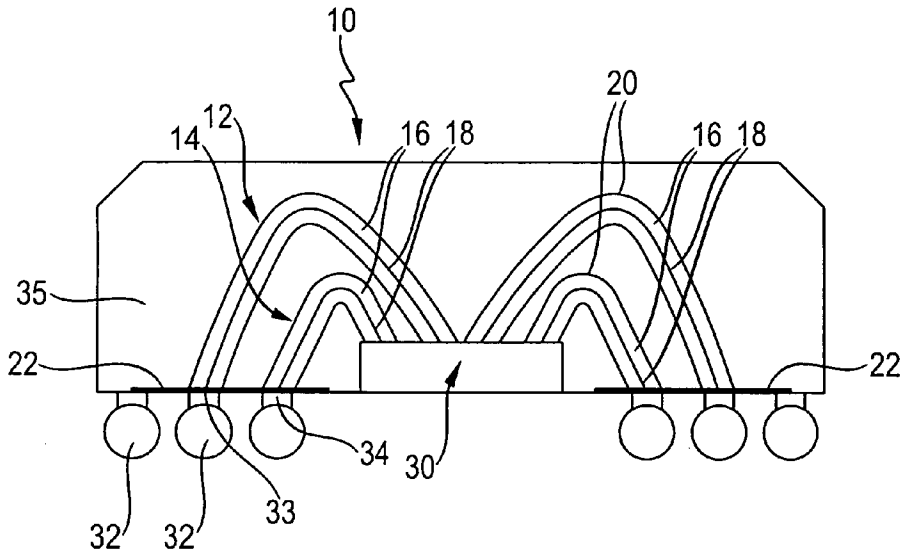


圖 1

- 10 . . . 晶粒封裝
- 12 . . . 引線
- 14 . . . 引線
- 16 . . . 介電質層
- 18 . . . 金屬芯
- 20 . . . 外金屬層
- 22 . . . 接地墊
- 30 . . . 晶粒
- 32 . . . 錫球
- 33 . . . 連接墊
- 34 . . . 連接墊
- 35 . . . 封膠化合物

新型摘要

※ 申請案號：103211712

※ 申請日：103. 7. -2

※ IPC 分類：H01L 23/538 (2006.01)

【新型名稱】(中文/英文)

使用介電質塗層引線的晶粒封裝/ A DIE PACKAGE USING DIELECTRIC COATED LEADS

【中文】

本創作係有關晶粒封裝，包含：一個晶粒，其具有數個連接墊；數條引線，其具有直徑既定的金屬芯，及包覆金屬芯、厚度既定的介電質層；至少一個第一連接墊，其固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到至少一個金屬芯；以及至少一個第二連接墊，其固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到至少一個金屬芯。此外，本創作亦涉及無芯晶粒封裝的製造方法。

【英文】

THE PRESENT INVENTION RELATES TO DIE PACKAGES COMPRISING A DIE HAVING A PLURALITY OF CONNECTION PADS, A PLURALITY OF LEADS HAVING METAL CORES WITH A DEFINED CORE DIAMETER, AND A DIELECTRIC LAYER SURROUNDING THE METAL CORES HAVING A DEFINED DIELECTRIC THICKNESS, AT LEAST ONE FIRST CONNECTION PAD HELD IN A MOLD COMPOUND COVERING THE DIE AND THE PLURALITY OF LEADS CONNECTED TO AT LEAST ONE METAL CORE, AND AT LEAST ONE SECOND CONNECTION PAD (HELD IN THE MOLD COMPOUND COVERING THE DIE AND THE PLURALITY OF LEADS CONNECTED TO AT LEAST ONE METAL CORE. FURTHER, THE PRESENT INVENTION RELATES TO A METHOD FOR MANUFACTURING A

CORELESS DIE PACKAGE.

【代表圖】

【本案指定代表圖】：第(1)圖。

【本代表圖之符號簡單說明】：

晶粒封裝	10	引線	12
引線	14	介電質層	16
金屬芯	18	外金屬層	20
接地墊	22	晶粒	30
錫球	32	連接墊	33
連接墊	34	封膠化合物	35

新型專利說明書

(本說明書格式、順序，請勿任意更動)

【新型名稱】(中文/英文)

使用介電質塗層引線的晶粒封裝/ A DIE PACKAGE USING
DIELECTRIC COATED LEADS

【技術領域】

【0001】 本創作係有關晶粒封裝，包含至少一個晶粒，其具有數個連接墊，以及數條從連接墊延伸出來的引線，引線具有直徑既定的金屬芯以及包覆金屬芯、厚度既定的介電質層。

【先前技術】

【0002】 電子裝置與元件的運作速度不斷提高，且頻率範圍不斷增加。普遍的半導體封裝類型是利用錫線，錫線可連接到基板或引線架，基板或引線架則可連接到第二層級的互連點、通孔、基板、錫球、或諸如此類，以便連接到電子裝置的印刷電路板。

【0003】 然而，封裝可能所費不貲，尤其當基板需要昂貴材料或精密鑽孔、蝕刻、或形成通孔時，更是如此。

【新型內容】

【0004】 由於現有技術出現問題及不足之處，故本創作的目的在於提供一種晶粒封裝，既可輕鬆製造，又可降低整體生產成本。

【0005】 以上目的對於熟悉此技術者而言，顯而易見，而本創作可達成此所述目的。本創作係針對一種晶粒封裝，包含：一個晶粒，其具有數個連接墊及數條引線，引線具有直徑既定的金屬芯，及包覆金屬芯、厚度既定的介電質層；其中至少一個第一連接墊固定於覆蓋住晶粒及數條引線的封膠化合物裡，該第一連接墊連接到第一條引線的金屬芯；而至少一個第二連接墊固定於覆蓋住晶粒及數條引線的封膠化合物裡，該第二連接墊連接到第二條引線的金屬芯。

【0006】 晶粒封裝最好是「無芯」封裝，沒有永久基板供晶粒附著。本創作的晶粒封裝可藉由錫球等方式連接到印刷電路板或基板。

【0007】 第一或第二連接墊可固定於封膠元件裡，並且露出來，以便連接到印刷電路板或基板。換言之，連接墊是由封膠化合物固定住，不需晶粒基板作支撐。

【0008】 第一連接墊可連接到第一條引線的金屬芯，而第二連接墊可連接到第二條引線的金屬芯，其中的第一條引線比第二條引線長，具有不同的芯直徑，或具有不同的介電質直徑。

【0009】 晶粒封裝可包括數個晶粒，其可排列成堆疊晶粒。此外，至少一條引線可以是帶狀引線，形成方式是將二條或多條引線的介電質塗層作全部或部分融合。

【0010】 此外，本創作是針對一種晶粒封裝製造方法，包含下列步驟：放置一或多個晶粒在一個臨時物件上，該物件包括臨時連接墊；利用鐳線將晶粒連接到臨時連接墊；再為鐳線的金屬芯施加介電質塗層；之後，將晶粒組件及引線包覆封膠；以及移除至少部分臨時物件或至少部分封膠，以露出連接墊，以便藉由錫球等方式將它們連接到印刷電路板或其他基板。

【0011】 製造方法可進一步地增加一或多道附加步驟，如圖2所示。

【圖式簡單說明】

【0012】 圖1係顯示一種無芯封裝的介電質與金屬塗層引線。

【0013】 圖2係顯示無芯封裝製造方法的一個實施例。

【0014】 圖3係顯示圖1與2所示實施例中所使用的介電質塗層引線及外接地連接金屬化的製造方法步驟。

【0015】 圖4係顯示介電質塗層引線及外接地連接金屬化的一種簡要製造方法。

【實施方式】

【0016】 如圖1所示，一種晶粒封裝10，該晶粒封裝10亦可稱為「無芯」封裝，即不需永久基板供晶粒附著是可建構的。該半導體晶粒封裝系統可包括引線12、14，其介電質層16沉積包覆在內金屬芯18，並且外金屬層20也是沉積包覆在介電質層16之上。在操作上，外金屬層20附著於接地墊22。引線12、14附著於晶粒30，晶粒30可連接數個連接墊，以供訊號、電力、或其他功能之需。在所述實施例中，晶粒30不需附著於永久基板。引線12、14可連接到連接墊34，而連接墊可藉由錫球32、金凸塊、或其他合適的連接方式，以附著到印刷電路板或其他基板。如圖所示，引線12、14被環氧樹脂或其他封膠化合物所包覆，且可具有不同長度。在所示實施例中，所有引線皆具有大致上相同的阻抗，這是引線結構所致，即使長度不同亦然。然而，在其他實施例中，引線可建構成具有明顯不同的阻抗。例如，先為引線裝設全長直徑既定的金屬芯，接著塗上薄薄的介電質層及導電金屬層。這類引線適合用來傳送電力，因為它的低阻抗可降低電力驟降的情形。而介電質層較厚的引線則適合用來傳輸訊號。在某些實施例中，由於所公開的引線結構具備卓越的電特性，故長度不同但芯直徑相同的引線可具有相同阻抗，差異在指定阻抗的10%中，儘管長度差距50%以上。在某些實施例中，引線長度的差距可能更大，二條引線具有相同截面結構及阻抗，但一條引線的長度可達另一條的十(10)倍。在其他實施例中，利用此原理而構思出堆疊晶粒，可以介電質塗層作全部或部分融合來形成引線作帶狀引線連接。

【0017】 圖2是圖1所示無芯封裝的製造方法的一個實施例，包括：*

- * 將數個晶粒放置在支撐連接墊的臨時物件上40：即數個晶粒可暫時附著到一個物件，物件可於稍晚時移除，或予以蝕刻或化學銷毀。此物件包括臨時連接墊，以便支撐每條引線的金屬芯及外金屬接地層附著；
- * 鍍線連接到連接墊41：即使用鍍線將晶粒連接到包覆晶粒的臨時連接墊；
- * 施加介電質塗層42：即接著施加金屬芯的介電質塗層；

金屬化並形成與接地墊的連接43：即介電質層予以金屬化，並形成與接地墊的連接， *

包覆封膠44：即全部數個晶粒組件及引線予以包覆封膠。 *移

除臨時物件45：即在封膠硬化之後，將臨時物件移除， *蝕

刻或去除材料以便露出引線連接墊46：即封膠可予以蝕刻，或藉由研磨或拋光等其他方式去除，以便露出引線連接墊。 *單一分

割並用錫球連接到印刷電路板47：即個別晶粒及其連接引線可作單一分割，且備妥可用錫球或其他方式連接到印刷電路板或其他基板。

【0018】 一般而言，一層薄薄的介電質層即可提供低阻抗，適合用於電源線，厚的介電質適合用於訊號，而外金屬層則可連接到相同接地。應注意，可結合不同的芯直徑與介電質厚度作運用，而一連串的此種步驟可達到二種以上的阻抗。在某些實施例中，大芯的電源線可能頗為理想，以便提高功率處理能力、降低電線溫度、或進一步補償任何可能造成接地反彈或電力驟降的電源供應及接地線的電感。中等厚度的介電質層亦有用處，因為許多封裝作業須使用具有三(3)種以上不同介電質厚度的引線。例如，具有中等介電質厚度的引線可用來連接不同阻抗的源與負載，以加大電力傳送。例如，10歐姆信號源可與20歐姆引線加至40歐姆負載。同時，由於介電質的成本可能頗高，重要訊號線可利用厚介電質互聯，而較不重要的狀況、重設、或諸如此類的引線，可塗上厚度大於電源引線但小於（或中等）重要訊號引線的介電質層。如此有助於降低介電質沉積材料的成本及時間。

【0019】 介電質塗層的精確厚度可結合鍍線直徑作選擇，以達成每條引線的理想阻抗值。

$$\text{【0020】 (1) } Z_0 = \sqrt{\frac{L}{C}} = \frac{138}{\sqrt{\epsilon_r}} \cdot \log\left(\frac{b}{a}\right)$$

【0021】 一條同軸線的特性阻抗如方程式(1)所示，其中L是每單位長度的電感，C是每單位長度的電容，a是鍍線直徑，b是介電質的外徑，而 ϵ_r 是同軸介電質的相對介電常數。

【0022】 如圖3所示，在一個實施例中，可利用下列步驟來進行介電質塗層引線及外接地連接金屬化之製造： *

清洗50：即清洗晶粒及基板上的連接墊， *

第一直徑引線鍍線51：即並使用鍍線機將晶粒連接到連接墊； * 選擇：第二直徑引線鍍線52：或者，可附著一條第二直徑鍍線（例如一條直徑較大、適合作電源連接的鍍線）， * 選擇：

遮蔽作業（用於選擇性沉積）53：或將晶粒區域罩住或以其他方式保護住，以便作選擇性沉積。 * 介電質沉積（可選擇多層）54：可讓成分相同或不同的一或多層介電質沉積，

* 選擇：形成通孔以使用接地55：接著進行選擇性雷射或熱消融，或以化學方式去除介電質部分，以便使用介電質沉積步驟所涵蓋的接地連接。此步驟為非必要項目，因為在某些實施例中，可排除接地通孔之需求。這一點對於以較高頻率操作的晶粒而言尤其如此，因為頻率是依照厚度值來（鉚的功能）允許透過電容聯結來建立接地的。

* 金屬化以便接地連接57：接下來是金屬化，以金屬層覆蓋住介電質，來形成引線的最外金屬化層，並將引線連接到接地。

* 全部過程可重複多次58，可用於那些使用各種沉積技術方案的實施例，尤其是那些支援數個晶粒或複雜多變阻抗引線的實施例。

* 包覆封膠59：在最後步驟中，對於非空腔封裝而言，可使用封膠來封住引線。替代實施例及附加或變化方法步驟亦見述於US20120066894及美國專利6,770,822，其公開內容全部納入本文作為參考。

【0023】 在某些實施例中，可對於所述程序作變更及添加。例如，可透過各種方法來提供介電質的保形塗層，包括使用化學方式（電泳）、機械方式（表面張力）、催化劑、電磁「紫外線、紅外線」、電子束、或其他合適技術。電泳聚合物尤其有利，因為它們可仰賴自限性反應，藉由調整製程參數及/或簡單添加、濃縮，針對電泳塗層解決方案進行化學、熱或時間變化，可輕易沉積出精確厚度。

【0024】 在其他實施例中，可使用介電質預塗層鍍線來形成引線。市售塗層鍍線通常介電質厚度比所需厚度薄，例如50歐姆引線，上述介電質沉積步驟可用來增加介電質厚度，以定出理想阻抗。使用這些預塗層鍍線可簡化欲產生同軸所必要的其他製程步驟，並允許較薄的氣相沉積介電質層，以及加速形成接地通孔的加工時間。預塗層鍍線可用來預防間隔狹小或交叉引線造成的短路。在某些實施例中，預塗層鍍線的介電質可由感光材料製成，以便進行選擇性圖案形成技術。

【0025】 在其他實施例中，可使用介電質聚對二甲苯。聚對二甲苯是各種化學氣相沉積的聚（對-亞二甲苯基）聚合物的商品名稱，作為濕氣及介電質阻隔層使用。聚對二甲苯可形成於一種生長受限的縮合反應中，利用一套經修改的聚對二甲苯沉積系統，其中的晶粒、基板、及引線對準一塊感光板，並允許電磁輻射（紅外線、紫外線或其他）以精確的方式襲擊，造成選擇性的介電質生長率。如此有助於減少或排除形成通孔、大量去除聚對二甲苯等製程之需求。

【0026】 已知在出現氧、水氣及熱的情況下，聚對二甲苯及其他介電質會因氧分裂而降解。但其損害程度可因金屬層形成絕佳的氧水氣阻隔層而受到限制，厚度3至5微米的薄層便可形成真正的密封界面。或者，若金屬已被部分去除，或由於電、熱、或製造需求而沒有沉積在特定區域，則有範圍廣泛的氧水氣阻隔聚合物可供使用，其中聚乙烯醇(PVA)是一種廣被使用的聚合物。這些聚合物可滴淋、網版印刷、模板印刷、機台分配或噴灑在即將暴露於氧或水氣環境的聚對二甲苯表面上。使用水氣阻隔聚合物可成為降低成本策略的一環，否則可能需要較厚層的高價聚對二甲苯或其他氧敏材料。

【0027】 所述方法步驟全都受惠於各種選擇性沉積技術。各種選擇性沉積方案的形成方式可利用實體罩住、主導式聚合物沉積、光阻方法、或任何其他合適方法，以確保沉積時在金屬芯、介電質層、或其他最外層上形成差異化的沉積厚度。雖然選擇性沉積方案允許以加成法方式來建立

引線，其亦允許減成法技術，其中的介電質或金屬被去除，以形成多重阻抗互連。例如，一或多個晶粒的封裝可利用鐳線將所有封裝及裝置的連接墊互連。如圖4所示，其顯示製造晶粒封裝的步驟與結構，介電質塗層200可沉積（步驟A）到厚度 X-A，包覆住鐳線金屬導體202，其中A是第二互連阻抗所需的介電質厚度。第二阻抗鐳線介電質可利用蝕刻步驟等方式去除（步驟B），接著是第二塗層204 沉積（步驟C），接著是兩種互連的金屬化206（步驟D）。此減成法製程將產生二種不同阻抗的鐳線。

【0028】 本創作特別針對一種晶粒封裝，包含：一個具有數個連接墊的晶粒；數條具有直徑既定的金屬芯的引線，及包覆金屬芯、厚度既定的介電質層；第一連接墊固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到金屬芯；而第二連接墊則固定於覆蓋住晶粒及數條引線的封膠化合物裡，並連接到金屬芯。

【0029】 數條引線的金屬芯直徑可不同。

【0030】 數條引線組的阻抗間的差異可在10%中。

【0031】 依據本創作，可生產「無芯」半導體晶粒封裝。在製造期間，這些晶粒封裝的引線是附著在臨時基板上的晶粒與連接墊之間。經包覆封膠之後，將臨時基板移除，以便露出附著引線的連接墊。引線包含一個被介電質包覆的金屬芯。建議包括一層金屬外層，附著於接地墊的連接點。

【0032】 此外，本創作亦涉及以上晶粒封裝的製造方法，方法步驟顯示於圖2及其他地方。

【符號說明】

【0033】	晶粒封裝	10	引線	12
【0034】	引線	14	介電質層	16
【0035】	金屬芯	18	外金屬層	20
【0036】	接地墊	22	晶粒	30
【0037】	錫球	32	連接墊	33

【0038】	連接墊	34	封膠化合物	35
【0039】	將數個晶粒放置在支撐連接墊的臨時物件上	40	鍍線連接到連接墊	41
【0040】	施加介電質塗層	42	金屬化並形成與接地墊的连接	43
【0041】	包覆封膠	44	移除臨時物件	45
【0042】	蝕刻或去除材料以便露出引線連接墊	46	單一分割並用錫球連接到印刷電路板	47
【0043】	清洗	50	第一直徑引線鍍線	51
【0044】	選擇 :第二直徑引線鍍線	52	選擇 :遮蔽作業 (用於選擇性沉積)	53
【0045】	介電質沉積(可選擇多層)	54	選擇 : 形成通孔 以使用接地	55
【0046】	金屬化以便接地連接	57	全部過程可重複多次	58
【0047】	包覆封膠	59	介電質塗層	200
【0048】	包覆住鍍線金屬導體	202	第二塗層	204
【0049】	金屬化	206		

申請專利範圍

1.一種晶粒封裝，包含：

一個晶粒，其具有數個連接墊；

數條引線，包括至少一個第一引線與一個第二引線，該等數條引線具有直徑既定的金屬芯，及包覆該金屬芯、厚度既定的介電質層；

至少一個第一連接墊，其固定於覆蓋住該晶粒及該等數條引線的封膠化合物裡，並連接到至少一個金屬芯；以及

至少一個第二連接墊，其固定於覆蓋住該晶粒及該等數條引線的封膠化合物裡，並連接到至少一個金屬芯。

2.如申請專利範圍第 1 項的晶粒封裝，該第一連接墊連接到該第一引線的金屬芯，該第一引線的金屬芯有一第一金屬芯直徑，該第二連接墊連接到該第二引線的金屬芯，該第二引線的金屬芯有一第二金屬芯直徑，且該第一金屬芯直徑與該第二金屬芯直徑不同。

3.如申請專利範圍第 1 項的晶粒封裝，該第一連接墊連接到該第一引線的金屬芯，該第一連接墊具有一第一長度，該第二連接墊連接到第二引線的金屬芯，該第二連接墊具有一第二長度，且該第一長度與該第二長度不同。

4.如申請專利範圍第 2 項或第 3 項的晶粒封裝，該第一引線及該第二引線具有相同的阻抗，或該第一引線及該第二引線具有不同的阻抗。

5.如申請專利範圍第 1 項至第 3 項中任一項的晶粒封裝，有一外金屬層沉積在一條引線或該等多條引線的介電質層上。

6.如申請專利範圍第 5 項的晶粒封裝，至少有一接地墊，該外金屬層連接到該接地墊。

7.如申請專利範圍第 1 項至第 3 項中任一項的晶粒封裝，該數條引線的阻抗的差異在 10% 以下。

8.如申請專利範圍第 1 項至第 3 項中任一項的晶粒封裝，該封裝為無芯封裝，沒有永久基板供該晶粒附著。

圖式

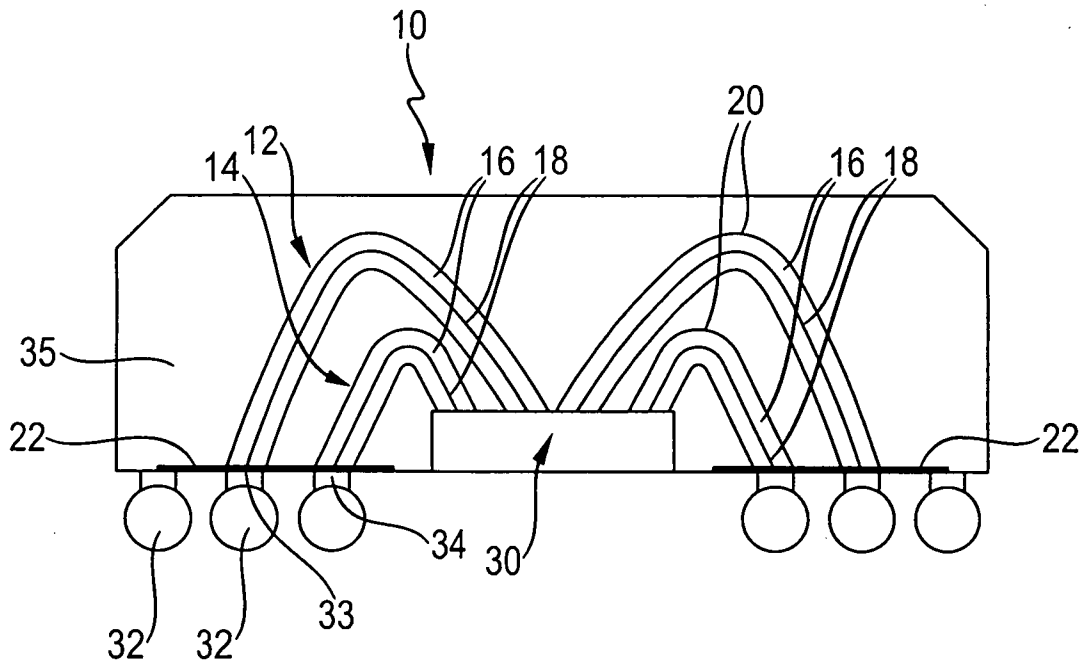


圖 1

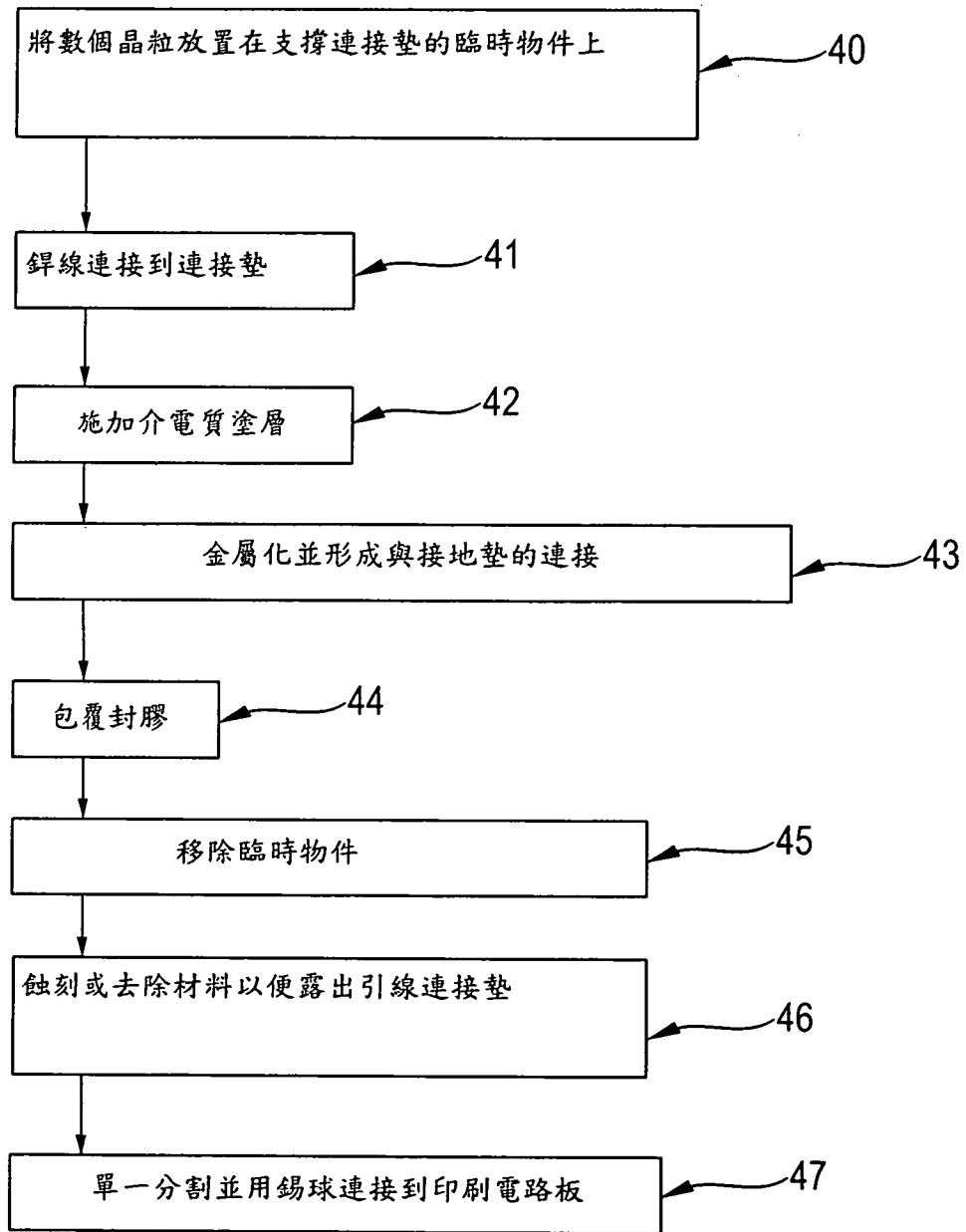


圖 2

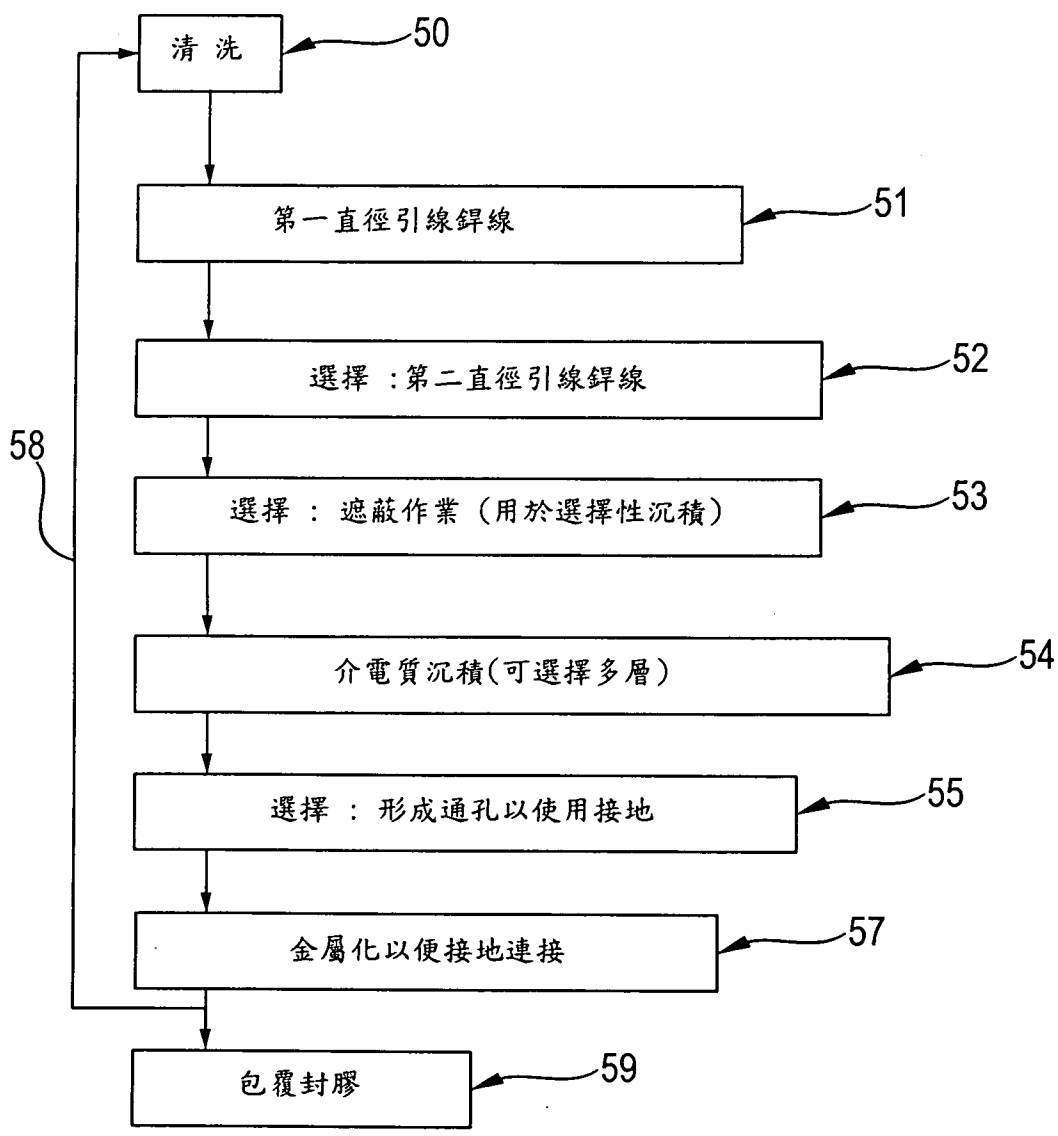


圖 3

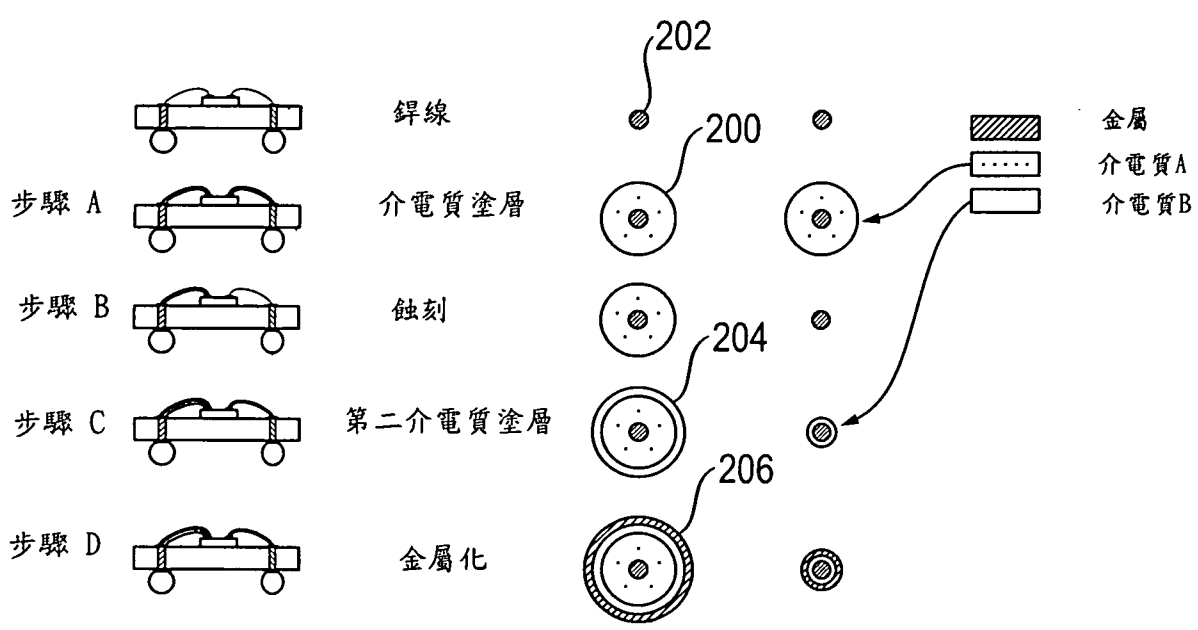


圖 4