



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0055426
(43) 공개일자 2020년05월21일

(51) 국제특허분류(Int. Cl.)
H01F 38/14 (2006.01) H01F 27/28 (2006.01)
H01F 27/36 (2006.01)
(52) CPC특허분류
H01F 38/14 (2013.01)
H01F 27/28 (2013.01)
(21) 출원번호 10-2018-0139062
(22) 출원일자 2018년11월13일
심사청구일자 없음

(71) 출원인
주식회사 히타치엘지 데이터 스토리지 코리아
서울특별시 금천구 가산디지털1로 189 (가산동)
(72) 발명자
하현욱
서울특별시 금천구 가산디지털1로 189 LG가산디지털센터
이호길
서울특별시 금천구 가산디지털1로 189 LG가산디지털센터
(74) 대리인
특허법인로얄

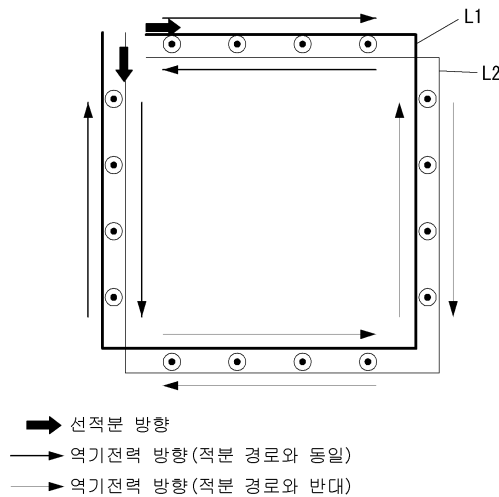
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 인쇄 회로 기판 코일

(57) 요약

본 발명은 인쇄 회로 기판 코일에 관한 것이다. 본 발명의 일 실시예에 따른 인쇄 회로 기판 코일은, 적어도 둘 이상의 전도체 층; 중심으로부터 거리가 각각 다르고 평면 모양이 대칭인 1회전 루프 복수 개가 나선형으로 연결되는 제1 경로와 제2 경로; 및 제1 경로의 제2 말단과 제2 경로의 제1 말단을 연결하는 제1 층간 커넥터를 포함하고, 평면 기준으로, 제1 경로의 제1 루프는, 제1 루프에 대응하는 제2 경로의 제2 루프와 소정 각도를 이루도록 배치되거나, 제2 루프로부터 평행 이동하여 배치될 수 있다. 따라서, 근접 효과로 인해 코일 전선 사이에 형성되는 역기전력을 상쇄함으로써 PCB 코일의 Q 값을 높일 수 있게 된다.

대표도 - 도3a



(52) CPC특허분류
H01F 27/365 (2013.01)

명세서

청구범위

청구항 1

적어도 둘 이상의 전도체 층;

중심으로부터 거리가 각각 다르고 평면 모양이 대칭인 1회전 루프 복수 개가 나선형으로 연결되는 제1 경로와 제2 경로; 및

상기 제1 경로의 제2 말단과 상기 제2 경로의 제1 말단을 연결하는 제1 층간 커넥터를 포함하고,

평면 기준으로, 상기 제1 경로의 제1 루프는, 상기 제1 루프에 대응하는 제2 경로의 제2 루프와 소정 각도를 이루도록 배치되거나, 상기 제2 루프로부터 평행 이동하여 배치되는 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 2

제1 항에 있어서,

상기 1회전 루프는 평면 모양이 직사각형이고, 상기 제1 루프와 제2 루프는 대각 방향으로 평행 이동하여 배치되는 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 3

제1 항에 있어서,

상기 1회전 루프는 평면 모양이 직사각형이고, 상기 제1 루프와 제2 루프는 서로 90도를 이루도록 배치되는 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 4

제1 항에 있어서,

상기 제1 경로는 제1 전도체 층에 형성되고, 상기 제2 경로는 제2 전도체 층에 형성되는 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 5

제1 항에 있어서,

제1 전도체 층과 제2 전도체 층에 번갈아 가면서 형성되는 상기 제1 경로와 제2 경로의 세그먼트들을 연결하기 위한 복수 개의 제2 층간 커넥터를 더 포함하고,

상기 복수 개의 제2 층간 커넥터는 상기 평면 기준으로 대칭으로 배치되는 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 6

제5 항에 있어서,

상기 제2 층간 커넥터는 4개 이상이고 이웃한 두 제2 층간 커넥터 사이 거리가 실질적으로 같은 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 7

제6 항에 있어서,

중심으로부터 거리가 다른 적어도 두 루프의 대응되는 제2 층간 커넥터는 원주 방향으로 위치가 다른 것을 특징으로 하는 인쇄 회로 기판 코일.

청구항 8

교류 전류에 의해 자기장을 변화시키는 전송 코일;

상기 전송 코일에서 발생하는 자기장의 전파를 제한하기 위한 차폐부; 및

상기 전송 코일과 차폐부를 감싸는 케이스를 포함하여 구성되고,

상기 전송 코일은, 중심으로부터 거리가 각각 다르고 평면 모양이 대칭인 1회전 루프 복수 개가 나선형으로 연결되는 제1 경로와 제2 경로와 서로 다른 전도체 층에 형성되는 상기 제1 경로의 제2 말단과 상기 제2 경로의 제1 말단을 연결하는 중간 커넥터를 포함하고,

평면 기준으로, 상기 제1 경로의 제1 루프는 상기 제1 루프에 대응하는 제2 경로의 제2 루프와 소정 각도를 이루도록 배치되거나 상기 제2 루프로부터 평행 이동하여 배치되는 것을 특징으로 하는 무선 전력 전송 장치.

발명의 설명

기술 분야

[0001] 본 발명은 무선으로 전력을 송수신하기 위한 인쇄 회로 기판 코일에 관한 것이다.

배경 기술

[0002] 통신 및 정보 처리 기술이 발달함에 따라 스마트 폰이나 태블릿 PC 등과 같은 스마트 단말기의 사용이 점차적으로 증가되고 있는데, 현재 스마트 단말에 많이 적용되고 있는 충전 방식은 전원에 연결된 어댑터를 스마트 단말기에 직접 연결하여 외부 전원을 공급받아 충전하거나 또는 호스트의 USB 단자를 통해 스마트 단말기에 연결하여 호스트의 USB 전원을 공급받아 충전하는 방식이다.

[0003] 최근에는, 연결 선을 통해 어댑터에 또는 호스트에 스마트 단말기를 직접 연결해야 하는 불편함을 줄이기 위하여, 전기적 접촉 없이 자기 결합을 이용하여 배터리를 무선으로 충전하는 무선 충전 방식이 점차 스마트 단말기에 적용되고 있다.

[0004] 유도 결합(Inductive Coupling) 방식에 따라 무선으로 전기 에너지를 공급하거나 공급 받을 때, 전송 장치와 수신 장치에 각각 리츠(Litz) 전선(또는 구리 단선)으로 1차 코일과 2차 코일을 마련하여 전력 전송 채널을 형성하는데, 구리 단선으로 코일을 형성하는 것이 가격적인 면에서 유리할 수 있다.

[0005] 하지만, 구리 단선의 두께가 있기 때문에 코일의 크기를 줄이는 데에는 한계가 있고, PCB(Printed Circuit Board) 제조 방식으로 다층의 나선형 경로로 코일 패턴을 형성하여 이러한 한계를 극복하려 한다.

[0006] 하지만, PCB 방식으로 코일을 제작하면, 생산성을 높일 수 있어서 종래 리츠 전선으로 코일을 제작할 때보다 비용을 낮추는 장점이 있지만, 리츠 전선 코일에 비해 교류 저항이 커서 Q 값이 큰 폭으로 감소하는 문제가 있다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 이러한 상황을 감안한 것으로, 본 발명의 목적은 PCB 방식으로 코일을 형성할 때 Q 값의 감소를 최소화하는 데 있다.

과제의 해결 수단

[0008] 상기한 과제를 실현하기 위한 본 발명의 일 실시예에 따른 인쇄 회로 기판 코일은, 적어도 둘 이상의 전도체 층; 중심으로부터 거리가 각각 다르고 평면 모양이 대칭인 1회전 루프 복수 개가 나선형으로 연결되는 제1 경로와 제2 경로; 및 제1 경로의 제2 말단과 제2 경로의 제1 말단을 연결하는 제1 중간 커넥터를 포함하고, 평면 기준으로, 제1 경로의 제1 루프는, 제1 루프에 대응하는 제2 경로의 제2 루프와 소정 각도를 이루도록 배치되거나, 제2 루프로부터 평행 이동하여 배치되는 것을 특징으로 한다.

[0009] 일 실시예에서, 1회전 루프는 평면 모양이 직사각형이고, 제1 루프와 제2 루프는 대각 방향으로 평행 이동하여 배치될 수 있다.

- [0010] 일 실시예에서, 1회전 루프는 평면 모양이 직사각형이고, 제1 루프와 제2 루프는 서로 90도를 이루도록 배치될 수 있다.
- [0011] 일 실시예에서, 제1 경로는 제1 전도체 층에 형성되고 제2 경로는 제2 전도체 층에 형성될 수 있다.
- [0012] 일 실시예에서, 인쇄 회로 기판 코일은 제1 전도체 층과 제2 전도체 층에 번갈아 가면서 형성되는 제1 경로와 제2 경로의 세그먼트들을 연결하기 위한 복수 개의 제2 층간 커넥터를 더 포함하고, 복수 개의 제2 층간 커넥터는 평면 기준으로 대칭으로 배치될 수 있다.
- [0013] 일 실시예에서, 제2 층간 커넥터는 4개 이상이고 이웃한 두 제2 층간 커넥터 사이 거리가 실질적으로 같을 수 있다.
- [0014] 일 실시예에서, 중심으로부터 거리가 다른 적어도 두 루프의 대응되는 제2 층간 커넥터는 원주 방향으로 위치가 다를 수 있다.
- [0015] 본 발명의 다른 실시예에 따른 무선 전력 전송 장치는, 교류 전류에 의해 자기장을 변화시키는 전송 코일; 전송 코일에서 발생하는 자기장의 전파를 제한하기 위한 차폐부; 및 전송 코일과 차폐부를 감싸는 케이스를 포함하여 구성되고, 전송 코일은, 중심으로부터 거리가 각각 다르고 평면 모양이 대칭인 1회전 루프 복수 개가 나선형으로 연결되는 제1 경로와 제2 경로와 서로 다른 전도체 층에 형성되는 제1 경로의 제2 말단과 제2 경로의 제1 말단을 연결하는 층간 커넥터를 포함하고, 평면 기준으로, 제1 경로의 제1 루프는 제1 루프에 대응하는 제2 경로의 제2 루프와 소정 각도를 이루도록 배치되거나 제2 루프로부터 평행 이동하여 배치되는 것을 특징으로 한다.

발명의 효과

- [0016] 따라서, 근접 효과로 인해 코일 전선 사이에 형성되는 역기전력을 상쇄함으로써 PCB 코일의 Q 값을 높일 수 있게 된다.

도면의 간단한 설명

- [0017] 도 1a와 도 1b는 각각 리츠 전선을 모방한 종래 PCB 코일의 조감도와 트레이스의 위치를 변경하는 방법을 도시한 것이고,
- 도 2는 서로 평행하게 배치되는 2개의 트레이스로 형성되는 1회전의 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것이고,
- 도 3a는 본 발명의 일 실시예에 따라 대각 방향으로 평행 이동시켜 배치한 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것이고,
- 도 3b는 외부 자기장이 도 3a의 루프 쌍에 둘러싸인 영역에 의해 형성되는 폐회로에 의해 역기전력이 상쇄되는 예를 도시한 것이고,
- 도 3c는 도 3a의 루프 쌍을 나선형으로 감아 형성하는 PCB 코일을 도시한 것이고,
- 도 4a는 본 발명의 다른 실시예에 따라 직사각형을 90도 회전시켜 십자 모양으로 배치한 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것이고,
- 도 4b는 외부 자기장이 도 4a의 루프 쌍에 둘러싸인 영역에 의해 형성되는 폐회로에 의해 역기전력이 상쇄되는 예를 도시한 것이고,
- 도 4c는 도 4a의 루프 쌍을 나선형으로 감아 형성하는 PCB 코일을 도시한 것이고,
- 도 5는 본 발명의 또 다른 실시예에 따라 중심 축을 기준으로 소정 각도 회전시켜 배치한 루프 쌍이 나선형으로 감겨 형성되는 PCB 코일을 도시한 것이고,
- 도 6은 층간 커넥터를 이용하여 도 3a의 루프 쌍을 구성하는 각 루프를 레이어를 바꾸어 가면서 둘 이상의 다른 레이어에 교대로 형성할 때 측면 방향의 자기장에 의한 역기전력이 상쇄되는 예를 도시한 것이고,
- 도 7은 도 6의 루프 쌍을 나선형으로 감아 코일을 형성할 때 루프의 반경에 따라 층간 커넥터의 위치를 바꾸는 예를 도시한 것이고,
- 도 8은 본 발명에 따른 PCB 코일을 구비하는 충전기의 분해 사시도를 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하, 본 발명에 따른 인쇄 회로 기판 코일에 대한 실시예를 첨부하는 도면에 의거하여 상세히 설명한다.
- [0019] 도체에 교류 전류가 흐를 때 도체의 표면 근처에서의 전류 밀도가 도체의 중심에서보다 크게 되는 경향이 있고, 이러한 현상이 표피(또는 표면) 효과라고 하고, 이러한 표피 효과에 따라 도체의 유효 저항은 AC 전류의 주파수와 함께 증가한다. 표피 효과를 극복하기 위해 고주파가 적용되는 분야에 사용되는 코일은, 개별적으로 절연 필름으로 코팅 되고 얇은 다수의 전선을 서로 꼬아서 형성하는 리츠 전선으로 감긴다. 많은 작은 전선이 꼬인 리츠 전선의 총 단면적이 한 덩어리의 전선보다 더 넓은 표면적을 가지기 때문에, 표피 효과가 줄고 이에 따라 고주파를 전송할 때 전력 손실을 줄일 수 있다.
- [0020] 하지만, 리츠 전선은, 얇은 전선 각각을 절연체 피복으로 둘러싸고 또한 얇은 전선 사이에 공기층이 형성되므로 코일의 저항이 높고, 얇은 전선들은 피복에 의해 서로 단열되어 열을 전달할 경로가 없고, 제조 비용이 비싸고 절연을 위한 공간 때문에 필요 이상으로 커지는 문제가 있다.
- [0021] 이러한 리츠 전선의 문제를 해결하기 위해, 동박으로 나선형 경로를 회로 기판에 형성하는 PCB 코일이 등장하고, 코일 감는 회수를 올리기 위해 비아(Via)(또는 중간 커넥터)를 통해 복수 개의 층으로 전선 가닥, 즉 트레이스, Trace)을 형성하지만, 마찬가지로 단일 전선을 사용하는 코일에서 발생하는 불균일한 유도 전류 분포나 불균일한 인덕턴스 분포 등의 문제가 발생한다.
- [0022] PCB 코일의 단점을 개선하기 위해서 한 턴(또는 루프)을 다수의 트레이스로 구성하여 표피 효과에 대한 영향을 감소시키는 방법이나, 도 1과 같이 리츠 전선을 흉내 내어 하나의 턴에 다수의 트레이스를 사용하되 트레이스의 위치를 바꾸어 가면서 표피 효과와 근접 효과를 모두 감소시키는 방법들이 제안되고 있다.
- [0023] 하지만, 위에서 제안된 방법 중 첫 번째 방법은 특정 상황에서 오히려 Q 값이 더 낮아질 수 있다는 단점이 있는데, 예를 들어 단순히 다수의 트레이스로 구성하는 경우 와전류가 흐를 수 있는 새로운 루프가 형성되어 오히려 불필요한 손실이 생기면서 Q 값이 더 줄어들 수 있다.
- [0024] 또한 위에서 제안된 방법 중 두 번째 방법은, 많은 수의 비아를 요구하기 때문에 제작이 어렵고 가격이 비싸진다는 단점이 있다. 즉, 도 1b에 도시한 것과 같이, 트레이스의 층을 바꿀 때 아래 층과 위 층의 트레이스들이 겹칠 수 있기 때문에 겹치지 않도록 모양이나 배치를 복잡하게 구성해야 하며, 또한 많은 수의 비아를 사용하기 때문에 비아에 의해 저항이 커지고 비용이 증가할 수 있다.
- [0025] 도 2는 서로 평행하게 배치되는 2개의 트레이스로 형성되는 1회전의 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것으로, 도 2에서 하나의 루프 쌍을 형성하는 제1 루프(L1)와 제2 루프(L2)는 각각 직사각형으로 서로 평행하게 배치된다.
- [0026] 제1 루프(L1)의 바깥 쪽에 인가되는 자기장이나 제2 루프(L2)의 안쪽에 인가되는 자기장은 제1 루프(L1)와 제2 루프(L2)에 같은 방향으로 역기전력을 발생시키므로 서로 상쇄되므로 고려의 대상이 아니다.
- [0027] 하지만, 제1 루프(L1)의 안쪽과 제2 루프(L2)의 바깥 쪽, 즉 제1 루프(L1)와 제2 루프(L2) 사이에 인가되는 자기장은 제1 루프(L1)과 제2 루프(L2)가 형성하는 폐회로에 역기전력을 발생시킨다.
- [0028] 도 2에서 자기장은 페이지에 수직하게 아래에서 위로 향하는 방향이고 이에 따라 제1 루프(L1)에는 시계 방향으로 전기장이 발생하고 제2 루프(L2)에는 반시계 방향으로 전기장이 발생한다. 바뀌는 자기장에 의해 발생하는 역기전력은 아래 식과 같이 정의된다.

수학식 1

$$e = - \int \frac{\partial B}{\partial t} \cdot da = \oint E \cdot dl$$

[0029]

[0030] 여기서 e는 역기전력, B는 자기장, a는 전선이 둘러싸는 면적, E는 전기장, l은 전선의 길이이다.

[0031] 도 2에서 굵은 화살표는 선적분 방향이고 가는 화살표는 역기전력(또는 전기장)의 방향으로, 제1 루프(L1)의 네 변에서 모두 선적분의 방향과 역기전력의 방향이 일치하여 제1 루프(L1)에 외부 자기장에 의한 역기전력이 발생하고, 마찬가지로 제2 루프(L2)의 네 변에서 모두 선적분의 방향과 역기전력의 방향이 일치하여 제1 루프(L1)에

외부 자기장에 의한 역기전력이 발생한다.

- [0032] 즉, 도 2와 같이 제1 루프(L1)와 제2 루프(L2)가 단순 평행 이동한 이중선으로 루프 쌍이 형성되는 경우, 루프의 전 영역에서 외부 자기장에 의한 역기전력이 모두 합해져서 큰 루프 전류가 흐르게 되고, 이는 전력 손실의 증가로 이어진다.
- [0033] 본 발명은, 표피 효과를 줄이기 위해 한 루프를 2개 이상의 전선 가닥 또는 트레이스로 구성하는데, 트레이스의 패턴을 수직 방향의 외부 자기장에 의한 역기전력이 상쇄될 수 있는 형태로 한다.
- [0034] 도 3a는 본 발명의 일 실시예에 따라 대각 방향으로 평행 이동시켜 배치한 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것이다.
- [0035] 도 3a에서 직사각형의 제1 루프(L1)와 제2 루프(L2)가 엇갈리게 배치되는데, 제2 루프(L2)를 제1 루프(L1)으로부터 대각선 방향으로 이동시켜 루프 쌍을 형성시킨다.
- [0036] 도 2를 참조하여 설명한 것과 마찬가지로, 제1 루프(L1)와 제2 루프(L2) 사이에 인가되는 자기장만이 제1 루프(L1)와 제2 루프(L2)에 역기전력을 발생시키므로, 제1 루프(L1)와 제2 루프(L2) 모두의 바깥 쪽과 안쪽의 자기장은 고려할 필요가 없다. 자기장은 아래에서 위로 향하는 방향이므로, 자기장을 둘러싸는 전선에는 시계 방향으로 역기전력이 발생한다.
- [0037] 제1 루프(L1)에서, 왼쪽 변과 위쪽 변에서는 선적분의 방향과 역기전력의 방향이 일치하고, 아래쪽 변과 오른쪽 변에서는 선적분의 방향과 역기전력의 방향이 반대가 된다. 즉, 왼쪽 변과 오른쪽 변에서 생성되는 역기전력이 크기가 같고 부호가 반대여서 서로 상쇄되고, 또한 위쪽 변과 아래쪽 변에서 생성되는 역기전력이 크기가 같고 부호가 반대여서 서로 상쇄된다. 이에 따라 자기장에 의해 제1 루프(L1)에 흐르는 루프 전류가 없거나 적어 손실이 없거나 감소한다.
- [0038] 비슷하게, 제2 루프(L2)에서, 왼쪽 변과 위쪽 변에서는 선적분의 방향과 역기전력의 방향이 일치하고, 아래쪽 변과 오른쪽 변에서는 선적분의 방향과 역기전력의 방향이 반대가 된다. 즉, 왼쪽 변과 오른쪽 변에서 생성되는 역기전력은 서로 상쇄되고, 또한 위쪽 변과 아래쪽 변에서 생성되는 역기전력도 서로 상쇄되어, 자기장에 의해 제2 루프(L2)에 흐르는 루프 전류가 없거나 적어 손실이 없거나 감소한다.
- [0039] 즉, 제1 루프(L1)와 제2 루프(L2)를 서로 엇갈리게 배치함으로써, 적분 경로와 역기전력의 방향이 반대가 되는 경로가 발생하고 그 길이의 합이 적분 경로와 역기전력의 방향이 같은 경로의 길이의 합과 같게 할 수 있어서, 자기장에 의해 발생하는 역기전력을 상쇄하거나 최소로 할 수 있다.
- [0040] 도 3b는 외부 자기장이 도 3a의 루프 쌍에 둘러싸인 영역에 의해 형성되는 폐회로에 의해 역기전력이 상쇄되는 예를 도시한 것이다.
- [0041] 도 3b에서, 제1 루프(L1)와 제2 루프(L2)의 위쪽 변과 왼쪽 변에 의해 제1 폐회로(CC1)가 형성되고, 제1 루프(L1)와 제2 루프(L2)의 아래쪽 변과 오른쪽 변에 의해 제2 폐회로(CC2)가 형성되고, 제1 폐회로(CC1)에서 생성되는 역기전력이 제2 폐회로(CC2)에서 생성되는 역기전력에 의해 상쇄될 수 있다.
- [0042] 도 3c는 도 3a의 루프 쌍을 나선형으로 감아 형성하는 PCB 코일을 도시한 것이다. 중심으로부터 거리가 서로 다른 복수 개의 제1 루프를 나선형으로 연결한 제1 나선형 경로를 인쇄 회로 기판(PCB)의 제1 전도체 층에 형성하고, 중심으로부터 거리가 서로 다른 복수 개의 제2 루프를 나선형으로 연결한 제2 나선형 경로를 PCB의 제2 전도체 층에 형성하여 PCB 코일을 형성할 수 있다.
- [0043] 제1 나선형 경로에서 외주에 위치하는 제2 말단은 제2 나선형 경로에서 내주에 위치하는 제1 말단에 연결되어, 제1 나선형 경로와 제2 나선형 경로를 통해 전력 공급 또는 전력 수신을 위한 전류가 원주 방향을 기준으로 같은 방향으로 흐를 수 있도록 하는데, 제1 나선형 경로와 제2 나선형 경로가 각각 제1 전도체 층과 제2 전도체 층에 형성되므로, 제1 나선형 경로의 제2 말단과 제2 나선형 경로의 제1 말단을 연결하기 위한 비아 또는 층간 커넥터가 제1 전도체 층과 제2 전도체 층 사이에 형성된다. 비아는 수직으로 형성되고 평면 기준으로 제1 나선형 경로의 제2 말단과 제2 나선형 경로의 제1 말단의 위치가 일치하지 않기 때문에, 제1 나선형 경로의 제2 말단에서 제2 나선형 경로의 제1 말단에 대응하는 위치로 내주 쪽으로 연장된 선이 형성될 수 있다.
- [0044] 이와 같이, 중심으로부터의 거리가 같은 제1 루프와 제2 루프가 루프 쌍을 이루되 엇갈리게 배치하여 외부 자기장에 의해 역기전력이 발생하는 것으로 줄일 수 있다.
- [0045] 참고로, 루프 쌍의 사이에 인가되는 자기장은 같은 전도체 층이나 다른 전도체 층에 형성되는 다른 루프에 전류

가 인가될 때 형성되는 자기장에 해당한다.

- [0046] 본 발명의 코일이 형성되는 인쇄 회로 기판은 둘 이상 복수 개의 전도체 층과 전도체 층 사이의 절연층으로 구성되고, 층간 커넥터를 통해 다른 전도체 층의 패턴이 서로 연결될 수 있다. 본 발명의 코일은 연성 인쇄 회로 기판(Flexible PCB)으로 형성될 수도 있다.
- [0047] 도 3에서 셋 이상 복수 개의 루프가 셋 이상 복수 개의 전도체 층에 형성되고 서로 그룹을 이루어 엇갈리게 배치되어, 그들 중 선택되는 두 루프로 구성되는 루프 쌍이 외부 자기장에 의해 역기전력이 발생하는 것으로 억제할 수 있다.
- [0048] 도 4a는 본 발명의 다른 실시예에 따라 직사각형을 90도 회전시켜 십자 모양으로 배치한 루프 쌍에 균일한 외부 자기장이 인가될 때 발생하는 역기전력의 방향을 도시한 것이다.
- [0049] 제1 루프(L1)는 가로 방향으로 길쭉한 직각 사각형 형태이고 제2 루프(L2)는 세로 방향으로 길쭉한 직각 사각형 형태로, 서로 중첩하여 배치되면 십자가 형태가 된다. 제1 루프(L1)를 90도 회전시키면 제2 루프(L2)가 된다.
- [0050] 제1 루프(L1)의 오른쪽 변과 왼쪽 변이 제2 루프(L2)보다 바깥쪽에 있고, 제2 루프(L2)의 위쪽 변과 아래쪽 변이 제1 루프(L1)보다 바깥쪽에 있다.
- [0051] 제1 루프(L1)에서, 제2 루프(L2)보다 바깥쪽에 있는 왼쪽 변과 오른쪽 변에서는 선적분의 방향과 역기전력의 방향이 일치하고, 제2 루프(L2)보다 안쪽에 있는 위쪽 변과 아래쪽 변에서는 선적분의 방향과 역기전력의 방향이 반대가 된다. 따라서, 제1 루프(L1)를 따라 선적분을 하면 역기전력 방향이 일치하는 변과 반대되는 변의 길이의 합의 거의 일치하여, 제1 루프(L1)과 제2 루프(L2) 사이에 인가되는 자기장에 의해 제1 루프(L1)에 역기전력이 거의 발생하지 않게 된다.
- [0052] 비슷하게 제2 루프(L2)에서, 제1 루프(L2)보다 바깥쪽에 있는 외쪽 변과 아래쪽 변에서는 선적분의 방향과 역기전력의 방향이 반대이고, 제2 루프(L2)보다 안쪽에 있는 오른쪽 변과 왼쪽 변에서는 선적분의 방향과 역기전력의 방향이 같게 된다. 따라서, 제2 루프(L2)를 따라 선적분을 하면 역기전력 방향이 일치하는 변의 길이의 합과 반대되는 변의 길이의 합이 거의 같아서, 제1 루프(L1)과 제2 루프(L2) 사이에 인가되는 자기장에 의해 제2 루프(L2)에 역기전력이 거의 발생하지 않게 된다.
- [0053] 도 4b는 외부 자기장이 도 4a의 루프 쌍에 둘러싸인 영역에 의해 형성되는 폐회로에 의해 역기전력이 상쇄되는 예를 도시한 것이다.
- [0054] 도 4b에서, 제1 루프(L1)와 제2 루프(L2)의 왼쪽 변에 의해 제1 폐회로(CC1)가 형성되고, 제1 루프(L1)와 제2 루프(L2)의 아래쪽 변에 의해 제2 폐회로(CC2)가 형성되고, 제1 루프(L1)와 제2 루프(L2)의 왼쪽 변에 의해 제3 폐회로(CC3)가 형성되고, 제1 루프(L1)와 제2 루프(L2)의 위쪽 변에 의해 제4 폐회로(CC4)가 형성되고, 제1 폐회로(CC1)에서 생성되는 역기전력이 제2 폐회로(CC2)에서 생성되는 역기전력에 의해 상쇄되고, 제3폐회로(CC3)에서 생성되는 역기전력이 제4 폐회로(CC4)에서 생성되는 역기전력에 의해 상쇄될 수 있다.
- [0055] 도 4c는 도 4a의 루프 쌍을 나선형으로 감아 형성하는 PCB 코일을 도시한 것이다. 중심으로부터 거리가 서로 다르고 가로 방향으로 긴 직사각형 형태의 복수 개의 제1 루프를 나선형으로 연결하여 제1 전도체 층에 형성하고, 중심으로부터 거리가 서로 다르고 세로 방향으로 긴 복수 개의 제2 루프를 나선형으로 연결하여 제2 전도체 층에 형성하여, 십자 형태의 루프 쌍이 복수 개 형성되는 PCB 코일을 형성할 수 있다.
- [0056] 도 3a와 도 4a와 같이 제1 루프(L1)와 제2 루프(L2)가 하나의 루프 쌍을 이룰 때, 제1 루프(L1)에서 제2 루프(L2)보다 바깥쪽에 있는 변의 길이와 제2 루프(L2)보다 안쪽에 있는 변의 길이를 같게 하고, 제2 루프(L2)에서 제1 루프(L1)보다 바깥쪽에 있는 변의 길이와 제1 루프(L1)보다 안쪽에 있는 변의 길이를 같게 하면, 다른 루프가 생성하는 자기장에 의해 역기전력이 발생하는 것을 최소화할 수 있다.
- [0057] 도 4에서는 직사각형의 제1 루프(L1)를 90도 회전시킨 제2 루프(L2)를 제1 루프(L1)와 함께 십자 형태로 배치하였는데, 제2 루프(L2)를 90도가 아니라 임의 각도로 회전시켜도, 자기장에 의해 역기전력이 발생하는 것을 막을 수 있다.
- [0058] 도 5는 본 발명의 또 다른 실시예에 따라 중심 축을 기준으로 소정 각도 회전시켜 배치한 루프 쌍이 나선형으로 감겨 형성되는 PCB 코일을 도시한 것이다.
- [0059] 제1 루프(L1)를 루프 중심을 기준으로 소정 각도(θ)만큼 회전시켜 제2 루프(L2)를 배치하면, 도 4의 실시예와 비슷하게, 제1 루프(L1)와 제2 루프(L2) 모두 상대적으로 더 바깥쪽에 있는 변의 길이와 상대적으로 더 안쪽에

있는 변의 길이가 거의 같게 되어, 다른 루프가 생성하는 자기장에 의해 역기전력이 발생하는 것을 최소화할 수 있다.

- [0060] 루프가 중심을 기준으로 선대칭 또는 점대칭이라면 임의의 각도만큼 회전시키더라도 루프 쌍의 다른 루프보다 안쪽에 있는 변의 길이와 바깥쪽에 있는 변의 길이가 같게 되어 역기전력의 발생을 최소화할 수 있다.
- [0061] 도 6은 층간 커넥터를 이용하여 도 3a의 루프 쌍을 구성하는 각 루프를 레이어를 바꾸어 가면서 둘 이상의 다른 레이어에 교대로 형성할 때 측면 방향의 자기장에 의한 역기전력이 상쇄되는 예를 도시한 것이다.
- [0062] 도 3 내지 도 5 실시예는 페이지에 수직한 방향(Z 방향)으로 진행되는 자기장에 의해 발생하는 역기전력을 최소화하기 위한 것인 반면, 도 6은 측면으로 진행되는 자기장(X 방향 또는 Y 방향)에 의한 역기전력을 최소화하기 위한 것이다.
- [0063] 도 6에서 위 그림은 제1 루프(L1)와 제2 루프(L2) 중 하나가 대각선 방향으로 소정 거리만큼 이동하여 서로 엇갈려 배치되는 루프 쌍을 평면도로 도시한 것이고, 아래 그림은 루프 쌍을 아래쪽 변의 측면에서 바라보고 도시한 것이다.
- [0064] 도 3 내지 도 5 실시예에서는, 제1 루프(L1)는 인쇄 회로 기판(PCB)의 제1 전도체 층 또는 제1 레이어(Layer#1)에 형성되고 제2 루프(L2)는 제2 전도체 층 또는 제2 레이어(Layer#2)에 형성하는 것으로 가정하고 있다.
- [0065] 측면 방향의 자기장에 의한 역기전력을 상쇄하기 위해서, 제1 루프(L1)과 제2 루프(L2)를 줄곧 동일한 레이어에 형성하지 않고, 원주 방향으로 진행되는 동안 제1 레이어와 제2 레이어에 번갈아 가면서 형성되도록 하는데, 레이어 교차를 위해 비아 또는 층간 커넥터를 채용한다.
- [0066] 도 6에서, 실선은 루프를 형성하는 세그먼트(Segment)가 제1 레이어(Layer#1)에 형성되는 것을 의미하고, 점선은 세그먼트가 제2 레이어(Layer#2)에 형성되는 것을 의미한다.
- [0067] 도 6의 제1 루프(L1)에서, 반시계 방향으로 진행할 때, 제1 레이어(Layer#1)에 형성된 왼쪽 위의 제1 세그먼트(S11)가 왼쪽 변의 가운데에 있는 층간 커넥터(LC)에 의해 제2 레이어(Layer#2)로 층간 이동하여 왼쪽 아래의 제2 세그먼트(S12)에 연결되고, 제2 레이어(Layer#2)에 형성된 왼쪽 아래의 제2 세그먼트(S12)가 아래쪽 변의 가운데에 있는 층간 커넥터에 의해 제1 레이어(Layer#1)로 층간 이동하여 오른쪽 아래의 제3 세그먼트(S13)에 연결되고, 제1 레이어(Layer#1)에 형성된 오른쪽 아래의 세그먼트(S13)가 오른쪽 변의 가운데에 있는 층간 커넥터에 의해 제2 레이어(Layer#2)로 층간 이동하여 오른쪽 위의 제4 세그먼트(S14)에 연결되고, 제2 레이어(Layer#2)에 형성된 오른쪽 위의 제4 세그먼트(S14)가 위쪽 변의 가운데에 있는 층간 커넥터에 의해 제1 레이어(Layer#1)로 층간 이동하여 제1 루프(L1)보다 중심으로부터 거리가 더 먼 다음 루프의 왼쪽 위의 제1 세그먼트(S11')에 연결될 수 있다.
- [0068] 비슷하게, 도 6의 제2 루프(L2)에서, 반시계 방향으로 진행할 때, 제2 레이어(Layer#2)에 형성된 왼쪽 위의 제1 세그먼트(S21)가 왼쪽 변의 가운데에 있는 층간 커넥터(LC)에 의해 제1 레이어(Layer#1)로 층간 이동하여 왼쪽 아래의 제2 세그먼트(S22)에 연결되고, 제1 레이어(Layer#1)에 형성된 왼쪽 아래의 제2 세그먼트(S22)가 아래쪽 변의 가운데에 있는 층간 커넥터에 의해 제2 레이어(Layer#2)로 층간 이동하여 오른쪽 아래의 제3 세그먼트(S23)에 연결되고, 제2 레이어(Layer#2)에 형성된 오른쪽 아래의 제3 세그먼트(S23)가 오른쪽 변의 가운데에 있는 층간 커넥터에 의해 제1 레이어(Layer#1)로 층간 이동하여 오른쪽 위의 제4 세그먼트(S24)에 연결되고, 제1 레이어(Layer#1)에 형성된 오른쪽 위의 제4 세그먼트(S24)가 위쪽 변의 가운데에 있는 층간 커넥터에 의해 제2 레이어(Layer#2)로 층간 이동하여 제2 루프(L2)보다 중심으로부터 거리가 더 먼 다음 루프의 왼쪽 위의 제1 세그먼트(S21')에 연결될 수 있다.
- [0069] 루프의 아래쪽 변의 측면에서 바라본 도 6의 아래 그림에서, 자기장은 루프의 중심에서 바깥을 향한다(-Y 방향). 제2 레이어(Layer#2)에 형성된 제1 루프(L1)의 제2 세그먼트(S12)에서는 선적분의 방향과 역기전력의 방향이 반대이고, 제1 레이어(Layer#1)에 형성된 제1 루프(L1)의 제3 세그먼트(S13)에서는 선적분의 방향과 역기전력의 방향이 같아서, 중심에서 아래 변을 향하는 자기장에 의해 제1 루프(L1)의 아래 변에 생성되는 역기전력이 서로 상쇄된다.
- [0070] 비슷하게, 제1 레이어(Layer#1)에 형성된 제2 루프(L2)의 제2 세그먼트(S22)에서는 선적분의 방향과 역기전력의 방향이 같고, 제2 레이어에 형성된 제2 루프(L2)의 제3 세그먼트(S23)에서는 선적분의 방향과 역기전력의 방향이 반대여서, 중심에서 아래 변을 향하는 자기장에 의해 제2 루프(L2)의 아래 변에 생성되는 역기전력이 서로 상쇄된다.

- [0071] 마찬가지로, Y 방향의 자기장과 관련하여 제1 루프(L1)와 제2 루프(L2)의 위쪽 변에 대해서도 변의 중간에 형성된 층간 커넥터(LC)에 의해 위쪽 변에 다른 레이어에 형성된 둘 이상의 세그먼트가 존재하므로, 다른 층에 있는 세그먼트가 하나는 선적분 방향과 역기전력 방향이 같고 다른 것은 선적분 방향과 역기전력 방향이 달라 역기전력이 상쇄될 수 있다.
- [0072] 도 6에서 층간 커넥터가 변의 가운데에 위치하는 것으로 도시되어 있지만, 층간 커넥터가 루프의 중심을 기준으로 점대칭 형태로 배치된다면, 각 변에서 생성되는 역기전력은 상쇄되지 않을 수 있지만 대응되는 변에서 생성되는 역기전력의 합은 서로 상쇄될 수 있다.
- [0073] 루프의 중앙에서 오른쪽 또는 왼쪽으로 향하는 자기장, 즉 X 방향 성분의 자기장에 대해서도, 층간 커넥터가 점대칭 형태로 마련된다면 루프의 오른쪽 변과 왼쪽 변에서 생성되는 역기전력이 서로 상쇄될 수 있다.
- [0074] 도 6에서는 루프가 직사각형 형태인 경우를 도시하지만, 루프가 원형인 경우에 각 루프에 4개 이상 짝수 개의 층간 커넥터가 점대칭 형태로 배치된다면 측면 방향의 자기장에 의한 역기전력을 최소화할 수 있고, 층간 커넥터가 루프의 원주를 따라 실질적으로 같은 간격으로 배치된다면 역기전력의 최소화에 더 유리할 수 있다.
- [0075] 도 7은 도 6의 루프 쌍을 나선형으로 감아 코일을 형성할 때 루프의 반경에 따라 층간 커넥터의 위치를 바꾸는 예를 도시한 것이다.
- [0076] 도 7에서 각 레이어의 나선형 경로(SP1, SP2)는 크기가 점점 커지는(또는 중심으로부터 거리가 서로 다르고 점점 멀어지는) 직사각형 모양의 루프가 순차적으로 연결되어 나선형 궤적을 형성한다.
- [0077] 도 7에서, 제1 나선형 경로(SP1)는 3개의 루프(L11, L12, L13)가 연결되어 형성되고, 제2 나선형 경로(SP2)는 3개의 루프(L21, L22, L23)가 연결되어 형성된다. 제1 나선형 경로(SP1)의 제1 내지 제3 루프(L11, L12, L13)는 각각 제2 나선형 경로(SP2)의 제1 내지 제3 루프(L21, L22, L23)에 대응하고, 대응하는 루프 쌍은 대각 방향으로 소정 거리만큼 이격하여 엇갈려 배치된다.
- [0078] 각 루프는 제1 레이어(Layer#1)에 2개의 세그먼트와 제2 레이어(Layer#2)에 2개의 세그먼트를 포함하고, 층간 커넥터(LC)에서 세그먼트가 층간 이동하여 경로가 제1 레이어(Layer#1)와 제2 레이어(Layer#2)를 교번한다. 루프 쌍에서 하나의 루프의 세그먼트가 제1 레이어(Layer#1)에 형성되면 다른 루프의 대응하는 세그먼트는 제2 레이어(Layer#2)에 형성될 수 있다.
- [0079] 각 루프에는 네 변 각각에 층간 커넥터(LC)가 하나씩 형성되어 있는데, 이에 한정되지 않고 각 변에 복수 개의 층간 커넥터가 서로 선대칭 또는 점대칭 형태로 형성될 수도 있다. 루프에서 층간 커넥터 사이 간격은 실질적으로 같을 수 있는데, 각 루프가 서로 연결되어 나선형 경로를 형성하기 때문에 각 루프가 단혀 있지 않게 되어 층간 커넥터의 위치가 원주 방향을 중심으로 같다고 또는 점대칭이라고 하더라도 그 사이 간격이 동일하지는 않지만 같은 루프에서는 실질적으로 같다고 할 수 있다.
- [0080] 도 7에서, 제1 나선형 경로(SP1)의 중심을 기준으로, 제1 나선형 경로(SP1)의 제2 루프(L12)의 각 변의 가운데에 층간 커넥터가 형성되고, 제1 루프(L11)와 제3 루프(L13)의 각 변에는 가운데가 아니라 가운데에서 서로 대칭으로 이격된 위치에 층간 커넥터가 형성될 수 있다.
- [0081] 즉, 대응되는 층간 커넥터들의 원주 방향으로의 위치가 반경이 다른 루프마다 서로 달라질 수 있는데, 도 7의 왼쪽 변에서 반경 방향으로 가운데의 제2 루프(L12)의 층간 커넥터가 가장 안쪽의 제1 루프(L11)의 층간 커넥터보다 시계 방향으로 더 진행한 위치에 있고, 가장 바깥쪽의 제3 루프(L13)의 층간 커넥터가 가운데의 제2 루프(L12)의 층간 커넥터보다 시계 방향으로 더 진행한 위치에 배치될 수 있다.
- [0082] 도 3 내지 도 7의 실시예는 직사각형 형태의 루프로 나선형 경로의 1 회전 턴(turn)을 형성하지만, 본 발명은 이에 제한되지 않고, 루프의 평면 형태는 대칭 형태가 되는 여러 다각형, 예를 들어 삼각형, 사각형, 오각형, 육각형, 팔각형이나 타원, 원 등도 가능하다.
- [0083] 도 8은 본 발명에 따른 PCB 코일을 구비하는 충전기의 분해 사시도를 도시한 것이다.
- [0084] 도 8의 충전기(100)는, 유도 전력을 제공하는 무선 전력 송신 장치를 포함하고, 상면에 충전 대상인 수신 장치를 포함하는 전자 기기가 놓이고 동작 영역을 갖는 안착 면이 형성될 수 있고, 안착 면에 전자 기기가 놓이면 충전기가 이를 감지하여 무선 충전을 시작할 수 있다.
- [0085] 충전기(100)는 전면 케이스(111)와 후면 케이스(112) 사이에 도 7과 같은 PCB 전송 코일(120)이 장착될 수 있고, 전송 코일(120)의 아래에도 차폐부(130)가 형성될 수 있다. 즉, 차폐부(130)는, 충전기(100)의 후면 케이스(112)에 형성될 수 있다.

이스(112)와 전송 코일(120)의 사이에 형성될 수 있고, 전송 코일(120)의 외곽을 기준으로 적어도 일부가 초과하도록 형성될 수 있다.

[0086] 차폐부(130)는, 전송 코일(120)의 동작에 의해 회로 기판(미도시)에 장착된 마이크로 프로세서, 메모리 등의 소자가 전자기적인 영향을 받거나 회로 기판에 장착된 소자들의 동작에 의해 전송 코일(120)이 전자기적인 영향을 받는 것을 방지할 수 있는데, 도금이 필요 없는 스테인레스나 티타늄 재질로 이루어질 수 있다.

[0087] 충전기(100)는, 전송 코일을 포함하는 전력 변환부, 통신부, 제어부, 전원부 등이 하나의 몸체에 구비되는 구조로 형성되거나 또는 전송 코일(120)과 차폐부(130)가 장착되는 제1 몸체 및 제1 몸체와 연결되어 전송 코일(120)의 동작을 제어하기 위한 변환부, 통신부, 제어부, 전원부 등을 포함하는 제2 몸체로 분리되어 구성될 수 있다.

[0088] 또한, 충전기(100)의 몸체에는 디스플레이나 스피커와 같은 출력부, 사용자 입력부, 전원을 공급하기 위한 소켓이나 외부 기기가 결합되는 인터페이스 등이 배치될 수 있다. 디스플레이는 전면 케이스(111)의 상면에 형성될 수 있고, 사용자 입력부와 소켓 등은 몸체 측면에 배치될 수 있다.

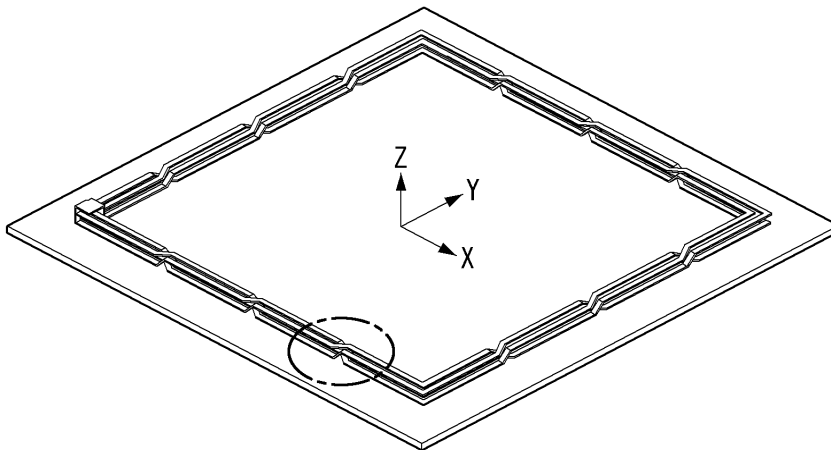
[0089] 본 발명은 기재된 실시예들에 한정되는 것이 아니고, 본 발명의 사상 및 범위를 벗어나지 않고 다양하게 수정 및 변형할 수 있음은 이 기술의 분야에서 통상의 지식을 가진 자에게 자명하다. 따라서, 그러한 수정예 또는 변형예들은 본 발명의 특허청구범위에 속한다 하여야 할 것이다.

부호의 설명

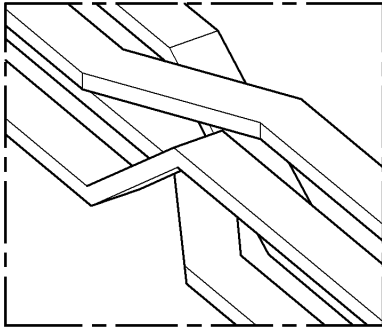
[0090] 100: 충전기 111: 전면 케이스
112: 후면 케이스 120: 전송 코일
130: 차폐부

도면

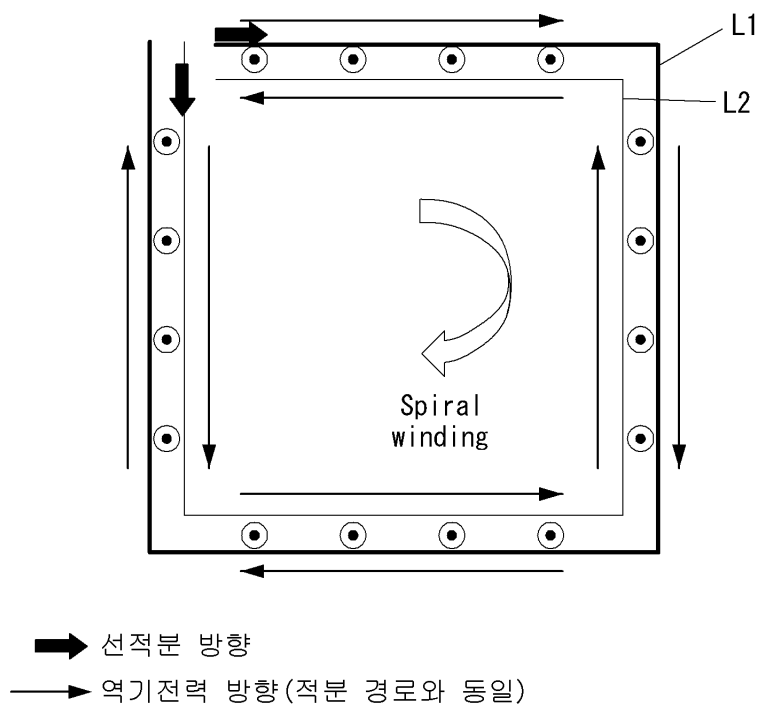
도면1a



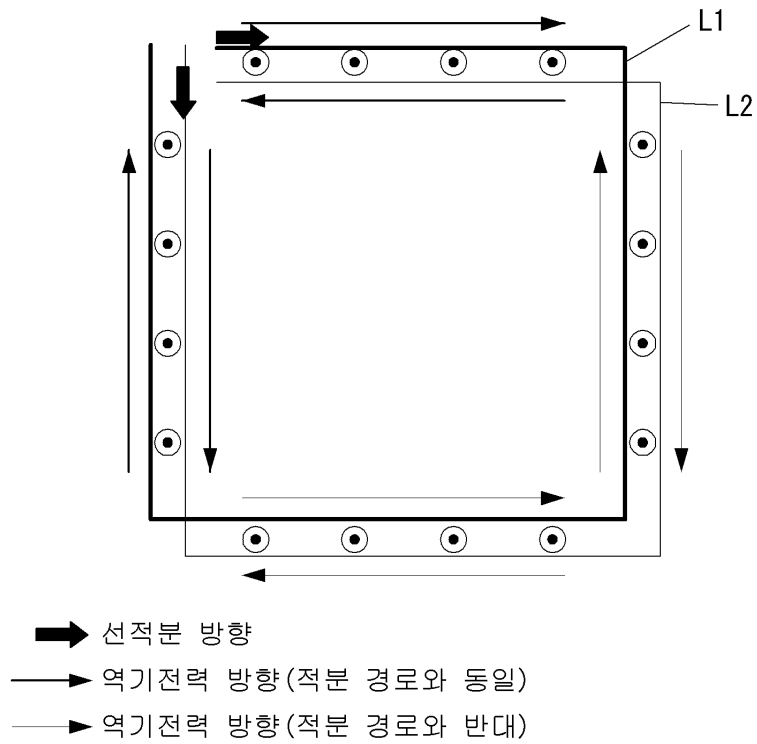
도면1b



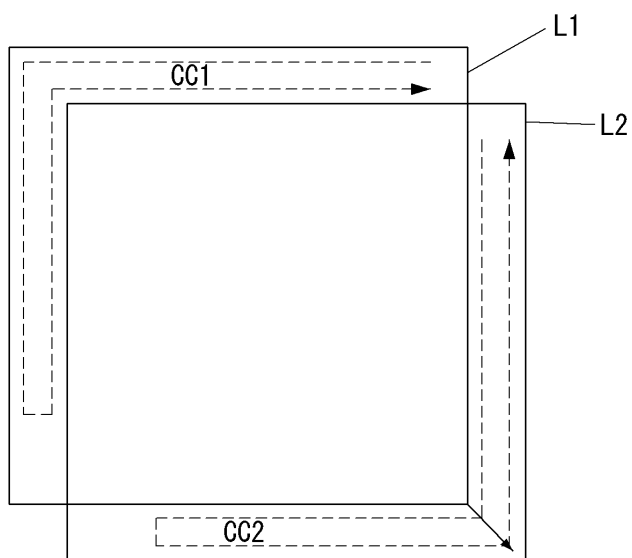
도면2



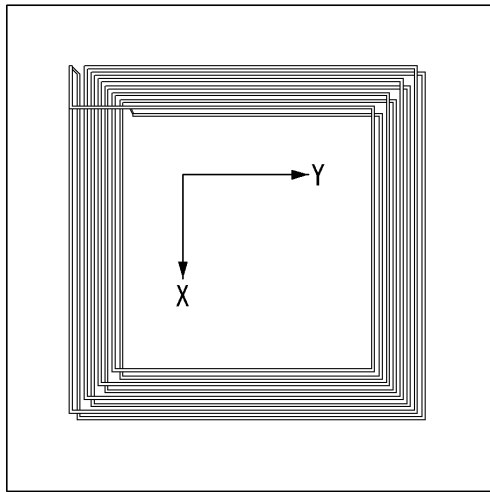
도면3a



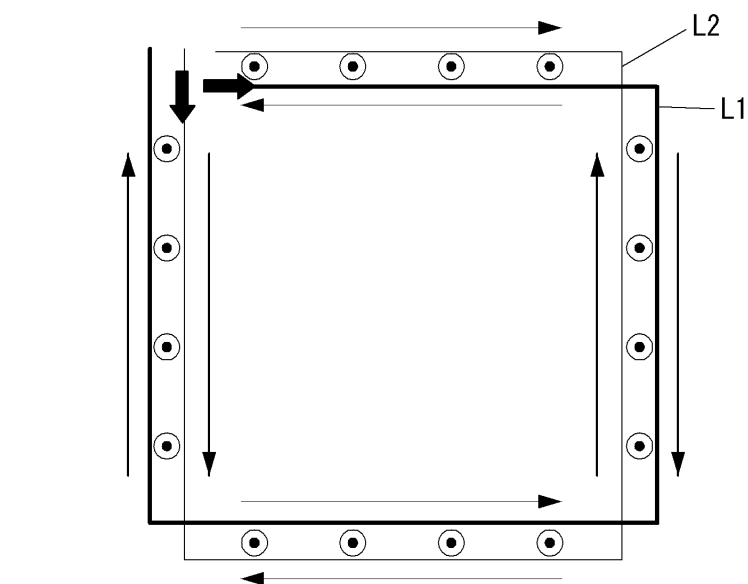
도면3b



도면3c

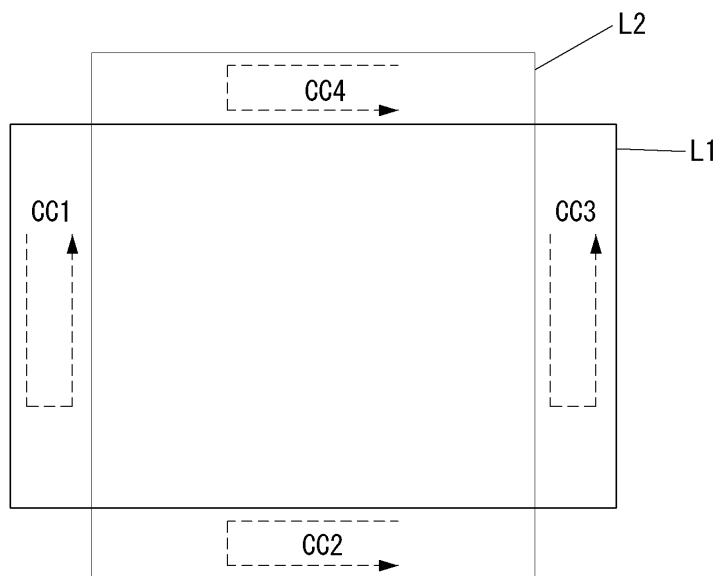


도면4a

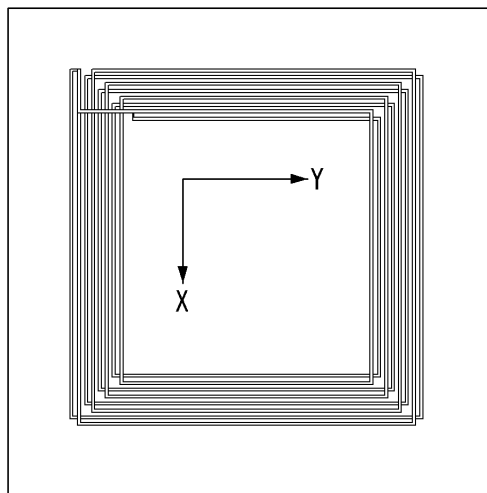


- ➡ 선적분 방향
- 역기전력 방향(적분 경로와 동일)
- 역기전력 방향(적분 경로와 반대)

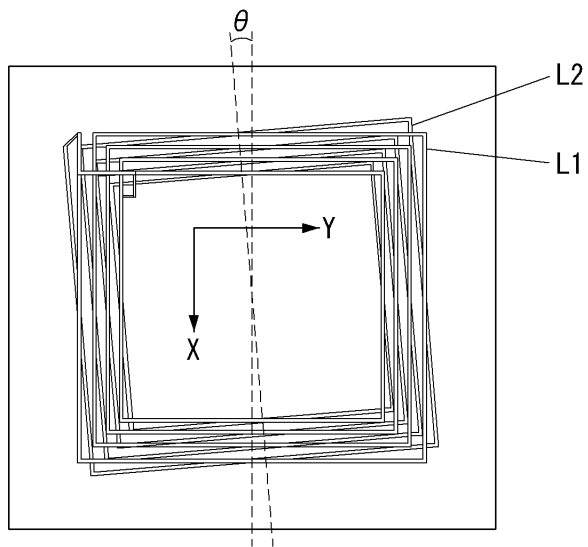
도면4b



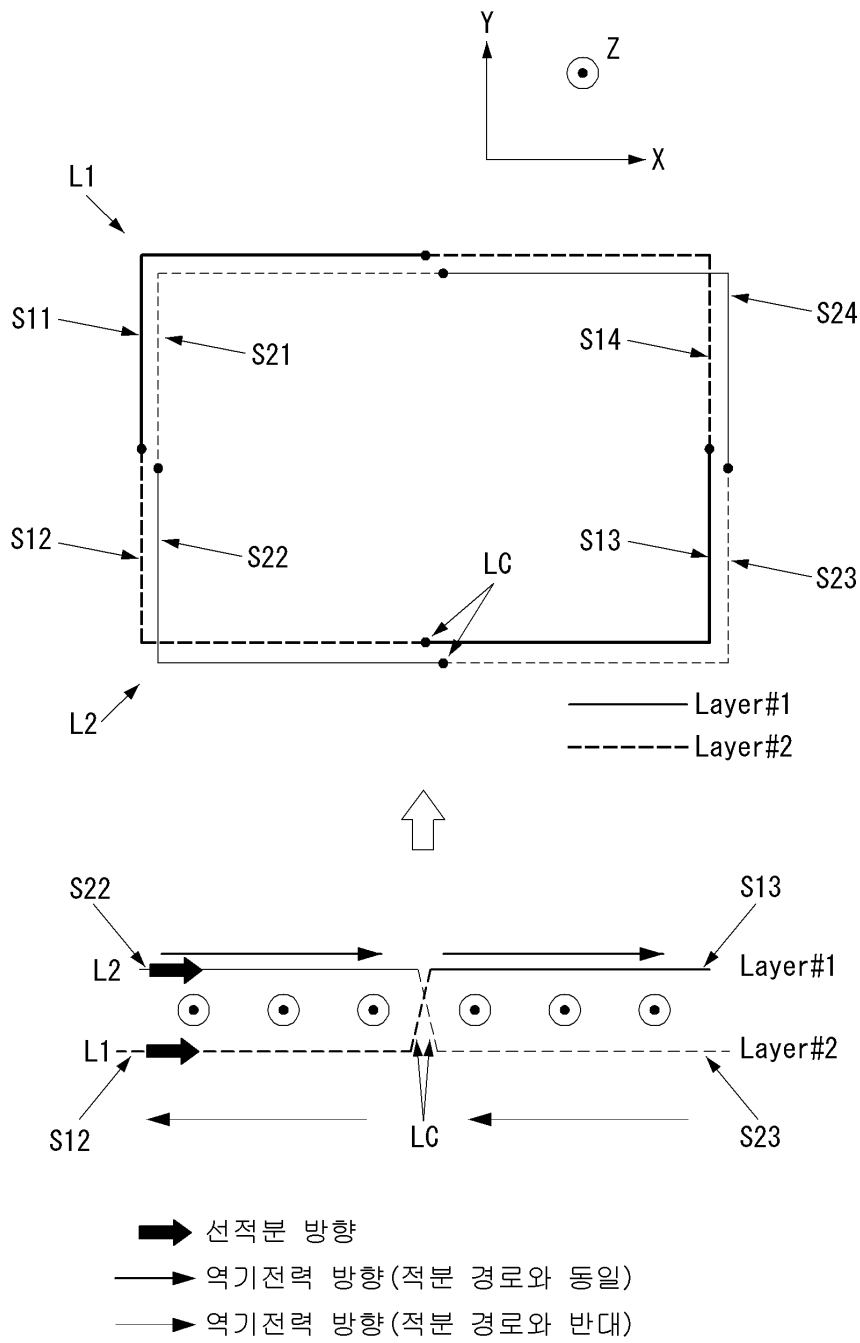
도면4c



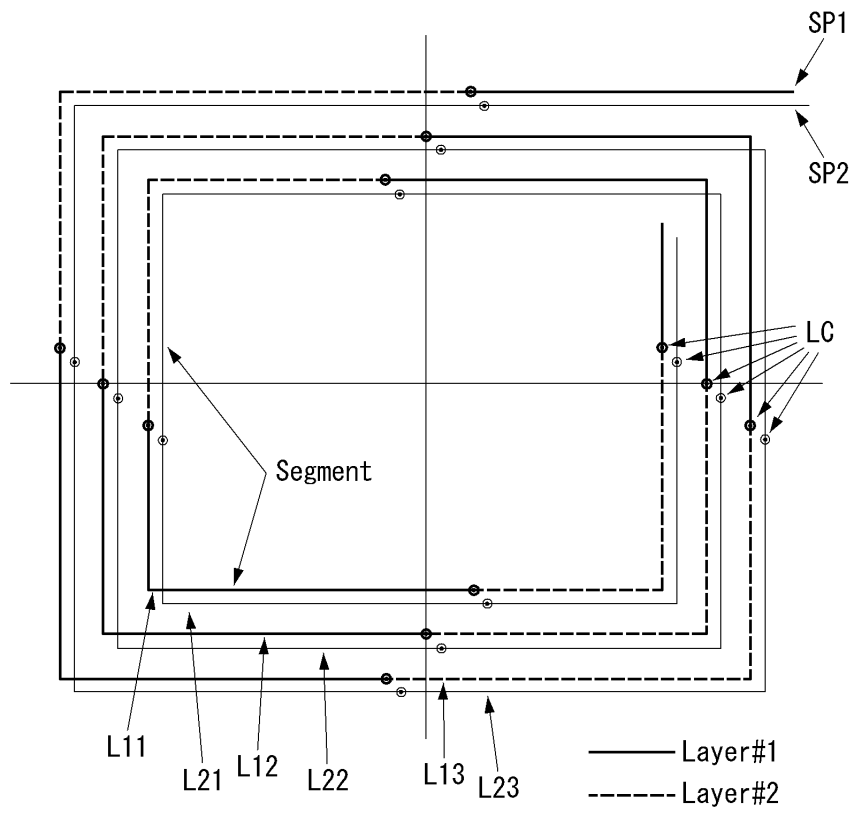
도면5



도면6



도면7



도면8

