



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2022-0167369
(43) 공개일자 2022년12월20일

<p>(51) 국제특허분류(Int. Cl.) H01L 21/768 (2006.01) H01L 21/02 (2006.01) H01L 21/285 (2006.01) H01L 21/3213 (2006.01)</p> <p>(52) CPC특허분류 H01L 21/76883 (2013.01) H01L 21/02244 (2013.01)</p> <p>(21) 출원번호 10-2022-7024394 (22) 출원일자(국제) 2021년04월08일 심사청구일자 없음 (85) 번역문제출일자 2022년07월14일 (86) 국제출원번호 PCT/US2021/026446 (87) 국제공개번호 WO 2021/207537 국제공개일자 2021년10월14일 (30) 우선권주장 16/845,749 2020년04월10일 미국(US)</p>	<p>(71) 출원인 어플라이드 머티어리얼스, 인코포레이티드 미국 95054 캘리포니아 산타 클라라 바우어스 애브뉴 3050</p> <p>(72) 발명자 레이, 웨이 미국 94085 캘리포니아 서니베일 이스트 아르크 애비뉴 974 쑤, 이 미국 95129 캘리포니아 새너제이 엘름허스트 드라이브 4589 (뒷면에 계속)</p> <p>(74) 대리인 특허법인 남앤남</p>
---	---

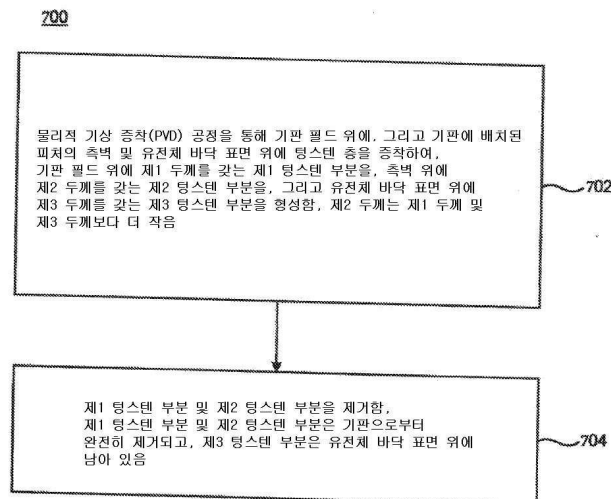
전체 청구항 수 : 총 13 항

(54) 발명의 명칭 **상향식 잭 층전을 위해 유전체 층 위에 텅스텐을 선택적으로 증착하기 위한 방법들**

(57) 요약

유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법들 및 장치가 제공된다. 실시예들에서, 이 방법은: PVD 공정을 통해 기판 필드(substrate field) 위에, 그리고 기판에 배치된 피처(feature)의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; 제1, 제2 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 제1 텅스텐 부분을 패시베이팅하거나 또는 필드로부터 완전히 제거하는 단계를 포함한다.

대표도 - 도7



(52) CPC특허분류

H01L 21/02252 (2013.01)

H01L 21/2855 (2013.01)

H01L 21/32136 (2013.01)

(72) 발명자

레이, 유

미국 95131 캘리포니아 새너제이 파크뷰 그린 서클
1727

하, 태 홍

미국 95120 캘리포니아 새너제이 아잘레아 드라이
브 6915

홍, 레이몬드

미국 94085 캘리포니아 서니베일 이스트 아르크 애
브뉴 974

페데, 시리쉬 에이.

미국 94087 캘리포니아 서니베일 이스트 아르크 애
브뉴 974

명세서

청구범위

청구항 1

유전체 표면 위에(atop) 텅스텐 층을 선택적으로 증착하는 방법으로서,

(a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드(substrate field) 위에, 그리고 기판에 배치된 피처(feature)의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 상기 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 상기 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 상기 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 상기 제2 두께는 상기 제1 두께 및 상기 제3 두께보다 더 작음 - ; 및

(b) 상기 제1 텅스텐 부분 및 상기 제2 텅스텐 부분을 제거하는 단계를 포함하고,

상기 제2 텅스텐 부분은 상기 기판으로부터 완전히 제거되고, 상기 제3 텅스텐 부분은 상기 유전체 바닥 표면 위에 남아 있는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 2

제1 항에 있어서,

상기 단계 (b) 동안, 상기 제1 텅스텐 부분은 상기 기판으로부터 완전히 제거되는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 3

제1 항에 있어서,

(c) 상기 단계 (b) 이전에, 상기 기판 필드 위에 제1 산화된 텅스텐 부분을, 상기 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 상기 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 상기 텅스텐 층의 상단 표면을 산화시키는 단계 - 상기 단계 (b)는 상기 제1 산화된 텅스텐 부분, 상기 제2 산화된 텅스텐 부분, 및 상기 제3 산화된 텅스텐 부분을 제거하는 단계를 더 포함함 - ; 및

(d) 상기 제1 텅스텐 부분을 패시베이팅(passivating)하거나 또는 상기 기판 필드로부터 완전히 제거하는 단계를 더 포함하는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 4

제3 항에 있어서,

상기 텅스텐 층의 상단 표면을 산화시키는 단계는 등각(conformal) 또는 초등각(super-conformal)으로 특징화되는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 5

제3 항에 있어서,

상기 텅스텐 층의 상단 표면을 산화시키는 단계는 상기 텅스텐 층의 상단 표면을 산소 플라즈마와 접촉시키는 단계를 포함하는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 6

제3 항에 있어서,

상기 산화시키는 단계는 약 섭씨 300 도 내지 약 섭씨 400 도의 온도에서 산소를 포함하는 용량 결합 플라즈마를 제공하는 단계를 더 포함하는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 7

제3 항에 있어서,

상기 제거하는 단계는 상기 측벽으로부터 상기 제2 산화된 텅스텐 부분을 제거하기에 충분한 조건들 하에서 상기 제1 산화된 텅스텐 부분, 상기 제2 산화된 텅스텐 부분, 및 상기 제3 산화된 텅스텐 부분을 WF_6 과 접촉시키는 단계를 포함하는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 8

제3 항에 있어서,

상기 제1 텅스텐 부분은 패시베이팅되고, 상기 패시베이팅하는 것은 약 섭씨 300 도 내지 약 섭씨 400 도의 온도에서 상기 제1 텅스텐 부분을 원격 질소 플라즈마와 접촉시키는 것을 포함하고, 상기 질소는 약 0.5 내지 5 sccm, 또는 5 sccm 미만의 유량으로 제공되는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 9

제3 항에 있어서,

상기 패시베이팅하는 것은 약 500 mTorr 내지 약 1 Torr의 압력에서 상기 제1 텅스텐 부분을 원격 질소 플라즈마와 접촉시키는 것을 포함하고, 상기 질소는 약 0.5 내지 5 sccm, 또는 5 sccm 미만의 유량으로 제공되는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 10

제3 항 내지 제9 항 중 어느 한 항에 있어서,

상기 단계 (b) 및 (c)는 상기 기판 필드로부터 상기 제1 텅스텐 부분을 제거하기에 충분한 사이클들(cycles)로 주기적으로 반복되고, 상기 제3 산화된 텅스텐 부분은 상기 유전체 바닥 표면 위에 남아 있는,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 11

제1 항 내지 제10 항 중 어느 한 항에 있어서,

상기 제1 두께가 약 7 내지 9 nm이거나;

상기 제2 두께가 약 1 내지 3 nm이거나; 또는

상기 제3 두께가 약 9 내지 11 nm인 것

중 적어도 하나인,

유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 12

제1 항 내지 제10 항 중 어느 한 항에 있어서,

상기 제1 두께는 상기 제3 두께보다 더 작은,
유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법.

청구항 13

명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체로서,
상기 명령들은, 실행될 때, 반응 챔버로 하여금 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하며,
상기 방법은 제1 항 내지 제12 항 중 어느 한 항에서 설명된 방법인,
비-일시적인 컴퓨터 판독가능 매체.

발명의 설명

기술 분야

[0001] 본 개시내용의 실시예들은 일반적으로 유전체 층 위에(atop) 텅스텐을 선택적으로 증착하기 위한 방법들에 관한 것이다.

배경 기술

[0002] 반도체 디바이스의 기하학적 구조들은 반도체 제조 장비가 30 nm 미만의 피처(feature) 크기들을 갖는 디바이스들을 생산하도록 계속해서 크기가 감소하고 있으며, 더 작은 기하학적 구조들을 갖는 디바이스들을 제조하기 위해 새로운 장비가 개발되어 구현되고 있다. 감소하는 피처 크기들은 감소된 공간 치수들을 갖는 디바이스 상의 구조적 피처들을 생성한다. 디바이스 상의 갭들(gaps) 및 트렌치들(trenches)의 폭들은, 갭 깊이 대 폭의 종횡비가 갭을 재료로 충전하는 것이 어려울 정도로 충분히 높아지는 지점까지 좁아진다. 증착 재료는 갭이 완전히 충전되기 전에 상단이 막히기 쉬우므로, 갭의 중간에 보이드(void) 또는 시임(seam)을 생성한다.

[0003] 화학 기상 증착(CVD) 기술들을 사용한 텅스텐 필름(tungsten film)들의 갭 충전 증착은 많은 반도체 제조 공정들의 필수적인 부분이다. 텅스텐 필름들은 수평 인터커넥트들(interconnects), 인접한 금속 층들 사이의 비아들(vias), 및 실리콘 기판 상의 디바이스들과 제1 금속 층사이의 접촉부들 형태의 저 저항 전기 연결부들로서 사용될 수 있다. 종래의 텅스텐 증착 공정에서, 웨이퍼는 텅스텐 필름(벌크 층(bulk layer))이 핵 생성 층 상에 증착되는 진공 챔버에서 공정 온도로 가열된다. 본 발명자들은 CVD 벌크 층 텅스텐 증착의 등각(conformal) 특성에도 불구하고 트렌치들이 갭 충전 텅스텐 내에 트랩핑된 포켓들(trapped pockets)의 형성을 문제가 있게 촉진시킬 수 있다는 것을 발견하였다.

[0004] 물리적 기상 증착(PVD) 기술들이 알려져 있지만, 그러나 본 발명자들은 PVD 증착된 텅스텐 필름의 두께가, 필름이 기판 필드(substrate field), 피처의 측벽, 또는 피처의 바닥 상에 증착되는지 여부에 따라 달라질 수 있기 때문에 갭 충전 문제들이 남아 있음을 관찰하였다. PVD 텅스텐 증착은 일반적으로 지속적인 선택적 증착을 위한 기판으로 유용하지 않은 재료의 비-선택적 블랭킷 층(blanket layer)을 증착한다. 본 발명자들은 또한 텅스텐의 PVD 증착이 유전체 재료와 같은 비전도성 표면들 위에서 문제가 되는 것을 관찰하였다.

[0005] 선택적 증착 공정들은 유리하게는 디바이스 치수 수축의 페이스(pace)를 유지하면서 종래의 리소그래피에 수반되는 단계들의 개수 및 비용을 감소시킬 수 있다. 텅스텐이 트랜지스터들 연결부들의 접촉 저항을 감소시키는 데 널리 사용되는 중요한 재료이기 때문에, 텅스텐 통합 방식의 선택적 증착은 잠재적 가치가 높다. 본 발명자들은 실리콘과, 실리콘 질화물 및 실리콘 산화물과 같은 유전체 사이의 텅스텐 재료들의 열악한 선택성이 금속 피처 충전을 최대화하는 데 있어 심각한 문제를 제기한다는 것을 관찰했는데, 예를 들어, 열악한 선택성은 높은 종횡비 피처의 측벽들 및 바닥에 텅스텐 재료 증착을 초래할 수 있고, 원하는 금속 재료로 피처를 충전할 수 있는 능력을 제한할 수 있다. 열악한 선택성은 기판의 불균일성을 촉진할 수 있기 때문에, 접촉 저항을 감소시키고 피처 충전 재료의 볼륨(volume)을 최대화하기 위해서는 텅스텐 재료의 높은 선택적 증착이 필요하다.

[0006] 따라서, 본 발명자들은 실리콘 산화물, 실리콘 질화물 및 테트라에틸 오르토실리케이트(tetraethyl orthosilicate)(TEOS)와 같은 유전체들에 대한 텅스텐 재료들의 선택적 증착을 위한 개선된 방법들을 개발하였다.

발명의 내용

[0007] 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법들 및 장치가 여기에 제공된다. 일부 실시예들에서, 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기판 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅(passivating)하거나 또는 기판 필드로부터 완전히 제거하는 단계를 포함한다. 실시예들에서, 기판 필드 위의 제1 산화된 텅스텐 부분은 유전체 바닥 표면 위의 제3 산화된 텅스텐 부분보다 더 두껍다. 실시예들에서, 유전체 바닥 표면 위에 제3 텅스텐 부분 또는 제3 텅스텐 부분의 일부를 유지하는 것은 선택적 텅스텐 성장을 용이하게 한다.

[0008] 일부 실시예들에서, 유전체 바닥 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및 (b) 제1 텅스텐 부분 및 제2 텅스텐 부분을 제거하는 단계를 포함하고, 제1 텅스텐 부분 및 제2 텅스텐 부분은 기판으로부터 완전히 제거되고, 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있다. 실시예들에서, 제1 두께는 제3 두께보다 더 작다.

[0009] 일부 실시예들에서, 본 개시내용은, 실행될 때, 반응 챔버로 하여금 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하는 명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기판 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅하거나 또는 기판 필드로부터 완전히 제거하는 단계를 포함한다.

[0010] 일부 실시예들에서, 본 개시내용은, 실행될 때, 반응 챔버로 하여금 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하는 명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및 (b) 제1 텅스텐 부분 및 제2 텅스텐 부분을 제거하는 단계를 포함하고, 제1 텅스텐 부분 및 제2 텅스텐 부분은 기판으로부터 완전히 제거되고, 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있다.

[0011] 본 개시내용의 다른 및 추가 실시예들이 아래에 설명된다.

도면의 간단한 설명

[0012] 앞서 간략히 요약되고 하기에서 보다 상세히 논의되는 본 개시내용의 실시예들은 첨부된 도면들에 묘사된 본 개시내용의 예시적인 실시예들을 참조하여 이해될 수 있다. 그러나, 첨부된 도면들은 본 개시내용의 단지 전형적인 실시예들을 예시하는 것이므로 범위를 제한하는 것으로 간주되지 않아야 하는데, 이는 본 개시내용이 다른 균등하게 유효한 실시예들을 허용할 수 있기 때문이다.

[0013] 도 1은 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법의

흐름도를 도시한다.

[0014] 도 2a 내지 도 2e는 본 개시내용의 도 1과 같은 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다.

[0015] 도 3a 내지 도 3e는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다.

[0016] 도 4a 내지 도 4d는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다.

[0017] 도 5a 내지 도 5e는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다.

[0018] 도 6은 본 개시내용의 일부 실시예들에 따른 기판을 처리하기 위한 방법들을 수행하기에 적합한 클러스터 도구(cluster tool)를 도시한다.

[0019] 도 7은 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법의 흐름도를 도시한다.

[0020] 이해를 용이하게 하기 위해, 도면들에 대해 공통인 동일한 엘리먼트들을 지정하기 위해 가능한 경우 동일한 참조 번호들이 사용되었다. 도면들은 실척대로 그려지지 않으며, 명확성을 위해 단순화될 수 있다. 일 실시예의 엘리먼트들 및 특징들은 추가의 언급없이 다른 실시예들에 유익하게 통합될 수 있다.

발명을 실시하기 위한 구체적인 내용

[0013] [0021] 본 발명자들은 피처 내에 증착된 텅스텐이 유리하게는 본 개시내용에 따라 유전체 층 바로 위에 선택적으로 형성될 수 있다는 것을 관찰하였다. 유전체 층 바로 위에 텅스텐을 선택적으로 증착하는 것은 유리하게는 상향식 깎 증전을 제공하여, 피처 내의 보이드 또는 시임 형성을 감소시키거나 또는 제거한다. 피처 내의 보이드들을 감소시키거나 또는 제거하는 것은 저항을 감소시키고, 디바이스 수율 증가로 이어지며, 제조 비용들을 감소시키고, 반도체 디바이스의 형성 동안 복수의 피처들에 걸쳐 균일성의 증가를 제공한다. 증가된 균일성은 제조가 계속됨에 따라 추가 공정 층들의 도포를 향상시킨다.

[0014] [0022] 도 1은 본 개시내용의 일부 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법(100)의 흐름도이다. 방법(100)은 도 2a 내지 도 2e에 도시된 바와 같이 기판을 처리하는 스테이지들과 관련하여 아래에서 설명된다. 여기에 설명된 방법들은, 독립형 구성으로 제공되거나 또는 하나 이상의 클러스터 도구들, 예를 들어 도 6에 도시된 바와 같은 통합 도구(600)(즉, 클러스터 도구)의 일부로서 제공될 수 있는 물리적 기상 증착(PVD) 챔버들 또는 에칭 챔버들 또는 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 것들과 같은 개별 공정 챔버들에서 수행될 수 있다. 다른 제조자들로부터 입수 가능한 것들을 포함하는 다른 처리 챔버들이 또한 본 개시내용으로부터 이익을 얻도록 적용될 수 있다.

[0015] [0023] 방법(100)은 일반적으로 공정 챔버의 프로세싱 볼륨(processing volume)에 제공되는 기판(200) 상에서 수행된다. 일부 실시예들에서, 도 2a에 도시된 바와 같이, 기판(200)은 텅스텐 층(231)으로 선택적으로 증착되는 트렌치(210)(도 2a 내지 도 2e에 도시된 것)와 같은 하나 이상의 피처들을 포함하고, 트렌치(210)는 기판(200)의 베이스(214)를 향해 연장된다. 다음 설명은 하나의 피처에 대해 이루어지지만, 기판(200)은 후술하는 바와 같이 (복수의 트렌치들(210), 비아들, 자가 정렬 비아들, 자가 정렬 접촉 피처들, 듀얼 다마신(duel damascene) 구조들 등과 같은) 임의의 개수의 피처들을 포함할 수 있거나, 또는 듀얼 다마신 제조 공정들, 자가 정렬 접촉 피처 처리 등과 같은 다수의 공정 적용들에 사용하기에 적합할 수 있다. 본 개시내용에 따른 에칭에 적합한 피처들의 비-제한적인 예들은 트렌치(210)와 같은 트렌치들, 비아들, 및 듀얼 다마신 유형 피처들을 포함한다.

[0016] [0024] 실시예들에서, 기판(200)은 실리콘(Si), 실리콘 산화물, 이플데먼 실리콘 일산화물(SiO) 또는 실리콘 이산화물(SiO₂), (SiN과 같은) 실리콘 질화물 등 중 하나 이상으로 형성되거나 또는 이들 중 하나 이상을 포함할 수 있다. 비-제한적인 실시예들에서, 기판(200)은 유전체 층에 형성된 트렌치(210)일 수 있고, 따라서 유전체 층은 기판(200)이거나 또는 SiN, SiO 등과 같은 위에서 설명한 것과 동일한 재료들로 제조될 수 있다. 실시예들에서, 로우-k 유전체 재료는 기판(200) 또는 그 층(예를 들어, 실리콘 산화물보다 낮은, 또는 약 3.9 미만의 유전 상수를 갖는 재료) 등으로 적합할 수 있다. 또한, 기판(200)은 재료들의 추가 층들을 포함할 수 있거나,

또는 기판(200) 내에, 기판 상에 또는 기판 아래에 형성된 하나 이상의 완성되거나 또는 부분적으로 완성된 구조들 또는 디바이스들(도시되지 않음)을 가질 수 있다. 실시예들에서, 기판(200) 또는 그 하나 이상의 층들은 예를 들어 도핑되거나 또는 도핑되지 않은 실리콘 기판, III-V 족 화합물 기판, 실리콘 게르마늄(SiGe) 기판, 에피-기판(epi-substrate), 실리콘-온-인슐레이터(silicon-on-insulator)(SOI) 기판, 디스플레이 기판, 이를테면 액정 디스플레이(liquid crystal display)(LCD), 플라즈마 디스플레이(plasma display), 전장 발광(electroluminescence)(EL) 램프 디스플레이, 발광 다이오드(light emitting diode)(LED) 기판, 태양 전지 어레이(solar cell array), 태양 전지판 등을 포함할 수 있다. 일부 실시예들에서, 기판(200)은 반도체 웨이퍼를 포함한다. 실시예들에서, 트렌치(210)의 바닥에 있는 기판(200)의 재료는 트렌치(210)의 바닥을 가로질러 연장되는 유전체 재료이다.

[0017] [0025] 실시예들에서, 기판(200)은 임의의 크기 또는 형상으로 제한되지 않을 수 있다. 기판(200)은, 특히 200 mm 직경, 300 mm 직경, 또는 450 mm와 같은 다른 직경들을 갖는 원형 웨이퍼일 수 있다. 기판(200)은 또한 평면 패널 디스플레이들의 제조에 사용되는 다각형 유리 기판과 같은 임의의 다각형, 정사각형, 직사각형, 곡선형 또는 다른 비-원형 워크피스(workpiece)일 수 있다.

[0018] [0026] 일부 실시예들에서, 트렌치(210)와 같은 피처들은 임의의 적절한 에칭 공정을 사용하여 기판(200)을 에칭함으로써 형성될 수 있다. 실시예들에서, 본 개시내용에 따라 사용하기에 적합한 피처(들)는 20 나노미터 미만의 폭을 갖는, 하나 이상의 깊이 대 폭의 높은 종횡비의 트렌치(들)를 포함한다. 일부 실시예들에서, 트렌치(210)는 기판 필드(225), 측벽(220), 트렌치(210)와 같은 피처의 유전체 바닥 표면(222), 및 기판(200)에 배치된 상부 코너(들)(224)에 의해 정의된다. 일부 실시예들에서, 트렌치(210)는 높은 종횡비, 예를 들어, 약 5:1 내지 약 20:1의 종횡비를 가질 수 있다. 본 명세서에서 사용되는 바와 같이, 종횡비는 피처의 깊이 대 피처의 폭의 비이다. 실시예들에서, 트렌치(210)는 20 나노미터 이하, 또는 10 나노미터 이하인, 화살표 226로 나타낸 바와 같은 폭, 또는 5 내지 10 나노미터인, 화살표 226로 나타낸 바와 같은 폭을 갖는다.

[0019] [0027] 도 2b를 참조하면, 일부 실시예들에서, 기판(200)은 실리콘 산화물, 실리콘 일산화물(SiO), 실리콘 이산화물(SiO₂), 실리콘 질화물(예를 들어, SiN), 테트라에틸 오르토실리케이트(TEOS) 등과 같은 위에서 설명한 재료의 유전체 층을 포함하거나 또는 이것으로 구성되고, 기판 필드(225)의 개구(211), 유전체 바닥 표면(222)과 같은 개구(211) 반대편의 표면, 및 개구(211)와 유전체 바닥 표면(222), 즉 개구(211) 반대편의 표면 사이의 측벽(220)을 갖도록 형성화된다.

[0020] [0028] 이제 도 1의 102, 및 도 2b를 참조하면, 방법(100)은 기판 필드(225) 위에, 측벽(220) 위에, 그리고 기판(200)에 배치된 트렌치(210)와 같은 피처의 유전체 바닥 표면(222) 위에 물리 기상 증착(PVD) 공정을 통해 텅스텐 층(231)을 증착하여, 기판 필드(225) 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면(222) 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계를 포함하고, 여기서 제2 두께는 제1 두께 및 제3 두께보다 더 작다. 예를 들어, 일부 실시예들에서, 텅스텐 층(231)은 텅스텐 층(231)을 PVD 증착하도록 구성된 공정 챔버에서 기판(200) 상에 그리고 트렌치(210)와 같은 피처 내에 증착된다. 실시예들에서, 텅스텐 층(231)은 기판 필드(225) 위에, 트렌치(210)와 같은 피처의 측벽(들)(220) 및 유전체 바닥 표면(222)을 따라 비-등각으로 형성된 층일 수 있고, 이에 따라 층의 증착 이전의 피처의 상당한 부분이 층의 증착 후에 충전되지 않은 채로 남아 있고, 여기서 제1 두께(화살표 236으로 표시됨)를 갖는 제1 텅스텐 부분(화살표 235로 표시됨)이 기판 필드(225) 위에 또는 바로 위에 배치되고, 제2 두께(화살표 238로 표시됨)를 갖는 제2 텅스텐 부분(화살표 237에 인접함)은 측벽(220) 위에 또는 바로 위에 배치되고, 제3 두께(화살표 240으로 표시됨)를 갖는 제3 텅스텐 부분(화살표 239 위에 표시됨)은 유전체 바닥 표면(222) 위에 또는 바로 위에 배치되며, 여기서 제2 두께(화살표 238로 표시됨)는 제1 두께(화살표 236으로 표시됨) 및 제3 두께(화살표 240으로 표시됨)보다 더 작다. 도 2b는 실적으로 그려지지 않았다. 도 2b는 실적으로 그려지지 않았고, 실시예들에서, 제1 두께, 제2 두께 및 제3 두께는 동일하지 않다.

[0021] [0029] 일부 실시예들에서, 텅스텐 층(231)은 트렌치(210)의 2 개의 측벽들과 같은 측벽(220), 및 유전체 바닥 표면(222)의 전체를 따라 형성될 수 있다. 일부 실시예들에서, PVD 챔버는 기판 필드(225) 또는 유전체 바닥 표면(222)보다 측벽(220) 상에 더 얇은 텅스텐 층을 증착하도록 구성된다. 예를 들어, 일부 실시예들에서, 제1 텅스텐 부분(화살표 235로 표시됨)은 3 내지 6 nm의 양으로 제1 두께(화살표 236으로 표시됨)를 갖고, 제2 텅스텐 부분은 제1 두께와 상이한 제2 두께를 가지며 측벽(220) 위에 배치되고, 제3 텅스텐 부분(화살표 240으로 표시됨)은 3 내지 6 nm의 양으로 제3 두께(화살표 240으로 표시됨)를 갖는다. 실시예들에서, 제1 두께 및 제3 두께는 측벽(220) 위의 제2 텅스텐 부분의 두께보다 더 두껍다. 실시예들에서, 제2 텅스텐 부분은 약 1 nm와 같

은 0.5 내지 1.5 nm의 제2 두께를 갖는다. 실시예들에서, 제1 두께는 제3 두께보다 더 작다. 실시예들에서, 제1 두께 및 제3 두께는 각각 개별적으로 제2 두께보다 더 크다. 실시예들에서, 제1 두께는 약 7 내지 9 nm이다. 실시예들에서, 제2 두께는 약 1 내지 3 nm이다. 실시예들에서, 제3 두께는 약 9 내지 11 nm이다. 실시예들에서, 제1 두께는 약 8 nm이고, 제2 두께는 약 2 nm이고, 제3 두께는 약 10 nm이다.

[0022] [0030] 일부 실시예들에서, 텅스텐 층(231)의 두께는 트렌치, 비아, 자가 정렬 비아, 듀얼 다마신 구조 등과 같은 피처의 껍을 충전하도록 미리 결정된다. 실시예들에서, 텅스텐 층(231)의 형상은 유전체 바닥 표면(222)에 인접한 피처의 바닥으로부터 피처를 부분적으로 충전한다. 실시예들에서, 피처는 유전체 바닥 표면(222) 위의 약 10 %, 15 % 또는 20 %와 같은 약 5 내지 25 %만이 충전된다.

[0023] [0031] 여전히 도 2b를 참조하면, 텅스텐 층(231)이 기판(200) 위에 그리고 트렌치(210)와 같은 피처 내에 PVD 증착된 것으로 도시되어 있다. 실시예들에서, 텅스텐 층(231)은 텅스텐 또는 텅스텐 합금을 포함한다. 일부 실시예들에서, 그러나, 텅스텐 층(231)은 또한 니켈, 주석, 티타늄, 탄탈륨, 몰리브덴, 백금, 철, 니오븀, 팔라듐, 니켈 코발트 합금들, 도핑된 코발트, 및 이들의 조합들과 같은 다른 금속들, 텅스텐 합금들, 및 도펀트들을 포함할 수 있다. 실시예들에서, 텅스텐 및 텅스텐 함유 재료는 실질적으로 순수한 텅스텐, 또는 1, 2, 3, 4, 또는 5 % 이하의 불순물들을 갖는 텅스텐이다.

[0024] [0032] 일부 실시예들에서, 도 2b에 도시된 바와 같이, 텅스텐 층(231)은 기판(200)의 유전체 바닥 표면(222) 위에 그리고 기판(200)에 형성된 트렌치(210) 내에 증착된다. 텅스텐 층(231)은 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 임의의 PVD 시스템을 사용하여 증착될 수 있다. 다른 적절한 PVD 공정 챔버들이 유사하게 사용될 수 있다. 일부 실시예들에서, 텅스텐 층(231)을 PVD 증착하기 위한 적합한 공정 조건들은 약 섭씨 450 도 내지 약 섭씨 600 도 범위, 또는 약 섭씨 450 도 내지 약 섭씨 500 도 범위의 온도에서 기판을 가열하기에 적합한 온도와 같은 공정 조건들을 포함한다. 실시예들에서, 텅스텐을 증착하기 위한 공정 챔버는 약 1 Torr 내지 약 150 Torr 범위, 또는 약 5 Torr 내지 약 90 Torr 범위의 압력으로 유지된다.

[0025] [0033] 도 1의 104를 참조하면, 본 개시내용의 실시예들은, 기판 필드 위에 제1 산화된 텅스텐 부분(254)을, 측벽(220) 위에 제2 산화된 텅스텐 부분(256)을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분(258)을 형성하기 위해 텅스텐 층(231)의 상단 표면(251)을 산화시키는 것을 포함한다. 실시예들에서, 플라즈마 및 산소는, 측벽(220) 위의 제2 텅스텐 부분을 텅스텐 산화물로 완전히 변환시키면서, 제1 텅스텐 부분 및 제3 텅스텐 부분의 텅스텐을 텅스텐 산화물(WOx)로 부분적으로 변환시키기에 충분한 조건들 하에서 적용된다. 실시예들에서, 제1 텅스텐 부분(도 2b에서 화살표 235로 표시됨)은 예를 들어 제1 텅스텐 부분의 길이에 걸쳐 상단에서 아래로 텅스텐 산화물로 부분적으로 변환되고, 제3 텅스텐 부분(도 2b에서 화살표 240으로 표시됨)은 예를 들어 제1 부분의 길이에 걸쳐 상단에서 아래로 텅스텐 산화물로 부분적으로 변환되는 반면, 측벽(220) 위의 제2 텅스텐 부분은 완전히 텅스텐 산화물로 변환된다.

[0026] [0034] 일부 실시예들에서, 제1 텅스텐 부분(화살표 235로 표시됨), 제2 텅스텐 부분(화살표 237에 인접함), 및 제3 텅스텐 부분(화살표 239로 표시됨)은 각각 충분한 양의 산소가 상부에 배치된 텅스텐 부분들과 접촉하도록 기판에 제공되는 라디칼 산화 공정에 의해 부분적으로 또는 완전히 산화된다. 일부 실시예들에서, 기판의 표면에 텅스텐 산화물(WOx)을 형성하기 위해 측벽(220) 위의 제2 텅스텐 부분(화살표 237에 인접함)을 산화시키기에 충분한 양으로 산소 플럭스(flux)가 제공된다.

[0027] [0035] 일부 실시예들에서, 제1 산화된 텅스텐 부분은 약 3 내지 7 nm의 두께를 갖는다. 일부 실시예들에서, 제2 산화된 텅스텐 부분은 제2 두께 또는 제2 텅스텐 부분의 두께와 동일한 두께를 가지며, 약 1 내지 3 nm와 같은 두께를 가질 수 있다. 일부 실시예들에서, 제3 산화된 텅스텐 부분은 약 5, 6, 또는 7 nm와 같은 약 3 내지 7 nm의 두께를 갖는다.

[0028] [0036] 일부 실시예들에서, 도 2c에 도시된 구조를 형성하기 위해 산소 라디칼들을 사용하여 제1 텅스텐 부분(화살표 235로 표시됨), 제2 텅스텐 부분(화살표 237에 인접), 및 제3 텅스텐 부분(화살표 239로 표시됨)을 갖는 기판(200) 상에 공정 챔버에서 산화 공정이 수행된다. 실시예들에서, 산소 가스, 및 아르곤 가스가 기판에 적용된다. 가스들에 플라즈마 전력을 인가하여 산소 라디칼 등을 발생시킨다. 라디칼들은 기판(200) 및 제1 텅스텐 부분(화살표 235로 표시됨), 제2 텅스텐 부분(도 2b에서 화살표 237에 인접함), 및 제3 텅스텐 부분(도 2b에서 화살표 239로 표시됨)과 반응되어, 제1 텅스텐 부분, 제2 텅스텐 부분, 및 제3 텅스텐 부분 상에 산화물 층을 형성한다. 일부 실시예들에서, 산화 공정은 최적으로 제어된 온도에서 수행될 수 있다. 실시예들에서, 산화 공정은 약 섭씨 200 도 내지 약 섭씨 400 도의 온도에서 수행될 수 있다.

[0029] [0037] 일부 실시예들에서, 제1 텅스텐 부분(화살표 235로 표시됨), 제2 텅스텐 부분(화살표 237에 인접함), 및 제3 텅스텐 부분(화살표 239로 표시됨)을 갖는 기관(200)은 챔버 내로 로딩된다(loaded). 챔버 내의 압력 및 온도를 제어하여 챔버를 안정화시킨다. 불활성 가스가 챔버 내로 도입되어 챔버의 압력을 조정할 수 있다. 챔버는 약 섭씨 200 도 내지 약 섭씨 400 도, 또는 약 섭씨 250 도 내지 약 섭씨 280 도의 온도를 갖는다. 일부 실시예들에서, 챔버에서 플라즈마를 발생시키기 위한 플라즈마 전력이 챔버 내에 인가된다. 실시예들에서, 플라즈마 전력은 약 1,000 W 내지 약 5,000 W의 범위 내에 있다. 일부 실시예들에서, 산화 공정에 적합한 압력은 플라즈마 전력이 연속적으로 인가되는 챔버에 제공된다. 일부 실시예들에서, 압력은 약 1 mTorr 내지 100 mTorr이다. 일부 실시예들에서, 챔버가 그 압력 하에 유지될 때, 1 차 산화 공정을 수행하기 위해 산소 가스가 챔버 내로 도입된다. 추가적으로, 아르곤 가스와 같은 불활성 가스가 산소 가스와 함께 챔버 내로 도입될 수 있다. 실시예들에서, 아르곤 가스가 포함되어 플라즈마를 빠르게 발생시키는 기능을 한다. 일부 실시예들에서, 산소 가스의 플럭스는 텅스텐 층 패턴의 측벽(220) 상에 배치된 모든 텅스텐을 완전히 산화시키고 기관 필드(225) 위의 제1 텅스텐 부분(화살표 235로 표시됨) 및 유전체 바닥 표면(222) 위의 제3 텅스텐 부분(화살표 239로 표시됨)을 부분적으로 산화시켜 텅스텐 산화물(WO_x, 여기서 x는 정수임)을 형성하기에 충분한 양으로 제공된다. 실시예들에서, 기관 필드(225) 위의 제1 텅스텐 부분(화살표 235로 표시됨) 및 제3 텅스텐 부분(화살표 239로 표시됨)은 0.5 내지 2.0 nm, 또는 약 1 내지 1.5 nm의 깊이까지 상단에서 아래로 산화된다.

[0030] [0038] 이제 방법(100)의 공정 시퀀스(106) 및 도 2c 및 도 2d를 참조하면, 본 개시내용은 제1 산화된 텅스텐 부분(아래에 화살표 261로 표시됨), 제2 산화된 텅스텐 부분(인접 화살표 263으로 표시됨), 및 제3 산화된 텅스텐 부분(인접 화살표 262로 표시됨)을 제거하는 것을 포함하고, 여기서 제2 산화된 텅스텐 부분(인접 화살표 263으로 표시됨)은 측벽으로부터 완전히 제거된다. 따라서, 측벽(220) 상의 모든 텅스텐이 산화되고 모든 제2 산화된 텅스텐이 제거되기 때문에, 모든 텅스텐은 도 2d에 도시된 바와 같이 측벽(220)으로부터 제거된다. 실시예들에서, 이제 도 2d를 참조하면, 산화 공정을 수행한 후, 육불화 텅스텐(WF₆)을 포함하는 환원 가스를 챔버 내로 인-시튜(in-situ) 도입하여 텅스텐 층 패턴의 측벽(220) 상의 텅스텐 산화물(WO_x)을 환원시키고 제거하여, 측벽(220) 상의 텅스텐 산화물 없이 도 2d에 도시된 구조를 형성한다. 일부 실시예들에서, 육불화 텅스텐(WF₆)은 도 2d에 도시된 구조를 담고 측벽(220)으로부터 모든 텅스텐 산화물을 제거하기에 충분한 양으로 제공된다. 도 2d에 도시된 바와 같이, 제3 텅스텐 부분의 적어도 일부는 유전체 바닥 표면(222) 위에 남아 있고, 제1 텅스텐 부분의 적어도 일부는 기관 필드(225) 위에 남아 있다. 실시예들에서, 환원 가스의 예들은 수소 가스 및 NH₃ 가스를 포함할 수 있다. 실시예들에서, 수소 가스 및 NH₃ 가스는 단독으로 또는 이들의 혼합물로 사용될 수 있다. 이러한 실시예들에서, WF₆을 포함하는 환원 가스는 단독으로 사용된다.

[0031] [0039] 이제 방법(100)의 공정 시퀀스(108) 및 도 2e를 참조하면, 본 개시내용은 제1 텅스텐 부분을 패시베이팅하거나 또는 제1 텅스텐 부분을 기관 필드(225)로부터 완전히 제거하는 것을 포함한다. 예를 들어, 도 2e는 기관 필드(225) 위의 제1 텅스텐 부분(273) 위에 또는 내부에 텅스텐 질화물 층(271)을 형성함으로써 기관 필드(225)로부터 제1 텅스텐 부분을 패시베이팅하는 것을 도시한다. 실시예들에서, 텅스텐 질화물 층(271)은 섭씨 300 내지 400 도의 제1 온도 및 50 mTorr 내지 1 Torr의 압력에서 공정 챔버에서 질소(N₂), 수소(H₂) 및 아르곤(Ar) 사이의 원격 플라즈마 반응에 의해 형성된다. 일부 실시예들에서, 방법(100)은 제1 텅스텐 부분(273)의 표면 상에 텅스텐 질화물 층(271)을 선택적으로 형성하기 위해 원격 플라즈마 반응으로부터의 반응 생성물들을 공정 챔버 내로 유동시키는 단계를 포함한다. 실시예들에서, 제3 텅스텐 부분의 상단 표면(280)은 원격 플라즈마 또는 원격 플라즈마의 반응물들과 접촉하지 않고, 질소와 반응하지 않는다. 실시예들에서, 원격 플라즈마 반응은 섭씨 300 내지 400 도의 제1 온도에서 질소(N₂), 및 아르곤(Ar)을 반응시킨다. 일부 실시예들에서, 약 65 와트의 RF 에너지가 원격 플라즈마 반응에 인가된다. 실시예들에서, 텅스텐 질화물 층(271)은 약 10 옹스트롬(angstroms) 내지 약 100 옹스트롬, 또는 약 100 내지 약 500 옹스트롬과 같은 미리 결정된 두께로 증착된다.

[0032] [0040] 일부 실시예들에서, 공정 시퀀스(108)의 질화 공정 시퀀스 또는 직접 플라즈마 반응은 약 5 sccm 이하의 유량으로 질소를 제공한다. 실시예들에서, 직접 플라즈마 반응 동안 공정 챔버의 압력은 50 mTorr 내지 1 Torr로 유지된다. 실시예들에서, RF 전력은 약 100 와트 내지 1000 와트에서 직접 플라즈마 반응 동안 인가된다. 실시예들에서, 질화 공정은 기관 필드(225) 상에 배치된 텅스텐의 상단 표면만이 질소 플라즈마와 반응하도록 도 2d에 도시된 구조에 거의 질소를 제공하지 않는 약한 질소 기반 플라즈마로 특징화된다. 실시예들에서, 제1 텅스텐 부분의 패시베이션 또는 제거 후에, 기관(200)의 하류 처리에서 제3 텅스텐 부분(274)만이 선택적인 증착을 위해 이용 가능하게 남아 있다.

- [0033] [0041] 도 3a 내지 도 3e는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다. 예를 들어, 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서, 방법은, 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 여기서 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 기판 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 여기서 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 기판 필드로부터 제1 텅스텐 부분을 제거하는 단계를 포함한다.
- [0034] [0042] 도 3a는 도 2a에서 위에서 설명된 실시예들을 포함하는 기판(200)을 도시한다. 도 3b는 기판 필드(225) 위에 제1 두께를 갖는 제1 텅스텐 부분(291), 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분(292), 및 유전체 바닥 표면(222) 위에 제3 두께를 갖는 제3 텅스텐 부분(293)을 형성하도록, 기판 필드(225) 위에, 측벽(220) 위에, 그리고 기판(200)에 배치된 트렌치(210)와 같은 피처의 유전체 바닥 표면(222) 위에 PVD 증착된 텅스텐 층(231)을 도시한다. 실시예들에서, 제2 두께는 제1 두께 및 제3 두께보다 더 작다.
- [0035] [0043] 도 3c를 참조하면, 본 개시내용의 실시예들은, 기판 필드 위에 제1 산화된 텅스텐 부분(254)을, 측벽(220) 위에 제2 산화된 텅스텐 부분(256)을, 그리고 유전체 바닥 표면 또는 유전체 바닥 표면 위에 증착된 텅스텐 위에 제3 산화된 텅스텐 부분(258)을 형성하기 위해 텅스텐 층(231)의 상단 표면(251)을 산화시키는 것을 포함한다. 실시예들에서, 플라즈마 및 산소는, 측벽(220) 위의 텅스텐 부분을 텅스텐 산화물로 완전히 변환시키면서, 제1 텅스텐 부분 및 제3 텅스텐 부분의 텅스텐을 텅스텐 산화물로 부분적으로 변환시키기에 충분한 조건들 하에서 적용된다. 실시예들에서, 제1 텅스텐 부분은 제3 텅스텐 부분보다 텅스텐 산화물로 더 많이 변환된다. 실시예들에서, 본 개시내용은 유전체 바닥 표면(222) 또는 유전체 바닥 표면(222) 위에 증착된 텅스텐(299) 위의 제3 산화된 텅스텐 부분(258)의 두께를 제한하면서, 제1 산화된 텅스텐 부분(254)의 두께를 미리 선택하거나 또는 튜닝(tuning)하는 것을 포함한다.
- [0036] [0044] 일부 실시예들에서, 텅스텐 산화의 정도 또는 두께는 개선된 에칭 성능을 제공하도록 텅스텐 산화를 조정하기 위해 해리 및 플라즈마 특성들에 의해 제어될 수 있다. 예를 들어, 기판(200)을 포함하는 공정 챔버 내의 감소된 전력 용량 결합 플라즈마(CCP)를 포함하는 일부 실시예들에서, 챔버 열화가 감소될 수 있고, 이는 개선된 공정을 제공한다. 따라서, 여기에 설명된 시스템들은, 개선된 에칭 성능을 또한 제공하면서, 화학적 변조 측면에서 개선된 유연성을 제공한다. 실시예들에서, 본 개시내용에 따른 에칭에 적합한 비-제한적인 공정 챔버들은, "Enhanced Etching Processes Using Remote Plasma Sources"라는 발명의 명칭으로 Ingle 등에게 2016년 6월 7일에 허여되고 Applied Materials, Inc.에 양도된 미국 특허 번호 9,362,130에 도시되고 설명된다. 일부 실시예들에서, 본 명세서에서 사용하기 위한 처리 챔버는 프로세싱 볼륨에 기체 처리 라디칼들을 제공하는 원격 플라즈마 소스에 결합된다. 전형적으로, 원격 플라즈마 소스(RPS)는 용량 결합 플라즈마(CCP) 소스를 포함한다. 일부 실시예들에서, 원격 플라즈마 소스는 독립형 RPS 유닛이다. 다른 실시예들에서, 원격 플라즈마 소스는 기판(200)을 포함하는 처리 챔버와 유체 연통하는 제2 처리 챔버이다.
- [0037] [0045] 일부 실시예들에서, 에칭 챔버와 같은 처리 챔버의 원격 플라즈마 영역은 처리 챔버의 영역 내에 형성된 용량 결합 플라즈마("CCP")를 위해 구성될 수 있다. 실시예들에서, 원격 플라즈마 영역의 플라즈마 구성들은 예를 들어 다른 원격 플라즈마 영역과 처리 영역 사이에 유체적으로 위치될 수 있다. 일부 실시예들에서, 원격 플라즈마 영역은 영역 내에 플라즈마가 형성되는 것을 허용하는 2 개 이상의 전극들에 의해 정의될 수 있다. 일부 실시예들에서, CCP는 산소 함유 플라즈마 유출물들을 유지하기 위해서만 이용될 수 있고 플라즈마 영역 내의 종을 완전히 이온화하기 위해서는 이용될 수 없기 때문에, 감소된 또는 실질적으로 감소된 전력에서 작동될 수 있다. 예를 들어, CCP는 약 400 W, 250 W, 200 W, 150 W, 100 W, 50 W, 20 W 등 이하 또는 그 미만의 전력 레벨에서 작동될 수 있다. 또한, CCP는 공간 내에서 균일한 플라즈마 분포를 제공할 수 있는 플랫 플라즈마 프로파일(flat plasma profile)을 생성할 수 있다. 이와 같이, 보다 균일한 플라즈마가 제3 텅스텐 부분(293)에 도달하지 않고, 제1 텅스텐 부분(291), 제2 텅스텐 부분(292)에 전달될 수 있다. 이에 따라, 제1 텅스텐 부분(291)은 제3 텅스텐 부분(293)에 비해 더 산화될 수 있거나 또는 더 두꺼운 텅스텐 산화물 층이 내부에 형성될 수 있다. 실시예들에서, 제2 텅스텐 부분(292)은 얇기 때문에, 이에 따라 전체적으로 텅스텐 산화물로 변환된다.
- [0038] [0046] 일부 실시예들에서, CCP와 같은 산소 함유 플라즈마는 400 W 미만, 예를 들어 350 W 내지 375 W의 전력

으로 전달될 수 있다. 일부 실시예들에서, CCP 산소 함유 플라즈마는 약 섭씨 300 도 내지 약 섭씨 400 도의 온도에서 전달될 수 있다. 일부 실시예들에서, CCP 산소 함유 플라즈마는 약 섭씨 300 도 내지 약 섭씨 400 도의 온도에서 전달될 수 있다. 일부 실시예들에서, CCP 산소 함유 플라즈마가 전달될 수 있으며, 여기서 산소는 30 내지 45 sccm과 같이 50 sccm 미만의 유량으로 제공된다. 실시예들에서, CCP 산소 함유 플라즈마는 60 초 미만, 30 초 미만, 또는 10 내지 25 초 동안 전달될 수 있다.

[0039] [0047] 도 3d를 참조하면, 본 개시내용은 제1 산화된 텅스텐 부분(254), 제2 산화된 텅스텐 부분(256) 및 제3 산화된 텅스텐 부분(258)을 제거하는 단계를 포함하고, 여기서 제2 텅스텐 부분(292)은 측벽(220)으로부터 완전히 제거된다. 실시예들에서, 텅스텐 산화물은 위에서 설명한 바와 같이 육불화 텅스텐(WF₆)에 접촉되고 담궜진다. 예를 들어, 이제 도 3d를 참조하면, 산화 공정을 수행한 후, 육불화 텅스텐(WF₆)을 포함하는 환원 가스(200)를 포함하는 공정 챔버 내로 인-시투 도입되어 텅스텐 층 패턴의 측벽(220) 상의 텅스텐 산화물(WO_x)을 환원시키고 제거하여, 측벽(220) 상에 텅스텐 산화물 없이 도 3d에 도시된 구조를 형성한다. 일부 실시예들에서, 육불화 텅스텐(WF₆)은 도 3d에 도시된 구조를 담그고 측벽(220)으로부터 모든 텅스텐 산화물을 제거하기에 충분한 양으로 제공된다. 일부 실시예들에서, 화살표 297 및 298로 나타낸 바와 같이, (a) 기관 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계 및 (b) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - 의 공정 시퀀스는 텅스텐의 산화 및 제거를 조정하기 위해 순환될 수 있다. 실시예들에서, 공정 시퀀스들 (a) 및 (b)는 제1 텅스텐 부분(291)을 모두 제거하고 도 3e에 도시된 구조를 형성하기에 충분한 수의 사이클들로 순환될 수 있고, 여기서 제3 텅스텐 부분(293)만이 기관(200)의 유전체 재료 위에 또는 바로 위에 증착된 채로 남아 있다. 실시예들에서, 공정 시퀀스들 (a) 및 (b)는 제1 텅스텐 부분(291)을 제거하고 도 3e에 도시된 구조를 형성하기 위해 1 내지 10 회, 또는 1 내지 5 회 순환될 수 있다.

[0040] [0048] 도 7은 본 개시내용의 일부 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법(700)의 흐름도이다. 방법(700)은 도 4a 내지 도 4d에 도시된 바와 같이 기관을 처리하는 스테이지들과 관련하여 아래에서 설명된다. 여기에 설명된 방법들은, 독립형 구성으로 제공되거나 또는 하나 이상의 클러스터 도구들, 예를 들어 도 6에 도시된 바와 같은 통합 도구(600)(즉, 클러스터 도구)의 일부로서 제공될 수 있는 물리적 기상 증착(PVD) 챔버들 또는 에칭 챔버들 또는 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 것들과 같은 개별 공정 챔버들에서 수행될 수 있다. 다른 제조자들로부터 입수 가능한 것들을 포함하는 다른 처리 챔버들이 또한 본 개시내용으로부터 이익을 얻도록 적용될 수 있다.

[0041] [0049] 도 4a 내지 도 4d는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다. 예를 들어, 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서: 공정 시퀀스(702)에 도시된 바와 같이, 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및, 공정 시퀀스(704)에 도시된 바와 같이, 제1 텅스텐 부분 및 제2 텅스텐 부분을 제거하는 단계 - 제1 텅스텐 부분 및 제2 텅스텐 부분은 기관으로부터 완전히 제거되고, 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있음 - 를 포함한다.

[0042] [0050] 도 4a는 도 2a에서 위에서 설명된 실시예들을 포함하는 기관(200)을 도시한다. 도 4b는 기관 필드(225) 위에 제1 두께를 갖는 제1 텅스텐 부분(291), 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분(292), 및 유전체 바닥 표면(222) 위에 제3 두께를 갖는 제3 텅스텐 부분(293)을 형성하기 위해, 기관 필드(225) 위에, 그리고 기관(200)에 배치된 트렌치(210)와 같은 피처의 측벽(220) 위 및 유전체 바닥 표면(222) 위에 PVD 증착된 텅스텐 층(231)을 도시한다. 실시예들에서, 제2 두께는 제1 두께 및 제3 두께보다 더 작다. 제1 두께, 제2 두께 및 제3 두께와 같은 PVD 반응 조건들 및 두께들은 위에서 설명한 것들과 동일할 수 있다.

[0043] [0051] 도 4b 및 도 4c를 참조하면, 본 개시내용의 실시예들은 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)을 제거하는 단계를 포함하며, 여기서 제2 텅스텐 부분(292)은 측벽(220)으로부터 완전히 제거된다. 일부 실시예들에서, 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)의 텅스텐 에치백(etch back)은 텅스텐 할로겐화물 플라즈마(예를 들어, WF₆ 플라즈마)를 사용하여 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)을 부분적으로 또는 전체적으로 에칭하거나 또는 제거하기에 충분한 조건들 하에서 제1 텅스텐 부분(291) 및 제2 텅스텐 부분

(292)을 텅스텐 할로겐화물 플라즈마와 접촉시킴으로써 달성된다. 실시예들에서, 기관(200)은 무선 주파수(RF) 또는 원격 플라즈마 소스(RPS)와 같은 적절한 플라즈마 소스를 포함하는 처리 챔버 내에 배치된다. 일부 실시예들에서, 원자 불소는 WF_6 플라즈마로부터 해리되고, 원자 불소는 적어도 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)의 금속 텅스텐을 에칭하는 데 사용된다. 실시예들에서, 에칭 속도는 WF_6 유동 및 플라즈마 조건들에 따라 다르다. 공정 조건들을 조정함으로써, 0.5 옴스트롬/초 내지 3 옴스트롬/초 범위의 매우 적당한 에칭 속도를 달성하여 에치백의 양을 제어할 수 있다. 실시예들에서, WF_6 이 챔버에서 증착 전구체 및 에칭제 둘 모두로서 사용될 수 있기 때문에 단일 챔버 증착-에칭-증착 공정이 달성될 수 있다. RF 또는 RPS 플라즈마 기능들을 갖는 표준 PVD 챔버들은 증착 및 에치백을 모두 수행할 수 있으므로, 이에 따라 처리량 및 챔버 중복성을 개선시킬 수 있다.

[0044] [0052] 일부 실시예들에서, 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)은 텅스텐 함유 가스를 사용하여 에칭되어, 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)의 부분들을 제거한다. 에칭 공정(에치백 공정으로도 알려져 있음)은 측벽들(220)을 따라 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)의 부분들을 제거한다. 에칭 공정은 또한 텅스텐 증착 공정과 동일한 처리 챔버에서 수행될 수 있다. 실시예들에서, 플라즈마는 헬륨(He), 아르곤(Ar), 산소(O_2), 질소(N_2), 또는 이들의 조합과 같은 공정 가스에 무선 주파수(RF) 전력을 결합함으로써 형성될 수 있다. 플라즈마는 원격 플라즈마 소스(RPS)에 의해 형성될 수 있고 처리 챔버로 전달될 수 있다.

[0045] [0053] 실시예들에서, 기관(200)의 온도는 에칭 공정 동안 약 섭씨 100 도 내지 약 섭씨 600 도의 범위일 수 있다(예를 들어, 약 섭씨 300 도 내지 섭씨 430 도의 범위). 실시예들에서, 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292)의 에칭은 처리 챔버의 압력이 약 0.1 Torr 내지 약 5 Torr 범위(예를 들어, 약 0.5 Torr 내지 약 2 Torr 범위)인 경우 수행될 수 있다. 일 예에서, 압력은 대략 1 Torr일 수 있다. 실시예들에서, 공정 가스(예를 들어, 아르곤(Ar))는 약 100 sccm 내지 약 3,000 sccm 범위의 유량으로 도입될 수 있다. 일 예에서, 아르곤은 2,000 sccm의 총 유량으로 도입될 수 있다. 실시예들에서, 에칭용 텅스텐 함유 화합물은 육불화 텅스텐(WF_6)일 수 있고, 약 3 sccm 내지 100 sccm 범위와 같이, 약 1 sccm 내지 150 sccm 범위의 연속 유량으로 도입될 수 있다.

[0046] [0054] 실시예들에서, 본 명세서에 기재된 바와 같은 에치백 후, 제1 텅스텐 부분(291) 및 제2 텅스텐 부분(292) 또는 그의 부분들을 제거한 후, 기관(200)은 도 4d에 도시된 바와 같은 구조를 형성하도록 추가로 처리될 수 있다. 예를 들어, 일부 실시예들에서, 육불화 텅스텐(WF_6)은 도 4c에 도시된 구조를 담그고 측벽(220)으로부터 모든 텅스텐 산화물을 제거하기에 충분한 양으로 제공된다. 도 4c 및 도 4d에 도시된 바와 같이, 제3 텅스텐 부분(293)의 적어도 일부는 유전체 바닥 표면(222) 위에 남아 있고, 텅스텐은 기관 필드(225) 및 측벽(220) 위에는 남아 있지 않다. 실시예들에서, 환원 가스의 예들은 수소 가스 및 NH_3 가스를 포함할 수 있다. 실시예들에서, 수소 가스 및 NH_3 가스는 단독으로 또는 이들의 혼합물로 사용될 수 있다. 이러한 실시예들에서, WF_6 을 포함하는 환원 가스는 단독으로 사용된다.

[0047] [0055] 도 5a 내지 도 5e는 본 개시내용의 실시예들에 따른 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 스테이지들을 각각 도시한다. 예를 들어, 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서: 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피치의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 기관 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 기관 필드로부터 제1 텅스텐 부분을 제거하는 단계를 포함한다.

[0048] [0056] 도 5a는 도 2a에서 위에서 설명된 실시예들을 포함하는 기관(200)을 도시한다. 도 5b는 기관 필드(225) 위에 제1 두께를 갖는 제1 텅스텐 부분(291)을, 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분(292)을, 그리고 유전체 바닥 표면(222) 위에 제3 두께를 갖는 제3 텅스텐 부분(293)을 형성하기 위해, 기관 필드(225) 위에, 측벽(220) 위에, 그리고 기관(200)에 배치된 트렌치(210)와 같은 피치의 유전체 바닥 표면(222) 위에 PVD 증착

된 텅스텐 층(231)을 도시한다. 실시예들에서, 제2 두께는 제1 두께 및 제3 두께보다 더 작다.

- [0049] [0057] 실시예들에서, PVD 챔버는, "Self-Ionized and Capacitively-Coupled Plasma For Sputtering and Resputtering"이라는 발명의 명칭으로 Gopalraja 등에게 허여되고 Applied Materials에 양도된 미국 특허 번호 9,062,372에 개시된 바와 같은 챔버이다. 실시예들에서, 자가 이온화 플라즈마(self-ionized plasma)(SIP) 스퍼터링에 의해 텅스텐을 증착하도록 구성된 적합한 공정 챔버 스퍼터가 제공된다.
- [0050] [0058] 실시예들에서, PVD 증착은 자가 이온화 플라즈마(SIP) 스퍼터링에 의해 텅스텐을 스퍼터 증착함으로써 수행된다. 실시예들에서, 전자기 코일(electromagnetic coil)에 의해 생성된 자기장은 용량성 결합에 의해 생성된 플라즈마를 구속하여, 플라즈마 밀도 및 이에 따른 이온화 속도를 증가시킨다. 롱-스로우 스퍼터링(long-throw sputtering)은 기판 직경에 대한 타겟-대-기판 거리의 상대적으로 높은 비율을 특징으로 한다. 롱-스로우 SIP 스퍼터링은 이온화된 증착 재료 구성 요소들 및 중성 증착 재료 구성 요소들 모두의 딥 홀 코팅(deep hole coating)을 촉진한다. CCP 재스퍼터링은 접촉 저항을 감소시키기 위해 딥 홀들의 층 하단 커버리지(coverage)의 두께를 감소시킬 수 있다.
- [0051] [0059] 실시예들에서, SIP는 5 mTorr 미만의 낮은 압력들에 의해 촉진되는 경향이 있다. 특히 낮은 압력에서 SIP는 타겟 전력 밀도를 증가시키는 비교적 작은 면적들을 갖는 마그네트론들(magnetrons)에 의해, 그리고 자기장이 기판을 향해 더 멀리 침투하게 하는 비대칭 자석들을 갖는 마그네트론들에 의해 촉진되는 경향이 있다. 본 개시내용의 일 양상에 따르면, 타겟 재료를 증착하기 위한 SIP 스퍼터링을 위한 플라즈마 조건들이 제공된다.
- [0052] [0060] 실시예들에서, 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 엔듀라(Endura) PVD 반응기의 변형에 기초한 DC 마그네트론 유형 반응기를 포함하는 반응기가 제공된다. 실시예들에서, 반응기는 롱-스로우 모드에서 자가 이온화된 스퍼터링(SIP)이 가능하다. SIP 모드는 홀의 측면들로 주로 지향되는 커버리지와 같이 불균일한 커버리지가 요구되는 일 실시예에서 사용될 수 있다. SIP 모드는 보다 균일한 커버리지를 또한 달성하기 위해 사용될 수도 있다. 또 다른 대안적인 실시예에서, 챔버 내의 압력은 한 단계에서 다음 단계로 변경될 수 있다. 예를 들어, SIP 스퍼터링 동안 압력이 상승될 수 있다.
- [0053] [0061] 플라즈마에 의해 생성된 이온들을 끌어당기기 위해, 텅스텐 타겟은 예를 들어 1 내지 40 kW의 DC 전력에서 가변 DC 전력 소스에 의해 음으로 바이어스될(biased) 수 있다. 소스는 플라즈마를 점화하고 유지하기 위해 챔버 실드(chamber shield)에 대해 약 -400 내지 -600 VDC로 타겟을 음으로 바이어스한다. -1000 VDC 미만의 전압은 일반적으로 여기에서 사용하기에 적합하다. 1 내지 5 kW의 타겟 전력은 일반적으로 플라즈마를 점화하는 데 사용되는 반면, 10 kW 초과 전력은 여기에 설명된 SIP 스퍼터링에 적합하다. 예를 들어, 24 kW의 타겟 전력은 SIP 스퍼터링에 의해 텅스텐을 증착하는 데 사용될 수 있다.
- [0054] [0062] 실시예들에서, 소스는 SIP 스퍼터 증착 동안 증착 재료 이온들을 끌어당기기 위해 기판을 바이어스하도록 페데스탈 전극(pedestal electrode)에 RF 전력을 인가할 수 있다. SIP 증착 동안, 페데스탈 및 이에 따른 기판(200)은 전기적으로 부동 상태로 남을 수 있지만, 그러나 그럼에도 불구하고 음의 DC 셀프-바이어스가 페데스탈 및 이에 따라 기판(200)에서 발생할 수 있다. 대안적으로, 페데스탈은 이온화된 증착 재료를 기판으로 끌어당기기 위해 기판을 음으로 바이어스하기 위해 -30 VDC에서 소스에 의해 음으로 바이어스될 수 있다.
- [0055] [0063] 일부 실시예들에서, 아르곤이 PVD 처리 챔버로 유입될 때, 텅스텐 타겟과 같은 타겟과 챔버 실드 사이의 DC 전압 차이는 아르곤을 플라즈마로 점화시킬 수 있고, 양으로 하전된 아르곤 이온들은 음으로 하전된 타겟으로 끌어당겨진다. 이온들은 상당한 에너지로 타겟을 때리고, 타겟 원자들 또는 원자 클러스터들이 타겟으로부터 스퍼터링되게 한다. 타겟 입자들 중 일부는 기판(200)을 때리고, 기판(200) 상에 증착되어, 도 5b에 도시된 바와 같은 텅스텐 재료의 PVD 증착된 층을 형성한다. 텅스텐 재료의 반응성 스퍼터링에서, 텅스텐이 증착되어 기판 필드(225) 위에 제1 두께를 갖는 제1 텅스텐 부분(291), 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분(292), 및 유전체 바닥 표면(222) 위에 제3 두께를 갖는 제3 텅스텐 부분(293)을 형성한다. 실시예들에서, 제2 두께는 제1 두께 및 제3 두께보다 더 작다. 실시예들에서, 제3 두께는 제1 두께 및 제2 두께보다 더 두껍다. 일부 실시예들에서, 제1 두께는 약 7 내지 9 nm이다. 일부 실시예들에서, 제2 두께는 약 1 내지 3 nm이다. 일부 실시예들에서, 제3 두께는 약 9 내지 11 nm이다. 일부 실시예들에서, 제1 두께는 약 8 nm이고, 제2 두께는 약 2 nm이고, 제3 두께는 약 10 nm이다.
- [0056] [0064] 도 5c를 참조하면, 본 개시내용의 실시예들은 제1 두께를 갖는 제1 텅스텐 부분(291)의 상단 표면 또는 텅스텐 층(231)의 상단 표면(251), 측벽(220) 위에 제2 두께를 갖는 제2 텅스텐 부분(292)의 상단 표면, 및 제3

텅스텐 부분(293)의 상단 표면을 산화시켜, 기관 필드 위의 제1 산화된 텅스텐 부분(254), 측벽(220) 위의 제2 산화된 텅스텐 부분(256), 및 유전체 바닥 표면 위의 제3 산화된 텅스텐 부분(258) 또는 유전체 바닥 표면 위에 증착된 텅스텐을 형성하는 단계를 포함한다. 실시예들에서, 플라즈마 및 산소는 측벽(220) 위의 텅스텐을 텅스텐 산화물로 완전히 변환시키면서, 제1 부분 및 제3 부분의 텅스텐을 텅스텐 산화물로 부분적으로 변환시키기에 충분한 조건들 하에서 적용된다. 실시예들에서, 제1 텅스텐 부분은 제3 텅스텐 부분보다 텅스텐 산화물로 더 많이 변환된다. 실시예들에서, 본 개시내용은 유전체 바닥 표면 또는 유전체 바닥 표면 위에 증착된 텅스텐 위의 제3 산화된 텅스텐 부분(258)의 두께를 제한하면서, 제1 산화된 텅스텐 부분(254)의 두께를 미리 선택하거나 또는 튜닝하는 단계를 포함한다.

[0057] [0065] 실시예들에서, 기관 필드 위의 제1 산화된 텅스텐 부분(254), 측벽(220) 위의 제2 산화된 텅스텐 부분(256), 및 유전체 바닥 표면 또는 유전체 바닥 위에 증착된 텅스텐 위의 제3 산화된 텅스텐 부분(258)을 형성한 후, 기관(200)은 도 5e에 도시된 바와 같은 구조를 형성하도록 추가로 처리될 수 있다. 예를 들어, 일부 실시예들에서, 육불화 텅스텐(WF₆)은 도 5c에 도시된 구조를 담그고 측벽(220)으로부터 모든 텅스텐 산화물을 제거하기에 충분한 양으로 제공된다. 도 5c 및 도 5d에 도시된 바와 같이, 제3 텅스텐 부분(293)의 적어도 일부는 유전체 바닥 표면(222) 위에 남아 있다. 추가 에칭 후, 그리고 도 5e에 도시된 바와 같이, 기관 필드(225) 및 측벽(220) 위에 텅스텐이 남아 있지 않다. 실시예들에서, 환원 가스의 예들은 수소 가스 및 NH₃ 가스를 포함할 수 있다. 실시예들에서, 수소 가스 및 NH₃ 가스는 단독으로 또는 이들의 혼합물로 사용될 수 있다. 이러한 실시예들에서, WF₆을 포함하는 환원 가스는 단독으로 사용된다.

[0058] [0066] 텅스텐-함유 층은 위에서 설명된 바와 같은 텅스텐 층이 통상적인 충전 기술들과 통합되어 우수한 필름 특성들을 갖는 피처들을 형성할 때 유용성을 나타낸다. 통합 방식은 물리적 기상 증착(PVD), 및 텅스텐 층을 증착하기 위한 플라즈마 강화를 포함할 수 있다. 에칭 챔버들은 또한 여기에 사용하기에 적합하다. 여기에 개시된 통합 방법들을 수행할 수 있는 통합 처리 시스템들에는 ENDURA[®], ENDURA[®] SL, CENTURA[®], 또는 PRODUCER[®] 처리 시스템들이 포함되고, 각각 캘리포니아주 산타클라라에 소재하는 Applied Materials, Inc.로부터 입수 가능하다. 일 구현예에서는, 물리적 기상 증착(PVD) 및 에칭 챔버가 제공되어 유전체 층 위의 텅스텐 층과 관련된 모든 기상 증착 및 에칭 공정들을 수행할 수 있다.

[0059] [0067] 이제 도 6을 참조하면, 여기에 설명된 방법들은 독립형 구성으로 또는 하나 이상의 클러스터 도구들, 예를 들어 도 6과 관련하여 아래에서 설명되는 통합 도구(600)(즉, 클러스터 도구)의 일부로서 제공될 수 있는 개별 공정 챔버들에서 수행될 수 있다. 실시예들에서, 클러스터 도구는 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법(100)과 같은 방법들을 수행하도록 구성되고, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하기 위한 방법(100)은, (a) 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기관 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅하거나 또는 기관 필드로부터 완전히 제거하는 단계를 포함한다.

[0060] [0068] 실시예들에서, 클러스터 도구는 추가 챔버들을 포함하도록 구성될 수 있다. 선택적 금속 증착을 위한 추가 챔버의 비-제한적인 예들은 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 VOLTA[®] 브랜드 처리 챔버를 포함한다. 통합 도구(600)의 예들은 캘리포니아주 산타클라라의 Applied Materials, Inc.로부터 입수 가능한 CENTURA[®] 및 ENDURA[®] 통합 도구를 포함한다. 그러나, 여기에 설명된 방법들은 적절한 공정 챔버들이 결합되어 있는 다른 클러스터 도구들을 사용하여, 또는 다른 적절한 공정 챔버들에서 실시될 수 있다. 예를 들어, 일부 실시예들에서, 위에서 논의된 본 발명의 방법들은 유리하게는 처리 동안 진공 파괴들이 제한되거나 또는 전혀 없도록 통합 도구에서 수행될 수 있다.

[0061] [0069] 실시예들에서, 통합 도구(600)는 통합 도구(600) 내로 그리고 통합 도구 외부로 기관들을 이송하기 위한 2 개의 로드록 챔버들(load lock chambers)(606A, 606B)을 포함할 수 있다. 일반적으로, 통합 도구(600)가 진공 하에 있기 때문에, 로드록 챔버들(606A, 606B)은 통합 도구(600) 내로 도입된 기관을 "펌핑 다운(pump down)"할 수 있다. 제1 로봇(410)은 제1 중앙 이송 챔버(650)에 결합된 제1 세트의 하나 이상의 기관 처리 챔

버들(612, 614, 616, 618)(4 개가 도시됨)과 로드록 챔버들(606A, 606B) 사이에서 기관들을 이송할 수 있다. 각각의 기관 처리 챔버(612, 614, 616, 618)는 다수의 기관 처리 동작들을 수행하도록 갖추어질 수 있다. 일부 실시예들에서, 제1 세트의 하나 이상의 기관 처리 챔버들(612, 614, 616, 618)은 PVD, 에칭, ALD, CVD, 또는 가스 제거 챔버들의 임의의 조합을 포함할 수 있다. 예를 들어, 일부 실시예들에서, 기관 처리 챔버들(612, 614)은 위에서 설명한 바와 같이 기관 위에 텅스텐을 증착하도록 구성된, PVD 증착에 적합한 공정 챔버를 포함한다.

[0062] [0070] 일부 실시예들에서, 제1 로봇(610)은 또한 2 개의 중간 이송 챔버들(622, 624)로/로부터 기관들을 이송할 수 있다. 중간 이송 챔버들(622, 624)은 기관들이 통합 도구(600) 내에서 이송되는 것을 허용하면서 초고진공 상태들을 유지하도록 사용될 수 있다. 제2 로봇(630)은 제2 중앙 이송 챔버(655)에 결합된 제2 세트의 하나 이상의 기관 처리 챔버들(632, 634, 635, 636, 638)과 중간 이송 챔버들(622, 624) 사이에서 기관들을 이송할 수 있다. 기관 처리 챔버들(632, 634, 635, 636, 638)은 물리적 기상 증착 공정들(PVD), 화학 기상 증착(CVD), 선택적 금속 증착, 에칭, 배향 및 다른 기관 공정들 외에, 위에서 설명된 방법들(300, 400)을 포함하는 다양한 기관 처리 동작들을 수행하도록 갖추어질 수 있다. 기관 처리 챔버들(612, 614, 616, 618, 632, 634, 635, 636, 638) 중 임의의 것은 통합 도구(600)에 의해 수행될 특정 공정에 대해 필요하지 않다면 통합 도구(600)로부터 제거될 수 있다. 실시예들에서, 마이크로프로세서(microprocessor)는, 실행될 때, 통합 도구 또는 반응 챔버로 하여금 본 개시내용에 따라 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하는 명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체와 같은 메모리를 포함한다.

[0063] [0071] 일부 실시예들에서, 본 개시내용은, 실행될 때, 반응 챔버로 하여금 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하는 명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기관 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅하거나 또는 기관 필드로부터 완전히 제거하는 단계를 포함한다.

[0064] [0072] 일부 실시예들에서, 본 개시내용은, 실행될 때, 반응 챔버로 하여금 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법을 수행하게 하는 명령들이 저장되어 있는 비-일시적인 컴퓨터 판독가능 매체에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및 (b) 제1 텅스텐 부분 및 제2 텅스텐을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거되고; 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있음 - 를 포함한다.

[0065] [0073] 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은, (a) 물리적 기상 증착(PVD) 공정을 통해 기관 필드 위에 그리고 기관에 배치된 피처의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기관 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기관 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅하거나 또는 기관 필드로부터 완전히 제거하는 단계를 포함한다. 실시예들에서, 단계 (a), (b), (c), 및 (d)는 순차적으로 수행된다. 실시예들에서, 단계 (b) 및 (c)는 기관의 필드로부터 제1 텅스텐 부분을 제거하기에 충분한 사이클들로 주기적으로 반복되며, 여기서 제3 산화된 텅스텐 부분은 유전체 바닥 표면 위에 남아 있다. 일부 실시예들에서, 증착하는 것은 제2 두께보다 큰, 제1 두께 및 제3 두께를 형성하는 것을 포함한다. 실시예들에서, 산화시키는 것은

등각(conformal) 또는 초등각(super-conformal)으로 특징화된다. 실시예들에서, 산화시키는 것은 텅스텐 층의 상단 표면을 산소 플라즈마와 접촉시키는 것을 포함한다. 실시예들에서, 제거하는 것은 측벽으로부터 제2 산화된 텅스텐 부분을 제거하기에 충분한 조건들 하에 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 WF_6 과 접촉시키는 것을 포함한다. 실시예들에서, 패시베이팅하는 것은 약 섭씨 300 도 내지 약 섭씨 400 도의 온도, 약 500 mTorr 내지 약 1 Torr의 압력에서 제1 텅스텐 부분을 원격 질소 플라즈마와 접촉시키는 것을 포함하고, 여기서 질소는 약 0.5 내지 5 sccm, 또는 5 sccm 미만의 유량으로 제공된다. 일부 실시예들에서, 산화시키는 것은 약 섭씨 300 도 내지 약 섭씨 400 도의 온도에서 산소를 포함하는 용량 결합 플라즈마를 제공하는 것을 더 포함한다.

[0066] [0074] 일부 실시예들에서, 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은: (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피치의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및 (b) 제1 텅스텐 부분 및 제2 텅스텐을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거되고; 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있음 - 를 포함한다. 일부 실시예들에서, 증착하는 것은 제2 두께보다 큰, 제1 두께 및 제3 두께를 형성하는 것을 포함한다. 실시예들에서, 제거하는 것은 측벽으로부터 텅스텐을 제거하기에 충분한 조건들 하에 기판을 WF_6 과 접촉시키는 것을 더 포함한다.

[0067] [0075] 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은, (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피치의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; (b) 기판 필드 위에 제1 산화된 텅스텐 부분을, 측벽 위에 제2 산화된 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 산화된 텅스텐 부분을 형성하기 위해, 텅스텐 층의 상단 표면을 산화시키는 단계; (c) 제1 산화된 텅스텐 부분, 제2 산화된 텅스텐 부분, 및 제3 산화된 텅스텐 부분을 제거하는 단계 - 제2 텅스텐 부분은 측벽으로부터 완전히 제거됨 - ; 및 (d) 제1 텅스텐 부분을 패시베이팅하거나 또는 기판 필드로부터 완전히 제거하는 단계를 포함한다. 일부 실시예들에서, 제1 두께는 약 7 내지 9 nm이고, 제2 두께는 약 1 내지 3 nm이고, 제3 두께는 약 9 내지 11 nm이다. 일부 실시예들에서, 증착하는 것은 제2 두께보다 큰, 제1 두께 및 제3 두께를 형성하는 것을 포함한다. 일부 실시예들에서, 제1 두께는 약 8 nm이고, 제2 두께는 약 2 nm이고, 제3 두께는 약 10 nm이다. 일부 실시예들에서, 제1 산화된 텅스텐 부분은 약 3 내지 7 nm의 두께를 갖는다. 일부 실시예들에서, 제2 산화된 텅스텐 부분은 제2 두께 또는 제2 텅스텐 부분의 두께와 동일한 두께를 가지며, 약 1 내지 3 nm와 같은 두께를 가질 수 있다. 일부 실시예들에서, 제3 산화된 텅스텐 부분은 약 5, 6, 또는 7 nm와 같은 약 3 내지 7 nm의 두께를 갖는다.

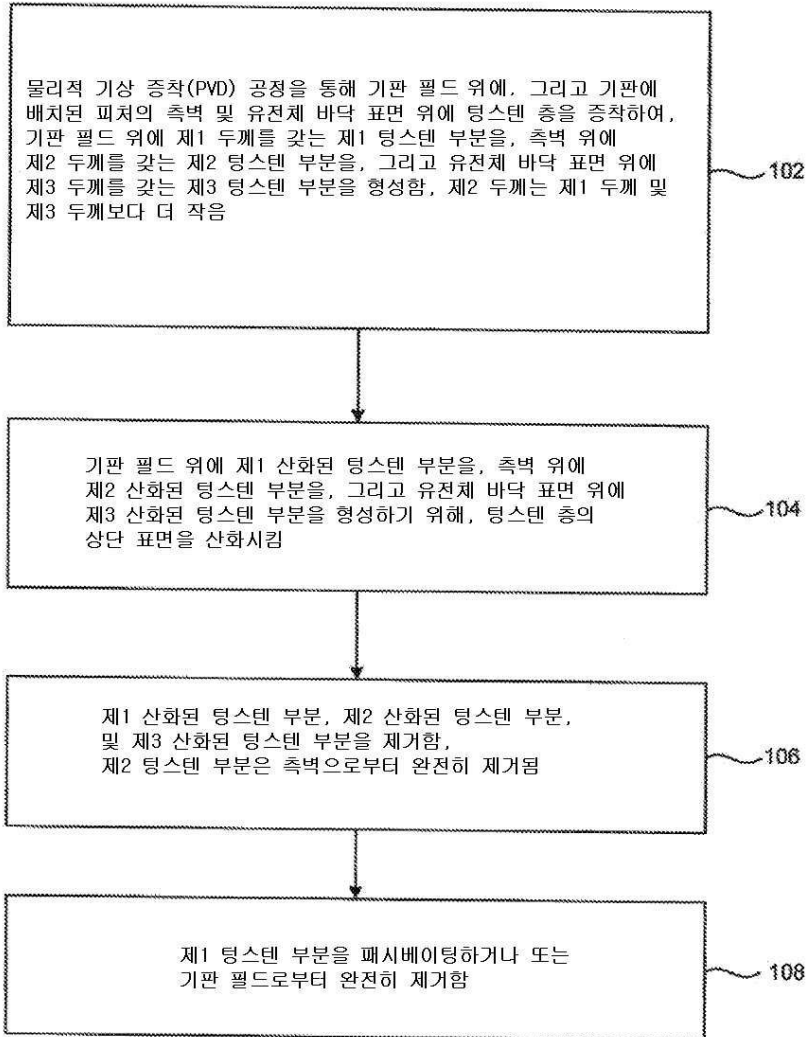
[0068] [0076] 일부 실시예들에서, 본 개시내용은 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법에 관한 것으로서, 이러한 유전체 표면 위에 텅스텐 층을 선택적으로 증착하는 방법은, (a) 물리적 기상 증착(PVD) 공정을 통해 기판 필드 위에 그리고 기판에 배치된 피치의 측벽 및 유전체 바닥 표면 위에 텅스텐 층을 증착하여, 기판 필드 위에 제1 두께를 갖는 제1 텅스텐 부분을, 측벽 위에 제2 두께를 갖는 제2 텅스텐 부분을, 그리고 유전체 바닥 표면 위에 제3 두께를 갖는 제3 텅스텐 부분을 형성하는 단계 - 제2 두께는 제1 두께 및 제3 두께보다 더 작음 - ; 및 (b) 제1 텅스텐 부분 및 제2 텅스텐 부분을 제거하는 단계 - 제1 텅스텐 부분 및 제2 텅스텐 부분은 기판으로부터 완전히 제거되고, 제3 텅스텐 부분은 유전체 바닥 표면 위에 남아 있음 - 를 포함한다. 실시예들에서, 제1 두께는 제3 두께보다 더 작다. 실시예들에서, 증착하는 것은 제3 두께보다 더 작은 제1 두께를 형성하는 것을 더 포함한다. 실시예들에서, 증착하는 것은 제2 두께보다 큰, 제1 두께 및 제3 두께를 형성하는 것을 더 포함한다. 실시예들에서, 제1 두께는 약 7 내지 9 nm이다. 실시예들에서, 제2 두께는 약 1 내지 3 nm이다. 실시예들에서, 제3 두께는 약 9 내지 11 nm이다. 실시예들에서, 제1 두께는 약 8 nm이고, 제2 두께는 약 2 nm이고, 제3 두께는 약 10 nm이다.

[0069] [0077] 전술한 바가 본 개시내용의 실시예들에 관한 것이지만, 본 개시내용의 다른 그리고 추가적인 실시예들이 본 개시내용의 기본적인 범위를 벗어나지 않으면서 안출될 수 있다.

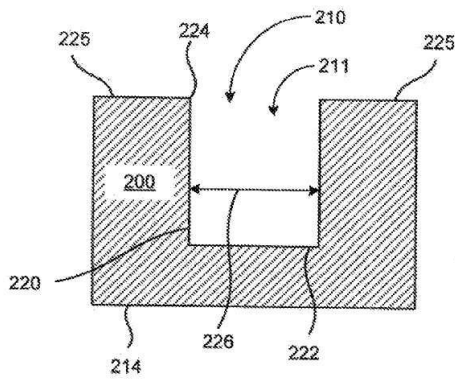
도면

도면1

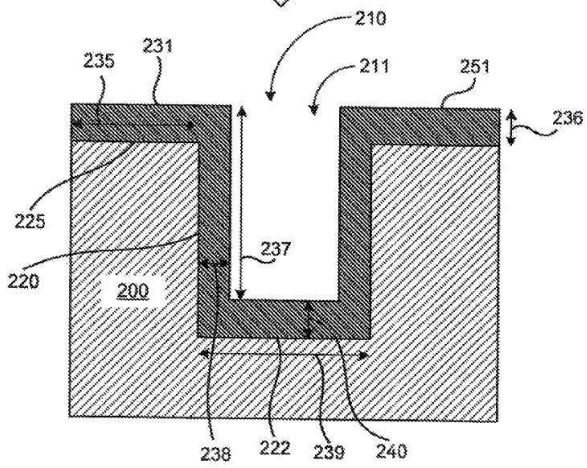
100



도면2a

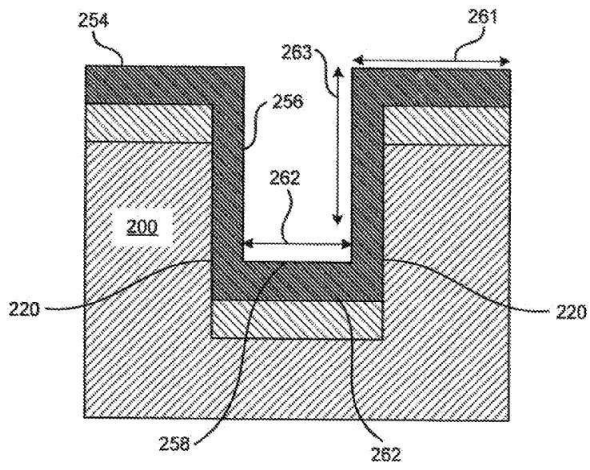


도 2a

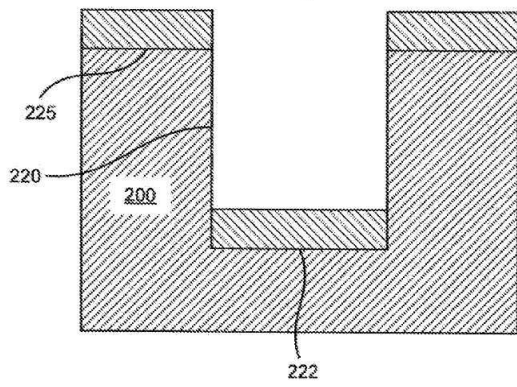
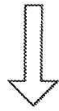


도 2b

도면2c

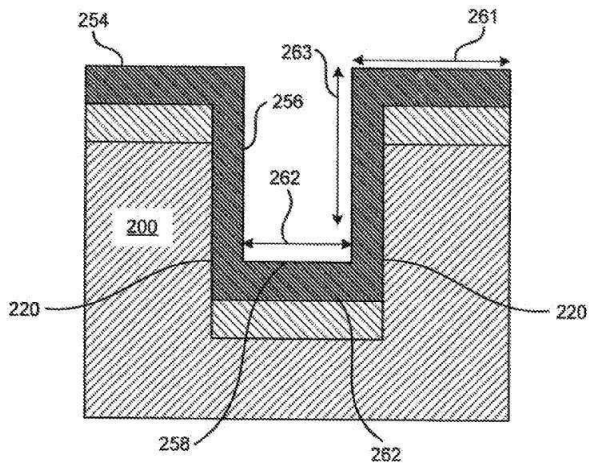


도 2c

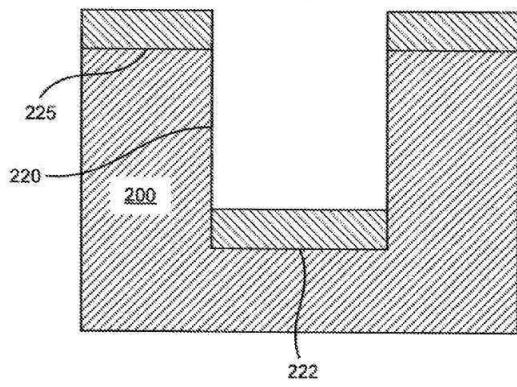
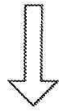


도 2d

도면2d

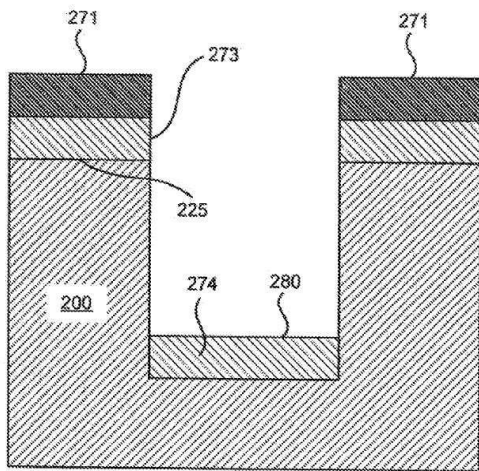


도 2c

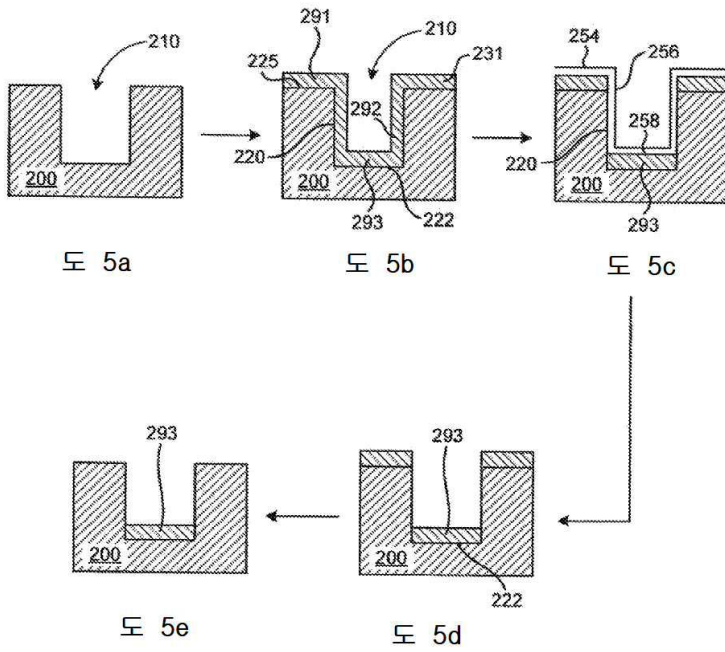


도 2d

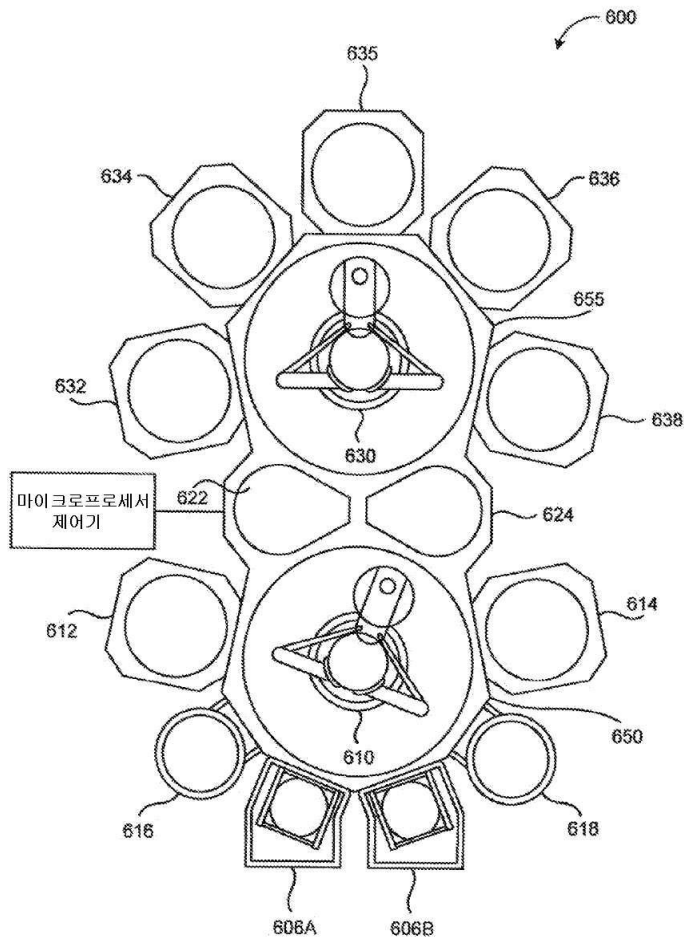
도면2e



도면5



도면6



도면7

700

