



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0126442  
(43) 공개일자 2024년08월20일

- (51) 국제특허분류(Int. Cl.)  
G06N 10/70 (2022.01) G06N 10/20 (2022.01)  
B82Y 10/00 (2017.01)
- (52) CPC특허분류  
G06N 10/70 (2022.08)  
G06N 10/20 (2022.01)
- (21) 출원번호 10-2024-7024551
- (22) 출원일자(국제) 2022년12월22일  
심사청구일자 없음
- (85) 번역문제출일자 2024년07월19일
- (86) 국제출원번호 PCT/US2022/053816
- (87) 국제공개번호 WO 2023/191872  
국제공개일자 2023년10월05일
- (30) 우선권주장  
63/293,034 2021년12월22일 미국(US)

- (71) 출원인  
예일 유니버시티  
미국, 코네티컷 06511, 뉴 헤븐, 투 휘트니 애비뉴
- (72) 발명자  
테오 제임스  
미국 코네티컷주 06511 뉴헤이븐 785 오렌지 스트리트 아파트먼트 넘버1
- 타쿠르 닐  
미국 코네티컷주 06511 뉴헤이븐 33 펄 스트리트  
(뒷면에 계속)
- (74) 대리인  
특허법인아주

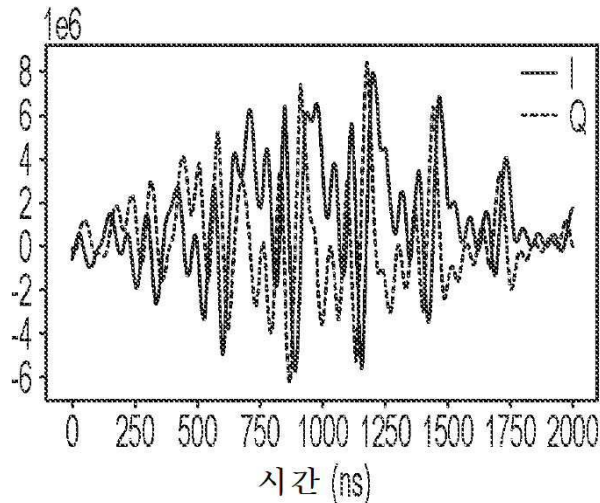
전체 청구항 수 : 총 29 항

(54) 발명의 명칭 4-legged cat 코드를 위한 측정 기반 내결함성 아키텍처

(57) 요약

4-legged cat 코드에 대한 내결함성 양자 연산을 수행하는 시스템 및 방법이 제공된다. 양자 시스템은 제1 논리적 큐비트에 분산 결합된 앤실라 큐비트를 포함하고, 양자 시스템은 적어도 부분적으로 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계로서, 제1 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔을 포함하는, 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계; 및 앤실라 큐비트의 상태를 판독하는 단계에 의해 동작될 수 있다.

대표도 - 도22a



(52) CPC특허분류

*B82Y 10/00* (2013.01)

(72) 발명자

**채프먼 벤자민**

미국 워싱턴주 98122 시애틀 1716비 27번 애비뉴

**드 그라프 스타인**

미국 코네티컷주 06511 뉴헤이븐 101 로렌스 스트리트

**기빈 스티븐 엠.**

미국 코네티컷주 06517 햄든 30 덩우드 드라이브

**푸리 쉬루티**

미국 코네티컷주 06410 체셔 214 해리슨 로드

**솔코프 3세 로버트 제이.**

미국 코네티컷주 06443 매디슨 44 노스우드 로드

## 명세서

### 청구범위

#### 청구항 1

제1 논리적 큐비트(logical qubit)에 분산 결합된 엔실라 큐비트(ancilla qubit)를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서,

양자 연산을 수행하는 단계로서, 적어도 부분적으로

제1 구동 파형을 생성하여 상기 엔실라 큐비트에 적용하는 것으로서, 상기 제1 구동 파형은 상기 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔(comb)을 포함하는, 상기 엔실라 큐비트에 적용하는 단계; 및

상기 엔실라 큐비트의 상태를 판독하는 단계

에 의해 상기 양자 연산을 수행하는 단계

를 포함하는, 방법.

#### 청구항 2

제1항에 있어서, 상기 엔실라 큐비트의 상태를 판독하기 전에, 제2 구동 파형을 생성하여 상기 엔실라 큐비트에 적용하는 단계를 추가로 포함하고, 상기 제2 구동 파형은 상기 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제2 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제2 빔을 포함하는, 방법.

#### 청구항 3

제2항에 있어서,

상기 제1 선택은 선택 주파수  $3X$ ,  $4X$ ,  $7X$  및  $8X$ 를 포함하고,

상기 제2 선택은 선택 주파수  $1X$ ,  $2X$ ,  $5X$  및  $6X$ 를 포함하는, 방법.

#### 청구항 4

제1항에 있어서, 상기 회로 양자 전기역학 시스템은 제1 빔 스플리터(beam splitter)에 의해 상기 제1 논리적 큐비트에 결합된 제2 논리적 큐비트를 추가로 포함하고, 상기 방법은, 상기 엔실라 큐비트의 상태를 판독하기 전에, 상기 제1 빔 스플리터에 제3 구동 파형을 적용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계를 추가로 포함하는, 방법.

#### 청구항 5

제4항에 있어서, 상기 양자 연산을 수행하는 단계는 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 벨 상태(Bell state)를 생성하는 것을 포함하는, 방법.

#### 청구항 6

제4항에 있어서, 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 것은 제1 공동 공진기와 제2 공동 공진기 간에 상기 디튜닝된 빔 스플리터 상호 작용을 실행하는 것을 포함하는, 방법.

#### 청구항 7

제1항에 있어서, 상기 제1 구동 파형을 생성하고 적용하는 것은 마이크로파 파형을 생성하고 적용하는 것을 포함하는, 방법.

#### 청구항 8

제1항에 있어서, 상기 제1 구동 파형을 생성하고 적용하는 것은 상기 제1 구동 파형을 생성하여 트랜스몬 (transmon)에 적용하는 것을 포함하는, 방법.

**청구항 9**

제4항에 있어서, 제1 4-큐비트 클러스터 상태를 생성하는 단계로서, 적어도 부분적으로, 상기 제1 논리적 큐비트와 제3 논리적 큐비트를 결합시키는 제2 빔 스플리터에 제4 구동 파형을 적용하는 단계; 및  
 상기 제2 논리적 큐비트를 제4 논리적 큐비트에 결합시키는 제3 빔 스플리터에 제5 구동 파형을 적용하는 단계에 의해 상기 제1 4-큐비트 클러스터 상태를 생성하는 단계를 추가로 포함하는, 방법.

**청구항 10**

제9항에 있어서, 많은-큐비트 클러스터 상태(many-qubit cluster state)를 생성하는 단계로서, 적어도 부분적으로, 상기 제1 4-큐비트 클러스터 상태의 제1 논리적 큐비트와, 제2 4-큐비트 클러스터 상태의 제1 논리적 큐비트를 결합시키는 제4 빔 스플리터에 제6 구동 파형을 적용하는 단계에 의해 상기 많은-큐비트 클러스터 상태를 생성하는 단계를 추가로 포함하는, 방법.

**청구항 11**

양자 정보 처리 시스템으로서,  
 앤실라 큐비트;  
 상기 앤실라 큐비트에 분산 결합되는 제1 논리적 큐비트; 및  
 하나 이상의 제어기  
 를 포함하고, 상기 하나 이상의 제어기는,  
 양자 연산을 수행하는 단계로서, 적어도 부분적으로  
 제1 구동 파형을 생성하여 상기 앤실라 큐비트에 적용하는 단계로서, 상기 제1 구동 파형은 상기 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔을 포함하는, 상기 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계; 및  
 상기 앤실라 큐비트의 상태를 관측하는 단계  
 에 의해 상기 양자 연산을 수행하는 단계  
 를 수행하도록 구성된, 양자 정보 처리 시스템.

**청구항 12**

제11항에 있어서, 상기 적어도 하나의 제어기는, 상기 앤실라 큐비트의 상태를 관측하기 전에, 제2 구동 파형을 생성하여 상기 앤실라 큐비트에 적용하도록 추가로 구성되고, 상기 제2 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제2 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제2 빔을 포함하는, 양자 정보 처리 시스템.

**청구항 13**

제12항에 있어서,  
 상기 제1 선택은 선택 주파수  $3X$ ,  $4X$ ,  $7X$  및  $8X$ 를 포함하고,  
 상기 제2 선택은 선택 주파수  $1X$ ,  $2X$ ,  $5X$  및  $6X$ 를 포함하는, 양자 정보 처리 시스템.

**청구항 14**

제11항에 있어서, 빔 스플리터에 의해 상기 제1 논리적 큐비트에 결합되는 제2 논리적 큐비트를 추가로 포함하는, 양자 정보 처리 시스템.

**청구항 15**

제14항에 있어서, 상기 적어도 하나의 제어기는, 상기 앤실라 큐비트의 상태를 관독하기 전에, 제3 구동 파형을 생성하여 상기 빔 스플리터에 적용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하도록 추가로 구성된, 양자 정보 처리 시스템.

**청구항 16**

제15항에 있어서, 상기 적어도 하나의 제어기가 상기 양자 연산을 수행하도록 구성되는 것은 상기 적어도 하나의 제어기가 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 벨 상태를 생성하도록 구성되는 것을 포함하는, 양자 정보 처리 시스템.

**청구항 17**

제14항에 있어서, 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트는 제1 공동 공진기와 제2 공동 공진기를 포함하는, 양자 정보 처리 시스템.

**청구항 18**

제11항에 있어서, 상기 제1 구동 파형은 마이크로파 파형을 포함하는, 양자 정보 처리 시스템.

**청구항 19**

제11항에 있어서, 상기 앤실라 큐비트는 트랜스몬을 포함하는, 양자 정보 처리 시스템.

**청구항 20**

제1 논리적 큐비트에 분산 결합된 앤실라 큐비트와, 제1 빔 스플리터에 의해 상기 제1 논리적 큐비트에 결합된 제2 논리적 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서,

$\pi/2$  펄스를 포함하는 제1 구동 파형을 상기 앤실라 큐비트에 적용하는 단계;

제2 구동 파형을 상기 제1 빔 스플리터에 적용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계;

$\pi/2$  펄스를 포함하는 제3 구동 파형을 상기 앤실라 큐비트에 적용하는 단계; 및

상기 앤실라 큐비트의 상태를 관독하는 단계

를 포함하는, 방법.

**청구항 21**

제20항에 있어서, 상기 회로 양자 전기역학 시스템은 제2 빔 스플리터에 의해 상기 제1 논리적 큐비트에 결합된 제3 논리적 큐비트를 추가로 포함하고, 상기 방법은,

상기 제2 구동 파형을 적용한 후, 제4 구동 파형을 상기 제2 빔 스플리터에 적용하여 상기 제1 논리적 큐비트와 상기 제3 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계

를 추가로 포함하는, 방법.

**청구항 22**

제1 논리적 큐비트에 분산 결합된 제1 앤실라 큐비트와, 제2 논리적 큐비트에 분산 결합된 제2 앤실라 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서, 상기 제1 논리적 큐비트는 제1 빔 스플리터에 의해 상기 제2 논리적 큐비트에 결합되고, 상기 방법은,

상기 제1 빔 스플리터에 제1 구동 파형을 적용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 온-공진 빔 스플리터 상호 작용을 실행하는 단계; 및

상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 중 적어도 하나가 진공 상태에 있는지 여부를 결정하는 단계로서,

상기 제1 앤실라 큐비트에 제2 구동 파형을 적용하여 상기 제1 논리적 큐비트의 상태를 측정하는 단계; 및

상기 제2 앤실라 큐비트에 제3 구동 파형을 적용하여 상기 제2 논리적 큐비트의 상태를 측정하는 단계

에 의해 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 중 적어도 하나가 진공 상태에 있는지 여부를 결정하는 단계

를 포함하는, 방법.

### 청구항 23

제1 논리적 큐비트에 분산 결합된 제1 앤실라 큐비트, 제2 논리적 큐비트에 분산 결합된 제2 앤실라 큐비트, 및 제3 논리적 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서, 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트는 제1 빔 스플리터에 의해 결합되고, 상기 제2 논리적 큐비트와 상기 제3 논리적 큐비트는 제2 빔 스플리터에 의해 결합되고, 상기 방법은,

상기 제1 논리적 큐비트에서 임의의 논리 상태를 준비하는 단계;

상기 제2 논리적 큐비트와 상기 제3 논리적 큐비트 간에 벨 상태를 준비하는 단계; 및

상기 임의의 논리 상태를 상기 제1 논리적 큐비트로부터 상기 제3 논리적 큐비트로 순간 이동(teleporting)시키는 것에 의해 상기 임의의 논리 상태에 대해 오류 정정을 수행하는 단계

를 포함하고, 상기 순간 이동은,

상기 제1 빔 스플리터를 사용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트 간에 간섭을 도입하는 단계; 및

상기 제1 빔 스플리터를 사용한 후, 상기 제1 앤실라 큐비트와 상기 제2 앤실라 큐비트를 사용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트의 상태에 대해 적어도 하나의 측정을 수행하는 단계

를 포함하는, 방법.

### 청구항 24

제23항에 있어서, 상기 벨 상태를 준비하는 단계는,

상기 제2 논리적 큐비트에서 제1 코히어런트 상태(coherent state)를 준비하는 단계;

상기 제3 논리적 큐비트에서 제2 코히어런트 상태를 준비하는 단계; 및

상기 제2 논리적 큐비트와 상기 제3 논리적 큐비트에 대해 일련의 조인트 패리티 측정을 수행하는 단계

를 포함하는, 방법.

### 청구항 25

회로 양자 전기역학 시스템으로서,

앤실라 큐비트; 및

복수의 논리적 큐비트

를 포함하고, 상기 복수의 논리적 큐비트는,

상기 앤실라 큐비트에 분산 결합되는 제1 논리적 큐비트; 및

빔 스플리터에 의해 상기 제1 논리적 큐비트에 결합된 제2 논리적 큐비트

를 포함하는, 회로 양자 전기역학 시스템.

### 청구항 26

제25항에 있어서, 상기 앤실라 큐비트는 트랜스몬 큐비트를 포함하는, 회로 양자 전기역학 시스템.

**청구항 27**

제25항에 있어서, 상기 제2 논리적 큐비트는 복수의 논리적 큐비트를 포함하는, 회로 양자 전기역학 시스템.

**청구항 28**

제27항에 있어서, 상기 복수의 논리적 큐비트 중 논리적 큐비트는 보손 모드(bosonic mode)를 포함하는, 회로 양자 전기역학 시스템.

**청구항 29**

시스템으로서,

제6항의 회로 양자 전기역학 시스템; 및

적어도 하나의 제어기

를 포함하고, 상기 적어도 하나의 제어기는,

상기 제1 논리적 큐비트에서 임의의 논리적 상태를 준비하는 단계;

상기 제2 논리적 큐비트와 상기 제3 논리적 큐비트 간에 벨 상태를 준비하는 단계; 및

상기 임의의 논리 상태를 상기 제1 논리적 큐비트로부터 상기 제3 논리적 큐비트로 순간 이동시키는 것에 의해 상기 임의의 코허어런트 상태에 대해 오류 정정을 수행하는 단계

를 수행하도록 구성되고, 상기 순간 이동은,

상기 적어도 하나의 빔 스플리터를 사용하여 상기 논리적 큐비트와 상기 제2 논리적 큐비트 간에 간섭을 도입하는 단계; 및

상기 적어도 하나의 빔 스플리터를 사용한 후, 상기 제1 앤실라 큐비트와 상기 제2 앤실라 큐비트를 사용하여 상기 제1 논리적 큐비트와 상기 제2 논리적 큐비트의 상태에 대해 적어도 하나의 측정을 수행하는 단계

를 포함하는, 시스템.

**발명의 설명**

**기술 분야**

[0001] 관련 출원에 대한 상호 참조

[0002] 본 출원은 미국 특허 가출원 번호 63/293,034(출원일: 2021년 12월 22일, 발명의 명칭: "MEASUREMENT-BASED FAULT TOLERANT ARCHITECTURE FOR THE 4-LEGGED CAT CODE", 전체 내용이 본 명세서에 참조에 의해 인용됨)의 35 U.S.C. § 119(e) 하의 이익을 주장한다.

[0003] 연방정부가 후원하는 연구에 관한 진술

[0004] 본 발명은 미국 육군 연구실(United States Army Research Office)이 수여한 W911NF-18-1-0212에 따른 정부 지원으로 이루어졌다. 정부는 본 발명에 특정 권리를 갖는다.

**배경 기술**

[0005] 양자 정보 처리 기술은 하나 이상의 양자 객체를 조작함으로써 계산을 수행한다. 이러한 기술은 종종 "양자 컴퓨팅"이라고도 한다. 계산을 수행하기 위해 양자 정보 프로세서는 양자 객체를 활용하여 정보를 신뢰성 있게 저장하고 검색한다. 일부 양자 정보 처리 접근 방식에 따르면, 고전적인 컴퓨팅 "비트"(1 또는 0과 동일)와 유사한, 양자 비트 또는 "큐비트(qubit)"라고 하는 양자 유사체가 개발되었다. 큐비트는 두 개의 서로 다른 상태(1과 0 상태로 생각할 수 있음)를 갖는 임의의 양자 시스템으로 구성될 수 있지만, 시스템이 양자 중첩에 배치되어 두 상태에 모두 동시에 존재할 수 있다는 특수한 특성도 가지고 있다.

**발명의 내용**

- [0006] 일부 실시형태는 제1 논리적 큐비트(logical qubit)에 분산 결합된 앤실라 큐비트(ancilla qubit)를 포함하는 회로 양자 전기역학 시스템을 작동하는 방법에 관한 것이다. 방법은 양자 연산을 수행하는 단계로서, 적어도 부분적으로 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계로서, 제1 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수(cavity resonance frequency) 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔(comb)을 포함하는, 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계; 및 앤실라 큐비트의 상태를 관측하는 단계에 의해 양자 연산을 수행하는 단계를 포함한다.
- [0007] 일부 실시형태는 양자 정보 처리 시스템으로서, 앤실라 큐비트; 앤실라 큐비트에 분산 결합되는 제1 논리적 큐비트; 및 하나 이상의 제어기를 포함하고, 하나 이상의 제어기는, 양자 연산을 수행하는 단계로서, 적어도 부분적으로 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계로서, 제1 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔을 포함하는, 제1 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계; 및 앤실라 큐비트의 상태를 관측하는 단계에 의해 양자 연산을 수행하는 단계를 수행하도록 구성된, 양자 정보 처리 시스템에 관한 것이다.
- [0008] 일부 실시형태에서, 방법은 앤실라 큐비트의 상태를 관측하기 전에, 제2 구동 파형을 생성하여 앤실라 큐비트에 적용하는 단계를 포함하고, 제2 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제2 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제2 빔을 포함한다.
- [0009] 일부 실시형태에서, 제1 선택은 선택 주파수( $3X$ ,  $4X$ ,  $7X$  및  $8X$ )를 포함하고, 제2 선택은 선택 주파수( $1X$ ,  $2X$ ,  $5X$  및  $6X$ )를 포함한다.
- [0010] 일부 실시형태에서, 회로 양자 전기역학 시스템은 제1 빔 스플리터(beam splitter)에 의해 제1 논리적 큐비트에 결합된 제2 논리적 큐비트를 추가로 포함하고, 방법은 앤실라 큐비트의 상태를 관측하기 전에, 제1 빔 스플리터에 제3 구동 파형을 적용하여 제1 논리적 큐비트와 제2 논리적 큐비트 간에 디튜닝된(detuned) 빔 스플리터 상호 작용을 실행하는 단계를 추가로 포함한다.
- [0011] 일부 실시형태에서, 양자 연산을 수행하는 단계는 제1 논리적 큐비트와 제2 논리적 큐비트 간에 벨 상태(Bell state)를 생성하는 단계를 포함한다.
- [0012] 일부 실시형태에서, 제1 논리적 큐비트와 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계는 제1 공동 공진기와 제2 공동 공진기 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계를 포함한다.
- [0013] 일부 실시형태에서, 제1 구동 파형을 생성하고 적용하는 단계는 마이크로파 파형을 생성하고 적용하는 단계를 포함한다.
- [0014] 일부 실시형태에서, 제1 구동 파형을 생성하고 적용하는 단계는 제1 구동 파형을 생성하고 트랜스몬(transmon)에 적용하는 단계를 포함한다.
- [0015] 일부 실시형태에서, 방법은 제1 4-큐비트 클러스터 상태를 생성하는 단계로서, 적어도 부분적으로, 제1 논리적 큐비트와 제3 논리적 큐비트를 결합시키는 제2 빔 스플리터에 제4 구동 파형을 적용하는 단계; 및 제2 논리적 큐비트를 제4 논리적 큐비트에 결합시키는 제3 빔 스플리터에 제5 구동 파형을 적용하는 단계에 의해 제1 4-큐비트 클러스터 상태를 생성하는 단계를 추가로 포함한다.
- [0016] 일부 실시형태에서, 방법은 많은-큐비트 클러스터 상태(many-qubit cluster state)를 생성하는 단계로서, 적어도 부분적으로, 제1 4-큐비트 클러스터 상태의 제1 논리적 큐비트와, 제2 4-큐비트 클러스터 상태의 제1 논리적 큐비트를 결합시키는 제4 빔 스플리터에 제6 구동 파형을 적용하는 단계에 의해 많은-큐비트 클러스터 상태를 생성하는 단계를 추가로 포함한다.
- [0017] 일부 실시형태는 제1 논리적 큐비트에 분산 결합된 앤실라 큐비트와, 제1 빔 스플리터에 의해 제1 논리적 큐비트에 결합된 제2 논리적 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법에 관한 것이다. 방법은  $\pi/2$  펄스를 포함하는 제1 구동 파형을 앤실라 큐비트에 적용하는 단계; 제2 구동 파형을 제1 빔 스플리터에 적용하여 제1 논리적 큐비트와 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계;  $\pi/2$  펄스를 포함하는 제3 구동 파형을 앤실라 큐비트에 적용하는 단계; 및 앤실라 큐비트의 상태를 관측하는 단계를 포함한다.
- [0018] 일부 실시형태에서, 회로 양자 전기역학 시스템은 제2 빔 스플리터에 의해 제1 논리적 큐비트에 결합된 제3 논리적 큐비트를 추가로 포함하고, 방법은 제2 구동 파형을 적용한 후, 제4 구동 파형을 제2 빔 스플리터에 적용하여 제1 논리적 큐비트와 제3 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계를 추가로

포함한다.

- [0019] 일부 실시형태는 제1 논리적 큐비트에 분산 결합된 제1 앤실라 큐비트와, 제2 논리적 큐비트에 분산 결합된 제2 앤실라 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서, 제1 논리적 큐비트는 제1 빔 스플리터에 의해 제2 논리적 큐비트에 결합되는, 방법에 관한 것이다. 방법은 제1 빔 스플리터에 제1 구동 파형을 적용하여 제1 논리적 큐비트와 제2 논리적 큐비트 간에 온-공진 빔 스플리터 상호 작용을 실행하는 단계; 및 제1 논리적 큐비트와 제2 논리적 큐비트 중 적어도 하나가 진공 상태에 있는지 여부를 결정하는 단계로서, 제1 앤실라 큐비트에 제2 구동 파형을 적용하여 제1 논리적 큐비트의 상태를 측정하는 단계; 및 제2 앤실라 큐비트에 제3 구동 파형을 적용하여 제2 논리적 큐비트의 상태를 측정하는 단계에 의해 제1 논리적 큐비트와 제2 논리적 큐비트 중 적어도 하나가 진공 상태에 있는지 여부를 결정하는 단계를 포함한다.
- [0020] 일부 실시형태는 제1 논리적 큐비트에 분산 결합된 제1 앤실라 큐비트, 제2 논리적 큐비트에 분산 결합된 제2 앤실라 큐비트, 및 제3 논리적 큐비트를 포함하는 회로 양자 전기역학 시스템을 동작시키는 방법으로서, 제1 논리적 큐비트와 제2 논리적 큐비트는 제1 빔 스플리터에 의해 결합되고, 제2 논리적 큐비트와 제3 논리적 큐비트는 제2 빔 스플리터에 의해 결합되는, 방법에 관한 것이다. 방법은 제1 논리적 큐비트에서 임의의 논리적 상태를 준비하는 단계; 제2 논리적 큐비트와 제3 논리적 큐비트 간에 벨 상태를 준비하는 단계; 및 임의의 논리 상태를 제1 논리적 큐비트로부터 제3 논리적 큐비트로 순간 이동(teleporting)시키는 것에 의해 임의의 논리 상태에 대해 오류 정정을 수행하는 단계를 포함하고, 순간 이동은, 제1 빔 스플리터를 사용하여 제1 논리적 큐비트와 제2 논리적 큐비트 간에 간섭을 도입하는 단계; 및 제1 빔 스플리터를 사용한 후, 제1 앤실라 큐비트와 제2 앤실라 큐비트를 사용하여 제1 논리적 큐비트와 제2 논리적 큐비트의 상태에 대해 적어도 하나의 측정을 수행하는 단계를 포함한다.
- [0021] 일부 실시형태에서, 벨 상태를 준비하는 단계는 제2 논리적 큐비트에서 제1 코히어런트 상태(coherent state)를 준비하는 단계; 제3 논리적 큐비트에서 제2 코히어런트 상태를 준비하는 단계; 및 제2 논리적 큐비트와 제3 논리적 큐비트에 대해 일련의 조인트 패리티(joint parity) 측정을 수행하는 단계를 포함한다.
- [0022] 일부 실시형태는 회로 양자 전기역학 시스템으로서, 앤실라 큐비트; 및 복수의 논리적 큐비트를 포함하고, 복수의 논리적 큐비트는 앤실라 큐비트에 분산 결합되는 제1 논리적 큐비트; 및 빔 스플리터에 의해 제1 논리적 큐비트에 결합되는 제2 논리적 큐비트를 포함하는, 회로 양자 전기역학 시스템에 관한 것이다.
- [0023] 일부 실시형태에서, 앤실라 큐비트는 트랜스몬 큐비트를 포함한다.
- [0024] 일부 실시형태에서, 제2 논리적 큐비트는 복수의 논리적 큐비트를 포함한다.
- [0025] 일부 실시형태에서, 복수의 논리적 큐비트 중 논리적 큐비트는 보손 모드(bosonic mode)를 포함한다.
- [0026] 일부 실시형태에서, 시스템은 적어도 하나의 제어기를 추가로 포함하고, 적어도 하나의 제어기는, 제1 논리적 큐비트에서 임의의 논리적 상태를 준비하는 단계; 제2 논리적 큐비트와 제3 논리적 큐비트 간에 벨 상태를 준비하는 단계; 및 임의의 논리 상태를 제1 논리적 큐비트로부터 제3 논리적 큐비트로 순간 이동시키는 것에 의해 임의의 코히어런트 상태에 대해 오류 정정을 수행하는 단계를 수행하도록 구성되고, 순간 이동은, 적어도 하나의 빔 스플리터를 사용하여 논리적 큐비트와 제2 논리적 큐비트 간에 간섭을 도입하는 단계; 및 적어도 하나의 빔 스플리터를 사용한 후, 제1 앤실라 큐비트와 제2 앤실라 큐비트를 사용하여 제1 논리적 큐비트와 제2 논리적 큐비트의 상태에 대해 적어도 하나의 측정을 수행하는 단계를 포함한다.

**도면의 간단한 설명**

- [0027] 다양한 양태 및 실시형태가 다음 도면을 참조하여 설명된다. 도면은 반드시 축척에 맞게 그려진 것이 아니다. 명료함을 위해 모든 도면의 모든 구성요소에 라벨이 붙은 것은 아니다. 도면에서,
  - 도 1은 본 명세서에 설명된 기술의 일부 실시형태에 따른 예시적인 양자 정보 처리 시스템의 개략도이다.
  - 도 2는 본 명세서에 설명된 기술의 일부 실시형태에 따른 또 다른 예시적인 양자 정보 처리 시스템의 개략도이다.
  - 도 3a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 큐비트에서  $|+\rangle$  상태의 내결합성 준비를 위한 예시적인 양자 회로의 개략도이다.
  - 도 3b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 3a의 양자 회로를 구현하는 데 사용될 수 있는 예

시적인 양자 정보 처리 시스템의 개략도이다.

도 3c는 본 명세서에 설명된 기술의 일부 실시형태에 따라 패리티 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 3d는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 3c의 패리티 측정을 수행하기 위한 예시적인 구동 파형의 개략도이다.

도 4a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 큐비트에서  $|0\rangle$  또는  $|1\rangle$  상태의 내결함성 준비를 위한 예시적인 양자 회로의 개략도이다.

도 4b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 Z 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 4c는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 4b의 Z 측정을 수행하기 위한 예시적인 구동 파형의 개략도이다.

도 5는 본 명세서에 설명된 기술의 일부 실시형태에 따라 Z 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 6은 본 명세서에 설명된 기술의 일부 실시형태에 따라 X 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 7은 본 명세서에 설명된 기술의 일부 실시형태에 따라 XX 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 8a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 ZZ 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 8b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 8a의 양자 회로를 구현하는 데 사용될 수 있는 예시적인 양자 정보 처리 시스템의 개략도이다.

도 8c는 본 명세서에 설명된 기술의 일부 실시형태에 따라 ZZ 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 8d는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 8b의 ZZ 측정을 수행하기 위한 예시적인 구동 파형의 개략도이다.

도 9a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 ZZZ 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 9b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 9a의 양자 회로를 구현하는 데 사용될 수 있는 예시적인 양자 정보 처리 시스템의 개략도이다.

도 9c는 본 명세서에 설명된 기술의 일부 실시형태에 따라 ZZZ 측정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 9d는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 9c의 ZZZ 측정을 수행하기 위한 예시적인 구동 파형의 개략도이다.

도 10은 본 명세서에 설명된 기술의 일부 실시형태에 따라 양자 연산을 수행하기 위한 프로세스(1000)를 설명하는 흐름도이다.

도 11은 본 명세서에 설명된 기술의 일부 실시형태에 따라 벨 상태를 준비하기 위한 예시적인 양자 회로의 개략도이다.

도 12는 본 명세서에 설명된 기술의 일부 실시형태에 따라 원격 정정을 수행하기 위한 예시적인 양자 회로의 개략도이다.

도 13은 본 명세서에 설명된 기술의 일부 실시형태에 따라 GHZ(Greenberger-Horne-Zeilinger) 클러스터 상태를 준비하기 위한 예시적인 양자 회로의 개략도이다.

도 14는 본 명세서에 설명된 기술의 일부 실시형태에 따라 GHZ 클러스터 상태를 준비하기 위한 또 다른 예시적

인 양자 회로의 개략도이다.

도 15는 본 명세서에 설명된 기술의 일부 실시형태에 따라  $|x\rangle$  상태를 준비하기 위한 예시적인 양자 회로의 개략도이다.

도 16은 본 명세서에 설명된 일부 실시형태에 따라 CNOT 게이트를 순간 이동하기 위한 예시적인 양자 회로의 개략도이다.

도 17a는 본 명세서에 설명된 기술의 일부 실시형태에 따라  $|\Phi_{Had}\rangle$  상태를 준비하기 위한 단순화된 양자 회로의 개략도이다.

도 17b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 17a의 양자 회로의 상세한 개략도이다.

도 18은 본 명세서에 설명된 기술의 일부 실시형태에 따라 하다마드 게이트(Hadamard gate)를 순간 이동하도록 구성된 양자 회로의 개략도이다.

도 19는 본 명세서에 설명된 기술의 일부 실시형태에 따라 제1 큐비트와 제2 큐비트 간에 SWAP 테스트의 내결함성 구현을 위한 예시적인 양자 회로의 개략도이다.

도 20은 본 명세서에 설명된 기술의 일부 실시형태에 따라 4개의 큐비트로 준비된 양자 상태에 존재하는 오류를 줄이도록 구성된 예시적인 양자 회로의 개략도이다.

도 21은 본 명세서에 설명된 기술의 일부 실시형태에 따라 양자 상태에 대한 커 효과(Kerr effect) 및  $x'$ 의 효과를 보여주는 개략도이다.

도 22a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 주파수 빔(frequency comb)을 사용하여 생성된 구동 파형의 일례를 나타내는 플롯이다.

도 22b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 22a의 구동 파형의 푸리에 변환을 나타내는 플롯이다.

도 23a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 주파수 빔을 사용하여 생성된 구동 파형의 또 다른 예를 나타내는 플롯이다.

도 23b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 23a의 구동 파형의 푸리에 변환을 나타내는 플롯이다.

도 24는 본 명세서에 설명된 기술의 일부 실시형태에 따라 양자 연산을 수행하기 위한 다른 프로세스(2400)를 설명하는 흐름도이다.

도 25a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 2개의 큐비트에서 벨 상태를 준비하도록 구성된 또 다른 예시적인 양자 회로의 개략도이다.

도 25b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 25a의 양자 회로를 사용하여 준비될 수 있는 2-큐비트 ZZ 벨 상태 클러스터 상태의 개략도이다.

도 26a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 4-큐비트 클러스터 상태를 준비하도록 구성된 또 다른 예시적인 양자 회로의 개략도이다.

도 26b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 26a의 양자 회로를 사용하여 준비될 수 있는 4-큐비트 클러스터 상태의 개략도이다.

도 27a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 2-큐비트 얽힌 상태(entangled state)를 생성하도록 구성된 또 다른 양자 회로의 개략도이다.

도 27b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 도 27a의 양자 회로를 사용하여 준비될 수 있는 2-큐비트 얽힌 상태의 개략도이다.

도 28a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 또 다른 4-큐비트 클러스터 상태를 생성하는 또 다른 프로세스를 설명하는 개략도이다.

도 28b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 XZZX 클러스터 상태의 형성을 설명하는 개략도이다.

도 29는 본 명세서에 설명된 기술의 일부 실시형태에 따른 예시적인 종래 컴퓨터 시스템의 개략도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0028] 여러 다른 유형의 큐비트가 실험실에서 성공적으로 시연되었다. 그러나, 양자 상태의 디코히어런스(decoherence)나 다른 양자 잡음으로 인해 정보가 손실되기 전 이러한 시스템 중 다수의 시스템의 상태 수명은 현재 약 100 $\mu$ s이다. 수명이 길어지더라도 양자 시스템에 저장된 정보를 신뢰성 있게 저장하고 검색할 수 있는 양자 컴퓨팅의 오류 정정 기술을 제공하는 것이 중요할 수 있다. 그러나, 오류 정정을 위해 비트를 복사할 수 있는 기존 컴퓨팅 시스템과 달리 양자 시스템의 미지의 상태를 복제하는 것은 불가능할 수 있다. 그러나, 시스템은 시스템의 정보를 여러 얽힌 객체에 효과적으로 분산시키는 다른 양자 시스템과 얽힐 수 있다.
- [0029] 본 출원은 하나 이상의 보손 모드를 나타내는 양자 시스템의 상태의 오류를 정정하기 위한 향상된 양자 오류 정정 기술에 관한 것이다. 이 맥락에서 "오류"는, 예를 들어, 보손 손실, 보손 이득, 디페이징(dephasing), 시스템의 시간 진화 등에 의해 발생할 수 있고, 시스템에 저장된 정보가 변경되도록 시스템의 상태를 변경하는 양자 시스템의 상태의 변화를 의미한다.
- [0030] 위에서 논의된 바와 같이, 큐비트와 같은 양자 다중-레벨 시스템은 현재 실험 관행에 기초하여 약 100 $\mu$ s 내에 디코히어(decohere)되는 양자 상태를 나타낸다. 따라서 다중-레벨 시스템을 훨씬 더 긴 디코히어런스 시간을 나타내는 다른 시스템에 결합하는 것이 유리할 수 있다. 아래에서 설명하는 바와 같이 보손 모드는 다중-레벨 시스템에 결합하는 데 특히 바람직하다. 이러한 결합을 통해 다중-레벨 시스템의 상태는 보손 모드(들)로 표시될 수 있고, 이에 의해 다중-레벨 시스템에만 존재하는 것보다 더 오래 지속되는 상태에서 동일한 정보를 유지할 수 있다.
- [0031] 그럼에도 불구하고 보손 모드에 저장된 양자 정보는 여전히 수명이 제한되어 있으므로 보손 시스템(bosonic system) 내에서 오류가 계속 발생할 수 있다. 따라서 상태 오류가 발생할 때 보손 시스템을 조작하여 이러한 오류를 효과적으로 정정하고 이를 통해 시스템의 이전 상태를 회복하는 것이 바람직할 수 있다. 광범위한 종류의 오류를 정정할 수 있다면 발생할 수 있는 임의의 유형의 오류를 정정하여 보손 시스템의 상태를 무기한(또는 적어도 오랜 시간 기간 동안) 유지하는 것이 가능할 수 있다.
- [0032] 공동 양자 전기역학(공동 QED) 및 회로 QED 분야는 양자 오류 정정을 구현하기 위한 하나의 예시적인 실험적 접근 방식을 나타낸다. 이러한 접근 방식에서는 큐비트(들)에 포함된 양자 정보를 공진기로 그리고/또는 공진기로부터 매핑할 수 있는 방식으로 하나 이상의 큐비트 시스템이 공진기 공동에 각각 결합된다. 공진기(들)는 일반적으로 큐비트(들)보다 안정적인 수명이 더 길다. 양자 상태는 나중에 각 공진기로부터 큐비트로 상태를 다시 매핑함으로써 큐비트에서 검색될 수 있다.
- [0033] 큐비트와 같은 다중-레벨 시스템이 결합된 보손 시스템의 상태로 매핑되는 경우 보손 시스템에서 큐비트 상태를 인코딩하는 특정 방식을 선택해야 한다. 이러한 인코딩 선택은 종종 간단히 "코드"라고 한다.
- [0034] 일례로서, 코드는 공진기의 0 보손 수 상태를 사용하여 큐비트의 바닥 상태(ground state)를 나타내고, 공진기의 1 보손 수 상태를 사용하여 큐비트의 들뜬 상태(excited state)를 나타낼 수 있다. 즉
- [0035]  $(\alpha|g\rangle + \beta|e\rangle) \otimes |0\rangle \rightarrow |g\rangle \otimes (\alpha|0\rangle + \beta|1\rangle)$
- [0036] 여기서  $|g\rangle$ 는 큐비트의 바닥 상태이고,  $|e\rangle$ 는 큐비트의 들뜬 상태이고,  $\alpha$  및  $\beta$ 는 각각  $|g\rangle$  또는  $|e\rangle$  상태에 있는 큐비트의 확률 진폭을 나타내는 복소수이고,  $|0\rangle$ 와  $|1\rangle$ 은 각각 공진기의 0 보손 수 상태와 1 보손 수 상태이다. 이는 완벽하게 유효한 코드이지만 이것은 보손 손실과 같은 많은 오류에 대해 강력하지 않다. 즉, 보손 손실이 발생한 경우 이 코드로는 보손 손실 전의 공진기 상태를 복구할 수 없는 경우가 발생할 수 있다.
- [0037] 코드의 사용은 보다 일반적으로 다음과 같이 쓸 수 있다:
- [0038]  $(\alpha|g\rangle + \beta|e\rangle) \otimes |0\rangle \rightarrow |g\rangle \otimes (\alpha|w_L\rangle + \beta|w_T\rangle)$
- [0039] 여기서  $|w_L\rangle$  및  $|w_T\rangle$ 는 논리 코드워드(또는 간단히 "코드워드")라고 한다. 따라서 코드의 선택, 등가적으로 보손 시스템의 상태에서 2-레벨 시스템(예를 들어, 큐비트)의 상태를 인코딩하는 방법의 선택은  $|w_L\rangle$  및  $|w_T\rangle$  값을 선택하는 것을 포함한다.

- [0040] 오류가 발생하면 시스템 상태는 다음과 같이 본 명세서에서 "오류 단어"  $|E_{\downarrow}^k\rangle$  및  $|E_{\uparrow}^k\rangle$ 라고 하는 결과 상태의 중첩으로 변환된다:
- [0041]  $\alpha|W_{\downarrow}\rangle + \beta|W_{\uparrow}\rangle \rightarrow \alpha|E_{\downarrow}^k\rangle + \beta|E_{\uparrow}^k\rangle$
- [0042] 여기서 인덱스( $k$ )는 발생한 특정 오류를 나타낸다. 위에서 논의한 바와 같이 오류의 예로는 보손 손실, 보손 이득, 디페이징, 진폭 감쇠 등을 포함한다. 일반적으로, 코드의 선택은 시스템이 오류에 대해 얼마나 강력한지에 영향을 미친다. 즉, 사용된 코드는 오류가 발생했을 때 이전 상태를 충실히 복구할 수 있는 정도를 결정한다. 바람직한 코드는 오류 중 임의의 오류가 발생할 때 정보가 손실되지 않고 논리적 코드워드의 임의의 양자 중첩이 충실히 복구될 수 있는 광범위한 오류 종류와 연관된다.
- [0043] 그러나, 위에서 설명한 접근 방식의 한 가지 문제점은 보손 시스템의 양자 제어에 필요한 비선형 엔실라의 수명에 의해 코드가 제한될 수 있다는 것이다. 일반적으로 보손 시스템에 결합된 엔실라 큐비트의 조작을 통해 보손 시스템을 제어하고 보손 시스템의 오류를 정정한다. 그러나, 이는 엔실라 큐비트에 오류가 발생할 때 보손 시스템의 상태의 오류 정정이 더 이상 가능하지 않을 수 있음을 의미할 수 있다.
- [0044] 본 발명자들은 4-legged cat 코드(4-legged cat code)가 하드웨어 효율적인 양자 계산 시스템에서 양자 계산 연산을 수행하기 위한 내결함성 플랫폼을 제공할 수 있다는 것을 인식하고 이해했다. 특히, 본 발명자들은 논리적 큐비트 및/또는 엔실라 큐비트의 측정에 기초하여 4-legged cat 코드에 대한 범용 연산 세트를 개발했다. 이 범용 게이트 세트는 엔실라 붕괴 및 디페이징을 포함하여 논리적 큐비트 및 엔실라 큐비트에서 가장 가능성이 높은 1차 오류에 대한 내결함성을 유지한다.
- [0045] 본 발명자들은 보손 시스템에 대한 내결함성 패리티 연산에 기초하는 범용 연산 세트를 개발했다. 특히, 본 발명자들은  $Z$ ,  $ZZ$  및  $ZZZ$  논리 연산자가 4-legged cat 코드에서 비파괴적으로 및 내결함성으로 측정될 수 있도록 내결함성 패리티 측정의 사용을 확장했다. 이러한 논리 연산자의 구현에는 이 연산자를 측정하기 위해 엔실라가 중첩 상태에 있는 동안 디퓨징된 빔 스플리터 상호 작용을 포함한다. 일부 실시형태에서, 엔실라가 복수의 논리적 큐비트 중 단 하나의 논리적 큐비트에만 직접 결합되는 경우에도  $ZZ$  및  $ZZZ$  연산자를 측정할 수 있다.
- [0046] 본 발명자들은 위에서 논의한 내결함성 패리티 측정 및 확장을 사용하여 4-legged cat 코드에서  $Z$  및  $X$  고유 상태, 벨 상태 및 GHZ 상태를 준비하는 방법을 추가로 개발했다. 추가적으로, 본 발명자들은 빔 스플리터와 공동 광자 수의 측정을 결합함으로써  $Z$ ,  $X$ ,  $ZZ$  및  $XX$  논리 기반으로 강력한 측정을 수행하는 방법을 추가로 개발했다. 예를 들어,  $X$  측정의 구현에서는 빔 스플리터 상호 작용을 사용하여 논리 상태와 코히어런트 상태의 간섭을 사용한다. 이후, 광자 수 선택 구동 파형은 엔실라 큐비트에 적용되어 논리적 큐비트(예를 들어, 공동) 중 하나가 진공 상태에 있는지 여부가 결정된다. 이러한 측정은 측정을 반복하고 결과에 대해 다수결을 취함으로써 전체 측정 오류가 기하급수적으로 억제될 수 있다는 점에서 트랜스몬 붕괴 및 디페이징 오류의 모든 순서에 대해 내결함성이 있다.
- [0047] 본 발명자들은 공동 변위 연산과 결합하여 이러한 연산자 세트가 양자 오류에 대한 1차 내결함성을 유지하면서 4-legged cat 코드의 클리포드(Clifford) 연산에 충분하다는 것을 추가로 인식하고 이해했다. 이 세트를 보편적으로 만들기 위해 본 발명자들은 임의의 단일 큐비트  $Z$  회전을 달성하기 위한 내결함성 SNAP 게이트를 포함하는 연산 또는 대안적으로 증류 방식을 통해 단일 큐비트 블로흐 구(Bloch sphere)에 충실도가 높은 임의 상태를 준비하는 것을 포함하는 연산을 개발했다. 이것은 목표 상태의  $N$ 개의 불완전한 복사본을 생성하고, 가능한 모든 쌍 간에 비파괴 내결함성 SWAP 테스트를 수행하여 쌍별로 복사본을 비교하는 것을 포함한다. 모든 SWAP 테스트를 통과한 후 사후 선택하면 초기 상태보다 목표에 대한 충실도가 더 높은  $N$ 개의 상태 복사본이 생성된다.
- [0048] 본 발명자들은 또한 단일 광자 손실 및 점프 없는 역 동작(no-jump back-action)이 순간 이동 방식을 통해 4-legged cat 코드에서 정정("원격 정정")될 수 있다는 것을 인식하고 이해했다. 이 방식은 두 부분, 즉 적절한 얽힌 벨 쌍을 생성하고, 벨 기반으로 측정하는 것으로 나눌 수 있다. 이에 따라 본 발명자들은 벨 상태를 생성하고, 4-legged cat 코드에 대한 벨 측정을 수행하는 기술을 개발했다. 그런 다음 이러한 벨 상태는 점프 없는 역 동작을 정정하는 데 사용되고, 벨 측정은 순간 이동을 실행하는 동시에 단일 광자 손실을 정정한다.
- [0049] 일부 실시형태에 따르면, 본 명세서에 설명된 코드는 보손 시스템의 상태를 구성하는 데 사용될 수 있다. 보손 시스템은 단일 보손 모드가 코히어런트 상태의 등거리 간격을 나타낼 수 있으므로 본 명세서에 설명된 기술을 적용하는 데 특히 바람직한 시스템일 수 있다. 예를 들어 공진기 공동은 등거리 레벨 간격을 갖는 단순 고조파 발진기이다. 보손 모드는 또한 양자 메모리를 위해 또는 기존 큐비트와 상호 작용을 위해 고정되어 있거나, 양

자 통신을 위해 전과("비행")할 수 있다(예를 들어, 공진기로부터 캡처 및 해제될 수 있다)는 점에서 양자 통신에 유용하다.

[0050] I. 예시적인 하드웨어 구현

[0051] 도 1은 본 출원의 양태를 실시하기에 적합한 예시적인 양자 시스템(100)을 도시한다. 시스템(100)에서, 양자 시스템(101)은 분산 결합을 통해 논리적 큐비트(120)에 결합된 앤실라 큐비트(110)를 포함한다. 즉, 앤실라 큐비트와 논리적 큐비트의 디튜닝은 앤실라 큐비트(110)와 논리적 큐비트(120) 간의 결합 강도보다 훨씬 더 크다(예를 들어, 10의 1승(order of magnitude)배 더 크다). 논리적 큐비트(120)는 또한 빔 분할기(130)(예를 들어, 프로그래밍 가능한 빔 분할기)에 의해 논리적 큐비트(140)에 결합된다. 에너지 소스(150)는, 논리적 큐비트(120 및/또는 140) 중 임의의 것의 상태를 준비하고, 논리적 큐비트(120 및/또는 140) 중 하나 이상을 측정하고, 논리적 큐비트(120 및/또는 140) 중 하나 이상에 게이트 연산을 적용하고, 앤실라 큐비트(110)에 연산을 적용하거나 앤실라 큐비트의 상태를 준비하고, 앤실라 큐비트(110) 및/또는 논리적 큐비트(120 및/또는 140)의 오류를 검출 및/또는 정정하거나 또는 이들의 조합을 수행하는 것과 같은 동작을 시스템에서 수행하기 위해 앤실라 큐비트(110), 논리적 큐비트(120) 중 하나 또는 둘 모두, 빔 스플리터(130) 및/또는 논리적 큐비트(140)에 에너지를 공급할 수 있다.

[0052] 일부 실시형태에 따르면, 논리적 큐비트(120)와 논리적 큐비트(140)는 임의의 적합한 다중 모드 보존 시스템으로 구현될 수 있다. 이것은 하나 이상의 마이크로파 공동과 같은 광자 시스템을 포함할 수 있지만, 본 명세서에 설명된 기술은 이러한 시스템으로 제한되지 않는다. 논리적 큐비트(120)와 논리적 큐비트(140)는 단일 보존 시스템의 다중 모드 및/또는 다수의 보존 시스템의 단일 모드의 임의의 조합을 포함할 수 있는 다중 모드 보존 시스템으로 구현될 수 있다.

[0053] 일부 실시형태에 따르면, 앤실라 큐비트(110)는 전하 큐비트(쿠퍼-쌍 박스(Cooper-pair box)), 자속 큐비트 또는 위상 큐비트, 트랜스몬 큐비트 또는 이들의 조합과 같은 초전도 조셉슨 접합에 기초하는 상태를 포함하지만 이에 국한되지 않는 세 가지 별개의 상태를 갖는 임의의 적합한 양자 시스템을 포함할 수 있다. 앤실라 큐비트(110)는 앤실라 큐비트(110)의 상태와 논리적 큐비트(120)의 상태를 결합시키는 분산적 결합을 통해 논리적 큐비트(120)와 결합될 수 있다. 논리적 큐비트(120)는 임의의 공동 공진기(예를 들어, 마이크로파 공동)를 포함하지만 이로 국한되지 않는 임의의 전자기적, 기계적, 자기적(예를 들어, 마그논이라고도 알려진 양자화된 스핀 파동) 및/또는 기타 기술을 사용하여 구현될 수 있는 복수의 보존 모드를 지원하는 임의의 보존 시스템을 포함할 수 있다. 일부 실시형태에 따르면, 논리적 큐비트(120)는 복수의 전송 라인 공진기를 포함할 수 있다.

[0054] 일부 실시형태에 따르면, 빔 스플리터(130)는 논리적 큐비트(120)와 하나 이상의 논리적 큐비트(140) 간에 전환 가능한 빔 스플리터 상호 작용을 제공하도록 구성될 수 있다. 예를 들어, 각 빔 스플리터(130)는 논리적 큐비트(120)와 하나의 논리적 큐비트(140) 간에  $H = g(a_1^\dagger a_2 + a_1 a_2^\dagger)$  형식의 해밀토니안(Hamiltonian)을 작동시킬 수 있다. 빔 스플리터(130)는 예를 들어, 파라메트릭하게 구동되는 트랜스몬과 4개의-파동의 혼합 및/또는 초전도 비선형 비대칭 유도성 요소-몬("SNAILmon")과 3개의-파동의 혼합 또는 자속-평평형 DC 초전도 양자 간섭 디바이스("SQUID")를 포함하지만 이에 국한되지 않는 초전도 마이크로파 회로를 사용하여 구현될 수 있다.

[0055] 시스템(100)은 또한 에너지 소스(150), 제어기(160) 및 저장 매체(170)(예를 들어, 컴퓨터 판독 가능 저장 매체)를 포함한다. 일부 실시형태에서, 미리 계산된 구동 파형의 라이브러리(172)는 저장 매체(170)에 저장될 수 있으며, 상기 파형을 양자 시스템(101)에 적용하기 위해 제어기(160)에 의해 액세스될 수 있다. 예를 들어, 제어기(160)는 (예를 들어, 제어기에 제공된 사용자 입력에 응답하여) 저장 매체(170)에 저장된 구동 파형(172)에 액세스할 수 있고, 이후 에너지 소스(150)를 제어하여 앤실라 큐비트(110), 논리적 큐비트(120), 빔 스플리터(130) 및/또는 논리적 큐비트(140) 각각에 하나 이상의 구동 파형을 적용할 수 있다.

[0056] 본 명세서에서 사용된 바와 같이 이러한 전자기 신호 또는 펄스의 인가는 앤실라 큐비트 및/또는 논리적 큐비트의 "구동"이라고도 할 수 있다. 결합은 예를 들어 앤실라 큐비트와 논리적 큐비트에 의해 생성된 전기장 및/또는 자기장을 결합시키는 것에 의해 앤실라 큐비트와 논리적 큐비트를 결합시키는 임의의 기술(들)을 활용할 수 있다. 일부 실시형태에 따르면, 앤실라 큐비트(예를 들어, 트랜스몬)는 압전 결합을 통해 기계적 공진기인 논리적 큐비트에 결합될 수 있다. 일부 실시형태에 따르면, 앤실라 큐비트는, 앤실라 큐비트(예를 들어, 트랜스몬)를 포논(phonon)에 결합함(포논은 차례로 자기변형 결합을 통해 마그논에 결합함)으로써 자기 공진기인 논리적 큐비트에 결합할 수 있다.

[0057] 도 2는 본 출원의 양태를 실시하기에 적합한 대안적인 예시적인 시스템을 도시한다. 시스템(200)에서, 양자 시

시스템(201)은 분산 결합을 통해 논리적 큐비트(140)에 결합되는 앤실라 큐비트(110)를 포함한다. 논리적 큐비트(140)는 빔 스플리터(130)에 의해 다른 논리적 큐비트(140)에도 결합된다. 이 빔 스플리터(130)는 임의의 논리적 큐비트(140) 쌍 간의 빔 스플리터 상호 작용을 켜고 끌 수 있다. 에너지 소스(150)는, 논리적 큐비트(140) 중 임의의 것의 상태를 준비하고, 하나 이상의 논리적 큐비트(140)의 상태를 측정하고, 하나 이상의 논리적 큐비트(140)에 게이트 연산을 적용하고, 앤실라 큐비트(110)에 연산을 적용하고, 앤실라 큐비트(110) 및/또는 논리적 큐비트(140)에서 오류를 검출하고 정정하거나 또는 이들의 조합을 수행하는 것과 같은 동작을 시스템에서 수행하기 위해 앤실라 큐비트(110), 빔 스플리터(130) 및/또는 논리적 큐비트(140) 중 하나 또는 둘 다에 에너지를 공급할 수 있다.

[0058] II. 4-Legged Cat 코드 연산

[0059] 보손 양자 컴퓨팅은 고조파 발전기의 자유도로 양자 정보를 인코딩한다. 이렇게 함으로써, 양자 오류 정정이 하드웨어 효율적으로 구현될 수 있다. 즉, 많은 물리적 하드웨어를 추가하지 않고도 발전기에서 발생하는 양자 오류를 정정할 수 있다. 이러한 인코딩 중 하나는 양자 전기역학 회로 시스템과 같은 일부 양자 시스템에서 지배적인 오류 채널인 발전기의 단일 광자 손실 오류를 정정하도록 설계된 4-legged cat 코드이다.

[0060] 이 인코딩을 양자 메모리로 사용하려면 적절한 코드워드로 논리 상태를 준비하고, 단일 광자 손실 오류를 검출 및 정정한 다음, 양자 시스템으로부터 논리 정보를 판독한다. 이 인코딩을 양자 계산에 추가로 사용하려면 범용 게이트 세트를 추가로 구현해야 한다.

[0061] 고조파 발전기의 양자 제어 없이는 양자 메모리도 컴퓨팅도 불가능할 수 있다. 기존 외부 구동을 사용하여 고조파 발전기의 양자 제어를 구현하기 위해 비선형 소스를 시스템에 추가할 수 있다. 예를 들어, 앤실라 큐비트(예를 들어, 트랜스몬 큐비트)를 양자 시스템에 추가할 수 있고, 앤실라 큐비트는 고조파 발전기(예를 들어, 마이크로 공동 공진기)에 분산 결합될 수 있다. 안타깝게도 앤실라 큐비트는 고조파 발전기에 저장된 정보에 전파될 수 있는 추가 오류 소스일 수 있다.

[0062] 앤실라 큐비트에 의해 생성된 이러한 오류는 본질적으로 양자적이므로 이는 점프 연산자로 설명될 수 있다. 가능한 양자 오류의 수는 무한하지만, 오류 정정 단계 사이의 시간 창에서 이 공동-트랜스몬 시스템에서 발생할 수 있는 가장 가능성이 높은 오류를 정정하면 계산 성능이 크게 향상된다. 이러한 오류에는 고조파 발전기에서의 단일 광자 손실, 앤실라 큐비트의 들뜸의 단일 붕괴 및/또는 앤실라 큐비트에 의해 저장된 상태의 디페이징을 포함한다. 이러한 오류 세트는 다음과 같이 간략하게 요약될 수 있다:

[0063]  $\{1, \hat{a}, |g\rangle\langle e|, |e\rangle\langle e|\}$

[0064] 여기서  $|g\rangle$  및  $|e\rangle$ 는 앤실라 큐비트의 처음 두 레벨이고,  $\hat{a}$ 는 고조파 발전기에 대한 소멸 연산자이다. 3-레벨 앤실라 큐비트의 경우 유사한 오류 세트가 존재한다:

[0065]  $\{1, \hat{a}, |e\rangle\langle f|, |f\rangle\langle f|\}$

[0066] 여기서  $|f\rangle$ 는 앤실라 큐비트의 제3 레벨이다.

[0067] 본 명세서에 설명된 양자 연산은 이러한 오류 중 하나가 발생할 때 고조파 발전기의 큐비트에 논리적 오류를 일으키지 않도록 동작이 설계되면 위에 설명된 오류에 대한 내결함성이 있다. 이 조건은 나중에 오류를 정정할 수 있거나, 오류가 고조파 발전기에 저장된 논리 정보에 무시할 만한 영향을 미치는 경우 충족될 수 있다.

[0068] 본 발명자들은 4-legged cat 코드를 사용하여 범용 양자 계산에 필요한 이러한 레벨의 내결함성을 달성하는 것이 측정 기반 양자 컴퓨팅(MBQC) 패러다임에서 달성될 수 있음을 인식하고 이해했다. 회로-모델 양자 컴퓨팅에서 게이트는 계산 전반에 걸쳐 고정된 큐비트에 적용된다. 이와 달리 MBQC는 "클러스터 상태"라고 알려진 다체 얽힌 상태를 포함하는 얽힌 자원 상태에서 큐비트를 준비하여 진행된다. 그런 다음 클러스터 상태를 사용하여 특정 기반의 큐비트를 측정하여 계산을 수행할 수 있다. 논리 게이트를 직접 구현하는 대신 양자 연산은 양자 상태의 준비와 파괴적인 측정으로 분할될 수 있고; 이러한 연산은 양자 게이트와 양자 오류 정정을 실현하는 데 사용된다.

[0069] 4-legged cat 코드에서 내결함성 양자 컴퓨팅을 가능하게 하는 제1 양자 연산은 고조파 발전기의 상태 준비(예를 들어, 본 명세서의 도 1 또는 도 2와 관련하여 설명된 논리적 큐비트(120 또는 140))이다. 도 3a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 큐비트에서  $|+\rangle$  상태의 내결함성 준비를 위한 예시적인 양자 회로

(300)의 개략도이다.

- [0070] 일부 실시형태에서, 양자 회로(300)는 왼쪽에서 오른쪽으로 관측되는 순차적인 순서로 단일 큐비트에 적용되는 연산을 설명한다. 가장 왼쪽에서 큐비트는 진공 상태( $|vac\rangle$ )에서 시작된다. 이후, 변위(302)( $D(\alpha)$ )를 적용하여 큐비트의 상태를 코히어런트 상태로 (예를 들어,  $\alpha = 2$ 에서 3으로) 변위시킬 수 있다. 큐비트의 상태를 변위시킨 후, 반복된 패리티 측정(304)이 수행될 수 있다. 엔실라 오류에 대한 내결함성은 반복된 패리티 측정이 동일한 측정 결과를 얻도록 요구함으로써 달성된다. 각 패리티 측정(304)으로부터 다른 결과가 얻어지면 오류가 발생한 것으로 추론되고, 상태는 폐기될 수 있다. 두 측정 결과가 일치하도록 요구함으로써 오류 세트에 대한 내결함성을 갖춘 상태( $|\alpha\rangle \pm |-\alpha\rangle$ )를 준비할 수 있다.
- [0071] 일부 실시형태에서, 양자 회로(300)는 도 3b에 도시된 예시적인 양자 정보 처리 시스템(310)을 사용하여 구현될 수 있다. 양자 정보 처리 시스템(310)은 마이크로파 공동 공진기로 도시된 논리적 큐비트(312)를 포함한다. 논리적 큐비트(312)는 엔실라 트랜스몬 큐비트(314)와 분산 결합된다. 관측 공진기(316)(예를 들어, 마이크로파 스트립 공진기)는 엔실라 트랜스몬 큐비트(314)에 결합되고, 엔실라 트랜스몬 큐비트(314)에 입력을 제공하고/하거나 엔실라 트랜스몬 큐비트(314)로부터 정보를 관측하도록 구성된다.
- [0072] 일부 실시형태에서, 패리티 측정(304)은 도 3c의 예에 도시된 바와 같이 엔실라 큐비트와 논리적 큐비트에 적용되는 일련의 양자 연산으로 설명될 수 있다. 도 3c의 양자 회로에서, 엔실라 큐비트( $|g\rangle$ )가 논리적 큐비트( $|\psi_L\rangle$ ) 아래 라인에 표시되어 있다. 양자 연산은 엔실라 큐비트의 제1  $\pi/2$  회전(304a), 논리적 큐비트에 적용되는 유니터리 연산(unitary operation)(304b), 엔실라 큐비트의 제2  $-\pi/2$  회전(304c), 및 엔실라 큐비트 상태의 측정(304d)을 포함한다.
- [0073] 이들 양자 연산은 도 3d의 예에 도시된 바와 같이 구동 파형의 시리즈(320)를 엔실라 큐비트에 적용함으로써 물리적으로 구현될 수 있다. 시리즈(320)는  $g - e \pi/2$  펄스 및  $e - f \pi$  펄스를 포함하는 구동 파형을 포함하는 제1 시퀀스(322a)와,  $e - f \pi$  펄스 및  $g - e \pi/2$  펄스를 포함하는 구동 파형을 포함하는 후속 제2 시퀀스(322b)를 포함한다. 시퀀스(322a 및 322b)는 시간 지연( $T_n = \pi/\chi$ )만큼 분리된다. 시퀀스(322b)가 완료된 후, 엔실라 큐비트 상태의 관측(324)이 수행된다.
- [0074] 4-legged cat 코드에서 상태 준비를 수행하기 위한 또 다른 양자 연산이 도 4a에 도시되어 있다. 도 4a의 예에서, 양자 회로(400)는 일부 실시형태에 따라 4-legged cat 코드에 대한 논리 0 및 1 코드워드 역할을 하는 4-legged cat 상태( $|\alpha\rangle \pm |i\alpha\rangle + |\alpha\rangle \pm |-\alpha\rangle$ )를 준비하도록 구성된다. 양자 회로(400)는 진공 상태( $|vac\rangle$ )의 논리적 큐비트로 시작한다. 이후, 도 3a와 관련하여 설명된 바와 같이 변위(302)( $D(\alpha)$ )를 적용할 수 있다. 4-legged cat 상태를 내결함성으로 준비하기 위해, 일련의 패리티 측정(304)과 논리적 Z 측정(406)이 도 4a에 도시된 순서로 적용될 수 있다.
- [0075] 일부 실시형태에서, 논리적 Z 측정(406)은 논리적 큐비트의 4-패리티를 측정함으로써 구현될 수 있다. 이 측정은 논리적 큐비트에 0, 4, 8개 등의 광자가 포함되어 있는지 또는 2, 6, 10개 등의 광자가 포함되어 있는지 여부를 결정한다. 큐비트에 0, 4, 8개 등의 광자가 포함되어 있으면 측정 결과는 +1이 생성되지만, 큐비트에 2, 6, 10개 등의 광자가 포함되어 있으면 측정 결과는 -1이 생성된다. 큐비트에 홀수 개의 광자가 포함되어 있으면 측정 결과가 무작위로 생성된다. 성공적인 상태 준비 시도에 일치하도록 패리티 측정(304) 쌍과 논리적 Z 측정(406) 쌍을 요구함으로써 내결함성이 다시 달성된다.
- [0076] 일부 실시형태에서, 논리적 Z 측정(406)은 도 4b의 예에 도시된 바와 같이 엔실라 큐비트와 논리적 큐비트에 적용되는 일련의 양자 연산으로 설명될 수 있다. 논리적 Z 측정(406)은 유니터리 연산(406b)이 도 3b와 관련하여 설명된 유니터리 연산(304b)과 같은 대기 시간( $T_{4n} = \pi/2\chi = T_n/2$ )의 절반 동안 수행된다는 점에서만 패리티 측정(304)과 다르다. 유사하게, 도 4c에 도시된 바와 같이 구동 파형의 시리즈(410)는 구동 파형의 시리즈(320)와 동일하며, 유일한 변화는 제1 시퀀스(322a)와 제2 시퀀스(322b) 사이의 대기 시간이  $T_{4n} = \pi/2\chi$ 라는 것이다.
- [0077] 논리적 큐비트의 상태를 준비하는 것에 더하여 양자 컴퓨팅 구현의 일부로 논리적 큐비트의 상태를 측정해야 한다. 도 5는 본 명세서에 설명된 기술의 일부 실시형태에 따라 4-legged cat 코드의 Z 기반으로 내결함성 측정을

수행하기 위한 예시적인 양자 회로(500)의 개략도이다. 양자 회로(500)는 논리적 큐비트( $|\psi_L\rangle$ )의 측정값(502)을 포함한다. 이 측정(502)은 측정(502) 동안 붕괴 오류가 발생할 때 논리 비트에 저장된 상태를 디페이징한다는 점에서 파괴적일 수 있다. 이러한 경우, 논리적 큐비트에 저장된 상태는 이후 추가 논리 연산에 사용될 수 없지만, 반복된 측정 결과에 대한 다수결을 통해 전체 측정 충실도를 향상시키기 위해 계속해서 측정될 수 있다.

[0078] 일부 실시형태에서, 4-legged cat 코드의 Z 기반의 측정(502)은 논리적 큐비트가  $n = 0, 3, 4, 7, \dots$  등의 광자를 포함하는 경우에만 앤실라 큐비트를 자극하기 위해 앤실라 큐비트에 최적 제어 펄스를 적용함으로써 물리적으로 구현될 수 있다. 대안적으로, 앤실라 큐비트는 측정(502)을 구현하기 위해 적절한 주파수에서 선택적  $\pi$  펄스의 선형 조합에 의해 구동될 수 있다.

[0079] 도 6은 일부 실시형태에 따라 4-legged cat 코드의 X 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로(600)의 개략도이다. X 기반으로 내결함성 측정을 수행하기 위해, 양자 회로(600)는 회로도도의 하부 라인에 표시된 보조 논리적 큐비트(ancillary logical qubit)의 사용을 포함한다. 보조 논리적 큐비트는 진공 상태( $|vac\rangle$ )에서 시작할 수 있으며, 이후 (예를 들어, 도 3c의 변위(302)와 관련하여 설명된 바와 같이) 변위(602)( $D(\alpha)$ )에 의해 코히어런트 상태로 준비될 수 있다. X 기반의 측정은 코히어런트 상태와 논리적 큐비트 상태( $|\psi_L\rangle$ ) 간의 빔 스플리터 간섭(604)을 통해  $|\alpha\rangle \pm |-\alpha\rangle$  상태와  $i|\alpha\rangle \pm |-i\alpha\rangle$  상태를 구별한다. (예를 들어, 선택적  $\pi$  펄스를 사용하여 구현된) 측정(606 및 608)은 논리적 큐비트와 보조 큐비트 중 하나만이 0개의 광자를 포함하는지 여부를 결정한다. 논리적 큐비트와 보조 큐비트 중 정확히 하나에 0개의 광자가 포함되어 있는 경우, 입력 상태가  $|\alpha\rangle \pm |-\alpha\rangle$ 일 때  $e^{-|\alpha|^2}$ 의 확률만이 있기 때문에 입력 상태는  $i|\alpha\rangle \pm |-i\alpha\rangle$ 인 것으로 알려져 있다. 이는  $\alpha$ 가 충분히 클 경우 매우 작을 수 있는 고유 오류 확률이다. Z 기반의 측정(502)과 마찬가지로, X 기반의 측정(600)은 측정을 반복하고 다수결을 사용하여 내결함성으로 이루어질 수 있다.

[0080] 도 7은 일부 실시형태에 따라 4-legged cat 코드의 XX 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로(700)의 개략도이다. XX 기반의 내결함성 측정은 도 6과 관련하여 설명된 측정(600)과 매우 유사하다. 논리적 큐비트와 보조 큐비트를 사용하는 대신, 양자 회로(700)의 측정은 두 개의 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L2}\rangle$ )로 시작된다. 측정값(606 및 608)에 의해 논리적 큐비트 중 하나에 0개의 광자가 포함되는 것으로 측정되면 이는 2-legged cat이 모두 위상 공간에서 동일한 방향을 따라 정렬되어 있음을 나타낸다.

[0081] 도 8a는 일부 실시형태에 따라 4-legged cat 코드의 ZZ 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로(800)의 개략도이다. 일부 실시형태에서, 양자 회로(800)는 두 개의 논리적 큐비트의 조인트 4-패리티의 측정(802)을 포함한다.

[0082] 두 개의 논리적 큐비트의 조인트 4-패리티를 측정하는 한 가지 방법은 논리적 큐비트에 저장된 단일 공동 모드에 앤실라 큐비트를 결합시키는 것이다. 그러면 어떠한 상태도 측정하지 않고 단일 모드 4-패리티 측정 시퀀스가 수행될 수 있다. 그런 다음, 본 명세서의 도 19와 관련하여 설명된 바와 같이 SWAP 연산이 적용될 수 있고, 이어서 또 다른 단일 모드 4-패리티 측정이 이어질 수 있다. 이후, X 기반으로 앤실라 큐비트를 측정하고 또 다른 SWAP 연산을 수행할 수 있다. 그러나, 이 프로세스는 빔 스플리터 속도가 일반적으로  $\lambda$ 보다 작아서 SWAP 연산 동안  $\lambda$ 를 취소해야 한다는 제한 사항에 직면한다.

[0083] 이 문제를 피하는 더 빠른 시퀀스는 SWAP 연산과 분산형 해밀토니안을 조인트 4-패리티 측정을 구현하는 단일 동작으로 결합하는 것이다. 이것이 작동하는 방법을 보려면 먼저 조인트 4-패리티 연산자가 공동 위상 공간을 90도 조인트 회전시키는 것, 즉  $\Pi_4 = e^{i\frac{\pi}{2}(a_1^\dagger a_1 + a_2^\dagger a_2)}$  임이 주목된다. 이 연산자를 측정하기 위해 두 개의  $\pi/2$  펄스 간에 제어된 조인트 공동 회전을 적용한 후 앤실라 큐비트를 판독할 수 있다. 이 게이트의 대칭 버전은 다음과 같이 쓸 수 있다:

[0084] 
$$U_t = e^{-i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |e\rangle\langle e|$$

[0085] 또는 등가적으로,

[0086] 
$$U_t = e^{-i\frac{3\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |g\rangle\langle g| + e^{i\frac{3\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |e\rangle\langle e|$$

[0087] 이 측정이 수행될 때마다  $\pi/4$  또는  $3\pi/4$ 의 무조건적인 조인트 공동 위상 회전이 있고 이는 소프트웨어로 추적될 수 있다는 것이 주목된다.  $\chi$  대  $g$ 의 정확한 타이밍과 비율을 사용하면 다음 해밀토니안으로부터 유니터리를 생성할 수 있다:

[0088] 
$$H_t = g a_1^\dagger a_2 + h.c. + \frac{\pi}{2} \sigma_z a_1^\dagger a_1$$

[0089] 주어진  $\chi$  값에 대해 제1 동작 점 중 두 개는  $g = \sqrt{\frac{15}{16}}\chi$  또는  $g = \sqrt{\frac{7}{144}}\chi$ 를 설정하는 것이다. 그러면, 시간  $t = \frac{\pi}{\sqrt{g^2 + \chi^2}}$  동안 위의 해밀토니안이 적용될 수 있다.

[0090] 이러한 특정 비율은 원하는 유니터리를 구현할 수 있다. 이 측정은 도 3a 내지 도 3d와 관련하여 설명된 내결합성 패리티 측정과 동일한 방식으로 트랜스몬 오류에 대한 내결합성으로 이루어질 수 있다. 앤실라 큐비트의  $g-f$  매니폴드를 사용하면  $|e\rangle$ 가  $\chi$  매칭으로 측정될 때 트랜스몬 붕괴 오류를 검출할 수 있다. 또한 이 측정은 단일 트랜스몬 붕괴가 있는 경우에도 공동을 디페이징하지 않는다. 패리티 측정을 사용하여 패리티를 추적하고 그 다음 패리티 점프가 발생하기 전에 그에 따라 4-패리티 측정을 업데이트하는 경우 광자 손실을 정정할 수 있다. 예를 들어, 공동이 홀수인 경우 최종  $\pi/2$  펄스에  $90^\circ$  위상 오프셋을 추가하여 앤실라 큐비트를  $y$  기반으로 관독할 수 있다.

[0091] 도 8a로 돌아가서, 조인트 4-패리티의 측정(802)은 예를 들어 두 논리적 큐비트에 존재하는 광자의 총 개수가  $n = 0, 4, 8, \dots$ 인지 또는  $n = 2, 6, 10, \dots$ 인지 여부를 결정한다. 측정(802) 후에는 도 3a 내지 도 3d와 관련하여 설명된 바와 같이 논리적 큐비트 각각에 대해 수행되는 패리티 측정(304)이 이어진다. 이러한 패리티 측정(304)은 논리적 큐비트 중 하나에 임의의 광자 손실이 발생했는지 여부를 결정하는 데 사용된다.

[0092] 일부 실시형태에서, 양자 회로(800)는 도 8b에 도시된 예시적인 양자 정보 처리 시스템(810)을 사용하여 구현될 수 있다. 양자 정보 처리 시스템(810)은 제1 논리적 큐비트(812a)와 제2 논리적 큐비트(812b)를 포함한다. 이들 모두는 도 8b의 예에 도시된 바와 같이 마이크로파 공동 공진기일 수 있다. 제1 및 제2 논리적 큐비트(812a, 812b)는 빔 스플리터(814)에 의해 서로 결합된다. 제1 논리적 큐비트(812a)는 앤실라 트랜스몬 큐비트(816)와 분산 결합된다. 관독 공진기(818)(예를 들어, 마이크로파 스트립 공진기)는 앤실라 트랜스몬 큐비트(816)에 결합되고, 앤실라 트랜스몬 큐비트(906)에 입력을 제공하고/하거나 앤실라 트랜스몬 큐비트(816)로부터 정보를 관독하도록 구성된다.

[0093] 일부 실시형태에서, 두 논리적 큐비트의 조인트 4-패리티의 측정(802)은 도 8c의 예에 도시된 바와 같이 앤실라 큐비트와 두 논리적 큐비트에 적용되는 일련의 양자 연산으로 설명될 수 있다. 도 8c의 양자 회로에서, 앤실라 큐비트( $|g\rangle$ )에 대한 연산은 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L2}\rangle$ ) 아래 라인에 표시된다.  $|\psi_{L1}\rangle$  상태를 저장하는 논리적 큐비트는 앤실라 큐비트에 분산 결합된 논리적 큐비트인 반면, 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L2}\rangle$ )는 도 8b의 예와 관련하여 설명한 바와 같이 빔 스플리터에 의해 결합된다. 양자 연산은 앤실라 큐비트의 제1  $\pi/2$  회전(802a), 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L2}\rangle$ )에 적용되는 빔 스플리터 연산(802b), 앤실라 큐비트의 제2  $-\pi/2$  회전(802c), 및 앤실라 큐비트 상태의 측정(802d)을 포함한다.

[0094] 도 8c의 양자 연산은 도 8d의 예에 도시된 바와 같이 구동 파형의 시리즈(820)를 앤실라 큐비트에 적용함으로써 물리적으로 구현될 수 있다. 시리즈(820)는  $g-e \pi/2$  펄스 및  $e-f \pi$  펄스를 포함하는 구동 파형을 포함하는 제1 시퀀스(822a)와,  $e-f \pi$  펄스 및  $g-e \pi/2$  펄스로 구성되는 구동 파형을 포함하는 후속 제2 시퀀스(822b)를 포함한다. 시퀀스(822a 및 822b)는 시간 지연( $T_{zz} = \pi/\sqrt{g^2 + \chi^2}/16$ )만큼 분리된다. 이 시간 지연( $T_{zz}$ ) 동안, 두 개의 논리적 큐비트를 결합시키는 빔 스플리터에 구동 파형이 적용되어 다음 형식의 해밀토니안을 갖는 디튜닝된 빔 스플리터 상호 작용을  $T_{zz}$  시간 동안 실행한다:

[0095]  $H = g_{BS}(a_1 a_2^\dagger + a_1^\dagger a_2) + \Delta_{BS} a_1^\dagger a_1$

[0096] 여기서  $\Delta_{BS} = \chi\sqrt{7}/12$  및  $g_{BS} = +\chi/2$ 이다. 조인트 4-패리티 연산자를 측정하는 것에 더하여 이 시퀀스는 각 논리적 큐비트에 저장된 상태에  $-45^\circ$ 의 결정론적 회전을 추가하며, 이는 소프트웨어로 추적될 수 있다. 시퀀스 (822b)가 완료된 후, 앤실라 큐비트 상태의 판독(826)이 수행된다.

[0097] 도 9a는 일부 실시형태에 따라 4-legged cat 코드의 ZZZ 기반으로 내결함성 측정을 수행하기 위한 예시적인 양자 회로(900)의 개략도이다. 양자 회로(900)는 양자 회로(800)의 확장으로 간주될 수 있으며, 2-큐비트 측정이 아닌 3-큐비트 측정을 포함한다. 양자 회로(800)의 ZZ 측정을 구현하기 위해  $a_1$ 과  $a_2$  간의 전환 가능한 빔 스플리터 상호 작용과,  $a_1$ 에 분산 결합된 3-레벨 앤실라 큐비트가 사용되었다. 이를 양자 회로(900)의 ZZZ 측정으로 확장하기 위해 논리적 큐비트  $a_1$ 과  $a_3$  간에 추가 전환 가능한 빔 스플리터 결합이 추가될 수 있고, 여기서  $a_3$ 은 제3 논리적 큐비트의 필드 연산자이다.  $\pi/2$  펄스 간의 목표 유니터리는 다음과 같다:

[0098]  $U_{ZZZ} = e^{-i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |e\rangle\langle e|$

[0099] 제1 논리적 큐비트와 제2 논리적 큐비트 간 그리고 나서 제1 논리적 큐비트와 제3 논리적 큐비트 간에 순차적으로 구현된 두 쌍의 빔 스플리터 상호 작용과 적절한 대기 시간이 위의 유니터리를 실행하는 데 사용될 수 있다.

[0100] 두 개의 순차적인 쌍방향 빔 스플리터 상호 작용을 수행하면 다음과 같은 유니터리 결과가 생성된다:

[0101]  $U_{T_1}^{1,2} U_{T_1}^{1,3} = \left( e^{-i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2)} \otimes |e\rangle\langle e| \right) \left( e^{-i\frac{\pi}{4}(a_1^\dagger a_1 + a_3^\dagger a_3)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(a_1^\dagger a_1 + a_3^\dagger a_3)} \otimes |e\rangle\langle e| \right)$

[0102]  $= e^{-i\frac{\pi}{4}(2a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(2a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |e\rangle\langle e|$

[0103] 이 수식으로부터 제1 논리적 큐비트가 추가 조건부 위상을 누적했음을 관찰할 수 있다. 이러한 두 개의 빔 스플리터 상호 작용을 수행한 후 측정하면 연산자  $\Pi_1 Z_2 Z_3$ 이 되고, 여기서  $\Pi$ 는 제1 논리적 큐비트의 광자 수 패리티이다. 이에 대응하기 위해  $T = \pi/(2\chi)$  시간을 기다리면 다음과 같은 유니터리가 생성된다:

[0104]  $U_{wait} U_{T_1}^{1,2} U_{T_1}^{1,3} = \left( |g\rangle\langle g| + |e\rangle\langle e| e^{-i\frac{\pi}{2} a_1^\dagger a_1} \right) \left( e^{-i\frac{\pi}{4}(2a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(2a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |e\rangle\langle e| \right)$

[0105] 이를 재배열하면 다음과 같을 수 있다:

[0106]  $U_{ZZZ}' = U_{wait} U_{T_1}^{1,2} U_{T_1}^{1,3} = e^{-i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |g\rangle\langle g| + e^{i\frac{\pi}{4}(a_1^\dagger a_1 + a_2^\dagger a_2 + a_3^\dagger a_3)} \otimes |e\rangle\langle e|$

[0107] 도 9a로 돌아가서, 일부 실시형태에서, 양자 회로(900)는 도 9b에 도시된 예시적인 양자 정보 처리 시스템(910)을 사용하여 구현될 수 있다. 양자 정보 처리 시스템(910)은 제1 논리적 큐비트(912a), 제2 논리적 큐비트(912b), 및 제3 논리적 큐비트(912c)를 포함한다. 3개의 큐비트(912a, 912b 및/또는 912c) 모두는 도 9b의 예에 도시된 바와 같이 마이크로파 공동 공진기일 수 있다. 제1 및 제2 논리적 큐비트(912a, 912b)는 빔 스플리터(914a)에 의해 서로 결합된다. 제1 및 제3 논리적 큐비트(912a, 912c)는 또 다른 빔 스플리터(914b)에 의해 서로 결합된다. 제1 논리적 큐비트(912a)는 앤실라 트랜스몬 큐비트(916)와 분산 결합된다. 판독 공진기(918)(예를 들어, 마이크로파 스트립 공진기)는 앤실라 트랜스몬 큐비트(916)에 결합되고, 앤실라 트랜스몬 큐비트(916)에 입력을 제공하고/하거나 앤실라 트랜스몬 큐비트(916)로부터 정보를 판독하도록 구성된다.

[0108] 일부 실시형태에서, 3개의 논리적 큐비트의 측정(902)은 도 9c의 예에 도시된 바와 같이 앤실라 큐비트와 3개의 논리적 큐비트에 적용되는 일련의 양자 연산으로 설명될 수 있다. 도 9c의 양자 회로에서, 앤실라 큐비트( $|g\rangle$ )에 대한 연산은 논리적 큐비트( $|\psi_{L1}\rangle$ ,  $|\psi_{L2}\rangle$  및  $|\psi_{L3}\rangle$ ) 아래 라인에 표시된다.  $|\psi_{L1}\rangle$  상태를 저장하는 논리적 큐비트는 앤실라 큐비트에 분산 결합된 논리적 큐비트인 반면, 논리적 큐비트 쌍( $|\psi_{L1}\rangle$ 과  $|\psi_{L2}\rangle$ ) 그리고  $|\psi_{L1}\rangle$ 과  $|\psi_{L3}\rangle$ )은 각각 도 9b의 예와 관련하여 설명된 바와 같이 빔 스플리터에 의해 결합된다. 양자 연산은 앤실라 큐비

트의 제1  $\pi/2$  회전(902a); 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L2}\rangle$ )에 적용되는 빔 스플리터 연산(902b); 논리적 큐비트( $|\psi_{L1}\rangle$  및  $|\psi_{L3}\rangle$ )에 적용되는 제2 빔 스플리터 연산(902c); 제1 논리적 큐비트( $|\psi_{L1}\rangle$ )에 적용되는 유니터리 연산(902d); 앤실라 큐비트의 제2  $-\pi/2$  회전(902e) 및 앤실라 큐비트 상태의 측정(902f)을 포함한다.

[0109] 도 9c의 양자 연산은 도 9d의 예에 도시된 바와 같이 앤실라 큐비트와 빔 스플리터에 구동 파형의 시리즈(920)를 적용함으로써 물리적으로 구현될 수 있다. 시리즈(920)는  $g - e \pi/2$  펄스와  $e - f \pi$  펄스를 포함하는 구동 파형을 포함하는 제1 시퀀스(922a)와,  $e - f \pi$  펄스 및  $g - e \pi/2$  펄스를 포함하는 구동 파형을 포함하는 후속 제2 시퀀스(922b)를 포함한다. 시퀀스(922a 및 922b)는 시간 지연( $2T_{ZZ} + T_{4n}$ )만큼 분리된다. 이 시간 지연( $2T_{ZZ} + T_{4n}$ ) 동안, 논리적 큐비트 쌍을 결합하는 두 개의 빔 스플리터에 구동 파형이 적용되어 위에 설명된 형태의 해밀토니안을 갖는 디튜닝된 빔 스플리터 상호 작용을 실행한다.  $T_{4n}$  길이의 시간 기간은 누적된 논리적 큐비트에 저장된 상태의 임의의 회전(예를 들어, 제1, 제2 및 제3 논리적 큐비트의 경우 각각  $-90^\circ$ ,  $-45^\circ$  및  $-45^\circ$ )를 정정하는 데 사용될 수 있다.

[0110] 도 9a 내지 도 9c의 ZZZ 측정은 위에서 설명된 다른 양자 연산과 결합될 때 CNOT 게이트를 구현하는 데 사용될 수 있기 때문에 4-legged cat 코드에 대한 클리포드 게이트 세트를 완성한다. 이것은 분리 가능한 상태  $|+++\rangle$ 에 ZZZ 측정을 사용하여 얽힌 상태( $|+++\rangle + |--\rangle$ )를 생성함으로써 가능하다는 것을 보여줄 수 있다. 동일한 초기 상태( $|+++\rangle$ )에 ZZ 연산자 쌍(예를 들어,  $Z_1Z_2$  및  $Z_2Z_3$ )을 측정하면 유사한 얽힌 상태( $|000\rangle + |111\rangle$ )를 생성할 수 있다. 이러한 상태에 대한 벨 기반 측정은 국소 파울리 정정(local Pauli correction)까지 CNOT 게이트를 결정론적으로 구현하여 보편적인 것으로 알려진 게이트 세트를 형성할 수 있다.

[0111] 도 10은 본 명세서에 설명된 일부 실시형태에 따라 양자 연산을 수행하는 프로세스(1000)를 설명하는 흐름도이다. 프로세스(1000)는 예를 들어 회로 양자 전기역학 구성요소를 포함하는 양자 정보 처리 시스템을 동작시키는 데 사용될 수 있다. 양자 정보 처리 시스템은 제1 논리적 큐비트(예를 들어, 마이크로파 공동 공진기)에 결합된 앤실라 큐비트(예를 들어, 트랜스몬 큐비트, SNAIImon 큐비트, 발진기 또는 다른 큐비트)를 포함할 수 있다. 제1 논리적 큐비트는 제1 빔 스플리터에 의해 제2 논리적 큐비트에 결합될 수 있다.

[0112] 일부 실시형태에서, 프로세스(1000)는 앤실라 큐비트 및/또는 제1 빔 스플리터에 하나 이상의 구동 파형을 적용하는 단계를 포함한다. 구동 파형은 하나 이상의 컴퓨터 관독 가능 저장 매체(예를 들어, 로컬 또는 원격)에 저장될 수 있으며 제어기에 의해 액세스될 수 있다. 구동 파형을 적용하기 위해, 제어기는 에너지 소스(예를 들어, 마이크로파 소스)가 구동 파형을 생성하고, 구동 파형을 앤실라 큐비트 및/또는 제1 빔 스플리터로 전송하도록 할 수 있다.

[0113] 일부 실시형태에서, 프로세스(1000)는 동작(1010)에서 시작할 수 있으며, 여기서 제1 구동 파형은 앤실라 큐비트에 적용될 수 있다. 제1 구동 파형은  $\pi/2$  펄스를 포함할 수 있다. 일부 실시형태에서, 제1 구동 파형은 구동 파형의 시리즈를 포함할 수 있다. 예를 들어, 구동 파형의 시리즈는  $g - e \pi/2$  펄스와  $e - f \pi$  펄스를 포함할 수 있다.

[0114] 일부 실시형태에서, 동작(1010) 이후, 프로세스(1000)는 동작(1020)으로 진행될 수 있다. 동작(1020)에서, 제2 구동 파형이 제1 빔 스플리터에 적용되어 제1 논리적 큐비트와 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행할 수 있다. 디튜닝된 빔 스플리터 상호 작용은  $T_{ZZ} = \pi/\sqrt{g^2 + \chi^2/16}$ 의 시간 지연 동안 실행될 수 있다. 이 시간 지연( $T_{ZZ}$ ) 동안 구동 파형은 두 개의 논리적 큐비트를 결합시키는 빔 스플리터에 적용되어 다음 형식의 해밀토니안을 갖는 디튜닝된 빔 스플리터 상호 작용을  $T_{ZZ}$  시간 동안 실행할 수 있다:

[0115] 
$$H = g_{BS}(a_1 a_2^\dagger + a_1^\dagger a_2) + \Delta_{BS} a_1^\dagger a_1$$

[0116] 여기서  $\Delta_{BS} = \chi\sqrt{7}/12$  및  $g_{BS} = +\chi/2$ 이다.

[0117] 일부 실시형태에서, 동작(1020) 이후, 프로세스(1000)는 동작(1030)으로 진행될 수 있으며, 여기서 제3 구동 파

형은 앤실라 큐비트에 적용될 수 있다. 제3 구동 파형은  $\pi/2$  펄스를 포함할 수 있다. 일부 실시형태에서, 제1 구동 파형은 구동 파형의 시퀀스를 포함할 수 있다. 예를 들어, 구동 파형의 시퀀스는  $e - f \pi$  펄스와  $g - e \pi/2$  펄스를 포함할 수 있다.

[0118] 일부 실시형태에서, 동작(1030) 이후, 프로세스(1000)는 동작(1040)으로 진행될 수 있으며, 여기서 앤실라 큐비트의 상태를 판독할 수 있다. 일부 실시형태에서, 앤실라 큐비트의 상태는 앤실라 큐비트에 결합된 판독 공동 또는 마이크로파 스트립 공진기를 사용하여 판독될 수 있다. 앤실라 큐비트의 상태를 판독하기 위해 앤실라 큐비트의 상태를 측정할 수 있다. 예를 들어, 앤실라 큐비트의 상태에 대한 파괴적인 측정이 이루어질 수 있다. 일부 실시형태에서, 이 측정은 예를 들어 판독 공동 또는 마이크로파 스트립 공진기의 가능한 상태 간을 구별할 수 있는 마이크로파 복사선 검출기를 사용하여 이루어질 수 있다. 예를 들어, 마이크로파 복사선 검출기는 일부 실시형태에서 호모다인 검출기 또는 헤테로다인 검출기일 수 있다.

[0119] III. 원격 정정

[0120] 표준 양자 순간 이동에서는 미지의 상태가 새로운 물리적 시스템으로 "순간 이동"된다. 이 순간 이동은 두 단계를 사용하여 구현될 수 있다. 첫째, 얽힌 벨 쌍이 생성될 수 있다. 둘째, 벨 기반의 벨 쌍의 절반과 미지의 상태에 대한 측정이 수행된다. 측정 결과에 따라 알려진 파울리 정정까지, 미지의 상태는 이 측정 후 벨 쌍의 나머지 절반으로 결정론적으로 순간 이동된다.

[0121] 4-legged cat 코드에서 오랫동안 큰 어려움이었던 한 가지 문제는 시간이 지남에 따라 cat의 "크기"( $\alpha$ )를 감소시키는 소위 "점프 없는" 역 동작이다. 올바른 벨 상태를 생성할 수 있는 경우, 이 점프 없는 역 동작은 더 큰  $\alpha$ 를 사용하여 새로운 논리적 인코딩으로 양자 정보를 순간 이동시키는 것에 의해 완화될 수 있다. 예를 들어, 제1 논리적 큐비트가 초기에  $\alpha_0$ 의 cat 크기로 시작하고, 제1 논리적 큐비트의 에너지 손실률이  $\kappa_c$ 인 경우, 시간( $t$ ) 후에 cat는 유효  $\alpha' = \alpha_0 e^{-\kappa_c t/2}$ 로 줄어들 것이다.

[0122]  $\alpha = \alpha'$ 인 논리 기반의 큐비트와  $\alpha = \alpha_0$ 인 동일하거나 다른 논리 기반의 큐비트 간에 벨 상태를 생성함으로써 점프 없는 역 동작을 정정하기에 적합한 벨 상태를 생성할 수 있다. 도 11의 양자 회로(1100)는 일부 실시형태에 따라 이러한 목적을 위한 벨 상태의 내결함성 준비를 도시한다.

[0123] 양자 회로(1100)는 두 개의 논리적 큐비트에서 두 개의 임의 상태를 준비하는 것으로 시작된다. 제1 논리적 큐비트는 변위(1102) ( $D_1(\alpha)$ )만큼 변위될 수 있고, 제2 논리적 큐비트는 변위(1104) ( $D_2(\beta)$ )만큼 변위되어 제1 및 제2 논리적 큐비트에서 두 개의 양자 상태를 준비할 수 있다. 일부 실시형태에서, 제1 및 제2 논리적 큐비트는 서로 다른 논리 기반에 있는 초기화 상태를 가질 수 있다. 도 11의 예에서, 제1 논리적 큐비트는 "크기"  $\alpha$ 의 cat 코드에 있는 반면, 제2 논리적 큐비트는 크기  $\beta$ 의 cat 코드에 있다. 서로 다른 논리적 기반에 두 개의 논리적 큐비트를 준비하면 점프 없는 역 동작을 정정할 수 있다.

[0124] 이후, 도 3a 내지 도 3d와 관련하여 설명된 바와 같이 제1 및 제2 논리적 큐비트 각각에 대해 하나씩 2개의 패리티 측정(304)을 수행할 수 있다. 그러면 양자 회로(1100)는 도 8a 내지 도 9c와 관련하여 설명된 바와 같이 2개의 순차적인 ZZ 측정을 계속할 수 있다. 이후, 제1 및 제2 논리적 큐비트 각각에 대해 두 개의 추가적인 패리티 측정(304)을 수행할 수 있다. 본 명세서에 설명된 바와 같이, 벨 상태의 내결함성 생성을 보장하기 위해, 제1 패리티 측정치(304)와 제2 패리티 측정치(304)는 제1 및 제2 논리적 큐비트 각각에 대해 일치해야 한다. 추가적으로, ZZ 측정값(802)이 또한 모두 내결함성을 보장하기 위해 일치해야 한다.

[0125] 준비된 벨 상태(1100)는 도 12의 양자 회로에 도시된 바와 같이 벨 기반으로 측정을 수행함으로써 논리적 큐비트  $|\psi_L\rangle_\alpha$ 의 원격 정정을 수행하는 데 사용될 수 있다. 빔 스플리터 상호 작용(1202)은 벨 상태(1100)의 cat 코드 크기( $\alpha$ )로 준비된 제1 큐비트와 논리적 큐비트  $|\psi_L\rangle_\alpha$  간에 먼저 실행될 수 있다. 측정(1204)을 사용하여 4-legged cat 코드의 Z 기반으로 벨 상태(1100)의 제1 큐비트와 논리적 큐비트를 모두 측정할 수 있다. 측정(1204)은 일부 실시형태에서 도 5와 관련하여 설명된 측정(502)과 같을 수 있다. 이후, 도 6과 관련하여 설명된 측정(606)과 같을 수 있는 측정(1206)을 사용하여 4-legged cat 코드의 XX 기반으로 벨 상태(1100)의 제1 큐비트와 논리적 큐비트를 모두 측정될 수 있다. 그런 다음 이러한 측정은 논리적 큐비트  $|\psi_L\rangle_\alpha$ 에 처음 저장된 양자 정보를 크기( $\beta$ )의 cat 코드를 갖는 벨 상태(1100)의 제2 큐비트로 순간 이동시켜, 점프 없는 역 동작을 정정하

고, 많은 양자 연산에 걸쳐 유출 오류가 누적되는 것을 방지한다.

[0126] 빔 스플리터는 총 광자 수 패리티를 보존하므로(즉, 광자 수를 보존함), 국소 광자 수 패리티 mod(4)를 측정하고 그 결과를 추가하여 ZZ 정보를 결정함으로써 ZZ 정보를 추출할 수 있다. 빔 분할기 후 모든 논리적 XX 및 ZZ 정보가 공동의 비-국소 광자 수 공간에 매핑되었기 때문에 프로토콜은 내결함성이 있다. 앤실라 큐비트 오류는 원격 정정 프로세스 동안 논리적 큐비트를 여전히 디페이징할 수 있지만, 잘못된 측정 결과를 얻으려면 양쪽 공동에서 적어도 2개의 광자 손실이 필요하다.

[0127] 특히 양자 컴퓨팅의 클러스터 상태 모델에 잠재적으로 유용한 서브루틴 중 하나는  $|000\rangle + |111\rangle$  및  $|+++ \rangle + |-- \rangle$ 와 같은 GHZ(Greenberger-Horne-Zeilinger) 얽힌 상태를 생성하는 것이다. 도 13은 본 명세서에 설명된 일부 실시형태에 따라  $|000\rangle + |111\rangle$  GHZ 클러스터 상태를 준비하기 위한 예시적인 양자 회로(1300)의 개략도이다. 양자 회로(1300)는 각 논리적 큐비트에 변위(302)( $D_1(\alpha)$ ,  $D_2(\alpha)$ ,  $D_3(\alpha)$ )를 적용하여 3개의 논리적 큐비트에 3개의 임의 상태를 준비하는 것으로 시작된다. 이후, 논리적 큐비트 각각에 대해 패리티 측정(304)이 수행된다. 제1 ZZ 측정 쌍(802)은 제1 및 제2 큐비트에서 수행되고, 제2 ZZ 측정 쌍(802)은 이후 제2 및 제3 큐비트에서 수행된다. 마지막으로, 논리적 큐비트 각각에 대해 패리티 측정(304)이 수행된다. 이전과 같이, 내결함성을 제공하기 위해,  $|000\rangle + |111\rangle$  GHZ 클러스터 상태를 준비하려면 제1 및 마지막 패리티 측정값이 일치해야 하고, ZZ 측정값의 제1 쌍(802)이 일치해야 하며, ZZ 측정값의 제2 쌍(802)이 일치해야 한다.

[0128] 도 14는 본 명세서에 설명된 일부 실시형태에 따라  $|+++ \rangle + |-- \rangle$  GHZ 클러스터 상태를 준비하기 위한 다른 예시적인 양자 회로(1400)의 개략도이다. 양자 회로(1400)는 도 13의 양자 회로(1300)와 유사하지만, 두 쌍의 ZZ 측정(802) 대신에 한 쌍의 ZZZ 측정(902)이 두 세트의 패리티 측정(304) 간에 수행된다. 이 경우에, ZZZ 측정값(902) 각각은 내결함성을 유지하기 위해 일치해야 한다.

[0129] GHZ 상태 준비와 벨 상태 측정을 결합하면 논리적 큐비트 간에 내결함성 CNOT 게이트를 수행하는 것이 가능해진다. 대부분의 순간 이동 게이트 프로토콜과 같이 이는 정보를 측정되지 않은 나머지 큐비트로 동시에 순간 이동하고 게이트를 수행하기 위해 두 단계, 즉 적절히 얽힌 상태를 생성하는 단계 후 이 얽힌 상태와 논리적 큐비트 간에 벨 측정을 수행하는 단계로 나누어질 수 있다. 이 게이트는 측정 결과에 따라 일부 파울리 정정까지 수행될 수 있다.

[0130] CNOT 게이트를 준비하기 위해, 도 15의 양자 회로(1500)의 예에 도시된 바와 같이 먼저  $|x\rangle$  상태가 준비될 수 있다.  $|x\rangle$  상태는  $CNOT_{23}(|\Psi_{12}\rangle \otimes |\Psi_{34}\rangle)$ 로 설명될 수 있고, 여기서  $|\Psi\rangle$ 는 벨 상태  $(|00\rangle + |11\rangle)/\sqrt{2}$ 이다.  $|x\rangle$  상태를 준비하기 위해 두 가지 다른 유형의 GHZ 상태가 내결함성 벨 측정(1200)과 함께 융합된다. 큐비트(3 및 4) 간의 벨 측정은 벨 측정 결과에 따라 결정된 국소 파울리 연산까지 나머지 큐비트를  $|x\rangle$  상태로 투영한다. 이는 두 개의 작은 구축 블록으로부터 더 큰 클러스터 상태를 구축하는 것과 같다.

[0131]  $|x\rangle$  상태가 준비되면, 일부 실시형태에 따라 이것은 도 16의 양자 회로(1600)에 도시된 바와 같이 CNOT 게이트를 순간 이동하는 데 사용될 수 있다. CNOT 게이트는 논리적 큐비트(1 및 2) 쌍과 논리적 큐비트(5 및 6) 쌍 간의 벨 측정(1200)을 사용하여 순간 이동될 수 있다. 양자 회로(1600)의 출력은 측정되지 않은 큐비트(3 및 4)에 대한 논리 정보로 저장되며, 벨 측정 결과는 만약 있는 경우 파울리 정정이 출력  $CNOT|\Psi_2\Psi_4\rangle$ 에 적용되어야 하는 것을 나타낸다. 연산과 측정 횟수를 줄이는 CNOT 게이트를 사용하여 양자 회로를 컴파일하는 더 효율적인 방법이 있을 수 있지만 이 명시적인 구성은 본 명세서에 설명된 일련의 연산이 실제로 보편적이라는 것을 증명하는 데 유용한 것으로 이해된다.

[0132] 상태 준비와 벨 상태 측정을 결합하면 두 논리적 큐비트 간에 내결함성 하다마드 게이트를 수행하는 것도 가능해진다. 도 17a는 일부 실시형태에 따라 하다마드 상태  $|\Phi_{Had}\rangle$ 를 준비하기 위한 양자 회로(1700)의 개략도이다. 이 양자 회로(1700)의 확장된 버전이 도 17b에 도시되어 있다.

[0133] 전구체 2-큐비트 얽힌 상태는  $|\Phi_{Had}\rangle$ 로 표기되는 XZ 연산자의 고유 상태이다. 이 상태는  $|0+\rangle \pm |1-\rangle$ ,  $|+i+i\rangle \pm |-i-i\rangle$  또는  $H_2|\Psi_{12}\rangle$ 로 쓸 수도 있다. 양자 회로(1700)는 초기에  $|vac\rangle$  상태에서 3개의 논리적 큐비트를 활용한다. 각 큐비트는 변위(302)에 의해 코히어런트 상태로 변위되고,  $\pi/2$ 의 회전(1706)은 세 개의 논

리직 큐비트를  $|+i\rangle$  상태에 놓는다. 회전(1706)은 일부 실시형태에서 내결함성 SNAP 게이트 또는 전환 가능한 커 게이트를 사용하여 수행될 수 있다. ZZZ 측정(902)은 내결함성 패리티 측정(304)과 ZZZ 측정(902)을 사용하여 3개의 논리적 큐비트에 대해 먼저 수행되어 상태( $|++i\rangle \pm |-i-i\rangle$ )를 생성한다. 측정 세트가 일치하지 않으면 1차 오류가 발생했으며 프로토콜을 다시 시작해야 함을 나타낸다.

[0134] 이후, 큐비트 중 하나는 세 개의 논리적 큐비트와 다른 논리 기반으로 초기화된 추가 앤실라 큐비트를 활용하는 측정(600)을 사용하여 X 기반으로 파괴적으로 측정된다. 측정(600)은 논리적 큐비트 중 하나와 앤실라 큐비트 간에 빔 스플리터 상호 작용(1708)을 실행하고, 측정(606)을 사용하여 논리적 큐비트와 앤실라 큐비트의 상태를 파괴적으로 측정하는 것을 포함한다. X 기반으로 이 논리적 큐비트를 파괴적으로 측정하면 다른 두 논리적 큐비트의 2-큐비트 상태가  $|++i\rangle \pm |-i-i\rangle$  상태로 투영되고, 여기서 부호는 ZZZ 측정(902)과 X 측정(600)의 결과 모두에 의해 결정된다.

[0135]  $|\Phi_{Had}\rangle$  상태를 준비한 후, 이것은 도 18의 양자 회로(1800)에 도시된 바와 같이 단일 큐비트 하다마드 게이트를 다른 논리적 큐비트로 순간 이동하는 데 사용될 수 있다. 일부 실시형태에서, 양자 회로(1800)는  $|\psi_L\rangle$  상태를 갖는 논리적 큐비트와 2-큐비트  $|\Phi_{Had}\rangle$  상태의 큐비트 간에 내결함성 벨 측정(1200)을 수행하는 것을 포함한다. 내결함성 벨 측정(1200)을 수행함으로써 단일 큐비트 하다마드 게이트는 2-큐비트  $|\Phi_{Had}\rangle$  상태의 나머지 논리적 큐비트로 순간 이동될 수 있다. 내결함성 벨 측정(1200)을 수행한 후, 2-큐비트  $|\Phi_{Had}\rangle$  상태의 제2 큐비트는 이제 양자 상태( $HX^{mzz}Z^{mxx}|\psi_L\rangle$ )을 저장할 수 있다.

[0136] 도 17a 내지 도 18과 관련하여 설명된 프로토콜은 최소 5개의 논리적 큐비트(예를 들어, 5개의 마이크로파 공동 공진기)와 함께 이들 각각에 결합된 앤실라 큐비트를 활용한다. 하다마드 게이트의 이러한 구현은 특히 하드웨어 효율적이지는 않지만 CNOT 및  $R_z\theta$  연산과 결합하면 위에서 설명된 양자 연산 세트가 보편적이라는 것을 보여주는 것으로 이해된다.

[0137] IV. SWAP 테스트를 사용한 상태 정화(state purification)

[0138] SWAP 테스트를 통한 정화는 일반 큐비트를 대칭화하는 일반적인 방법을 의미한다. 본 발명자들은 이 방법이 보존 큐비트의 상태를 고충실도로 준비하는 데 사용될 수 있음을 인식하고 이해했다. 특히, 상태 쌍 간의 비파괴 SWAP 테스트는 오류가 발생하기 쉬운(예를 들어, 잡음이 많은) 절차를 사용하여 목표 상태의 여러 복사본을 생성할 때 오류를 줄이기 위해 사용될 수 있다. 그런 다음 SWAP 테스트 결과를 사후 선택하여 상태 생성 오류를 줄일 수 있다.

[0139] 이는 상태 준비에서 확률론적 오류의 영향을 줄이기 위해 보존 모드에서 일반 상태 준비에 사용될 수 있는 독립 실행형 절차이다. 비-클리프드 연산으로 내결함성 SNAP 게이트를 사용하는 대신 본 명세서에 설명된 측정 기반 방식으로  $|\pm i\rangle$  및  $|T\rangle$  상태를 준비하는 것이 특히 유용할 수 있다. 직접적인 내결함성 게이트(예를 들어, SNAP 게이트)를 구현하는 대신 내결함성 측정을 사용하여 일부 다른 수단(예를 들어, 최적의 제어 펄스 또는 앤실라로부터 논리적 큐비트로의 상태 전송)으로 생성된 잡음 상태를 정화할 수 있다. 이 방법의 장점은 잡음 채널이 각 입력 공동 상태에 대해 복잡하고 다를 수 있다는 것이다.

[0140] SWAP 테스트 측정은 1차 오류에 대한 내결함성으로 이루어질 수 있으므로 초기 상태 준비 오류는 SWAP 테스트 오류보다 훨씬 클 수 있다. 이러한 조건에서 SWAP 테스트를 사용하여 초기 상태를 정화하고 상태 준비 오류를 줄일 수 있다. 프로세스는 초기화할 원하는 양자 상태의  $N$ 개의 잡음이 있는 복사본을 준비하는 것으로 시작된다. 단순화를 위해 상태 준비에서 어떤 오류가 발생할 확률( $p_{err}$ )과 오류가 발생하지 않을 확률 ( $1 - p_{err}$ ) 이 있다고 가정할 수 있다. 두 공동 간에 SWAP 테스트 측정을 수행할 때 측정 결과가 실패를 나타내고 프로토콜을 재시작해야 하는 작은 확률( $p_{err}/2$ )이 있다. 그러나 대부분의 경우 SWAP 테스트 측정이 성공하여 오류 확률이  $p_{err}/2$  인 두 개의 논리적 큐비트가 생성된다. 상태 충실도에 대한 성공 확률의 직접적인 균형은 매우 유리하다.

[0141] 모든 다른 공동 쌍에 대해 SWAP 테스트를 반복함으로써 SWAP 테스트 측정이 성공할 때 SWAP 테스트 측정의 충실도에 의해 설정된 한계에 도달할 때까지 오류 확률이 감소될 수 있다. SWAP 테스트는 내결함성으로 수행될 수

있으므로 원칙적으로 이 기술은 고충실도로 공동 상태를 준비하는 데 사용될 수 있다.

[0142] 이 방법을 설명하기 위해 보편적인 동작으로부터 단일 내결함성 SWAP 테스트 측정을 구성하는 것을 설명한다. 도 19는 일부 실시형태에 따라 제1 큐비트와 제2 큐비트 간에 SWAP 테스트의 내결함성 구현을 위한 예시적인 양자 회로(1900)의 개략도이다. 이 맥락에서 SWAP 테스트는 두 논리적 큐비트 간의 SWAP 연산자를 비파괴적으로 측정하는 것이다.  $|\psi_1\rangle$ 와  $|\psi_2\rangle$ 가 초기 입력 상태인 경우, SWAP 테스트는 대칭 및 반대칭 중첩이 SWAP 연산자의  $\pm 1$  고유 상태이기 때문에 이러한 상태를  $(|\psi_1\psi_2\rangle \pm |\psi_2\psi_1\rangle)/\sqrt{2}$ 로 투영한다.

[0143] 이러한 측정을 수행하기 위해 두 논리적 큐비트 간에 50-50 빔 스플리터 상호 작용(1900a)이 먼저 실행된다. 이후, 모드 중 하나의 모드의 광자 수 패리티는 패리티 측정(304)을 사용하여 "빔 스플리터" 프레임에서 측정된다. 일반적으로 단일 논리적 큐비트에 대한 패리티 측정은 패리티 연산자( $e^{i\pi a_1^+ a_1}$ )를 측정하지만 빔 스플리터 프레임에서는 패리티 측정(304)이 SWAP 연산자( $e^{i\frac{\pi}{2}(a_1^+ + a_2^+)(a_1 + a_2)}$ )를 측정하도록 변환( $a_1 \rightarrow (a_1 + a_2)/\sqrt{2}$ )이 이루어진다. 패리티 측정(304)을 수행한 후, 또 다른 50-50 빔 스플리터 상호 작용(1900b)이 실행된다. 마지막 빔 스플리터(1900b)는 빔 스플리터 펌프 중 하나의 펌프의 위상을 반전시켜 구현된 역 50-50 빔 스플리터이다. 이 일련의 연산은 빔 스플리터 프레임의 패리티 측정과 등가이다.

[0144] 액면 그대로 SWAP 테스트의 결과는 해석하기가 다소 간단하다. 얻어진 결과가 +1(즉, 앤실라 큐비트가  $|g\rangle$  상태에 있음)인 경우 두 입력 상태가  $|\psi_1\rangle$  및  $|\psi_2\rangle$ 와 동일하므로 오류가 없을 가능성이 더 높다. 이 결과를 사후 선택함으로써 두 상태 중 하나에 오류가 있을 확률이 그에 따라 감소된다.

[0145] 결과  $\pm 1$ 을 얻을 확률은  $1 \pm |\langle \psi_1 | \psi_2 \rangle|^2 / 2$ 이다. 초기 준비에서 상태 중 하나에 오류가 발생한 경우 가능한 광범위한 오류에 대해  $|\langle \psi_1 | \psi_2 \rangle| = 0$ 일 가능성이 높다. 추가적으로, 결과 +1을 얻는다고 해서 오류가 발생하지 않았다는 보장은 없다.  $|\langle \psi_1 | \psi_2 \rangle| = 0$ 인 경우 +1의 결과는 여전히 0.5의 확률로 얻어질 수 있다. 이로 인해, SWAP 테스트를 통과하면 두 공동 상태의 오류가 절반으로 떨어지지만 완전히 제거되지는 않는다.

[0146] 이는 밀도 행렬 형식을 사용하여 보다 정확하게 표현될 수 있다. 초기 잡음이 있는 공동 상태는 다음과 같이 쓸 수 있다:

[0147] 
$$\rho_{init} = (1 - p_{err})|\psi_t\rangle\langle\psi_t| + p_{err} \sum_i p_i |\psi_i\rangle\langle\psi_i|$$

[0148] 여기서  $|\psi_t\rangle$ 는 고충실도로 준비되어야 하는 목표 상태이고,  $|\psi_i\rangle$ 는 초기 준비에 오류가 있을 때 얻어진 상태이고,  $\langle\psi_i|\psi_t\rangle = 0$ 이고,  $p_i$ 는 합이 1이 되는 실수 스칼라이다.

[0149] 초기 2-공동 상태는  $\rho_{init}^{(1)} \otimes \rho_{init}^{(2)}$ 로 쓸 수 있다. +1 결과를 얻는 것은 투영자  $(1 + SWAP)/2$ 를 적용하는 것과 같다. 부분 추적이  $p_{err}$ 의 제1 순서로 수행되면 각 논리적 큐비트의 상태는 각각  $\rho_{final}^{(i)}$ 이 되고, 여기서,

[0150] 
$$\rho_{final} = (1 - p_{err}/2)|\psi_t\rangle\langle\psi_t| + p_{err}/2 \sum_i p_i |\psi_i\rangle\langle\psi_i|$$

[0151] 도 20은 본 명세서에 설명된 기술의 일부 실시형태에 따라 4개의 큐비트로 준비된 양자 상태에 존재하는 오류를 줄이도록 구성된 예시적인 양자 회로(2000)의 개략도이다. 양자 회로(2000)는 공동 쌍 간의 다수의 SWAP 테스트(1900) 및 SWAP 연산(2002)을 포함한다. 도 20의 예에서 프로세스는  $\rho_{init}$ 의 4개 복사본으로 시작된다. 양자 회로(2000)의 구현 동안, SWAP 테스트(1900)는 각 상태의 오류를  $p_{err}/8$ 로 줄이기 위해 논리적 큐비트 쌍의 6개 순열 모두 간에 수행될 수 있다.  $\rho_{init}$ 의 추가 복사본을 사용하면 더 많은 SWAP 테스트와 SWAP 연산을 추가하는 댓가로 이 오류율을 더욱 줄일 수 있다. 이 프로토콜은 도 8a 내지 도 8d와 관련하여 설명된 ZZ 측정과 동일한 하드웨어로 실험적으로 구현될 수 있다.

[0152] V. 커 효과 및  $\chi'$ 의 정정

[0153] 일부 양자 정보 처리 방식에서 양자 시스템에 섭동을 유발할 수 있는 추가 효과를 설명하는 것이 바람직할 수 있다. 예를 들어, 커 효과와  $\chi'$  효과는 본 명세서에 설명된 ZZ 및/또는 ZZZ 측정을 교란시켜 이들을 강력하지 않게 하는 효과를 유발할 수 있다. 이러한 효과는 특히 많은 수의 광자(예를 들어, 10개 이상의 광자)를 사용하는 시스템에서 두드러지는 데, 그 이유는 앤실라 큐비트 상태 간에 측정된 전이 빈도가 논리적 큐비트에 저장된 광자 수에 따라 달라지기 때문이다. 예를 들어,  $\chi'$  효과는 논리적 큐비트에 저장된 광자 수에 따라 2차적으로 확장되므로  $\chi'$  효과는 더 높은 광자 수를 구별하고 정정하기가 더 어렵게 된다. 이러한 효과는 더 많은 수의 광자가 계산 프로세스를 수행하는 데 사용되는 MBQC에서 설명하는 데 특히 중요하다.

[0154] 커 효과와  $\chi'$  효과는 다음 2-큐비트 해밀토니안의 마지막 두 항으로 설명될 수 있다:

[0155] 
$$\frac{H}{\hbar} = g_{bs}(\hat{a}^\dagger \hat{b} + \hat{a} \hat{b}^\dagger) + \chi \hat{a}^\dagger \hat{a} |f\rangle\langle f| + \chi \hat{a}^\dagger \hat{a}^\dagger \hat{a} \hat{a} |f\rangle\langle f| + \frac{\kappa}{2} \hat{a}^\dagger \hat{a}^\dagger \hat{a} \hat{a}$$

[0156] 도 21은 일부 실시형태에 따라 양자 상태에 대한 커 효과와  $\chi'$  효과를 보여주는 블로흐 구의 개략도이다. 이러한 두 가지 효과는 본 명세서에 설명된 ZZ 및/또는 ZZZ 측정의 강력함을 감소시키고 양자 회로 동안 디코히어런스 확률을 증가시킬 수 있는 블로흐 구 주위에 섭동(2102 및 2104)을 초래한다.

[0157] 이러한 효과에 대응하기 위해 논리적 큐비트에 저장된 양자 상태는 대체 프로세스를 사용하여 준비될 수 있으며, 양자 연산도 유사하게 변경될 수 있다. 일부 실시형태에서, 먼저 논리적 큐비트의 상태를 진공 상태 ( $|vac\rangle$ )로부터 상태 ( $|a\rangle$ )로 변위시킴으로써 cat 상태를 준비할 수 있다. 이후, 선택적  $g-f$   $\pi$ -펄스 빔을 포함하는 구동 파형을 사용하여  $|a\rangle$  상태를  $|0\rangle_L$  상태로 구동할 수 있다. 선택적  $g-f$   $\pi$ -펄스 빔은 주파수 ( $0X, 4X, 8X, 12X, \dots$ )에 대응하는 복수의 주파수를 포함하는  $\pi$ -펄스일 수 있다.  $g-f$   $\pi$ -펄스 빔에서 이러한 선택 주파수를 사용하면  $\chi'$  효과를 해결하는 반면, 구성요소  $\pi$ -펄스의 위상을 변경하면 커 효과 섭동을 해결할 수 있는데, 그 이유는 이들이 논리적 큐비트의 에너지 레벨의 동일한 간격에 대한 2차 정정을 제공하기 때문이다. 선택적  $g-f$   $\pi$ -펄스 빔의 일례는 도 22a에 도시되어 있고, 대응하는 푸리에 스펙트럼은 도 22b에 도시되어 있다.

[0158] 측정은 또한 일부 실시형태에서 커 효과와  $\chi'$  효과에 대응하도록 조정될 수 있다. 예를 들어, XX 및 ZZ 정보를 동시에 추출하여 3-레벨 앤실라 큐비트(예를 들어, 3-레벨 트랜스몬 큐비트)를 사용하여 벨 측정을 수행할 수 있다. 이 정보를 추출하기 위해 세 가지 측정을 수행할 수 있다. 일부 실시형태에서, 이들 측정은 동시에 수행될 수 있다. 먼저,  $|f\rangle$  상태와 연관된 정보는 선택적 라만 전이(Raman transition)를 사용하여 측정될 수 있다. 둘째, ( $3X, 4X, 7X, 8X, \dots$ )의 주파수를 갖는 선택 주파수 빔을 포함하는  $\pi$ -펄스를 포함하는 구동 파형으로 앤실라 큐비트를 구동함으로써  $|e\rangle$  상태와 연관된 정보를 측정할 수 있다. 셋째, ( $1X, 2X, 5X, 6X, \dots$ )의 주파수를 갖는 선택 주파수 빔을 포함하는  $\pi$ -펄스를 포함하는 구동 파형으로 앤실라 큐비트를 구동함으로써  $|g\rangle$  상태와 연관된 정보를 측정할 수 있다.  $|e\rangle$  및  $|g\rangle$  상태를 증명하기 위해 두 주파수 빔을 모두 포함하는 구동 파형의 일례가 도 23a에 도시되어 있다. 대응하는 푸리에 변환이 도 23b에 도시되어 있다.

[0159] 도 24는 본 명세서에 설명된 기술의 일부 실시형태에 따라 양자 연산을 수행하기 위한 다른 프로세스(2400)를 설명하는 흐름도이다. 프로세스(2400)는 예를 들어 회로 양자 전기역학 구성요소를 포함하는 양자 정보 처리 시스템을 동작시키는 데 사용될 수 있다. 양자 정보 처리 시스템은 제1 논리적 큐비트(예를 들어, 마이크로파 공동 공진기)에 결합된 앤실라 큐비트(예를 들어, 트랜스몬 큐비트, SNAILmon 큐비트, 발진기 또는 다른 큐비트)를 포함할 수 있다.

[0160] 일부 실시형태에서, 프로세스(2400)는 동작(2410)으로 시작할 수 있으며, 여기서 제1 구동 파형이 생성되어 앤실라 큐비트에 적용된다. 프로세스(2400)와 관련하여 설명된 구동 파형은 하나 이상의 컴퓨터 판독 가능 저장 매체(예를 들어, 로컬 또는 원격)에 저장될 수 있으며 제어기에 의해 액세스될 수 있다. 구동 파형을 적용하기 위해, 제어기는 에너지 소스(예를 들어, 마이크로파 소스)가 구동 파형을 생성하고, 구동 파형을 양자 정보 처리 시스템의 앤실라 큐비트 및/또는 다른 구성 요소에 전송하도록 할 수 있다.

- [0161] 일부 실시형태에서, 제1 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제1 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제1 빔을 포함한다. 예를 들어,  $\pi$ -펄스의 제1 빔은  $(3X, 4X, 7X, 8X, \dots)$ 의 주파수에 대응하는 선택 주파수를 가질 수 있다.
- [0162] 일부 실시형태에서, 방법은 앤실라 큐비트의 상태를 관측하기 전에 동작(2420)을 수행하는 단계를 선택적으로 포함한다. 동작(2420)은 제2 구동 파형을 생성하여 앤실라 큐비트에 적용하는 것을 포함할 수 있다. 제2 구동 파형은 제1 논리적 큐비트의 짝수 및 홀수 공동 공진 주파수 중 제2 선택에 대응하는 선택 주파수를 갖는  $\pi$ -펄스의 제2 빔을 포함할 수 있다. 일부 실시형태에서,  $\pi$ -펄스의 제2 빔은  $(1X, 2X, 5X, 6X, \dots)$ 의 선택 주파수에 대응하는 선택 주파수를 가질 수 있다.
- [0163] 일부 실시형태에서, 동작(2410 또는 2420) 후에, 프로세스(2400)는 동작(2440)으로 진행될 수 있고, 여기서 앤실라 큐비트의 상태를 관측할 수 있다. 일부 실시형태에서, 앤실라 큐비트의 상태는 앤실라 큐비트에 결합된 관측 공동 또는 마이크로파 스트립 공진기를 사용하여 관측될 수 있다. 앤실라 큐비트의 상태를 관측하기 위해 앤실라 큐비트의 상태를 측정할 수 있다. 예를 들어, 앤실라 큐비트의 상태에 대한 파괴적인 측정이 이루어질 수 있다. 일부 실시형태에서, 이 측정은 예를 들어 관측 공동 또는 마이크로파 스트립 공진기의 가능한 상태 간을 구별할 수 있는 마이크로파 복사선 검출기를 사용하여 이루어질 수 있다. 예를 들어, 마이크로파 복사선 검출기는 일부 실시형태에서 호모다인 검출기 또는 헤테로다인 검출기일 수 있다.
- [0164] 일부 실시형태에서, 양자 연산을 수행하는 것은 제1 논리적 큐비트와 제2 논리적 큐비트 간에 벨 상태를 측정하는 것을 포함한다. 이러한 실시형태에서, 양자 전기역학 시스템은 제1 빔 스플리터에 의해 제1 논리적 큐비트에 결합된 제2 논리적 큐비트를 추가로 포함한다. 예를 들어, 제1 논리적 큐비트와 제2 논리적 큐비트는 각각 제1 빔 스플리터에 의해 결합된 마이크로파 공동 공진기일 수 있다. 방법은 앤실라 큐비트의 상태를 관측하기 전에, 제1 빔 스플리터에 제3 구동 파형을 적용하여 제1 논리적 큐비트와 제2 논리적 큐비트 간에 디튜닝된 빔 스플리터 상호 작용을 실행하는 단계를 포함할 수 있다. 이후, 프로세스(2400)는 전술한 바와 같이 동작(2440)으로 진행될 수 있다.
- [0165] 일부 실시형태에서, 프로세스(2400)는 추가로 제1 4-큐비트 클러스터 상태를 생성하는 것을 포함한다. 4-큐비트 클러스터 상태는 적어도 부분적으로 제1 논리적 큐비트와 제3 논리적 큐비트를 결합시키는 제2 빔 스플리터에 제4 구동 파형을 적용하여 제1 논리적 큐비트와 제3 논리적 큐비트 간에 빔 스플리터 상호 작용을 실행함으로써 생성될 수 있다. 추가로, 4-큐비트 클러스터 상태는 제2 논리적 큐비트를 제4 논리적 큐비트에 결합시키는 제3 빔 스플리터에 제5 구동 파형을 적용함으로써 생성될 수 있다. 이러한 방식으로, 4개의 논리적 큐비트에 저장된 양자 상태가 얽혀 4-큐비트 클러스터 상태를 생성할 수 있다.
- [0166] 일부 실시형태에서, 프로세스(2400)는 추가로 많은-큐비트 클러스터 상태를 생성하는 것을 포함한다. 많은-큐비트 클러스터 상태는 예를 들어 본 명세서에 설명된 XXXZ 클러스터 상태일 수 있고, 또는 MBQC에 적합한 임의의 다른 많은-큐비트 클러스터 상태일 수 있다. 많은-큐비트 클러스터 상태는 적어도 부분적으로 제1 4-큐비트 클러스터 상태의 제1 논리적 큐비트와 제2 4-큐비트 클러스터 상태의 제1 논리적 큐비트를 결합시키는 제4 빔 스플리터에 제6 구동 파형을 적용함으로써 생성될 수 있다.
- [0167] VI. 클러스터 상태 준비
- [0168] 본 발명자들은 위에서 설명된 양자 연산이 MBQC에 적절한 클러스터 상태를 생성하는 데 사용될 수 있음을 인식하고 이해했다. 일단 생성된 클러스터 상태는 특정 기반의 큐비트를 측정하여 계산을 수행하는 데 사용될 수 있다. 대안적으로 또는 추가적으로, 클러스터 상태는 양자 통신 및 네트워킹에 유용하다.
- [0169] 도 25a는 일부 실시형태에 따라 2개의 큐비트에서 벨 상태를 준비하도록 구성된 예시적인 양자 회로(2500)의 개략도이다. 도 25b는 일부 실시형태에서 양자 회로(2500)를 사용하여 준비될 수 있는 2-큐비트 ZZ 벨 상태(2510)의 개략도이다. 도 25b의 도시는 단힌 원으로 표시되는 제1 논리 기반으로 준비된 두 개의 큐비트(2512)를 포함한다. 두 개의 큐비트(2512)를 결합시키는 라인은 얽힘에 의한 결합을 나타낸다.
- [0170] 양자 회로(2500)는 각각  $|\alpha\rangle$  및  $|\bar{i}\alpha\rangle$  상태로 준비된 두 개의 논리적 큐비트로 시작된다. 두 개의 논리적 큐비트는 빔 스플리터에 의해 결합되고, 양자 회로(2500)는 두 개의 논리적 큐비트 간에 빔 스플리터 상호 작용(2504)을 생성하는 것을 포함한다. 빔 스플리터 상호 작용(2504) 전후에 패리티 측정(304)이 사용되어 내결합성을 보장한다.  $\Pi_1 + \Pi_2 = \Pi_3 + \Pi_4$  이면 벨 상태  $|\Phi_{Bell}\rangle$ 를 생성하는 것이 성공적이다.
- [0171] 4-큐비트 클러스터 상태의 일례는 도 26a에 도시된 바와 같이 빔 스플리터 상호 작용을 결합함으로써 생성될 수

있다. 도 26b는 양자 회로(2600)를 사용하여 생성될 수 있는 4-큐비트 클러스터 상태(2610)의 개략도이다. 도 26a의 양자 회로(2600)는  $|\sqrt{2\alpha}\rangle$  및  $|\sqrt{2i\alpha}\rangle$  상태로 준비된 두 개의 논리적 큐비트로 시작한다. 제1 패리티 측정(304)은 이들 두 논리적 큐비트 각각에 대해 수행된 다음, 두 논리적 큐비트 간에 빔 스플리터 상호 작용(2604a)이 실행된다. 이후, 두 개의 초기 논리적 큐비트 각각은 빔 스플리터 상호 작용(2604b 및 2604c)에 의해  $|0\rangle$  상태로 준비된 두 개의 추가 논리적 큐비트에 결합된다. 이후, 제2 패리티 측정값(304)이 4개의 논리적 큐비트 모두에 적용된다.  $\Pi_1 + \Pi_2 = \Pi_3 + \Pi_4 + \Pi_5 + \Pi_6$ 이면 4-큐비트 클러스터 상태를 생성하는 것이 성공적이다.

[0172] MBQC에 대한 클러스터 상태의 또 다른 구축 블록은 하다마드 상태를 순간 이동시키는 것에 의해 각각 다른 논리적 기반으로 준비된 2개의 큐비트로 구성된 2개의 큐비트 클러스터이다. 도 27a는 일부 실시형태에 따라 도 27b에 도시된 2-큐비트 얽힌 상태(2710)를 생성하도록 구성된 양자 회로(2700)의 개략도이다. 2-큐비트 얽힌 상태(2710)는 제1 논리적 기반(예를 들어, X)으로 준비된 제1 큐비트(2512)와, 다른 제2 논리적 기반(예를 들어, Z)으로 준비된 제2 큐비트(2714)를 포함한다.

[0173] 일부 실시형태에서, 양자 회로(2700)는  $|+i\sqrt{2\alpha}\rangle_L$  및  $|0\rangle$  상태로 준비된 두 개의 논리적 큐비트를 사용하고, 먼저 이들 간에 빔 스플리터 상호 작용(2702)을 실행한다. 이후, 각 논리적 큐비트에 대해 패리티 측정(304)이 수행되어  $|++\rangle + |i--\rangle$  상태를 생성한다. 그런 다음 두 개의 내결합성 SNAP 연산(2704)이 각 논리적 큐비트에 하나씩 적용되어  $|\Phi_{Had}\rangle = |++\rangle + |i--\rangle \equiv |0+\rangle + |1-\rangle$  상태를 생성한다.

[0174] 도 28a는 본 명세서에 설명된 기술의 일부 실시형태에 따라 또 다른 4-큐비트 클러스터 상태를 생성하는 데 사용될 수 있는 융합 프로세스를 설명하는 개략도이다. 프로세스는 3개의 2-큐비트 상태와 1개의 4-큐비트 상태를 포함하는 4개의 개별 클러스터 상태를 갖는 스테이지(2800)에서 시작할 수 있다. 본 명세서에 설명된 임의의 적절한 벨 측정일 수 있는 벨 측정(2802)은 이들 더 작은 자원 상태 각각의 큐비트를 "융합"하여 4-큐비트 클러스터 상태(2810)를 생성하는 데 사용될 수 있다.

[0175] 도 25a 내지 도 28b와 관련하여 설명된 것과 같은 양자 연산은 MBQC에 유용한 더 큰 클러스터 상태를 생성하기 위해 추가로 결합될 수 있다. 이러한 클러스터 상태는, 예를 들어, 본 명세서에 설명된 XZZX 클러스터 상태, 또는 대안적으로 또는 추가적으로 RHG 클러스터 상태를 포함할 수 있다. 도 28b는 본 명세서에 설명된 기술의 일부 실시형태에 따라 XZZX 클러스터 상태의 형성을 설명하는 개략도이다.

[0176] 도 28b의 예에 도시된 바와 같이, 4-큐비트 클러스터 상태(2610 및 2810)는 융합되어 클러스터 상태(2820)와 같은 더 큰 클러스터 상태를 형성할 수 있다. 이러한 더 큰 클러스터 상태는 MBQC 또는 기타 애플리케이션에 사용되는 최후 클러스터 상태를 생성하기 위해 추가로 융합될 수 있다. 도 28b에 도시된 바와 같이, 일부 실시형태에서 더 큰 클러스터 상태는 XZZX 클러스터 상태(2830)일 수 있다. XZZX 클러스터 상태의 추가 양태는 문헌 ["Tailored cluster states with high threshold under biased noise", by J. Claes, J. Eli Bourassa, and S. Puri, submitted to the ArXiv on January 25, 2022 and located at arXiv:2201.10566](이 문헌은 전체 내용이 본 명세서에 참조에 의해 인용됨)에 설명되어 있다.

[0177] 본 명세서에 제공된 본 발명의 임의의 실시형태와 관련하여 사용될 수 있는 기존 컴퓨터 시스템(2900)의 예시적인 구현이 도 29에 도시되어 있다. 일부 실시형태에서, 본 명세서에 설명된 프로세스 중 임의의 프로세스는 컴퓨터 시스템(2900)에서 그리고/또는 컴퓨터 시스템을 사용하여 구현될 수 있다. 컴퓨터 시스템(2900)은 하나 이상의 프로세서(2910) 및 비일시적 컴퓨터 판독 가능 저장 매체(예를 들어, 메모리(2920) 및 하나 이상의 비휘발성 저장 매체(2930))를 포함하는 하나 이상의 제조 물품을 포함할 수 있다. 프로세서(2910)는 임의의 적절한 방식으로 메모리(2920)와 비휘발성 저장 디바이스(2930)에 대한 데이터 기록 및 데이터 판독을 제어할 수 있다. 본 명세서에 설명된 기능 중 임의의 기능을 수행하기 위해, 프로세서(2910)는 프로세서(2910)에 의한 실행을 위한 프로세서 실행 가능 명령어를 저장하는 비일시적 컴퓨터 판독 가능 저장 매체의 역할을 할 수 있는 하나 이상의 비일시적 컴퓨터 판독 가능 저장 매체(예를 들어, 메모리(2920))에 저장된 하나 이상의 프로세서 실행 가능 명령어를 실행할 수 있다.

[0178] 본 명세서에 제시된 기술의 여러 양태와 실시형태를 이렇게 설명하였으므로, 당업자에게는 다양한 변경, 수정 및 개선이 쉽게 일어날 수 있는 것으로 이해된다. 이러한 변경, 수정 및 개선은 본 명세서에 설명된 기술의 정신과 범위 내에 있도록 의도된다. 예를 들어, 당업자라면 기능을 수행하고/하거나 본 명세서에 설명된 결과 및/또는 하나 이상의 장점을 얻기 위한 다양한 다른 수단 및/또는 구조를 쉽게 구상할 수 있을 것이며, 이러한 변

형 및/또는 수정 각각은 본 명세서에 설명된 실시형태의 범위 내에 있는 것으로 간주된다. 당업자라면 본 명세서에 설명된 특정 실시형태에 대한 많은 등가물을 일상적인 실험만을 사용하여 인식하거나 확인할 수 있을 것이다. 그러므로, 전술한 실시형태는 단지 예로서 제시된 것이며, 첨부된 청구범위 및 그 균등범위 내에서, 본 발명의 실시형태는 구체적으로 설명된 것과 다르게 실시될 수 있는 것으로 이해된다. 또한, 본 명세서에 설명된 두 개 이상의 특징, 시스템, 물품, 재료, 키트 및/또는 방법의 조합은, 이러한 특징, 시스템, 물품, 재료, 키트 및/또는 방법이 상호 모순되지 않는 경우, 본 발명의 범위 내에 포함된다.

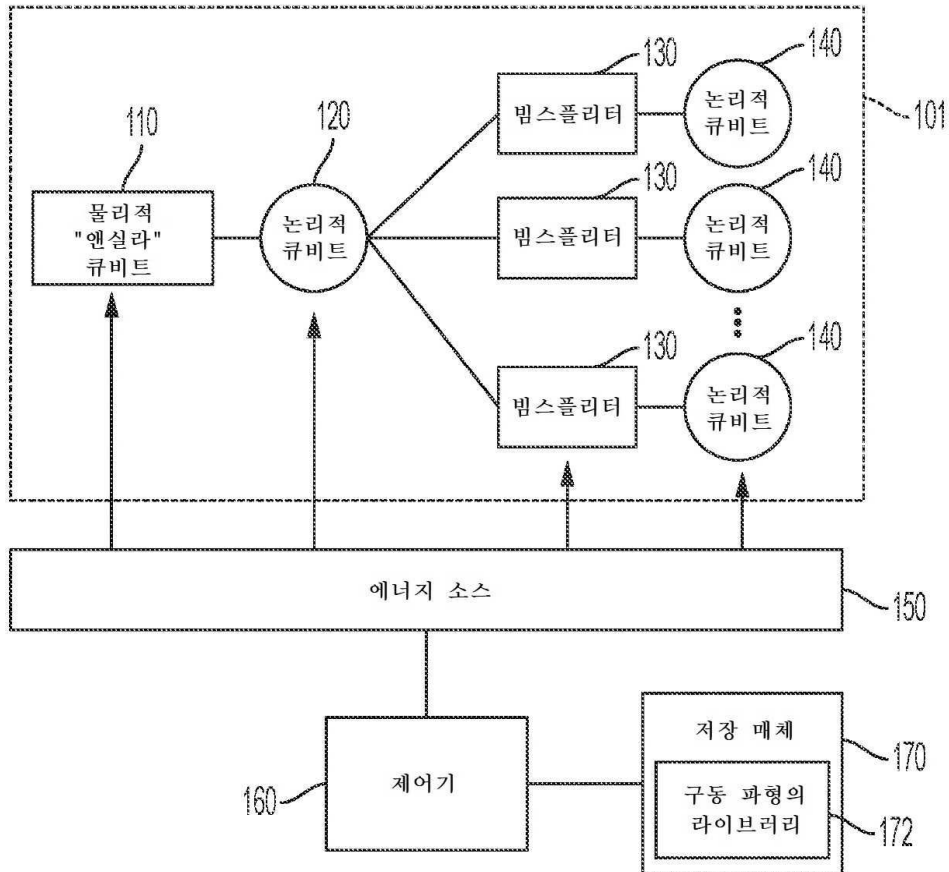
- [0179] 전술한 실시형태는 다양한 방식 중 임의의 방식으로 구현될 수 있다. 프로세스 또는 방법의 수행을 수반하는 본 발명의 하나 이상의 양태 및 실시형태는 디바이스(예를 들어, 컴퓨터, 프로세서 또는 기타 디바이스)에 의해 실행 가능한 프로그램 명령어를 활용하여 프로세스 또는 방법을 수행하거나 수행을 제어할 수 있다. 이러한 점에서, 본 발명의 다양한 개념은 하나 이상의 컴퓨터 또는 다른 프로세서에서 실행될 때 위에서 설명된 다양한 실시형태 중 하나 이상의 실시형태를 구현하는 방법을 수행하는 하나 이상의 프로그램으로 인코딩된 컴퓨터 판독 가능 저장 매체(또는 다수의 컴퓨터 판독 가능 저장 매체)(예를 들어, 컴퓨터 메모리, 하나 이상의 플로피 디스크, 콤팩트 디스크, 광 디스크, 자기 테이프, 플래시 메모리, 전계 프로그래밍 가능 게이트 어레이 또는 기타 반도체 디바이스의 회로 구성 또는 기타 유형적인 컴퓨터 저장 매체)로 구현될 수 있다. 컴퓨터 판독 가능 매체 또는 매체들은 저장된 프로그램 또는 프로그램들이 위에서 설명된 양태 중 다양한 양태를 구현하기 위해 하나 이상의 다른 컴퓨터 또는 다른 프로세서에 로딩될 수 있도록 전송 가능할 수 있다. 일부 실시형태에서, 컴퓨터 판독 가능 매체는 유형적인(예를 들어, 비일시적) 컴퓨터 판독 가능 매체일 수 있다. 일부 실시형태에서, 컴퓨터 판독 가능 매체는 영구 메모리를 포함할 수 있다.
- [0180] "프로그램" 또는 "소프트웨어"라는 용어는 위에서 설명된 다양한 양태를 구현하기 위해 컴퓨터 또는 다른 프로세서를 프로그래밍하는 데 사용될 수 있는 임의 유형의 컴퓨터 코드 또는 컴퓨터 실행 가능 명령어 세트를 지칭하는 일반적인 의미로 본 명세서에서 사용된다. 추가적으로, 일 양태에 따르면, 실행될 때 본 발명의 방법을 수행하는 하나 이상의 컴퓨터 프로그램은 단일 컴퓨터 또는 프로세서에 상주할 필요가 없고, 본 발명의 다양한 양태를 구현하기 위해 다수의 다른 컴퓨터 또는 프로세서 간에 모듈 방식으로 배포될 수 있는 것으로 이해된다.
- [0181] 컴퓨터 실행 가능 명령어는 하나 이상의 컴퓨터 또는 기타 디바이스에 의해 실행되는 프로그램 모듈과 같은 다양한 형태일 수 있다. 일반적으로, 프로그램 모듈은 특정 작업을 수행하거나 특정 추상 데이터 유형을 구현하는 루틴, 프로그램, 객체, 구성요소, 데이터 구조 등을 포함한다. 일반적으로 프로그램 모듈의 기능은 다양한 실시형태에서 원하는 대로 결합되거나 배포될 수 있다.
- [0182] 소프트웨어로 구현될 때, 소프트웨어 코드는 단일 컴퓨터에 제공되었든 또는 다수의 컴퓨터에 분산되었든 상관 없이 임의의 적합한 프로세서 또는 프로세서의 집합으로 실행될 수 있다.
- [0183] 또한, 컴퓨터는 비제한적인 예로서 랙 장착형 컴퓨터, 데스크톱 컴퓨터, 랩톱 컴퓨터 또는 태블릿 컴퓨터와 같은 다수의 형태 중 임의의 형태로 구현될 수 있는 것으로 이해된다. 추가적으로, 컴퓨터는 개인용 휴대 정보 단말기(PDA), 스마트폰 또는 임의의 다른 적합한 휴대형 또는 고정형 전자 디바이스를 포함하여 일반적으로 컴퓨터로 간주되지 않지만 적절한 처리 기능을 갖춘 디바이스에 내장될 수 있다.
- [0184] 또한, 컴퓨터는 하나 이상의 입력 및 출력 디바이스를 가질 수 있다. 이러한 디바이스는 무엇보다도 사용자 인터페이스를 제공하는 데 사용될 수 있다. 사용자 인터페이스를 제공하는 데 사용될 수 있는 출력 디바이스의 예로는 출력을 시각적으로 표시하기 위한 프린터 또는 디스플레이 화면과, 출력을 청각적으로 표시하기 위한 스피커 또는 기타 사운드 생성 디바이스를 포함한다. 사용자 인터페이스에 사용될 수 있는 입력 디바이스의 예로는 키보드 및 마우스, 터치 패드, 및 디지털이징 태블릿과 같은 포인팅 디바이스를 포함한다. 또 다른 예로서, 컴퓨터는 음성 인식이나 기타 청각 형식을 통해 입력 정보를 수신할 수 있다.
- [0185] 이러한 컴퓨터는 근거리 통신망이나 기업 네트워크와 같은 광역 통신망, 및 지능형 네트워크(IN) 또는 인터넷을 포함하는 임의의 적절한 형태의 하나 이상의 네트워크에 의해 상호 연결될 수 있다. 이러한 네트워크는 임의의 적절한 기술에 기초할 수 있고, 임의의 적절한 프로토콜에 따라 동작할 수 있으며, 무선 네트워크, 유선 네트워크 또는 광섬유 네트워크를 포함할 수 있다.
- [0186] 또한, 설명된 바와 같이, 일부 양태는 하나 이상의 방법으로 구현될 수 있다. 방법의 일부로 수행되는 동작은 임의의 적절한 방식으로 정렬될 수 있다. 따라서, 예시된 실시형태에서는 순차적 동작으로 도시되었더라도, 도시된 것과 다른 순서로 동작을 수행하는 실시형태도 구성될 수 있고, 예를 들어, 일부 동작을 동시에 수행하는 것을 포함할 수 있다.

- [0187] 본 명세서에 정의되고 사용되는 모든 정의는 사전적 정의, 참조로 포함된 문서의 정의 및/또는 정의된 용어의 일반적인 의미를 제어하는 것으로 이해되어야 한다.
- [0188] 본 명세서 및 청구범위에 사용된 단수형 요소는 명확히 달리 언급하지 않는 한, "적어도 하나"를 의미하는 것으로 이해되어야 한다.
- [0189] 본 명세서 및 청구범위에 사용된 "및/또는"이라는 어구는 결합된 요소 중 "둘 중 하나 또는 둘 다", 즉 일부 경우에는 결합적으로 존재하고 다른 경우에는 분리적으로 존재하는 요소를 의미하는 것으로 이해되어야 한다. "및/또는"으로 나열된 여러 요소는 동일한 방식으로 해석되어야 하고, 즉, 이렇게 결합된 요소 중 "하나 이상"을 의미한다. "및/또는" 어구로 구체적으로 식별된 요소 외에, 구체적으로 식별된 요소와 관련이 있든 없든 상관 없이 다른 요소가 선택적으로 존재할 수 있다. 따라서, 비제한적인 예로서, "A 및/또는 B"라는 언급은 "포함하는"과 같은 개방형 언어와 함께 사용되는 경우 일 실시형태에서 A만(선택적으로 B 이외의 요소를 포함함)을 의미하거나; 다른 실시형태에서는 B만(선택적으로 A 이외의 요소를 포함함)을 의미하거나; 또 다른 실시형태에서는 A와 B 모두(선택적으로 다른 요소를 포함함) 등을 의미할 수 있다.
- [0190] 본 명세서 및 청구범위에 사용된 바와 같이 하나 이상의 요소의 목록과 관련하여 "적어도 하나"라는 어구는 요소의 목록의 요소 중 임의의 하나 이상으로부터 선택된 적어도 하나의 요소를 의미하는 것으로 이해되어야 하지만, 요소 목록 내에 구체적으로 나열된 각 요소와 모든 요소 중 적어도 하나를 반드시 포함할 필요는 없으며, 요소 목록에 있는 요소의 임의의 조합을 제외하지도 않는다. 이러한 정의는 또한, 구체적으로 식별된 요소와 관련이 있든 없든 상관 없이, "적어도 하나의"라는 어구가 나타내는 요소의 목록 내에서 구체적으로 식별된 요소 외의 요소들이 선택적으로 존재할 수 있는 것을 허용한다. 따라서, 비제한적인 예로서, "A와 B 중 적어도 하나"(또는 동등하게는 "A 또는 B 중 적어도 하나", 또는 동등하게 "A 및/또는 B 중 적어도 하나")는, 일 실시형태에서, 적어도 하나의, 선택적으로 하나를 초과하는 A(B는 존재하지 않음)를 포함하거나(및 선택적으로 B 이외의 요소를 포함함); 다른 실시형태에서, 적어도 하나의, 선택적으로 하나를 초과하는 B(A는 존재하지 않음)를 포함하거나(및 선택적으로 A 이외의 요소를 포함함); 또 다른 실시형태에서, 적어도 하나의, 선택적으로 하나를 초과하는 A 및 적어도 하나의, 선택적으로 하나를 초과하는 B 등을 포함할 수 있다(및 선택적으로 다른 요소를 포함함).
- [0191] 위의 명세서뿐만 아니라 청구범위에서 "포함하는", "구비하는", "소지하는", "갖는", "함유하는", "수반하는", "보유하는", "구성되는" 등과 같은 모든 전이 어구는 개방형 용어, 즉 ~를 포함하지만 이에 국한되지 않는 것을 의미하는 용어인 것으로 이해되어야 한다. "~로 구성된" 및 "본질적으로 ~로 구성된"이라는 전이 어구만이 각각 폐쇄형 또는 반폐쇄형 전이 어구이다.
- [0192] "대략" 및 "약"이라는 용어는 일부 실시형태에서는 목표 값의  $\pm 20\%$  이내, 일부 실시형태에서는 목표 값의  $\pm 10\%$  이내, 일부 실시형태에서는 목표 값의  $\pm 5\%$  이내, 일부 실시형태에서는 목표 값의  $\pm 2\%$  이내를 의미하는 데 사용될 수 있다. "대략" 및 "약"이라는 용어는 목표 값을 포함할 수 있다.

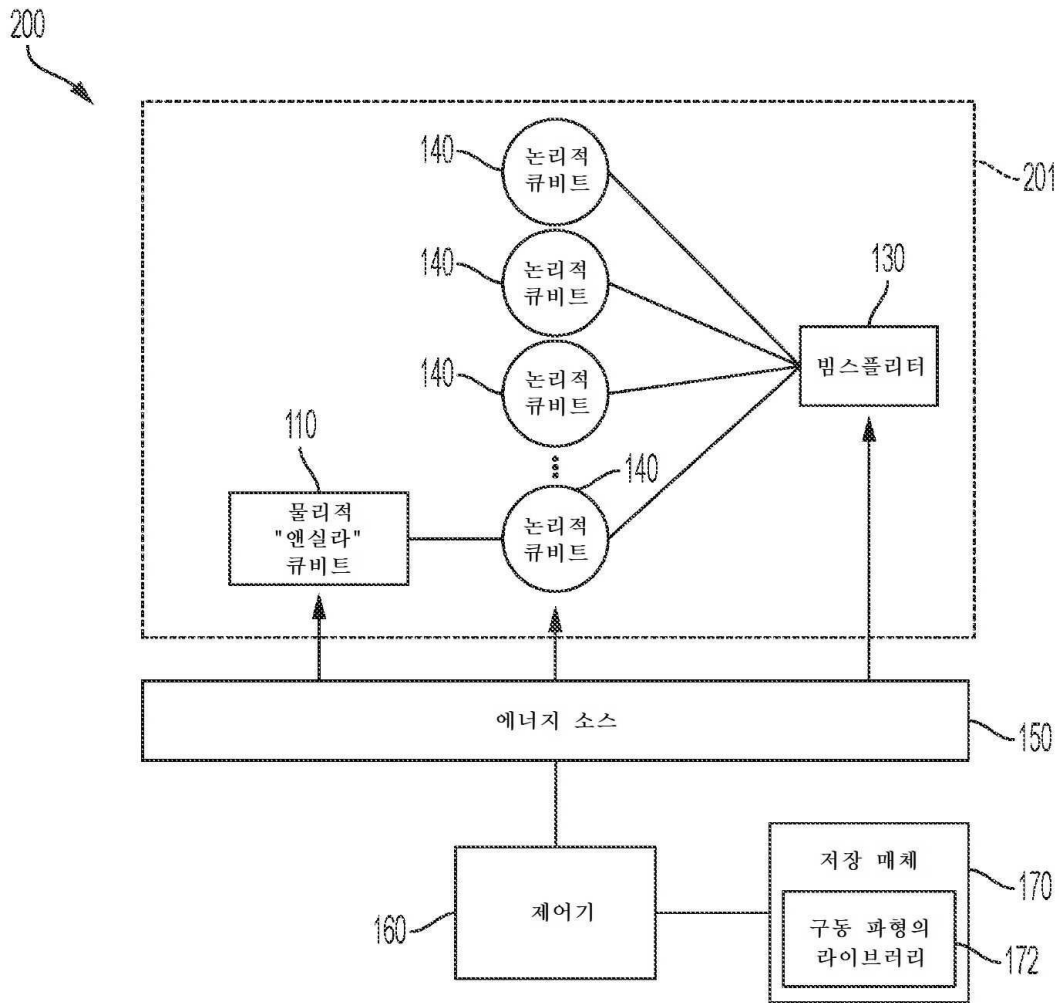
도면

도면1

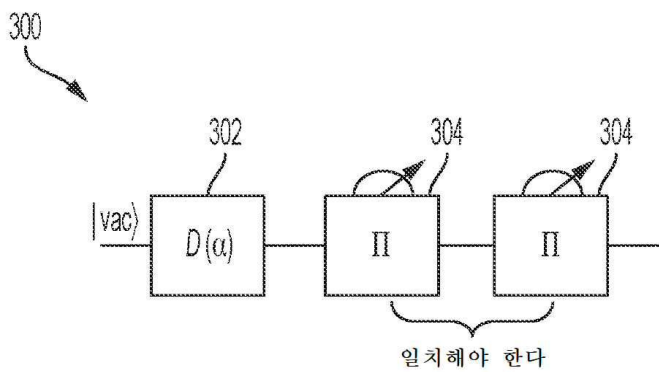
100



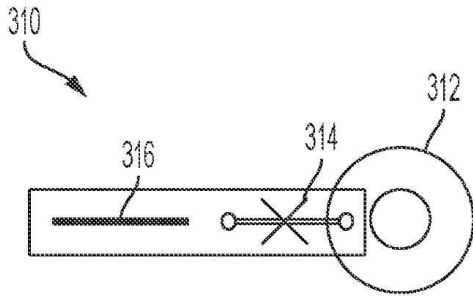
도면2



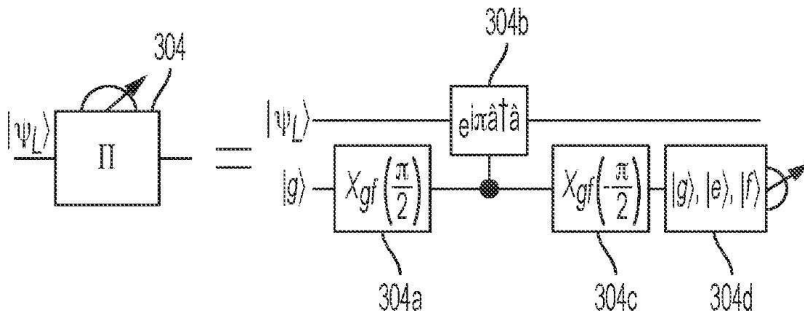
도면3a



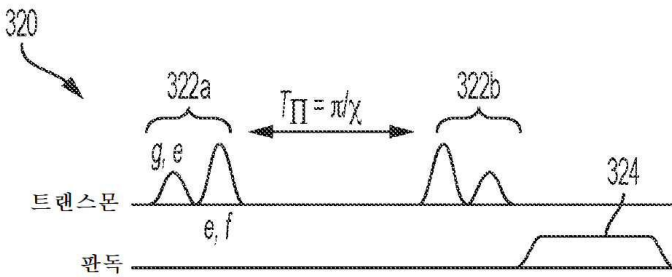
도면3b



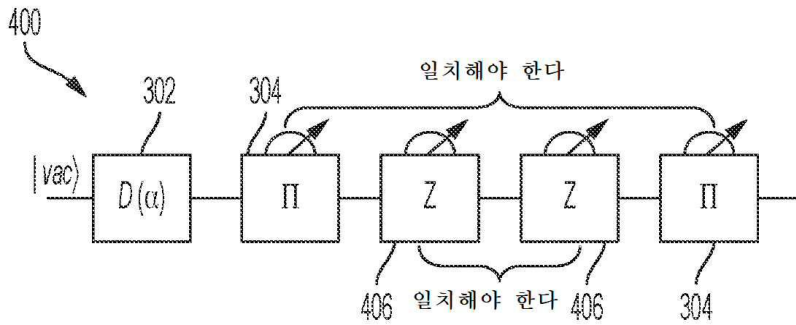
도면3c



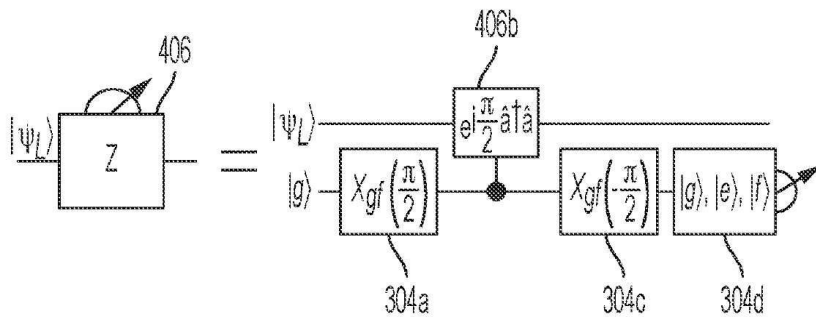
도면3d



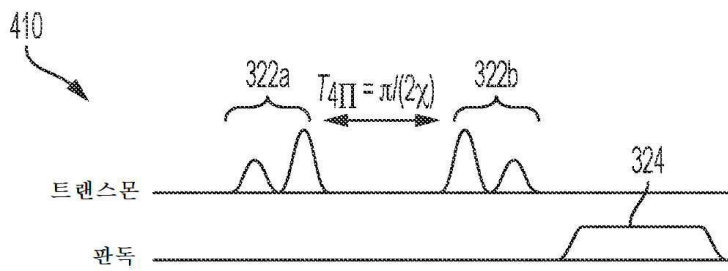
도면4a



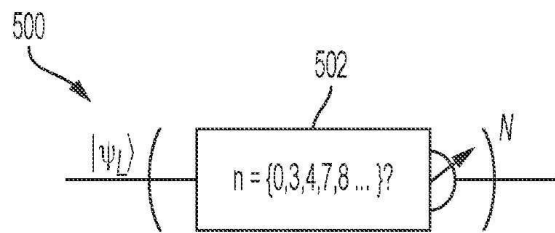
도면4b



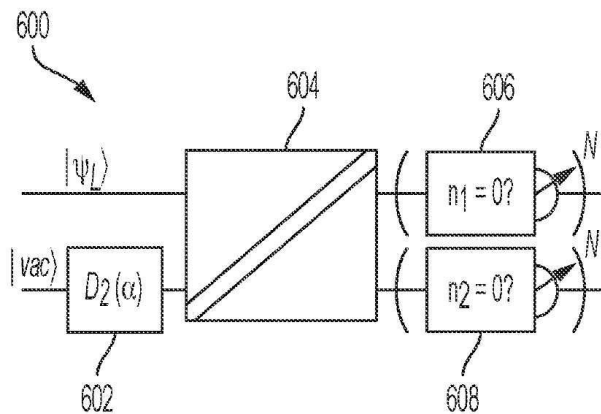
도면4c



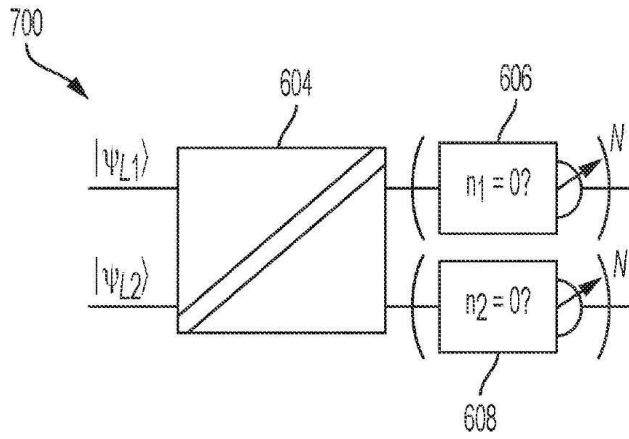
도면5



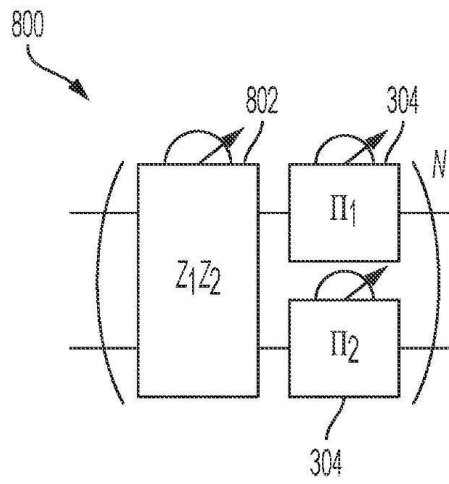
도면6



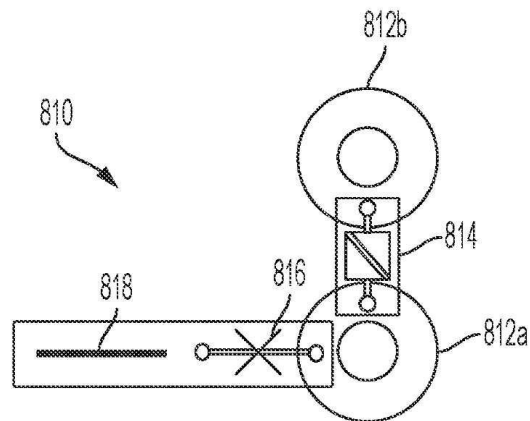
도면7



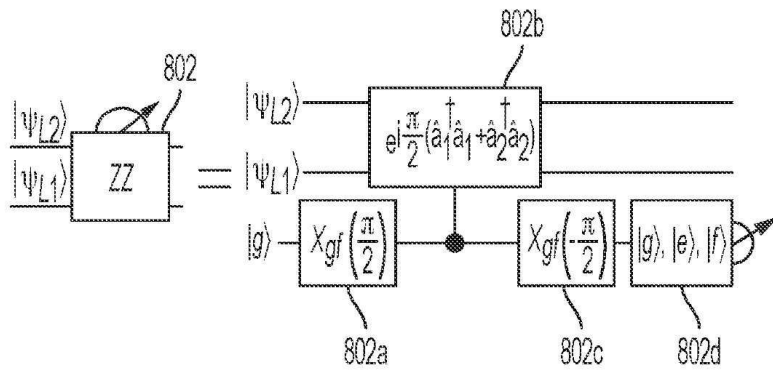
도면8a



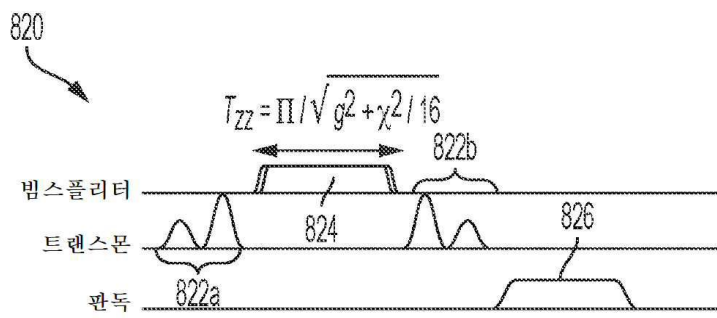
도면8b



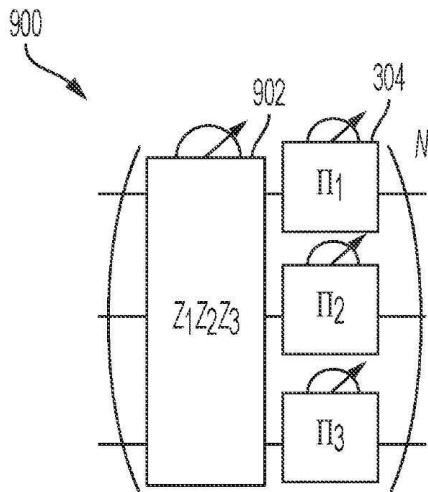
도면8c



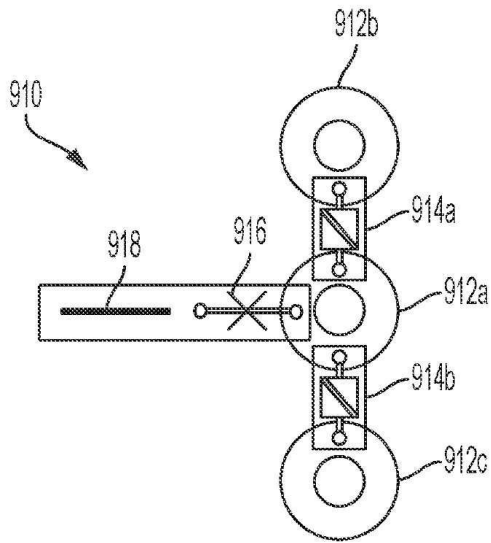
도면8d



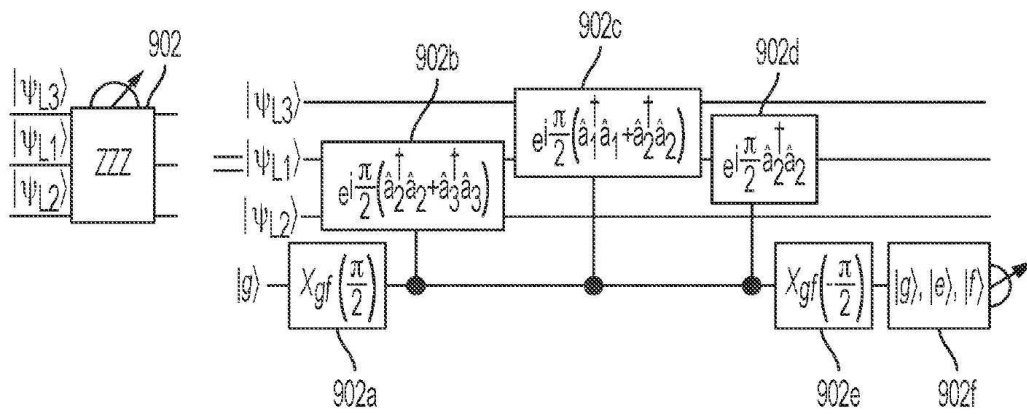
도면9a



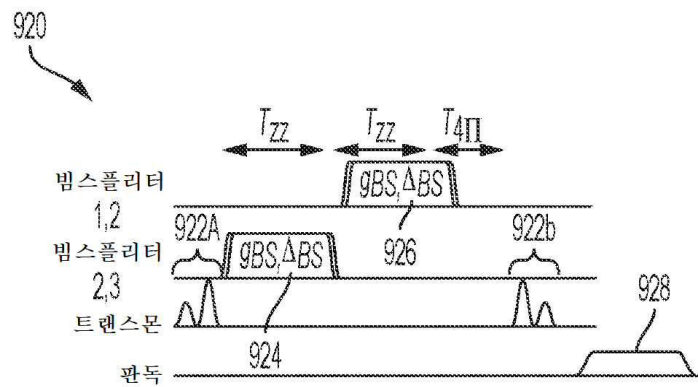
도면9b



도면9c

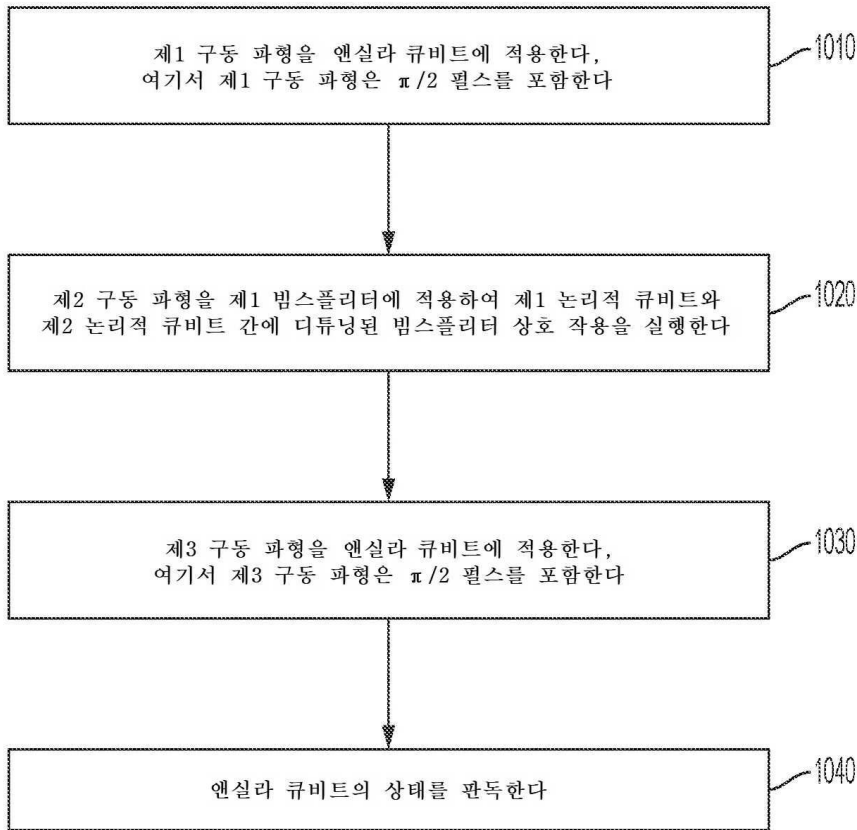


도면9d

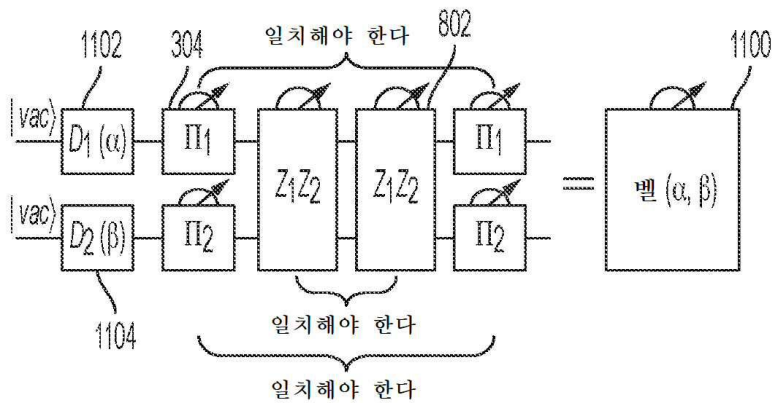


도면10

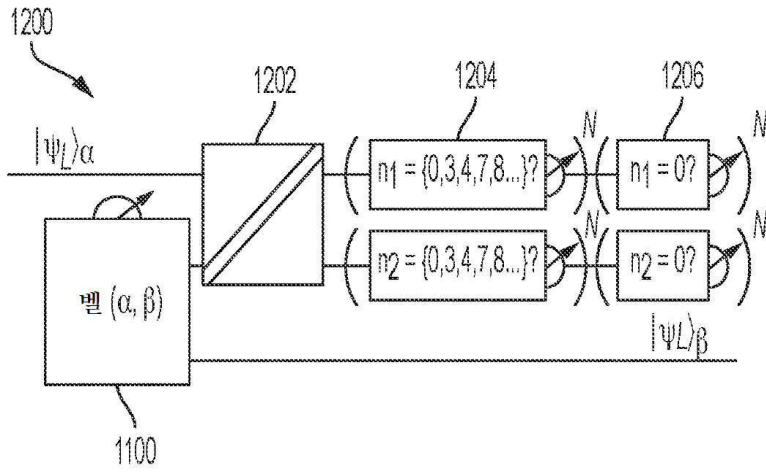
1000



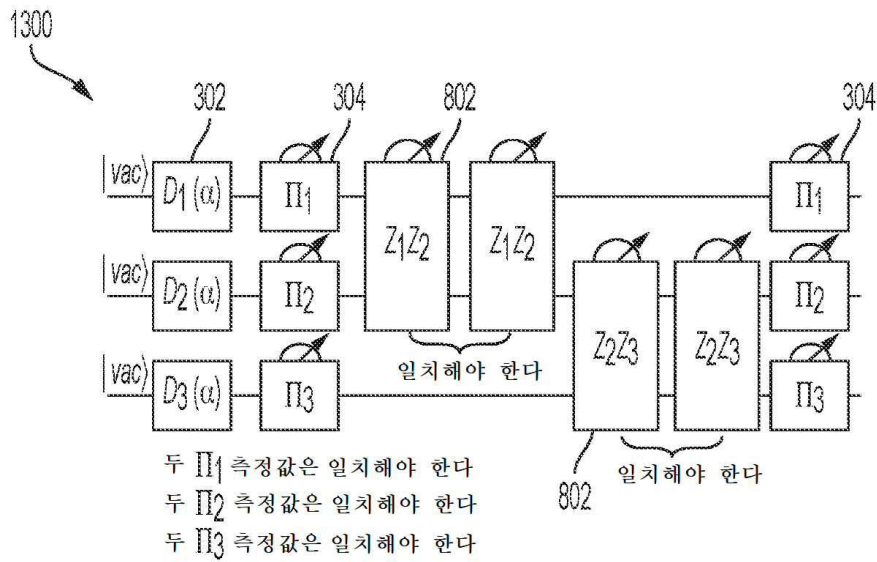
도면11



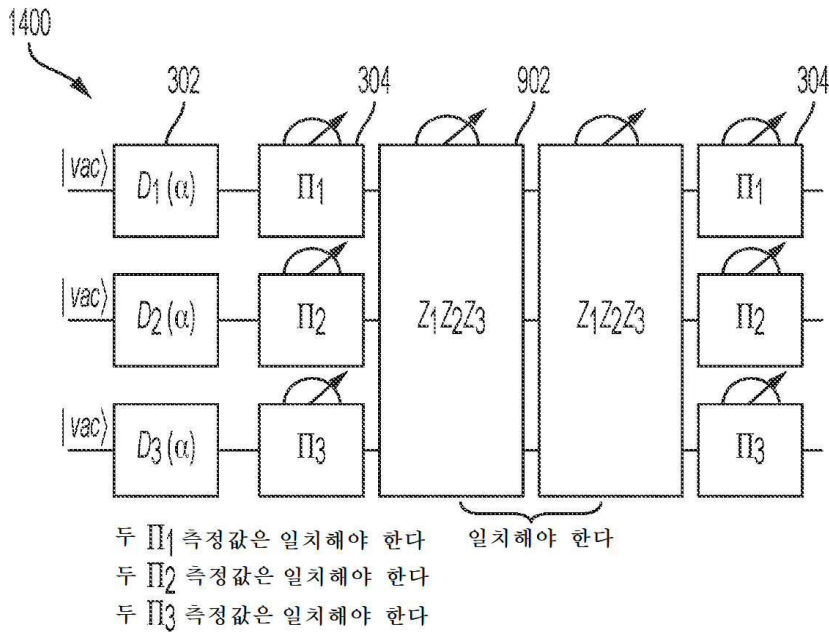
도면12



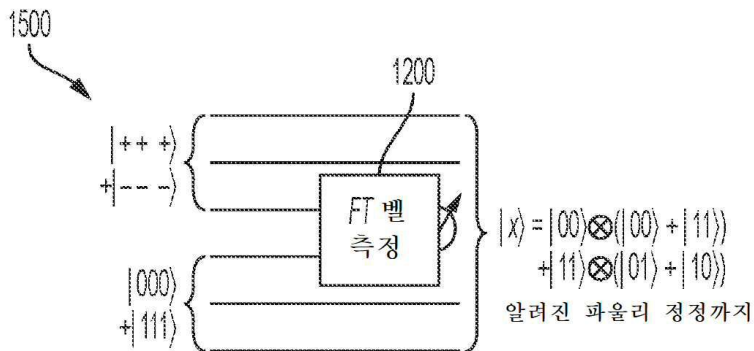
도면13



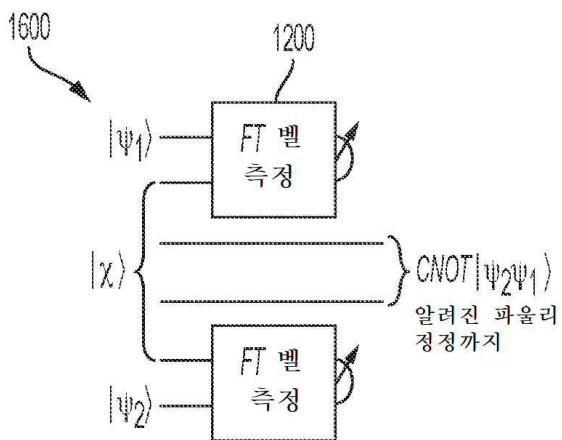
도면14



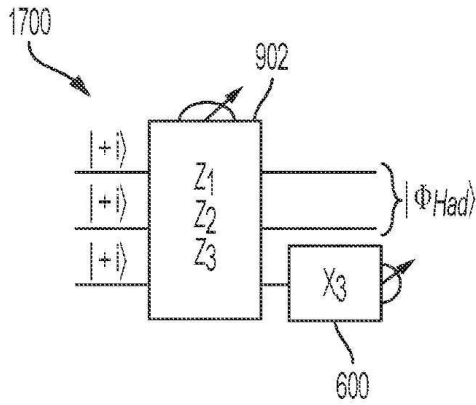
도면15



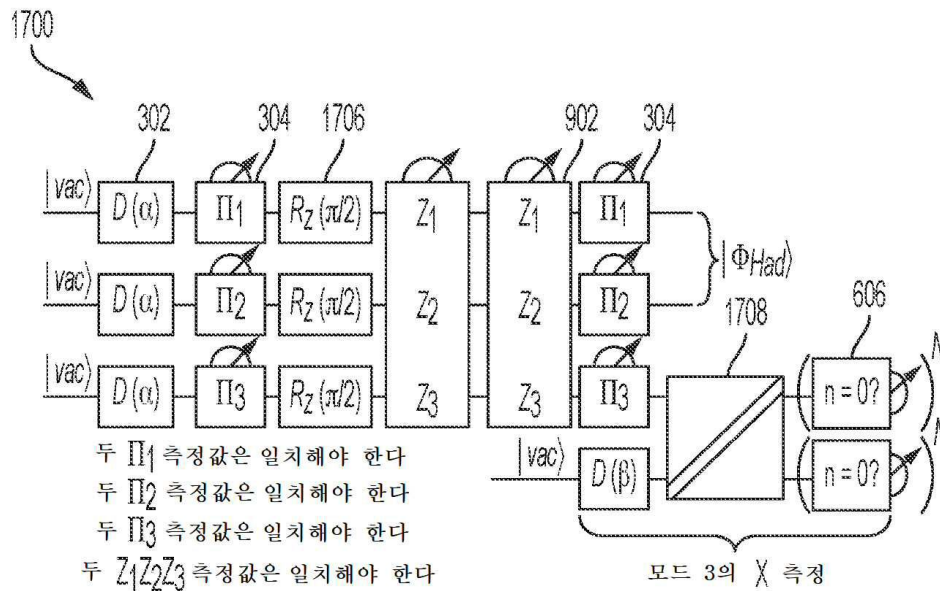
도면16



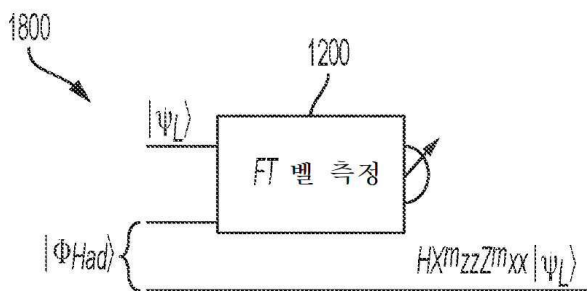
도면17a



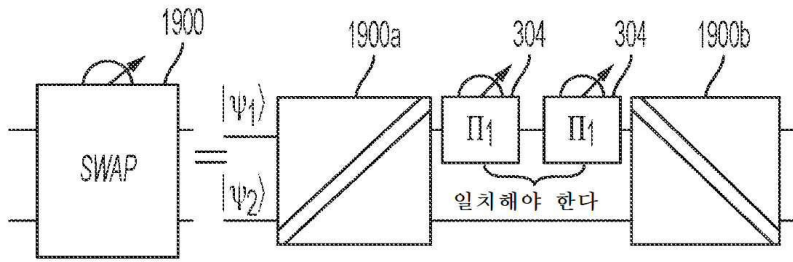
도면17b



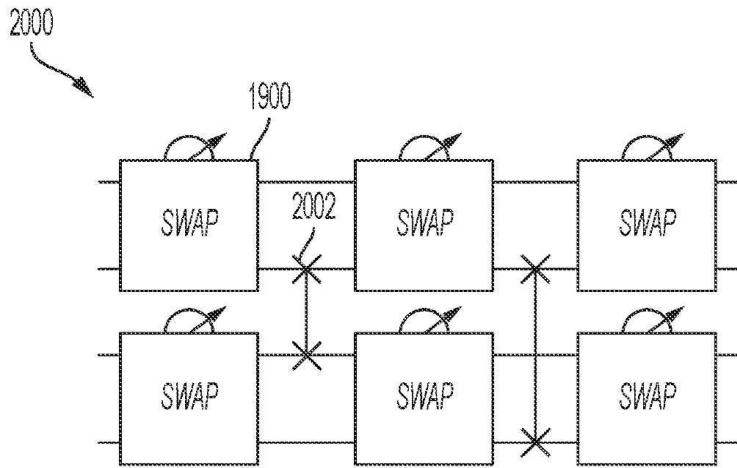
도면18



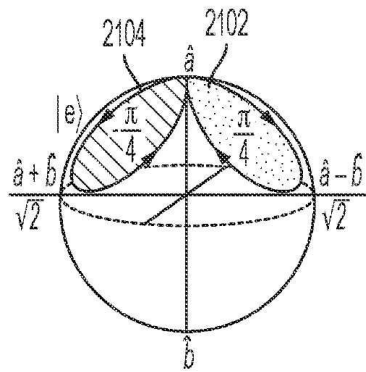
도면19



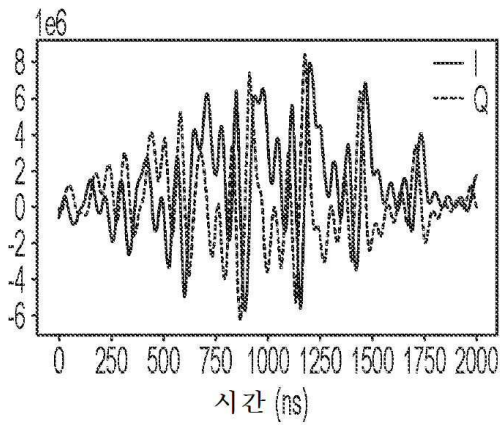
도면20



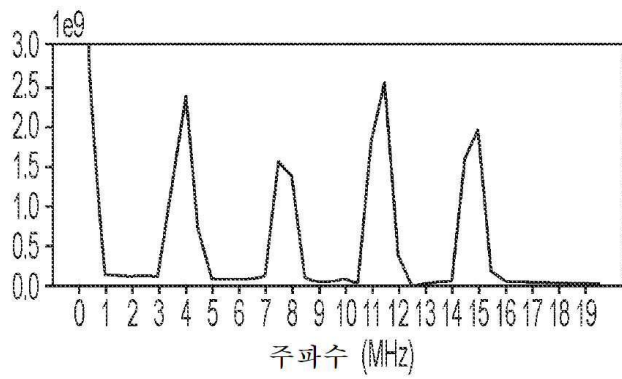
도면21



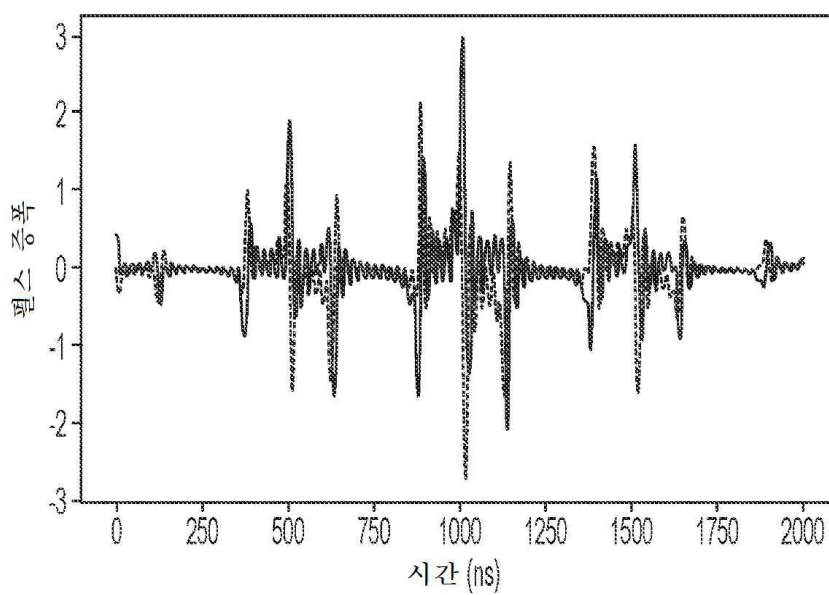
도면22a



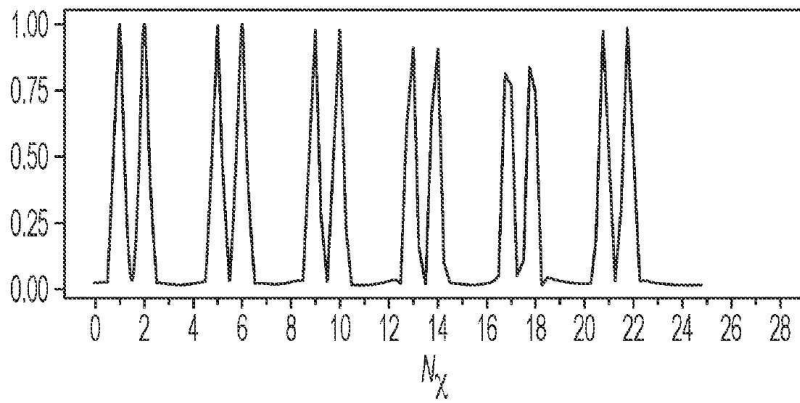
도면22b



도면23a

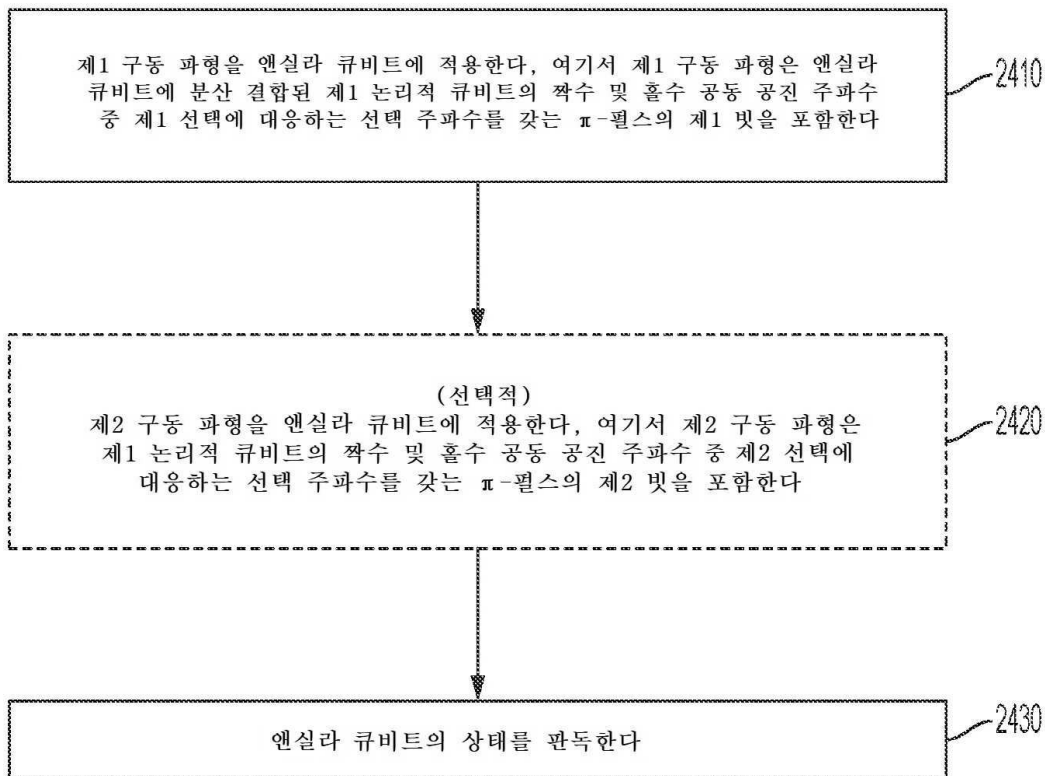


도면23b

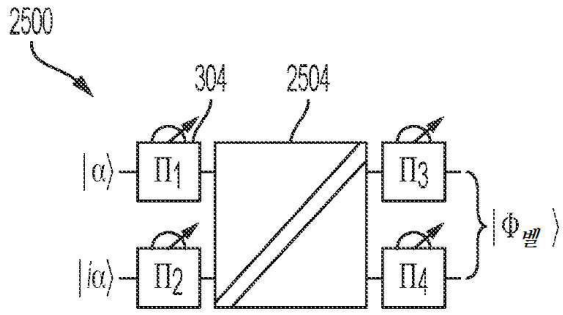


도면24

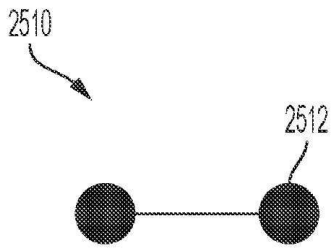
2400



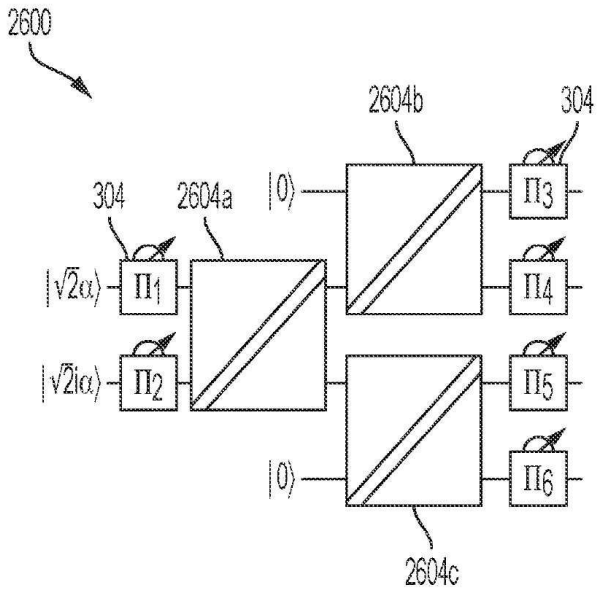
도면25a



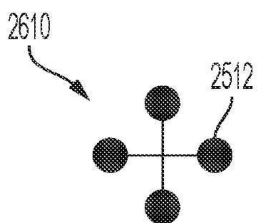
도면25b



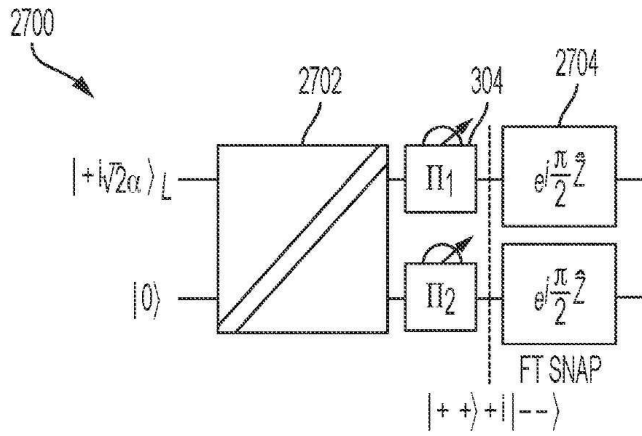
도면26a



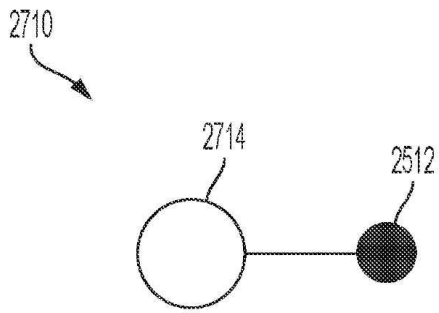
도면26b



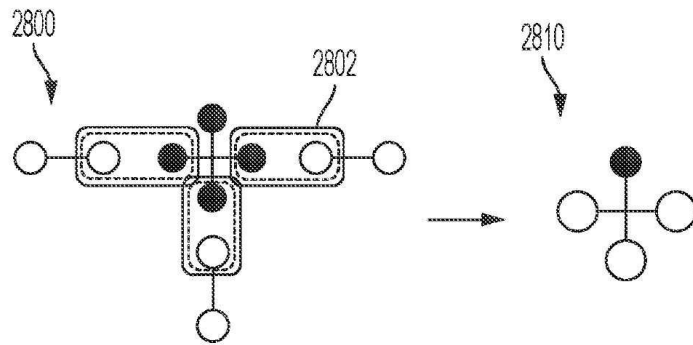
도면27a



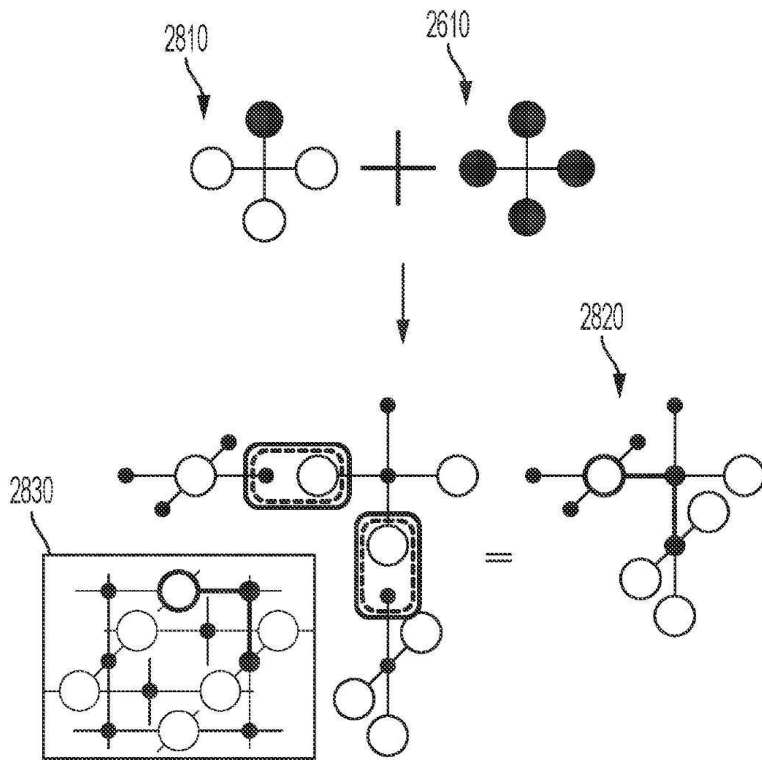
도면27b



도면28a



도면28b



도면29

