



(12) 发明专利

(10) 授权公告号 CN 102203841 B

(45) 授权公告日 2014. 01. 22

(21) 申请号 200980143922. 5

G02F 1/1345(2006. 01)

(22) 申请日 2009. 07. 01

H01L 51/50(2006. 01)

(30) 优先权数据

H05B 33/04(2006. 01)

2008-301159 2008. 11. 26 JP

H05B 33/06(2006. 01)

(85) PCT国际申请进入国家阶段日

(56) 对比文件

2011. 05. 03

JP 特开 2006-146040 A, 2006. 06. 08, 说明书第 16-42 段以及附图 1-15.

(86) PCT国际申请的申请数据

JP 特开 2006-146040 A, 2006. 06. 08, 说明书第 16-42 段以及附图 1-15.

PCT/JP2009/062061 2009. 07. 01

(87) PCT国际申请的公布数据

JP 特开 2006-215480 A, 2006. 08. 17, 说明书第 16-75 段以及附图 1-13.

W02010/061662 JA 2010. 06. 03

(73) 专利权人 夏普株式会社

CN 1841139 A, 2006. 10. 04, 全文.

地址 日本大阪府

US 6275278 B1, 2001. 08. 14, 全文.

(72) 发明人 森胁弘幸

JP 特开平 10-282522 A, 1998. 10. 23, 全文.

(74) 专利代理机构 北京尚诚知识产权代理有限公司

审查员 李宁馨

公司 11322

代理人 龙淳

(51) Int. Cl.

G09F 9/30(2006. 01)

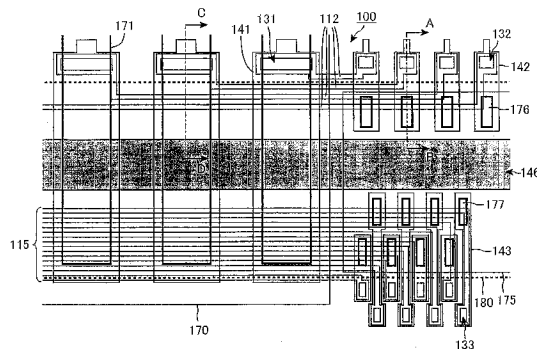
权利要求书2页 说明书23页 附图22页

(54) 发明名称

显示装置

(57) 摘要

本发明提供能够防止接触不良并且窄边框化的显示装置。本发明是一种显示装置,其包括:具有外部连接端子和通过上述外部连接端子的下方的下层配线的显示装置用基板;外部连接部件;和将上述显示装置用基板和上述外部连接部件电导通的导电部件,上述外部连接部件具有经由上述导电部件与上述外部连接端子连接的连接部,上述显示装置用基板还具有:形成在上述外部连接端子的下层的层间绝缘膜;和形成在上述层间绝缘膜的下层并且通过上述层间绝缘膜的第一连接孔与上述外部连接端子连接的配线连接部,上述第一连接孔在俯视上述显示装置用基板时配置在上述连接部和上述导电部件重叠的区域以外。



CN 102203841 B

1. 一种显示装置,其特征在于:

所述显示装置包括:具有外部连接端子和通过所述外部连接端子的下层的下层配线的显示装置用基板;外部连接部件;和将所述显示装置用基板和所述外部连接部件电导通的导电部件,

所述外部连接部件具有经由所述导电部件与所述外部连接端子连接的连接部,

所述显示装置用基板还具有:形成在所述外部连接端子的下层的层间绝缘膜;和形成在所述层间绝缘膜的下层并且通过所述层间绝缘膜的第一连接孔与所述外部连接端子连接的配线连接部,

所述第一连接孔在俯视所述显示装置用基板时配置在所述连接部和所述导电部件重叠的区域以外,

所述显示装置用基板具有多个所述第一连接孔、多个所述外部连接端子、多个所述配线连接部和多个所述下层配线,

所述多个下层配线在俯视所述显示装置用基板时横穿所述多个外部连接端子而并行,并且从外侧的下层配线依次相对于延伸方向向同一方向一侧弯曲,

所述多个配线连接部的每个配线连接部是所述多个下层配线中的任一个的弯曲的前端的部分。

2. 如权利要求 1 所述的显示装置,其特征在于:

所述显示装置用基板还具有上层配线,该上层配线经由所述配线连接部与所述外部连接端子电导通且在俯视所述显示装置用基板时与所述外部连接部件重叠,并且包括与构成所述外部连接端子的导电层相同的导电层,

所述上层配线通过所述层间绝缘膜的第二连接孔与所述下层配线连接,

所述第二连接孔在俯视所述显示装置用基板时配置在所述连接部和所述导电部件重叠的区域以外。

3. 如权利要求 2 所述的显示装置,其特征在于:

所述显示装置用基板还具有与所述外部连接端子和所述上层配线之间的电通路连接的静电放电保护电路。

4. 如权利要求 3 所述的显示装置,其特征在于:

所述显示装置用基板还具有依次层叠有半导体层、栅极绝缘膜和栅极电极的薄膜晶体管,

所述下层配线与所述栅极电极电导通。

5. 如权利要求 2 至 4 中的任一项所述的显示装置,其特征在于:

所述显示装置用基板具有包括所述下层配线的多个共用配线。

6. 如权利要求 5 所述的显示装置,其特征在于:

所述上层配线与所述多个共用配线交叉。

7. 如权利要求 5 所述的显示装置,其特征在于:

在所述外部连接端子和所述上层配线之间的电通路上,连接有多个共用配线中的至少两个配线。

8. 如权利要求 2 至 4 中的任一项所述的显示装置,其特征在于:

所述外部连接端子和所述上层配线经由两层以上的配线层连接。

9. 如权利要求 1 至 4 中的任一项所述的显示装置,其特征在于:
所述显示装置还具有将显示元件密封的密封材料。
10. 如权利要求 9 所述的显示装置,其特征在于:
所述第一连接孔在俯视所述显示装置用基板时配置在所述连接部和所述导电部件重叠的区域与所述密封材料之间。
11. 如权利要求 9 所述的显示装置,其特征在于:
所述第一连接孔在俯视所述显示装置用基板时配置在比所述密封材料靠近所述显示装置用基板的内侧的位置。
12. 如权利要求 9 所述的显示装置,其特征在于:
所述第一连接孔在俯视所述显示装置用基板时与所述密封材料重叠。
13. 如权利要求 12 所述的显示装置,其特征在于:
所述显示装置用基板还具有形成在所述密封材料内的感光间隔物。
14. 如权利要求 12 所述的显示装置,其特征在于:
所述显示装置用基板还具有形成在所述密封材料的下方的绝缘膜。
15. 如权利要求 14 所述的显示装置,其特征在于:
所述绝缘膜配置在所述密封材料的所有区域的下方。
16. 如权利要求 1 至 4 中的任一项所述的显示装置,其特征在于:
所述导电部件包括导电性微粒子。
17. 如权利要求 1 所述的显示装置,其特征在于:
所述多个第一连接孔在俯视所述显示装置用基板时设置在同一直线上。
18. 如权利要求 1 所述的显示装置,其特征在于:
所述外部连接部件包括第一外部连接部件和第二外部连接部件,
所述第一外部连接部件和所述第二外部连接部件经由所述下层配线连接,并且沿着所述显示装置用基板的外周并列配置。

显示装置

技术领域

[0001] 本发明涉及显示装置。更详细地,涉及适于具有设置了用于进行与挠性印制电路(FPC:Flexible Printed Circuits)的连接等的外部连接端子的显示装置用基板的液晶显示装置和有机电致发光显示装置(有机EL显示器)的显示装置。

背景技术

[0002] 近年来,安装有液晶显示装置、有机EL显示器等的便携式电话、PDA等便携式电子设备,被要求进一步的小型化和轻量化。随之,有谋求显示区域周边(边框区域)的小型化即窄边框化的倾向,正在积极地进行开发。

[0003] 作为这样的显示装置,例如,公开有一种显示装置,其包括:对驱动扫描线的扫描线驱动电路供电的共用配线和对驱动信号线的信号线驱动电路供电的共用配线;将上述共用配线的每个共用配线绝缘的层间绝缘膜;分别位于以使上述每个共用配线的一部分露出的方式设置于上述层间绝缘膜的多个接触孔上的多个外部连接端子(例如,参照专利文献1)。

[0004] 现有技术文献

[0005] 专利文献

[0006] 专利文献1:日本特开平10-282522号公报

发明内容

[0007] 发明要解决的课题

[0008] 但是,在专利文献1所述的技术中,当要进行窄边框化时,在显示装置用基板与通常通过热压接安装于显示装置用基板的外部连接部件之间发生过接触不良。

[0009] 本发明鉴于上述现状而完成,目的在于提供能够防止接触不良并且窄边框化的显示装置。

[0010] 用于解决课题的手段

[0011] 本发明的发明人对能够防止接触不良并且实现窄边框化的显示装置进行了各种探讨后,着眼于如下:当将外部连接部件热压接到显示装置用基板的外部连接端子时,外部连接端子容易被为了将外部连接端子和外部连接部件的连接部电连接而利用的导电部件压坏,从而引起接触不良。进一步,本发明的发明人,得出引起外部连接端子的压坏的主要原因:(1)在显示装置用基板中,在外部连接端子的区域内,用于与形成在比上述外部连接端子靠近下层的配线电连接的连接孔,被设置成贯穿外部连接端子下的层间绝缘膜;(2)构成外部连接端子的导电层,与层间绝缘膜的上表面上相比,容易在连接孔的内壁面较薄地形成;(3)利用含有导电性微珠(导电性微粒子)的各向异性导电膜和焊料作为导电部件,由此可知,当在配置有连接孔的区域附近对连接部件进行热压接时,容易发生接触不良。

[0012] 于是,本发明的发明人,进一步讨论后,得出以下结论:通过在外部连接部件的连

接部和导电部件重叠的区域以外配置连接孔,隔着导电部件将外部连接部件热压接到显示装置用基板的外部连接端子时,能够抑制将来自导电部件的压力施加到配置有连接孔的区域,能够有效地抑制外部连接端子的压坏,从而想到能够完美地解决上述课题的方式方法,完成本发明。

[0013] 即,本发明是一种显示装置(以下也称为本发明的第一显示装置。),其包括:具有外部连接端子和通过上述外部连接端子的下层的下层配线的显示装置用基板;外部连接部件;和将上述显示装置用基板与上述外部连接部件电导通的导电部件,上述外部连接部件具有经由上述导电部件与上述外部连接端子连接的连接部,上述显示装置用基板还具有:形成在上述外部连接端子的下层的层间绝缘膜;和形成在上述层间绝缘膜的下层并且通过上述层间绝缘膜的第一连接孔与上述外部连接端子连接的配线连接部,上述第一连接孔俯视上述显示装置用基板时配置在上述连接部和上述导电部件重叠的区域以外。

[0014] 在本发明的第一显示装置中,由于在外部连接端子的下方设置有下层配线,所以能够实现窄边框化。

[0015] 另外,在本发明的第一显示装置中,即使将外部连接部件热压接到显示装置用基板上,由于在连接部和导电部件重叠而在热压接时被施加压力的区域中没有第一连接孔,所以能够抑制由导电部件导致的外部连接端子的导电层被压坏。如上所述,根据本发明的第一显示装置,能够防止接触不良并且实现窄边框化。

[0016] 另外,在本说明书中,上是指,远离包含于显示装置用基板的绝缘基板(例如玻璃基板、塑料基板、有机硅基板)的方向;另一方面,下是指,靠近包含于显示装置用基板的绝缘基板的方向。即,上层是指,远离包含于显示装置用基板的绝缘基板的层;另一方面,下层是指,靠近包含于显示装置用基板的绝缘基板的层。

[0017] 另外,在本说明书中,连接孔可以是被称为接触孔、通孔、过孔的孔。

[0018] 进一步,上述连接部是能够与显示装置用基板连接的配线和凸起等连接端子。

[0019] 上述配线连接部是配线的一部分,更详细地,是与其他配线和端子等导电部件连接(接触)的部分,可以是上述下层配线的一部分,也可以是形成在上述层间绝缘膜的下层的上述下层配线以外的配线(例如引绕配线)的一部分。

[0020] 作为本发明的第一显示装置的结构,只要必须含有这样的构成要素即可,也可以不含有其他构成要素,并不做特别限定。

[0021] 以下对本发明的第一显示装置的优选方式进行详细说明。另外,以下所示各方式可以适当组合。

[0022] 也可以为:上述显示装置用基板还具有上层配线,该上层配线经由上述配线连接部与上述外部连接端子电导通且在俯视上述显示装置用基板时与上述外部连接部件重叠,并且包括与构成上述外部连接端子的导电层相同的导电层,上述上层配线通过上述层间绝缘膜的第二连接孔与上述下层配线连接,上述第二连接孔在俯视上述显示装置用基板时配置在上述连接部和上述导电部件重叠区域以外。由此,能够实现窄边框化,并且实现显示装置用基板的高功能化。

[0023] 另外,在本说明书中,某部件A和某部件B重叠的方式,可以为部件A的全部与部件B重叠,也可以为部件A的一部分与部件B重叠。另外,上层配线包括与构成外部连接端子的导电层相同的导电层,是指处于以下关系:与包含于外部连接端子的导电层和包含于

与其对应的上层配线的导电层具有实质上相同的组成,在形成包含于外部连接端子的导电层的工序中,能够将包含于上层配线的导电层一并形成。即,包含于外部连接端子的导电层和包含于上层配线的导电层,如果是在同一工序中形成的情况下能够产生的程度的差异,则组成可以不同。

[0024] 也可以为:上述显示装置用基板还具有与上述外部连接端子和上述上层配线之间的电通路连接的静电放电保护电路。由此,能够抑制来自外部连接部件的噪声和由静电放电导致的半导体元件的劣化和破坏。

[0025] 也可以为:上述显示装置用基板还具有依次层叠有半导体层、栅极绝缘膜和栅极电极的薄膜晶体管,上述下层配线与上述栅极电极电导通。由此,能够更有效地抑制来自外部连接部件的噪声和由静电放电导致的半导体元件的劣化和破坏。

[0026] 也可以为:上述显示装置用基板具有包括上述下层配线的多个共用配线。

[0027] 也可以为:上述上层配线与上述多个共用配线交叉。由此,能够将外部连接端子与外部连接端子的下方的任意共用配线连接。

[0028] 也可以为:在上述外部连接端子和上述上层配线之间的电通路上,连接有上述多个共用配线中的至少两个配线。由此,能够将同电位的信号传递给多个共用配线。

[0029] 也可以为:上述外部连接端子和上述上层配线经由两层以上配线层连接。由此,能够根据交叉的其他配线和元件的配置层,更改连接外部连接端子和上层配线的配线的配置层,能够进一步实现窄边框化和提高可靠性。

[0030] 也可以为:上述显示装置还具有将显示元件密封的密封材料。

[0031] 也可以为:上述第一连接孔在俯视上述显示装置用基板时配置在上述连接部和上述导电部件重叠的区域与上述密封材料之间。由此,能够在密封材料和导电部件之间的余量 (margin) 区域中配置连接孔,能够抑制接触不良,并且将边框部的增加抑制在最小限。

[0032] 也可以为:上述第一连接孔在俯视上述显示装置用基板时配置在比上述密封材料靠近上述显示装置用基板内侧的位置。由此,能够提高外部连接端子的接触部分的可靠性。

[0033] 也可以为:上述第一连接孔在俯视上述显示装置用基板时与上述密封材料重叠。由此,能够进一步实现窄边框化。

[0034] 也可以为:上述显示装置用基板还具有形成在上述密封材料内的感光间隔物。由此,能够抑制接触不良等不良情况,并且进一步实现窄边框化和提高可靠性。

[0035] 也可以为:上述显示装置用基板还具有形成在上述密封材料的下方的绝缘膜。由此,能够抑制接触不良等不良情况,并且进一步实现窄边框化和提高可靠性。

[0036] 也可以为:上述绝缘膜配置在上述密封材料的大致全部区域的下方。由此,在液晶显示装置中,能够抑制起因于绝缘膜的高低不平而发生的单元厚度不均,从而降低显示品质的情况。

[0037] 也可以为:上述导电部件包括导电性微粒子。特别是在使用各向异性导电膜的情况下,外部连接端子的导电层被各向异性导电膜的导电性微粒子呈环状切断,容易发生接触不良。根据本发明的第一显示装置,在含有导电性微粒子的情况下,能够特别有效地防止接触不良等不良情况的发生。

[0038] 也可以为:上述显示装置用基板具有多个上述第一连接孔、多个上述外部连接端子、多个上述配线连接部和多个上述下层配线,上述多个下层配线在俯视上述显示装置用

基板时横穿上述多个外部连接端子而并行,并且从外侧的下层配线依次相对于延伸方向(横穿多个外部连接端子的方向)向同一方向一侧弯曲,上述多个配线连接部的每个配线连接部是上述多个下层配线中的任一个的弯曲的前端的部分。在该方式中,由于在下层配线横穿外部连接端子的部分没有配置第一连接孔,所以能够缩小下层配线的配线间隔。因此,能够配置在外部连接端子的下方的下层配线的数量增加,能够进一步实现窄边框化。

[0039] 另外,多个下层配线并行,不需要以多个下层配线严密地平行的方式排列设置。另外,多个下层配线向同一方向一侧弯曲,并不需要多个下层配线严密地向相同方向弯曲,例如,可以列举多个下层配线向显示装置用基板的内侧和外周侧中的任一侧一致弯曲的方式。进一步,外侧的下层配线,可以是位于显示装置用基板的外周侧的下层配线,也可以是位于显示装置用基板的内侧的下层配线。

[0040] 也可以为:上述多个第一连接孔在俯视上述显示装置用基板时设置在同一直线上。由此,能够进一步实现窄边框化。

[0041] 本发明还可以是一种显示装置(以下,也称为本发明的第二显示装置。),其包括:具有外部连接端子和通过上述外部连接端子的下方的下层配线的显示装置用基板;第一外部连接部件和第二外部连接部件,上述第一外部连接部件和上述第二外部连接部件经由上述下层配线连接,并且沿着上述显示装置用基板的外周并列配置。

[0042] 在本发明的第二显示装置中,在外部连接端子的下方设置有下层配线,并且第一外部连接部件和第二外部连接部件沿着显示装置用基板的外周并列设置,因此能够实现窄边框化。

[0043] 作为本发明的第二显示装置的结构,只要必须含有这样的构成要素即可,也可以不含有其他构成要素,并不做特别限定。

[0044] 另外,本发明的第二显示装置和本发明的第一显示装置及其各种方式,可以适当组合,由此,能够防止接触不良并且进一步实现窄边框化。

[0045] 发明效果

[0046] 根据本发明的第一显示装置,能够防止接触不良并且能够实现窄边框化。根据本发明的第二显示装置,能够实现窄边框化。

附图说明

[0047] 图1是表示实施方式1的液晶显示装置的边框部的结构的俯视示意图。

[0048] 图2是表示实施方式1的液晶显示装置的边框部的结构部的截面示意图,(a)是沿着图1中的A-B线的截面图,(b)是沿着图1中的C-D线的截面图。

[0049] 图3-1是表示实施方式2的液晶显示装置的边框部的结构的俯视示意图。

[0050] 图3-2是表示实施方式2的液晶显示装置的边框部的结构的截面示意图,是沿着图3-1中的E-F线的截面图。

[0051] 图4是表示实施方式2的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0052] 图5-1是表示实施方式2的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0053] 图5-2是表示实施方式2的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图5-1中的G-H线的截面图。

[0054] 图 6-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0055] 图 6-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 6-1 中的 I-J 线的截面图。

[0056] 图 7-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0057] 图 7-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 7-1 中的 K-L 线的截面图。

[0058] 图 8-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0059] 图 8-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 8-1 中的 M-N 线的截面图。

[0060] 图 9 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0061] 图 10 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0062] 图 11 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0063] 图 12 是表示实施方式 3 的液晶显示装置的边框部的结构的俯视示意图。

[0064] 图 13 是表示实施方式 3 的液晶显示装置的边框部的结构部的截面示意图,(a) 是沿着图 12 中的 P-Q 线的截面图,(b) 是沿着图 12 中的 R-S 线的截面图。

[0065] 图 14-1 是表示比较方式 1 的液晶显示装置的边框部的结构的俯视示意图。

[0066] 图 14-2 是表示比较方式 1 的液晶显示装置的边框部的结构的截面示意图,是沿着图 14-1 中的 T-U 线的截面图。

[0067] 图 15 是表示比较方式 1 的液晶显示装置的边框部的结构的变形例的俯视示意图。

[0068] 图 16 是表示实施方式 1 的液晶显示装置的边框部的结构的另一个俯视示意图。

[0069] 图 17 是表示比较方式的液晶显示装置的边框部的结构的俯视示意图。

具体实施方式

[0070] 以下揭示实施方式,参照附图对本发明进行进一步详细说明,但本发明不限于这些实施方式。

[0071] (实施方式 1)

[0072] 图 1 是表示实施方式 1 的液晶显示装置的边框部(显示区域外的外周部)的结构俯视示意图。图 2 是表示实施方式 1 的液晶显示装置的边框部的结构部的截面示意图,(a) 是沿着图 1 中的 A-B 线的截面图,(b) 是沿着图 1 中的 C-D 线的截面图。

[0073] 本实施方式的液晶显示装置 100,如图 1、图 2 所示,具有以下结构:作为显示装置用基板的薄膜晶体管(TFT:Thin Film Transistor)基板 111、作为外部连接部件的 FPC(Flexible Printed Circuits:挠性印制电路)170 和 IC 芯片 175,在液晶显示装置的边框部处通过 ACF(Anisotropic Conductive Film:各向异性薄膜)180 连接。FPC170 和 IC 芯片 175,沿着在俯视时为矩形状的 TFT 基板 111 的一边排列配置。在本实施方式和后述的其他实施方式中,FPC170 可以仅由具有柔软性的基材构成,也可以是对具有柔软性的基材赋予硬质的部件(刚性)的刚性 FPC,但以下,以刚性 FPC 为例进行说明。将由聚酰亚

胺等构成的具有柔软性的基材部分称为 FPC,将构成液晶控制器的各种芯片、电阻、电容器等电子部件的装载部分称为刚性部,将基材部分和刚性部合称为刚性 FPC。

[0074] 液晶显示装置 100,除了 TFT 基板 111 以外,还具有与 TFT 基板 111 相对配置的 CF 基板。CF 基板在绝缘基板上,从绝缘基板侧依次具有:(1)由遮光部件构成的黑矩阵,红、绿和蓝的彩色滤光片;(2)覆盖层;(3)由透明导电膜构成的共用电极;和(4)取向膜。TFT 基板 111 和 CF 基板的外周部,通过呈框状设置的密封材料密封,进一步,在 TFT 基板 111 和 CF 基板之间充填有液晶材料。刚性 FPC170 和 IC 芯片 175,配置在比 TFT 基板 111 和 CF 基板相对的区域靠近外侧的 TFT 基板 111 上。

[0075] 刚性 FPC170 在基材 172 上,形成有相互平行排列设置的多个配线 171,该配线 171 作为刚性 FPC170 的连接端子(连接部)起作用。在刚性 FPC170 上,装载有构成液晶控制器的各种芯片和电阻、电容器等电子部件。

[0076] IC 芯片 175 具有信号输入用凸点(bump)176 和信号输出用凸点 177,该凸点 176、177 作为 IC 芯片 175 的连接端子(连接部)起作用。IC 芯片 175 通过 COG(Chip On Glass:玻璃基芯片)方式裸芯片安装于 TFT 基板 111。另外,在 IC 芯片 175 上,通常形成有源极驱动器、栅极驱动器、电源电路、传感器电路等,但形成于 IC 芯片 175 的电路,由形成在 TFT 基板 111 上的 TFT 的性能决定。即,由于形成在 TFT 基板 111 上的 TFT 的性能根据其材质例如是 LPS(低温多晶硅)、CGS(连续粒状结晶硅)、非晶硅中的任一种而不同,考虑通过形成在 TFT 基板 111 上的 TFT 能否使电路工作,电路规模会不会变大,成品率是否会降低等,决定 IC 芯片 175 和形成在 TFT 基板 111 上的电路。信号输入用凸点 176 排列设置,信号输出用凸点 177 交错设置即相互错开设置成两列。另外,IC 芯片 175 当然可以是 LSI 芯片。

[0077] 在 TFT 基板 111 上形成:与刚性 FPC170 的配线 171 对应,相互平行地排列设置成一列的多个外部连接端子 141;与信号输入用凸点 176 对应,相互平行地排列设置成一列的多个外部连接端子 142;和与信号输出用凸点 177 对应,设置成长条状的外部连接端子 143。

[0078] ACF180 以覆盖外部连接端子 141、142、143 的方式设置。外部连接端子 141 通过 ACF 180 中的作为导电部件的导电性微珠(导电性微粒子)181 与刚性 FPC170 的配线 171 连接;外部连接端子 142 通过导电性微珠 181 与信号输入用凸点 176 连接;外部连接端子 143 通过导电性微珠 181 与信号输出用凸点 177 连接。

[0079] 外部连接端子 141,通过设置在形成于其下层的层间绝缘膜 152 的接触孔 131,与位于形成在层间绝缘膜 152 的下层的作为下层配线的配线 112 的一个端部的配线连接部连接。另外,配线连接部是配线的一部分,更详细地,是与其他配线和端子等导电部件连接(接触)的部分。配线 112 从外部连接端子 141 的下方延伸到外部连接端子 142 的下方,位于配线 112 的另一个端部的配线连接部,通过设置于层间绝缘膜 152 的接触孔 132,与外部连接端子 142 连接。由此,从刚性 FPC170 将信号和电源供给到 IC 芯片 175。

[0080] 接触孔 131 与位于 TFT 基板 111 的外周侧的外部连接端子 141 的端部对应,设置在同一轴上(与配线 112 的延伸方向平行的轴上)。接触孔 131 处于与刚性 FPC 170 的配线 171 重叠但不与 ACF 180 重叠的位置,配置在配线 171 和 ACF180 相互重叠的区域以外。因此,外部连接端子 141 分别在配线 171 和 ACF180 相互重叠的区域以外与配线 112 中的任一个连接。即,外部连接端子 141 与刚性 FPC170 的配线 171 连接的部分(与导电性微珠 181 接触的部分),和与配线 112 连接的部分(与配线 112 的配线连接部接触的部分),设置

在不同的位置。然后,与配线 112 连接的部分,配置成不同时与刚性 FPC170 的配线 171 和 ACF180 这两者重叠。

[0081] 接触孔 132 与位于 TFT 基板 111 的外周侧的外部连接端子 142 的端部对应,设置在同一轴上(与配线 112 的延伸方向平行的轴上)。接触孔 132 位于不与信号输入用凸点 176 和 ACF 180 中的任一个重叠的位置。因此,外部连接端子 142 分别在信号输入用凸点 176 和 ACF180 相互重叠的区域以外与配线 112 中的任一个连接。即,外部连接端子 142 与信号输入用凸点 176 连接的部分(与导电性微珠 181 接触的部分),和与配线 112 连接的部分(与配线 112 的配线连接部接触的部分),设置在不同的位置。并且,与配线 112 连接的部分,配置成不同时与信号输入用凸点 176 和 ACF180 这两者重叠。

[0082] 外部连接端子 141 和外部连接端子 142,沿着 ACF180 的配置区域排列,配线 112 在外部连接端子 141、142 的下方,主要沿着外部连接端子 141、142 的排列方向排列设置。配线 112 在一个端部附近,从位于 TFT 基板 111 的外周侧的配线,依次向同一方向一侧(在 TFT 基板 111 的外周侧,且与配线 112 的延伸方向正交的方向)弯曲。并且,在弯曲的前端设置有与外部连接端子 141 接触的配线连接部。另外,配线 112 在另一个端部附近,从位于 TFT 基板 111 的外周侧的配线,依次向同一方向一侧(TFT 基板 111 的外周侧,且与配线 112 的延伸方向正交的方向)弯曲。然后,在弯曲前端设置有与外部连接端子 142 接触的配线连接部。像这样,配线 112 具有俯视时为 π 字的形状。

[0083] 另一方面,外部连接端子 143 通过设置于层间绝缘膜 152 的接触孔 133,与位于形成在层间绝缘膜 152 的下层的作为下层配线的共用配线 115 的一个端部的配线连接部连接。共用配线 115 从外部连接端子 143 的下方通过外部连接端子 141 的下方延伸,与形成于 TFT 基板 111 的元件例如半导体元件、电容器、电阻连接。上述半导体元件通常是晶体管,更详细地,是 TFT。共用配线 115 的每一个都与两个以上元件例如半导体元件、电容器、电阻连接,供给共用的信号和电源。由此,将在 IC 芯片 175 生成的输出信号和输出电源,供给到形成于 TFT 基板 111 的各元件例如半导体元件、电容器、电阻。

[0084] 接触孔 133 与位于 TFT 基板 111 的内侧的外部连接端子 143 的端部对应,交错设置。接触孔 133 位于不与信号输出用凸点 177 和 ACF180 中的任一个重叠的位置。因此,外部连接端子 143 分别在信号输出用凸点 177 和 ACF180 相互重叠的区域以外与共用配线 115 中的任一个连接。即,外部连接端子 143 与信号输出用凸点 177 连接的部分(与导电性微珠 181 接触的部分),和与共用配线 115 连接的部分(与共用配线 115 的配线连接部接触的部分),设置在不同的位置。然后,与共用配线 115 连接的部分,配置成不同时与信号输出用凸点 177 和 ACF180 这两者重叠。

[0085] 外部连接端子 141 和外部连接端子 143,沿着 ACF180 的配置区域排列,共用配线 115 在外部连接端子 141、143 的下方,主要沿着外部连接端子 141、143 的排列方向排列设置。共用配线 115 在一个端部附近,从位于 TFT 基板 111 的内侧的配线,依次向同一方向一侧(TFT 基板 111 的内侧,且与共用配线 115 的延伸方向正交的方向)弯曲。然后,在弯曲的前端设置有与外部连接端子 143 接触的配线连接部。像这样,共用配线 115 具有俯视时为 L 字的形状。

[0086] 另外,在与 TFT 基板 111 的刚性 FPC170 重叠的区域和与 IC 芯片 175 重叠的区域,直接形成有包括 TFT129 和引绕配线 130 的电路块 146。在电路块 146 内,形成有不与源极

驱动器、栅极驱动器、电源电路等 IC 芯片 175 重复的电路。

[0087] 以下,对液晶显示装置 100 的截面构造进行详细说明。

[0088] TFT 基板 111 如图 2(a) 和图 2(b) 所示,在边框部中,在绝缘基板 121 上,具有从绝缘基板 121 侧依次层叠有覆盖膜 122、半导体层 123、栅极绝缘膜 124、第一配线层 161、层间绝缘膜 151、第二配线层 162、层间绝缘膜 152、第三配线层 163、透明导电层 164 的结构。TFT129 包括半导体层 123、栅极绝缘膜 124、由第一配线层 161 构成的栅极电极 125,在半导体层 123 的源极 / 漏极区域,通过贯穿层间绝缘膜 151 和栅极绝缘膜 124 的接触孔,与由第二配线层 162 构成的源极 / 漏极配线 128 连接。

[0089] 另外,由第一配线层 161 形成有引绕配线 130。配线 112 和共用配线 115,由第二配线层 162 形成;外部连接端子 141、142、143,用第三配线层 163 和透明导电层 164 的层叠体来形成。TFT 基板 111 和刚性 FPC170,以及 TFT 基板 111 和 IC 芯片 175,分别隔着 ACF 180 被热压接,由此由包含于 ACF180 中的导电性微珠 181 连接,并且通过由包含在 ACF180 中的热硬化性树脂等构成的粘接成分 182 固接。

[0090] 另外,在外部连接端子 141、142、143,以及与它们对应的刚性 FPC170 的配线 171、IC 芯片 175 的信号输入用凸点 176 和信号输出用凸点 177,在热压接时隔着导电性微珠 181 被施加压力。因此,在该被施加压力的区域(配线 171、信号输入用凸点 176 和信号输出用凸点 177 与导电性微珠 181 重叠的区域),假设设置有接触孔 131、132、133 的情况下,在接触孔内第三配线层 163 和透明导电层 164 的层叠体的膜厚变得比其他部分薄,有可能在热压接时在该区域中外部连接端子 141、142、143 被压坏,发生接触不良。特别是在用包含于 ACF180 中的导电性微珠 181 作为导电部件的情况下,有可能外部连接端子 141、142、143 被环状切断,频繁地发生接触不良。

[0091] 与之相对地,在液晶显示装置 100 中,接触孔 131、132、133 在俯视 TFT 基板 111 时配置在刚性 FPC170 的配线 171、IC 芯片 175 的信号输入用凸点 176 和信号输出用凸点 177 与导电性微珠 181 分别重叠的区域以外。因此,热压接时使导电性微珠 181 只与外部连接端子 141、142、143 的上表面比较厚的部分接触,热压接时能够防止在接触孔 131、132、133 内的膜厚较薄部分的外部连接端子 141、142、143 隔着导电性微珠 181 被施加压力。其结果是,能够抑制起因于外部连接端子 141、142、143 的压坏,在 TFT 基板 111、刚性 FPC170、TFT 基板 111 和 IC 芯片 175 之间发生接触不良。

[0092] 另外,在当前的量产化技术的水准中,配线 112、共用配线 115 等配线组的配线宽度和配线间隔(线和空间)的微细化,在使用干蚀刻的微细加工技术中,能够到 $2\mu\text{m}$ 程度。另一方面,在使用感光性有机绝缘膜作为设置在配线组的上层的层间绝缘膜 152 来进行光刻的情况下, $4\mu\text{m}$ 程度的微细加工是极限。因此,在该配线组上,为了形成用于连接外部连接端子 141、142、143 的接触孔 131、132、133,出于接触孔 131、132、133 的位置控制精度、接触孔 131、132、133 的微细加工精度的方面考虑,实际上,需要使接触孔 131、132、133 形成得比配线组的宽度大。因此当假设只在配线组的延伸部分上配置接触孔 131、132、133 时,又可能各配线间的距离也变大,能够配置在外部连接端子 141、142、143 的下方的配线数有减少。

[0093] 与之相对,在液晶显示装置 100 中,配线 112 在俯视 TFT 基板 111 时,横穿外部连接端子 141、142 而并行,并且从外侧开始依次相对于延伸方向向同一方向一侧弯曲,在弯

曲的前端（配线连接部）与接触孔 131 和接触孔 132 连接。另外，共用配线 115 在俯视 TFT 基板 111 时，横穿外部连接端子 141、143 而并行，并且相对于延伸方向向同一方向一侧弯曲，在弯曲的前端（配线连接部）与接触孔 133 连接。像这样，通过不在配线 112 和共用配线 115 的延伸部分上配置接触孔 131、132、133，即使用感光性有机绝缘膜作为层间绝缘膜 152，也能够将配线 112 和共用配线 115 等的配线组的线和空间 (line and space) 保持得尽可能小。另外，能够与配线组的个数无关地将线和空间保持得尽可能小。因此，由于不需要减少能够配置在外部连接端子 141、142、143 的下方的配线数，所以能够实现窄边框化。

[0094] 另外，由于接触孔 131、132 在俯视 TFT 基板 111 时设置在同一直线上（更优选的是在与配线 112 的延伸方向平行的轴上），与将接触孔 131、132 散乱配置，例如曲折配置的情况相比，能够确保接触孔 131、132 每个的大小，并且能够抑制配置有接触孔 131、132 的区域整体的面积。即，能够实现进一步的窄边框化。

[0095] 另外，接触孔 131、132、133 的平面形状并不做特别限定，另外，接触孔 131、132、133 可以被分割成多个孔。

[0096] 另外，在液晶显示装置 100 中，刚性 FPC170 和 IC 芯片 175，通过作为下层配线的配线 112 连接，并且如图 16 所示，沿着 TFT 基板 111 的外周并列配置。由此，如图 17 所示的比较方式，与将刚性 FPC 170 和 IC 芯片 175 从 TFT 基板 111 的外周侧开始依次配置的情况相比，能够实现窄边框化。在液晶显示装置 100 中，通过在外部连接端子的下层形成配线，由于不需要从外部连接端子向面板内侧的引绕配线，而在端子下引绕引出配线，所以能够实现窄边框化。以往的情况，由于即使排列设置，也需要向面板内侧的引绕配线，所以没有窄边框化的效果。

[0097] 以下，对实施方式 1 的液晶显示装置的制造方法例进行说明。

[0098] 首先，作为前处理，对绝缘基板 121 进行洗净和预退火。绝缘基板 121 不做特别限定，但出于成本等观点，适宜为玻璃基板、树脂基板等。接着，进行以下 (1) ~ (15) 的工序。

[0099] (1) 底涂膜的形成工序

[0100] 在绝缘基板 121 上，通过等离子体化学气相沉积 (Plasma Enhanced Chemical Vapor Deposition :PECVD) 法，依次形成膜厚 50nm 的 SiON 膜和膜厚 100nm 的 SiO_x 膜，从而形成底涂膜 122。作为用于形成 SiON 膜的原料气体，可以列举甲硅烷 (SiH₄)、二氧化氮气体 (N₂O) 和氨气 (NH₃) 的混合气体等。另外，SiO_x 膜，作为原料优选使用正硅酸乙酯 (Tetra Ethyl Ortho Silicate :TEOS) 气体形成。另外，底涂膜 122 可以含有作为原料气体使用甲硅烷 (SiH₄) 和氨气 (NH₃) 的混合气体等形成的氮化硅 (SiN_x) 膜。

[0101] (2) 半导体层的形成工序

[0102] 通过 PECVD 法，形成膜厚 50nm 的非晶硅 (a-Si) 膜。作为用于形成 a-Si 膜的原料气体，可以列举 SiH₄、乙硅烷 (Si₂H₆) 等。由于通过 PECVD 法形成的 a-Si 膜含有氢，所以在约 500℃ 进行减少 a-Si 膜中的氢浓度的处理（脱氢处理）。接着，进行激光退火，通过使 a-Si 膜熔融、冷却和结晶化，形成多晶硅（多晶，p-Si）膜。激光退火例如使用准分子激光器。在 p-Si 膜的形成中，作为激光退火的前处理，（为了进行连续粒状结晶硅 (CG-硅) 化），也可以不进行脱氢处理，而涂敷镍等金属触媒，进行基于热处理的固相生长。另外，作为 a-Si 膜的结晶化，可以只进行基于热处理的固相生长。接着，通过四氟化碳 (CF₄) 和氧气 (O₂) 的混合气体进行干蚀刻，对 p-Si 膜进行图案形成，形成半导体层 123。

[0103] (3) 栅极绝缘膜的形成工序

[0104] 接着,使用 TEOS 作为原料气体,形成由膜厚 45nm 的氧化硅构成的栅极绝缘膜 124。作为栅极绝缘膜 124 的材质并不做特别限定,可以使用 SiO_x 膜、 SiON 膜等。作为用于形成 SiO_x 膜和 SiON 膜的原料气体,可以列举与底涂膜的形成工序中所述的相同的原料气体。另外,栅极绝缘膜 124 可以是由上述多种材料构成的层叠体。

[0105] (4) 离子掺杂工序

[0106] 为了控制 TFT129 的阈值,通过离子掺杂法、离子注入法等,对半导体层 123 掺杂硼等杂质。更具体地,在对由 N 沟道型 TFT 和 P 沟道型 TFT 构成的半导体层掺杂了硼等杂质之后(第一掺杂工序),在通过抗蚀剂将由 P 沟道型 TFT 构成的半导体层遮掩的状态下,对由 N 沟道型 TFT 构成的半导体层进一步掺杂硼等杂质(第二掺杂工序)。另外,在不需要 P 沟道型 TFT 的阈值控制的情况下,也可以不进行第一掺杂工序。

[0107] (5) 第一配线层的形成工序

[0108] 接着,使用溅射法,依次形成膜厚 30nm 的氮化钽(TaN)膜和膜厚 370nm 的钨(W)膜。接着,在通过光刻法将抗蚀膜图案形成为期望的形状后,将调整氩气(Ar)、六氟化硫(SF_6)、四氟化碳(CF_4)、氧气(O_2)、氯气(Cl_2)等的份量而制作成的混合气体用作蚀刻气体进行干蚀刻,形成第一配线层 161。作为第一配线层 161 的材料,可以列举钽(Ta)、钼(Mo)、钨钼合金(MoW)等表面平坦且特性稳定的高熔点金属和铝(Al)等低电阻金属。另外,第一配线层 161 也可以是由上述多种材料构成的层叠体。

[0109] (6) 源极/漏极区域的形成工序

[0110] 接着,为了形成 TFT129 的源极/漏极区域,将栅极电极 125 作为掩模,在 N 沟道型 TFT 的情况下通过离子掺杂法、离子注入法等对半导体层 123 高浓度地掺杂磷等杂质,在 P 沟道型 TFT 的情况下通过离子掺杂法、离子注入法等对半导体层 123 高浓度地掺硼等杂质。此时,根据需要,也可以形成 LDD(Lightly Doped Drain:轻掺杂漏极)区域。接着,为了使存在于半导体层 123 中的杂质离子活性化,在约 700°C 下,进行 6 小时的热活性化处理。由此,能够提高源极/漏极区域的电传导性。另外,作为活性化的方法,可以列举照射准分子激光的方法等。

[0111] (7) 层间绝缘膜和接触孔的形成工序

[0112] 接着,在绝缘基板 121 整面上,通过 PECVD 法,形成膜厚 100 ~ 400nm(适宜 200 ~ 300nm)的 SiN_x 膜和膜厚 500 ~ 1000nm(适宜 600 ~ 800nm)的 TEOS 膜,由此形成层间绝缘膜 151。作为层间绝缘膜 151,也可以使用 SiON 膜等。另外,为了抑制 TFT 特性因瞬时劣化等而降低,并且稳定 TFT129 的电特性,可以在层间绝缘膜 151 的下层形成 50nm 程度的薄盖膜(例如 TEOS 膜等)。接着,通过光刻法将抗蚀膜图案形成为期望的形状,由此形成抗蚀剂掩模之后,用氢氟酸类的蚀刻溶液进行栅极绝缘膜 124 和层间绝缘膜 151 的湿蚀刻,在栅极绝缘膜 124 和层间绝缘膜 151 形成接触孔。另外,蚀刻也可以使用干蚀刻。

[0113] (8) 氢化工序

[0114] 接着,为了通过从层间绝缘膜 151 的 SiN_x 膜供给的氢,进行半导体层 123 的 Si 晶的缺陷修正,在约 400°C 下进行 1 小时热处理。

[0115] (9) 第二配线层的形成工序

[0116] 接着,通过溅射法等,依次形成膜厚 100nm 的钛(Ti)膜、膜厚 500nm 的铝(Al)膜、

膜厚 100nm 的 Ti 膜。接着,在通过光刻法将抗蚀膜图案形成为规定的形状,由此形成抗蚀剂掩模之后,通过干蚀刻对 Ti/Al/Ti 的金属层叠膜进行图案形成,形成第二配线层 162。另外,作为构成第二配线层 162 的金属,也可以用 Al-Si 合金替代 Al。另外,虽然在这里为了配线的低电阻化使用了 Al,但在需要高耐热性且电阻值允许一定程度的增加(例如较短配线结构的情况)的情况下,作为构成第二配线层 162 的金属,也可以使用上述第一配线层 161 的材料(Ta、Mo、MoW、W、TaN 等)。

[0117] (10) 层间绝缘膜和接触孔的形成工序

[0118] 接着,在绝缘基板 121 整面通过旋涂法等涂敷法,形成膜厚 1 ~ 5 μm (适宜 2 ~ 3 μm) 的感光性丙烯酸树脂等感光性树脂膜,由此形成层间绝缘膜 152。作为层间绝缘膜 152 的材料,可以使用非感光性丙烯酸树脂等非感光性树脂、感光性或非感光性的聚烷基硅氧烷类、聚硅氮烷类、聚酰亚胺类聚对二甲苯类的树脂等。另外,作为层间绝缘膜 152 的材料,也可以列举含甲基的聚硅氧烷(MSQ)类材料和多孔质 MSQ 类材料。在使用感光性树脂作为层间绝缘膜 152 的材料的情况下,首先,通过形成期望形状的遮光图案的光掩模,将感光性树脂膜感光(曝光)之后,通过进行蚀刻(显影处理),除去成为接触孔 131、132、133 的区域的感光性树脂。接着,进行感光性树脂膜的烘烤工序(例如 200 $^{\circ}\text{C}$ 下 30 分钟)。由此,层间绝缘膜 152 的开口部(孔部)的形状变得平滑,能够降低接触孔 131、132、133 的纵横比。另外,最开始除去层间绝缘膜 152 的接触部(成为接触孔 131、132、133 的部分)时,不需要灰化(剥离)工序。另外,层间绝缘膜 152,可以层叠有由不同材料构成的多个膜。

[0119] (11) 第三配线层的形成工序

[0120] 接着,通过溅射法等,依次形成膜厚 100nm 的钛(Ti)膜、膜厚 500nm 的铝(Al)膜、膜厚 100nm 的 Ti 膜。接着,在通过光刻法将抗蚀膜图案形成为规定的形状,由此形成抗蚀剂掩模之后,通过干蚀刻对 Ti/Al/Ti 的金属层叠膜进行图案形成,形成第三配线层 163。另外,构成第三配线层 163 的金属,也可以使用 Al-Si 合金等替代 Al。另外,虽然在这里为了配线的低电阻化使用了 Al,但在需要高耐热性且电阻值允许一定程度的增加(例如短的配线结构的情况)的情况下,作为构成第三配线层 163 的金属,也可以使用上述第一配线层 161 的材料(Ta、Mo、MoW、W、TaN 等)。

[0121] (12) 有机绝缘膜的形成工序

[0122] 接着,通过旋涂法等,形成膜厚 1 ~ 3 μm (优选 2 ~ 3 μm) 的感光性丙烯酸树脂膜,由此在 TFT 基板 111 的显示区域形成有机绝缘膜。作为有机绝缘膜,可以使用非感光性丙烯酸树脂等非感光性树脂、感光性或非感光性的聚烷基硅氧烷类、聚硅氮烷类、聚酰亚胺类聚对二甲苯(Parellin)类的树脂等。另外,作为有机绝缘膜的材料,也可以列举含甲基的聚硅氧烷(MSQ)类材料和多孔质 MSQ 类材料。在这里,在基板 121 整面通过旋涂法等,涂敷膜厚 1 ~ 5 μm (优选 2 ~ 3 μm) 的感光性丙烯酸树脂,例如二叠氨基萘醌(naphthoquinonediazide)类的紫外线硬化型树脂,由此形成有机绝缘膜。接着,通过形成期望形状的遮光图案的光掩模,将感光性树脂膜感光(曝光)之后,通过进行蚀刻(显影处理),除去成为接触孔的区域的有机绝缘膜。接着,进行感光性树脂膜的烘烤工序(例如 200 $^{\circ}\text{C}$ 下 30 分钟)。由此,有机绝缘膜 51 的开口部(孔部)的形状变得平滑,能够降低接触孔的纵横比。另外,最早除去有机绝缘膜的接触部(成为接触孔的部分)时,不需要灰化(剥离)工序。

[0123] (13) 透明导电层的形成工序

[0124] 接着,通过溅射法等,依次形成膜厚 50 ~ 200nm(优选 100 ~ 150nm)的 ITO(氧化铟锡)膜和 IZO(氧化铟锌)膜之后,通过光刻法图案形成为期望的形状,形成透明导电层 164。此时,在 TFT 基板 111 的显示区域,与各像素对应地呈矩阵状形成有像素电极。此后,通过在显示区域涂敷取向膜,并且进行取向膜的取向处理,完成 TFT 基板 111。

[0125] 另外,虽然外部连接端子 141、142、143,可以由透明导电层 164 的单层形成,但出于降低外部连接端子 141、142、143 的电阻的观点,优选是作为最上层导电层的透明导电层 164 和作为最上层导电层的下一层的导电层的第三配线层 163 的层叠体。在只由最上层导电层形成外部连接端子 141、142、143 的情况下,最上层导电层通常是 ITO 膜等透明导电层,虽然片电阻值高,但通过做成与下层的更低电阻的导电层层叠的结构,能够期待降低外部连接端子 141、142、143 的片电阻值。另外,在除去下一层的导电层而做成最上层导电层和下二层(最上层导电层的下方第二层)的导电层(本实施方式中是第二配线层 162)的层叠结构的情况下,由于下二层的导电层的表面因干蚀刻等受到损伤,所以下二层的导电层和最上层导电层的接触电阻增大,结果是有可能端子电阻增加。因此,出于降低外部连接端子 141、142、143 的端子电阻的观点,在透明导电层 164(最上层导电层)的下方,留有第三配线层 163(下一层的导电层)。

[0126] (14) 面板组装工序

[0127] 接着,通过进行 TFT 基板 111 和 CF 基板的贴合工序、液晶材料的注入工序、偏光板的粘贴工序,制作液晶显示面板。作为注入液晶材料的方法,能够列举滴下注入法、真空注入法等。在真空注入法中,在 TFT 基板 111 和 CF 基板的贴合所用的密封材料的一部分设置液晶注入口,从那里注入液晶材料,其后,用紫外线硬化树脂等将液晶注入口密封。

[0128] 另外,作为液晶显示面板的液晶模式并没有特别限定,可以列举例如扭曲向列(TN:Twisted Nematic)模式、面内开关(IPS:In Plane Switching)模式、垂直取向模式(VA:Vertical Alignment)、VATN(Vertical Alignment Twisted Nematic:垂直取向扭曲向列)模式、PSA(Polymer Sustained Alignment:聚合物稳定取向)模式等。另外,液晶显示面板,可以被取向分割,在像素内形成有多个畴。进一步,液晶显示面板可以是透过型,可以是反射型,也可以是半透过型(反射透过两用型)。然后,液晶显示面板的驱动方式,也可以更改为单纯矩阵型。

[0129] (15) 刚性 FPC 和 IC 芯片的粘贴工序

[0130] 接着,隔着在粘接成分 182(例如热硬化性环氧类树脂等热硬化性树脂)中分散有导电性微珠 181 的 ACF(各向异性导电膜)180,对 TFT 基板 111 和刚性 FPC170 进行热压接,并且对 TFT 基板 111 和 IC 芯片 175 进行热压接。

[0131] 其后,通过将液晶显示面板和背光源单元组合,能够完成本实施方式的液晶显示装置 100。

[0132] (实施方式 2)

[0133] 图 3-1 是表示实施方式 2 的液晶显示装置的边框部(显示区域外的外周部)的结构俯视图。图 3-2 是表示实施方式 2 的液晶显示装置的边框部的结构的截面示意图,是沿着图 3-1 中的 E-F 线的截面图。

[0134] 本实施方式的液晶显示装置 200,如图 3-1、图 3-2 所示,具有将作为显示装置用基

板的 TFT 基板 211 和作为外部连接部件的刚性 FPC270 在边框部中通过 ACF280 连接的结构。

[0135] 液晶显示装置 200,除了 TFT 基板 211 以外,还具有与 TFT 基板 211 相对配置的 CF 基板。CF 基板在绝缘基板上从绝缘基板侧依次具有:(1) 由遮光部件构成的黑矩阵,红、绿和蓝的彩色滤光片;(2) 覆盖层;(3) 由透明导电膜构成的共用电极;和(4) 取向膜。TFT 基板 211 和 CF 基板的外周部,由呈框状设置的密封材料 255 密封,进一步,在 TFT 基板 211 和 CF 基板之间充填有液晶材料。刚性 FPC270 配置在比 TFT 基板 211 和 CF 基板相对的区域靠近外侧的 TFT 基板 211 上。

[0136] 刚性 FPC270 在基材 272 上形成有相互平行排列设置的多个配线 271,该配线 271 作为刚性 FPC270 的连接端子(连接部)起作用。在刚性 FPC270,形成有构成液晶控制器、电源 IC 等的各种芯片和电阻、电容器等电子部件。

[0137] 在 TFT 基板 211 上形成有:与刚性 FPC270 的配线 271 对应,相互平行地排列设置成一列的多个外部连接端子 241。

[0138] ACF280 以覆盖外部连接端子 241 的方式设置。外部连接端子 241,通过 ACF280 中的作为导电部件的导电性微珠(导电性微粒子)281,与刚性 FPC270 的配线 271 连接。

[0139] 外部连接端子 241,通过设置在形成于其下层的层间绝缘膜 252 上的接触孔 231,与位于形成在层间绝缘膜 252 的下层的作为下层配线的共用配线 215 的一个端部的配线连接部连接。共用配线 215 沿着 TFT 基板 211 的外周,从外部连接端子 241 的下方延伸到没有外部连接端子 241 的 TFT 基板 211 的其他边框部,与形成于 TFT 基板 211 的元件例如半导体元件、电容器、电阻连接。上述半导体元件通常是晶体管,更详细地,是 TFT。共用配线 215 的每一个都与两个以上元件,例如半导体元件、电容器、电阻连接,供给共用的信号和电源。由此,从刚性 FPC270 将输出信号和输出电源供给到形成于 TFT 基板 211 上的各元件例如半导体元件、电容器、电阻。

[0140] 接触孔 231 与位于 TFT 基板 211 的内侧的外部连接端子 241 的端部对应,设置在同一轴上(与共用配线 215 的延伸方向平行的轴上)。接触孔 231 位于不与 ACF280 和刚性 FPC 的配线 271 中的任一个重叠的位置,配置在配线 271 和 ACF280 相互重叠的区域以外。因此,外部连接端子 241 分别在配线 271 和 ACF280 相互重叠的区域以外与共用配线 215 中的任一个连接。即,外部连接端子 241 与刚性 FPC270 的配线 271 连接的部分(与导电性微珠 281 接触的部分),和与共用配线 215 连接的部分(与共用配线 215 的配线连接部接触的部分),设置在不同的位置。并且,与共用配线 215 连接的部分,配置成不同时与刚性 FPC270 的配线 271 和 ACF280 这两者重叠。

[0141] 另外,接触孔 231 设置在 ACF280 和密封材料 255 之间,更详细地,在刚性 FPC270 的配线 271 和 ACF280 相互重叠的区域和密封材料 255 之间。

[0142] 外部连接端子 241 沿着 ACF180 的配置区域排列,共用配线 215 在外部连接端子 241 的下方,主要沿着外部连接端子 241 的排列方向排列设置。共用配线 215 在一个端部附近,从位于 TFT 基板 211 的内侧的配线,依次向同一方向一侧(TFT 基板 211 的内侧,且与共用配线 215 的延伸方向正交的方向,图 3-1 中的右方向)弯曲。并且,在弯曲的前端设置有与外部连接端子 241 接触的配线连接部。像这样,共用配线 215 在一个端部附近具有俯视 L 字形状。

[0143] 以下,对液晶显示装置 200 的截面构造进行详细说明。

[0144] TFT 基板 211 如图 3-2 所示,在边框部,具有在绝缘基板 221 上从绝缘基板 221 侧依次层叠有第二配线层 262、层间绝缘膜 252、第三配线层 263、透明导电层 264 的结构。另外,在第二配线层 262 的下层侧,与实施方式 1 同样地,依次层叠有底涂膜、半导体层、栅极绝缘膜、第一配线层和层间绝缘膜。

[0145] 共用配线 215 由第二配线层 262 形成;外部连接端子 241 由第三配线层 263 和透明导电层 264 的层叠体形成。TFT 基板 211 和刚性 FPC270 隔着 ACF280 被热压接,由此通过包含在 ACF280 中的导电性微珠 281 连接,并且通过由包含在 ACF280 中的热硬化性树脂等构成的粘接成分 282 固接。

[0146] 在外部连接端子 241 和与其对应的刚性 FPC270 的配线 271,在热压接时隔着导电性微珠 281 被施加压力。因此,在该被施加压力的区域(配线 271 和导电性微珠 281 重叠的区域),假设设置有接触孔 231 的情况下,在位于接触孔 231 内,且通常膜厚变薄了的部分的外部连接端子 241 处,也被施加压力。其结果是,有可能在热压接时该部分的外部连接端子 241 被压坏,发生接触不良。特别是在使用包含于 ACF280 中的导电性微珠 281 作为导电部件的情况下,有可能外部连接端子 241 被环状切断,频繁地发生接触不良。

[0147] 与之相对,在液晶显示装置 200 中,接触孔 231 在俯视 TFT 基板 211 时配置在分别与刚性 FPC270 的配线 271 和导电性微珠 281 重叠的区域以外。因此,热压接时使导电性微珠 281 只与外部连接端子 241 的上表面比较厚的部分接触,能够防止热压接时在接触孔 231 内的膜厚较薄部分的外部连接端子 241 隔着导电性微珠 281 被施加压力。其结果是,能够抑制起因于外部连接端子 241 的压坏,在 TFT 基板 211 和刚性 FPC270 之间发生接触不良。

[0148] 另外,在当前的量产化技术的水准中,共用配线 215 等配线组的配线宽度和配线间隔(线和空间)的微细化,在使用干蚀刻的微细加工技术中,能够到 $2\mu\text{m}$ 程度。另一方面,在使用感光性有机绝缘膜作为设置在配线组的上层的层间绝缘膜 252 而进行光刻的情况下, $4\mu\text{m}$ 程度的微细加工是极限。因此,在该配线组上,为了形成用于与外部连接端子 241 连接的接触孔 231,出于接触孔 231 的位置控制精度、接触孔 231 的微细加工精度的方面考虑,实际上,需要使接触孔 231 形成得比配线组的宽度大。因此假设只在配线组的延伸部分上配置接触孔 231,则有可能各配线间的距离也变大,能够配置在外部连接端子 231 的下方的配线数有减少。

[0149] 与之相对,在液晶显示装置 200 中,共用配线 215 在俯视 TFT 基板 211 时横穿外部连接端子 241 而并行,并且从外侧依次相对于延伸方向向相同方向一侧弯曲,在弯曲的前端(配线连接部)与接触孔 231 连接。像这样,通过不在共用配线 215 的延伸部分上配置接触孔 231,即使使用感光性有机绝缘膜作为层间绝缘膜 252,也能够将共用配线 215 等的线和空间保持得尽可能小。另外,能够与共用配线 215 的个数无关地将线和空间保持得尽可能小。因此,由于不需要减少能够配置在外部连接端子 241 的下方的配线数,所以能够实现窄边框化。

[0150] 另外,由于接触孔 231 在俯视 TFT 基板 211 时设置在同一直线上(更优选的是在与共用配线 215 的延伸方向平行的轴上),与将接触孔 231 散乱地,例如曲折配置的情况相比,能够确保接触孔 231 每个的大小,并且能够抑制配置接触孔 231 的区域整体的面积。即,能够实现进一步的窄边框化。

[0151] 进一步,接触孔 231 在俯视 TFT 基板 211 时设置在刚性 FPC270 的配线 271 和

ACF280 相互重叠的区域和密封材料 255 之间。ACF280 和密封材料 255 之间,是作为由于 ACF 粘贴的位置校准精度和密封材料 (seal) 描绘位置精度而需要的余量区域而设计的,是通常热压接时不被施加压力的区域。因此,通过在该余量区域配置接触孔 231,能够抑制接触不良,并且将边框部的增加抑制在最小限。

[0152] 另外,接触孔 231 的平面形状并不做特别限定,另外,接触孔 231 可以被分割成多个孔。

[0153] 另外,实施方式 2 的液晶显示装置,用与实施方式 1 的液晶显示装置相同的制造方法制作,所以省略对其制造方法的说明。

[0154] 以下,对本实施方式的变形例进行说明。

[0155] 图 4 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。如图 4 所示,接触孔 231 也可以配置在外部连接端子 241 的外侧 (TFT 基板 211 的外周侧)。

[0156] 图 5-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。图 5-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 5-1 中的 G-H 线的截面图。另外,图 5-1 中,被施加压力的导电性微珠 281 用虚线围着。如图 5-1、图 5-2 所示,接触孔 231 也可以配置在刚性 FPC270 的相邻的配线 271 间。这种情况,也能够防止热压接时隔着导电性微珠 281 被施加压力到接触孔 231 内的膜厚较薄部分的外部连接端子 241。

[0157] 图 6-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。图 6-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 6-1 中的 I-J 线的截面图。如图 6-1、图 6-2 所示,接触孔 231 在俯视 TFT 基板 211 时也可以配置在比密封材料 255 靠近 TFT 基板 211 的内侧 (TFT 基板 211 的中心侧)。即,接触孔 231 在俯视 TFT 基板 211 时位于液晶层内。由此,能够提高外部连接端子 241 和共用配线 215 的接触部分的可靠性。

[0158] 图 7-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。图 7-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 7-1 中的 K-L 线的截面图。如图 7-1、图 7-2 所示,接触孔 231 在俯视 TFT 基板 211 时与密封材料 255 重叠,TFT 基板 211 可以具有形成在密封材料 255 内的感光间隔物 256。密封材料 255 中虽然含有玻璃纤维作为间隔物,但当为了提高窄边框化和可靠性而将接触孔 231 与密封材料 255 重叠配置时,有可能接触孔 231 内的膜厚较薄部分的外部连接端子 241 因玻璃纤维而损伤,发生接触不良等不良情况。另一方面,由于感光间隔物 256 通过使用光刻法对感光性树脂或非感光性树脂进行图案形成而形成,所以容易进行精密的位置控制。因此,即使以与接触孔 231 重叠的方式设置密封材料 255,也可以通过用感光间隔物 256 作为间隔,使接触孔 231 和感光间隔物 256 不重叠。如上所述,根据本变形例,能够抑制接触不良等不良情况,并且提高窄边框化和可靠性。

[0159] 另外,在本变形例中,接触孔 231 可以全部与密封材料 255 重叠,也可以一部分与密封材料 255 重叠。另外,感光间隔物 256 也可以形成在 CF 基板侧。

[0160] 另外,本变形例是半透过型的液晶显示装置,以与外部连接端子 241 相同的结构,形成反射透过两用型的像素电极 265。像素电极 265,由兼做构成反射部的反射性导电膜的下层导电膜 266 和兼做构成透过部的透明导电膜的上层导电膜 267 层叠而成。下层导电膜

266,在通过溅射法等形成膜厚 350nm 的铝 (Al) 膜之后,通过用光刻法进行图案形成而形成。另外,上层导电膜 267,在通过溅射法等形成膜厚 100nm 的 IZO 膜之后,通过用光刻法进行图案形成而形成。

[0161] 图 8-1 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。图 8-2 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的截面示意图,是沿着图 8-1 中的 M-N 线的截面图。如图 8-1、图 8-2 所示,可以为:接触孔 231 在俯视 TFT 基板 211 时与密封材料 255 重叠,TFT 基板 211 在密封材料 255 的下方具有绝缘膜 257,更详细地,至少在接触孔 231 和密封材料 255 重叠的区域中具有绝缘膜 257。另外,在密封材料 255 中含有玻璃纤维 258 作为间隔物。由此,即使以与接触孔 231 重叠的方式设置密封材料 255,也能够抑制接触孔 231 内的膜厚较薄部分的外部连接端子 241 因玻璃纤维 258 而损伤,发生接触不良等不良情况。即,根据该方式,也能够抑制接触不良等不良情况,并且提高窄边框化和可靠性。

[0162] 由有机绝缘膜形成层间绝缘膜 252 的情况,当通过 CVD 法形成绝缘膜 257 时,有机绝缘膜会受到损伤。于是,绝缘膜 257 优选通过溅射法等不会赋予层间绝缘膜损伤的方法形成。作为绝缘膜 257 的材质,可以列举例如氧化硅 (SiO_2 等),绝缘膜 257 例如能够在用溅射法形成 SiO_2 膜之后,通过光刻法进行图案形成而形成。

[0163] 另外,绝缘膜 257 除了对置基板和接触部分以外,配置在密封材料 255 的大致全部区域之下。由此,能够抑制起因于绝缘膜 257 的台阶而发生的单元 (cell) 厚度不均,抑制显示品质的降低。

[0164] 另外,在本变形例中,接触孔 231 可以全部与密封材料 255 重叠,也可以一部分与密封材料 255 重叠。

[0165] 图 9 ~ 11 是表示实施方式 2 的液晶显示装置的边框部的结构的变形例的俯视示意图。如图 9 所示,可以在 TFT 基板 211 上连接 IC 芯片 275。IC 芯片 275 具有信号输入用凸点 276 和信号输出用凸点 277,该凸点 276、277 作为 IC 芯片 275 的连接端子(连接部)起作用。IC 芯片 275 通过 COG(Chip On Glass:玻璃基芯片)方式裸芯片安装在 TFT 基板 211 上。

[0166] 外部连接端子 241 与信号输入用凸点 276 和信号输出用凸点 277 连接,并且被引出到 ACF280 的外侧。在不与 ACF280 重叠的区域,通过接触孔 231 与共用配线 215 连接。由此,也能够防止在热压接时压力经由导电性微珠 281 被施加到接触孔 231 内的膜厚较薄的部分的外部连接端子 241。

[0167] 由于接触孔 231 只要不同时与信号输入用凸点 276 和信号输出用凸点 277 以及 ACF280 这两者重叠即可,所以如图 10 所示,外部连接端子 241,可以通过只与 ACF280 重叠的接触孔 231 与共用配线 215 连接。

[0168] 进一步,如图 11 所示,在与 IC 芯片 275 重叠的区域之中,在除了同时与信号输入用凸点 276 和信号输出用凸点 277 以及 ACF280 这两者重叠的区域以外的区域设置接触孔 231,在该区域中,可以将外部连接端子 241 和共用配线 215 连接。由此,由于能够在与 IC 芯片 275 重叠区域内配置外部连接端子 241,所以能够实现进一步的窄边框化。

[0169] (实施方式 3)

[0170] 图 12 是表示实施方式 3 的液晶显示装置的边框部(显示区域外的外周部)的结构

的俯视示意图。图 13 是表示实施方式 3 的液晶显示装置 300 的边框部的结构部的截面示意图，图 13(a) 是沿着图 12 中的 P-Q 线的截面图，图 13(b) 是沿着图 12 中的 R-S 线的截面图。

[0171] 本实施方式的液晶显示装置 300，如图 12、图 13(a) 和 (b) 所示，具有将作为显示装置用基板的 TFT 基板 311 和作为外部连接部件的刚性 FPC370 在边框部中通过 ACF380 连接的结构。

[0172] TFT 基板 311 如图 13(a) 和 (b) 所示，在边框部中，在绝缘基板 321 上，具有从绝缘基板 321 侧依次层叠有覆盖膜 322、半导体层 323、栅极绝缘膜 324、第一配线层 361、层间绝缘膜 351、第二配线层 362、层间绝缘膜 352、第三配线层 363、透明导电层 364 的结构。

[0173] 液晶显示装置 300，除了 TFT 基板 311 以外，还具有与 TFT 基板 311 相对配置的 CF 基板。CF 基板在绝缘基板上，从绝缘基板侧依次具有：(1) 由遮光部件构成的黑矩阵，红、绿和蓝的彩色滤光片；(2) 覆盖层；(3) 由透明导电膜构成的共用电极；和 (4) 取向膜。TFT 基板 311 和 CF 基板的外周部，由呈框状设置的密封材料密封，进一步，在 TFT 基板 311 和 CF 基板之间充填有液晶材料。刚性 FPC370 配置在比 TFT 基板 311 和 CF 基板相对的区域更靠近外侧的 TFT 基板 311 上。

[0174] 刚性 FPC370 在基材 372 上形成有相互平行排列设置的多个配线 371，该配线 371 作为刚性 FPC370 的连接端子（连接部）起作用。在刚性 FPC370 上形成有构成液晶控制器、电源 IC 等的各种芯片和电阻、电容器等电子部件。

[0175] 在 TFT 基板 311 上形成：与刚性 FPC370 的配线 371 对应，相互平行地排列设置成一列的多个外部连接端子 341。另外，在相邻的外部连接端子 341 之间，设置有由与外部连接端子 341 相同层形成的上层配线 313。上层配线 313 设置在不与刚性 FPC370 的配线 371 重叠的区域。

[0176] ACF380 以覆盖外部连接端子 341 的方式设置（图 12 中的比粗虚线更上侧的区域）。外部连接端子 341，通过 ACF380 中的作为导电部件的导电性微珠（导电性微粒子）381，与刚性 FPC370 的配线 371 连接。

[0177] 外部连接端子 341 和上层配线 313，用第三配线层 363 和透明导电层 364 的层叠体形成，通过设置在刚性 FPC370 的配线 371 和 ACF380 重叠区域外的引绕配线 330 连接。引绕配线 330 由第一配线层 361 和第二配线层 362 形成。更详细地，引绕配线 330 的两端部由第二配线层 362 形成，引绕配线 330 的一个端部，通过设置在层间绝缘膜 352 上的接触孔 331，与形成在层间绝缘膜 352 的上层的外部连接端子 341 连接，引绕配线 330 的另一个端部，通过设置在层间绝缘膜 352 的接触孔 332，与形成在层间绝缘膜 352 的上层的上层配线 313 连接。像这样，引绕配线 330 的两端部作为配线连接部起作用。

[0178] 接触孔 331，与位于 TFT 基板 311 的内侧的外部连接端子 341 的端部对应，设置在同一轴上，并且设置在不与 ACF380 重叠的区域。另外，接触孔 331，配置在刚性 FPC370 的配线 371 和 ACF380 重叠的区域以外，外部连接端子 341 分别在配线 371 和 ACF380 相互重叠的区域以外与引绕配线 330 中的任一个连接。即，外部连接端子 341 与刚性 FPC370 的配线 371 连接的部分（与导电性微珠 381 接触的部分），和与引绕配线 330 连接的部分（与引绕配线 330 的配线连接部接触的部分），设置在不同的位置。并且，与引绕配线 330 连接的部分，配置成不同时与刚性 FPC370 的配线 371 和 ACF380 这两者重叠。

[0179] 接触孔 332，与位于 TFT 基板 311 的内侧的上层配线 313 的端部对应，设置在同一

轴上,并且设置在不与 ACF380 重叠的区域。另外,接触孔 332 配置在刚性 FPC370 的配线 371 和 ACF380 重叠的区域以外,上层配线 313 分别在配线 371 和 ACF380 重叠的区域以外与引绕配线 330 中的任一个连接。即,上层配线 313 与引绕配线 330 连接的部分,配置成不同时与配线 371 和 ACF380 这两者重叠。

[0180] 另外,上层配线 313,通过设置在层间绝缘膜 352 的接触孔 333,与形成在层间绝缘膜 352 的下层的作为下层配线的共用配线 315 中的任一个的配线连接部连接。共用配线 315 沿着 TFT 基板 311 的外周、即外部连接端子 341 的排列方向(图 12 中的左右方向)横穿外部连接端子 341 的下方排列设置,与形成于 TFT 基板 311 的元件例如半导体元件、电容器、电阻连接。上述半导体元件通常是晶体管,更详细地,是 TFT。上层配线 313 在俯视 TFT 基板 311 时与共用配线 315 大致正交。另外,共用配线 315 是传递信号的信号配线,共用配线 315 的每一个都与两个以上元件,例如半导体元件、电容器、电阻连接,供给共用的信号。由此,将从刚性 FPC370 供给的各种信号,通过外部连接端子 341、引绕配线 330、上层配线 313 和共用配线 315,传递给 TFT 基板 311 上的各元件,例如半导体元件、电容器、电阻。另外,共用配线 315,也可以与依次层叠有半导体层、栅极绝缘膜和栅极电极的 TFT 的栅极电极连接。

[0181] 接触孔 333 设置在与 ACF380 重叠的区域。但是,接触孔 333 配置在刚性 FPC370 的配线 371 和 ACF380 这两者重叠的区域以外,上层配线 313 分别在配线 371 和 ACF380 重叠的区域以外与共用配线 315 中的任一个连接。即,上层配线 313 与共用配线 315 连接的部分,配置成不同时与刚性 FPC370 的配线 371 和 ACF380 这两者重叠。

[0182] 在引绕配线 330 上,连接有设置在比外部连接端子 341 更靠近 TFT 基板 311 的内侧的 ESD(静电放电)保护电路 345。进一步,引绕配线 330 通过设置在层间绝缘膜 352 的接触孔 334,与由第二配线层 362 形成的共用配线 316 中的任一个连接。另外,ESD 保护电路 345 与连接由第一配线层 361 形成的各个 ESD 电路的共用配线 327 连接。另外,ESD 保护电路 345,设置在与共用配线 315 和共用配线 316 等共用配线平行的同一轴上。引绕配线 330 直到与 ESD 保护电路 345 连接的部分,由第一配线层 361 形成,作为高电阻区域 339 起作用。

[0183] 另外,在与 TFT 基板 311 的刚性 FPC370 重叠的区域,直接形成有含有 TFT329 和引绕配线的电路块 346、347,并且在 TFT 基板 311 的比外部连接端子 341 更近内侧的位置直接形成有电路块 348。在电路块 346、347、348 内,形成有源极驱动器、栅极驱动器和电源电路。TFT329 如图 13(a) 所示,含有半导体层 323、栅极绝缘膜 324、由第一配线层 361 构成的栅极电极 325,在半导体层 323 的源极/漏极区域,经由贯穿层间绝缘膜 351 和栅极绝缘膜 324 的接触孔,与由第二配线层 362 构成的源极/漏极配线 328 连接。

[0184] 另外,由第二配线层 362 形成且将图像信号传输给各像素的源极线 326,从电路块 348 开始延伸。另外,在 TFT 基板 311 上,设置有由第二配线层 362 形成且作为电源配线起作用的共用配线 317、318,和由第三配线层 363 形成且作为电源配线起作用的共用配线 319 等。

[0185] TFT 基板 311 和刚性 FPC370 隔着 ACF380 被热压接,由此通过包含在 ACF380 中的导电性微珠 381 连接,并且通过由包含在 ACF380 中的热硬化性树脂等构成的粘接成分 382 固接。

[0186] 外部连接端子 341 和与其对应的刚性 FPC370 的配线 371, 热压接时隔着导电性微珠 381 被施加压力。因此, 在该被施加压力的区域 (配线 371 和导电性微珠 381 重叠的区域), 在假设设置有接触孔 331 的情况下, 在位于接触孔 331 内且通常膜厚变薄的部分的外部连接端子 341 也被施加压力。其结果是, 有可能在热压接时该部分的外部连接端子 341 被压坏, 发生接触不良。特别是在使用包含在 ACF380 中的导电性微珠 381 作为导电部件的情况下, 有可能外部连接端子 341 被环状切断, 频繁地发生接触不良。

[0187] 与之相对, 在液晶显示装置 300 中, 接触孔 331 在俯视 TFT 基板 311 时配置在分别与刚性 FPC370 的配线 371 和导电性微珠 381 重叠的区域以外。因此, 热压接时使导电性微珠 381 只与外部连接端子 341 的上表面比较厚的部分接触, 能够防止热压接时在接触孔 331 内的膜厚较薄部分的外部连接端子 341 隔着导电性微珠 381 被施加压力。其结果是, 能够抑制起因于外部连接端子 341 的压坏, 在 TFT 基板 311 和刚性 FPC370 之间发生接触不良。

[0188] 另外, 上层配线 313 设置在不与刚性 FPC370 的配线 371 重叠的区域, 配置成不与配线 371 直接接触。因此, 即使在上层配线 313 上重叠有导电性微珠 381 (ACF380), 热压接时也不会隔着导电性微珠 381, 在接触孔 333 内的膜厚较薄部分的上层配线 313 施加有压力。

[0189] 另外, 上层配线 313 通过引绕配线 330 的配线连接部与外部连接端子 341 电导通, 并且在俯视 TFT 基板 311 时与刚性 FPC370 重叠, 且含有与构成外部连接端子 341 的导电层相同的导电层。进一步, 上层配线 313, 通过层间绝缘膜 352 的接触孔 333, 与作为下层配线的共用配线 315 连接。由此, 在外部连接端子 341 和共用配线 315 之间的电通路 (本实施方式中是引绕配线 330), 能够连接 ESD 保护电路 345 等各种电路。即, 能够实现窄边框化和 TFT 基板 311 的高功能化。例如, 通过设置与外部连接端子 341 和上层配线 313 之间的电通路连接的 ESD 保护电路 345, 能够抑制来自刚性 FPC370 的噪声和由静电放电导致的半导体元件的劣化和破坏, 从刚性 FPC370 将信号供给到 TFT 基板 311 上的半导体元件。

[0190] 另外, 在作为下层配线的共用配线 315 与 TFT 的栅极电极连接的情况下, 由于通常膜厚较薄的栅极绝缘膜容易受到噪声和静电放电的影响, 所以容易发生半导体元件的劣化和破坏。因此, 在与外部连接端子 341 和上层配线 313 连接的共用配线 315 与 TFT 的栅极电极电导通的方式中, ESD 保护电路 345 能够特别有效地抑制半导体元件的劣化和破坏。共用配线 315 优选分别与两个以上半导体元件连接。上述半导体元件通常是晶体管, 更详细地, 是 TFT。另外, 与共用配线 315 连接的 TFT, 可以从绝缘基板侧依次层叠有半导体层、栅极绝缘膜和栅极电极的顶栅型, 也可以是从绝缘基板侧依次层叠有栅极电极、栅极绝缘膜和半导体层的背栅 (底栅) 型。

[0191] 另外, 在作为电源配线起作用的共用配线 317 和共用配线 318、共用配线 319 中, 通常不需要连接 ESD 保护电路。

[0192] 另外, 在液晶显示装置 300 中, 上层配线 313 与共用配线 315 交叉。由此, 能够连接外部连接端子 341 和外部连接端子 341 下的任意共用配线 315。

[0193] 进一步, 在液晶显示装置 300 中, 上层配线 313 与共用配线 315 连接, 并且, 引绕配线 330 与共用配线 316 连接。即, 在外部连接端子 341 和上层配线 313 之间的电通路中, 连接有共用配线 315、316 之中的至少两个配线。由此, 能够将同电位的信号传递给多个共用配线 315、316。

[0194] 另外,与共用配线 316 交叉部分的引绕配线 330,由比共用配线 316 更下层的第一配线层 361 形成。即,引绕配线 330 遍及两层以上配线层形成,外部连接端子 341 和上层配线 313 经由 2 层以上的连接层连接。由此,能够将设置在引绕配线 330 的上层的配线 316 用作共用配线。

[0195] 另外,接触孔 331、332、333、334 的平面形状并不做特别限定,另外,接触孔 331、332 可以只由一个孔形成,接触孔 333、334 可以被分割为多个孔。

[0196] 另外,ESD 保护电路 345 可以设置在比外部连接端子 341 更靠近 TFT 基板 311 的外周侧。

[0197] 另外,实施方式 3 的液晶显示装置,能够用与实施方式 1 的液晶显示装置相同的制造方法制作,所以省略对其制造方法的说明。

[0198] 以上,用实施方式 1~3 对本发明进行了说明,但各实施方式在不脱离本发明的主旨的范围内,可以适当组合。

[0199] 另外,在实施方式 1~3 中以液晶显示装置为例对本发明进行了说明,但本发明也能够适用于例如有机 EL 显示器、等离子体显示器、无机 EL 显示器等,特别适用于具有排列了多个像素的显示区域的显示装置。

[0200] 另外,形成在边框部的电路块(周边电路)并不做特别限定,除了含有传输门、锁存电路、定时发生器、基于电源电路等的逆变器电路的驱动器电路以外,还可以是缓冲电路、数字-模拟转换电路(DAC 电路)、移位寄存器、取样存储器等电路等。

[0201] 进一步,作为外部连接部件,只要是主动元件、被动元件、集成安装有被动元件的组件、配线基板(电路基板)等被组合进显示装置中的部件即可,并不做特别限定。作为主动元件,可以列举半导体集成电路(IC 芯片)、大规模集成电路(LSI 芯片)等半导体元件。作为被动元件,可以列举电阻、LED(Light Emitting Diode:发光二极管)、电容器、传感器等。配线基板是在绝缘基板(基材)上或内设置有配线的电子部件,例如 PWB(Printed Wiring Board:印制电路板)、FPC 基板等印刷基板和 TCP(Tape Carrier Package:卷带式封装)等。另外,PWB 也可以是被称为 PCB(Printed Circuit Board:印制电路板)的部件。

[0202] 然后,作为导电部件,只要能够将 TFT 基板等显示装置用基板和外部连接部件连接即可,并不做特别限定,除了各向异性导电膜和各向异性导电糊等各向异性导电材料所含的导电性微粒子(导电性微珠)以外,也可以用焊料(solder)。

[0203] (比较方式 1)

[0204] 图 14-1 是表示比较方式 1 的液晶显示装置的边框部的结构的俯视示意图。图 14-2 是表示比较方式 1 的液晶显示装置的边框部的结构的截面示意图,是沿着图 14-1 中的 T-U 线的截面图。

[0205] 本比较方式的液晶显示装置 1100,如图 14-1、图 14-2 所示,具有将作为显示装置用基板的 TFT 基板 1111 和作为外部连接部件的 FPC 基板 1170 在边框部通过 ACF1180 连接的结构。

[0206] FPC 基板 1170 在基材 1172 上,形成相互平行排列设置的多个配线 1171,该配线 1171 作为 FPC 基板 1170 的连接端子(连接部)起作用。

[0207] 在 TFT 基板 1111 上,形成有:与 FPC 基板 1170 的配线 1171 对应,相互平行排列设置成一系列的外部连接端子 1141。

[0208] ACF1180 以覆盖外部连接端子 1141 的方式设置。外部连接端子 1141, 通过 ACF1180 中的作为导电部件的导电性微珠 (导电性微粒子) 1181, 与 FPC 基板 1700 的配线 1171 连接。

[0209] 外部连接端子 1141, 通过设置在层间绝缘膜 1152 的接触孔 1131, 与位于形成在层间绝缘膜 1152 的下层的作为下层配线的共用配线 1115 的一个端部的配线连接部连接。共用配线 1115 沿着 TFT 基板 1111 的外周, 从外部连接端子 1141 的下方延伸到没有外部连接端子 1141 的 TFT 基板 1111 的其他边框部, 与形成于 TFT 基板 1111 的元件连接。上述半导体元件通常是晶体管, 更详细地, 是 TFT。

[0210] 共用配线 1115 在外部连接端子 1141 的下方, 沿着外部连接端子 1141 的排列方向排列设置。然后, 接触孔 1131 与共用配线 1115 的延伸方向的共用配线 1115 的前端对应设置, 并且设置在与 ACF1180 重叠的区域。另外, 接触孔 1131 配置在 FPC 基板 1170 的配线 1171 和 ACF1180 重叠的区域, 外部连接端子 1141 分别在 FPC 基板 1170 的配线 1171 和 ACF1180 重叠区域, 与共用配线 1115 中的任一个连接。即, 外部连接端子 1141 与 FPC 基板 1170 的配线 1171 连接的部分 (与导电性微珠 1181 接触的部分), 和与共用配线 1115 连接的部分 (与共用配线 1115 的配线连接部接触的部分) 重叠。并且, 与共用配线 1115 连接的部分, 配置成同时与 FPC 基板 1170 的配线 1171 和 ACF1180 这两者重叠。

[0211] TFT 基板 1111 和 FPC 基板 1170 隔着 ACF 1180 被热压接, 由此通过包含在 ACF1180 中的导电性微珠 1181 连接, 并且通过由包含在 ACF1180 中的热硬化性树脂等构成的粘接成分 1182 固接。

[0212] 另外, 外部连接端子 1141 和与其对应的 FPC 基板 1170 的配线 1171, 在热压接时通过导电性微珠 1181 被施加压力。另外, 由于在该被施加压力的区域 (配线 1171 和导电性微珠 1181 重叠的区域) 中存在接触孔 1131, 所以在位于接触孔 1131 内, 且通常膜厚变薄的部分的外部连接端子 1141 上, 也施加有压力。其结果是, 在本比较方式的液晶显示装置中, 有可能在热压接时该部分的外部连接端子 1141 被压坏, 发生接触不良。特别是在使用包含在 ACF1180 中的导电性微珠 1181 作为导电部件的情况下, 有可能外部连接端子 1141 被环状切断, 频繁地发生接触不良。

[0213] 图 15 是表示比较方式 1 的液晶显示装置的边框部的结构的变形例的俯视示意图。在本变形例中, 共用配线 1115 的配线连接部 (共用配线 1115 的前端), 设定成比共用配线 1115 的宽度大。另外, 接触孔 1131 也比上述比较方式的情况大。

[0214] 在当前的量产化技术的水准中, 共用配线 1115 等配线组的配线宽度和配线间隔 (线和空间) 的微细化, 在使用干蚀刻的微细加工技术中, 能够到 $2\mu\text{m}$ 程度。但是, 在使用感光性有机绝缘膜作为设置在配线组的上层的层间绝缘膜 1152 而进行光刻的情况下, $4\mu\text{m}$ 程度的微细加工是极限。因此, 在该配线组上, 为了形成用于连接外部连接端子 1141 的接触孔 1131, 出于接触孔 1131 的位置控制精度、接触孔 1131 的微细加工精度的方面考虑, 如图 15 所示, 需要形成比配线组的宽度大的接触孔 1131。另外, 由于在配线组的延伸部分上配置有接触孔 1131, 所以各共用配线 1115 间的距离 B, 变得比图 14-1 所示情况的距离 A 大, 能够配置在外部连接端子 1141 的下方的配线数减少。

[0215] 另外, 本申请以 2008 年 11 月 26 日申请的日本专利申请 2008-301159 号为基础, 基于巴黎条约或进入国的法规, 主张优先权。该申请的全部内容被纳入本申请中作为参照。

- [0216] 附图符号说明
- [0217] 100、200、300 :液晶显示装置
- [0218] 111、211、311 :TFT 基板
- [0219] 112 :配线 (下层配线)
- [0220] 115、215、315、316、317、318、319、327 :共用配线
- [0221] 121、221、321 :绝缘基板
- [0222] 122、322 :底涂膜
- [0223] 123、323 :半导体层
- [0224] 124、324 :栅极绝缘膜
- [0225] 125、325 :栅极电极
- [0226] 128、328 :源极 / 漏极电极
- [0227] 129、329 :TFT
- [0228] 130、330 :引绕配线
- [0229] 131、132、133、231、331、332、333、334 :接触孔
- [0230] 141、142、143、241、341 :外部连接端子
- [0231] 146、346、347、348 :电路块
- [0232] 151、152、252、351、352 :层间绝缘膜
- [0233] 161、361 :第一配线层
- [0234] 162、262、362 :第二配线层
- [0235] 163、263、363 :第三配线层
- [0236] 164、264、364 :透明导电层
- [0237] 170、270、370 :(刚性)FPC170
- [0238] 171、271、371 :配线 (FPC 的配线)
- [0239] 172、272、372 :基材
- [0240] 175、275 :IC 芯片
- [0241] 176、276 :信号输入用凸点
- [0242] 177、277 :信号输出用凸点
- [0243] 180、280、380 :ACF
- [0244] 181、281、381 :导电性微珠 (导电性微粒子)
- [0245] 182、282、382 :粘接成分
- [0246] 255 :密封材料
- [0247] 256 :感光间隔物
- [0248] 257 :绝缘膜
- [0249] 258 :玻璃纤维
- [0250] 265 :像素电极
- [0251] 266 :下层导电膜
- [0252] 267 :上层导电膜
- [0253] 313 :上层配线
- [0254] 326 :源极线

[0255] 339 :高电阻区域

[0256] 345 :ESD(静电放电)保护电路

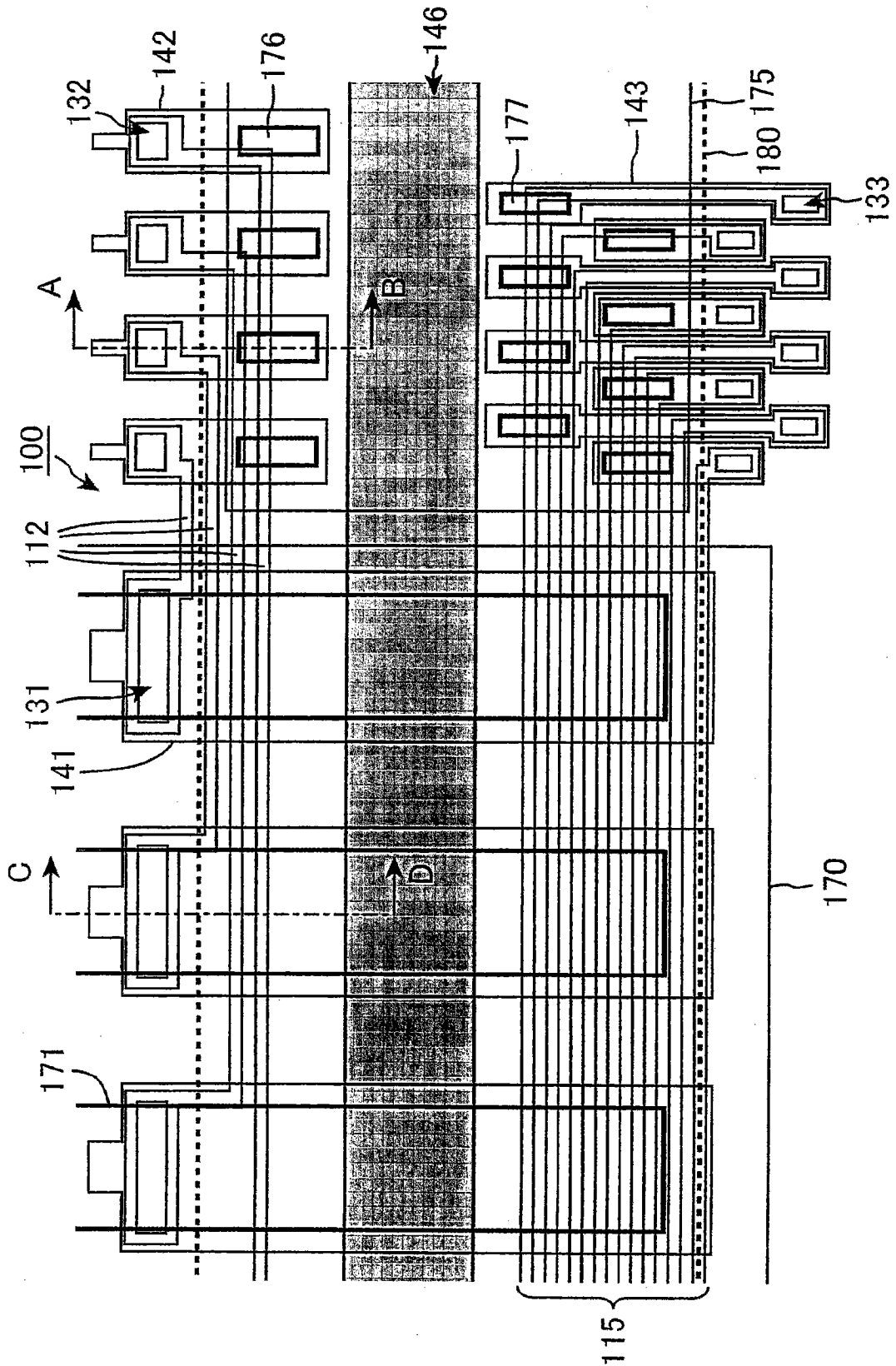


图 1

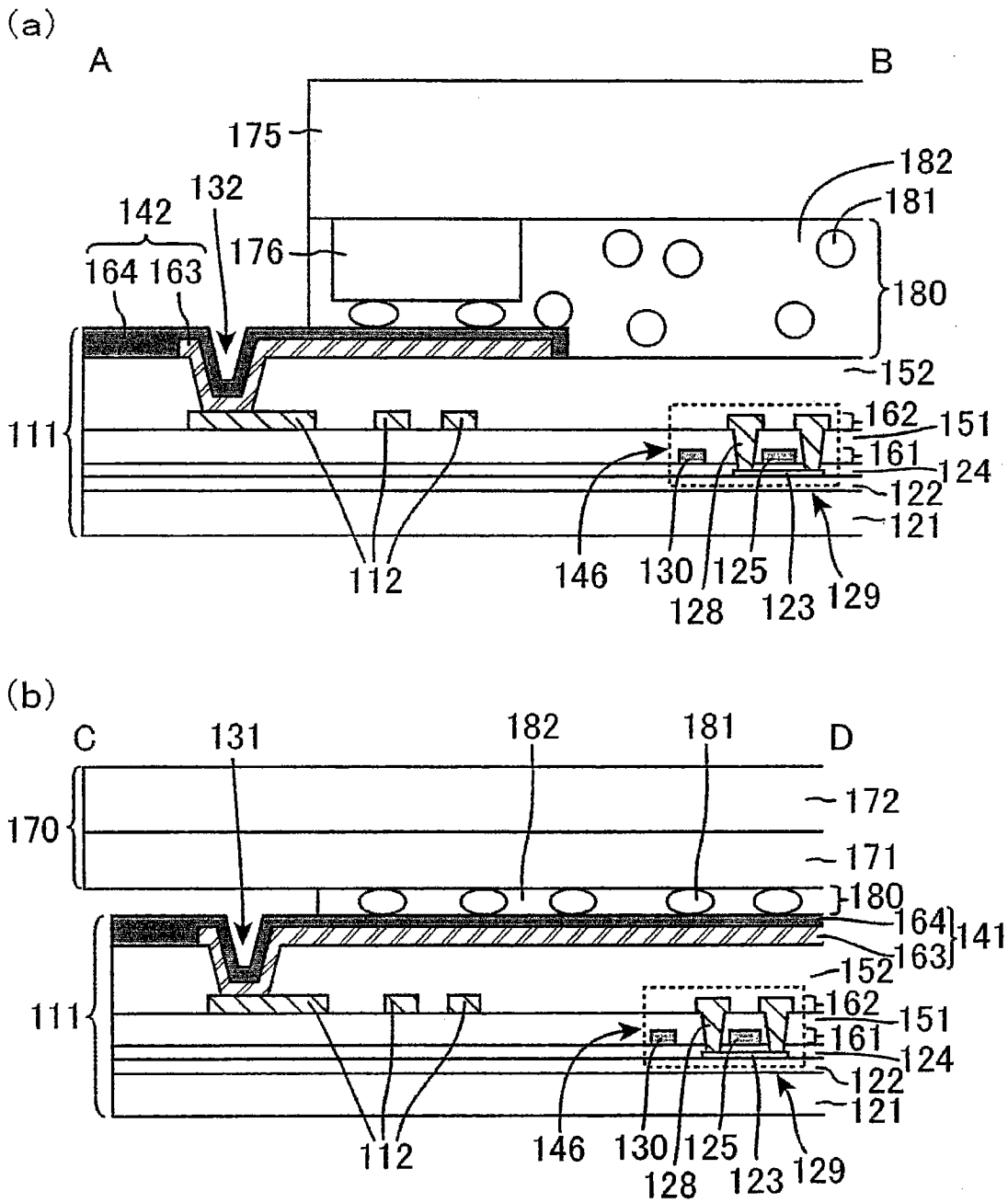


图 2

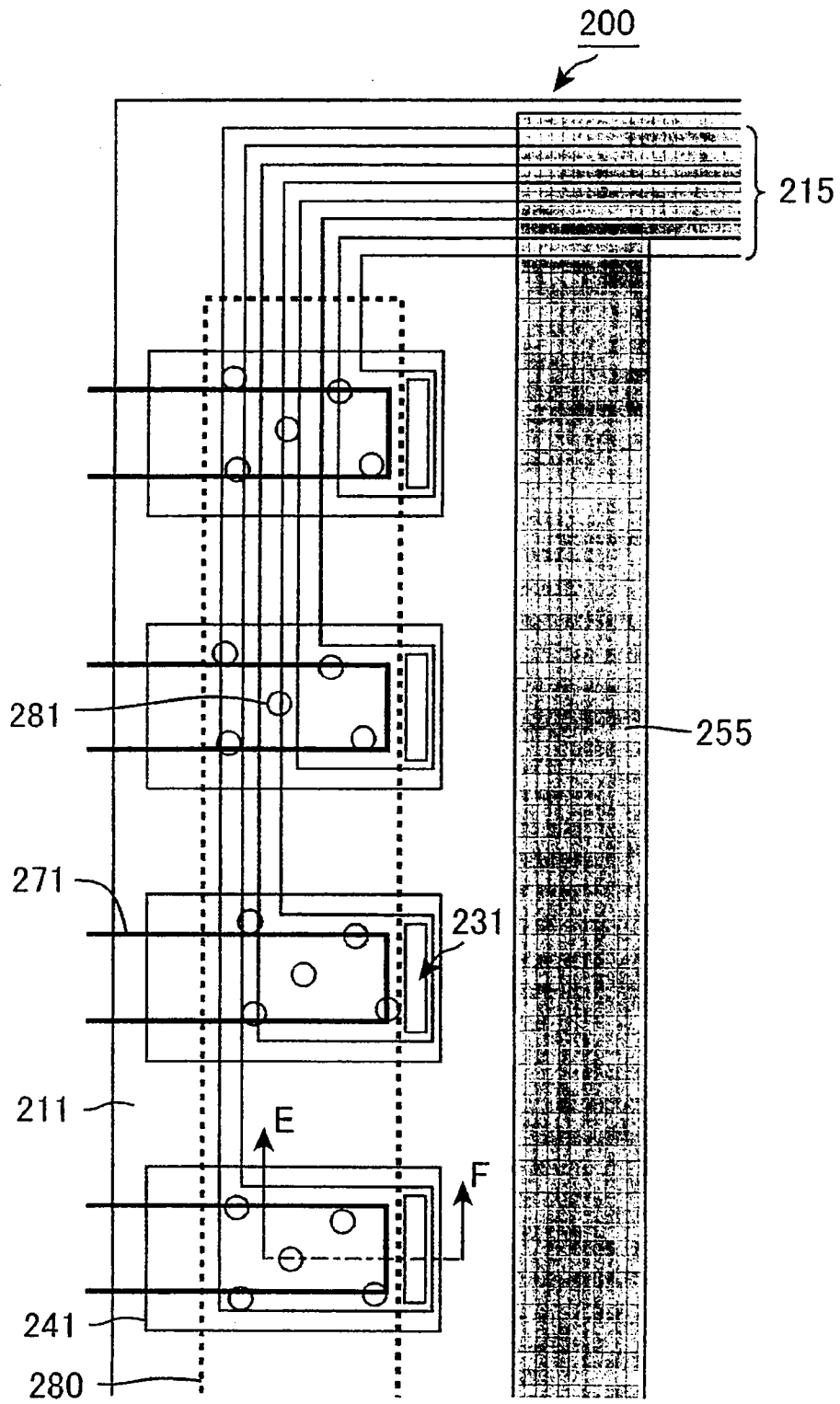


图 3-1

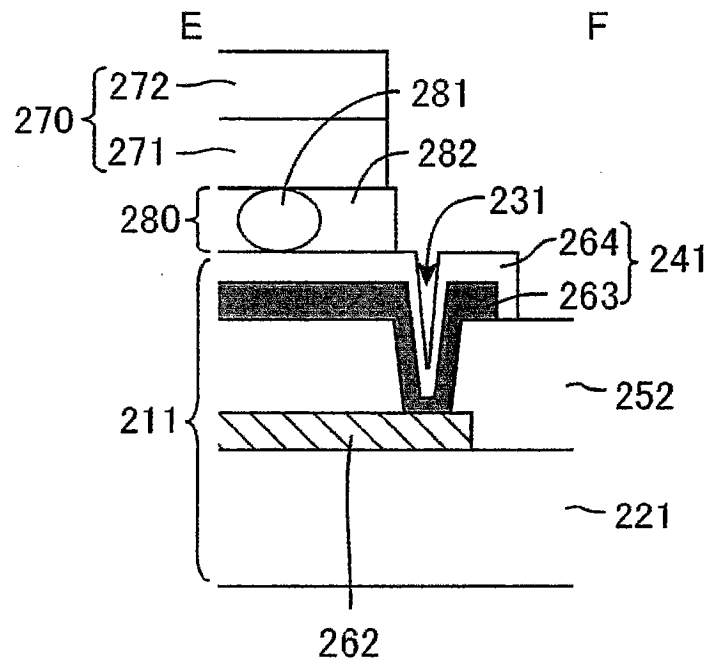


图 3-2

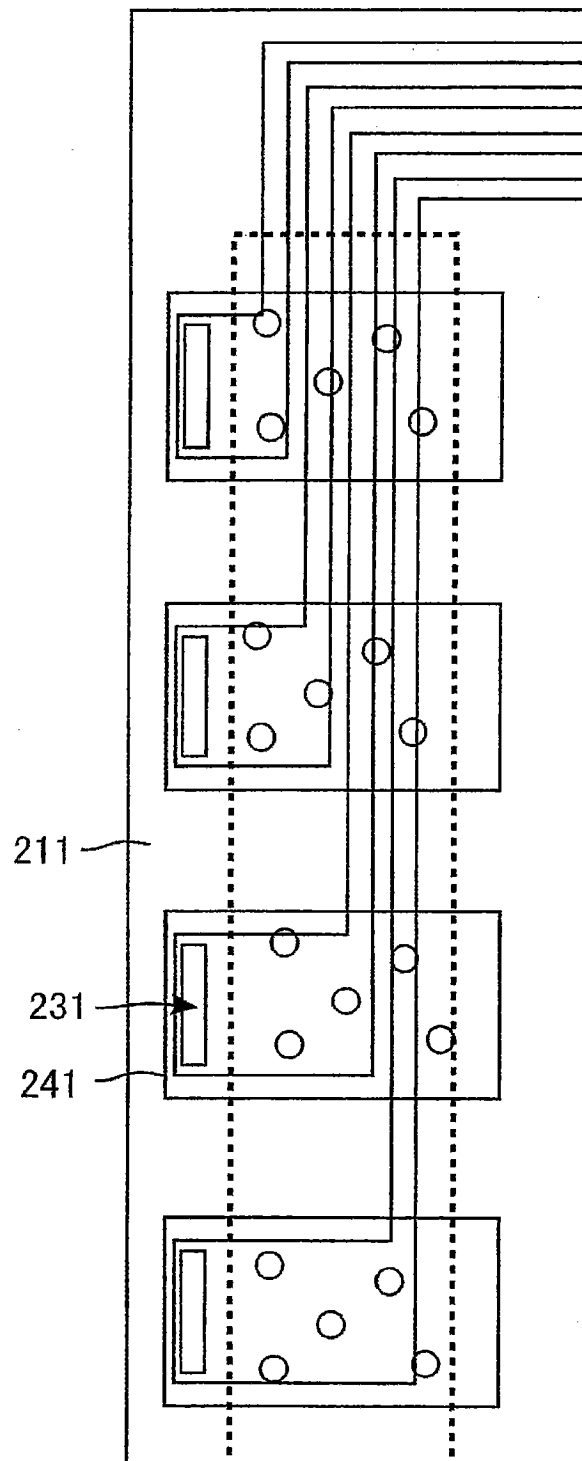


图 4

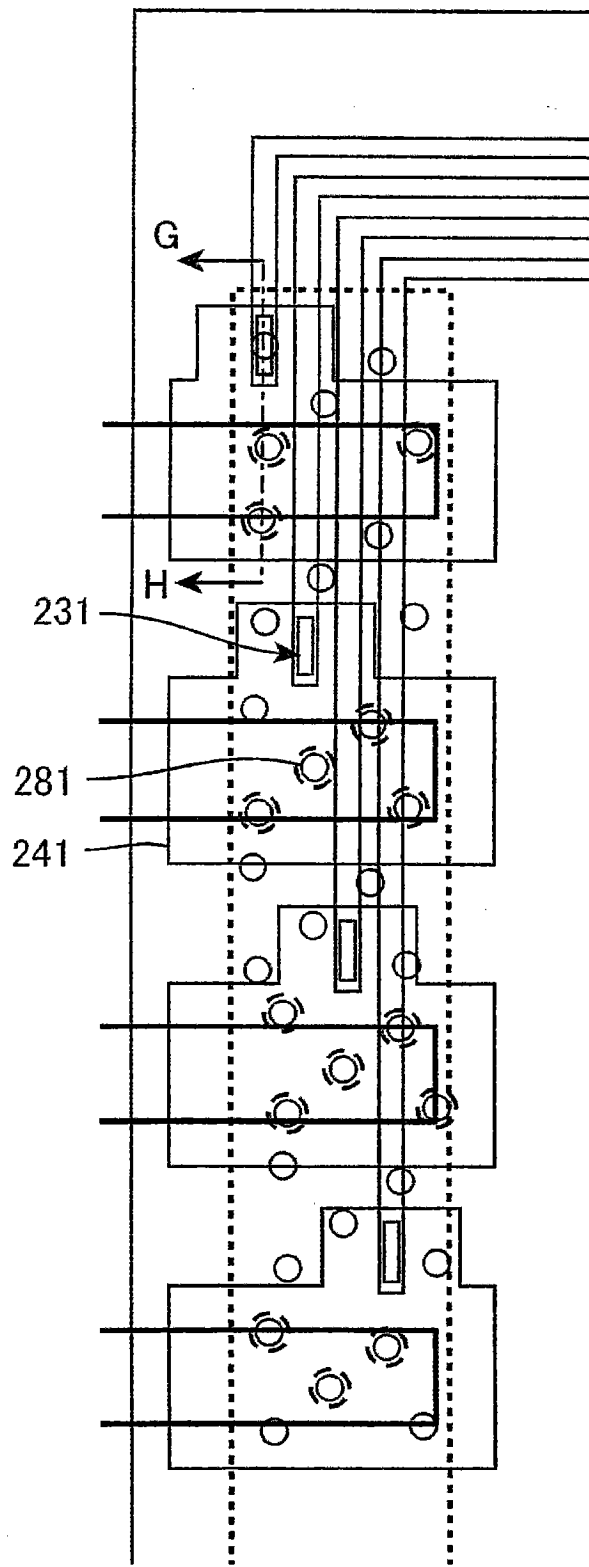


图 5-1

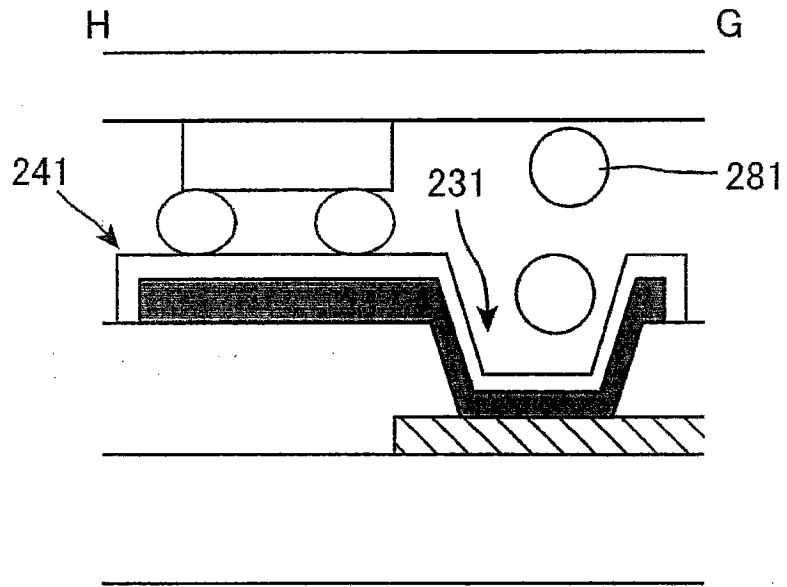


图 5-2

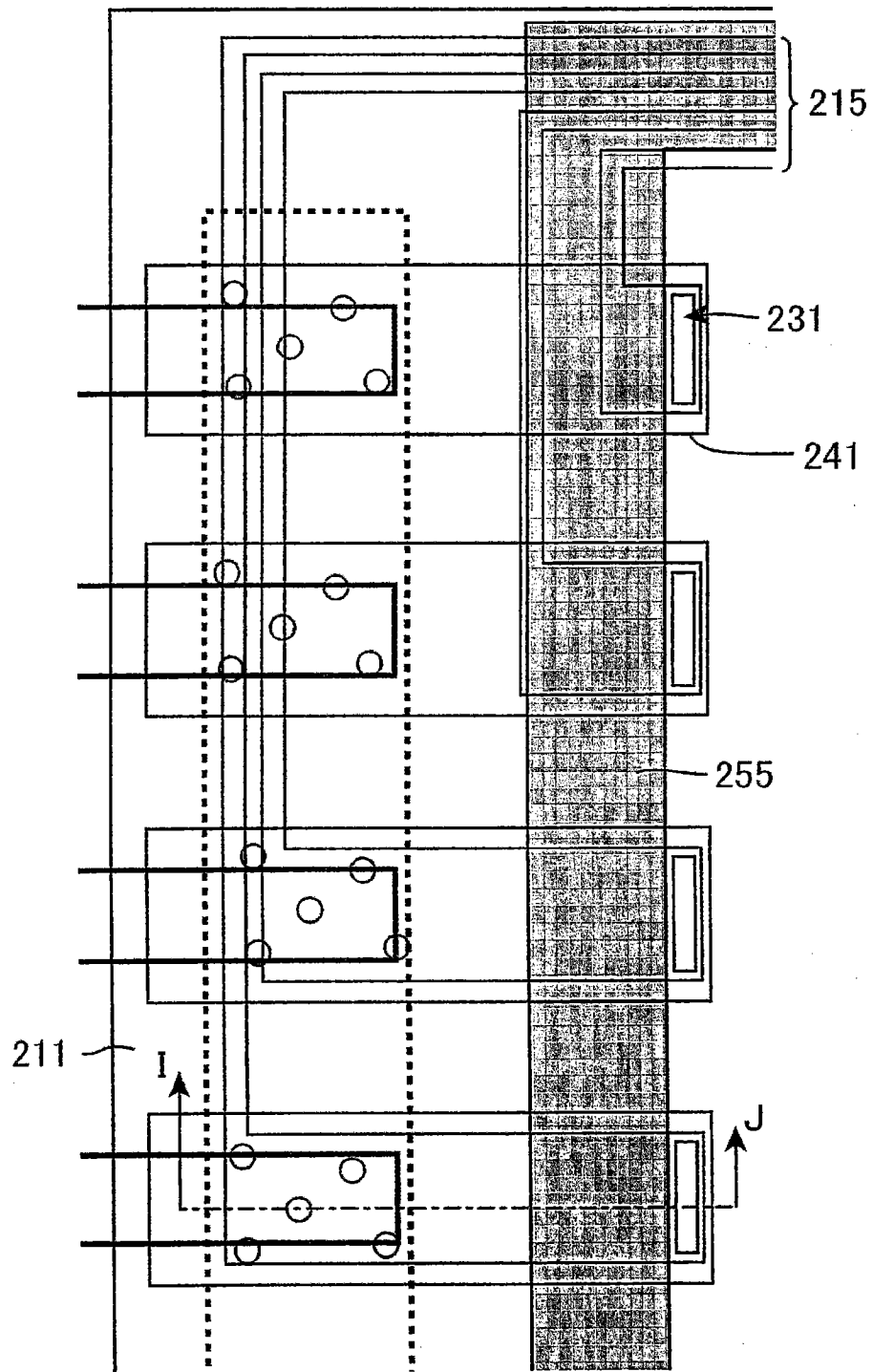


图 6-1

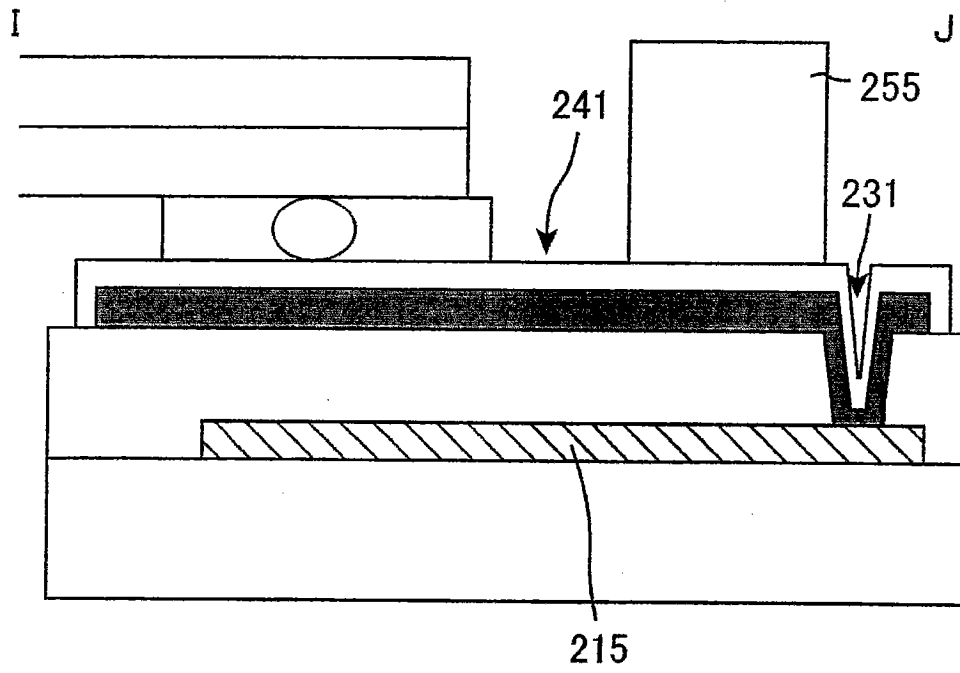


图 6-2

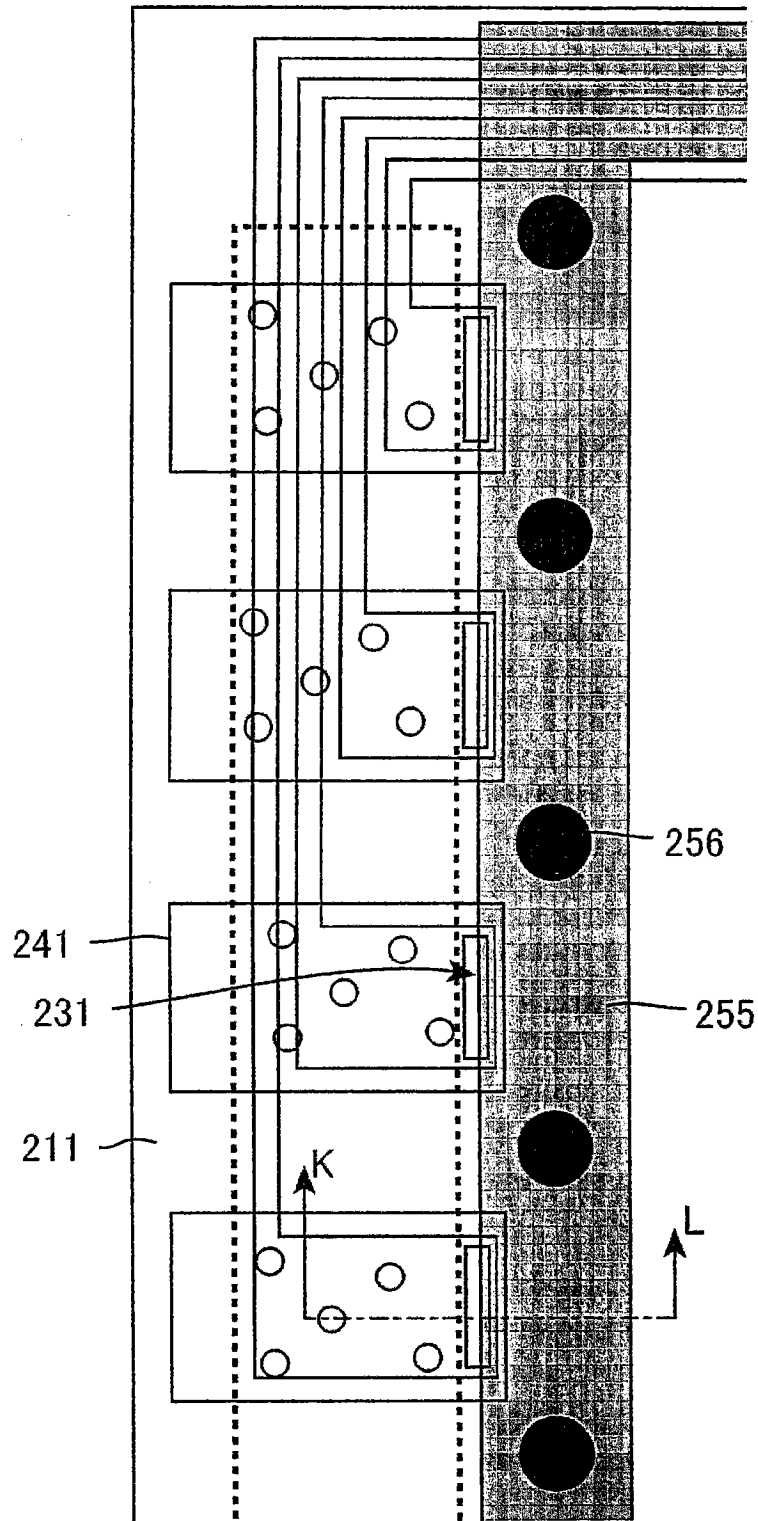


图 7-1

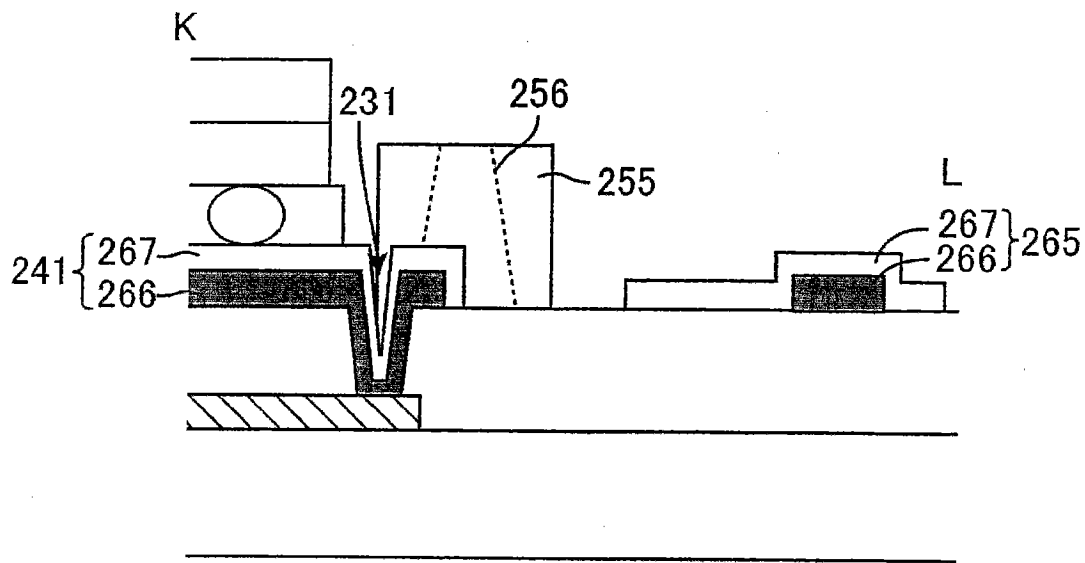


图 7-2

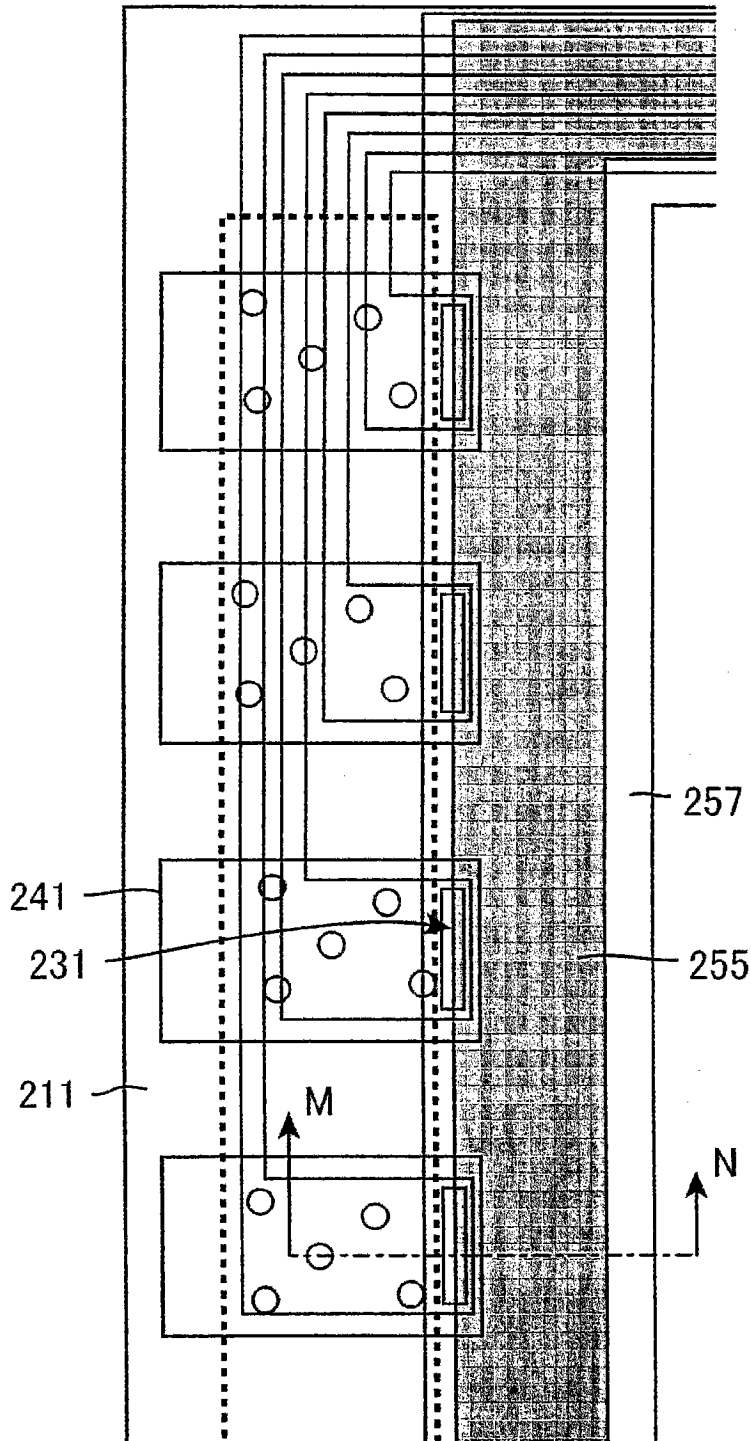


图 8-1

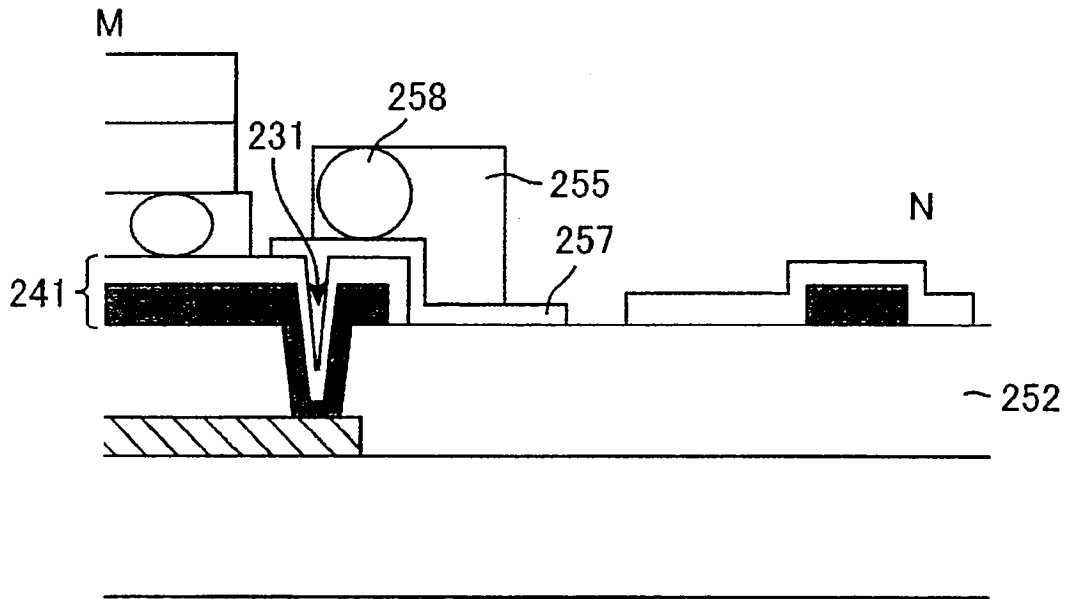


图 8-2

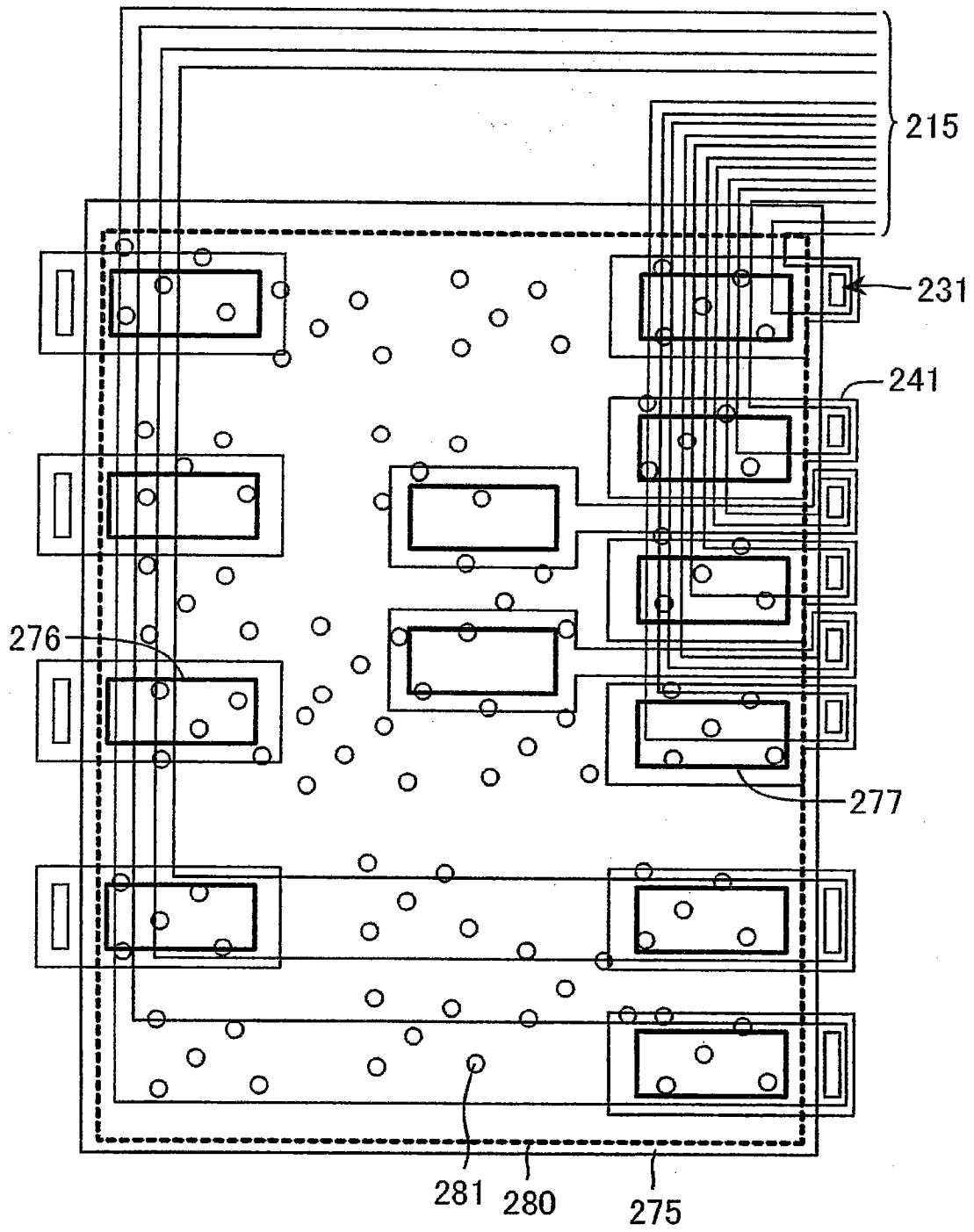


图 9

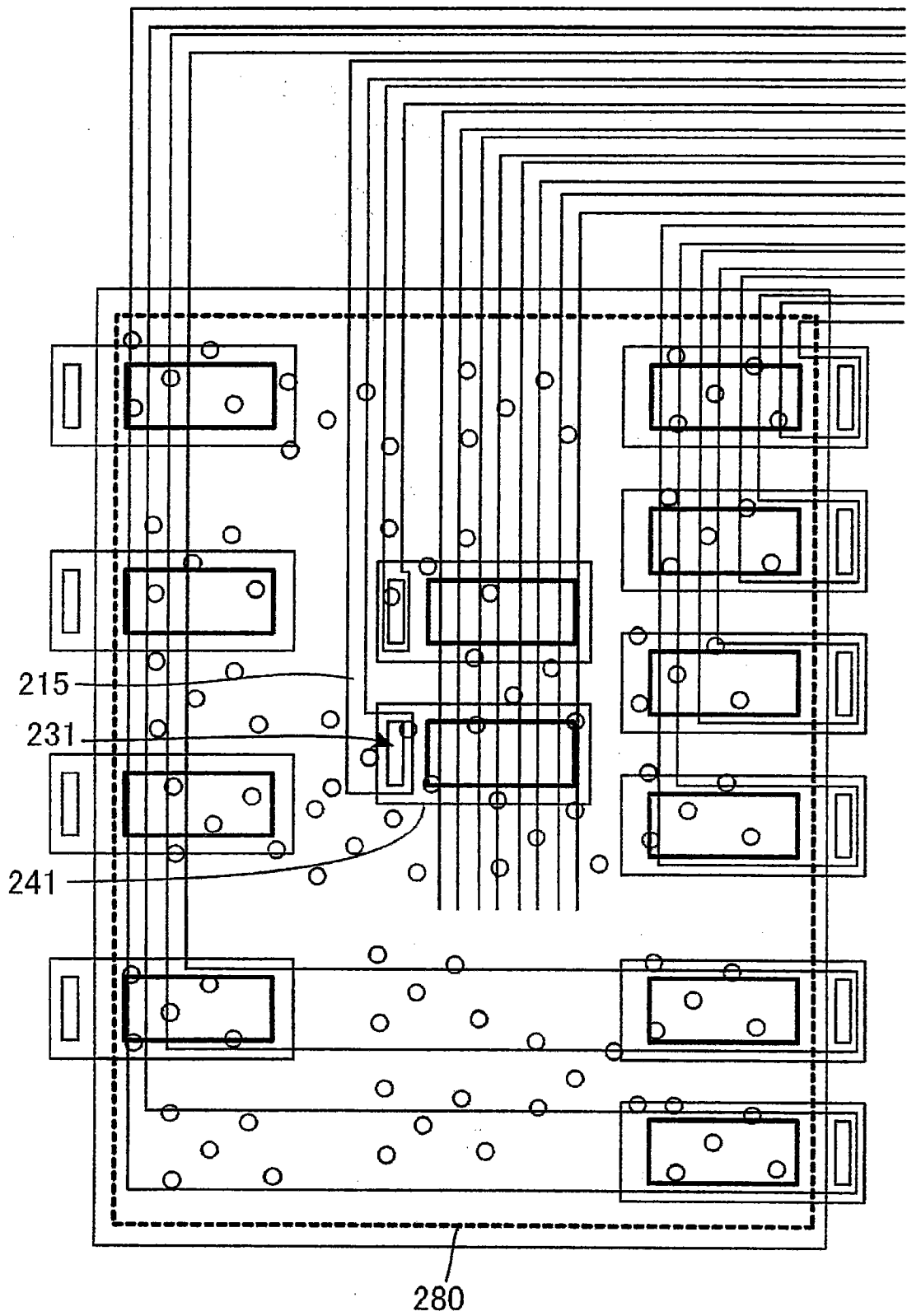


图 10

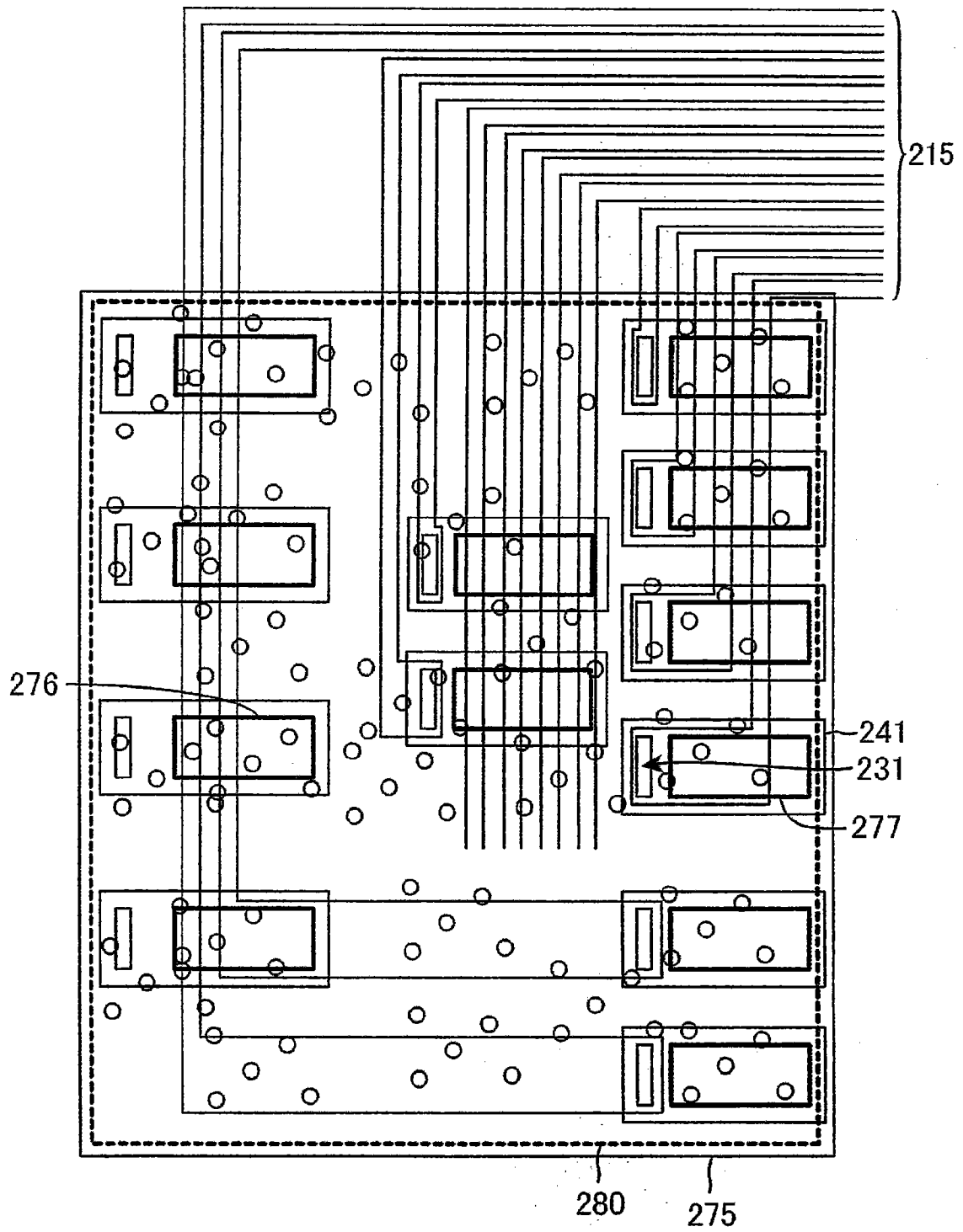


图 11

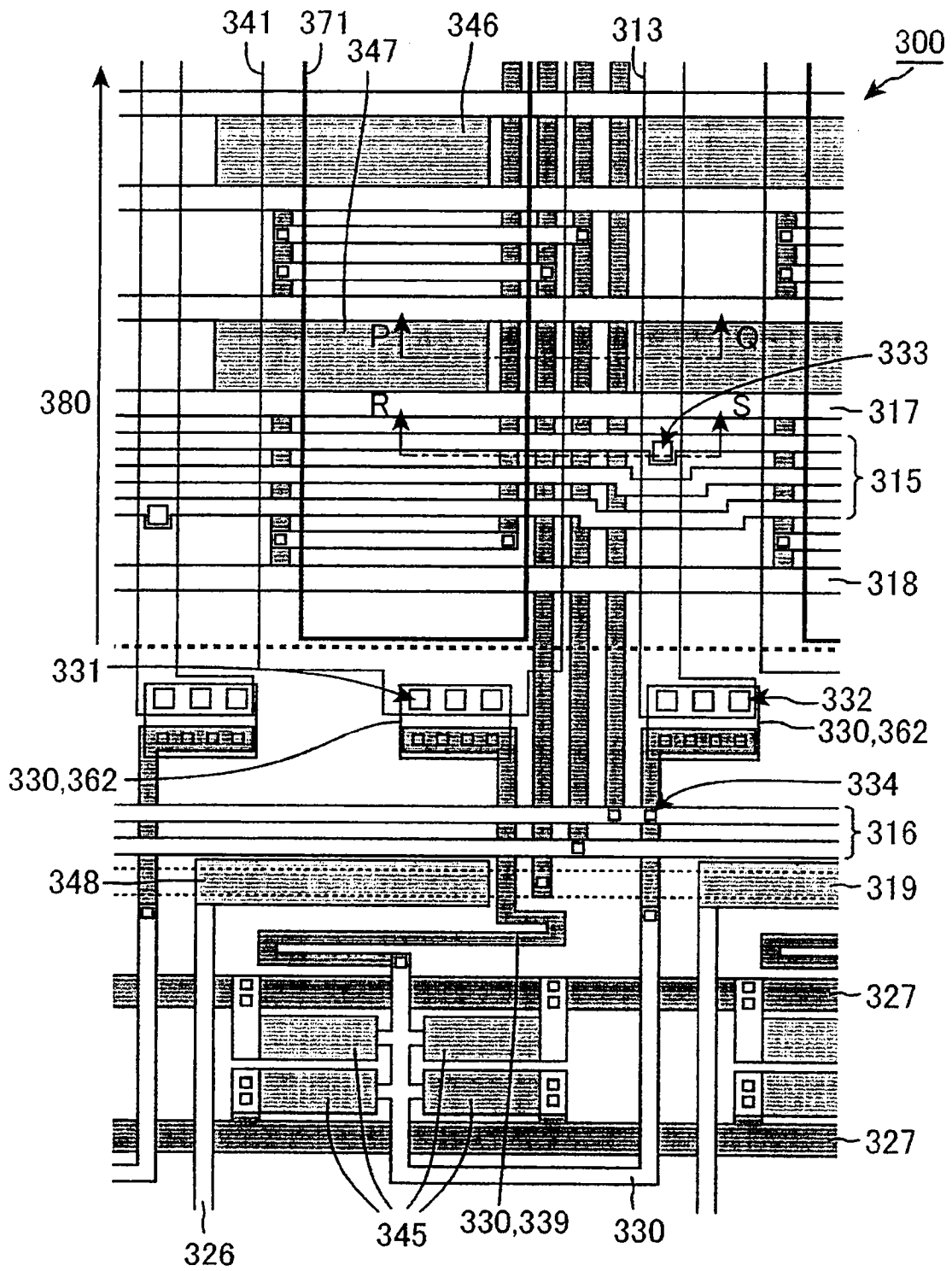


图 12

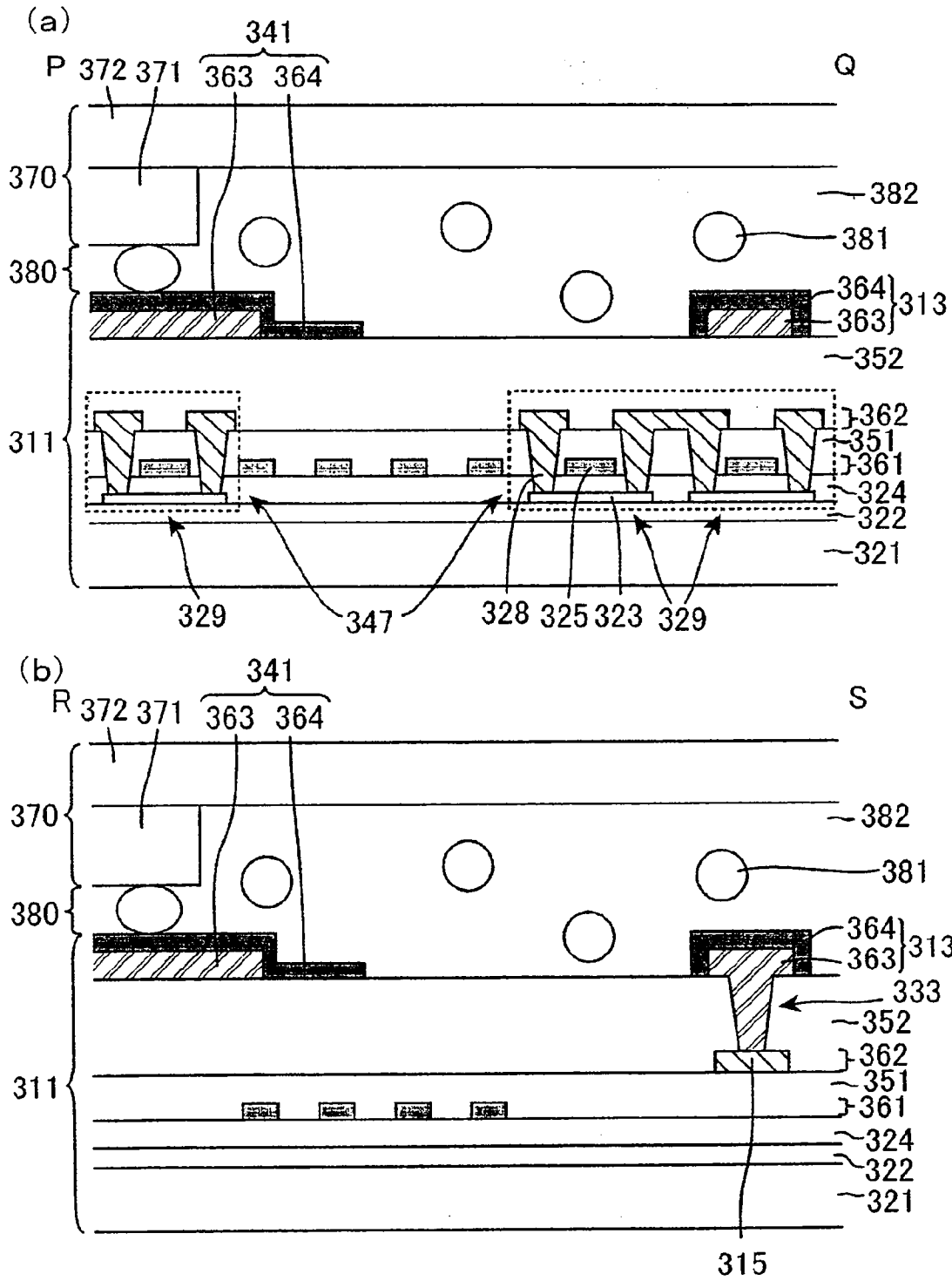


图 13

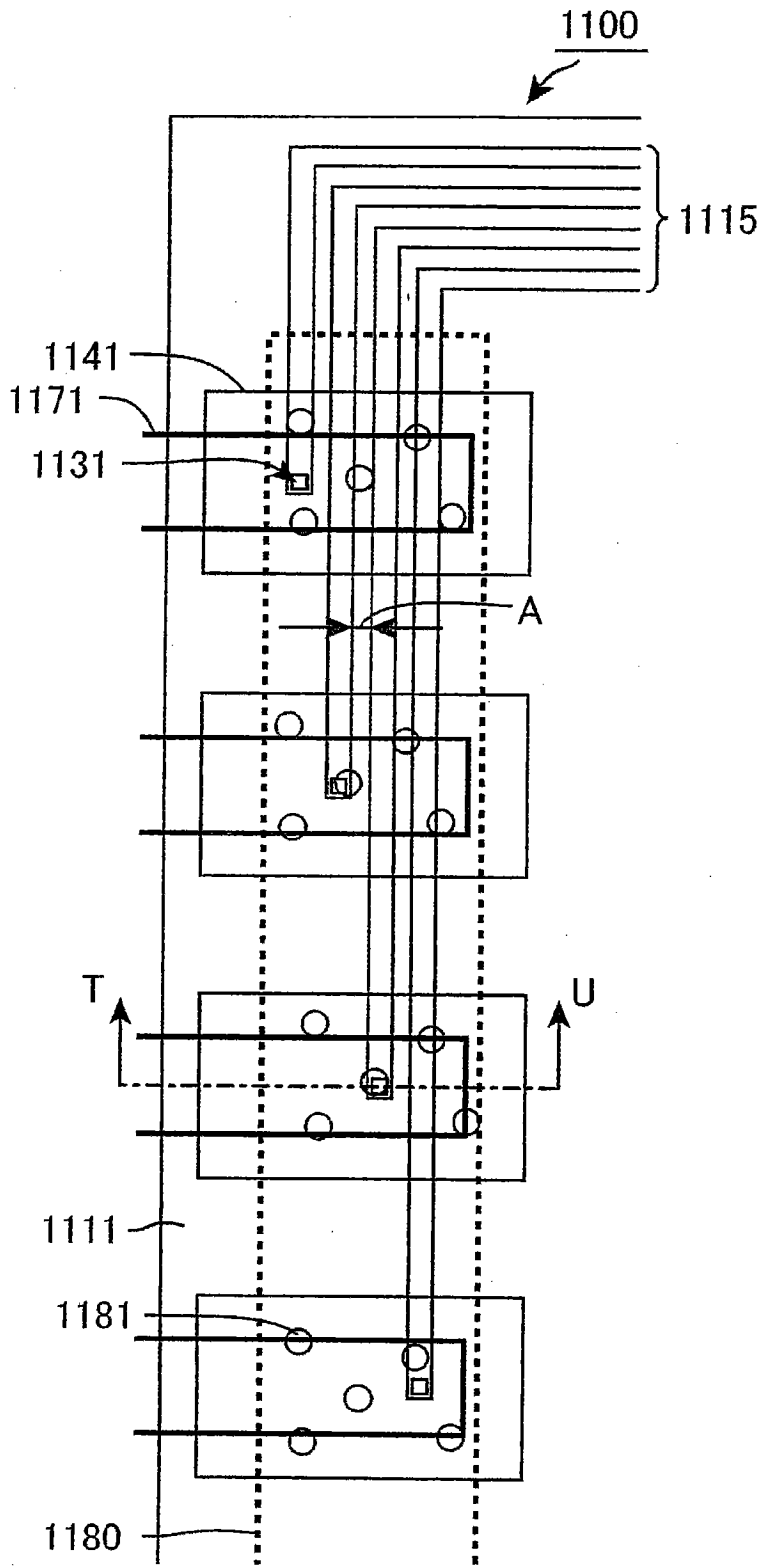


图 14-1

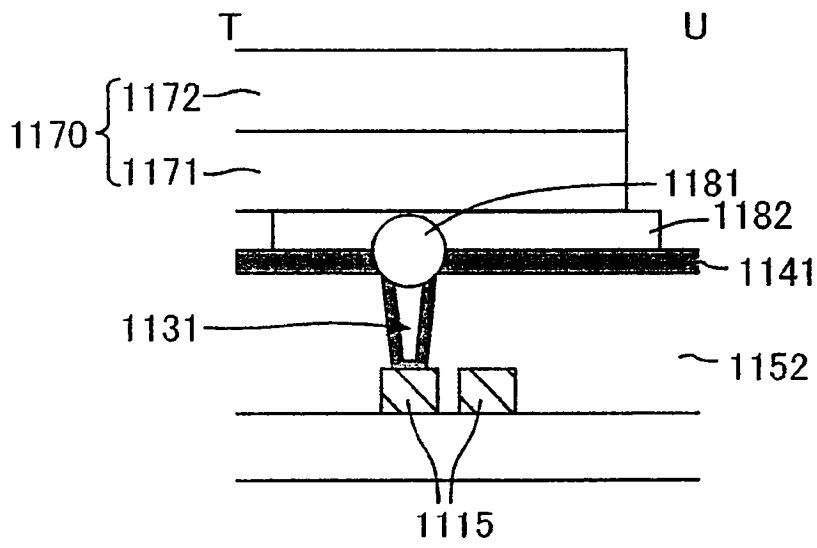


图 14-2

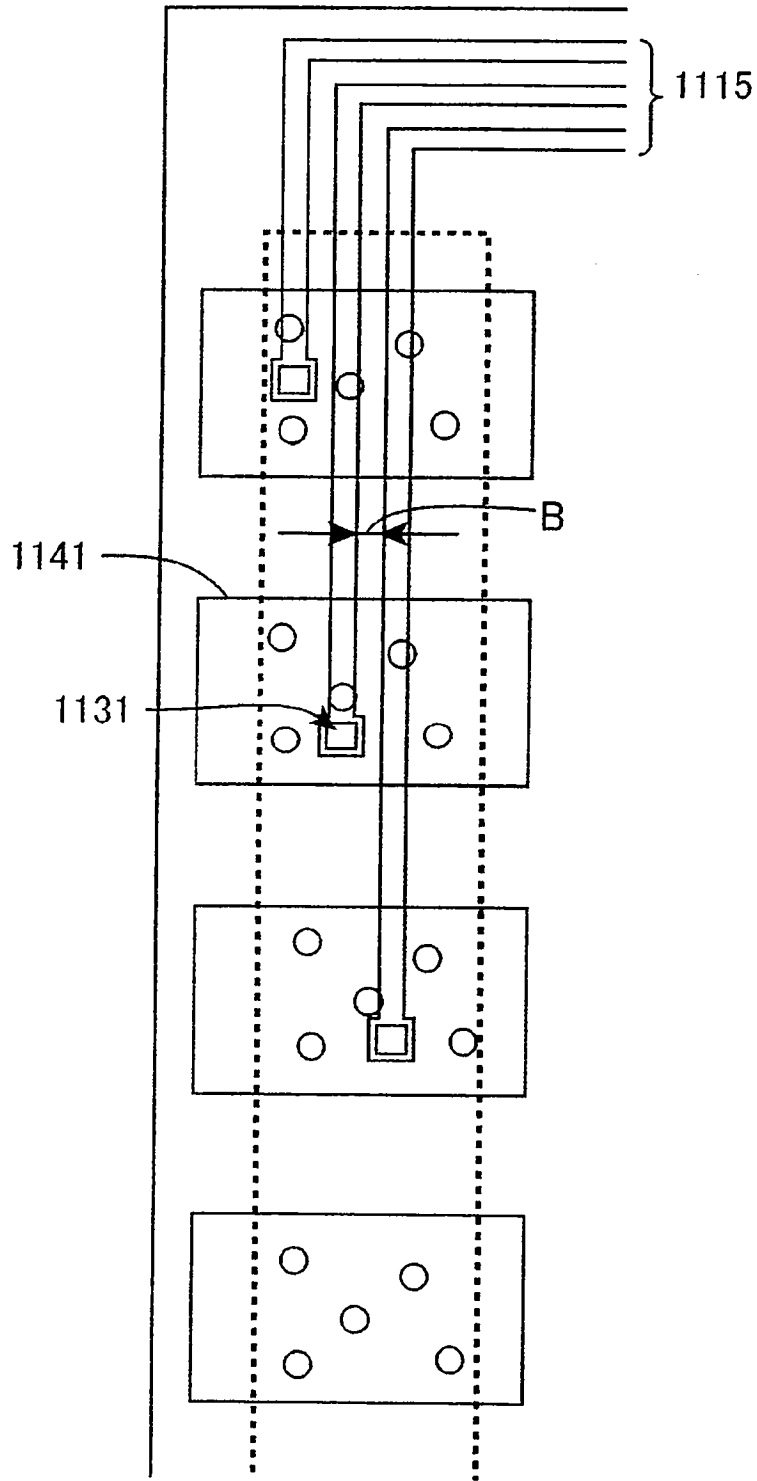


图 15

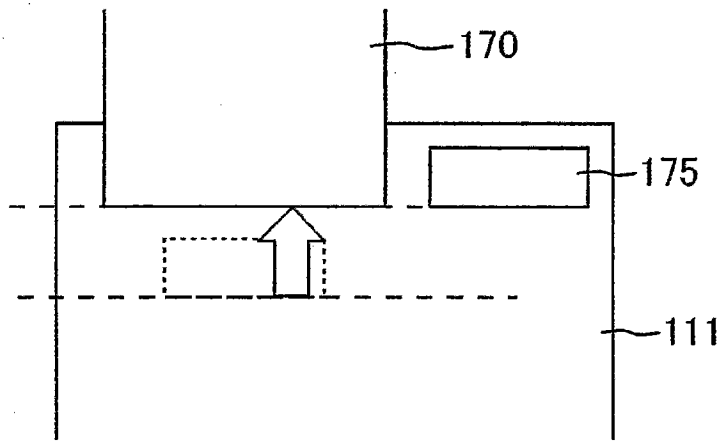


图 16

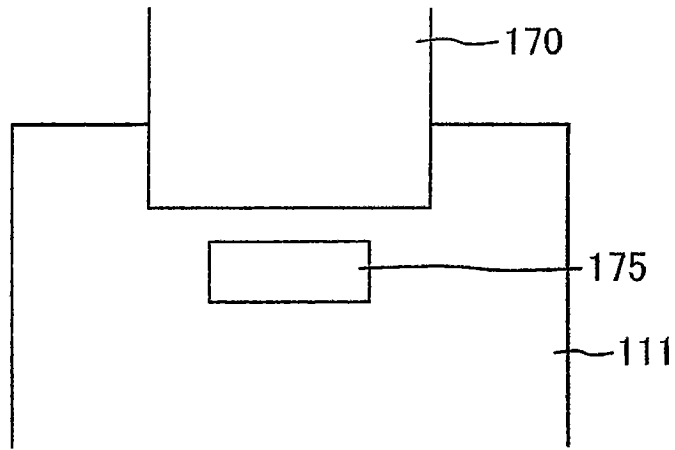


图 17