



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е
ИЗОБРЕТЕНИЯ
К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 752496

(61) Дополнительное к авт. свид-ву 587508

(22) Заявлено 08.12.78 (21) 2693518/18-24

с присоединением заявки № —

(23) Приоритет —

(43) Опубликовано 30.07.80. Бюллетень № 28

(45) Дата опубликования описания 30.07.80

(51) М. Кл.³
G 11C 27/00

(53) УДК 681.327.6
(088.8)

(72) Авторы
изобретения В. А. Афанасьев, Л. Н. Иванова, В. В. Калугин, В. И. Лачугин,
В. А. Овчеренко и В. И. Соболев

(71) Заявитель Новосибирский электротехнический институт

(54) АНАЛОГОВОЕ ЗАПОМИНАЮЩЕЕ УСТРОЙСТВО

1

Изобретение относится к области вычислительной техники и может быть использовано в качестве аналогового накопителя, предназначенного для выборки и хранения мгновенных значений аналогового сигнала.

Известно аналоговое запоминающее устройство замкнутого типа, состоящее из операционного усилителя, накопительного конденсатора, ключа и делителя напряжения [1].

В этом устройстве значительную долю статической погрешности составляют погрешность хранения информации и погрешность коммутации. Погрешность хранения информации возникает за счет разряда накопительного конденсатора во время хранения. Погрешность коммутации обусловлена проникновением управляющего напряжения на накопительный конденсатор через паразитную емкость управляющей цепи электронного ключа в момент его размыкания, в результате чего на накопительном конденсаторе образуется скачок напряжения, называемый ЭДС коммутации.

В основном авт. св. № 587508 описано аналогичное аналоговое запоминающее устройство, содержащее операционный усилитель с конденсатором в цепи отрицательной обратной связи, делитель напряжения, подключенный к источнику входного сигнала

2

и к выходу операционного усилителя, инвертирующий вход которого через ключ соединен со средней точкой делителя напряжения, конденсатор и ключ, включенные между неинвертирующим входом операционного усилителя и общей точкой [2].

В известном устройстве, несмотря на частичную компенсацию ЭДС коммутации, погрешность коммутации составляет значительную величину.

Целью настоящего изобретения является повышение точности устройства за счет снижения статической погрешности путем компенсации ЭДС коммутации.

Поставленная цель достигается тем, что в известное аналоговое запоминающее устройство, содержащее операционный усилитель с конденсатором в цепи обратной связи, делитель напряжения, подключенный к источнику входного сигнала и к выходу операционного усилителя, инвертирующий вход которого через ключ соединен со средней точкой делителя напряжения, второй конденсатор, включенный между неинвертирующим входом и общей точкой, второй ключ, подключенный выходом к неинвертирующему входу, введен резистор, включенный между входом второго ключа и шиной нулевого потенциала.

На чертеже представлена функциональ-

ная схема предлагаемого аналогового запоминающего устройства.

Аналоговое запоминающее устройство содержит накопительный конденсатор 1, включенный между выходом операционного усилителя 2 и его инвертирующим входом; накопительный конденсатор 3, включенный между неинвертирующим входом операционного усилителя и шиной нулевого потенциала, делитель напряжения, состоящий из резисторов 4, 5, включенный между входом и выходом устройства; ключ 6, включенный между средней точкой делителя напряжения и инвертирующим входом операционного усилителя; ключ 7, включенный между неинвертирующим входом операционного усилителя и резистором 8; резистор 8 включен между ключом 7 и шиной нулевого потенциала.

Во время выборки ключи 6, 7 замкнуты. На конденсатор 1 поступает текущее значение входного напряжения с учетом коэффициента передачи делителя напряжения. Конденсатор 3 разряжен. В момент размыкания ключей на входы операционного усилителя поступают ЭДС коммутации, которые равны при равенстве сопротивления резистора 8 выходному сопротивлению дели-

теля напряжения, состоящего из резисторов 4, 5. На выходе операционного усилителя фиксируется разность входных напряжений, т. е. аналоговый сигнал без ЭДС коммутации.

Таким образом, введение дополнительного резистора позволяет в предлагаемом аналоговом запоминающем устройстве скомпенсировать ЭДС коммутации до величины менее 1 мВ, в результате чего устраняется погрешность коммутации, что снижает статическую погрешность устройства.

Формула изобретения

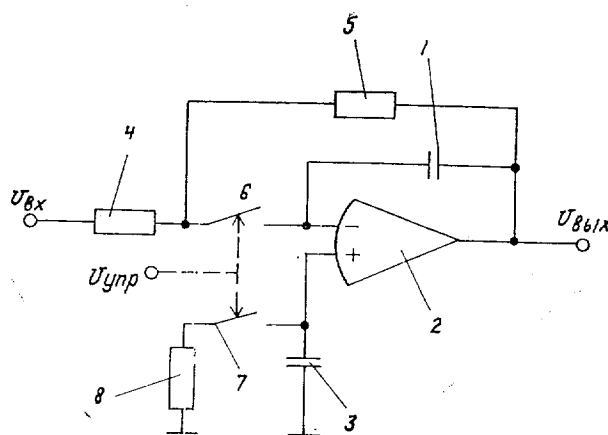
Аналоговое запоминающее устройство по авт. св. № 587508, отличающееся тем, что, с целью повышения точности устройства за счет уменьшения статической погрешности путем компенсации ЭДС коммутации, в него введен резистор, включенный между входом второго ключа и шиной нулевого потенциала.

Источники информации,

принятые во внимание при экспертизе

1. Шило В. Л. Линейные интегральные схемы. Сов. радио, с. 259, 1974.

2. Авторское свидетельство СССР № 587508, кл. G 11C 27/00, 1967.



Составитель В. Муратов

Редактор И. Грузова

Техред А. Камышникова

Корректоры: Л. Слепая
и Н. Федорова

Заказ 1454/14

Изд. № 393

Тираж 673

Подписное

НПО «Поиск» Государственного комитета СССР по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5

Типография, пр. Сапунова, 2