

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2014-165242

(P2014-165242A)

(43) 公開日 平成26年9月8日(2014.9.8)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 23/50 (2006.01)	HO 1 L 23/50 K	5 F 0 6 7
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 L	

審査請求 未請求 請求項の数 11 O L (全 15 頁)

(21) 出願番号 特願2013-33087 (P2013-33087)  
 (22) 出願日 平成25年2月22日 (2013.2.22)

(71) 出願人 513237652  
 S H マテリアル株式会社  
 東京都港区新橋五丁目11番3号  
 (74) 代理人 110001405  
 特許業務法人篠原国際特許事務所  
 (72) 発明者 加藤 英規  
 鹿児島県伊佐市大口牛尾1755-2 大口電子株式会社内  
 (72) 発明者 菱木 薫  
 鹿児島県伊佐市大口牛尾1755-2 大口電子株式会社内  
 (72) 発明者 長井 壮一  
 鹿児島県伊佐市大口牛尾1755-2 大口電子株式会社内  
 Fターム(参考) 5F067 AA01 AB04 BA02 DA17 DC15

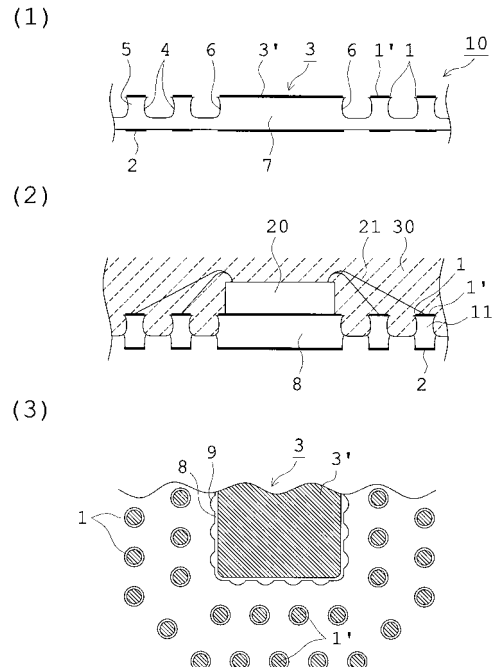
(54) 【発明の名称】 半導体素子搭載用基板及びその製造方法

(57) 【要約】 (修正有)

【課題】ワイヤボンディング部の欠損や封止樹脂との密着性低下を防止した半導体素子搭載用基板を提供する。

【解決手段】半導体素子の実装とワイヤボンディングをして表面側を樹脂封止した後、裏面側からのエッチング加工によって不要な部分を除去した半導体パッケージ製造用基板であって、金属板の表面側に、ハーフエッチング加工により上面を円形状としたワイヤボンディング部1となる柱状形状5が形成され、柱状形状の側面は凹部4を有し、柱状形状の上面には円形状より小さなエリアにワイヤボンディング用のめっき1'が形成され、また同じ面に、ハーフエッチング加工により上面が略四角形状で各辺には部分的に円弧9となる形状を有して半導体素子搭載部3となる略角柱状形状7が形成され、略角柱状形状の側面は部分的に凹部6を有し、略角柱状形状のパッド部8上面には略四角形状より小さなエリアにめっき3'が形成されている。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板であって、

前記金属板の前記表面側に、ハーフエッチング加工により上面の平面形状が円形状としたワイヤボンディング部となる柱状形状が形成され、前記柱状形状の側面は凹部を有するとともに、前記柱状形状の上面には前記円形状より小さなエリアにワイヤボンディング用のめっきが形成され、

10

また同じ面に、ハーフエッチング加工により上面の平面形状が略四角形状で各辺には部分的に円弧となる形状を有して半導体素子搭載部となる略角柱状形状が形成され、前記略角柱状形状の側面は部分的に凹部を有するとともに、前記略角柱状形状の패드部上面には前記略四角形状より小さなエリアにめっきが形成されていることを特徴とする半導体素子搭載用基板。

**【請求項 2】**

前記金属板の前記裏面側には、半導体パッケージの外部接続端子となる部分に、前記ワイヤボンディング用と同じ構成のめっきが矩形形状に形成されていることを特徴とする請求項 1 に記載の半導体素子搭載用基板。

**【請求項 3】**

20

前記ワイヤボンディング用のめっきの外周には、前記柱状形状の上面が露出していることを特徴とする請求項 1 または 2 に記載の半導体素子搭載用基板。

**【請求項 4】**

前記ワイヤボンディング用のめっきは円形状であり、前記柱状形状の上面の円形状の半径は、前記ワイヤボンディング用のめっきの半径より  $10 \mu\text{m}$  以上大きいことを特徴とする請求項 3 に記載の半導体素子搭載用基板。

**【請求項 5】**

表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板であって、

30

前記金属板の前記表面側に、ハーフエッチング加工により上面の平面形状をコーナーの半径がハーフエッチング深さの 2 倍以上の大きさを有する四角形以上の多角形状としたワイヤボンディング部となる柱状形状が形成され、前記柱状形状の側面は凹部を有するとともに、前記柱状形状の上面には前記多角形状より小さなエリアにワイヤボンディング用のめっきが形成され、

また同じ面に、ハーフエッチング加工により上面の平面形状が略四角形状で各辺には部分的に円弧となる形状を有して半導体素子搭載部となる略角柱状形状が形成され、前記略角柱状形状の側面は部分的に凹部を有するとともに、前記略角柱状形状の패드部上面には前記略四角形状より小さなエリアにめっきが形成されていることを特徴とする半導体素子搭載用基板。

40

**【請求項 6】**

前記金属板の反対側である裏面側には、半導体パッケージの外部接続端子となる部分に、前記ワイヤボンディング用と同じ構成のめっきが矩形形状に形成されていることを特徴とする請求項 5 に記載の半導体素子搭載用基板。

**【請求項 7】**

前記ワイヤボンディング用のめっきの外周には、前記柱状形状の上面が露出していることを特徴とする請求項 5 または 6 に記載の半導体素子搭載用基板。

**【請求項 8】**

前記ワイヤボンディング用のめっきは円形状若しくは前記柱状形状と相似形状であり

50

、めっきが円形状の場合は前記柱状形状の上面の多角形状に対して内接する円を想定すると、その円の半径は前記ワイヤボンディング用のめっきの半径より10 $\mu$ m以上大きく、めっきが円形状以外の場合はボンディング用めっきの外周に対し10 $\mu$ m以上の大きさで前記柱状形状の上面が露出していることを特徴とする請求項7に記載の半導体素子搭載用基板。

【請求項9】

表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板の製造方法であって、

前記金属板の前記表面側にワイヤボンディング用及び半導体素子搭載用のめっきを形成する工程と、

前記金属板の前記表面側に形成したワイヤボンディング用及び半導体素子搭載用のめっきより広い範囲を覆うレジストマスクを形成する工程と、

前記表面側の前記レジストマスクから露出している前記金属板をハーフエッチング加工し、側面に凹部が形成されたワイヤボンディング用の柱状形状と、側面に部分的に凹部が形成された半導体素子搭載用の略角柱状形状のパッド部とを形成する工程を含むことを特徴とする半導体素子搭載用基板の製造方法。

【請求項10】

前記レジストマスクは、ワイヤボンディング用のめっき部分では上面の平面形状が円形状であり、半導体素子搭載用のめっき部分では上面の平面形状が略四角形状で各辺は部分的に円弧となる形状を有していることを特徴とする請求項9に記載の半導体素子搭載用基板の製造方法。

【請求項11】

前記レジストマスクは、ワイヤボンディング用のめっき部分では上面の平面形状が四角形以上の多角形状であってコーナーの半径が前記ハーフエッチング加工によるエッチング深さの2倍以上の大きさであり、半導体素子搭載部となるめっき部分では上面の平面形状が略四角形状で各辺は部分的に円弧となる形状を有していることを特徴とする請求項9に記載の半導体素子搭載用基板の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表面側にハーフエッチング加工を施した半導体素子搭載用基板を用いて、表面側に半導体素子を実装し樹脂封止した後、裏面側をエッチング加工して半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる半導体素子搭載用基板及びその製造方法に関する。

【背景技術】

【0002】

半導体パッケージは、多ピン化、小型化、薄化の要求から、半田ボールを使用したBGA(Ball Grid Array)パッケージや半導体素子の下にアウターリードを配置したCSP(Chip Size Package)等のさまざまなパッケージが出現している。

【0003】

その中でも、比較的安価で上記要求に対応できる方法として、金属材料であるリードフレームを利用したQFN(Quad Flat Non-lead)タイプのパッケージがある。

【0004】

これは、金属材料を用いて、中央に形成されたパッドに半導体素子を搭載し、その周辺にエリアレイ状に、表面側は半導体素子とワイヤで繋ぐワイヤボンディング部となり、その裏面側は外部接続部となる導体端子部を有する半導体パッケージである。この導体端

10

20

30

40

50

子部の上下（表裏）面をワイヤボンディング部と外部接続端子部にそれぞれ使用することにより、多ピン化、小型化、薄化を実現している。

【0005】

そして特許文献1には、金属材料としてリードフレーム用の銅材に貴金属のめっきを施す工程と、裏面に耐エッチングレジスト膜を成形した後、表面のめっき層をエッチングマスクとして用いてハーフエッチング加工する工程と、上記リードフレーム材に所望の半導体素子を搭載し、半導体素子と金属めっき層をワイヤボンディングする工程と、樹脂封止する工程と、リードフレーム材の裏面に形成した耐エッチングレジストを除去し、貴金属めっき層をエッチングマスクとして使用して裏面をエッチング加工して外部接続部を独立させる工程を有する半導体パッケージの製造方法が示されている。

10

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開2007-150372号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

特許文献1に記載されているように、ハーフエッチング加工によって柱状形状に形成された半導体素子搭載用基板のワイヤボンディング部や半導体素子搭載部は、封止樹脂により被覆された後、エッチング加工を行い最終的に半導体パッケージとして形成される。しかし、前記ハーフエッチングにより形成される柱状形状部分が封止樹脂により被覆されるため、ワイヤボンディング部の反対面が外部接続部となる導体端子が封止樹脂から抜け落ちたり一部が剥がれたりする問題を抱えている。

20

【0008】

そして特に導体端子であるワイヤボンディング部は、封止樹脂と接触する面積が小さいことから、前述した抜け落ちの問題が発生しやすく、金属板をハーフエッチング加工する際に柱状形状の側面に凹部を形成することで封止樹脂との密着性を向上させるようにしている。

【0009】

しかし、エッチングの特性からコーナー部（角部）は直線部に比べて溶解速度が速くなり、同じ時間エッチング加工した場合はコーナー部がより多く溶解される。そのため、コーナー部の側面は、ボンディング用めっき直下の銅まで溶解が進み凹部が形成され難く直線的な形状に近づくとともに一部ボンディング用めっきの欠けが生じ、端子形状不具合を引き起こす。逆に、コーナー部の凹部形成を優先してエッチング加工を行うと端子の直線部の側面のエッチング量が不足し凹部が形成され難いことから、端子コーナー部と直線部の両方の側面に凹部を同時に形成することは困難である。特に、ハーフエッチング深さの5倍以上の長さとなる直線部および多角形端子の長辺/短辺 $>1.33$ の長辺部においては、柱状形状の側面に凹部が形成され難い。

30

【0010】

したがって、平面形状が四角形状で1辺が0.5mm程度でコーナー半径0.1~0.15mm程度のワイヤボンディング部は、その直線部に比べてコーナー部がハーフエッチング加工での溶解速度が速くなるため、四角形状の一部が欠損する事態が生じ、柱状形状の加工側面に均一な凹部が形成されず上下方向に直線的な形状となってしまう。そのため、このことが封止樹脂との密着性が低下する原因となっていた。

40

【0011】

また、導体端子が封止樹脂から抜け落ちることを防止するために側面に十分な深さの凹部が形成されるようにエッチングを行うと、場合によってはワイヤボンディング部のめっき直下の金属板である銅まで溶解され、めっきの一部がバリとなったり欠損したりする事態が生じることもあった。

【0012】

50

一方、ワイヤボンディング部が円形形状の場合は全体が同一曲率となっているので多角形状の場合と異なり一箇所が集中して溶解されることはないが、側面に十分な深さの凹部が形成されるようにエッチングを行うと、多角形状の場合と同様にワイヤボンディング部のめっき直下の金属板である銅まで溶解されてしまいめっきの一部がバリとなったり、欠損したりする事態が生じることがあった。

【0013】

また、半導体素子搭載部はワイヤボンディング部と比べればその平面形状は大きい、パッド部は四角形でサイドの直線部分が長い、金属板をハーフエッチング加工するとこの部分は側面に凹部が形成されないで垂直な平面となる。したがって、封止樹脂との接着面積はワイヤボンディング部と比べれば大きい、垂直な平面であるため結果としてそれほど大きな密着力を得ることはできていない。

10

【0014】

そこで本発明は、かかる事情に鑑みてなされたものであり、ワイヤボンディング部の一部が欠損する事態や、封止樹脂とワイヤボンディング部や半導体素子搭載部の密着性が低下することを防止した半導体素子搭載用基板を提供することを目的とする。

【課題を解決するための手段】

【0015】

上記目的を達成するために、本発明の半導体素子搭載用基板は、表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板であって、前記金属板の前記表面側に、ハーフエッチング加工により上面の平面形状が円形形状としたワイヤボンディング部となる柱状形状が形成され、前記柱状形状の側面は凹部を有するとともに、前記柱状形状の上面には前記円形形状より小さなエリアにワイヤボンディング用のめっきが形成され、また同じ面に、ハーフエッチング加工により上面の平面形状が略四角形形状で各辺には部分的に円弧となる形状を有して半導体素子搭載部となる略角柱状形状が形成され、前記略角柱状形状の側面は部分的に凹部を有するとともに、前記略角柱状形状の上面には前記略四角形形状より小さなエリアにめっきが形成されていることを特徴とする。

20

【0016】

また、本発明においては、前記金属板の前記裏面側には、半導体パッケージの外部接続端子となる部分に、前記ワイヤボンディング用と同じ構成のめっきが矩形形状に形成されていることが好ましい。

30

【0017】

また、本発明においては、前記ワイヤボンディング用のめっきの外周には、前記柱状形状の上面が露出していることが好ましい。

【0018】

また、本発明においては、前記ワイヤボンディング用のめっきは円形形状であり、前記柱状形状の上面の円形形状の半径は、前記ワイヤボンディング部の半径より10 μm以上大きいことが好ましい。

【0019】

あるいは、本発明の半導体素子搭載用基板は、表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板であって、前記金属板の前記表面側に、ハーフエッチング加工により上面の平面形状をコーナーの半径がハーフエッチング深さの2倍以上の大きさを有する四角形以上の多角形形状としたワイヤボンディング部となる柱状形状が形成され、前記柱状形状の側面は凹部を有するとともに、前記柱状形状の上面には前記多角形形状より小さなエリアにワイヤボンディング用のめっきが形成され、また同じ面に、ハーフエッチング加工により上面の平面形状が略四角形形状で各辺には部分的に円弧となる形状を有して半導体素子搭載部となる略角柱状形状が形成され、前記略角柱状形状の

40

50

側面は部分的に凹部を有するとともに、前記略角柱形状の패드部上面には前記略四角形状より小さなエリアにめっきが形成されていることを特徴とする。

【0020】

また、本発明においては、前記金属板の反対側である裏面側には、半導体パッケージの外部接続端子となる部分に、前記ワイヤボンディング用と同じ構成のめっきが矩形形状に形成されていることが好ましい。

【0021】

また、本発明においては、前記ワイヤボンディング用のめっきの外周には、前記柱形状の上面が露出していることが好ましい。

【0022】

また、本発明においては、前記ワイヤボンディング用のめっきは円形状若しくは前記柱形状と相似形状であり、めっきが円形状の場合は前記柱形状の上面の多角形状に対して内接する円を想定すると、その円の半径は前記ワイヤボンディング用のめっきの半径より10 $\mu$ m以上大きく、めっきが円形状以外の場合はボンディング用めっきの外周に対し10 $\mu$ m以上の大きさで前記柱形状の上面が露出していることが好ましい。

【0023】

一方、本発明の半導体素子搭載用基板の製造方法は、表面側に半導体素子の実装とワイヤボンディングをして前記表面側を樹脂封止した後、裏面側からのエッチング加工によって半導体素子搭載用基板の不要な部分を除去するようにして半導体パッケージを製造するのに用いられる金属板製の半導体素子搭載用基板の製造方法であって、前記金属板の前記表面側にワイヤボンディング用及び半導体素子搭載用のめっきを形成する工程と、前記金属板の前記表面側に形成したワイヤボンディング用及び半導体素子搭載用のめっきより広い範囲を覆うレジストマスクを形成する工程と、前記表面側の前記レジストマスクから露出している前記金属板をハーフエッチング加工し、側面に凹部が形成されたワイヤボンディング用の柱形状と、側面に部分的に凹部が形成された半導体素子搭載用の略角柱形状の패드部とを形成する工程を含むことを特徴とする。

【0024】

また、本発明においては、前記レジストマスクは、ワイヤボンディング用のめっき部分では上面の平面形状が円形状であり、半導体素子搭載用のめっき部分では上面の平面形状が略四角形状で各辺は部分的に円弧となる形状を有していることが好ましい。

【0025】

また、本発明においては、前記レジストマスクは、ワイヤボンディング用のめっき部分では上面の平面形状が四角形以上の多角形状であってコーナーの半径が前記ハーフエッチング加工によるエッチング深さの2倍以上の大きさであり、半導体素子搭載用の패드部のめっき部分では上面の平面形状が略四角形状で各辺は部分的に円弧となる形状を有していることが好ましい。

【発明の効果】

【0026】

ハーフエッチング加工を行うワイヤボンディング部となる柱形状の上面の平面形状を円形状にすることで、柱形状を形成するハーフエッチング加工の条件が同じ条件となり、全周囲が同じ凹部を有する側面となる柱形状となり、封止樹脂との密着性が低下することを防止できる。また、ワイヤボンディング用のめっきより上面の円形状を大きくすることによりワイヤボンディング用のめっきの一部がバリとなったり欠損したりする事態を防止できる。

【0027】

その上、ハーフエッチング加工を行う半導体素子搭載部となる略角柱形状の上面の平面形状は部分的に円弧を有する略四角形状にすることで、略角柱形状を形成するハーフエッチング加工時に円弧部分が凹部を有する側面となり側面が直線的な平面とならないため、封止樹脂との密着性が低下することを防止できる。また、略角柱形状の패드部上面となる略四角形状よりめっきを小さくしたのでめっきの一部がバリとなったり欠損

10

20

30

40

50

したりする事態を防止できる。

【0028】

また、ワイヤボンディング部となる柱状形状の上面の平面形状を、コーナーの半径がハーフエッチング深さの2倍以上の大きさを有する四角形状とすることで、コーナー部のハーフエッチング加工溶解速度を直線部に近づけられ、四角形状の一部が欠損する事態を防止して、柱状形状の側面に凹部を有する半導体素子搭載用基板を得ることが可能となる。また、ワイヤボンディング用のめっきより上面の四角形状を大きくすることによりワイヤボンディング用のめっきの一部がバリとなったり欠損したりする事態を防止できる。

【0029】

更に、平面形状において、コーナー部が直角である四角形状に対し、五角形以上の多角形状にすることでコーナーを形成する角度が大きくなり角部と直線部とのハーフエッチング加工溶解速度差を小さくできるので、全周囲が同じ凹部を有した側面の柱状形状となり、柱状形状の側面に凹部を有する半導体素子搭載用基板を得ることが可能となる。

【図面の簡単な説明】

【0030】

【図1】(1)は本発明の半導体素子搭載用基板の断面図であり、(2)は本発明の半導体素子搭載用基板を用いて製造された半導体パッケージの断面図であり、(3)は本発明の半導体素子搭載用基板の平面図である。

【図2】(1)から(4)は、本発明の半導体素子搭載用基板のワイヤボンディング部となる柱状形状部の形状を示す平面図である。

【図3】(1)から(4)は、本発明の半導体素子搭載用基板の半導体素子搭載部のパッド部となる略角柱状形状部の形状を示す平面図である。

【図4】実施例1のワイヤボンディング部となる柱状形状を示し、(1)は平面図、(2)は断面図、(3)底面図である。

【図5】(1)は実施例1のワイヤボンディング部となる柱状形状の一部を示す図面代用写真であり、(2)は比較例1の柱状形状の一部を示す図面代用写真である。

【発明を実施するための形態】

【0031】

以下、本発明の半導体素子搭載用基板及びその製造方法の一例を図面を参照して説明する。

本発明の半導体素子搭載用基板は、厚さ0.1mm~0.15mmの銅合金を金属板として使用する。

【0032】

まず、金属板表面の異物や不純物を取り除く前処理を行い、両面にレジスト層を形成する。通常は市販されているドライフィルムレジストをラミネーターを用いて貼着する。

【0033】

そして、表面側(半導体素子搭載面側)と裏面側(外部接続部側)に必要なめっきを形成するためのレジストマスクを形成する。このレジストマスクの形成は、一般的な方法であり、所定のパターンが形成された露光用マスクを用いてレジスト層を露光し、現像することで両面にレジストマスクを形成する。次に形成したレジストマスクの開口部から露出している金属板に、一般的なめっき前処理を行って必要なめっきを形成し、レジストマスクを剥離する。

【0034】

次に、めっきが形成された金属板の両面に再びレジスト層を形成し、表面側は、必要な半導体素子搭載用基板のパターンであって形成しためっきより広い範囲を覆うレジストマスクを形成し、裏面側は全面を覆うレジストマスクを形成する。

【0035】

この表面側のレジストマスクは、上記したように形成しためっきより広い範囲を覆うようにするが、具体的には、柱状形状を形成してワイヤボンディング部となる部分のレジス

10

20

30

40

50

トマスクは、上面の平面形状が、円形または楕円形、あるいはコーナーの半径がハーフエッチング深さの2倍以上の大きさを有する四角形以上の多角形状のワイヤボンディング部となるようにレジストマスクを形成する。

【0036】

また、半導体素子搭載部となる略角柱状形状を形成してパッド部となる部分のレジストマスクは、上面の平面形状が部分的に円弧を有する略四角形状のパッド部となるようにレジストマスクを形成する

【0037】

このワイヤボンディング部となる部分のレジストマスクとパッド部となる部分のレジストマスクは、ハーフエッチング加工によって金属板を溶解処理した際に先に形成したワイヤボンディング部やパッド部のめっきより金属板の表面が広く残るように設定する。そうすることで、めっきの一部がバリとなったり欠損したりして後工程で不具合を生じることが防止することができる。

【0038】

次に金属板をハーフエッチング加工するが、金属板の厚さの半分程度から70%程度の深さまでハーフエッチングを行う。このハーフエッチングの程度は、後工程で行われる裏面側からのエッチングを考慮して任意に選択可能である。

【0039】

表面側からハーフエッチング加工をすることにより、図1(1)に示すように金属板10がエッチングされることによりワイヤボンディング部1となる箇所は、側面に凹部4を有する柱状形状5が形成され、柱状形状5の上面は上面の平面形状よりも小さなエリアにワイヤボンディング用のめっき1'が形成されたワイヤボンディング部1となり、下面は外部接続用のめっきが形成された外部接続部2となる。

【0040】

また、半導体素子搭載部3となる箇所にも部分的に側面に凹部6を有する略角柱状形状7が形成され、略角柱状形状7の上面は上面の平面形状よりも小さなエリアに半導体素子搭載用のめっき3'が形成された略四角形状のパッド部8となる。

【0041】

このハーフエッチング加工により柱状形状5が形成され、また柱状形状5の側面には凹部4が形成され、封止樹脂との密着性を確保される。さらにこのハーフエッチング加工により略角柱状形状7も形成され、また略角柱状形状7の側面には円弧部分9に凹部6が形成され、封止樹脂との密着性が確保される。そして、レジストマスクを剥離することにより、本発明の半導体素子搭載用基板となる。

【0042】

そして、図1(2)に示すように、半導体素子20を搭載し、ワイヤ21でワイヤボンディングを行い、封止樹脂30で封止した後、裏面側からエッチング加工を行って導体端子11となる柱状形状5とパッド部8となる略角柱状形状7を独立させて、個々の半導体パッケージに切断して半導体パッケージが得られる。

【0043】

図1(3)は、上記工程により製作された本発明の半導体素子搭載用基板の平面図の一部を示したものであり、図示したようにワイヤボンディング部1はめっき1'部分よりも柱状形状5上面の平面部の方が一回り大きくなっている。また、略角柱状形状7の半導体素子搭載部3も、めっき3'部分よりもパッド部8上面となる部分の方が一回り大きくなっている。

【0044】

なお、ワイヤボンディング部1の柱状形状5の上面の平面形状とめっき1'の形状は図1(3)に示す形状に限るものではなく、例えば図2に示すような形状であってもよい。(1)は平面形状とめっき双方とも楕円形状のもの、(2)は平面形状とめっき双方とも四角形状のもの、(3)は平面形状が五角形状でめっきが円形形状のもの、(4)は平面形状が六角形状でめっきが円形形状の例を示したものである。

10

20

30

40

50



## 【0045】

また、半導体素子搭載部3の略角柱状形状5のパッド部8上面の略四角形状は図1(3)に示す形状に限るものではなく、例えば図3に示すような形状であってもよい。(1)はサイドの直線部分に長さが半円未満の円弧を連続させて設けたもの、(2)はサイドの直線部分に長さが半円未満の円弧を間隔をあけて設けたもの、(3)はサイドの直線部分及びコーナー部分に長さが半円以上の円弧を連続させて設けたもの、(4)はサイドの直線部分及びコーナー部分に長さが半円以上の円弧を間隔をあけて設けたものである。

## 【実施例】

## 【0046】

(実施例1)

金属板として、厚さ0.125mmの銅系合金材(古河電気工業株式会社製EFTEC64-T)を用いて、両面にドライフィルムレジスト(旭化成イーマテリアルズ株式会社製AQ-2558)をラミネートした。

## 【0047】

そして、表面側のワイヤボンディング部に形成するめっきエリアを直径0.5mmの円形、半導体素子搭載部に形成するめっきエリアは角部に半径0.2mmとなる4mmの四角形状、そして裏面側の外部接続部に形成するめっきエリアは、従来と同じ角部が半径0.1mmとなる0.5mmの四角形状、パッド部の部位にも角部が半径0.1mmとなる4mmの四角形状が開口されるレジストマスクを形成するようなパターンで両面に露光を行い、現像してめっきが必要な部分が開口されたレジストマスクを形成した。

## 【0048】

次に、形成したレジストマスクの開口部から露出している金属板に、酸化膜等を除去するめっき前処理を行い、Niを1 $\mu$ m、Pdを0.07 $\mu$ m、Auを0.003 $\mu$ mの厚さで順次めっきを施し、レジストマスクを剥離した。

## 【0049】

次に、めっきが形成された金属板の両面に、前述と同じドライフィルムレジストをラミネートし、裏面側は全面を覆うレジストマスクとした。また、表面側は、形成しためっきより半径で50 $\mu$ m大きく覆うようにレジストマスクを形成した。また、半導体素子搭載部については図3(1)に示すようにサイドの直線部分に半径0.7mmの円弧が連続して形成されるようにレジストマスクを形成した。

## 【0050】

次に、液温40のエッチング液を用いて、スプレー圧0.1~0.2MPaで2分間エッチング加工を行い、表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、ワイヤボンディング部となる柱状形状と半導体素子搭載部となる略角柱状形状を形成した。

## 【0051】

得られたワイヤボンディング部となる柱状形状の側面に形成された凹部の深さは平均18 $\mu$ mであった(図5(1)参照)。また、半導体素子搭載部となる略角柱状形状の円弧部分の側面にも平均12 $\mu$ mの凹部が形成された。少なくとも10 $\mu$ m以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、めっきの一部がバリとなったり欠損したりした箇所はなかった。

## 【0052】

その後、両面のレジストマスクを剥離することで本発明の半導体素子搭載用基板が得られた。

## 【0053】

この半導体素子搭載用基板に、銀ペーストを用いて半導体素子を搭載し、直径20 $\mu$ mのボンディングワイヤで半導体素子のパッドとワイヤボンディング部を接続した。その後エポキシ系の封止樹脂を用いて樹脂封止した後、アルカリ性の銅エッチング液で裏面側に形成しためっき層をエッチングマスクとしてエッチング処理した。

10

20

30

40

50

## 【0054】

その後、ダイシング工程にて個々のパッケージサイズに裁断し、得られた半導体パッケージのパッド剥がれ及び導体端子の抜け落ちを確認したところ不良の発生は無かった。

## 【0055】

## (実施例2)

実施例1と同様に、両面にめっきが形成され、両面にレジスト層を形成した材料を用いて、裏面側は全面を覆うレジストマスクとし、表面側には、ワイヤボンディング部として形成した直径0.5mmの円形形状のめっきと同じ中心の直径が0.53mmの円が内接する四角形で0.2mmのコーナー半径となるレジストマスクを形成した。同様に0.6mmの円が内接する五角形と六角形で0.2mmのコーナー半径となるレジストマスクを形成したものを準備した。半導体素子搭載部については実施例1と同じ形状のレジストマスクを形成した。

10

## 【0056】

これらを実施例1と同じく表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、全て平均15~18 $\mu$ mであった。少なくとも10 $\mu$ m以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、めっきの一部がバリとなったり欠損したりした箇所はなかった。

## 【0057】

## (実施例3)

実施例1と同様に、両面にめっきが形成され、両面にレジスト層を形成した材料を用いて、裏面側は全面を覆うレジストマスクとし、表面側には実施例1と同様に形成しためっきより半径で50 $\mu$ m大きく覆うようにレジストマスクを形成した。なお、半導体素子搭載部については図3(2)に示すようにサイドの直線部分に半径0.7mmの円弧が間隔をおいて形成されるようにレジストマスクを形成したものと、図3(3)に示すようにサイドの直線部分及びコーナー部分に半径0.3mmの円弧が連続して形成されるようにレジストマスクを形成したものと、図3(4)に示すようにサイドの直線部分及びコーナー部分に半径0.3mmの円弧が間隔をおいて形成されるようにレジストマスクを形成したものを準備した。

20

## 【0058】

これらを実施例1と同じく表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた略角柱状形状の側面の円弧部分に形成された凹部の深さは、全て平均12~15 $\mu$ mであった。少なくとも10 $\mu$ m以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、めっきの一部がバリとなったり欠損したりした箇所はなかった。

30

## 【0059】

## (実施例4)

両面に実施例1と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側は形成しためっきより半径で10 $\mu$ m大きく覆うようにレジストマスクを形成した以外は実施例1と同様にした。

40

## 【0060】

これを実施例1と同じく表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均15~18 $\mu$ mであった。少なくとも10 $\mu$ m以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、実施例1と同様にめっきの一部がバリとなったり欠損したりした箇所はなかった。

## 【0061】

## (実施例5)

50

両面に実施例 2 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径 0.5 mm の円形形状のめっきと同じ中心の直径が 0.52 mm の円が内接する四角形で 0.2 mm のコーナー半径となるレジストマスクを形成した以外は実施例 2 と同様にした。

【0062】

これを実施例 2 と同じく表面側から約 80 μm の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 15 ~ 18 μm であった。少なくとも 10 μm 以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、実施例 2 と同様にめっきの一部がバリとなったり欠損したりした箇所はなかった。

10

【0063】

(実施例 6)

両面に実施例 2 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径 0.5 mm の円形形状のめっきと同じ中心の直径が 0.53 mm の円が内接する四角形で 0.16 mm のコーナー半径となるレジストマスクを形成した以外は実施例 2 と同様にした。

【0064】

これを実施例 2 と同じく表面側から約 80 μm の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 15 ~ 18 μm であった。少なくとも 10 μm 以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、実施例 2 と同様にめっきの一部がバリとなったり欠損したりした箇所はなかった。

20

【0065】

(実施例 7)

両面に実施例 2 と同じめっきが形成され、両面に実施例 2 と同じレジストマスクを形成した材料を用いた。

30

【0066】

これを実施例 2 と同じ方法により表面側から約 100 μm の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 17 ~ 20 μm であった。少なくとも 10 μm 以上の凹部が柱状形状と略角柱状形状の側面に形成されていることから、樹脂封止後の密着強度は十分に確保されていると判断した。また、実施例 2 と同様にめっきの一部がバリとなったり欠損したりした箇所はなかった。

【0067】

(比較例 1)

実施例 1 と同じ、厚さ 0.125 mm の銅系合金材の両面にドライフィルムレジストをラミネートし、表面側にワイヤボンディング部に形成するめっきエリアを直径 0.5 mm の円形、半導体素子搭載部に形成するめっきエリアは角部に半径 0.1 mm となる 4 mm の四角形状、そして裏面側の外部接続部に形成するめっきエリアは、同じ角部が半径 0.1 mm となる 0.5 mm の四角形状、パッド部の部位にも角部が半径 0.1 mm となる 4 mm の四角形状が開口されるレジストマスクを形成した。

40

形成したレジストマスクの開口部から露出している金属板 1 に、めっき前処理を行い、Ni、Pd、Au を順次めっきし、レジストマスクを剥離した。

【0068】

次に、めっきが形成された金属板の両面に、前述と同じドライフィルムレジストをラミネートし、裏面側は全面を覆うレジストマスクとした。また、表面側は、形成しためっき

50

を丁度覆うようにレジストマスクを形成した。そして、実施例 1 と同じエッチング条件で、表面側から約 80  $\mu\text{m}$  の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。

【0069】

得られたワイヤボンディング部となる柱状形状の側面に形成された凹部の深さは平均 4  $\mu\text{m}$  で、部分的には凹部が無く、角部および直線部には上面（表面側）のめっきに欠損部も確認され、樹脂封止後の端子密着強度を得るには不十分であると判断できた（図 5（2）参照）。また、半導体素子搭載部となる略角柱状形状の側面は垂直であり、樹脂封止後の密着強度を得るには不十分であると判断できた。

【0070】

（比較例 2）

両面に実施例 1 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側は形成しためっきより半径で 7  $\mu\text{m}$  大きく覆うようにレジストマスクを形成した以外は実施例 1 と同様にした。

【0071】

これを実施例 1 と同じく表面側から約 80  $\mu\text{m}$  の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 15 ~ 18  $\mu\text{m}$  であった。しかし、めっきの一部が欠損していた。したがって、樹脂封止後の密着強度は十分に確保されないと判断した。

【0072】

（比較例 3）

両面に実施例 2 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径 0.5 mm の円形状のめっきと同じ中心の直径が 0.51 mm の円が内接する四角形で 0.2 mm のコーナー半径となるレジストマスクを形成した以外は実施例 2 と同様にした。

【0073】

これを実施例 2 と同じく表面側から約 80  $\mu\text{m}$  の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 12 ~ 18  $\mu\text{m}$  であった。しかし、めっきの一部が欠損していた。したがって、樹脂封止後の密着強度は十分に確保されないと判断した。

【0074】

（比較例 4）

両面に実施例 2 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径 0.5 mm の円形状のめっきに外接する一辺が 0.5 mm でコーナー半径が 0.2 mm の四角形のレジストマスクを形成した以外は実施例 2 と同様にした。

【0075】

これを実施例 2 と同じく表面側から約 80  $\mu\text{m}$  の深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さは、平均 5 ~ 12  $\mu\text{m}$  であった。部分的には凹部の深さが浅く、また角部および直線部には上面（表面側）のめっきに欠損部も確認され、樹脂封止後の端子密着強度を得るには不十分であると判断できた

【0076】

（比較例 5）

両面に実施例 2 と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径 0.5 mm の円形状のめっきと同じ中心の直径が 0.53 mm の円が内接する四角形で 0.10 mm のコーナー半径となるレジストマスクを形成した以外は実施例 2 と同様にした。

10

20

30

40

50

## 【0077】

これを実施例2と同じく表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状はコーナー部が一部欠損してめっきにも欠損部が確認された。また側面に形成された凹部の深さは、平均4~12 $\mu$ mであり、樹脂封止後の端子密着強度を得るには不十分であると判断できた。

## 【0078】

(比較例6)

両面に実施例2と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側はワイヤボンディング部として形成した直径0.5mmの円形状のめっきと同じ中心の直径が0.53mmの円が内接する四角形でコーナーは直角であるレジストマスクを形成した以外は実施例2と同様にした。

10

## 【0079】

これを実施例2と同じく表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状はコーナー部が一部欠損してめっきにも欠損部が確認された。また側面に形成された凹部の深さは、平均2~12 $\mu$ mであり、樹脂封止後の端子密着強度を得るには不十分であると判断できた。

## 【0080】

(比較例7)

両面に実施例2と同じめっきが形成され、両面に実施例2とレジスト層を形成した材料を用いた。

20

## 【0081】

これを実施例2と同じ方法で表面側から約110 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた柱状形状の側面に形成された凹部の深さが平均18~25 $\mu$ mあり、めっきの一部が欠損していた。

## 【0082】

(比較例8)

両面に実施例1と同じめっきが形成され、両面にレジスト層を形成した材料を用いた。裏面側は全面を覆うレジストマスクとし、表面側は半導体素子搭載部についてはサイドの直線部分には円弧を形成せずにサイドが直線状に形成されるようにレジストマスクを形成以外は実施例1と同様にした。

30

## 【0083】

これを実施例1と同じエッチング条件で、表面側から約80 $\mu$ mの深さまでハーフエッチング加工を行い、柱状形状と略角柱状形状を形成した。得られた半導体素子搭載部となる略角柱状形状はめっきの一部がバリとなったり欠損したりした箇所はなかったが、側面が垂直で凹部がなく、樹脂封止後の密着強度を得るには不十分であると判断できた。

## 【符号の説明】

## 【0084】

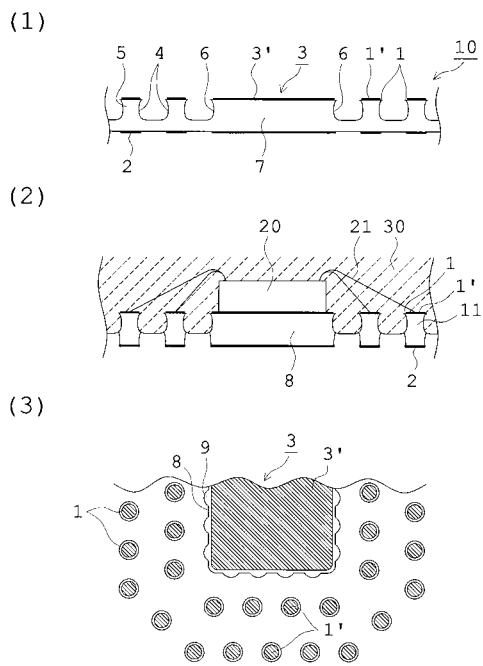
- |    |            |
|----|------------|
| 1  | ワイヤボンディング部 |
| 1' | めっき        |
| 2  | 外部接続部      |
| 3  | 半導体素子搭載部   |
| 3' | めっき        |
| 4  | 凹部         |
| 5  | 柱状形状       |
| 6  | 凹部         |
| 7  | 略角柱状形状     |
| 8  | パッド部       |
| 9  | 円弧部分       |
| 10 | 金属板        |
| 11 | 導体端子       |

40

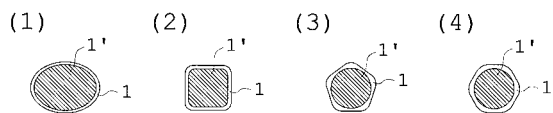
50

- 2 0 半導体素子
- 2 1 ワイヤ
- 3 0 封止樹脂

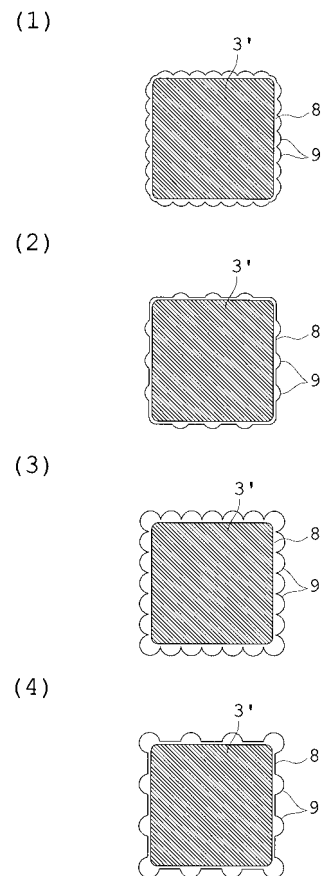
【図1】



【図2】

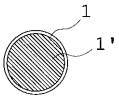


【図3】

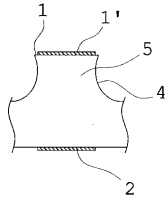


【 図 4 】

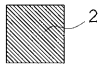
(1)



(2)

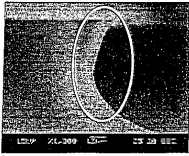


(3)



【 図 5 】

(1)



(2)

