



(12) 发明专利

(10) 授权公告号 CN 101542685 B

(45) 授权公告日 2011.09.28

(21) 申请号 200780043910.6

(22) 申请日 2007.11.21

(30) 优先权数据

11/606,613 2006.11.29 US

(85) PCT申请进入国家阶段日

2009.05.26

(86) PCT申请的申请数据

PCT/US2007/085371 2007.11.21

(87) PCT申请的公布数据

W02008/067228 EN 2008.06.05

(73) 专利权人 美光科技公司

地址 美国爱达荷州

(72) 发明人 周葆所

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 王允方

(51) Int. Cl.

H01L 21/033(2006.01)

(56) 对比文件

US 6110837 A, 2000.08.29, 全文.

US 5328810 A, 1994.07.12, 全文.

US 2006046484 A1, 2006.03.02, 全文.

审查员 王子元

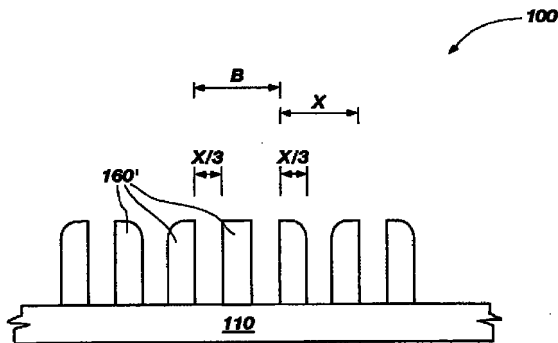
权利要求书 1 页 说明书 8 页 附图 9 页

(54) 发明名称

减小半导体装置的临界尺寸的方法和具有减小的临界尺寸的部分制造的半导体装置

(57) 摘要

本发明提供一种在目标层上形成特征的方法。所述特征具有与用作掩模的抗蚀剂层的部分的临界尺寸相比减小三倍或四倍的临界尺寸。在目标层上沉积中间层,且在所述中间层上形成所述抗蚀剂层。在图案化所述抗蚀剂层之后,在所述抗蚀剂层的剩余部分的侧壁上形成第一间隔物,从而掩蔽所述中间层的部分。在所述中间层的所述部分的侧壁上形成第二间隔物。在移除所述中间层的所述部分之后,将所述第二间隔物用作掩模以在所述目标层上形成所述特征。本发明还揭示一种部分制造的集成电路装置。



1. 一种在目标层上形成特征的方法,其包括:  
在目标层上形成中间层;  
在位于所述中间层上方的抗蚀剂层中形成开口;  
在所述抗蚀剂层的部分的侧壁上形成第一组间隔物;  
使所述目标层除被所述第一组间隔物掩蔽的部分以外的部分暴露;  
移除所述第一组间隔物以使所述中间层的下伏部分暴露;  
在所述中间层的暴露的部分的侧壁上形成第二组间隔物;  
移除所述中间层的所述暴露的部分;及  
在所述目标层的暴露的部分中形成特征。
2. 根据权利要求1所述的方法,其中在所述目标层的暴露的部分中形成特征包括形成具有比所述抗蚀剂层中的所述开口的临界尺寸小的临界尺寸的所述特征。
3. 根据权利要求1所述的方法,其中在抗蚀剂层中形成开口包括形成具有  $x$  的临界尺寸的所述开口,且产生所述抗蚀剂层的具有  $x$  的临界尺寸的部分。
4. 根据权利要求3所述的方法,其中在所述目标层的暴露的部分中形成特征包括形成具有等于  $x/3$  的临界尺寸的特征。
5. 根据权利要求1所述的方法,其中在抗蚀剂层中形成开口包括形成具有可通过平版印刷术印刷的宽度的四分之五的临界尺寸的所述开口,且产生所述抗蚀剂层的具有所述可通过平版印刷术印刷的宽度的四分之三临界尺寸的部分。
6. 根据权利要求5所述的方法,其中在所述目标层的暴露的部分中形成特征包括形成具有等于所述可通过平版印刷术印刷的宽度的四分之一的临界尺寸的特征。
7. 根据权利要求1所述的方法,其中形成第一组间隔物包括在等于待在所述目标层上形成的特征的临界尺寸的厚度处沉积间隔物材料。
8. 根据权利要求1所述的方法,其中形成第一组间隔物或形成第二组间隔物包括用氧化硅或氮化硅形成所述第一组间隔物或所述第二组间隔物。
9. 根据权利要求1所述的方法,其中形成第一组间隔物包括在所述抗蚀剂层的剩余部分上以共形方式沉积间隔物材料。
10. 根据权利要求1所述的方法,其中使所述目标层除被所述第一组间隔物掩蔽的区域以外的部分暴露包括蚀刻所述抗蚀剂层的在所述第一组间隔物之间的剩余部分和蚀刻所述中间层的下伏部分。
11. 根据权利要求1所述的方法,其进一步包括在所述抗蚀剂层与所述中间层之间形成抗反射层。
12. 根据权利要求1所述的方法,其中形成第一组间隔物包括在所述抗蚀剂层的剩余部分的侧壁上形成垂直的间隔物。
13. 根据权利要求1所述的方法,其进一步包括在使所述目标层的所述部分暴露之前移除所述抗蚀剂层的剩余部分。
14. 根据权利要求1所述的方法,其中形成第二组间隔物包括用与所述第一组间隔物相同的材料形成所述第二组间隔物。
15. 根据权利要求1所述的方法,其中在所述目标层的暴露的部分中形成特征包括形成具有等于所述第一组间隔物的厚度的临界尺寸的所述特征。

## 减小半导体装置的临界尺寸的方法和具有减小的临界尺寸的部分制造的半导体装置

### [0001] 优先权主张

[0002] 本申请案主张 2006 年 11 月 29 日申请的第 11/606, 613 号美国专利申请案“减小半导体装置的临界尺寸的方法及具有减小的临界尺寸的部分制造的半导体装置”(“METHODS TO REDUCE THE CRITICAL DIMENSION OF SEMICONDUCTOR DEVICES AND PARTIALLY FABRICATED SEMICONDUCTOR DEVICES HAVING REDUCED CRITICAL DIMENSIONS”) 的申请日期的权益。

### 技术领域

[0003] 本发明的实施例大体上涉及半导体装置制造, 且更具体来说涉及减小半导体装置的临界尺寸 (CD) 的方法及具有减小的临界尺寸的部分制造的半导体装置。

### 背景技术

[0004] 集成电路 (IC) 设计人员想要通过减小个别特征的大小且减小半导体衬底上的相邻特征之间的间隔距离来提高 IC 内的特征的集成度或密度。特征大小的不断减小对形成所述特征所用的技术 (例如光刻) 提出了更高要求。这些特征通常是通过材料 (例如绝缘体或导体) 中的开口来界定的且通过所述材料彼此隔开。相邻特征中的相同点之间的距离在此项产业中称为“间距”。举例来说, 间距通常测量为特征之间的中心到中心的距离。因此, 间距大约等于特征的宽度与使所述特征与相邻特征分隔的间隔的宽度的总和。特征的宽度也称为线的 CD 或最小特征大小 (“F”)。CD 通常是在 IC 制造期间使用给定技术 (例如光刻) 形成的最小几何特征, 例如互连线、触点或沟槽的宽度。因为邻近于特征的间隔的宽度通常等于特征的宽度, 所以特征的间距通常是特征大小的两倍 (2F)。

[0005] 常规 248nm 光刻能形成 100nm 到 200nm 的最小线宽度。然而, 由于减小特征大小及间距的压力存在, 所以已研发出间距加倍技术。第 5, 328, 810 号美国专利揭示了一种使用间隔物或心轴在半导体衬底中形成均匀隔开的沟槽的间距加倍方法。沟槽具有相等的深度。可扩展层形成于半导体衬底上且被图案化, 从而形成宽度为 F 的条带。将条带蚀刻, 从而产生具有减小的宽度 F/2 的心轴条带。部分可扩展的纵梁层以共形方式沉积在心轴条带上, 且被蚀刻而在心轴条带的侧壁上形成具有 F/2 厚度的纵梁条带。心轴条带被蚀刻, 而纵梁条带保留于半导体衬底上。纵梁条带充当一掩模, 用以在半导体衬底中蚀刻具有 F/2 宽度的沟槽。虽然以上提到的专利中的间距实际上减半, 但此间距减小在此项产业中称为“间距加倍”或“间距倍增”。换言之, 间距“倍增”某一因数涉及将间距减小所述因数。本文中保留此常规术语。

[0006] 第 6, 239, 008 号美国专利揭示了一种间距加倍方法。将光致抗蚀剂图案化在半导体材料层上。一个光致抗蚀剂结构与一个邻接间隔的尺寸定义为 x。将光致抗蚀剂结构修整为 1/2x。将结构之间的间隔增加到 3/4x。半导体材料层的暴露部分被蚀刻, 从而在半导体材料层中形成结构。移除光致抗蚀剂结构。将毯覆层沉积在半导体材料层结构上。蚀刻

所述毯覆层以在半导体材料层结构的侧壁上形成间隔物。将第二毯覆层沉积在半导体材料层结构、间隔物和间隔上,从而在间隔中形成第二组结构。第二毯覆层是与制作半导体材料层结构所用的材料相似或相同的材料。将半导体材料层结构、间隔物及第二组结构平坦化。移除间隔物。半导体材料层结构及第二组结构及其之间的间隔具有  $1/4x$  的尺寸。

[0007] 第 6,638,441 号美国专利揭示了一种间距三倍方法。将光致抗蚀剂层图案化在衬底上。在图案上形成一层。蚀刻第一层以使衬底暴露。在图案上形成第二层。蚀刻第二层以使衬底暴露。移除被图案化的光致抗蚀剂。在第一层及第二层以及衬底上形成第三层。蚀刻第三层以使衬底暴露。在第一层、第二层及第三层以及衬底上形成第四层。第四层的材料与第一层的材料相同。蚀刻第四层以使第一层、第二层及第三层暴露。移除第二层及第三层。第一层及第四层形成一图案,其具有三倍的间距。

[0008] 193nm 光刻能够形成比 248nm 光刻更小的特征。然而,193nm 光致抗蚀剂材料与 248nm 光致抗蚀剂材料相比具有增加的线边缘粗糙度 (LER)。此外,248nm 光致抗蚀剂材料比 193nm 光致抗蚀剂材料强硬。

[0009] 因此,此项技术中需要一种间距减小方法,其能够利用 248nm 光致抗蚀剂来减小特征的 CD。

## 发明内容

[0010] 本发明的实施例包括一种减小特征的临界尺寸的方法。在一些实施例中,本发明包括一种间距减小方法以减小特征的临界尺寸。

[0011] 在一个实施例中,本发明包括一种在目标层上形成特征的方法。所述方法包括:在目标层上形成中间层;在位于所述中间层上方的抗蚀剂层中形成开口;在所述抗蚀剂层的部分的侧壁上形成第一组间隔物;使所述目标层除被所述第一组间隔物掩蔽的部分以外的部分暴露;移除所述第一组间隔物以使所述中间层的下伏部分暴露;在所述中间层的暴露的部分的侧壁上形成第二组间隔物;移除所述中间层的部分;及在所述目标层的暴露的部分中形成特征。

[0012] 通过使用本发明的实施例的方法,可以形成具有比可通过常规平版印刷技术实现的临界尺寸小的临界尺寸的特征。更具体来说,用本发明的实施例的方法形成的特征可具有比用 248nm 光致抗蚀剂形成的特征和用更先进的光刻技术(例如 193nm 光致抗蚀剂)形成的特征小的临界尺寸。

## 附图说明

[0013] 虽然说明书的结尾是特别指出并清楚地主张被视为本发明的内容的权利要求书,但在结合附图阅读时,可通过以下对本发明的说明更容易地理解本发明的实施例,图中:

[0014] 图 1 说明形成在部分制造的集成电路装置上的目标层上的中间层、抗反射层及抗蚀剂层的实施例;

[0015] 图 2 说明用所要的 CD 图案化的图 1 的抗蚀剂层的实施例;

[0016] 图 3 说明形成在图 2 的特征上的第一间隔物层的实施例;

[0017] 图 4 说明从图 3 的第一间隔物层形成的第一间隔物的实施例;

[0018] 图 5 说明已移除图 2 的特征后图 4 的部分制造的集成电路装置的实施例;

- [0019] 图 6 说明已移除中间层及抗反射层的若干部分后图 5 的部分制造的集成电路装置的实施例；
- [0020] 图 7 说明已移除第一间隔物及抗反射层后图 6 的部分制造的集成电路装置的实施例；
- [0021] 图 8 说明形成在图 7 的部分制造的集成电路装置上的第二间隔物层的实施例；
- [0022] 图 9 说明移除第二间隔物层的若干部分以形成第二间隔物后图 8 的部分制造的集成电路装置的实施例；
- [0023] 图 10 说明已移除中间层的剩余部分后图 9 的部分制造的集成电路装置的实施例；
- [0024] 图 11 说明已修整特征后图 2 的特征的实施例；
- [0025] 图 12 说明形成在图 11 的特征上的第一间隔物层的实施例；
- [0026] 图 13 说明从图 12 的第一间隔物层形成的第一间隔物的实施例；
- [0027] 图 14 说明已移除图 11 的特征后图 13 的部分制造的集成电路装置的实施例；
- [0028] 图 15 说明已移除中间层及抗反射层的若干部分后图 14 的部分制造的集成电路装置的实施例；
- [0029] 图 16 说明已移除第一间隔物及抗反射层后图 15 的部分制造的集成电路装置的实施例；
- [0030] 图 17 说明形成在图 16 的部分制造的集成电路装置上的第二间隔物层的实施例；
- [0031] 图 18 说明移除第二间隔物层的若干部分以形成第二间隔物后图 17 的部分制造的集成电路装置的实施例；及
- [0032] 图 19 说明已移除中间层的剩余部分后图 18 的部分制造的集成电路装置的实施例。

### 具体实施方式

[0033] 本发明的实施例大体上涉及制造半导体装置。更确切地说，本发明的实施例涉及减小特征的 CD 的方法及具有此类减小的部分制造的集成电路装置。

[0034] 在一个实施例中，一种减小半导体装置特征的 CD 的方法包含形成目标层，所述目标层带有具有减小的 CD 的特征。在目标层上形成中间层。在覆盖于中间层上的抗蚀剂层中形成图案，所述图案具有可通过常规平版印刷技术印刷的 CD。图案的 CD 可通过最终形成在目标层中的特征的大小来确定。邻近于抗蚀剂层的剩余部分形成第一间隔物材料垂直区（第一间隔物）。目标层在第一间隔物之间暴露，且中间层垂直区通过中间层的剩余部分而形成。第二间隔物材料垂直区（第二间隔物）形成在中间层垂直区旁边。移除中间层垂直区。形成在目标层上的特征的 CD 随第一间隔物及第二间隔物的厚度而变。

[0035] 本文中描述的方法及部分制造的集成电路装置并不形成制造集成电路的完整工艺流程。所述工艺流程的剩余部分是所属领域的技术人员已知的。因此，本文中只描述对于理解本发明的实施例必要的方法及部分制造的集成电路装置。

[0036] 本文中描述的材料层可通过合适的沉积技术形成，其中包含但不限于旋涂、毯覆式涂覆、化学气相沉积 (CVD)、原子层沉积 (ALD)、等离子增强 ALD 或物理气相沉积 (PVD)。所属领域的技术人员可依据将使用的材料来选择沉积技术。

[0037] 现在将参照图式,其中全文中相同数字指代相同部分。图式未必是按比例绘制。

[0038] 在本发明的一个实施例中,可在目标层上形成具有减小的 CD 且因此具有减小的间距的特征。特征的 CD 可为覆盖层(例如抗蚀剂层)上形成的初始图案的 CD 的三分之一。图 1 到图 10 中说明三倍间距减小方法的实施例。

[0039] 如图 1 中所说明,部分制造的集成电路装置 100 可包含目标层 110。可最终在目标层 110 中形成具有减小的 CD 的特征。特征的 CD 可相对于在上覆的抗蚀剂层 140 中形成的图案的 CD 减小。由于特征的 CD 减小,所以特征的间距也减小。目标层 110 可由与半导体装置制造兼容的材料形成。举例来说,目标层 110 可为半导体衬底,例如常规的硅衬底或其它具有半传导材料层的块状衬底。在本文中使用时,术语“块状衬底”不但包含硅晶片,而且包含绝缘体上硅(“SOI”)衬底、蓝宝石上硅(“SOS”)衬底、基础半导体基底上的硅的外延层和其它半导体、光电子元件或生物技术材料,例如硅-锗、锗、砷化镓、氮化镓或磷化铟。

[0040] 中间层 120 可形成在目标层 110 上方。当在目标层 110 上形成特征时,中间层 120 可充当牺牲掩模。中间层 120 的厚度可取决于牺牲掩模的所要高度。中间层 120 可由相对于在部分制造的集成电路装置 100 上形成的间隔物可选择性蚀刻的材料形成。在本文中使用时,当一材料显现出比暴露于相同蚀刻化学物质的另一材料的蚀刻速率大至少约 2 倍的蚀刻速率时,称所述材料“可选择性蚀刻”。理想情况是,此材料具有比暴露于相同蚀刻化学物质的另一材料的蚀刻速率大至少约 10 倍的蚀刻速率。仅举例来说,中间层 120 可由透明碳(TC)、无定形碳(AC)或旋涂材料形成。中间层 120 可通过常规技术(例如通过 CVD 或通过旋涂)形成。

[0041] 抗反射层 130 可形成在中间层 120 上方。抗反射材料在此项技术中是已知的,且可包含(但不限于):无机材料,例如二氧化硅或氮氧化硅,其是介电抗反射涂层(DARC);或有机材料,例如含硅的旋涂硬掩模。抗反射层 130 可通过常规技术形成。

[0042] 抗蚀剂层 140 可形成在抗反射层 130 之上。抗蚀剂层 140 可由 248nm 光致抗蚀剂材料形成,例如深紫外线(DUV)248nm 光致抗蚀剂。248nm 光致抗蚀剂材料在此项技术中是众所周知的,且因此在本文中不作详细描述。可使用其它光致抗蚀剂材料(例如 193nm 光致抗蚀剂)来形成抗蚀剂层 140。在沉积第一间隔物层 150 之前,可利用额外蚀刻来使抗蚀剂层 140' 的侧壁变平滑。光致抗蚀剂材料可通过常规技术(例如通过旋涂)来沉积,且通过常规光刻技术来图案化。光致抗蚀剂及光刻技术在此项技术中是众所周知的,且因此在本文中对光致抗蚀剂材料的选择、沉积及图案化不作详细论述。如图 2 中说明,可通过显影和蚀刻光致抗蚀剂材料而在抗蚀剂层 140 中形成图案。抗蚀剂层 140' 的剩余部分可通过开口 145 隔开。抗蚀剂层 140' 可具有可使用选定图案化或光刻技术来实现的最小可印刷 CD。或者,抗蚀剂层 140' 可经受额外蚀刻或修整以实现所要的 CD。抗蚀剂层 140 中的图案可配合第一间隔物及第二间隔物使用以在目标层 110 中形成特征。这些特征可包含但不限于线、沟槽或电装置的其它组件。

[0043] 图 2 中展示抗蚀剂层 140' 在显影和蚀刻光致抗蚀剂材料后剩余的部分。抗蚀剂层 140' 的侧壁可具有大致垂直的轮廓。由于 248nm 光致抗蚀剂材料具有良好的 LER,所以抗蚀剂层 140' 的侧壁也可相对平滑。由此,当如下所述在侧壁上形成第一间隔物时,所述大致垂直的轮廓可得以保持。抗蚀剂层 140' 可具有约为  $x$  的宽度或 CD,其中  $x$  为可通过

常规平版印刷技术印刷的尺寸。由此,  $x$  随用于图案化抗蚀剂层 140 的光刻技术而变。抗蚀剂层 140' 的邻近部分之间的间隔 (图 2 中指示为 B) 可具有约为  $x$  的宽度。如下所述, B 可比宽度  $x$  宽或比其窄。

[0044] 如图 3 中说明, 第一间隔物层 150 可形成在抗反射层 130 之上及抗蚀剂层 140' 的侧壁和顶面上。第一间隔物层 150 可以共形方式例如通过 ALD 来沉积。然而, 只要第一间隔物层 150 以大致共形的方式沉积在所要的厚度处, 就可使用其它沉积技术。第一间隔物层 150 可由与后续制造动作兼容且相对于抗反射层 130、中间层 120 及目标层 110 可选择性蚀刻的材料形成。仅举例来说, 第一间隔物层 150 可由氧化物 (例如氧化硅) 或氮化物 (例如氮化硅) 形成。由于所使用的光致抗蚀剂材料为 248nm 光致抗蚀剂, 所以抗蚀剂层 140' 的侧壁可显现出足够低的 LER, 使得第一间隔物层 150 可直接施加于抗蚀剂层 140'。然而, 可在沉积第一间隔物层 150 之前使用额外蚀刻来使抗蚀剂层 140' 的侧壁变平滑。第一间隔物层 150 的厚度可大约等于最终将在目标层 110 上形成的特征的 CD。举例来说, 如果目标层 110 上的特征将具有约为  $x/3$  的 CD, 则第一间隔物层 150 可沉积在等于约  $x/3$  的厚度处。

[0045] 如图 4 中说明, 可在抗蚀剂层 140' 及抗反射层 130 的大致水平的表面上移除第一间隔物层 150 的部分, 但第一间隔物层 150 可保持在抗蚀剂层 140' 的大致垂直的表面上。由此, 抗蚀剂层 140' 的顶面及抗反射层 130 的若干部分可暴露。这可通过各向异性蚀刻第一间隔物层 150 从而形成邻接抗蚀剂层 140' 的侧壁的第一间隔物 150' 而实现。可依据在第一间隔物层 150 中使用的材料来选择蚀刻剂。举例来说, 如果第一间隔物层 150 由氧化硅形成, 则可利用碳氟化合物化学物质来进行蚀刻。仅举例来说, 可使用四氟甲烷 ( $CF_4$ )、三氟甲烷 ( $CHF_3$ ) 或其它用于选择性地蚀刻氧化硅的常规蚀刻剂来蚀刻第一间隔物层 150。第一间隔物 150' 可具有与抗蚀剂层 140' 的侧壁的大致相同的垂直轮廓。第一间隔物 150' 可具有约等于  $x/3$  的宽度。第一间隔物 150' 可充当用于随后蚀刻抗反射层 130 及中间层 120 的掩模。

[0046] 如图 5 中说明, 可相对于第一间隔物 150' 选择性移除抗蚀剂层 140'。换言之, 在蚀刻之后, 第一间隔物 150' 可保留在抗反射层 130 的表面上。可从第一间隔物 150' 之间移除抗蚀剂层 140', 从而使抗反射层 130 的下伏部分暴露。因移除抗蚀剂层 140' 而形成的空隙可具有约等于  $x$  的宽度。可使用一使用基于氧的等离子体的干式蚀刻工艺来选择性蚀刻抗蚀剂层 140'。抗蚀剂层 140' 的移除可为高度各向异性的, 以保留第一间隔物 150' 的垂直轮廓。

[0047] 接下来, 如图 6 中说明, 可移除抗反射层 130 的暴露部分和中间层 120 的若干部分。可蚀刻抗反射层 130 的暴露部分, 例如先前在抗蚀剂层 140' 下方的部分。随后可将抗反射层 130 中的图案转印到中间层 120。第一间隔物 150' 可充当掩模, 从而保护抗反射层 130' 和中间层 120' 的下伏部分。抗反射层 130 和中间层 120 可使用单个蚀刻化学物质来蚀刻或可单独蚀刻。可通过常规技术来实现对抗反射层 130 和中间层 120 的蚀刻。举例来说, 在由氮氧化硅形成抗反射层 130 的情况下, 尤其可使用等离子体蚀刻, 其包含碳氟化合物化学物质, 例如  $CF_4$  或二氟甲烷 ( $CHF_2$ ), 或包含酸, 例如氢溴酸 (HBr)。当中间层 120 由透明碳形成时, 可使用利用氮气 ( $N_2$ )、氧气 ( $O_2$ ) 和氢溴酸的等离子体蚀刻。其它可能的等离子体化学物质包含  $O_2$  和二氧化硫 ( $SO_2$ )。对抗反射层 130 的蚀刻可减小第一间隔物 150' 的高度。

然而,对中间层 120 的蚀刻可对第一间隔物 150' 的高度大体上没有影响。

[0048] 如图 7 中说明,可移除第一间隔物 150' 和抗反射层 130',从而在目标层 110 上方留下中间层 120'。第一间隔物 150' 和抗反射层 130' 可通过常规蚀刻剂来移除。举例来说,第一间隔物 150' 和抗反射层 130' 可通过使用经过缓冲的氢氟酸的湿式蚀刻来蚀刻。或者,第一间隔物 150' 和抗反射层 130' 可通过用于蚀刻抗反射层 130' 的蚀刻化学物质来移除。

[0049] 如图 8 中说明,可在中间层 120' 上形成第二间隔物层 160。间隔物层 160 可由与第一间隔物层 150 中使用的相同的材料形成。因此,第二间隔物层 160 可使用与形成间隔物层 150 时利用的相同工艺设备形成。以此方式,可减少设备量和伴随的维修。此外,通过使用相同材料,节省了显影和沉积不同材料的成本。第二间隔物层 160 可在等于约  $x/3$  的厚度处以共形方式沉积在中间层 120' 上。通过以共形方式沉积第二间隔物层 160 的材料,可将中间层 120' 的相邻部分之间的间隙从约  $x$  减小为约  $x/3$ 。

[0050] 如图 9 中说明,可移除第二间隔物层 160 的若干部分以形成第二间隔物 160'。第二间隔物层 160 的大致水平的部分可通过各向异性蚀刻而移除,而第二间隔物层 160 的大致垂直的部分可保留,从而形成第二间隔物 160'。各向异性蚀刻可使中间层 120' 的顶面暴露。第二间隔物 160' 可具有等于约  $x/3$  的宽度。如上文相对于移除第一间隔物层 150 的若干部分所论述,可通过常规技术移除第二间隔物层 160 的大致水平的部分。

[0051] 如图 10 中说明,可通过相对于第二间隔物 160' 及目标层 110 选择性蚀刻中间层 120' 来移除此层。中间层 120' 可通过常规技术例如通过利用与用于蚀刻中间层 120 的相同的蚀刻化学物质来蚀刻。第二间隔物 160' 的侧壁可具有大致垂直的轮廓。第二间隔物 160' 可具有约  $x/3$  的宽度,且可彼此隔开约  $x/3$  的距离。图 10 还说明抗蚀剂层 140' 的初始宽度  $x$  及抗蚀剂层 140' 的相邻部分之间的原始间隔  $B$ 。因此,可在目标层 110 上形成具有抗蚀剂层 140' 的宽度的约三分之一的宽度的第二间隔物 160'。可在邻近的第二间隔物 160' 之间实现大约相等的间隔。通过使用第二间隔物 160' 作为牺牲掩模,可将目标层 110 图案化,从而形成具有抗蚀剂层 140' 的  $CD$  的约  $1/3$  的  $CD$  的特征。目标层 110 可通过常规技术来图案化,本文中对此技术不作详细描述。

[0052] 为了进一步减小形成在目标层上的特征的  $CD$ ,可使用额外的间隔物蚀刻工艺。举例来说,可在移除中间层 120' 后在第二间隔物 160' 上形成第三(或额外)间隔物。额外间隔物可具有约等于待形成在目标层 110 上的特征的  $CD$  的厚度。额外间隔物可沉积在对应于  $x$  的分数的厚度处。

[0053] 目标层 110 可用于半导体装置,例如动态随机存取存储器(DRAM)、静态随机存取存储器(SRAM)、铁电存储器(FE)、NAND 及 NOR 快闪存储器、微处理器(例如带有场效晶体管(FET)),以及平板显示器。举例来说,目标层 110 可为待被蚀刻以形成使 NAND 快闪装置的单元隔离的浅沟槽隔离(STI)结构的晶片衬底。目标层 110 也可为传导活性层,例如待图案化到晶体管的栅极中的多晶硅层。目标层 110 也可为待图案化成连接不同活性区域的传导线的金属层,例如铝、钨、钛或铜。作为蚀刻目标层 110 的补充或替代,可在目标层 110 上沉积材料,从而填充第二间隔物 160' 之间的空隙。

[0054] 任一以上动作均可依据不同层中使用的材料及形成和移除材料时使用的工艺而与其它动作组合。此外,任一以上动作均可利用多个工艺来实现单个动作。在任一动作之



后,也可发生进一步的上文未描述的处理。额外处理的实例包含离子植入、扩散掺杂、沉积额外层、干式或湿式蚀刻和化学机械抛光。仅举例来说,在任一动作之后,可使用蚀刻来使暴露的层的轮廓变窄、变平滑或改善。

[0055] 通过利用上述方法,可使用 248nm 光致抗蚀剂材料配合两个或两个以上间隔物蚀刻工艺在目标层 110 上形成小型特征。所述特征可具有常规上可用 248nm 光致抗蚀剂实现的 CD 的分数的 CD。可使用 248nm 光刻以属于此技术的限值内的分辨率来图案化抗蚀剂层 140。在此阶段,抗蚀剂层 140' 的剩余部分可具有比待在目标层 110 中形成的特征的 CD 大的 CD。通过使用第一间隔物和第二间隔物作为牺牲掩模,可进行间隔物蚀刻工艺以形成具有抗蚀剂层 140' 的部分的 CD 的三分之一或四分之一的 CD 的特征。由此,特征的 CD 可小于可使用更高级的光刻技术(例如 193nm 光刻)实现的 CD。

[0056] 可利用上述实施例形成目标层 110 上的特征的相对于抗蚀剂层 140' 的蚀刻部分的 CD 减小的 CD 或间距。举例来说,当使用 248nm 光致抗蚀剂形成抗蚀剂层 140' (如图 2 中说明)时, $x$  可为约 120nm 且  $B$  可为约 120nm,得到约 240nm 的总间距。在图案化抗蚀剂层 140 及进行间隔物蚀刻工艺之后,第二间隔物 160' 的宽度(如图 10 中说明)可为约 40nm,且相邻第二间隔物 160' 之间的距离也可等于约 40nm,得到约 80nm 的总间距。然而,抗蚀剂层 140' 的宽度可为从约 30nm 到约 150nm 的范围内的任何宽度。因此,可在目标层 110 中形成具有从约 10nm 到约 50nm 的宽度的特征。

[0057] 通过调整抗蚀剂层 140' 的宽度、抗蚀剂层 140' 的邻近部分之间的间距和沉积的间隔物层的厚度,可实现 CD 或间距的额外减小。本发明的实施例也涵盖使特征的 CD 或最小间距减小 4 倍的方法。图 11 到图 19 中说明根据本发明的四倍间距减小方法的实施例。在此实施例中使用相对于先前实施例而言大致类似的材料和处理动作。图 11 到图 19 中说明的实施例与图 1 到图 10 中说明的实施例的不同之处尤其在于抗蚀剂层 140' 的宽度以及抗蚀剂层 140' 的邻近部分之间的间隔不同。此外,沉积的间隔物层的厚度不同。

[0058] 图 11 说明大致与图 2 中说明的相同的部分制造的集成电路装置 100,区别在于抗蚀剂层 140' 的剩余部分具有约  $3x/4$  的宽度,且抗蚀剂层 140' 的邻近部分之间的间隔为约  $5x/4$ 。抗蚀剂层 140 可如此项技术中已知而沉积和图案化以形成此间隔。仅举例来说,抗蚀剂层 140 可被图案化,使得抗蚀剂层 140' 的部分具有约  $x$  的宽度,且抗蚀剂层 140' 的邻近部分之间的间隔为约  $x$ 。抗蚀剂层 140' 的所述部分可进一步被蚀刻或修整,以具有约  $3x/4$  的宽度,这使抗蚀剂层 140' 的邻近部分之间的间隔增加到约  $5x/4$ 。

[0059] 图 12 说明可在抗蚀剂层 140' 和抗反射层 130 上形成第一间隔物层 150。第一间隔物层 150 可以共形方式沉积在约  $x/4$  的厚度处。如前所述,第一间隔物层 150 的厚度可对应于待形成在目标层 110 上的特征的 CD。第一间隔物层 150 可通过 ALD 沉积。

[0060] 图 13 说明例如通过各向异性蚀刻从抗蚀剂层 140' 和抗反射层 130 的大致水平的表面上移除第一间隔物层 150。第一间隔物材料 150 可保留在抗蚀剂层 140' 的大致垂直的表面上,从而形成第一间隔物 150'。第一间隔物 150' 可具有等于约  $x/4$  的厚度,且抗蚀剂层 140' 的邻近部分之间的间隔可减小到约  $3x/4$ 。图 14 说明可移除抗蚀剂层 140', 从而在抗反射层 130 之上留下第一间隔物 150'。邻近的第一间隔物 150' 之间的间隔可为约  $3x/4$ 。图 15 说明可使用第一间隔物 150' 作为掩模来移除抗反射层 130 和中间层 120 的若干部分。由此,可在此蚀刻期间保护抗反射层 130' 和中间层 120' 的在第一间隔物 150' 下

方的部分。图 16 说明可移除第一间隔物 150' 和抗反射层 130', 从而在目标层 110 的表面上留下中间层 120'。中间层 120' 可具有约  $x/4$  的宽度, 且中间层 120' 的邻近部分之间的距离可为约  $3x/4$ 。

[0061] 图 17 说明可在中间层 120' 的若干部分上形成第二间隔物层 160。第二间隔物层 160 可例如通过 ALD 在约  $x/4$  的厚度处以共形方式沉积。

[0062] 图 18 说明可移除第二间隔物层 160 的大致水平的部分, 从而暴露中间层 120' 的顶面和目标层 110 的若干部分。第二间隔物层 160 的剩余部分可形成第二间隔物 160'。如图 19 中说明, 可移除中间层 120'。第二间隔物 160' 可具有约  $x/4$  的宽度, 且可与邻近的第二间隔物 160' 隔开约  $x/4$  的距离。邻近的第二间隔物 160' 之间的间隔可使得具有抗蚀剂层 140' 的 CD 的四分之一的 CD 的特征能在目标层 110 上形成。通过使用第二间隔物 160' 作为掩模, 可图案化目标层 110, 从而形成具有所要的四倍间距减小的特征。

[0063] 使用四倍减小的此实施例, 当图 11 中说明的抗蚀剂层 140' 具有约 90nm ( $3x/4 = 90\text{nm}$ ) 的宽度及约 150nm ( $5x/4 = 150\text{nm}$ ) 的宽度 B (例如以 248nm 光致抗蚀剂形成) 时, 第二间隔物 160' 的所得宽度可为约 30nm, 且邻近的第二间隔物 160' 之间的距离也可等于约 30nm。因此, 使用四倍减小的实施例, 可形成具有抗蚀剂层 140' 的 CD 的约四分之一的 CD 的特征。

[0064] 因此, 可利用本发明的实施例在目标层 110 中形成具有抗蚀剂层 140' 的宽度的 CD 的约三分之一或四分之一的 CD 的特征。由此, 可在目标层 110 中形成具有小于约 50nm 的 CD 的特征。对使用本发明的实施例形成的特征的特征的最终 CD 及最终间距不存在下限。举例来说, 由于第一间隔物层 150 和第二间隔物层 160 的厚度可通过 ALD 来精确控制, 所以可精确地控制目标层 110 中形成的特征的特征的 CD。

[0065] 虽然已参看特定实施例描述了本发明, 但本发明不限于所描述的这些实施例。相反, 本发明仅受随附权利要求书的限制, 随附权利要求书在其范围内包含根据所描述的本发明的原理操作的所有等效方法、工艺、装置和系统。

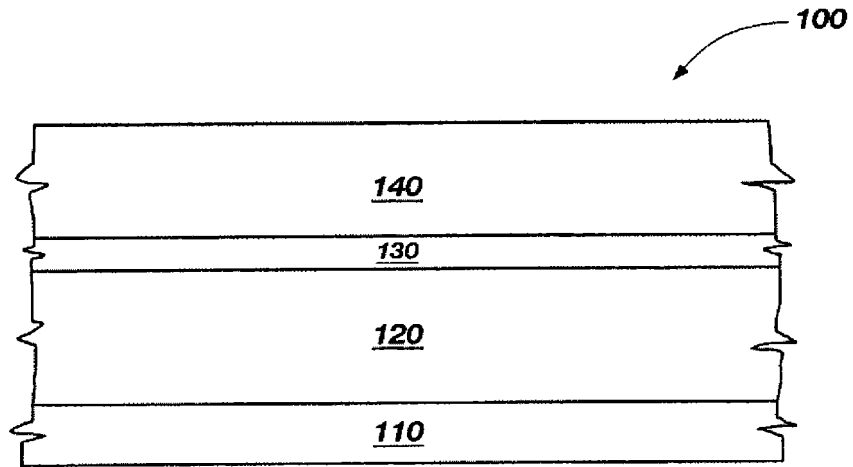


图 1

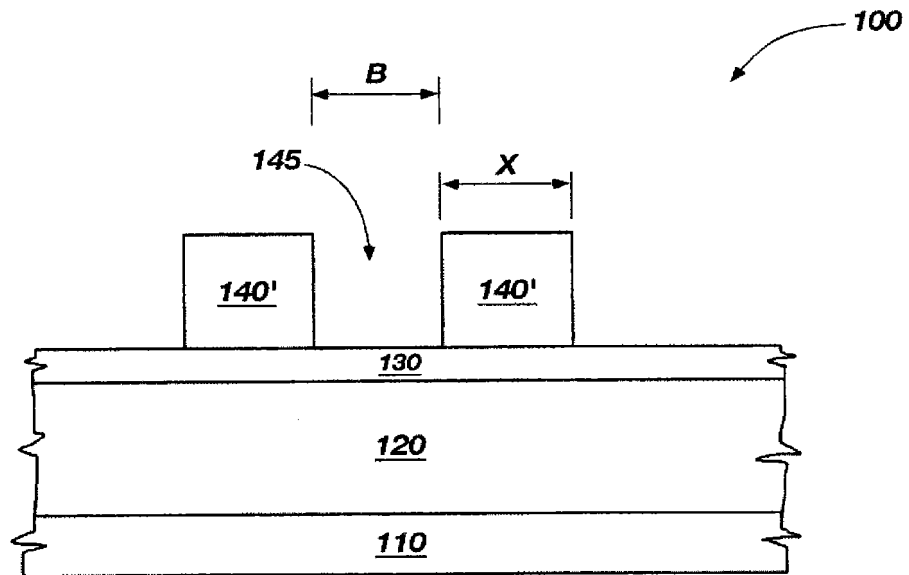


图 2

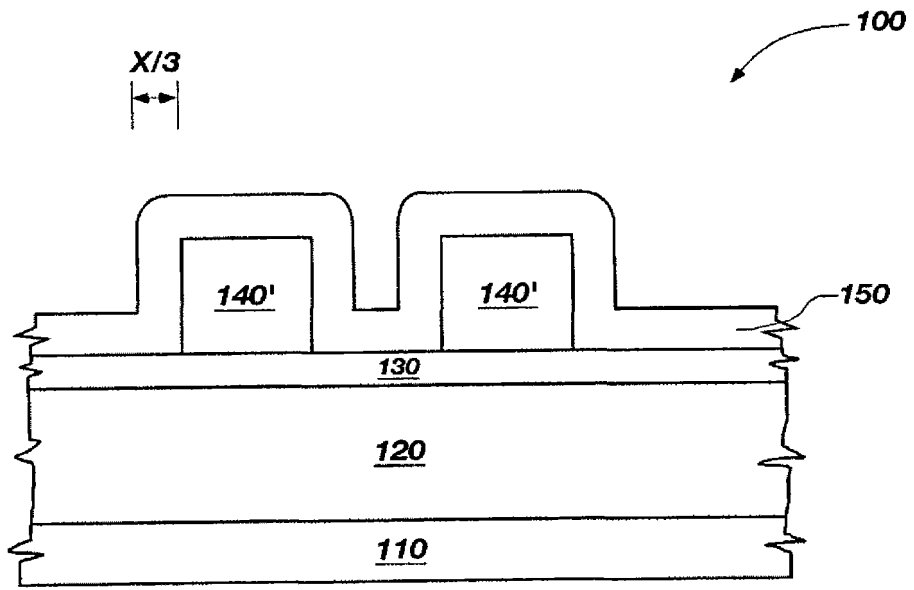


图 3

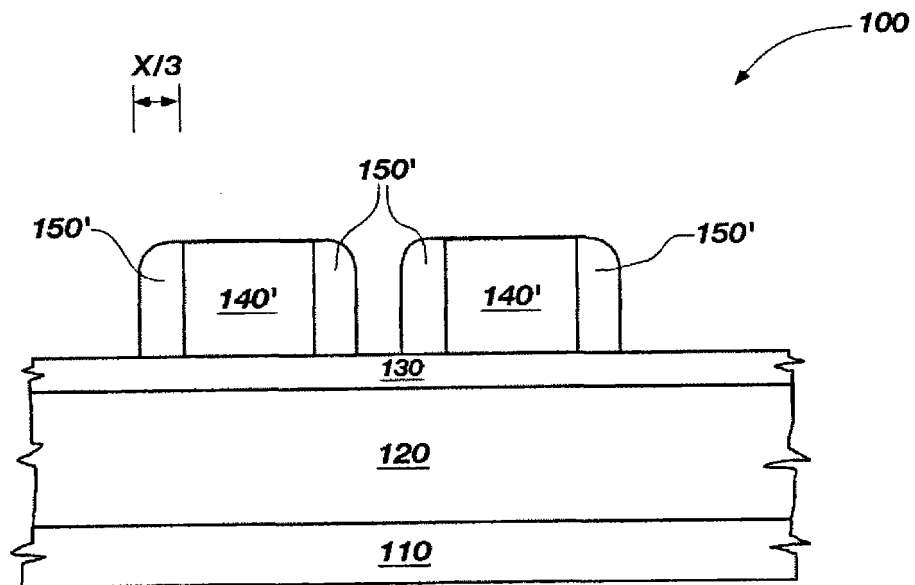


图 4

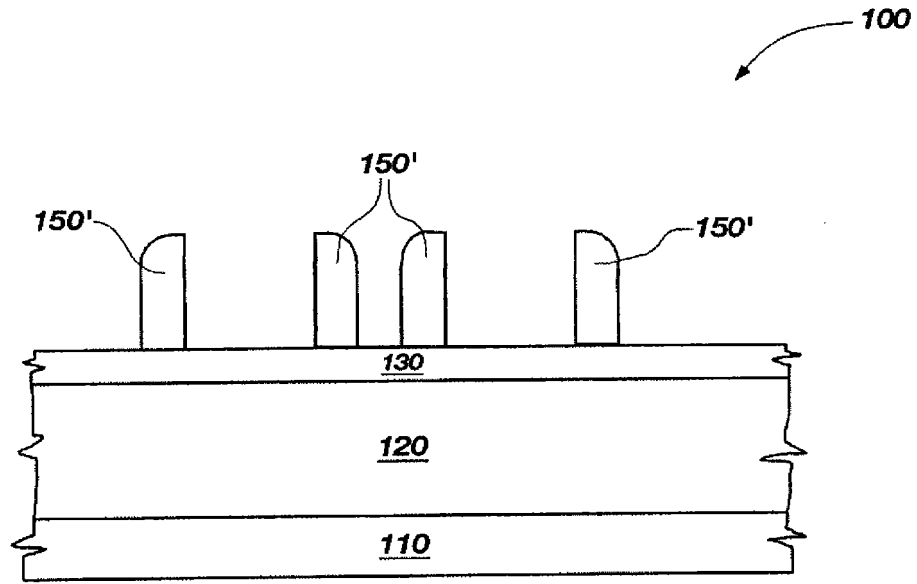


图 5

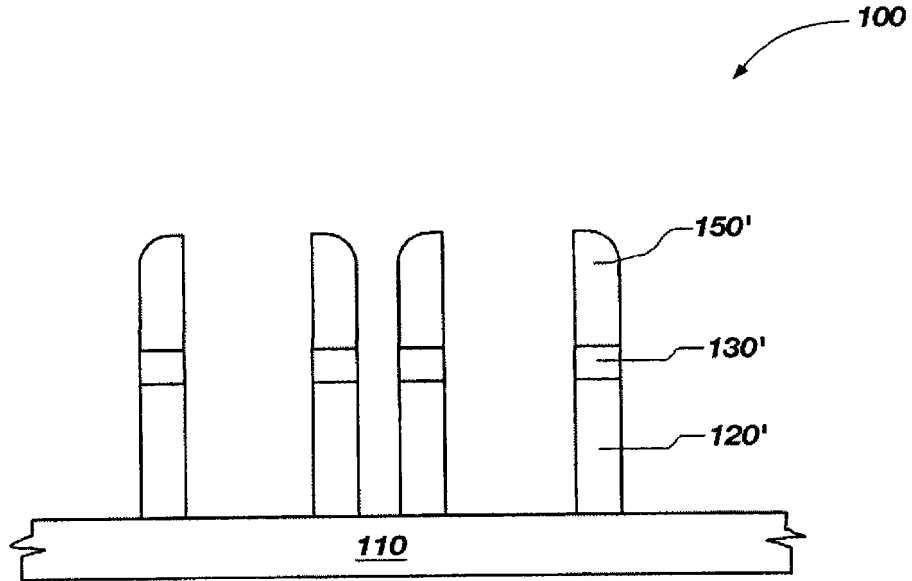


图 6

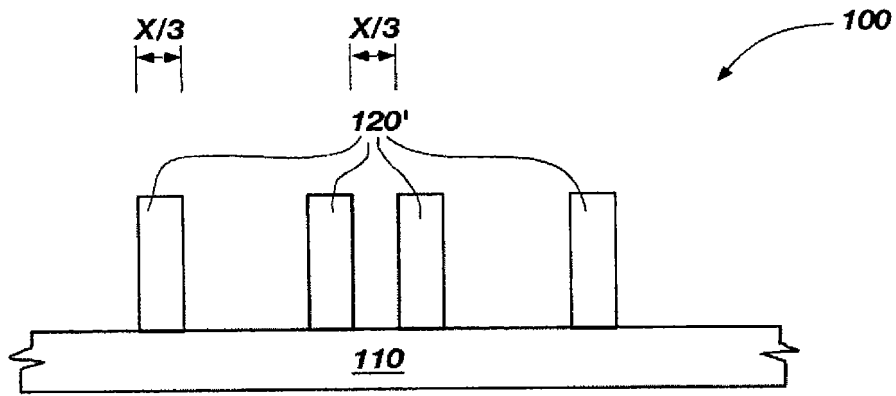


图 7

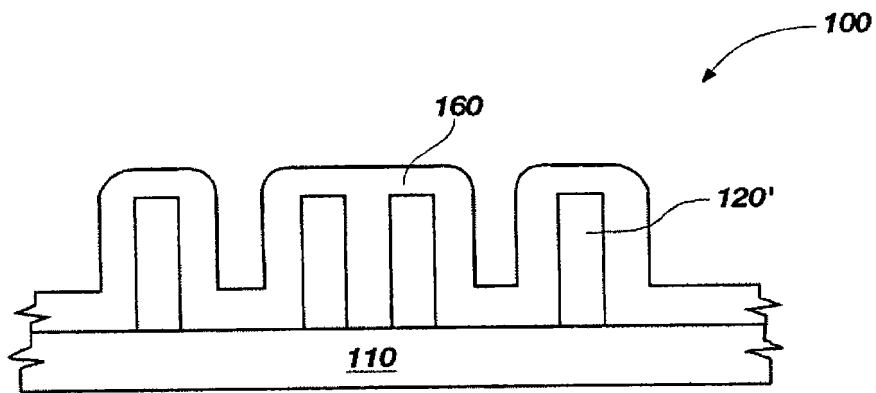


图 8

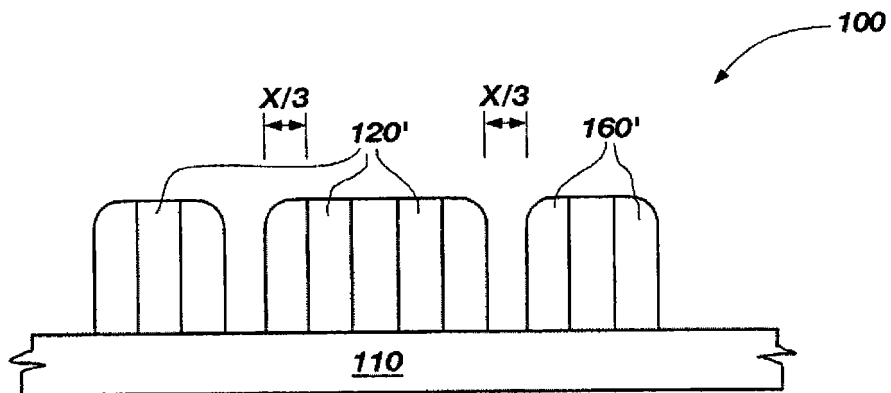


图 9

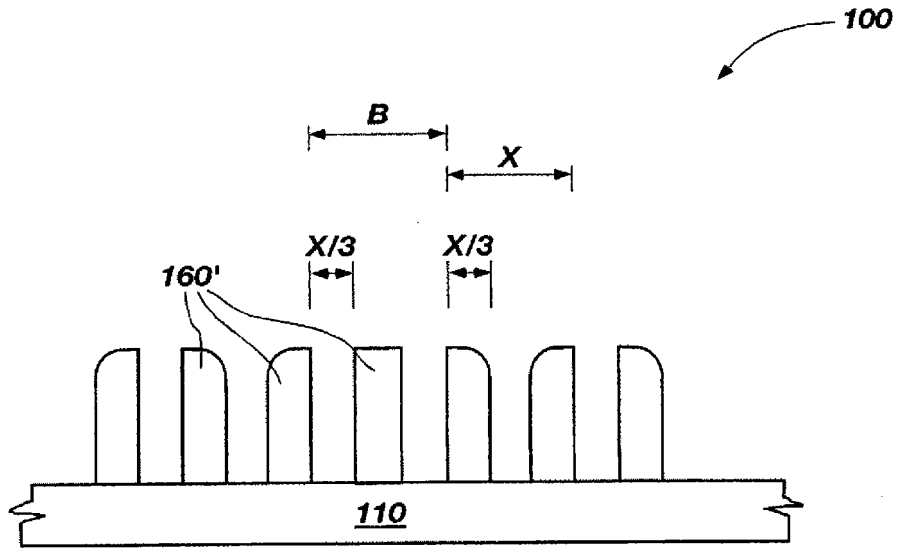


图 10

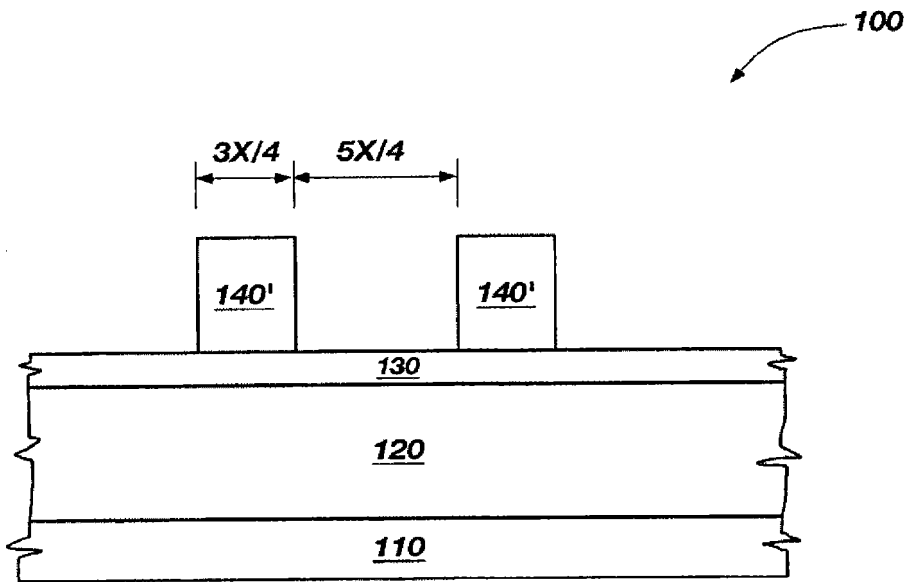


图 11

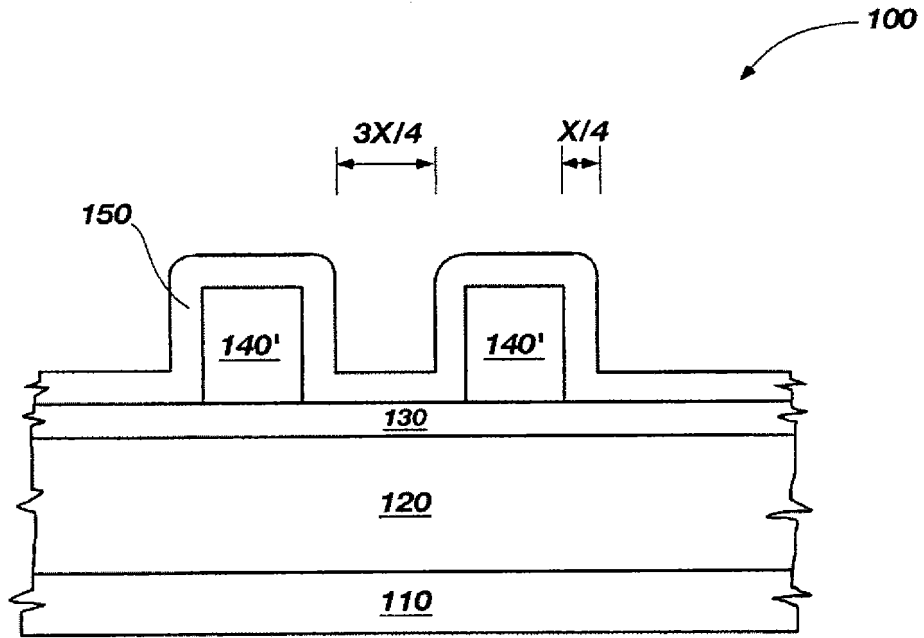


图 12

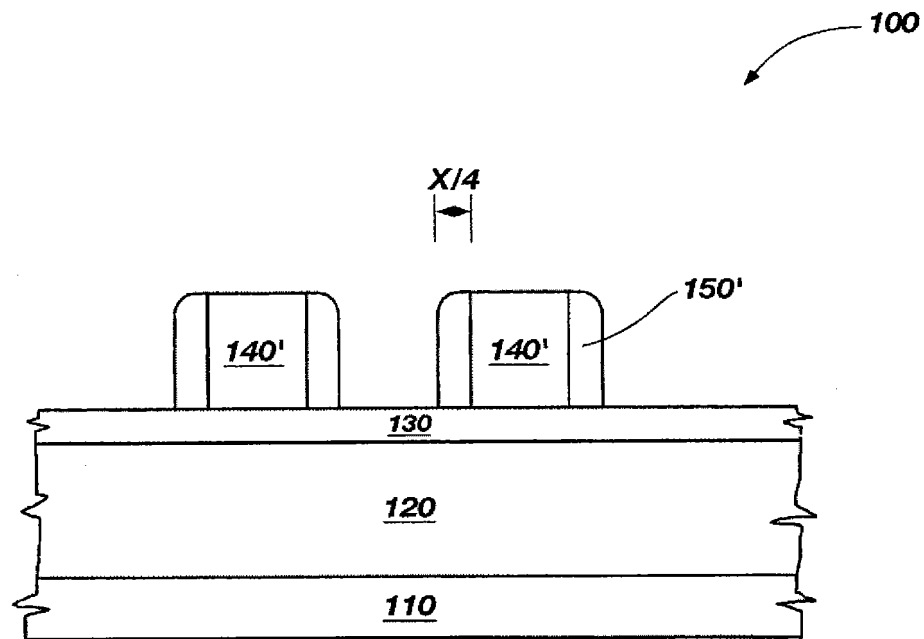


图 13



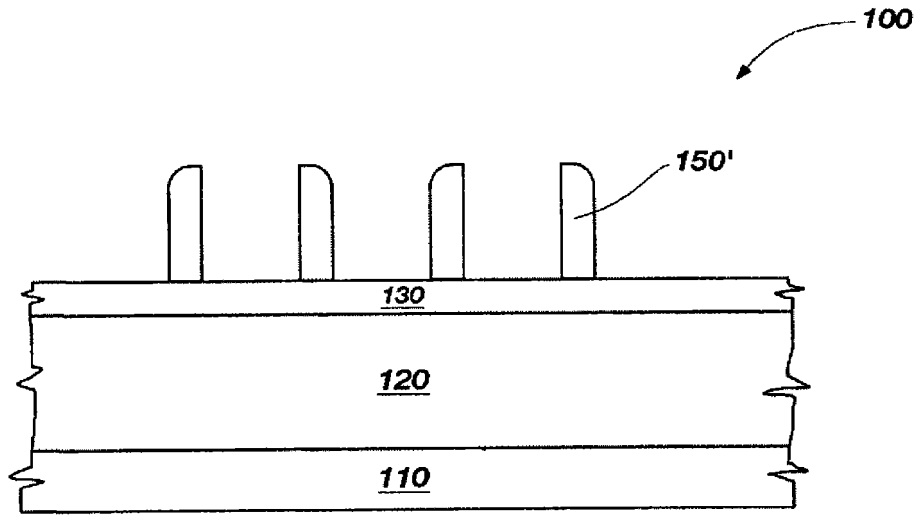


图 14

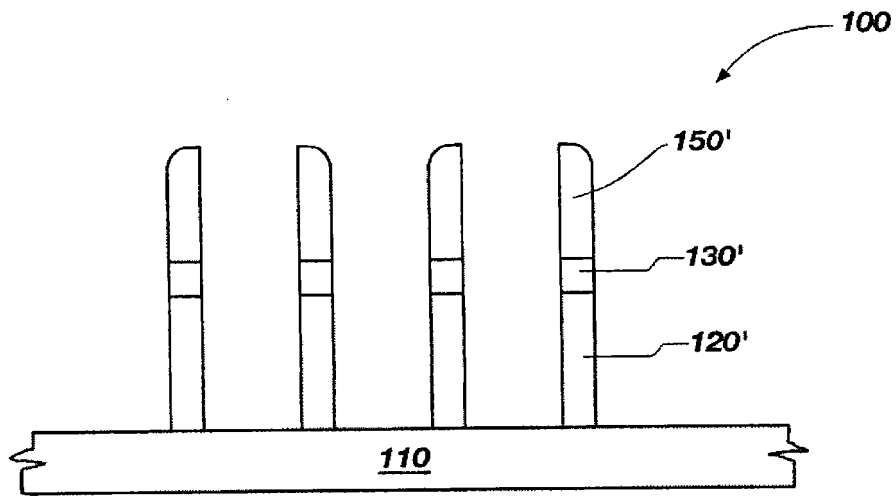


图 15

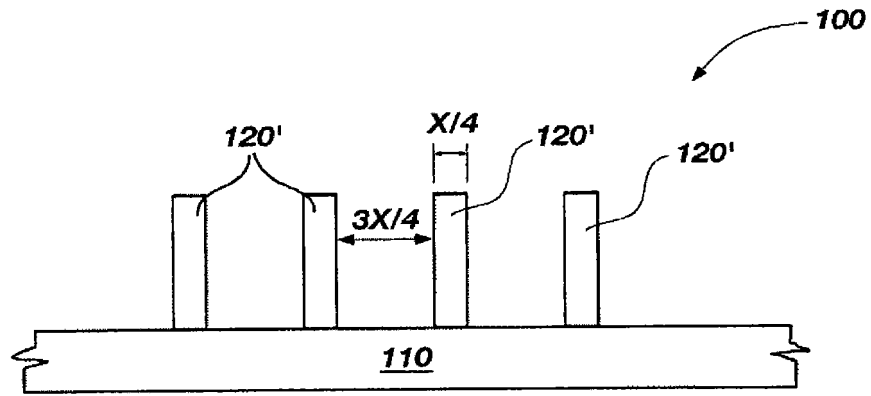


图 16

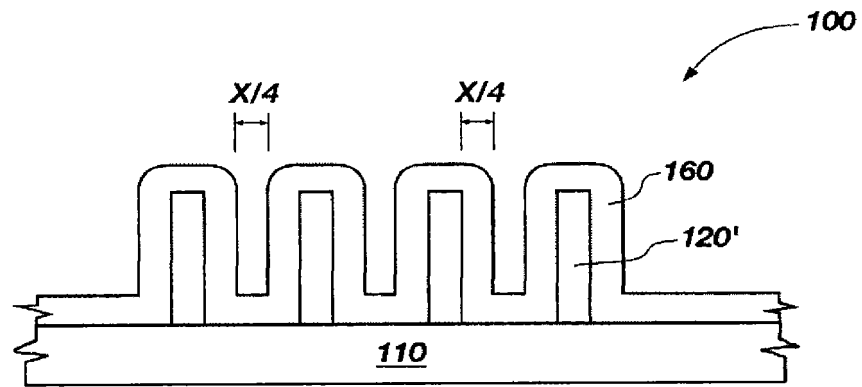


图 17

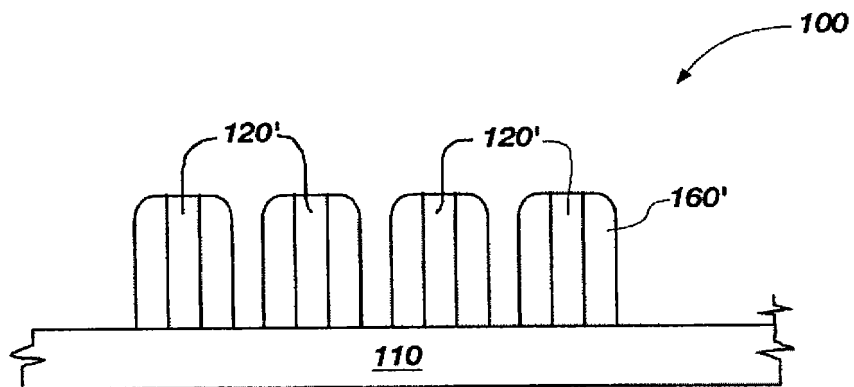


图 18

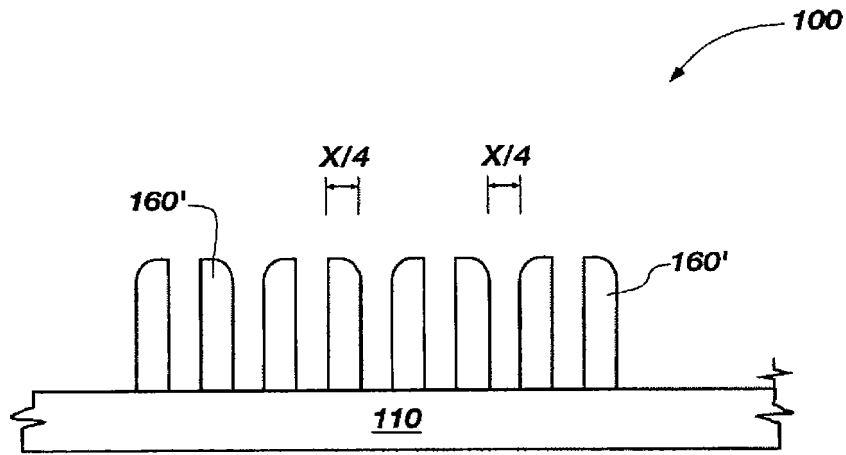


图 19