



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

55 952

Patent dodatkowy
do patentu _____

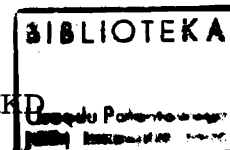
Zgłoszono: 18.II.1966 (P 113 032)

Pierwszeństwo: 30.III.1965 Niemiecka
Republika
Demokratyczna

Opublikowano: 10.IX.1968

Kl. 21 a¹, 36/18

MKP H 03 k 19/20



Twórca wynalazku: Dietrich Armgarth

Właściciel patentu: VEB Halbleiterwerk Frankfurt/Oder, Frankfurt nad
Odrą (Niemiecka Republika Demokratyczna)

Podstawowy układ do przeprowadzania funkcji logicznych z tranzystorami łączonymi równolegle

1

Przedmiotem wynalazku jest podstawowy układ do przeprowadzania funkcji logicznych z tranzystorami łączonymi równolegle. W tym układzie mogą być realizowane funkcje logiczne „lub-nie” (NOR), względnie „i-nie” (NAND).

Znane są układy NOR względnie NAND, również z tranzystorami łączonymi równolegle, dla których w każdym układzie podstawowym przyporządkowany jest wspólny opór pracy. Do bazy każdego tranzystora prowadzi wejście przez opornik szeregowy. Taki układ podstawowy wykazuje niekorzystną cechę pod względem podatności na zakłócenia, poboru mocy i technologicznego wykonania w mikroelektronice. Ponieważ oporniki szeregowo połączone z wejściami są w stosunku do oporności bazy tranzystorów niskoomowe, impuls zakłóceniaowy występujący na przykład na kolektorze stopnia poprzedzającego, dochodzi w bez małą pełnej wielkości na bazę i z powodu dużej oporności wejściowej zablokowanego tranzystora nie występuje dzielenie napięcia. Powiększenie wartości tych oporników nie ma sensu z punktu widzenia fizycznego i technologicznego, ponieważ pogarsza charakterystykę częstotliwościową i utrudnia wykonanie w mikroelektronice. Wytwarzanie tych układów w wykonaniu mikroelektrycznym, jak również w blokowej technice półprzewodnikowej, wymaga dużej liczby czynności, przez co obniżona zostaje wydajność i niezawodność. W okablowaniu, względnie w metalowych

2

przewodach rozbudowanych układów do przetwarzania danych, występują często pokaźne impulsy zakłóceniaowe, które powodują zadziałanie poszczególnych zespołów, chociaż nie została doprowadzona do ich wejścia żadna informacja podlegająca przetwarzaniu. Stosowanie środków zmierzających do usunięcia podatności na zakłócenia, pociąga za sobą znaczne koszty.

Celem wynalazku jest wytworzenie podstawowego układu, który dopuszcza względnie wysokie poziomy zakłóceń, wykazuje wystarczającą szybkość przełączania, pobiera niewielką moc i wykazuje korzyści przy zastosowaniu mikroelementów.

Zadaniem wynalazku jest takie sprzężenie właściwych elementów składowych z tranzystorami, aby powodowały one tylko znikome przestawianie tranzystorów stopnia następnego i aby ten układ, zwłaszcza przy realizacji z użyciem mikroelementów wykazywał lepsze właściwości, zwłaszcza przez zaoszczędzenie ilości przejść dyfuzyjnych.

Zadanie to rozwiązano według wynalazku przez zastosowanie dwóch lub więcej tranzystorów połączonych równolegle w układzie ze wspólnym emiterem oraz wspólnym opornikiem roboczym w kolektorze, z doprowadzeniem wejść bezpośrednio do baz poszczególnych tranzystorów. Pomiedzy opornikiem roboczym i kolektorami tranzystorów podłączone są dwa lub kilka układów

diod, z których każdy prowadzi do osobnego wyjścia. Te układy składają się z jednej lub kilku diod sprzęgających, połączonych w szereg z kierunkiem przewodzenia w stronę wyjścia. Diody sprzęgające mogą być zmostkowane przez diodę równoległą z kierunkiem zaporowym w stronę wyjścia, przy czym dioda ta działa jako pojemność. Przez połączenie ze sobą większej liczby jednakowych układów podstawowych, można uzyskać zespół logiczny. Układ podstawowy odznacza się zdolnością szybkiego przełączania, znikomą wrażliwością na zakłócenia i znikomym poborem mocy, zaś dzięki odpowiedniemu układowi elementów nadaje się specjalnie do scalania.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania, przedstawionym na rysunku.

Wejścia 1, 2, 3 prowadzą do baz tranzystorów 4, 5, 6, które połączone są równolegle w układzie ze wspólnym emiterem. Kolektory tranzystorów 4, 5, 6 połączone są z węzłowym punktem 7, do którego dołączone jest napięcie 8 poprzez wspólny roboczy opornik 9, przeznaczony do ograniczenia prądu roboczego. Sygnał występujący w węzłowym punkcie 7 jest prowadzony do wyjść 13, 14, 15 poprzez układy sprzężeniowe, złożone z połączonych szeregowo sprzęgających diod 10, 11, 12 z kierunkiem przepustowym, zwróconym w stronę wyjścia i zmostkowanych przez równoległe diody 16, 17, 18 z kierunkiem zaporowym, zwróconym w stronę wyjścia.

Jeżeli do jednego z wejść 1, 2, 3 zostanie przyłożony sygnał „L”, dający napięcie powodujące przepływ prądu bazy, który przesteruje tranzystory, wówczas na kolektorach tranzystorów 4, 5, 6 wystąpi niewielkie napięcie określane jako sygnał „O”. Jeżeli wyjściom 13, 14, 15 są podporządkowane dalsze takie same układy podstawowe, wówczas sprzęgające diody 10, 11, 12 przedstawiają dzielnik napięcia dla niewielkiego napięcia sygnału „O” tranzystorów 4, 5, 6. W ten sposób zostają zablokowane tranzystory następnych stopni, ponieważ pomiędzy bazą i emiterem tych tranzystorów przyłożone jest tak małe napięcie, że nawet przy maksymalnych dopuszczalnych sygnałach zakłóceń i temperaturach,

tranzystory te nie zostaną przez to napięcie przesterowane.

Jeżeli żadne z wejść 1, 2, 3 nie otrzyma sygnału wytwarzającego napięcie, wówczas tranzystory 4, 5, 6 pozostaną zablokowane. W tym przypadku opornik 9 służy jako opornik szeregowy bazy dla tranzystorów następnych stopni, które z powodu znikomej oporności w kierunku przepustowym diod 10, 11, 12, zostają względnie silnie przesterowane. Jeżeli połączonych jest szeregowo kilka diod sprzęgających 10, 11, 12 oraz, jeżeli wybrana jest odpowiednio, mała wartość opornika 9, wówczas występuje ograniczenie prądu bazy tranzystorów następnych stopni głównie przez diody 10, 11, 12.

Podczas procesu przełączania z sygnału „L” na sygnał „O” zostaje szybko odprowadzony zgromadzony ładunek z obszaru bazy następnego stopnia przez działające jako pojemność równoległe diody 16, 17, 18, co powoduje dodatkowe zwiększenie szybkości przełączania. W celu umożliwienia powiększenia ilości wejść i/albo wyjść, z węzłowego punktu 7 został wyprowadzony dodatkowy zacisk 19.

Zastrzeżenia patentowe

1. Podstawowy układ do przeprowadzania funkcji logicznych z tranzystorami łączonymi równoległe w układzie ze wspólnym emiterem, do których poszczególnych baz prowadzą wejścia i których napięcie robocze doprowadzone jest przez wspólny opornik roboczy oraz których kolektory podłączone są do wspólnego punktu węzłowego, **znamienny tym**, że pomiędzy węzłowym punktem (7) i każdym równolegle dołączonym wyjściem, umieszczona jest jedna lub kilka sprzęgających diod (10, 11, 12) połączonych szeregowo w kierunku przepustowym.
2. Układ według zastrz. 1, **znamienny tym**, że sprzęgające diody (10, 11, 12) są zmostkowane przez jedną lub kilka równoległych diod (16, 17, 18), przy czym kierunek zaporowy tych diod zwrócony jest w stronę wyjścia.

