

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6474985号
(P6474985)

(45) 発行日 平成31年2月27日(2019.2.27)

(24) 登録日 平成31年2月8日(2019.2.8)

(51) Int.Cl.	F I
H02M 7/48 (2007.01)	H02M 7/48 E
H05H 1/46 (2006.01)	H05H 1/46 R
H02M 3/28 (2006.01)	H02M 7/48 L
H01L 21/3065 (2006.01)	H02M 3/28 P
C23C 16/505 (2006.01)	H01L 21/302 I O I G
請求項の数 7 (全 17 頁) 最終頁に続く	

(21) 出願番号	特願2014-201625 (P2014-201625)	(73) 特許権者	000000262
(22) 出願日	平成26年9月30日(2014.9.30)		株式会社ダイヘン
(65) 公開番号	特開2016-73124 (P2016-73124A)		大阪府大阪市淀川区田川2丁目1番11号
(43) 公開日	平成28年5月9日(2016.5.9)	(74) 代理人	100086380
審査請求日	平成29年5月22日(2017.5.22)		弁理士 吉田 稔
		(74) 代理人	100168044
			弁理士 小淵 景太
		(72) 発明者	田中 史雄
			大阪市淀川区田川2丁目1番11号 株式
			会社ダイヘン内
		(72) 発明者	松岡 高広
			大阪市淀川区田川2丁目1番11号 株式
			会社ダイヘン内
		最終頁に続く	

(54) 【発明の名称】 高周波電源

(57) 【特許請求の範囲】

【請求項1】

高周波電圧をパルス出力する高周波電力生成手段と、
前記高周波電力生成手段に入力される直流電圧を調整することで、前記高周波電力生成手段から負荷へ出力される高周波電力を制御する出力制御手段と、
 を備えた高周波電源であって、
 前記高周波電力生成手段は、
 相互の位相差が変更可能な複数の高周波電圧を生成する高周波生成手段と、
 前記高周波生成手段から出力される複数の高周波電圧を合成することで前記相互の位相差に応じたレベルの高周波電圧として前記負荷に出力する高周波合成手段と、
 を含み、
 前記出力制御手段は、
前記高周波合成手段から前記負荷に出力される高周波電圧の出力停止タイミングになる
 と、前記高周波生成手段に対して、前記相互の位相差を第1の所定値から第2の所定値まで変化させることで、前記高周波合成手段が出力する高周波電圧のレベルを小さくする位相差制御を開始した後、前記複数の高周波電圧の振幅をゼロに減少させるレベル制御を開始し、前記出力停止タイミングから所定の時間の経過後に前記負荷に出力される高周波電圧を停止させる、
 ことを特徴とする、高周波電源。

【請求項2】

前記第 1 の所定値は、前記高周波合成手段が出力する高周波電圧のレベルを最大にする位相差であり、

前記第 2 の所定値は、前記高周波合成手段が出力する高周波電圧のレベルを最小にする位相差である、請求項 1 に記載の高周波電源。

【請求項 3】

前記第 1 の所定値は 0 であり、

前記第 2 の所定値は π または $-\pi$ である、請求項 2 に記載の高周波電源。

【請求項 4】

前記出力制御手段は、前記位相差制御を終了した後、所定の遅延時間が経過してから前記レベル制御を開始する、請求項 1 乃至 3 のいずれかに記載の高周波電源。

10

【請求項 5】

パルス信号に基づいて前記複数の高周波電圧を当該パルス信号のハイレベル期間若しくはローレベル期間にパルス出力させるパルス出力手段を更に備え、

前記出力制御手段は、前記パルス信号のパルス出力停止に対応するレベル反転のタイミングで前記位相差制御を開始する、請求項 1 乃至 4 のいずれかに記載の高周波電源。

【請求項 6】

前記高周波生成手段は、第 1 の高周波電圧と第 2 の高周波電圧を生成し、

前記相互の位相差は、前記第 1 の高周波電圧に対する前記第 2 の高周波電圧の位相差である、請求項 1 乃至 5 のいずれかに記載の高周波電源。

【請求項 7】

20

複数の前記高周波電力生成手段を備えるとともに、各高周波電力生成手段から出力される複数の高周波電圧を合成する第 2 の高周波合成手段を備え、

前記出力制御手段は、前記出力停止タイミングになると、複数の前記高周波生成手段に対して、前記位相差制御を開始した後、前記レベル制御を開始し、前記出力停止タイミングから所定の時間の経過後に前記負荷に出力される高周波電圧を停止させる、請求項 6 に記載の高周波電源。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、プラズマ処理システムに用いられる高周波電源に関する。

30

【背景技術】

【0002】

プラズマ処理システムは、例えば、フッ素系のガスと半導体ウェハや液晶基板等の被加工物をプラズマ処理装置のチャンバー内に封入し、そのチャンバー内の一対の電極に高周波電源から高周波電力を供給して放電させ、その放電によりガスのプラズマを発生させて被加工物に薄膜形成処理やエッチング処理を行うシステムである。

【0003】

従来、プラズマ処理システム用の高周波電源として、高周波の出力周波数よりも低周波のパルス変調制御信号により高周波電源の出力をパルス変調して高周波をパルス出力する高周波電源が知られている。この高周波電源では、図 1 2 に示すように、例えば、パルス変調制御信号 P S のハイレベルの期間だけ高周波 ν が出力されるように高周波電源の出力がパルス変調される。

40

【0004】

例えば、特開 2 0 1 3 - 1 3 5 1 5 9 号公報には、図 1 3 に示す高周波電源が開示されている。

【0005】

図 1 3 に示す高周波電源 1 0 0 は、直流電源（図示省略）の直流出力を高周波に変換するフル・ブリッジ型の正弦波インバータ 1 0 2 を備える。正弦波インバータ 1 0 2 からトランス 1 0 3 を介して出力される高周波は、ローパスフィルタ 1 0 4 によって高調波が除去されて負荷に出力される。図 1 3 では、高周波電源 1 0 0 と負荷との間に整合器 2 0 0

50

が設けられているので、高周波電源100から出力される高周波は、整合器200を介して負荷に出力される。

【0006】

正弦波インバータ102には発振器101からパルス信号(13.56MHzの2相スイッチングパルス)が入力され、正弦波インバータ102は、そのパルス信号により正弦波インバータ102内の2組のスイッチング素子が交互にオン・オフ動作することによって直流を高周波に変換する。

【0007】

高周波電源100から出力される高周波の特性(振幅や周波数等)とその高周波のパルス出力は、電源制御部105によって制御される。電源制御部105は、発振器101の10
パルス信号の生成動作を制御することによって正弦波インバータ102で生成される高周波の特性を制御する。また、電源制御部105は、主制御部108から入力されるパルス変調制御信号PSに基づいて、正弦波インバータ102内の各スイッチング素子へのパルス信号の入力を制御することにより正弦波インバータ102の高周波のパルス出力を制御する。

【0008】

なお、RFパワーモニタ106は、トランス103の二次側に生じる進行波電力(トランス103から出力端側に進行する電力)と反射波電力(出力端からトランス103側に進行する電力)をモニタするためのものである。RFパワーモニタ106で検出された進行波電力と反射波電力は電源制御部105に入力され、パルス信号の生成制御に利用される。また、RFパワーモニタ106で検出された進行波電力と反射波電力は主制御部108
20に入力され、モニタ表示に利用される。

【0009】

高周波電源100からはパルス変調制御信号PSのハイレベル期間にだけ高周波 v が出力される。高周波電源100は、一般に特性インピーダンス(例えば、50 Ω)に対して効率良く電力が供給できるように設計されるため、負荷のインピーダンス変動により高周波電源100の出力端から負荷側を見たインピーダンス(以下、「負荷インピーダンス」という。)が特性インピーダンスに整合しない値になっている状態では、パルス変調制御信号PSがハイレベルからローレベルに反転したタイミングで高周波 v は直ちにゼロにならず、振動しながら減衰していく現象が生じる。
30

【0010】

図14は、図15に示す回路構成で高周波電源Gからパルス出力される進行波電圧 v_f を計測した出力停止時の波形を示す図である。図15に示す回路構成は、高周波電源Gに方向性結合器DC(特性インピーダンス50 Ω で設計されている)を介して反射係数 Γ が0.99で位相 ψ が0°の負荷DLを接続し、高周波電源Gから周波数13.56MHzの高周波電圧 v_{out} をデューティ比50%、周波数10kHz(周期100 μ s)のパルス信号でパルス出力させる構成である。図14の例では、パルス出力停止時に高周波電圧 v_{out} の振動が凡そ28 μ s持続することが分かる。

【0011】

高周波 v の出力停止時に高周波 v が直ちにゼロにならず、振動状態が発生すると、プラズマ処理装置におけるプラズマ処理に悪影響を与えるので、図13に示す高周波電源100には、残留高周波除去回路107が設けられている。残留高周波除去回路107は、抵抗Rとスイッチング素子107aの直列回路で構成され、ローパスフィルタ104の出力端に並列に接続されている。
40

【0012】

主制御部108は、パルス変調制御信号PSのローレベル期間にスイッチング素子107aをオン動作させる制御信号を出力し、パルス変調制御信号PSがローレベルになると、ローパスフィルタ104の出力端に流れている高周波 v (進行波と反射波の合成波)を、抵抗Rを介してグラウンドにバイパスさせ、負荷(プラズマ処理装置)に出力させないようにする。
50

【先行技術文献】

【特許文献】

【0013】

【特許文献1】特開2013-135159号公報

【発明の概要】

【発明が解決しようとする課題】

【0014】

図13に示される従来の高周波電源100は、パルス出力制御で高周波 v の出力を停止させるときに生じる振動を抑制するために、抵抗 R とスイッチング素子107aの直列回路で構成される残留高周波除去回路107を設けているので、回路構成が複雑になっている。

10

【0015】

また、パルス変調制御信号 PS のローレベルに同期して残留高周波除去回路107を高周波 v のグラウンドへのバイパス回路として機能させる制御を必要とするので、主制御部108の制御も複雑である。

【0016】

本発明は、上記の課題に鑑みてなされたものであって、従来の残留高周波除去回路のような回路を追加することなく、簡単な構成でパルス出力停止時における高周波電圧の振動を抑制することができる高周波電源を提供することを目的とする。

【課題を解決するための手段】

20

【0017】

本発明に係る高周波電源は、高周波電力を生成する高周波電力生成手段と、前記高周波電力生成手段で生成した前記高周波電力の負荷への出力を制御する出力制御手段と、を備えた高周波電源であって、前記高周波電力生成手段は、相互の位相差が変更可能な複数の高周波を生成する高周波生成手段と、前記高周波生成手段から出力される複数の高周波を、相互の位相差に基づく所定の割合で合成して負荷に出力する高周波合成手段と、を含み、前記出力制御手段は、前記高周波電力の前記負荷への出力停止タイミングになると、前記高周波生成手段に対して、前記位相差を第1の所定値から第2の所定値まで変化させる位相差制御を開始した後、前記複数の高周波の振幅をゼロに減少させるレベル制御を行って、前記出力停止タイミングから所定の時間の経過後に前記負荷に出力される高周波を停止させる、ことを特徴とする（請求項1）。

30

【0018】

上記の高周波電源において、前記第1の所定値は、前記所定の割合を最大にする位相差であり、前記第2の所定値は、前記所定の割合を最小にする位相差であるとよい（請求項2）。

【0019】

上記の高周波電源において、前記第1の所定値は0であり、前記第2の所定値は π または $-\pi$ であるとよい（請求項3）。

【0020】

上記の高周波電源において、前記出力制御手段は、前記位相差制御をした後、所定の遅延時間が経過してから前記レベル制御を開始するとよい（請求項4）。

40

【0021】

上記の高周波電源において、パルス信号に基づいて前記複数の高周波を当該パルス信号のハイレベル期間若しくはローレベル期間にパルス出力させるパルス出力手段を更に備え、前記出力制御手段は、前記パルス信号のパルス出力停止に対応するレベル反転のタイミングで前記位相差制御を開始するとよい（請求項5）。

【0022】

上記の高周波電源において、前記高周波生成手段は、第1の高周波と第2の高周波を生成し、前記出力制御手段は、前記位相差制御で前記第1の高周波に対する前記第2の高周波の位相差を0から π まで変化させるとよい（請求項6）。

50

【0023】

上記の高周波電源において、複数の前記高周波生成手段を備えるとともに、各高周波電力生成手段から出力される複数の高周波電力を合成する第2の高周波合成手段を備え、前記出力制御手段は、前記出力停止タイミングになると、複数の前記高周波生成手段に対して、前記位相差制御を開始した後、前記レベル制御を行って、前記出力停止タイミングから所定の時間の経過後に前記負荷に出力される高周波を停止させるとよい（請求項7）。

【発明の効果】

【0024】

本発明によれば、相互の位相差が変更可能な複数の高周波を生成する高周波生成手段と、高周波生成手段から出力される複数の高周波を、相互の位相差に基づく所定の割合で合成して負荷に出力する高周波合成手段とを設け、高周波合成手段から負荷に出力される高周波を停止する出力停止タイミングになると、複数の高周波の位相差をゼロから π まで変化させる位相差制御を開始した後、複数の高周波の振幅をゼロに減少させるレベル制御をするようにしたので、出力停止時に、負荷に出力されている高周波が振動しながら減衰するという現象を好適に抑制することができる。

10

【0025】

特に、パルス信号に基づいて高周波合成手段から高周波をパルス出力する場合、各パルスのパルス出力停止に対応するレベル反転のタイミングで位相差制御を開始し、その位相差制御が終了した後、レベル制御を行うようにしたので、高周波の各パルス出力のパルス出力停止時に生じる振動現象を好適に抑制若しくは防止することができる。

20

【図面の簡単な説明】

【0026】

【図1】本発明に係る高周波電源の内部構成を示すブロック図である。

【図2】DC-DC変換部を構成するDC-DCコンバータの回路例を示す図である。

【図3】DC-RF変換部の回路例を示す図である。

【図4】RF合成部を構成するハイブリッドの回路例を示す図である。

【図5】高周波信号生成部の内部構成と高周波信号の生成方法を示す図である。

【図6】高周波信号生成部から出力される2つの高周波信号を示す図である。

【図7】出力停止時の位相差制御に用いる特性とレベル制御に用いる特性の一例を示す図である。

30

【図8】本発明に係る高周波電源に接続される負荷が全反射のインピーダンスの場合に高周波電源からパルス出力される高周波電圧の出力停止時の波形を示す図である。

【図9】高周波生成部を2N個設け、各高周波生成部の出力を合成して負荷に出力する他の回路構成例を示す図である。

【図10】高周波生成部を2N個設け、隣り合う2つの高周波生成部の出力を合成する構成を繰り返して1つの出力電力を負荷に出力する回路構成例を示す図である。

【図11】高周波生成部を2個設け、両高周波生成部の出力を合成して負荷に出力する回路構成例を示す図である。

【図12】高周波のパルス出力を示す波形図である。

【図13】従来の高周波をパルス出力する高周波電源の回路ブロックの一例を示す図である。

40

【図14】高周波電源からパルス出力される進行波電圧を計測した出力停止時の波形を示す図である。

【図15】図14の計測をするための測定系の構成を示す図である。

【発明を実施するための形態】

【0027】

以下、本発明の好ましい実施の形態を、添付図面を参照して具体的に説明する。特に、プラズマ処理システムに適用される高周波電源を例に説明する。

【0028】

図1は、本発明に係る高周波電源の内部構成を示すブロック図である。

50

【0029】

図1に示す高周波電源1は、後述するように、パルス出力停止時に高周波電圧のレベルを制御して当該高周波電圧が振動しながら停止する現象を抑制する機能を備える。高周波電源1は、高周波信号を生成し、その高周波信号をD級アンプからなるパワーアンプで増幅して出力する構成である。1個のパワーアンプではパルス出力停止時から数 μ sの間に出力電圧のレベルを制御することは困難であるから、高周波電源1では、2個のパワーアンプと両パワーアンプの出力電力を合成する電力合成回路を設け、パルス出力停止時に2個のパワーアンプに入力される2つの高周波電圧 v_a 、 v_b の位相差 θ と各高周波電圧 v_a 、 v_b の各振幅Aの2つのパラメータを制御することにより負荷に出力される高周波電圧 v_{out} の振動を抑制するようにしている。

10

【0030】

高周波電源1は、AC-DC変換部2、DC-DC変換部3、DC-RF変換部4、RF合成部5、フィルタ回路6、電力検出部10、PWM信号生成部7、高周波信号生成部8及び制御部9を含む構成である。DC-RF変換部4とRF合成部5を含む部分は負荷に高周波電力を出力する高周波生成部Uを構成している。DC-RF変換部4には同一構成の2つのDC-RF変換部4A、4Bが設けられ、第1のDC-RF変換部4Aから出力される電力 P_A と第2のDC-RF変換部4Bから出力される電力 P_B がRF合成部5で合成されて高周波電源1の出力端に接続される負荷（プラズマ処理装置。図示省略）に出力される。

20

【0031】

AC-DC変換部2は、商用電源からDC-DC変換部3への入力電圧（直流電圧） V_{cc} を生成する回路ブロックである。AC-DC変換部2は、例えば、4個の半導体整流素子をブリッジ接続した整流回路で商用電源から入力される商用電圧を整流し、平滑回路で整流後のレベルを平滑化して直流電圧 V_{cc} を生成する周知の電源回路で構成される。

【0032】

DC-DC変換部3は、AC-DC変換部2から入力される直流電圧 V_{cc} を任意の電圧値の直流電圧 V_{dc} に変換してDC-RF変換部4に入力する回路ブロックである。DC-DC変換部3は、出力電圧 V_{dc} を変化させることにより高周波電源1が出力する進行波電力 P_f を制御する機能を果たす。

【0033】

30

DC-DC変換部3は、例えば、図2に示す、インバータに整流回路を組み合わせた周知のDC-DCコンバータで構成される。図2の回路例は、4個の半導体スイッチ素子 Q_A をブリッジ接続したブリッジ回路からなるインバータ301にトランスT1を介して整流回路302を接続した回路である。整流回路302は、4個の半導体整流素子 D_A をブリッジ接続し、その一対の出力端に平滑用のコンデンサCを並列に接続した回路である。整流回路302の一対の出力端は、DC-DC変換部3の出力端a、a'にそれぞれ接続されている。半導体スイッチ素子 Q_A には、バイポーラトランジスタ、電界効果型トランジスタ、IGBT等が用いられ、半導体整流素子 D_A にはダイオードが用いられる。

【0034】

DC-DC変換部3では、PWM信号生成部7によって生成されるPWM信号 S_{PWM} でインバータ301の4個の半導体スイッチ素子 Q_A のオン・オフ動作が制御されることにより、DC-DC変換部3の出力端a、a'から出力される直流電圧 V_{dc} のレベルが制御される。

40

【0035】

DC-RF変換部4は、DC-DC変換部3から入力される直流電力を予め設定された高周波電力に変換する回路ブロックである。高周波電力の周波数は、2.0MHzや13.56MHzなどのプラズマ処理用に規定された周波数である。DC-RF変換部4内には同一構成の2つのDC-RF変換部4A、4Bが設けられている。

【0036】

第1、第2のDC-RF変換部4A、4Bは、図3に示すハーフ・ブリッジ型のD級ア

50

ンプで構成される。同図に示すD級アンプは、一対の電源端子 b 、 b' の間に2つの同一タイプの半導体スイッチ素子 Q_B の直列回路を接続し、2つの半導体スイッチ素子 Q_B の接続点 n と出力端子 c との間に出力回路401を接続した構成である。出力回路401は、直流カット用のコンデンサと、コンデンサとリアクトルのL型回路とを縦属接続したフィルタ回路である。トランスT2は、一対の半導体スイッチ素子 Q_B の駆動を行うドライブ回路を構成している。トランスT2は、一次巻線に高周波電圧 v が入力され、一方の二次巻線（図3では上側の二次巻線）から高周波電圧 v と同相の高周波電圧 v' を出力し、他方の二次巻線（図3では下側の二次巻線）から高周波電圧 v と逆相の高周波電圧 $-v'$ を出力する。高周波電圧 v' は一方の半導体スイッチ素子 Q_B （図3では上側の半導体スイッチ素子 Q_B ）に入力され、高周波電圧 $-v'$ は他方の半導体スイッチ素子 Q_B （図3では下側の半導体スイッチ素子 Q_B ）に入力される。トランスT2の一次巻線に入力される高周波電圧 v は、2.0MHzや13.56MHzなどのプラズマ処理用に規定された周波数 f の正弦波電圧である。

【0037】

第1のDC-RF変換部4Aの電源端子 b と電源端子 b' は、それぞれ第2のDC-RF変換部4Bの電源端子 b と電源端子 b' に接続され、電源端子 b と電源端子 b' の間にDC-DC変換部3の出力端子 a 、 a' から出力される直流電圧 V_{dc} が供給される。一対の半導体スイッチ素子 Q_B にはNチャネル型のMOSFETが用いられるが、バイポーラトランジスタ等の他の種類のトランジスタを用いることができる。また、一対の半導体スイッチ素子 Q_B をNチャネル型とPチャネル型を組み合わせたコンプリメンタリ型にしてもよい。この場合は、トランスT2の二次巻線は一つでよく、高周波電圧 v' をそれぞれNチャネル型のMOSFETとPチャネル型のMOSFETのゲートに入力すればよい。

【0038】

第1、第2のDC-RF変換部4A、4Bの各トランスT2の一次巻線に入力される高周波電圧 v_a 、 v_b （添え字の a 、 b はそれぞれ第1DC-RF変換部4Aと第2のDC-RF変換部4Bに対応することを示す。以下、同じ。）は、高周波信号生成部8で生成される。高周波信号生成部8は、 $v_a = A \cdot \sin(2\pi f \cdot t + \phi_a)$ 、 $v_b = A \cdot \sin(2\pi f \cdot t + \phi_b)$ で表わされる高周波電圧 v_a 、 v_b を生成する。高周波電圧 v_a の初期位相 ϕ_a はゼロに固定されており、高周波電圧 v_b の初期位相 ϕ_b は可変である。高周波信号生成部8は、制御部9から入力される位相差 $\theta = \phi_b - \phi_a$ の情報に基づいて高周波電圧 v_b の初期位相 ϕ_b （ $=\theta$ ）を変化させる。位相差 θ の変化のさせ方については後述する。なお、初期位相 ϕ_b をゼロに固定して、初期位相 ϕ_a を可変としてもよいし、初期位相 ϕ_a 、 ϕ_b とも可変としてもよい。例えば、初期位相 ϕ_a を 0° から -90° まで変更可能とし、初期位相 ϕ_b を 0° から 90° まで変更可能として、位相差 $\theta = 90^\circ$ の場合は $\phi_a = -45^\circ$ 、 $\phi_b = 45^\circ$ を設定するようにしてもよい。

【0039】

第1のDC-RF変換部4Aでは、高周波電圧 $v_a = A \cdot \sin(\omega \cdot t)$ がトランスT2の一次巻線に入力されると、トランスT2の一方の二次巻線から同相の高周波電圧 $v_a' = A' \cdot \sin(\omega \cdot t)$ が出力され、トランスT2の他方の二次巻線から逆相の高周波電圧 $-v_a' = -A' \cdot \sin(\omega \cdot t)$ が出力される。同相の高周波電圧 v_a' は、一方の半導体スイッチ素子 Q_B （図3では上側の半導体スイッチ素子 Q_B ）に入力され、逆相の高周波電圧 $-v_a'$ は、他方の半導体スイッチ素子 Q_B （図3では下側の半導体スイッチ素子 Q_B ）に入力される。2つの半導体スイッチ素子 Q_B は、Nチャネル型MOSFETであるから、一方の半導体スイッチ素子 Q_B は、高周波電圧 v_a' のハイレベル期間にオン動作をし、他方の半導体スイッチ素子 Q_B は、高周波電圧 $-v_a'$ のハイレベル期間にオン動作をする。すなわち、2つの半導体スイッチ素子 Q_B は、高周波電圧 v_a' の半周期毎に交互にオン・オフ動作を繰り返す。

【0040】

2つの半導体スイッチ素子 Q_B が交互にオン・オフ動作を繰り返すことによって接続点 n の電圧 v_n は $v_a' > 0$ の期間に「 V_{dc} 」となり、 $v_a' \leq 0$ の期間に接地レベルとなる

10

20

30

40

50

ように矩形波状に変化し、その矩形波が出力回路 401 で直流分とスイッチングノイズが除去されて出力端子 c, c' から高周波電圧 v_a を増幅した高周波電圧 $v_{PA} = V \cdot \sin(\omega \cdot t)$ が出力される。

【0041】

第2のDC-RF変換部4Bでは、入力される高周波電圧 v_b が高周波電圧 v_a に対して位相差 θ を有する高周波電圧 $v_{PB} = V \cdot \sin(\omega \cdot t + \theta)$ となる点が異なるだけで、上述した第1のDC-RF変換部4Aと同様の動作を行う。

【0042】

なお、本実施形態では、第1, 第2のDC-RF変換部4A, 4Bをハーフ・ブリッジ型のアンプで構成しているが、フル・ブリッジ型やプッシュ・プル型のアンプで構成してもよい。

10

【0043】

RF合成部5は、DC-RF変換部4から出力される2つの高周波電力 P_A , P_B を合成する回路ブロックである。RF合成部5は、例えば、図4に示す伝送トランスT3と抵抗Rとからなるハイブリッド回路によって構成される。ハイブリッド回路は、1つのサム・ポート N_S と2つの入力ポート N_A , N_B を有し、入力ポート N_A に入力される交流電圧と入力ポート N_B に入力される交流電圧に位相差があると、入力電力のうち位相差に応じた一部の電力を抵抗Rで熱消費し、残りの電力を出力する機能を有する。

【0044】

図4に示すように、第1のDC-RF変換部4Aから出力される高周波電圧 v_{PA} は、一方の入力ポート N_A に入力され、第2のDC-RF変換部4Bから出力される高周波電圧 v_{PB} は、他方の入力ポート N_B に入力され、サム・ポート N_S から高周波電圧 v_{PC} が出力される。

20

【0045】

サム・ポート N_S に接続される負荷のインピーダンスが「 $R_o/2$ 」の場合(RF合成部5と負荷とがインピーダンス整合をしている場合)のサム・ポート N_S から出力される高周波電流 i_{PC} と高周波電圧 v_{PC} は、高周波電圧 v_{PA} , v_{PB} をそれぞれ $v_{PA} = V \cdot \sin(\omega \cdot t)$, $v_{PB} = V \cdot \sin(\omega \cdot t + \theta)$ とすると、下記ようになる。

【0046】

抵抗Rの両端の電圧 v_R は、

30

$$v_R = v_{PA} - v_{PB} = V \cdot [\sin(\omega \cdot t) - \sin(\omega \cdot t + \theta)] \quad \cdots (1)$$

であり、入力ポート N_A , N_B から伝送トランスT3に流れ込む電流 i_A , i_B と抵抗Rを流れる電流 i_R は、

$$i_A = v_{PA} / R_o = V \cdot \sin(\omega \cdot t) / R_o \quad \cdots (2)$$

$$i_B = v_{PB} / R_o = V \cdot \sin(\omega \cdot t + \theta) / R_o \quad \cdots (3)$$

$$i_R = v_R / (2 \cdot R_o) \\ = V \cdot [\sin(\omega \cdot t) - \sin(\omega \cdot t + \theta)] / (2 \cdot R_o) \quad \cdots (4)$$

である。

【0047】

従って、伝送トランスT3の一次巻線と二次巻線に流れる電流 i_{LA} , i_{LB} は、

40

$$i_{LA} = i_A - i_R = V \cdot [\sin(\omega \cdot t) + \sin(\omega \cdot t + \theta)] / (2 \cdot R_o) \quad \cdots (5)$$

$$i_{LB} = i_B + i_R = V \cdot [\sin(\omega \cdot t) + \sin(\omega \cdot t + \theta)] / (2 \cdot R_o) \quad \cdots (6)$$

で表わされ、サム・ポート N_S から出力される高周波電流 i_{PC} と高周波電圧 v_{PC} は、

$$i_{PC} = i_{LA} + i_{LB} = V \cdot [\sin(\omega \cdot t) + \sin(\omega \cdot t + \theta)] / R_o \quad \cdots (7)$$

$$v_{PC} = i_{PC} \cdot (R_o / 2)$$

$$= V \cdot [\sin(\omega \cdot t) + \sin(\omega \cdot t + \theta)] / 2$$

$$= V \cdot [\sin\{(\omega \cdot t + \theta / 2) - \theta / 2\} + \sin\{(\omega \cdot t + \theta / 2) + \theta / 2\}] / 2$$

$$= V \cdot [\sin(\omega \cdot t + \theta / 2) \cdot \cos(\theta / 2) - \cos(\omega \cdot t + \theta / 2) \cdot \sin(\theta / 2)]$$

50

$$\begin{aligned} & + \sin(\omega \cdot t + \theta / 2) \cdot \cos(\theta / 2) + \cos(\omega \cdot t + \theta / 2) \cdot \sin(\theta / 2)] \\ & / 2 \\ & = V \cdot \cos(\theta / 2) \cdot \sin(\omega \cdot t + \theta / 2) \cdots (8) \end{aligned}$$

となる。

【0048】

(8)式で示されるように、RF合成部5から出力される高周波電圧 v_{PC} のレベルは、位相差 θ によって変化する。その変化は $\cos(\theta / 2)$ の関数で表わされるから、位相差 θ をゼロから $\pm \pi$ (± 180 [deg]) まで単調に変化させると、高周波電圧 v_{PC} のレベルが単調減少することが分かる。なお、 $\theta = 0$ では、 $v_{PC} = V \cdot \sin(\omega \cdot t) = v_{PA} = v_{PB}$ となり、 $\theta = \pm 180$ [deg] では、 $v_{PC} = 0$ となる。

10

【0049】

なお、上記の説明は、サム・ポート N_S に接続される負荷のインピーダンスが「 $R_o / 2$ 」の場合の例であるが、サム・ポート N_S に接続される負荷のインピーダンスが「 $R_o / 2$ 」ではない場合でも同様の傾向があり、位相差 θ をゼロから $\pm \pi$ (± 180 [deg]) の範囲で変化させることにより、出力電圧 v_{PC} のレベルを「 V 」からゼロまで単調に減少させることができる。

【0050】

RF合成部5は、ハイブリッド回路と同様の機能を果たすものであれば、他の回路であってもよい。例えば、特開2008-28923号公報に記載の高周波電力合成器や実開平4-48715号公報に記載の出力合成回路を用いることができる。

20

【0051】

フィルタ回路6は、例えば、2つのコンデンサと1つのリアクトルの π 型回路で構成されるローパスフィルタ(LPF)である。フィルタ回路6は、RF合成部5から出力される高周波電圧 v_{PC} 及び高周波電流 i_{PC} の高調波を除去して基本波成分を負荷側に出力する機能を果たす。なお、フィルタ回路6は、ローパスフィルタ(LPF)であれば、コンデンサとリアクトルの π 型回路に限定されるものではない。

【0052】

電力検出部10は、高周波電源1が出力する進行波電力 P_f を検出するものである。電力検出部10は、方向性結合器を含み、その方向性結合器から高周波電圧 v_{out} に含まれる進行波電圧 v_f と反射波電圧 v_r を検出する。そして、電力検出部10は、進行波電圧 v_f を進行波電力 P_f に変換して制御部9に出力する。

30

【0053】

PWM信号生成部7は、三角波比較法によりDC-DC変換部3の駆動を制御するPWM信号 S_{PWM} を生成し、そのPWM信号 S_{PWM} をDC-DC変換部3に出力する。PWM信号生成部7は、例えば、ダイレクト・ディジタル・シンセサイザ(Direct Digital Synthesizer)で構成されるキャリア信号発生回路と、コンパレータ等のレベル比較器で構成されるPWM信号生成回路を含む。PWM信号生成部7は、例えば、キャリア信号発生回路で発生した鋸波のキャリア信号 C_c と制御部9から入力される制御指令値 C_o のレベルをレベル比較器で比較して $C_c \leq C_o$ の期間をパルス幅とするPWM信号 S_{PWM} を生成する。

【0054】

40

高周波信号生成部8は、第1のDC-RF変換部4A内の半導体スイッチ素子 Q_B の駆動を制御する高周波電圧 v_a と第2のDC-RF変換部4B内の半導体スイッチ素子 Q_B の駆動を制御する高周波電圧 v_b を生成し、高周波電圧 v_a を第1のDC-RF変換部4Aに出力し、高周波電圧 v_b を第2のDC-RF変換部4Bに出力する。

【0055】

高周波信号生成部8は、制御部9から入力される振幅 A 、周波数 f 、位相差 θ に基づいて高周波電圧 v_a 、 v_b を生成して出力する。後述する制御部9は、出力制御信号 S_c に基づいて、位相差 θ および振幅 A を変化させる。出力制御信号 S_c は、高周波電圧 v_a 、 v_b よりも周波数の低い(周期の長い)所定の周波数でデューティ比が50%のパルス信号であり、高周波信号生成部8が生成する高周波電圧 v_a 、 v_b をパルス出力させるためのもの

50

である。制御部 9 は、出力制御信号 S_c のハイレベル期間に振幅 A を所定の値とし、ローレベル期間に振幅 A を 0 にする。出力制御信号 S_c のローレベル期間に振幅 A が 0 になるので、高周波信号生成部 8 から出力される高周波電圧 v_a , v_b は 0 になり、パルス出力になる。ただし、本実施形態では、後述する様に、出力制御信号 S_c がハイレベル期間からローレベル期間に切り替わるときにすぐに振幅 A を 0 にするのではなく、高周波電圧 v_a , v_b の位相差を制御する位相差制御を行った後に、振幅 A を 0 にするレベル制御を行う。出力制御信号 S_c の周波数が、例えば、10 kHz の場合、高周波信号生成部 8 は、高周波電圧 v_a , v_b を 100 μ 秒間隔で 50 μ 秒間だけパルス出力する。なお、出力制御信号 S_c のデューティ比は 50 % に限定されるものではなく、任意の値に設定することができる。

10

【0056】

高周波信号生成部 8 には、図 5 に示すように、正弦波の高周波電圧 v_a を発生する第 1 の高周波発生回路 8 a と、制御部 9 から入力される位相差 θ を用いて高周波電圧 v_a に対して位相差 θ を有する正弦波の高周波電圧 v_b を発生する第 2 の高周波発生回路 8 b と、が含まれる。第 1 の高周波発生回路 8 a 及び第 2 の高周波発生回路 8 b もダイレクト・デジタル・シンセサイザで構成される。

【0057】

第 1 の高周波発生回路 8 a には、高周波電圧 v_a の振幅 A 、周波数 f 及び初期位相 ϕ_a ($= 0$) の情報が制御部 9 から入力される。周波数 f は、上述したようにプラズマ処理システムに規定された 2.0 MHz、13.56 MHz 等の周波数である。初期位相 ϕ_a は任意の値に設定可能であるが、本実施形態では、「0」に設定されている。第 2 の高周波発生回路 8 b にも高周波電圧 v_b の振幅 A 、周波数 f 及び初期位相 ϕ_b の情報が入力されるが、 $\theta = \phi_b - \phi_a$ 、 $\phi_a = 0$ より、制御部 9 から出力される位相値 θ が初期位相 ϕ_b の情報として入力される。 $\phi_a \neq 0$ に設定した場合は、制御部 9 から出力される位相差 θ に初期位相 ϕ_a を加算した値 ($\theta + \phi_a$) が初期位相 ϕ_b の情報として入力される。振幅 A 及び周波数 f の情報は、第 1 の高周波発生回路 8 a に入力される振幅 A 及び周波数 f の情報と同一である。

20

【0058】

第 1 の高周波発生回路 8 a は、振幅 A 、周波数 f 及び初期位相 ϕ_a の情報を用いて $A \cdot \sin(2\pi f \cdot t)$ で表わされる高周波電圧 v_a (デジタル信号。図 6 の v_a 参照) を発生する。同様に、第 2 の正弦波発生回路 8 b は、振幅 A 、周波数 f 及び制御指令値 θ の情報を用いて $A \cdot \sin(2\pi f \cdot t + \theta)$ で表わされる高周波電圧 v_b (デジタル信号。図 6 の v_b 参照) を発生する。

30

【0059】

制御部 9 は、高周波電源 1 が出力する進行波電力 P_f と、第 1、第 2 の高周波発生回路 8 a, 8 b で生成される 2 つの高周波電圧 v_a , v_b を制御するとともに、高周波電圧 v_{PA} , v_{PB} のパルス出力を制御する回路ブロックである。制御部 9 は、CPU (Central Processing Unit)、ROM (Read Only Memory) 及び RAM (Random Access Memory) を備えるマイクロコンピュータによって構成される。CPU が ROM に記憶された所定の制御プログラムを実行することにより、高周波電源 1 が出力する進行波電力 P_f 、2 つの高周波電圧 v_a , v_b の位相差 θ および振幅 A 、出力制御信号 S_c の周期等が制御される。

40

【0060】

制御部 9 は、高周波電源 1 から負荷に出力される高周波電力 (進行波電力 P_f) を制御する。従って、制御部 9 には、制御目標の目標出力電力 P_{fs} が入力される。ユーザは、目標出力電力 P_{fs} を、入力装置 (図示省略) を操作して手動で入力したり、予め設定したプログラムにより自動で入力させたりすることができる。

【0061】

制御部 9 は、電力検出部 10 から入力される進行波電力 P_f の検出値と目標出力電力 P_{fs} の偏差 ΔP ($= P_{fs} - P_f$) を演算し、その偏差 ΔP に基づいて当該偏差 ΔP をゼロにするための制御指令値 C_o を生成して、PWM 信号生成部 7 に出力する。PWM 信号生成部

50

7は、制御指令値 C_o に基づいてPWM信号 S_{PWM} を生成し、DC-DC変換部3に出力する。DC-DC変換部3は、PWM信号 S_{PWM} に基づいて出力電圧 V_{dc} を調整することで、進行波電力 P_f を制御する。これにより、進行波電力 P_f が目標出力電力 P_{fs} になるように、フィードバック制御される。

【0062】

本実施形態に係る高周波電源1は、RF合成部5からパルス出力される高周波電圧 v_{PC} の出力停止時の制御方法に特徴を有する。以下では、高周波電圧 v_{PC} の出力停止時の制御内容について説明する。

【0063】

本発明に係る高周波電源1では、出力制御信号 S_C の各パルスの立下りタイミング t_L に同期して直ちに第1、第2のDC-RF変換部4A、4Bの駆動を停止してRF合成部5から出力される高周波電圧 v_{PC} を停止させるのではなく、位相差 θ を0から -180 [deg]まで単調に減少させる位相差制御を行ってRF合成部5から出力されている高周波電圧 v_{PC} のレベルを減少させた後、高周波信号生成部8から出力される高周波電圧 v_a 、 v_b の各振幅Aを減少させることで、第1、第2のDC-RF変換部4A、4Bから出力される高周波電圧 v_{PA} 、 v_{PB} の各レベルVを0まで単調に減少させるレベル制御を行って、高周波電圧 v_{PC} の出力を停止させる。

【0064】

図7は、出力停止時の位相差制御に用いる特性とレベル制御に用いる特性の一例を示す図である。

【0065】

図7の横軸は経過時間を示し、左側の縦軸は高周波電圧 v_a 、 v_b の各振幅Aを示し、右側の縦軸は位相差 θ を示している。タイミング t_L は、出力制御信号 S_C の各パルスの立下りタイミングであり、横軸の経過時間の基準時点（時刻0の時点）となっている。実線で示す特性（イ）は位相差 θ の制御特性であり、点線で示す特性（ロ）は、高周波電圧 v_a 、 v_b の各振幅Aの制御特性である。

【0066】

実線で示す位相差制御特性（イ）は、出力制御信号 S_C の立下りタイミング t_L から数 μ 秒以内の時間（図7では凡そ2 μ 秒）で位相差 θ を0 [deg] から -180 [deg]まで単調に減少させる場合の特性である。点線で示すレベル制御特性（ロ）は、位相差制御が終了した後の数 μ 秒（図7では凡そ2 μ 秒）遅れた所定のタイミング t_D で高周波電圧 v_a 、 v_b の各振幅Aを急速に（図7では凡そ1 μ 秒経過後に）ゼロに減少させる特性である。なお、位相差制御特性（イ）では位相差 θ を0 [deg] から -180 [deg]まで単調に減少させているが、位相差制御特性を0 [deg] から $+180$ [deg]まで単調に増加させる特性としてもよい。

【0067】

上述したように、位相差 θ を0 [deg] から -180 [deg]まで単調に減少させると、RF合成部5から出力されている高周波電圧 v_{PC} のレベルは、「V」から0に単調に減少する。従って、図7に示す特性によれば、出力制御信号 S_C の各パルスの立下りタイミング t_L に同期して所定の時間だけ（図7の例では凡そ2 μ 秒だけ）位相差制御により高周波電圧 v_{PC} のレベルを「V」から0に減少させた後、所定のタイミング t_D （図7の例では凡そ2 μ 秒遅れたタイミング）でレベル制御により第1、第2の高周波信号発生回路8a、8bでの高周波電圧 v_a 、 v_b の出力を停止させて（すなわち、第1、第2のDC-RF変換部4A、4Bでの高周波電圧 v_{PA} 、 v_{PB} の出力を停止させて）、立下りタイミング t_L から所定の時間 T_E （図7の例では、凡そ5 μ 秒）が経過した時点 t_E で高周波電圧 v_{PC} の出力を完全に停止させる制御が行われる。

【0068】

図7の位相差制御特性（イ）とレベル制御特性（ロ）は、一例であって、高周波電圧 v_a 、 v_b の各振幅Aと位相差 θ を減少させる時間や波形は、それぞれ単調に減少する波形で、位相差制御を開始した後にレベル制御を開始する関係を満たすものであれば、任意に設

10

20

30

40

50

定することができる。また、図 7 では、高周波電圧 v_a , v_b の各振幅 A と位相差 θ を連続的に減少させているが、ステップ状に多段階に減少させるものでもよい。

【0069】

制御部 9 は、高周波信号生成部 8 に出力する出力制御信号 S_c がローレベルに反転するタイミング t_L に同期して、高周波信号生成部 8 に出力する位相差 θ の情報を図 7 の実線で示す位相差制御特性 (イ) で 0 から -180 [deg] まで減少させ、その後は、出力制御信号 S_c が次にハイレベルになるまで、 $\theta = -180$ [deg] を保持する。そして、出力制御信号 S_c が次にハイレベルになると、高周波信号生成部 8 に出力する位相差 θ を $\theta = 0$ [deg] に変更する。

【0070】

また、制御部 9 は、タイミング t_L から予め設定された時間 T_D だけ遅れたタイミング t_D で高周波信号生成部 8 に出力する高周波電圧 v_a , v_b の振幅 A の情報を図 7 の点線で示すレベル制御特性 (ロ) で 0 になるまで減少させ、その後は、出力制御信号 S_c が次にハイレベルになるまで、 $A = 0$ を保持する。そして、出力制御信号 S_c が次にハイレベルになると、高周波信号生成部 8 に出力する振幅 A を所定の値に変更する。

【0071】

図 8 は、図 15 に示す回路構成の高周波電源 G に本実施形態に係る高周波電源 1 を用いた場合の進行波電圧を計測した波形を示す図である。測定条件は、図 14 の場合と同様で、負荷 DL は反射係数 Γ が 0.99 で位相 ψ が 0° の全反射負荷であり、高周波電源 G の出力周波数は 13.56 MHz、出力制御信号 S_c はデューティ比 50%、周波数 10 kHz (周期 100 μ s) のパルス信号である。

【0072】

従来の高周波電源 (上記の位相差制御とレベル制御をしない場合) では、図 14 に示したように、高周波電源 G から出力される高周波電圧 v_{out} には、出力制御信号 S_c の各パルスがローレベルに反転するタイミング t_L から凡そ 28 μ s に亘って振動しながら減衰する現象が生じたが、本実施形態に係る高周波電源 1 を用いた場合 (上記の位相差制御とレベル制御をした場合) は、図 8 に示されるように、タイミング t_L からの振動現象を凡そ 8 μ s に大幅に短縮できることが分かった。

【0073】

また、従来の高周波電源では、タイミング t_L から高周波電圧 v_{out} が振動しながら減衰する包絡線の波形が先窄まりに湾曲した三角形状となるが、本実施形態に係る高周波電源 1 では、タイミング t_L から凡そ 2 μ s 後に高周波電圧 v_{out} のレベルが凡そ 1/10 に急減した後、そのレベルで振動が凡そ 6 μ s 生じる波形となっており、包絡線の波形で見れば、振動現象は生じないと見なせるレベルになることが分かった。

【0074】

以上のように、本実施形態に係る高周波電源 1 によれば、DC-RF 変換部 4 に第 1 の DC-RF 変換部 4A と第 2 の DC-RF 変換部 4B を設けるとともに、第 1, 第 2 の DC-RF 変換部 4A, 4B の高周波電力 P_A , P_B を合成する RF 合成部 5 を設け、RF 合成部 5 からパルス出力される高周波 P_C を停止するとき、各パルス出力の出力停止時 ($t = 0$) から所定の時間が経過するまで第 1, 第 2 の DC-RF 変換部 4A, 4B に入力される高周波電圧 v_a , v_b の位相差 θ を 0 [deg] から -180 [deg] まで単調減少させて RF 合成部 5 から出力される高周波電圧 v_{PC} のレベルを減少させた後、高周波電圧 v_a , v_b の各振幅 A を単調に減少させて RF 合成部 5 からの高周波電圧 v_{PC} の出力を完全に停止させるようにしたので、各パルス出力の出力停止時に、負荷に出力されている高周波電圧 v_{out} 及び高周波電流 i_{out} が振動しながら減衰するという現象を好適に抑制することができる。

【0075】

上記実施形態では、図 7 で位相差制御が終了すると、その状態を数 μ s 保持した後にレベル制御を開始していたが、位相差制御が終了すると同時に、または、終了する直前にレベル制御を開始するようにしてもよい。これらの場合でも、レベル制御を開始するときに

10

20

30

40

50

は、位相差制御によって出力が低下しているので、パルス出力停止時における振動現象の抑制効果を奏することができる。

【0076】

上記実施形態では、位相差制御において、位相差 θ を 0 [deg] から -180 [deg] まで減少（または、 180 [deg] まで増加）させる場合について説明したが、これに限られない。位相差 θ が ± 180 [deg] に近づけば出力は低下する。出力が例えば 10% に低下（ 90% 減）したところで位相差制御を停止して、レベル制御を行うようにしてもよい。つまり、位相差 θ を ± 180 [deg] に変化させることに限定されず、所定の値（例えば、 ± 170 [deg]）まで変化させるようにしてもよい。

【0077】

上記実施形態では、RF合成部5を図4に示すハイブリッド回路とした場合について説明したので、位相差制御において、位相差 θ をゼロから $\pm\pi$ (± 180 [deg]) に変化させているが、これに限られない。位相差制御における位相差 θ の変化は、RF合成部5の構成によって異なる。位相差制御においては、高周波電圧 v_{PC} が減少するように位相差 θ を変化させればよい。

【0078】

上記実施形態では、高周波生成部Uを1個だけ設ける構成だったが、図9に示すように、高周波生成部Uを複数個設け、各高周波生成部Uの出力電力を1つのRF合成部5'で合成する構成にしてもよい。高周波生成部Uを $2N$ 個設ける構成では、図10に示すように、 $(2N-1)$ 個のRF合成部5'を、隣り合う2つの高周波生成部Uの出力電力を合成し、更に隣り合う2つの出力電力を合成する構成を繰り返して1つの出力電圧 v_{PCF} を出力するように結合する構成でもよい。

【0079】

図11は、高周波生成部Uを2個設け、各高周波生成部Uの出力電力をRF合成部で合成する構成にした場合の構成例を示す図である。

【0080】

図11の回路構成では、各高周波生成部U内の第1のDC-RF変換部4Aに高周波信号生成部8からそれぞれ高周波電圧 $v_a = A \cdot \sin(\omega \cdot t)$ が入力され、各高周波生成部U内の第2のDC-RF変換部4Bに高周波信号生成部8からそれぞれ高周波電圧 $v_b = A \cdot \sin(\omega \cdot t + \theta)$ が入力される。一方の高周波生成部U（図11では上段の高周波生成部U）から出力される出力電圧と他方の高周波生成部U（図11では下段の高周波生成部U）から出力される出力電圧とは同一（位相およびレベルが同一）となり、両出力電圧を「 v_{PC} 」とし、RF合成部5'の回路構成をRF合成部5と同じ構成（図4）にした場合、RF合成部5'の出力電圧を「 v_{PCF} 」と表記すると、出力電圧 v_{PCF} は、（8）式より、

$$v_{PCF} = v_{PC} = V \cdot \cos(\theta / 2) \cdot \sin(\omega \cdot t + \theta / 2)$$

で表され、位相差 θ を 0 [deg] から -180 [deg] まで減少させると、出力電圧 v_{PCF} のレベルが「 V 」からゼロに単調に減少する。

【0081】

図11に示す構成でも図1に示す構成と同様に、出力電圧 v_{out} の出力停止時に発生する振動現象を防止若しくは抑制する効果を奏する。高周波生成部Uを3個以上設ける場合も同様である。

【0082】

上記のように、本発明は、2つの高周波電力を合成する高周波生成部Uを備え、負荷にパルス出力している高周波電圧を停止するときに、高周波生成部Uに入力する2つの高周波電圧の位相差を 0 [deg] から -180 [deg] に変化させた後、2つの高周波電圧のレベルをゼロに漸減させる処理をすることによってパルス出力の各出力停止時に発生する振動現象を抑制若しくは防止することを要旨とするから、プラズマ処理システム用の高周波電源に限定されるものではない。

【0083】

また、本発明は、高周波電圧をパルス出力させる場合だけでなく、連続出力させる場合

10

20

30

40

50

の出力停止時にも適用でき、周波数帯もプラズマ処理システムに適用される周波数帯に限定されるものではなく任意の周波数帯に適用できる。

【0084】

また、上記実施形態では、DC-RF変換部4A、4Bとしてフル・ブリッジ回路構成のパワーアンプについて説明したが、ハーフ・ブリッジ回路やプッシュ・プル回路や1個の半導体スイッチ素子でスイッチングを行う回路構成等の他のタイプのスイッチングアンプを用いることができる。また、本発明は、リニアアンプを用いて高周波電力を生成する回路構成でも適用することができる。

【0085】

上記実施形態では、負荷に出力される高周波電圧 v_{out} の波形を正弦波形としたが、台形波やデッドタイムを有する矩形波でもよい。

10

【符号の説明】

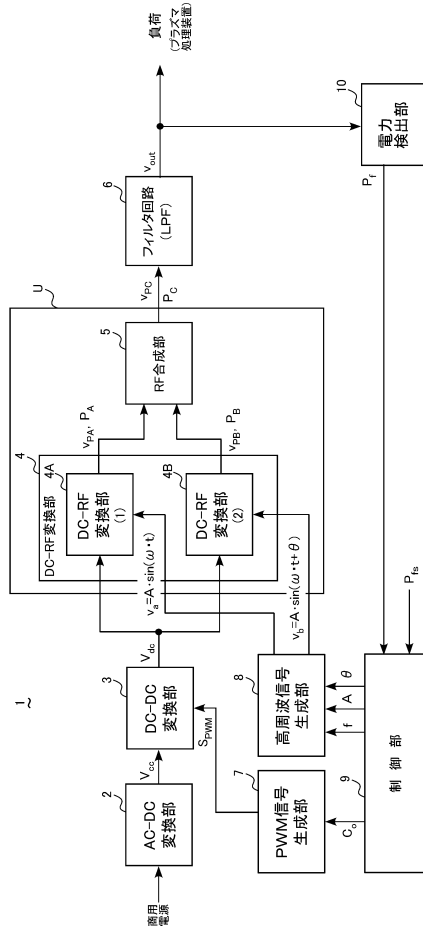
【0086】

- 1 高周波電源
- 2 AC-DC変換部
- 3 DC-DC変換部
- 4 DC-RF変換部（高周波生成手段）
- 4A 第1のDC-RF変換部（高周波生成手段）
- 4B 第2のDC-RF変換部（高周波生成手段）
- 401 ローパスフィルタ
- 5 RF合成部（高周波合成手段）
- 5' RF合成部（第2の高周波合成手段）
- 6 フィルタ回路
- 7 PWM信号生成部
- 8 高周波信号生成部（高周波生成手段）
- 8a 第1の高周波発生回路
- 8b 第2の高周波発生回路
- 9 制御部（出力制御手段、パルス出力手段）
- T1, T2 トランス
- R 抵抗
- U 高周波生成部（高周波電力生成手段）

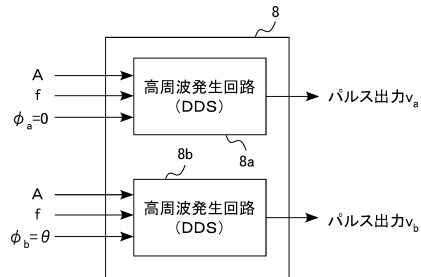
20

30

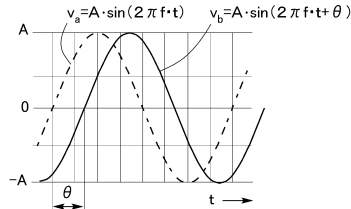
【図 1】



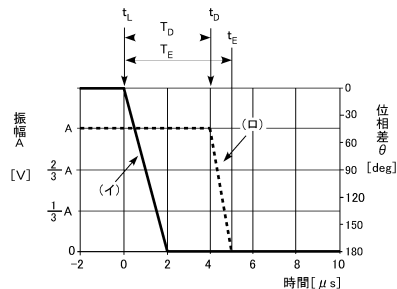
【図 5】



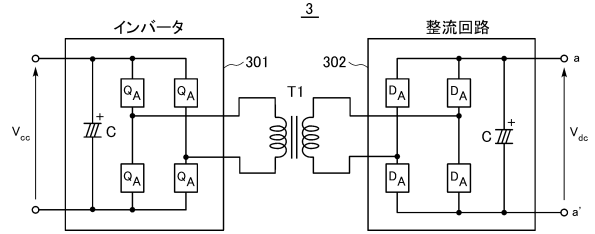
【図 6】



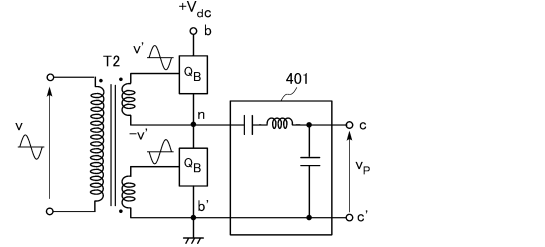
【図 7】



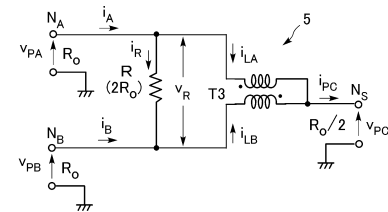
【図 2】



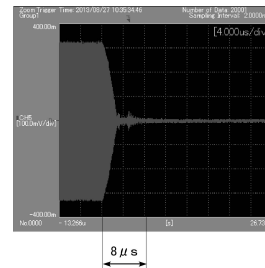
【図 3】



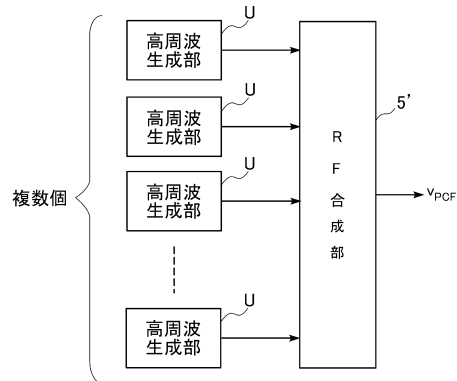
【図 4】



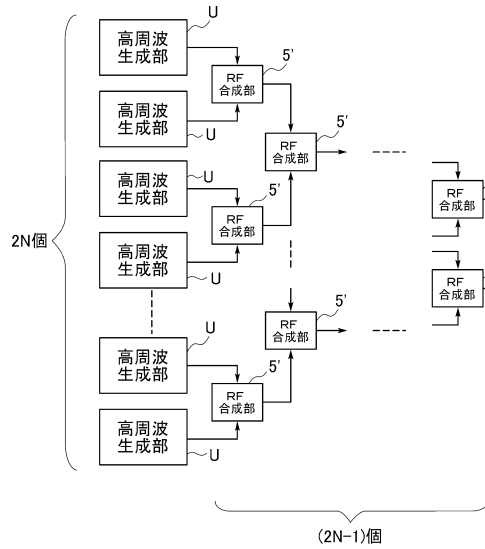
【図 8】



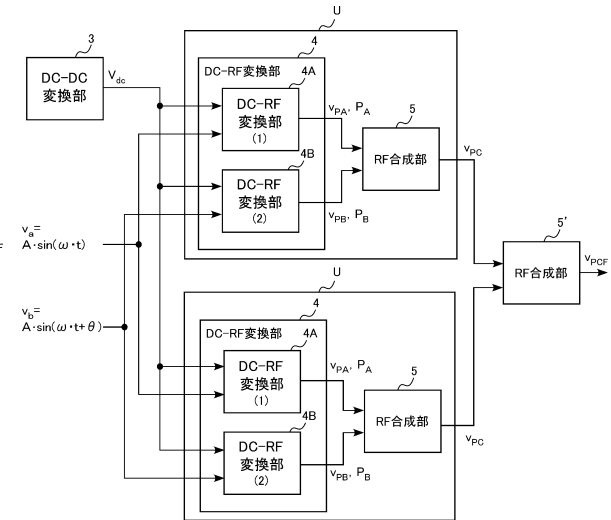
【図 9】



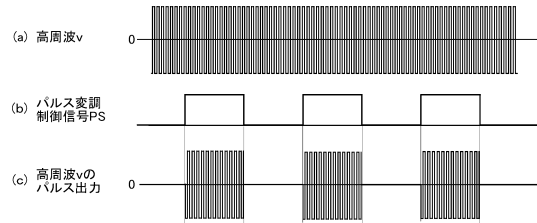
【図 10】



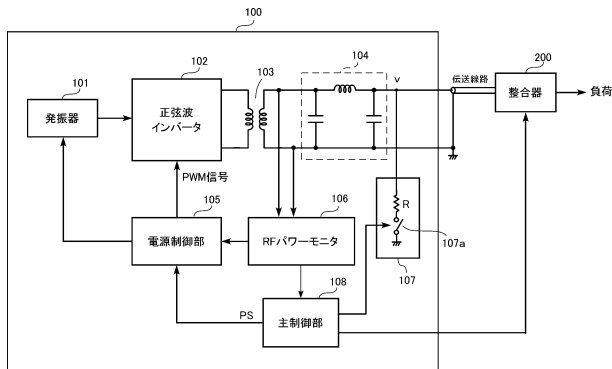
【図 11】



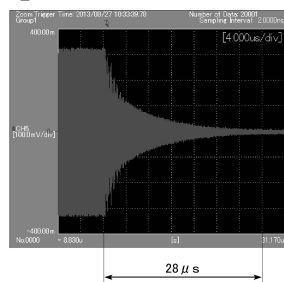
【図 12】



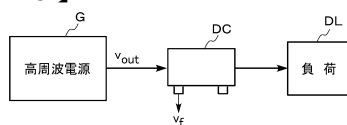
【図 13】



【図 14】



【図 15】



フロントページの続き

(51)Int.Cl. F I
C 2 3 C 16/505

(72)発明者 深野 勝之
大阪市淀川区田川2丁目1番11号 株式会社ダイヘン内

審査官 白井 孝治

(56)参考文献 特開2013-122966 (JP, A)
特開平06-037375 (JP, A)
特開2014-002898 (JP, A)
特開2003-073836 (JP, A)
特開2001-036364 (JP, A)
特開2003-179029 (JP, A)
米国特許出願公開第2008/0128087 (US, A1)
特開2014-204501 (JP, A)
特開2015-144505 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H02M 7/42~ 7/98
H05H 1/00~ 1/54
H01L21/302
H01L21/3065
C23C16/00~16/56