

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 6 月 1 日 (01.06.2017)



(10) 国际公布号
WO 2017/088265 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01) *G11C 19/28* (2006.01)
- (21) 国际申请号: PCT/CN2015/099698
- (22) 国际申请日: 2015 年 12 月 30 日 (30.12.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510825091.7 2015 年 11 月 24 日 (24.11.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。
- (72) 发明人: 王笑笑 (WANG, Xiaoxiao); 中国广东省深圳市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。 杜鹏 (DU, Peng); 中国广东省深圳

市光明新区塘明大道 9-2 号丁珂, Guangdong 518132 (CN)。

- (74) 代理人: 深圳翼盛智成知识产权事务所 (普通合伙) (ESSEN PATENT & TRADEMARK AGENCY); 中国广东省深圳市福田区深南大道 6021 号喜年中心 A 座 1709-1711, Guangdong 518040 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,

[见续页]

(54) Title: GATE DRIVER ON ARRAY CIRCUIT AND DISPLAY DEVICE THEREFOR

(54) 发明名称: 一种栅极驱动电路及其显示器

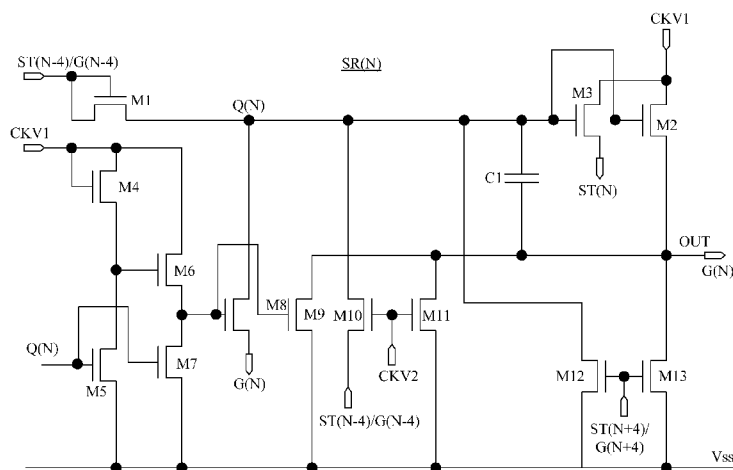


图 4

(57) Abstract: A gate driver on array circuit for a gate on array, and a display device therefor. The circuit comprises a first switch assembly (M1) to a thirteenth switch assembly (M13) and a first capacitor (C1). The gate driver on array circuit can form a two-dimensional gate driver on array or a three-dimensional gate driver on array and have the effect of prolonging the start time of a gate. The three-dimensional gate driver on array has pulse signals, with two pulse signals forming one group, the pulse signals comprising an N-th grade initial pulse signal (ST(N)), an N-th grade gate pulse signal (G(N)), and a first clock signal (CK1) to an eighth clock signal (CK8), so that sufficient charging time is provided for pixels and a good display effect is achieved for a liquid crystal display panel.

(57) 摘要: 一种为栅极阵列的栅极驱动电路及其显示器, 包括第一开关组件 (M1) 至第十三开关组件 (M13) 以及第一电容 (C1)。该栅极驱动电路可形成二维的栅极驱动或三维的栅极驱动, 具有延长栅极开启时间之效果。三维的栅极驱动有两个一组结构的脉冲信号, 包括第 N 级起始脉冲信号 (ST(N))、第 N 级栅极脉冲信号 (G(N)), 以及第一时钟信号 (CK1) 至第八时钟信号 (CK8), 提供画素足够充电时间, 达到液晶显示面板较佳的显示效果。



WO 2017/088265 A1



BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种栅极驱动电路及其显示器

技术领域

- [1] 本发明涉及一种显示器，尤指一种使用栅极驱动(Gate driver on array, GOA)电路的显示器。

背景技术

- [2] 在液晶面板低成本高品质是产业技术的必要条件。栅极阵列(gate on array, GOA)

是一种常用的降低成本的方法，它是将晶体管栅极的功能通过薄膜晶体管-液晶显示器(TFT—LCD)制程做在玻璃基板上，省掉栅极侧驱动集成电路(IC)，在降低成本的同时，还可以做到无边框，提升产品的市场竞争力。对于目前市面上的超高解析(Ultra Definition, UD)面板，二维(2D)面板的驱动为60HZ，因超高解析(Ultra Definition, UD)面板分辨率较高，为保证较高开口率，面板内各金属走线及画素开关的薄膜晶体管(TFT)，要尽可能压缩到较小范围内，这样势必会导致先前技术中画素充电不足，会直接影响面板的显示效果的问题。

- [3] 先前技术超高解析(Ultra Definition, UD)面板的产品，具有超高分辨率搭配3D功能，因此大尺寸超高解析(Ultra Definition, UD)产品一般都会搭配三维(3D)功能。三维(3D)的驱动，为保证左右眼各收到60HZ的信号，驱动频率需加倍变为120HZ，由于受带宽的限制，集成电路(gate IC)无法实现频率为120*2160的驱动。

对发明的公开

技术问题

- [4] 本发明的一个目的在于提供一种栅极驱动电路及其显示器，用来改善现有技术液晶显示面板中画素充电不足的问题。

问题的解决方案

技术解决方案

- [5] 为解决先前技术的上述问题,本发明实施例提供一种栅极驱动电路，包含多个栅极驱动单元，多个所述栅极驱动单元以串联的方式耦接，第N级栅极驱动单元用

来在输出端输出第N级栅极脉冲信号。所述第N级栅极驱动单元包括：第一开关组件，包括第一控制端、第一通路端和第二通路端，所述第一通路端和所述第一控制端连结第N-4级起始脉冲信号或第N-4级栅极脉冲信号；第二开关组件，包括第二控制端、第三通路端和第四通路端，所述第二控制端连结于第N级预充电电压节点，所述第三通路端连结第一时钟信号，所述第四通路端连结所述输出端；第三开关组件，包括第三控制端、第五通路端和第六通路端，所述第三控制端连结所述第二通路端，所述第五通路端连结所述第一时钟信号，所述第六通路端输出第N级起始脉冲信号；第四开关组件，包括第四控制端、第七通路端和第八通路端，所述第四控制端和所述第七通路端连结所述第一时钟信号；第五开关组件，包括第五控制端、第九通路端和第十通路端，所述第五控制端接收所述第N级预充电电压节点，所述第九通路端连接所述第八连接端，所述第十通路端连接第一电压源；第六开关组件，包括第六控制端、第十一通路端和第十二通路端，所述第六控制端连结所述第八通路端，所述第十一通路端连接所述第一时钟信号，所述第十二通路端连接所述第一电压源；第七开关组件，包括第七控制端、第十三通路端和第十四通路端，所述第七控制端连结所述第五控制端，所述第十三通路端连接所述第十二连接端，所述第十四通路端连接所述第一电压源；第八开关组件，包括第八控制端、第十五通路端和第十六通路端，所述第八控制端连结所述第十二通路端以及所述第十三通路端，所述第十五通路端连结所述第三控制端，所述第十六通路端连结所述输出端；第九开关组件，包括第九控制端、第十七通路端和第十八通路端，所述第九控制端是连结所述第八控制端，所述第十七连接端连接所述输出端，所述第十八通路端连接所述第一电压源；第十开关组件，包括第十控制端、第十九通路端和第二十通路端，所述第十控制端连结第二时钟信号，所述第十九通路端连结所述输出端，所述第二十通路端接收所述第N-4级起始脉冲信号或所述第N-4级栅极脉冲信号；第十一开关组件，包括第十一控制端、第二十一通路端和第二十二通路端，所述第十一控制端连结所述第二时钟信号，所述第二十一通路端连接所述输出端，所述第二十二通路端连接所述第一电压源；第十二开关组件，包括第十二控制端、第二十三通路端和第二十四通路端，所述第二十三通路端连结所述

第三控制端，所述第十二控制端连接第N+4级起始脉冲信号或第N+4级栅极脉冲信号，所述第二十四通路端连接所述第一电压源；以及第十三开关组件，包括第十三控制端、第二十五通路端和第二十六通路端，所述第十三控制端接收所述第N+4级起始脉冲信号或所述第N+4级栅极脉冲信号，所述第二十五通路端连接所述输出端，所述第二十六通路端连接所述第一电压源。其中，N为正整数。

- [6] 依据本发明的实施例，所述栅极驱动电路另包括电容，所述电容的两端分别连接所述第三控制端和所述输出端。
- [7] 依据本发明的实施例，所述第一开关组件到所述第十三开关组件均为N型晶体管。
- [8] 依据本发明的实施例，所述第一开关组件到所述第十三开关组件均为P型晶体管。
- [9] 依据本发明的实施例，所述第一时钟信号和所述第二时钟脉冲信号互为反相。
- [10] 依据本发明的实施例，所述第一时钟信号和所述第二时钟脉冲信号的占空比(duty ratio)为50%。
- [11] 依据本发明的实施例，所述栅极驱动电路用以驱动二维(2D)影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电路用以驱动三维(3D)影像时的所述第一时钟信号的脉宽。
- [12] 依据本发明的实施例，所述栅极驱动电路用以驱动二维影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电路用以驱动三维影像时的所述第一时钟信号的脉宽。
- [13] 依据本发明的实施例，所述栅极驱动电路用以驱动二维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的四分之一。
- [14] 依据本发明的实施例，所述栅极驱动电路用以驱动三维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号没有相位差，连接于所述第N+2级栅极驱动单元的所述第一时钟信号与连接于所述第N+3级栅极驱动单元的所述第一时钟信号没有相位差。
- [15] 依据本发明的实施例，连接于所述第N级栅极驱动单元的所述第一时钟信号与

连接于所述第N+2级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的二分之一。

- [16] 依据本发明的实施例，本发明另提供一种显示器，包括液晶显示面板和上述的所述栅极驱动电路。所述液晶显示面板用于显示图像，且所述栅极驱动电路集成在所述液晶显示面板中。

发明的有益效果

有益效果

- [17] 本发明提供一种栅极驱动电路及其显示器，通过对栅极(gate)波形的时序进行微调，以对画素进行预充电，可以延长每个画素的充电时间，解决先前技术画素的充电时间不足的问题。此外，本发明栅极驱动电路中，每两个栅极驱动单元共享一组起始脉冲信号、栅极脉冲信号以及时钟脉冲信号，因此，在显示三维影像时，每两个栅极驱动单元可同时输出栅极脉冲信号至两条栅极线，以同时打开两行的画素。所以可以本发明栅极驱动电路可驱动用于显示二维/三维(2D/3D)影像的大尺寸超高解析(Ultra Definition, UD)面板。

对附图的简要说明

附图说明

- [18] 图1 为传统栅极驱动电路的第N级到第N+4级栅极脉冲信号的时序图；
- [19] 图2为本发明栅极驱动电路在二维(2D)驱动下的第N级到第N+4级栅极脉冲信号的时序图；
- [20] 图3 为本发明栅极驱动电路在三维(3D)驱动下的第N级到第N+4级栅极脉冲信号的时序图；
- [21] 图4 为本发明栅极驱动电路的电路图；
- [22] 图5 为图4栅极驱动电路在二维(2D)驱动下，用于第N级到第N+4级驱动单元的各个信号的波形图；
- [23] 图6 为图4栅极驱动电路在三维(3D)驱动下，用于第N级到第N+4级驱动单元的各个信号的波形图。

实施该发明的最佳实施例

本发明的最佳实施方式

- [24] 以下各实施例的说明是参考附加的图式，用以例示本发明可用以实施的特定实施例。
- [25] 请参阅图1，图1为传统栅极驱动电路的第N级到第N+4级栅极脉冲信号的时序图。对于驱动频率为60HZ的传统大尺寸超高解析(Ultra Definition, UD)面板而言，用来开启画素对应晶体管的栅极驱动信号的第一时间差(Δt)约为7.4ms。
- [26] 请参阅图1和图2，图2为本发明栅极驱动电路在二维(2D)驱动下的第N级到第N+4级栅极脉冲信号的时序图。本实施例在显示二维影像时，第N级栅极脉冲信号G(N)到第N+4级栅极脉冲信号G(N+4)的脉宽是4倍的第一时间差($4\Delta t$)，用来延长栅极(gate)开启时间。因为第N级栅极脉冲信号G(N)的脉宽为4倍第一时间差(Δt)，因此前四分之三的栅极脉冲信号G(N)的脉宽，亦即3倍第一时间差(Δt)，是做为预充电压。
- [27] 请参阅图1-图3，图3为本发明栅极驱动电路在三维(3D)驱动下的第N级到第N+4级栅极脉冲信号的时序图。相较图2，若显示面板切换为三维(3D)模式，为保证左右眼各收到60HZ的信号，栅极驱动电路输出栅极脉冲信号的频率需加倍为120HZ。第N级栅极脉冲信号G(N)和第N+1级栅极脉冲信号G(N+1)同时打开，第N+2级栅极脉冲信号G(N+2)和第N+3级栅极脉冲信号G(N+3)同时打开。第N+4级栅极脉冲信号G(N+4)和第N+5级栅极脉冲信号G(N+5)同时打开。在显示三维影像时，第N级栅极脉冲信号G(N)的脉宽为2倍第一时间差(Δt)。也就是说，仍有一半的栅极脉冲信号G(N)的脉宽，亦即1倍第一时间差(Δt)，是做为预充电压。
- [28] 请参阅图4，图4为本发明栅极驱动电路的栅极驱动单元的电路图。本实施例的栅极驱动电路包括多个栅极驱动单元，多个所述栅极驱动单元以串联的方式耦接。第N级栅极驱动单元SR(N)用来在输出端OUT输出第N级栅极脉冲信号G(N)。第N级栅极驱动单元SR(N)用来依据第N-4级起始脉冲信号ST(N-4)或是第N-4级栅极脉冲信号G(N-4)和第一时钟信号CK1在输出端OUT输出栅极脉冲信号G(N)，其中N为正整数。在本实施例中，第N级到第N+7级栅极驱动单元SR(N)~SR(N+7)分别连接时钟信号CK1-CK8，并将其做为第一时钟信号，同时第N级到第N+

7级栅极驱动单元SR(N)~SR(N+7)还连接第二时钟信号CKV2，将第二时钟信号CKV2反相于第一时钟信号CKV1。举例来说，第N级栅极驱动单元SR(N)的第一时钟信号CKV1就是时钟信号CK1，第二时钟信号CKV2就是时钟信号CK5；第N+1级栅极驱动单元SR(N+1)的第一时钟信号CKV1就是时钟信号CK2，第二时钟信号CKV2就是时钟信号CK6；第N+2级栅极驱动单元SR(N+2)的第一时钟信号CKV1就是时钟信号CK3，第二时钟信号CKV2就是时钟信号CK7，以此类推。

- [29] 由于大尺寸的面板线路中，电阻结合电容的延迟(RC Delay)比较严重，因此栅极驱动电路的时钟信号通常采用四个具有不同周期的时钟信号、或者六个具有不同周期的时钟信号、或者八个具有不同周期的时钟信号来驱动。在本实施例中，栅极驱动电路是以八个具有不同周期的时钟信号CK1-CK8为例。在实际设计中，时钟信号所需的数量和脉宽可根据实际不同需求进行调整。每一时钟信号CK1-CK8的占空比(duty ratio)都为50%。第N级起始脉冲信号ST(N)波形与所述第N级栅极脉冲信号G(N)波形相同，相邻两个时钟信号的时序差为第一时间差(Δt)。第N-4级起始脉冲信号ST(N-4)用于拉高第N级预充电电压节点信号脉冲Q(N)的节点电压。不同级的栅极驱动单元传递方式为，第N级栅极驱动单元SR(N)产生的栅极驱动信号会传递并驱动第N+4级栅极驱动单元，举例来说，第一级栅极驱动单元产生的栅极驱动信号G(1)会驱动第五级栅极驱动单元，再由第五级栅极驱动单元产生栅极驱动信号G(5)驱动第九级栅极驱动单元，以此类推。

- [30] 第N级栅极驱动单元包括第一开关组件M1、第二开关组件M2、第三开关组件M3、第四开关组件M4、第五开关组件M5、第六开关组件M6、第七开关组件M7、第八开关组件M8、第九开关组件M9、第十开关组件M10、第十一开关组件M11、第十二开关组件M12、第十三开关组件M13以及电容C1。第一开关组件M1包括第一控制端、第一通路端和第二通路端，所述第一通路端和所述第一控制端连结第N-4级起始脉冲信号ST(N-4)或第N-4级栅极脉冲信号G(N-4)。第二开关组件M2包括第二控制端、第三通路端和第四通路端，所述第二控制端连结于第N级预充电电压节点Q(n)，所述第三通路端连结第一时钟信号CK1，所述第四通路端连结输出端OUT。第三开关组件M3包括第三控制端、第五通路端和第六通路端，所述第三控制端连结所述第二通路端，所述第五通路端连结第一时钟信号C

KV1, 所述第六通路端输出第N级起始脉冲信号ST(N)。第五开关组件M5包括第五控制端、第九通路端和第十通路端, 所述第五控制端接收第N级预充电电压节点Q(N), 所述第九通路端连接所述第八连接端, 所述第十通路端连接第一电压源V_{ss}。第六开关组件M6包括第六控制端、第十一通路端和第十二通路端, 所述第六控制端连结所述第八通路端, 所述第十一通路端连接第一时钟信号CKV1, 所述第十二通路端连接第一电压源V_{ss}。第七开关组件M7包括第七控制端、第十三通路端和第十四通路端, 所述第七控制端连结所述第五控制端, 所述第十三通路端连接所述第十二连接端, 所述第十四通路端连接第一电压源V_{ss}。第八开关组件M8, 包括第八控制端、第十五通路端和第十六通路端, 所述第八控制端连结所述第十二通路端以及所述第十三通路端, 所述第十五通路端连结所述第三控制端, 所述第十六通路端连结输出端OUT。第九开关组件M9包括第九控制端、第十七通路端和第十八通路端, 所述第九控制端是连结所述第八控制端, 所述第十七连接端连接输出端OUT, 所述第十八通路端连接第一电压源V_{ss}。第十开关组件M10包括第十控制端、第十九通路端和第二十通路端, 所述第十控制端连结第二时钟信号CKV2, 所述第十九通路端连结所述输出端, 所述第二十通路端接收所述第N-4级起始脉冲信号或所述第N-4级栅极脉冲信号。第十一开关组件M11包括第十一控制端、第二十一通路端和第二十二通路端, 所述第十一控制端连结第二时钟信号CKV2, 所述第二十一通路端连接输出端OUT, 所述第二十二通路端连接第一电压源V_{ss}。第十二开关组件M12包括第十二控制端、第二十三通路端和第二十四通路端, 所述第十二控制端连接第N+4级起始脉冲信号或第N+4级栅极脉冲信号, 所述第二十三通路端连结所述第三控制端, 所述第二十四通路端连接第一电压源V_{ss}。第十三开关组件M13包括第十三控制端、第二十五通路端和第二十六通路端, 第十三控制端M13接收第N+4级起始脉冲信号ST(N+4)或第N+4级栅极脉冲信号G(N+4), 所述第二十五通路端连结输出端OUT, 所述第二十六通路端连接第一电压源V_{ss}。电容C1的两端分别连结所述第三控制端和输出端OUT。

- [31] 在本实施例中, 第一开关组件至第十三开关组件M1~M13为N型晶体管。当然, 第一开关组件至第十三开关组件M1~M13也可以采用其他的开关组件而实现

，例如P型晶体管。

[32] 以下以第一开关组件M1至第十三开关组件M13为N型晶体管为例来具体地介绍本发明的具体实施方式及其工作原理。

[33] 请参阅图5，图5为图4栅极驱动电路在二维(2D)驱动下，用于第N级到第N+4级驱动单元的各个信号的波形图。栅极驱动电路用以驱动二维影像时，连接于第N级栅极驱动单元SR(N)的第一时钟信号CKV1与连接于第N+1级栅极驱动单元SR(N+1)的第一时钟信号CKV1的相位差为第一时钟信号CKV1脉宽的四分之一，也就是4倍的第一时间差(Δt)。因为第N级栅极脉冲信号G(N)的脉宽为4倍第一时间差(Δt)，因此前四分之三的栅极脉冲信号G(N)的脉宽，亦即3倍第一时间差(Δt)，是做为预充电压。

[34] 请参阅图6，图6为图4栅极驱动电路在三维(3D)驱动下，用于第N级到第N+4级驱动单元的各个信号的波形图。当栅极驱动电路用以驱动三维影像时，连接于第N级栅极驱动单元SR(N)的时钟信号CK1(即图6的时钟信号CK1)与连接于第N+1级栅极驱动单元SR(N+1)的第一时钟信号CKV1(即图6的时钟信号CK2)没有相位差，连接于第N+2级栅极驱动单元SR(N+2)的第一时钟信号CKV1(即图6的时钟信号CK3)与连接于第N+3级栅极驱动单元SR(N+3)的所述第一时钟信号CKV1(即图6的时钟信号CK4)没有相位差。连接于第N级栅极驱动单元SR(N)的第一时钟信号CKV1(即图6的时钟信号CK1)与连接于第N+2级栅极驱动单元SR(N+2)的第一时钟信号CKV1(即图6的时钟信号CK3)的相位差为第一时钟信号CKV1脉宽的二分之一，也就是2倍的第一时间差(Δt)。在显示三维影像时，第N级栅极脉冲信号G(N)的脉宽为2倍第一时间差(Δt)。因此仍有一半的栅极脉冲信号G(N)的脉宽，亦即1倍第一时间差(Δt)，是做为预充电压。此外，每两个栅极驱动单元，例如栅极驱动单元SR(N)和SR(N+1)、SR(N+2)和SR(N+3)，可同时输出栅极脉冲信号至两条栅极线，以同时打开两行的画素。因此本实施例也可以在不改变输出栅极脉冲信号的前提下，控制三维影像的显示。

[35] 本发明具有如图4所示的栅极驱动单元的栅极驱动电路可用于一显示器。该显示器具有液晶显示面板，用于显示图像。所述栅极驱动电路可集成在所述液晶显示面板上。

[36] 综上所述，虽然本发明已以优选实施例揭露如上，但上述优选实施例并非用以限制本发明，本领域的普通技术人员，在不脱离本发明的精神和范围内，均可作各种更动与润饰，因此本发明的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1]

一种栅极驱动电路，包含多个栅极驱动单元，多个所述栅极驱动单元以串联的方式耦接，第N级栅极驱动单元用来在输出端输出第N级栅极脉冲信号，所述第N级栅极驱动单元包括：

第一开关组件，包括第一控制端、第一通路端和第二通路端，所述第一通路端和所述第一控制端连结第N-4级起始脉冲信号或第N-4级栅极脉冲信号；

第二开关组件，包括第二控制端、第三通路端和第四通路端，所述第二控制端连结于第N级预充电电压节点，所述第三通路端连结第一时钟信号，所述第四通路端连结所述输出端；

第三开关组件，包括第三控制端、第五通路端和第六通路端，所述第三控制端连结所述第二通路端，所述第五通路端连结所述第一时钟信号，所述第六通路端输出第N级起始脉冲信号；

第四开关组件，包括第四控制端、第七通路端和第八通路端，所述第四控制端和所述第七通路端连结所述第一时钟信号；

第五开关组件，包括第五控制端、第九通路端和第十通路端，所述第五控制端接收所述第N级预充电电压节点，所述第九通路端连接所述第八连接端，所述第十通路端连接第一电压源；

第六开关组件，包括第六控制端、第十一通路端和第十二通路端，所述第六控制端连结所述第八通路端，所述第十一通路端连接所述第一时钟信号，所述第十二通路端连接所述第一电压源；

第七开关组件，包括第七控制端、第十三通路端和第十四通路端，所述第七控制端连结所述第五控制端，所述第十三通路端连接所述第十二连接端，所述第十四通路端连接所述第一电压源；

第八开关组件，包括第八控制端、第十五通路端和第十六通路端，所述第八控制端连结所述第十二通路端以及所述第十三通路端，所述第十五通路端连结所述第三控制端，所述第十六通路端连结所述输出端；

第九开关组件，包括第九控制端、第十七通路端和第十八通路端，所述第九控制端是连结所述第八控制端，所述第十七连接端连接所述输出端，所述第十八通路端连接所述第一电压源；

第十开关组件，包括第十控制端、第十九通路端和第二十通路端，所述第十控制端连结第二时钟信号，所述第十九通路端连结所述输出端，所述第二十通路端接收所述第N-4级起始脉冲信号或所述第N-4级栅极脉冲信号；

第十一开关组件，包括第十一控制端、第二十一通路端和第二十二通路端，所述第十一控制端连结所述第二时钟信号，所述第二十一通路端连接所述输出端，所述第二十二通路端连接所述第一电压源；

第十二开关组件，包括第十二控制端、第二十三通路端和第二十四通路端，所述第十二控制端连接第N+4级起始脉冲信号或第N+4级栅极脉冲信号，所述第二十三通路端连结所述第三控制端，所述第二十四通路端连接所述第一电压源；以及

第十三开关组件，包括第十三控制端、第二十五通路端和第二十六通路端，所述第十三控制端接收所述第N+4级起始脉冲信号或所述第N+4级栅极脉冲信号，所述第二十五通路端连结所述输出端，所述第二十六通路端连接所述第一电压源；

其中，N为正整数。

- [权利要求 2] 根据权利要求1所述的栅极驱动电路，其另包括电容，所述电容的两端分别连结所述第三控制端和所述输出端。
- [权利要求 3] 根据权利要求1所述的栅极驱动电路，其中所述第一开关组件到所述第十三开关组件均为N型晶体管。
- [权利要求 4] 根据权利要求1所述的栅极驱动电路，其中所述第一开关组件到所述第十三开关组件均为P型晶体管。
- [权利要求 5] 根据权利要求1所述的栅极驱动电路，其中所述第一时钟信号和所述第二时钟脉冲信号互为反相。

- [权利要求 6] 根据权利要求1所述的栅极驱动电路，其中所述第一时钟信号和所述第二时钟脉冲信号的占空比(duty ratio)为50%。
- [权利要求 7] 根据权利要求1所述的栅极驱动电路，其中所述栅极驱动电路用以驱动二维(2D)影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电路用以驱动三维(3D)影像时的所述第一时钟信号的脉宽。
- [权利要求 8] 根据权利要求1所述的栅极驱动电路，其中所述栅极驱动电路用以驱动二维影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电路用以驱动三维影像时的所述第一时钟信号的脉宽。
- [权利要求 9] 根据权利要求8所述的栅极驱动电路，其中所述栅极驱动电路用以驱动二维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的四分之一。
- [权利要求 10] 根据权利要求8所述的栅极驱动电路，其中所述栅极驱动电路用以驱动三维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号没有相位差，连接于所述第N+2级栅极驱动单元的所述第一时钟信号与连接于所述第N+3级栅极驱动单元的所述第一时钟信号没有相位差。
- [权利要求 11] 根据权利要求10所述的栅极驱动电路，其中连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+2级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的二分之一。
- [权利要求 12] 一种显示器，包含：
液晶显示面板，用于显示图像；以及
栅极驱动电路，集成在所述液晶显示面板上；
其中所述栅极驱动电路包含多个栅极驱动单元，多个所述栅极驱动单元以串联的方式耦接，第N级栅极驱动单元用来在输出端输出

第N级栅极脉冲信号，所述第N级栅极驱动单元包括：

第一开关组件，包括第一控制端、第一通路端和第二通路端，所述第一通路端和所述第一控制端连结第N-4级起始脉冲信号或第N-4级栅极脉冲信号；

第二开关组件，包括第二控制端、第三通路端和第四通路端，所述第二控制端连结于第N级预充电电压节点，所述第三通路端连结第一时钟信号，所述第四通路端连结所述输出端；

第三开关组件，包括第三控制端、第五通路端和第六通路端，所述第三控制端连结所述第二通路端，所述第五通路端连结所述第一时钟信号，所述第六通路端输出第N级起始脉冲信号；

第四开关组件，包括第四控制端、第七通路端和第八通路端，所述第四控制端和所述第七通路端连结所述第一时钟信号；

第五开关组件，包括第五控制端、第九通路端和第十通路端，所述第五控制端接收所述第N级预充电电压节点，所述第九通路端连接所述第八连接端，所述第十通路端连接第一电压源；

第六开关组件，包括第六控制端、第十一通路端和第十二通路端，所述第六控制端连结所述第八通路端，所述第十一通路端连接所述第一时钟信号，所述第十二通路端连接所述第一电压源；

第七开关组件，包括第七控制端、第十三通路端和第十四通路端，所述第七控制端连结所述第五控制端，所述第十三通路端连接所述第十二连接端，所述第十四通路端连接所述第一电压源；

第八开关组件，包括第八控制端、第十五通路端和第十六通路端，所述第八控制端连结所述第十二通路端以及所述第十三通路端，所述第十五通路端连结所述第三控制端，所述第十六通路端连结所述输出端；

第九开关组件，包括第九控制端、第十七通路端和第十八通路端，所述第九控制端是连结所述第八控制端，所述第十七连接端连接所述输出端，所述第十八通路端连接所述第一电压源；

第十开关组件，包括第十控制端、第十九通路端和第二十通路端，所述第十控制端链接第二时钟信号，所述第十九通路端连结所述输出端，所述第二十通路端接收所述第N-4级起始脉冲信号或所述第N-4级栅极脉冲信号；

第十一开关组件，包括第十一控制端、第二十一通路端和第二十二通路端，所述第十一控制端连结所述第二时钟信号，所述第二十一通路端连接所述输出端，所述第二十二通路端连接所述第一电压源；

第十二开关组件，包括第十二控制端、第二十三通路端和第二十四通路端，所述第二十三通路端连结所述第三控制端，所述第十二控制端连接第N+4级起始脉冲信号或第N+4级栅极脉冲信号，所述第二十四通路端连接所述第一电压源；以及

第十三开关组件，包括第十三控制端、第二十五通路端和第二十六通路端，所述第十三控制端接收所述第N+4级起始脉冲信号或所述第N+4级栅极脉冲信号，所述第二十五通路端连结所述输出端，所述第二十六通路端连接所述第一电压源；

其中，N为正整数。

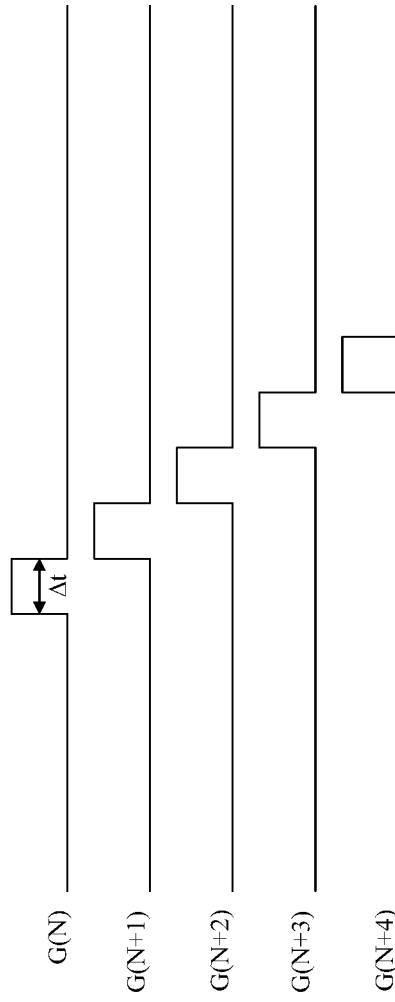
- [权利要求 13] 根据权利要求12所述的显示器，其另包括电容，所述电容的两端分别连结所述第三控制端和所述输出端。
- [权利要求 14] 根据权利要求12所述的显示器，其中所述第一时钟信号和所述第二时钟脉冲信号互为反相。
- [权利要求 15] 根据权利要求12所述的显示器，其中所述第一时钟信号和所述第二时钟脉冲信号的占空比(duty ratio)为50%。
- [权利要求 16] 根据权利要求12所述的显示器，其中所述栅极驱动电路用以驱动二维(2D)影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电路用以驱动三维(3D)影像时的所述第一时钟信号的脉宽。
- [权利要求 17] 根据权利要求12所述的显示器，其中所述栅极驱动电路用以驱动二维影像时的所述第一时钟信号的脉宽是两倍于所述栅极驱动电

路用以驱动三维影像时的所述第一时钟信号的脉宽。

[权利要求 18] 根据权利要求17所述的显示器，其中所述栅极驱动电路用以驱动二维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的四分之一。

[权利要求 19] 根据权利要求17所述的显示器，其中所述栅极驱动电路用以驱动三维影像时，连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+1级栅极驱动单元的所述第一时钟信号没有相位差，连接于所述第N+2级栅极驱动单元的所述第一时钟信号与连接于所述第N+3级栅极驱动单元的所述第一时钟信号没有相位差。

[权利要求 20] 根据权利要求19所述的显示器，其中连接于所述第N级栅极驱动单元的所述第一时钟信号与连接于所述第N+2级栅极驱动单元的所述第一时钟信号的相位差为所述第一时钟信号脉宽的二分之一。

 1

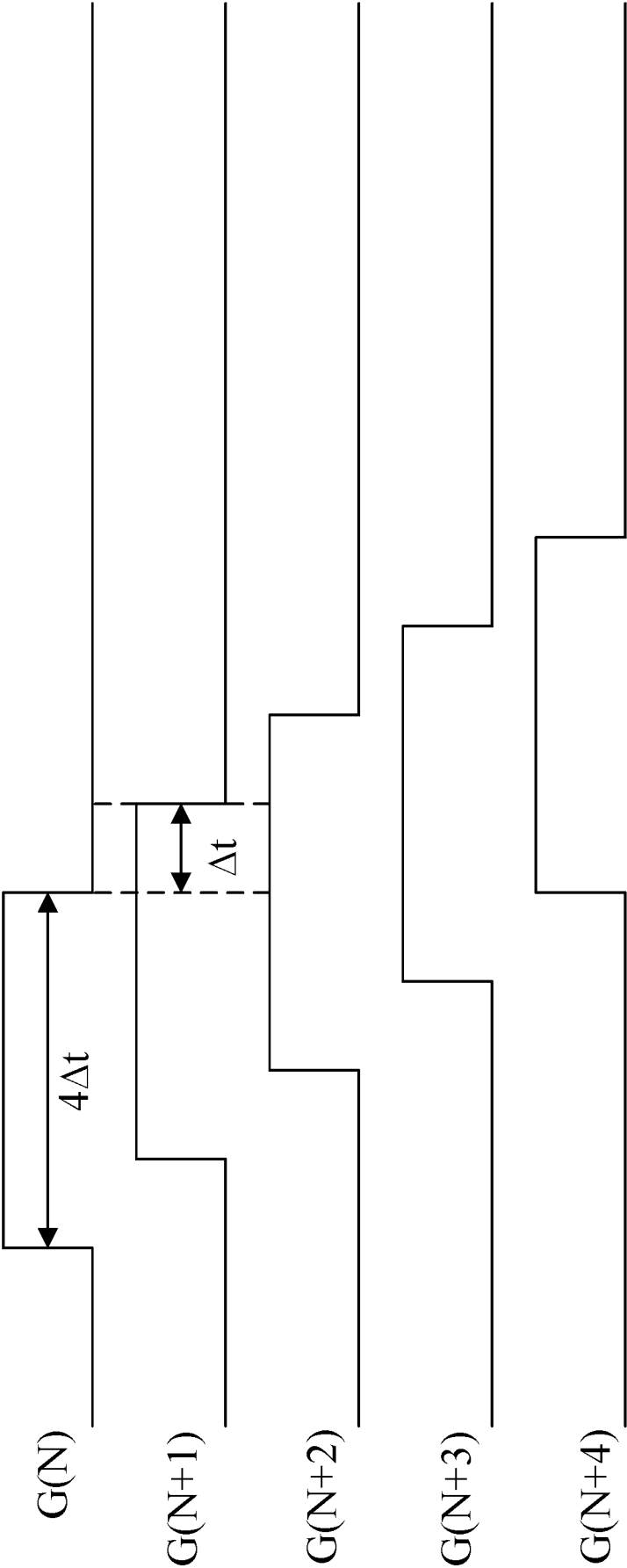


图 2

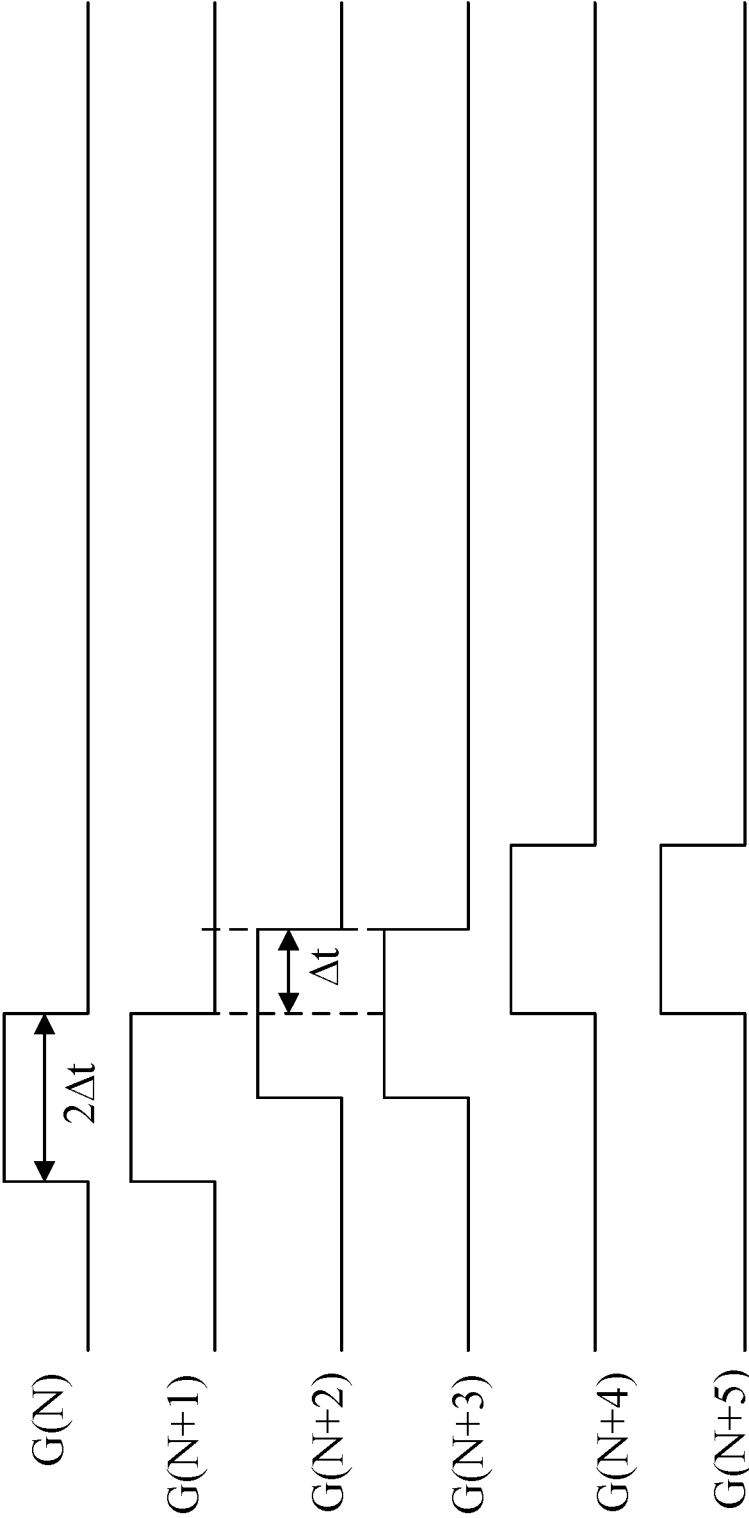


图 3



4

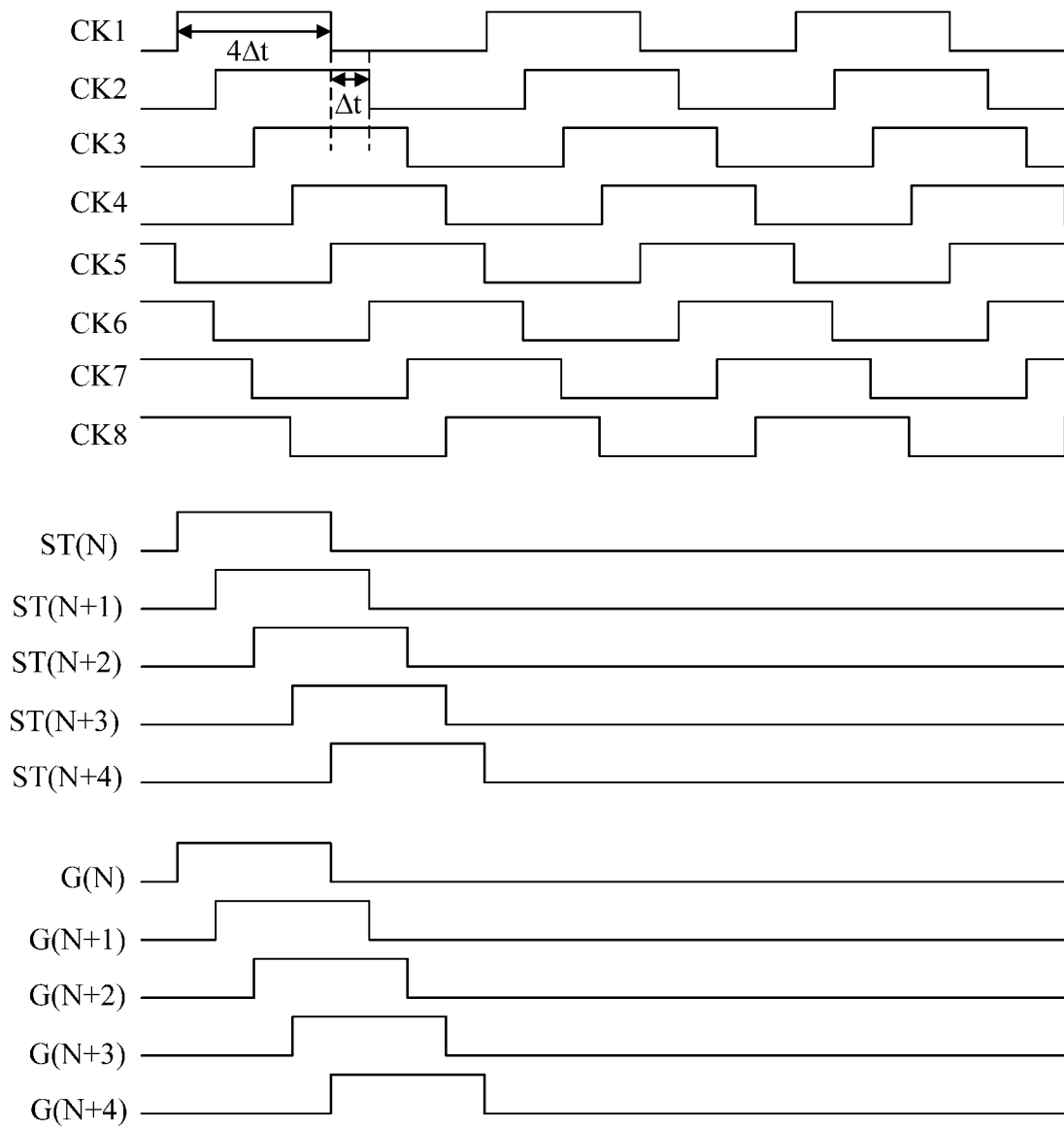


图 5

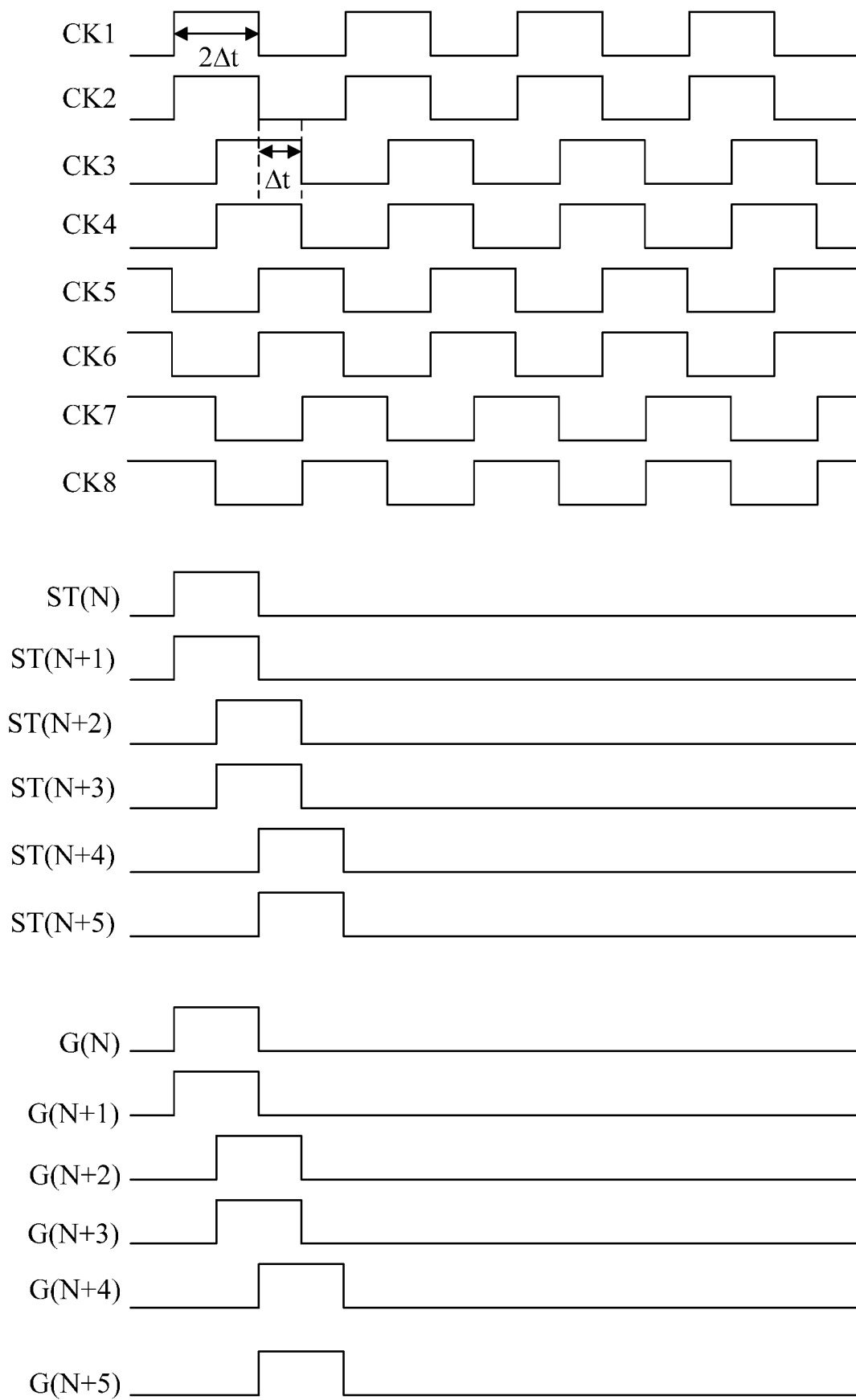


图 6

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/099698

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i; G11C 19/28(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G; G11C

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: displacement, cache, temporary storage, gate driving, scan driving, "GOA", reversed-phase, pull down, "Q", "Qn", shift, register?, scan+, pull, down, overlap+, +charg+, second, two, clock, complementary, invert+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103500550 A (AU OPTRONICS CORP.), 08 January 2014 (08.01.2014), description, paragraphs [0045]-[0066], and figures 2-6	1-20
A	CN 101504829 A (AU OPTRONICS CORP.), 12 August 2009 (12.08.2009), the whole document	1-20
A	CN 104050941 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 17 September 2014 (17.09.2014), the whole document	1-20
A	CN 104091577 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 08 October 2014 (08.10.2014), the whole document	1-20
A	CN 103928008 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 16 July 2014 (16.07.2014), the whole document	1-20
A	US 2011150169 A1 (AU OPTRONICS CORP.), 23 June 2011 (23.06.2011), the whole document	1-20

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 18 July 2016 (18.07.2016)	Date of mailing of the international search report 22 August 2016 (22.08.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer YAN, Jingwen Telephone No.: (86-10) 62414451

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/099698

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103500550 A	08 January 2014	CN 103500550 B	20 January 2016
		TW 201443850 A	16 November 2014
		TWI 463460 B	01 December 2014
CN 101504829 A	12 August 2009	CN 101504829 B	27 July 2011
CN 104050941 A	17 September 2014	US 2015371599 A1	24 December 2015
		CN 104050941 B	30 March 2016
		WO 2015180198 A1	03 December 2015
CN 104091577 A	08 October 2014	WO 2016008186 A1	21 January 2016
		CN 104091577 B	09 March 2016
CN 103928008 A	16 July 2014	WO 2015161528 A1	29 October 2015
US 2011150169 A1	23 June 2011	TW 201123728 A	01 July 2011
		TWI 384756 B	01 February 2013
		US 8098791 B2	17 January 2012

A. 主题的分类 G09G 3/36(2006.01)i; G11C 19/28(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G; G11C 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPDOC: 移位, 位移, 寄存, 缓存, 暂存, 栅极驱动, 扫描驱动, "GOA", 互补, 反相, 反向, 下拉, "Q", "Qn", 重叠, 充电, 第二, 时钟, shift, register?, scan+, pull, down, overlap+, +charg+, second, two, clock, complementary, invert+																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103500550 A (友达光电股份有限公司) 2014年 1月 8日 (2014 - 01 - 08) 说明书第[0045]-[0066]段, 附图2-6</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 101504829 A (友达光电股份有限公司) 2009年 8月 12日 (2009 - 08 - 12) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 104050941 A (深圳市华星光电技术有限公司) 2014年 9月 17日 (2014 - 09 - 17) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 104091577 A (深圳市华星光电技术有限公司) 2014年 10月 8日 (2014 - 10 - 08) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103928008 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2011150169 A1 (AU OPTRONICS CORP.) 2011年 6月 23日 (2011 - 06 - 23) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103500550 A (友达光电股份有限公司) 2014年 1月 8日 (2014 - 01 - 08) 说明书第[0045]-[0066]段, 附图2-6	1-20	A	CN 101504829 A (友达光电股份有限公司) 2009年 8月 12日 (2009 - 08 - 12) 全文	1-20	A	CN 104050941 A (深圳市华星光电技术有限公司) 2014年 9月 17日 (2014 - 09 - 17) 全文	1-20	A	CN 104091577 A (深圳市华星光电技术有限公司) 2014年 10月 8日 (2014 - 10 - 08) 全文	1-20	A	CN 103928008 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-20	A	US 2011150169 A1 (AU OPTRONICS CORP.) 2011年 6月 23日 (2011 - 06 - 23) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 103500550 A (友达光电股份有限公司) 2014年 1月 8日 (2014 - 01 - 08) 说明书第[0045]-[0066]段, 附图2-6	1-20																					
A	CN 101504829 A (友达光电股份有限公司) 2009年 8月 12日 (2009 - 08 - 12) 全文	1-20																					
A	CN 104050941 A (深圳市华星光电技术有限公司) 2014年 9月 17日 (2014 - 09 - 17) 全文	1-20																					
A	CN 104091577 A (深圳市华星光电技术有限公司) 2014年 10月 8日 (2014 - 10 - 08) 全文	1-20																					
A	CN 103928008 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-20																					
A	US 2011150169 A1 (AU OPTRONICS CORP.) 2011年 6月 23日 (2011 - 06 - 23) 全文	1-20																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2016年 7月 18日		国际检索报告邮寄日期 2016年 8月 22日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 晏静文 电话号码 (86-10)62414451																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/099698

检索报告引用的专利文件				公布日 (年/月/日)		同族专利		公布日 (年/月/日)	
CN	103500550	A	2014年 1月 8日	CN	103500550	B	2016年 1月 20日		
				TW	201443850	A	2014年 11月 16日		
				TW	I463460	B	2014年 12月 1日		
CN	101504829	A	2009年 8月 12日	CN	101504829	B	2011年 7月 27日		
CN	104050941	A	2014年 9月 17日	US	2015371599	A1	2015年 12月 24日		
				CN	104050941	B	2016年 3月 30日		
				WO	2015180198	A1	2015年 12月 3日		
CN	104091577	A	2014年 10月 8日	WO	2016008186	A1	2016年 1月 21日		
				CN	104091577	B	2016年 3月 9日		
CN	103928008	A	2014年 7月 16日	WO	2015161528	A1	2015年 10月 29日		
US	2011150169	A1	2011年 6月 23日	TW	201123728	A	2011年 7月 1日		
				TW	I384756	B	2013年 2月 1日		
				US	8098791	B2	2012年 1月 17日		