

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第4区分

【発行日】平成21年4月30日(2009.4.30)

【公開番号】特開2007-330000(P2007-330000A)

【公開日】平成19年12月20日(2007.12.20)

【年通号数】公開・登録公報2007-049

【出願番号】特願2006-157611(P2006-157611)

【国際特許分類】

H 02 P 8/40 (2006.01)

H 02 P 5/00 (2006.01)

【F I】

H 02 P 8/00 3 0 6

H 02 P 7/67 A

【手続補正書】

【提出日】平成21年3月12日(2009.3.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のモータの駆動を制御するモータ制御装置において、

複数のモータのそれぞれに、各モータの駆動を独立に制御するモータ制御ブロックを備え、

各モータ制御ブロックは、

当該モータ制御ブロックに接続されたモータを駆動制御するための信号を生成するためのパルスデータ値を格納する記憶手段と、

前記記憶手段から順次転送されるパルスデータ値に基づいて、モータを駆動制御するための信号を生成し、当該モータ制御ブロックに接続されたモータに出力するパルス生成手段と、を備え、

前記モータ制御装置は、複数のモータの駆動開始及び停止を制御するスタート/ストップ手段を、複数のモータ制御ブロックが共有し、前記複数のモータに対して駆動開始及び停止を同時に制御できる、モータ制御装置。

【請求項2】

前記記憶手段は、

記憶配列の末尾と先頭をつないでデータを環状に記憶管理するリングバッファ構成であり、無限長のパルスデータを設定可能である、

請求項1記載のモータ制御装置。

【請求項3】

前記記憶手段は、

二個の記憶配列を備えるダブルバッファ構成であり、一の記憶配列からパルスデータ値の読み出しを行っている間に、他の記憶配列へパルスデータ値の書き込みが可能である、

請求項1記載のモータ制御装置。

【請求項4】

前記モータ制御装置は、

前記モータ制御装置の動作全体を制御する制御手段と、
を備え、

前記記憶手段は、エンプティニアエンド又はエンド割り込みを出力し、前記記憶手段が空になるタイミングを前記制御手段に通知する機能を備え、

前記制御手段は、

前記記憶手段からエンプティニアエンド又はエンド割り込みを受信すると、前記記憶手段に対して、パルスデータ値の書換えを行う、

請求項 1 乃至 3 のいずれかに記載のモータ制御装置。

【請求項 5】

前記モータ制御装置は、

前記モータ制御装置の動作全体を制御する制御手段と、
を備え、

前記記憶手段は、現在読み出されているアドレスを読み出す機能を備え、
前記制御手段は、

前記記憶手段から受信したアドレスに基づいて、前記記憶手段に対して、出力済みのパルスデータ値の書換えを行う、

請求項 1 乃至 4 のいずれかに記載のモータ制御装置。

【請求項 6】

前記モータはステッピングモータであり、

前記パルスデータ値は、

各モータへ出力する信号の状態を規定する第1データと出力信号のパルス幅を規定する第2データとを備える、

請求項 1 乃至 5 のいずれかに記載のモータ制御装置。