

發明專利說明書

200414574

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：9229028

※ 申請日期：92-10-20

※IPC 分類：H01L 41/08

壹、發明名稱：(中文/英文)

用於可調式電子組件之壓電致動器

PIEZOELECTRIC ACTUATOR FOR TUNABLE ELECTRONIC COMPONENTS

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

HRL 實驗有限公司/HRL LABORATORIES, LLC

代表人：(中文/英文)

艾利米爾 丹尼爾 R./ALLEMEIER, DANIEL R.

住居所或營業所地址：(中文/英文)

美國加州馬里布·馬里布峽谷路 3011 號

3011 Malibu Canyon Road, Malibu, CA, USA

國籍：(中文/英文)

美國/U.S.A.

參、發明人：(共 1 人)

姓名：(中文/英文)

梅塔 薩拉布吉特/MEHTA, SARABJIT

住居所地址：(中文/英文)

美國加州卡拉巴薩斯·北拉斯維吉尼路 5952 號#692

5952 N. Las Virgenes Road #692, Calabasas, CA 91302, U.S.A.

國籍：(中文/英文)

印度/India

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美 國； 2002,10,21; 60/420,174
2. 美 國； 2003,04,22; 10/421,303
- 3.
- 4.
- 5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

本文件係有關於該待審的以及一般讓渡的專利申請案文件，在U. S. 序號為No.10/421, 302，標題為“用於寬帶調諧微帶共振器及濾波器之可變電容膜”，以及在U. S. 序號為No.10/421, 327，標題為“用於可調式電子組件之壓電開關”。該等相關應用在此係做為參考文獻。

【發明所屬之技術領域】

發明領域

本發明係有關於用於共振器之調諧的致動器。更特別地，本發明係有關於用於可調式電子組件之壓電致動器。

【先前技術】

發明背景

本發明係所欲用於微波組件，該微波組件諸如帶通濾波器及共振器(微帶、帶狀線或梳形帶)對於一共振頻率的範圍係為可調式的。該技術現今利用外部元件用於調諧，該外部元件諸如可變電抗器或p-i-n二極真空管。對於可調式頻率的全部範圍，該等方法本質上有損耗且無法維持一高-Q或品質因素。這些限制因素可藉由膜調諧而克服，該膜係為一金屬化膜，懸掛在該可調式組件之上，由一空隙分隔。該調諧係藉由移動自可調式組件較近或較遠的膜改變該可調式組件的電容負載來達成。

在過去，用於膜偏移的許多方法已被利用。

習知技藝中致動裝置之第一形式係利用壓電堆疊用於膜偏移。一壓電堆疊由50-100個壓電層所組成。在一壓電

堆疊中，該層的厚度(T)通常大於該橫向的尺寸，即長度(L)或寬度(W)。根據一致動電壓的應用，該堆疊沿著其厚度縮短或延長。為了使該膜達到顯著的移動，該壓電堆疊必須為數公分高。其使得該結構體積龐大，且難於結合該膜及

5 電路。例如，參見 Kondo, S; Yoshimura, S-I; Saito, N; Tanioka, K; Esashi, M 等人在微電機械系統 2001 年第 14 屆 IEEE 國際性討論會第 248-251 頁所揭露之“藉由層-by-層致動一堆疊 ed 壓電致動器之小移位的精確控制”。

致動裝置之第二形式使用靜電技術用於膜偏移。該靜

10 電技術涉及在該膜(頂部電極)及基板(底部電極)上，薄金屬電極的沈積，因此提供微形化的可能性。然而，當間隔變小時，由於在該偏移力一非線性的增加使該技術在膜的移動範圍上具有一嚴重的限制。當分隔係大約係原裂口的 1/3 時，將造成該膜在該基板上倒塌，妨礙該膜位置的準確控

15 制。此嚴重地限制了該組件的調諧範圍，當間隔變小時，該組件的調諧範圍強烈地取絕於該膜的位置。參見，例如，M. Yamaguchi, S. Kawamura, K. Minami, 以及 M. Esashi 等人，在微電機械系統之 IEEE 討論會(1993 年 2 月 7-10 日第 18-23 頁)所揭露的“分散式靜電微致動器”。

20 為了減少該非直線性的作用，及部份解決該問題，該頂部及底部電極位置可橫向的抵銷。然而，此需要一顯著較高的致動電壓且仍不能提供該膜位置之精確的控制。此外，其他該電路設計的觀點在電極的位置上可能有迫切的限制，該電極使該技術不可實行。參見，例如，Elmer S. Hung

及 Stephen D. Senturia 等人在微電子系統第 1999 年第 8 冊第 4 號第 497-505 頁之“延長類比-調諧靜電致動器的移動範圍”。

美國專利第 5,994,821 號，Imada 等揭露雙壓電晶片懸臂樑的使用，以達到變曲的振動，其可用於光偏移。然而，在 Imada 揭露內容中，該等懸臂樑係主要為一級的結構，其需二個預先-製造的壓電層之結合。此外，在 Imada 揭露內容中所揭露的方法並不適用於晶圓級的光微影術技術。在 Imada 揭露內容中一進一步的缺點係當該產生的力相當小時，該等懸臂樑不能設計用來作為致動器，以產生靜電膜偏移。

由 Gokhan Percin 及 Butrus T. Khuri-Yakub 等人在 1997 年 IEEE 超音波研討會的論文“微機械 2-D 陣列壓電致動彎曲伸張換能器”第 959-962 頁中揭示，壓電致動器與 SiN、聚矽或鋁膜結合。描述之該結構係用於作為一超音波的換能器，當施加一 100 V 之致動電壓時，會給予極小的靜電偏移(大約 0.02 微米)。由於較大的(大約 20 微米)偏移係所欲的，此使得該致動器無用於調諧的應用。當該膜材料在該等尺寸為易碎的，該結構擴大到約 10 毫米的橫向尺寸也無法作用。相對的，用於厚度大約 4 微米，橫向尺寸約 20 毫米時，聚酰胺膜仍非常的堅固耐用。

美國專利第 5,406,233 號揭露一可調式帶狀線裝置，其利用至少一帶狀導電器及至少一接地平面，藉由一電介質基板分隔。一壓電材料層係位在鄰接該接地平面的位置，

且一電壓施加至該壓電層，造成其尺寸的改變，並提供該基板及該接地平面之間的一改變空隙。其第一個缺點係藉由該壓電層造成之移動僅係單方向的。第二個缺點係該基板與該接地平面之間的改變空隙係非一致的。第三個缺點是該裝置係與微型化及無塵室程序無法並立相容，致使用於該致動器之訂製的橫向及縱向尺寸無法製造。

【發明內容】

發明概要

本發明係利用一層狀壓電致動器防止以上的問題。該致動器具有用於小致動器尺寸之一適當的偏移。此外，該致動器可利用標準的材料生產及光微影術技術來製造。造成一小尺寸的結合之致動器，提供一相對較大的膜移動。

根據第一方面，本發明提供一用於調諧一電路之致動總成，該總成包含：一膜，該膜具有一頂部及一底部，該膜覆蓋欲被調諧的電路；一導電元件，該元件與該膜的底部連接，該導電元件覆蓋欲被調諧的電路；以及一壓電裝配置在該膜的頂部，其中改變該壓電裝配的形狀容許該膜的移動，及該導電元件之相對應的向上或向下移動，以及其中，在任何時間，在一導電元件及該欲被調諧的電路之間形成一大體上一致的間隔。

根據第二方面，本發明提供一用於調諧微波組件之可變電容之電容器，該電容器包括：一欲被調諧的電路，形成該電容器的下部平面；一導電元件，形成該電容器的上部平面；一連接該導電元件的膜；一連接該膜之壓電裝配；

以及一連接該壓電裝配之電壓來源，其中改變來自該電壓來源之電壓，即改變該壓電裝配之形狀，藉以移動該膜及該導電元件，因此變化該電容器的電容。

根據第三方面，本發明提供一用於調諧微波組件的方法，該方法的步驟包括：提供一欲被調諧的微波組件；提供一具有一頂部部份及一底部部份的膜；連接一導電元件與該膜的底部部份；在該膜的頂部之一第一寬周圍區域上配置一第一壓電致動器及在該膜的頂部之一第二寬周圍區域上配置一第二壓電致動器，該第一及第二壓電致動器分別包括一第一致動層及第二致動層，該第二致動層位於該第一致層的上方；以及連接該第一及第二致動層與一電壓來源，其中：當無來自該電壓來源施加的電壓時，該第一及第二壓電致動器不會造成該膜偏移；當由該電壓來源施加具有一第一極性之電壓時，該第一及第二壓電致動器造成該膜在一第一方向的偏移；及當由該電壓來源施加具有一相對於第一極性的第二極性之電壓時，該第一及第二壓電致動器造成該膜在一第二方向的偏移。

根據第四方面，本發明提供一結合一壓電裝配與一膜之方法，該方法的步驟包括：(a)在一第一基板上形成一溝槽；(b)在該溝槽中沈積一金屬電路，且形成該金屬電路圖案；(c)在該第一基板及該金屬電路上沈積一聚酰胺層；(d)提供一帶有一膜及一導電元件之第二基板；(e)連接該第二基板與該第一基板；以及(f)連接該壓電裝配至該膜。

根據第五方面，本發明提供一用於形成一含有一膜之載體基板、一導電層及一壓電致動器的方法，該方法的步驟包括：(a)提供一在底部面具有一底部保護層，及在一頂部面上經蝕刻的溝槽之基板；(b)在該基板的頂部面上沈積一頂部保護層；(c)在該頂部保護層上沈積一第一導電層；(d)形成該第一導電層的圖案；(e)形成該底部保護層的圖案以形成與該形成圖案的第一導電層對準的一蝕刻光罩；(f)在該基板的頂部面上形成一壓電結構；(g)沿著該基板的頂部面及該壓電結構的上方沈積一膜層；(h)固化該膜層；(i)在該經固化的膜層上沈積一第二導電層；(j)在該第二導電層上沈積一保護光敏抗蝕劑層；(k)形成圖案及嚴苛的烘烤該光敏抗蝕劑層(l)由該基板的底部面移除該基板的一部份，在該基板上形成一蝕刻的開口；(m)移除該頂部保護層的一部份；(n)移除該第二導電層的一部份以形成一形成圖案的

5
10
15

第二導電層；以及(o)移除該形成圖案的光敏抗蝕劑層。

根據第六方面，本發明揭露一結合一壓電裝配與一膜的方法，該方法的步驟包括：(a)在一第一基板上形成一溝槽；(b)在該溝槽中沈積一金屬電路，且形成該金屬電路圖案；(c)提供一帶有一膜及一導電元件之一第二基板；(d)在該第一基板及該第二基板之間至少一基板上沈積一金層；(e)連接該第二基板與該第一基板；以及(f)連接該壓電裝配與該膜。

20

本發明之第一個優點係該層狀的壓電致動器可被結合至一膜結構。該致動器與該膜結構之間的結合方法，與商

業上可利用的壓電致動器及在製造時可被沈積之薄膜致動器兩者係為可並立相容的。

本發明之第二個優點係該致動器的設計提供最佳化該膜移位之撓性及響應時間，其可符合該特定應用之所需。

5 本發明之第三個優點係在該等需冷卻至低溫(例如 77 °K)的組件之應用中，不會造成問題，例如任何熱錯位係被減少，使該致動器可以一薄膜形式形成(例如 10 微米的厚度)。

此外，該致動器晶圓程度的製造方法使其可容易的同時製造數百或數千的元件。更特別地，本發明可與微型化及無塵室加工技術並立相容。其能夠在單一晶圓上製造數百或數千的膜致動器組件，顯著地降低成本。該最終的橫向尺寸可為次毫米。本發明與無塵室加工技術之可並立相容性，大大的使得用於該膜及壓電致動器之訂製的橫向及
10 垂直尺寸的製造成為容易。因此，該致動器的厚度可被最佳化，以達到一實質上垂直移動的範圍(大約± 50 微米)，同時維持相對小的該橫向尺寸(大約 5-10 毫米)。此顯著地增加該裝置的調諧能力。習知技藝中並未指出任何擴大的移動範圍之能力。

20 本發明更進一步的優點係藉由提供該膜位置由該基板任意地小的分開之精確控制，顯著的擴大用於微波組件之調諧的範圍。

此外，本發明可與不同組件的微型化並立相容，藉以顯著的減少用於該調諧方法的響應時間，以及擴大較高頻

率之應用的適用性。更特別地，可最佳化設計該等壓電層且支持在該膜的邊緣以防止任何的質量負載。此提供用於該膜-致動器總成一較高共振頻率，藉以提供用於該調諧方法之短的響應時間。

- 5 本發明之更進一步的優點係其可致動該膜在兩個方向偏移，致使該膜可自該下面的電路移動靠近及遠離。此係與習知技藝中的單向移動形成對比。

此外，本發明能夠移動該膜的一特定部份平行至該基板，藉以在該膜及該基板之間形成一界限清楚且一致的間隔。其在該膜及基板之間依次造成一界限清楚的電容耦合，藉以提供該調諧方法之較大控制。而習知技藝並未提供一致且平行的空隙。

10

圖式簡單說明

- 本發明之特徵及優點藉由以下的敘述、申請專利範圍及圖式將更為了解，其中
- 15

第 1 圖係顯示根據本發明之第一具體實施例的膜致動器之前截面圖；

第 2 圖係顯示根據本發明之第一具體實施例的該膜及該致動器之頂部平面圖；

- 第 3 圖係顯示根據本發明之第二具體實施例的膜致動器之前截面圖；
- 20

第 4 圖係顯示根據本發明之第二具體實施例的該膜及該致動器之頂部平面圖；

第 5(a)-5(c)圖顯示依照本發明所使用的一具有平行極化方向之雙層的壓電致動器的概要圖；

第 6(a)-6(e)圖顯示根據本發明，用於配裝一商業性壓電致動器及一膜之方法；以及

5 第 7(a)-7(f)圖及第 8(a)-8(f)圖顯示用於配裝一具有一薄膜聚酰胺膜之自製的壓電致動器之方法。

【實施方式】

較佳實施例之詳細說明

第 1 圖顯示一膜 1，例如一聚酰胺膜，覆蓋一欲被調諧
10 的電路。該電路 2 係放置在一基板 3 上。橫向部份 20、21 支持該膜 1。該膜 1 攜帶一金屬薄膜 4，該金屬薄膜 4 放置在該膜 1 的底部，其作為該調諧元件。該電路 2 的調諧可藉由該金屬薄膜 4 及該電路 2 之間的電容耦合來達成。特別是，在該金屬薄膜 4 及該電路 2 之間形成一平行的平面的
15 的電容器。由於用於一平行的平面電容器的電容變化與該電容器之上部平面及下部平面之間的時間隔尺寸相反，該電路 2 可藉由控制該膜的偏移被調諧。

該膜 1 的位置的偏移及控制係藉由沈積在該膜 1 的頂部之壓電致動器 5 獲得。該致動器 5 使該膜 1 及相對應地
20 金屬薄膜 4 向上或向下移動。在該較佳具體實施例中，每個致動器 5 包括二層 10 及 11。該等層 10 及 11 將根據施加至該等層之電壓的信號向上或向下彎曲。本發明之一第一具體實施例提供由一壓電材料製造的雙層，即該兩層為活化層。本發明之一第二具體實施例提供雙層中只有一層為

活化層。在該第二具體實施例中，該活化層可為該頂部層 10 或該底部層 11。

本發明可較佳的配置該等致動器，以便避免該膜之質量負載。該膜 1 的質量負載會減緩該調諧裝置的響應時間。

5 第 1 圖顯示配置該等致動器 5 的第一種方式，即沿著該膜 1 的寬周圍。沿著該膜的周圍沈積該等致動器 5 使該等致動器 5 的一部份可藉由該橫向部份 20 及 21 的水平組件支持。

更特別地，該致動器 5 之該等層 10 及 11 係位於該膜 1 及該橫向部份 20 及 21 的上方，每層 10 及 11 的第一部份 10 將平放在該膜 1 及該橫向部份 20 及 21 的上方，且每層 10 及 11 的第二部份將只平放在該膜 1 的上方。在其上應用一電壓，該第一部份將提供該所需的支持，沒有質量負載至該膜，且該第二部份將提供用於移動該膜 1 所需的向上/向下的彎曲。

15 此外，在其上應用一電壓，該膜 1 的形狀將實質上維持平行於該基板 3 的基部。更特別地，該膜 1 放置在該調諧或導電元件 4 上方的部份經歷一平行該基板的移動，藉以在該膜及該基板之間形成一界限清楚且實質上一致的間隔，其中“一致”係意指該導電元件 4 的所有區域在任何時
20 間實質上與欲被調諧的電路之距離係為相同的。調諧裝配的偏移、力及響應時間係該等致動器 5 之尺寸的一函數。因此，該裝配的偏移、力及響應時間可通過該等致動器 5 的圖案被最佳化。

根據本發明，也可能具有多於二個致動層之多層的結構，但非為最佳，其複雜化該製造方法，在膜偏移方面也未提供較多的優點。

為了澄清目的，電氣連結至該等致動器並未顯示。其
5 後描述的第五圖，將顯示電氣連接該致動器之一實例。

根據本發明之較佳具體實施例，該等層 10 及 11 每個厚度係大約 20 微米，該膜 1 的厚度係大約 10 微米，且該膜 1 及電路 2 之間的距離大約 50 微米。

第 2 圖係關於第 1 圖之具體實施例顯示該膜 1 及該等
10 致動器 5 之頂部平面圖，較佳的敘述關於該膜 1 之該等致動器 5 的較佳位置。該膜 1 長度可為約 10 毫米，且寬度可約 6 毫米，同時該等致動器長度可為大約 4 毫米，且寬度可為大約 3 毫米。

第 3 及 4 圖相當於第 1 及 32 圖，顯示該等致動器任擇
15 的具體實施例，其中該等致動器 105，雖然被放置在不同於該膜的周圍之區域，仍然防止該膜 101 的質量負載。特別是，在此具體實施例中，每個致動器的第一部份平放在該膜 101 及該基板的橫向部份上，且每個致動器的第二部份只平放在該膜上。

第 2 及 4 圖顯示致動器 5 及 105，當由該頂部看時，該
20 等致動器具有一實質上矩形的形狀。此形狀雖然為較佳，但僅為解釋的目的而顯示。其他的形狀也是可行的，只要該膜的質量負載可以減少或防止。

第 5(a)至 5(c)圖顯示一雙層的壓電致動器的概要圖，該等壓電致動器顯示具有根據本發明所使用之平行的極化方向。該極化方向係藉由描繪在每層中的小箭頭所表示。顯示在第 5(a)至 5(c)圖之致動器包括一上層 10 及一下層 5 11。電極 12、13 及 14 係間隔層 10 及 11。在該等電極之間施加電壓，該層 10 及 11 會偏移。在選擇用於該電極之該適合的極性時，一張力 T1 或推力 T2 可在該等層 10 及 11 的平面產生。該等力 T1 及 T2 將在該等層 10 及 11 的中間部份產生一偏移。諸如 PZT 或 PLZT 可作為壓電材料，偏 10 移的量及力取決於該等層的尺寸，其可調諧以符合特定應用的需求。

如第 5(a)圖所示，當無施加電壓時，該致動器不能造成該膜被偏移。如第 5(b)圖所示，當施加具有一第一極的電壓時，例如一正極，該致動器造成該膜在一第一方向被 15 偏移，例如向上。如第 5(c)圖所示，當施加具有一第二極的電壓時，例如一負極，該致動器造成該膜在一第二方向被偏移，例如向下。

本發明也揭示一用於結合一壓電致動器的方法，例如第 1-5 圖所顯示的具有一聚酰胺膜之該等致動器 5。

20 根據本方法之第一具體實施例，將商業上所購得之該致動器與該膜結合。商業上可購得的致動器(例如一 PI 陶瓷的 PL-122.251 致動器，厚度大約 0.5 毫米)可藉一厚度大約 1 微米的黏性之薄層與該膜之結合而獲得。該黏性之薄層的使用將在第 6(c)(1)詳細的描述。

根據本方法之第二具體實施例，在製造過程中該致動器係自製且與該膜結成一體。需注意的是，顯示在第 1-4 圖的該致動總成可藉由其他有別於下述的方法製造。更進一步的，雖然下述的圖描述多數個別的製造步驟，任擇的製造方法可容許數個個別的步驟與少數步驟的結合。最後，任擇的製造方法可使用不同步驟的順序。

第 6(a)至 6(e)圖係顯示根據本發明之第一具體實施例的方法，其中一商業的壓電致動器係與一膜組合。在該方法的每個步驟，係使用一般習知的微製造技術，諸如遮蔽、蝕刻、沈積及卸下。

第 6(a)圖顯示一第一步驟，其中一具有溝槽深度的溝槽 41 在該矽晶圓基板 3 上形成圖案。該溝槽深度等於該膜(如第 1 圖之膜)與欲被調諧的電路(如第 1 圖的電路 2)之間的該空隙之高度(例如在約 10 及約 100 微米之間)。

第 6(b)圖顯示一第二步驟，其中在該溝槽中沈積該金屬電路 2 及形成圖案。

第 6(c)(1)圖顯示一第三步驟，其中一聚酰胺的薄層 44，厚度大約 1 微米，例如 PIX-1400，係環繞該晶圓 3 及該金屬電路 2。該聚酰胺層 44 將作為一黏著劑，將基部基板(該基板包括該電路)、該載體基板(該基板載運該膜及該致動器)結合在一起。

第 6(c)(2)圖顯示一第三步驟，代替第 6(c)(1)圖所顯示的第三步驟，其中一聚酰胺層 44 係環繞一個別試驗的晶圓(未顯示在圖中)，且隨後該層係藉由衝壓該基部的基板 3

至該測試晶圓，轉移到該基部的基板 3 上，及隨後將其卸下或滑下。一金薄層代替該聚酰胺層 44，例如一具有厚度 $1\ \mu\text{m}$ 的層可被沈積在該基板 3 上。

若接著第 6(c)(1)圖的步驟，在該電路上的黏著劑之薄層不會造成關於該裝置執行的問題。在接下來的步驟，將假定第 6(c)(2)圖的第三步驟接著進行。

第 6(d)圖顯示一第四步驟，其中一載體基板 45 攜帶該膜 1，且該金屬膜 4 係對準並衝壓在該基部基板 3 上。在該載體基板 45 及該基部基板 3 之間獲得結合，例如藉由在大約 100°C 下預烘乾約 120 秒，隨後藉由在大約 120°C 下嚴苛的烘烤約 1 小時。假使使用一金層，如上述所揭示，該層可存在該基板 3 上、在該基板 45 上或在其兩者以上。當使用金時，該結合的方法較佳地需要一將該基板 3 及 45 衝壓在一起的第一步驟，及在較佳地包括 200°C 及 400°C 之間的溫度加熱之第二步驟。

第 6(e)圖顯示一第五步驟，其中該等雙層的致動器 5 係與該膜 1 連接。

該連接係藉由在該等商業上的壓電致動器 5 上旋轉或轉移一聚酰胺的層而得。該等致動器 5 係隨後對準且小心的衝壓在該膜 1 的邊緣，隨後藉由在大約 120°C 下嚴苛的烘烤約 1 小時，以強化該結合。該等致動器 5 係因此被固定在該膜上。如先前關於第 1-4 圖的解釋，一第一、內部的該等致動器 5 的部份係只藉由該膜所支持，同時一第二、外部的該等致動器 5 的部份係藉由該膜及該基板所支持。

第 7(a)至 7(f)圖及第 8(a)至 8(f)圖係顯示根據本發明之第二具體實施例的方法，其中在該製造過程中，一薄膜自製的壓電致動器係與該聚酰胺膜結合。該方法較佳地係根據該第二具體實施例，因為與商業上可利用的致動器相較，本發明之薄膜壓電致動器在該致動器之最適厚度及橫向尺寸上提供更多撓性。在該方法的每個步驟，係使用一般習知的微製造技術，諸如遮蔽、蝕刻、沈積及卸下。

第 7(a)至 7(f)圖係根據本發明之第二具體實施例顯示該方法之一第一連續的步驟。

10 第 7(a)圖顯示一第一步驟，其中一矽晶圓 51 具有一沈積在該底部的保護層 52(例如 SiN 層)及在該頂部沈積蝕刻的溝槽 53。例如該層 52 厚度約 0.5 微米。該溝槽 53 的深度係實質上等同於後來獲得之薄膜壓電致動器的厚度。

15 第 7(b)圖顯示一第二步驟，其中一保護層 54(例如一 SiN 層)大約 0.5 微米，且一 0.5 微米的 Ti-Pt 金屬膜 55 係沈積在該矽晶圓 51 的頂部。

第 7(c)圖顯示一第三步驟，其中該 Ti-Pt 膜 55 係形成矩形墊 56 的圖案。

20 第 7(d)圖顯示一第四步驟，其中在該晶圓的底部之該保護層 52 係形成圖案以形成一用於該矽蝕刻之光罩 57。以該光罩 57 形成之該窗係利用一紅外線光罩對準器仔細地對準於在該頂部的金屬墊。紅外線對準器對於熟習此技藝者所習知，在本發明中不再詳細描述。

第 7(e)圖顯示一第五步驟，係形成該雙層的壓電致動結構 5。例如，該壓電結構包括雙層壓電膜與三層金屬電極互相盤繞。例如，若雙層係活化的，即一壓電材料之製造，該底部電極可由 Ti-Pt 製成、該中間的電極可由 Ti-Pt 製造，且該頂部可由任何金屬製造。為了清楚的目的，該金屬電極並未在第 7(e)圖中顯示。為了該金屬電極之一概要性陳述，可以構成參考，例如第 5(a)至 5(c)圖之元件 12 至 14。該金屬電極可具有臂，為了清楚的目的第 7(e)圖並未顯示，該臂延伸出該溝槽以容許其進入。

10 第 7(f)圖顯示一第六步驟，其係旋轉一聚酰胺層 59(形成第 1 圖中的膜 1)以達所欲之厚度(通常約 4 至 30 微米)。此外，該聚酰胺層 59 係在大約 200°C 至 400°C 之間的溫度硬化，較佳係約 300°C，以在該聚酰胺中堅固地埋置該壓電致動結構。

15 第 8(a)至 8(f)圖係根據本發明之第二具體實施例顯示該方法之一第二連續的步驟。

第 8(a)圖顯示一第七步驟，接著第 7(f)圖的第六步驟，例如在該硬化的聚酰胺 59 上一沈積 Ti-Au 膜。該金屬膜 60 最後將如第 1 圖的金屬膜 4 被形成圖案在一調諧的電極上。

20 第 8(b)圖顯示一第八步驟，其中光敏抗蝕劑 61 係旋轉形成圖案且在該膜 60 上嚴苛的烘烤，以作為一保護層抵抗在接著的第十步驟所使用的金屬蝕刻。

第 8(c)圖顯示一第九步驟，其中矽藉由在一定做的晶圓支托架上架設該晶圓由該晶圓的背面被蝕刻，且於一約

100°C 之 KOH 溶液中浸泡該支托架。該晶圓支托架並未顯示在該圖中，但其係為熟習此技藝者所習知，去除該 KOH 溶液密封該聚酰胺邊。

在此方法中，蝕刻該矽基板形成一開口 62。較佳地，
5 該金屬墊 56 的橫向尺寸(大約 100 微米)係恰好小於該開口 62 的橫向尺寸。該橫向尺寸係該矩形的(當由頂部看時)Ti-Pt 膜墊 56 的長度及寬度。該墊 56 的橫向尺寸係較佳地小於該開口 62 的橫向尺寸，以使可移動該 Ti-Pt 墊。一 Ti-Pt 墊的使用係較佳的使在矽晶圓上用於該等聚酰胺膜的
10 製造方法更確實可靠。在此具體實施例之該 Ti-Pt 墊也可能不能移動。在該等具體實施例中，該 Ti-Pt 墊將形成該電極的其中之一。

第 8(d)圖顯示一第十步驟，其係蝕刻去除一部份保護層 54、一部份 Ti-Au 層 60 及該等矩形墊 56，例如藉由連續地在緩衝的氧化物蝕刻劑(HOE)溶液與一金屬蝕刻溶液中浸泡該晶圓，及藉由乾蝕刻。如此步驟的結果，形成第 1
15 圖之該金屬膜 4。反之，該等矩形墊 56 可被保留，用來作為一部份的底部電極。

第 8(e)圖顯示一第十一步驟，其去除殘餘的光敏抗蝕劑 61，係如藉由塗佈丙酮及旋轉乾燥。在此方法中，一載體基板含有一聚酰胺膜 59、一金屬膜 4 及致動器 5。
20

第 8(f)圖顯示一步驟，其中該獲得的載體基板藉由第 7(a)至 8(e)圖所述之方法結合至一如第 6(c)(2)圖所揭示的

基部基板，以形成根據本發明之可調式裝置。也如第 6d 圖所示之具體實施例所揭示，金可用於結合該兩基板。

關於第 6(e)及 8(f)圖，其皆顯示一雙層的球狀結構，其中該第一層包括一具有膜及致動器的晶圓，及該第雙層包括一具有一電路圖案或組件的晶圓。該結構只含有雙層，該結構可被微型化用於標準無塵室製程的技術。

雖然，本發明之許多說明的具體實施例已被顯示及描述，很多的變化及任擇的具體實施例將在習知技術中發生。但該等變化及任擇的具體實施例係未離開本發明所界定的申請專利範圍的範疇。

【圖式簡單說明】

本發明之特徵及優點藉由以下的敘述、申請專利範圍及圖式將更為了解，其中

第 1 圖係顯示根據本發明之第一具體實施例的膜致動器之前截面圖；

第 2 圖係顯示根據本發明之第一具體實施例的該膜及該致動器之頂部平面圖；

第 3 圖係顯示根據本發明之第二具體實施例的膜致動器之前截面圖；

第 4 圖係顯示根據本發明之第二具體實施例的該膜及該致動器之頂部平面圖；

第 5(a)-5(c)圖顯示依照本發明所使用的一具有平行極化方向之雙層的壓電致動器的概要圖；

第 6(a)-6(e)圖顯示根據本發明，用於配裝一商業性壓電致動器及一膜之方法；以及

第 7(a)-7(f)圖及第 8(a)-8(f)圖顯示用於配裝一具有一薄膜聚酰胺膜之自製的壓電致動器之方法。

5 【圖式之主要元件代表符號表】

1....膜	2.... 電路
3....基板	4....金屬薄膜
5....致動器	10....層
11....層	12....電極
13....電極	14....電極
20....橫向部份	21...橫向部份
101...膜	102...電路
103...基板	104...金屬薄膜
105...致動器	110...層
111...層	120...橫向部份
121...橫向部份	T1....張力
T2....推力	41....溝槽
44....聚酰胺層	45....載體基板
51....矽晶圓	52....層
53....溝槽	54....保護層
55....Ti-Pt金屬膜	56....矩形墊
57....光罩	59....聚酰胺層
60....金屬膜	61...光敏抗蝕劑

伍、中文發明摘要：

本發明揭露一種用於調諧一電路之致動總成及一用於形成一含有一膜、一導電層及壓電致動器之方法。

該致動總成包括一膜覆蓋一欲被調諧的電路、一與該膜連結的導電元件及一壓電裝配。改變該壓電裝配的形狀提供該膜之偏移且相對的可控制該導電元件之向上及向下的移動。在本方法中，一膜及一壓電結構係形成在一基板上。

陸、英文發明摘要：

An actuating assembly for tuning a circuit and a process for forming a carrier substrate containing a membrane, a conductive layer, and piezoelectric actuators are disclosed. The actuating assembly comprises a membrane overlying a circuit to be tuned, a conductive element connected with the membrane, and a piezoelectric arrangement. Changes in shape of the piezoelectric arrangement allow a deflection of the membrane and a corresponding controllable upward or downward movement of the conductive element. In the process, a membrane and a piezoelectric structure are formed on a substrate.

拾、申請專利範圍：

1. 一種致動總成，用於調諧一電路，其包括：
一膜，該膜具有一頂部及一底部且覆蓋該欲被調諧的電路；
5 一導電元件，其與該膜的底部連接且覆蓋該欲被調諧的電路；以及
一壓電裝配，其沈積在該膜的頂部，其中改變該壓電裝配的形狀容許該膜之移動，及該導電元件之相對的可控制之向上或向下的移動，且其中在任何時間，在該導電
10 元件與該欲被調諧的電路之間形成一實質上一致的間隙。
2. 如申請專利範圍第 1 項之致動總成，其中該壓電裝配包括一壓電材料層。
3. 如申請專利範圍第 2 項之致動總成，其中該壓電裝配更
15 進一步包括：
一導電材料層，該導電材料層連接至壓電材料層；以及
一電壓來源，該電壓來源連接至該導電材料層，該壓電材料對應來自該電壓來源的電壓改變其形狀。
4. 如申請專利範圍第 1 項之致動總成，其中該壓電裝配包
20 括一具有一第一致動層及設置在該第一致動層上之第二致動層之雙層的結構，其中該第一致動層及第二致動層其中之一層係以壓電材料製成。
5. 如申請專利範圍第 4 項之致動總成，其中該壓電裝配更進一步包括：

- 一導電材料的第一層，其位於在該第二致動層上方；
- 一導電材料的第雙層，其位於在該第二致動層下方且在第一致動層的下方；
- 一導電材料的第三層，其位於在該第一致動層下方；以及
- 5 一電壓來源，其連接至該導電材料的第一、第二及第三層，該第一致動層及第二致層對應來自該電壓來源的電壓改變其形狀。
6. 如申請專利範圍第 1 項之致動總成，其中藉由該壓電裝配產生的張力或推力造成該壓電裝配的形狀改變。
- 10 7. 如申請專利範圍第 1 項之致動總成，其中該壓電裝配係沿著該膜的周圍區域設置。
8. 如申請專利範圍第 1 項之致動總成，其中該壓電裝配包括一沿著該膜之第一周區域沈積之第一致動部份，及沿著該膜之第二周區域沈積之第二致動部份，該第二致動部份與該第一致動部份分離。
- 15 9. 如申請專利範圍第 1 項之致動總成，其中該膜包括一接觸一位於該膜下方之基板的第一膜片段及未接觸該基板之第二膜片段，且其中該壓電裝配係部份位於該第一膜片段上方及部份位於該第二膜上方。
- 20 10. 如申請專利範圍第 1 項之致動總成，其中該膜包括長周圍區域與寬周圍區域，且該壓電裝配包括一設置在一該膜之第一寬周圍區域之第一壓電裝配，及一設置在一該膜之第二寬周圍區域之第二壓電裝配。

11. 如申請專利範圍第 10 項之致動總成，其中該第一壓電
裝配部份及第二壓電裝配部份各包括一壓電材料之第
一一致動層及一第二致動層，該第一致動層及第二致動層
之一係設置在另一第一致動層及第二致動層之上方。
- 5 12. 如申請專利範圍第 11 項之致動總成，其中該第二致動
層係以壓電材料製成。
13. 如申請專利範圍第 1 項之致動總成，其中該膜係一聚酰
胺膜。
14. 一種用於調諧微波組件之可變電容電容器，包括：
10 一欲被調諧之電路，形成該電容器的下部平板；
一導電元件，形成該電容器的上部平板；
一膜，其與該導電元件連接；
一壓電裝配，其與該膜連接；以及
一電壓來源，其與該壓電裝配連接。
- 15 其中改變來自該電壓來源的電壓，改變該壓電裝配的形
狀，藉以移動該膜與該導電元件，因此改變該電容器的
電容。
15. 如申請專利範圍第 14 項之可變電容電容器，其中該壓
電裝配包括：
20 一第一致動層；以及
一第二致動層，該第二致動層設置在該第一致動層上
方。

16. 如申請專利範圍第 15 項之可變電容電容器，其中該膜包括一寬周圍區域，該第一及第二致動層被沿著該寬周圍區域設置。
17. 如申請專利範圍第 14 項之可變電容電容器，其中膜包括一接觸一位於該膜下方之基板的第一膜片段及未接觸該基板之第二膜片段，且其中該壓電裝配係部份位於該第一膜片段上方及部份位於該第二膜上方。
18. 一種用於調諧微波組件方法，其步驟包括：
- 提供一欲被調諧的微波組件；
- 提供一具有一頂部部份及底部部份的膜；
- 連接一導電元件與該膜之底部部份；
- 在該膜之頂部部份的一第一寬周圍區域設置一第一壓電致動器，及在該膜之頂部部份的一第二寬周圍區域設置一第二壓電致動器，該第一及第二壓電致動器分別包括第一致動層及第二致動層，該第二致動層位於該第一致動層的上方；以及
- 連接該第一及第二致動層與一電壓來源，其中：
- 該電壓來源未施加電壓時，該第一及第二壓電致動器不能造成該膜的偏移；
- 當由該電壓來源施加具有一第一極性的電壓，該第一及第二壓電致動器造成該膜在一第一方向的偏移；以及
- 當由該電壓來源施加具有一相對於該第一極性之第二極性的電壓時，該第一及第二壓電致動器造成該膜在一第二方向的偏移。

19. 一種用於結合壓電裝配與膜的方法，該步驟包括：
- (a) 在一第一基板形成一溝槽；
 - (b) 在該溝槽沈積一金屬電路及形成該金屬電路圖案；
 - (c) 在該第一基板及該金屬電路上沈積一聚酰胺層；
 - 5 (d) 提供一帶有一膜及一導電元件之第二基板；
 - (e) 連接該第二基板與該第一基板；以及
 - (f) 連接該壓電裝配至該膜。
20. 如申請專利範圍第 19 項之方法，其中該步驟(c)係以步驟(c')替代，其中(c')在該第三基板上沈積一聚酰胺層且
- 10 由該第三基板轉移該沈積的聚酰胺層至該第一基板。
21. 如申請專利範圍第 19 項之方法，其中該第一基板與該第二基板的連接係藉由在約 100°C 下預烘烤大約 120 秒而獲得，隨後在約 120°C 下嚴苛的烘烤約 1 小時而獲得。
22. 如申請專利範圍第 19 項之方法，其中連接一壓電裝配
- 15 至該膜的步驟包含在該膜上沈積一聚酰胺層。
23. 一種用於形成載體基板的方法，該載體基板包含一膜、一導電層及壓電致動器，該步驟包括：
- (a) 提供一在一底部具有一底部保護層及頂部具有蝕刻溝槽的基板；
 - 20 (b) 在該基板的頂部沈積一頂部保護層；
 - (c) 在該頂部保護層沈積一第一導電層；
 - (d) 形成該第一導電層的圖案；
 - (e) 形成該底部保護層的圖案，以形成一與該經形成圖案的第一導電層對準的蝕刻光罩；

- (f)在該基板的頂部形成一壓電結構；
- (g)沿著該基板的頂部及在該壓電結構上沈積一膜層；
- (h)固化該膜層；
- (i)在該經固化的膜層上沈積一第二導電層；
- 5 (j)在該第二導電層上沈積一保護光敏抗蝕劑層；
- (k)將該光敏抗蝕劑層形成圖案且嚴苛的烘烤；
- (l)由該基板的底部移除該基板的一部份，在該基板上形成一蝕刻開口；
- (m)移除該頂部保護層的一部份；
- 10 (n)移除該第二導電層的一部份以形成一經形成圖案的第二導電層；以及
- (o)移除該經形成圖案的光敏抗蝕劑層。
24. 如申請專利範圍第 23 項之方法，更進一步的包括一移除該經形成圖案的第一導電層。
- 15 25. 如申請專利範圍第 23 項之方法，其中該壓電結構係一雙層的壓電結構。
26. 如申請專利範圍第 23 項之方法，其中該頂部保護層係一 SiN 層。
27. 如申請專利範圍第 23 項之方法，其中該底部保護層係
- 20 一 SiN 層。
28. 如申請專利範圍第 23 項之方法，其中在固化該膜的步驟中，該膜層係在約 300°C 的溫度下固化。
29. 如申請專利範圍第 23 項之方法，其中該第一導電層係一 Ti-Pt 金屬薄膜。

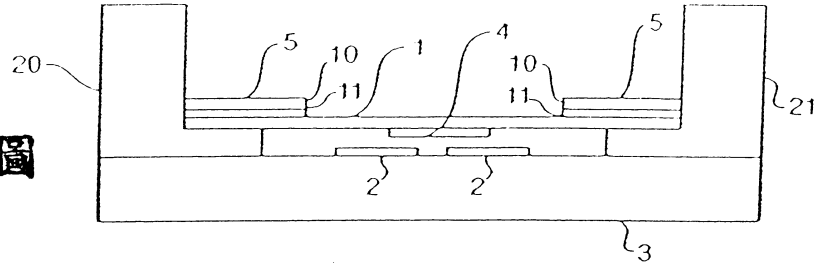
30. 如申請專利範圍第 23 項之方法，其中在步驟(d)形成圖案之該第一導電層係形成矩形墊的圖案。
31. 如申請專利範圍第 30 項之方法，其中在該基板上之該矩形墊及該經蝕刻的開口具有一橫向尺寸，在該基板上
5 矩形墊的橫向尺寸小於經蝕刻的開口的橫向尺寸。
32. 如申請專利範圍第 23 項之方法，其中該第二導電層係一 Ti-Pt 薄膜。
33. 如申請專利範圍第 23 項之方法，其中步驟(l)係藉由在約 100°C 的 KOH 溶液中浸泡該基板而完成。
- 10 34. 如申請專利範圍第 23 項之方法，其中步驟(m)及(n)係藉由在一緩衝的氧化物蝕刻劑與金屬蝕刻劑溶液中連續的浸泡該基板而完成。
35. 如申請專利範圍第 23 項之方法，其中步驟(m)及(n)係藉由在一緩衝的氧化物蝕刻劑溶液中連續浸泡及藉由乾
15 蝕刻而完成。
36. 如申請專利範圍第 23 項之方法，其中步驟(o)係藉由塗佈丙酮及旋轉乾燥而完成。
37. 如申請專利範圍第 23 項之方法，其中該膜層係一聚酰胺膜。
- 20 38. 如申請專利範圍第 23 項之方法，進一步包括結合該含有一膜之載體基板、一導電層及在步驟(o)之後獲得的壓電致動器至一含有一溝槽及一金屬電路之步驟。
39. 如申請專利範圍第 38 項之方法，其中結合該載體基板至一含有一溝槽及一金屬電路的基板之步驟，包括提供

在該載體基板及一含有一溝槽及一金屬電路的基板之間至少一基板上，提供一金層。

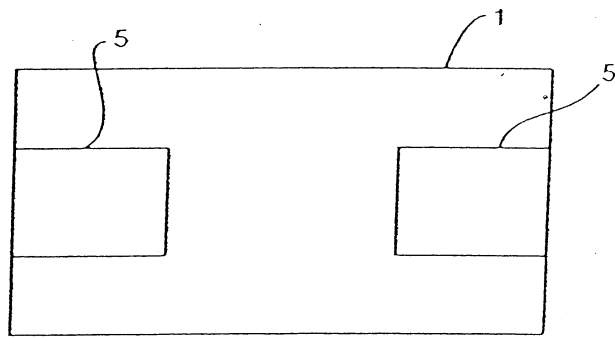
40. 如申請專利範圍第 38 項之方法，其中結合該載體基板與一含有一溝槽及一金屬電路的基板的步驟，更進一步包括衝壓該載體基板至該含有一溝槽及一金屬電路的基板及加熱該等經衝壓的基板的步驟。
- 5
41. 一種用來結合壓電裝配與膜的方法，該等步驟包括：
- (a) 在一第一基板形成一溝槽；
- (b) 在該溝槽沈積一金屬電路及形成該金屬電路圖案；
- 10 (c) 提供一帶有一膜及一導電元件之第二基板；
- (d) 在該第一基板及該第二基板之間至少一基板上沈積一金層；
- (e) 連接該第二基板與該第一基板；以及
- (f) 連接該壓電裝配至該膜。

15

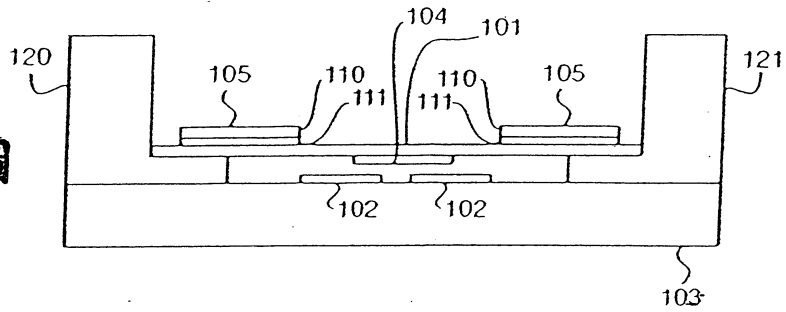
第 1 圖



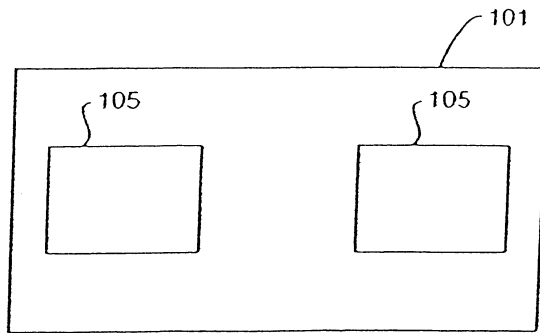
第 2 圖



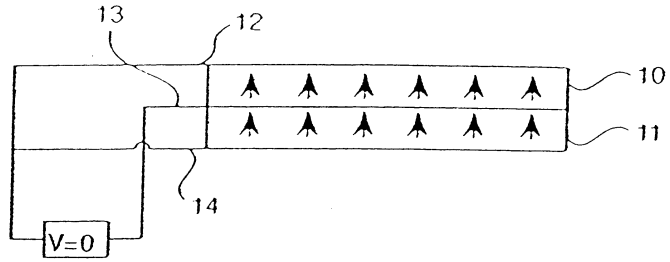
第 3 圖



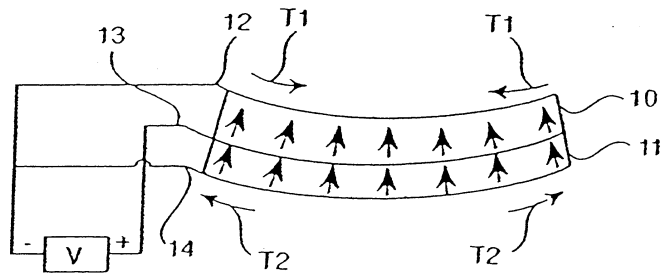
第 4 圖



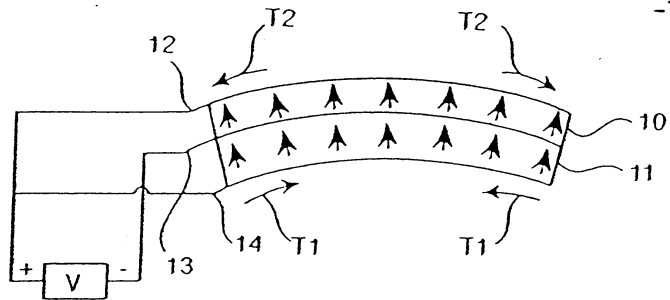
第 5a 圖

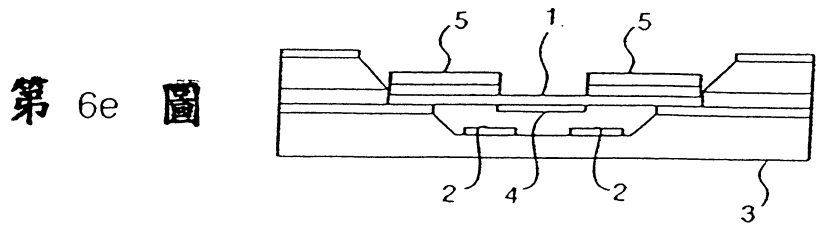
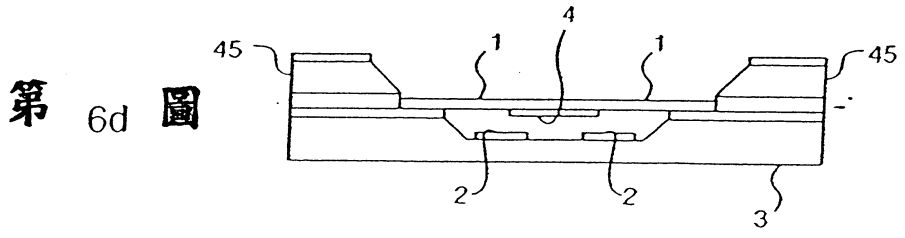
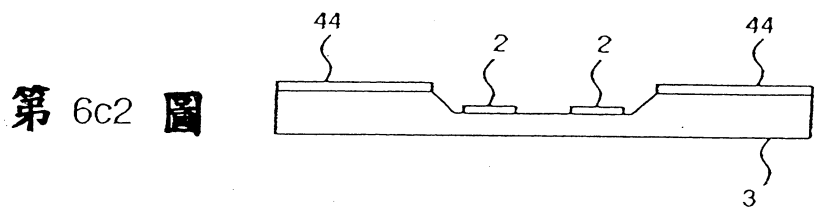
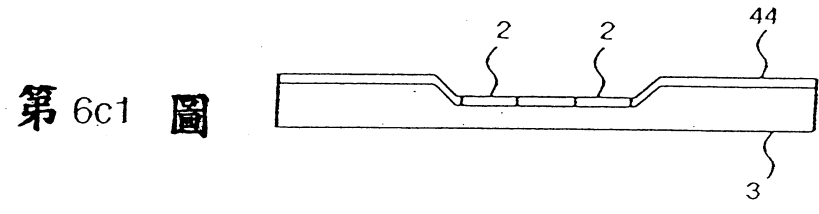
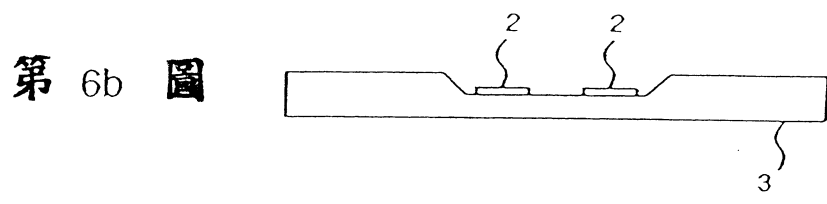
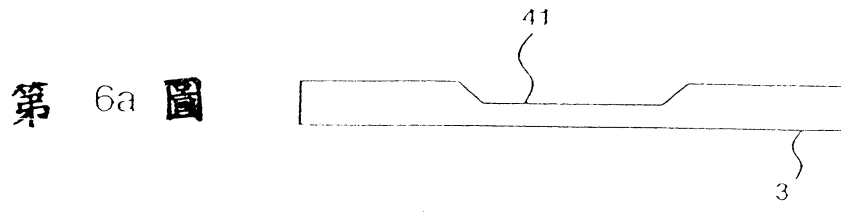


第 5b 圖

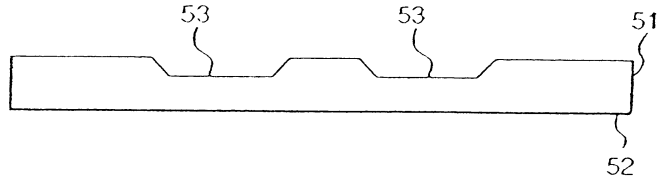


第 5c 圖

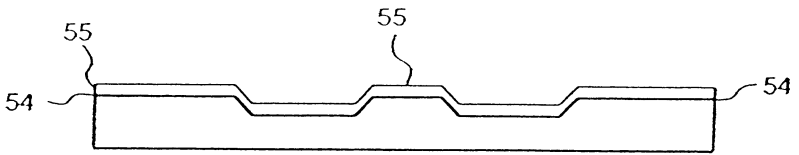




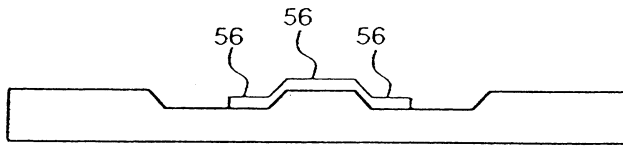
第 7a 圖



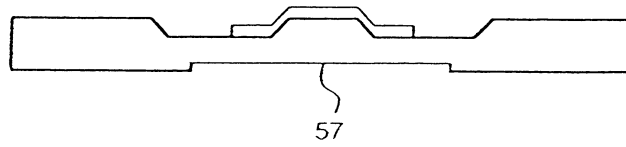
第 7b 圖



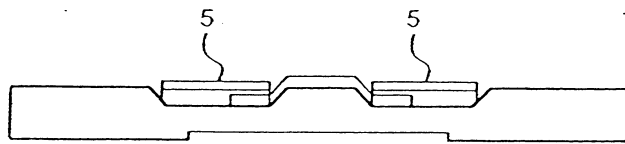
第 7c 圖



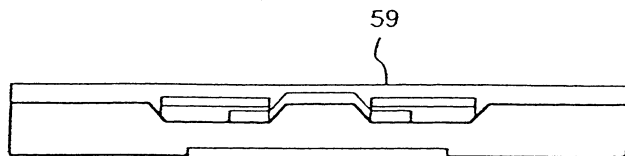
第 7d 圖



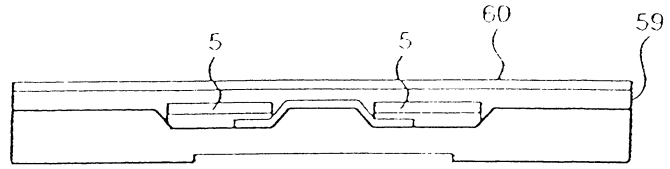
第 7e 圖



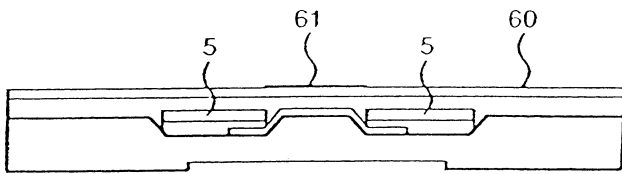
第 7f 圖



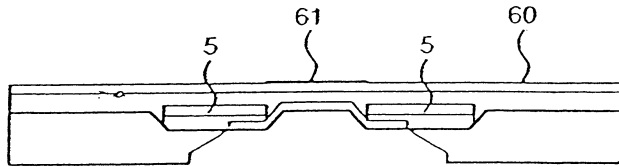
第 8a 圖



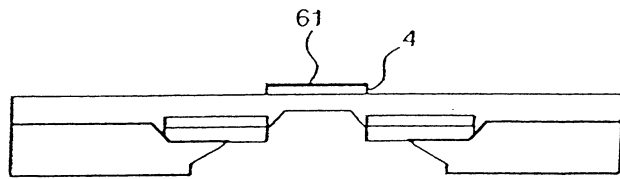
第 8b 圖



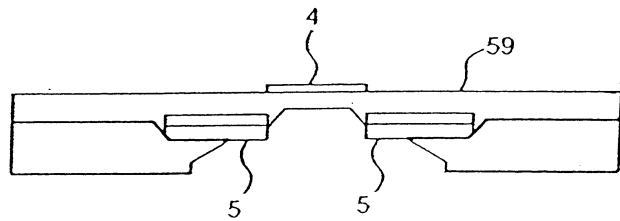
第 8c 圖



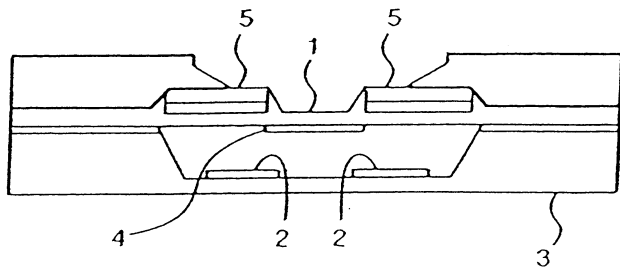
第 8d 圖



第 8e 圖



第 8f 圖



柒、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件代表符號簡單說明：

- 1...膜
- 2...電路
- 3...基板
- 4...金屬薄膜
- 5...致動器
- 10..層
- 11..層
- 20..橫向部份
- 21..橫向部份

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：