

- [Continúa en la página siguiente]

**Publicada:**

— *con informe de búsqueda internacional (Art. 21(3))*

uno o más sensores de espejo de corriente dispuestos para detectar la corriente que circula a través de una carga conectada al pin de salida de corriente. Los medios internos además comprenden una unidad de evaluación integrada conectada a los espejos sensores de corriente para recibir las señales detectadas de ellos, destinada a procesar las señales de corrientes detectadas y a generar la señal de salida representando la corriente de carga medida. El circuito integrado además comprende un pin de salida de medida de la corriente conectado a una salida de la unidad de evaluación integrada para proporcionar la señal de salida generada al exterior del circuito integrado como una medida de corriente directa proporcional a la corriente de la carga.

Circuito integrado con medios internos para la medición de la corriente de carga

La presente invención se refiere a un circuito integrado que contiene los
5 medios internos para la medición de la corriente de carga, en particular a un circuito integrado que comprende una unidad de evaluación integrada para proporcionar una señal de medición de corriente vía un pin de salida.

ESTADO DE LA TÉCNICA

10

Hay diferentes propuestas de circuitos integrados que incorporan los medios de detección para medir la corriente que fluye a través de una carga. Algunas de las propuestas necesitan la conexión de un elemento externo, como una Resistencia de derivación (típicamente denominadas Rshunt o Rsense) o
15 elementos magnéticos (tales como transformadores o bobinas) para realizar una medida indirecta, mientras que otras están basadas en el uso de una sonda HALL para la detección de la corriente.

Un mecanismo generalmente utilizado para implementar la detección de
20 corriente es el conocido como espejo de corriente, que consiste básicamente en hacer una copia de la corriente que circula por una carga.

A continuación se enuncian algunos documentos de patentes que revelan diferentes propuestas relacionadas con circuitos integrados que incorporan
25 medios de detección de corriente basados en el uso de espejos de corriente, junto con una breve descripción de sus características principales.

JP9049858A se refiere a un circuito de regulación de detección de corriente que proporciona un mecanismo de espejo de corriente para detectar la
30 corriente que circula por una carga, a fin de controlar su valor. Para algunas realizaciones, el circuito de detección es integrado junto con dos transistores de una etapa de salida, en un dispositivo semiconductor integrado. La carga del circuito descrito en el documento de la patente japonesa, es colocada entre los dos transistores haciendo que el circuito no sea adecuado para la
35 detección de la corriente que circula a través de carga, debido a que la carga no está intercalada entre los transistores sino que tiene uno de sus extremos conectado a un punto intermedio entre ambos transistores.

US6756787B2 describe un circuito integrado teniendo un circuito y una unidad de medida de corriente para medir la corriente a través de un circuito funcional. La unidad de medida de corriente está conectada a un dispositivo de salida para enviar el valor de la corriente medida hacia un sistema de test externo mediante una conexión externa del circuito integrado e incluye un espejo de corriente y un dispositivo de conmutación para intermitentemente cargar un condensador, donde la corriente medida es proporcional al número de operaciones de carga del condensador que ocurren en un período de tiempo predeterminado. US6756787B2 no describe ningún sistema de test interno, ni un mecanismo diferente para la medición de la corriente además del ya asociado a la carga del condensador.

US7126354B2 describe un dispositivo para medir la corriente que pasa a través del transistor de salida de un circuito integrado utilizando dos sensores de corriente, ambos integrados en el mismo bloque semiconductor, y los cuales están formados por dos respectivos espejos de corriente, incluyendo cada uno dos transistores y un amplificador operacional para fijar los voltajes.

Cada uno de estos sensores de corriente da una señal de medida de corriente que es enviada a un circuito de evaluación externo, el cual, se encarga de dar la medida final de la corriente según las señales de corriente medidas y, en algunas realizaciones también, según la relación entre las celdas que constituyen a cada transistor. Las señales de medida de corriente son proporcionadas por las realizaciones dibujadas y descritas en US712635B2 en forma de los respectivos voltajes obtenidos mediante las respectivas resistencias para medida la corriente.

US7126354B2 no describe ni sugiere la integración de la unidad de evaluación en un circuito integrado, ni proporciona a este último un pin de salida externo que dé directamente la señal de medida de corriente.

De hecho, ninguna de las propuestas antes mencionadas ofrece un circuito integrado en que los medios de detección de corriente comprendan una unidad integrada de evaluación, la cual, dé directamente una señal de la medida de corriente mediante un pin de salida, i.e, que incluya un pin de salida que no tenga la necesidad de conectar un elemento externo, como la

resistencia de derivación antes mencionada para obtener la medida de corriente.

EXPLICACIÓN DE LA INVENCION

5

Parece necesario ofrecer una alternativa a los antecedentes de la técnica, que cubra las necesidades allí encontradas, particularmente aquellas relacionadas con la falta de circuitos integrados que ofrezcan la previamente mencionada medida directa de la corriente a través de un pin de salida del mismo.

10

Para ello, la presente invención proporciona un circuito integrado que contiene los medios para la medición de la corriente de carga, que comprende un pin de salida de corriente, en el que el medio integrado de medición de la corriente de carga que comprende a su vez al menos un primer sensor de espejo de corriente dispuesto para detectar la corriente que circula a través de la carga conectada al pin de salida de corriente. Al contrario de las propuestas conocidas, y de una manera característica, en el circuito integrado de la invención:

15

20

- el medio integrado para la medida de la corriente de carga además comprende una unidad de evaluación integrada, conectada al primer sensor espejo de corriente para recibir una primera señal de corriente detectada desde ahí en adelante, estando la unidad de evaluación destinada para procesar la primera señal de corriente detectada y para generar, como resultado del procesado, al menos una señal de salida que representa la corriente de carga medida;

25

30

- y el circuito integrado además comprende un pin de salida de medida de corriente conectado a una salida de la unidad de evaluación previamente integrada, el cual proporciona hacia el exterior del circuito integrado la señal de salida generada, como medida directa de corriente, la cual es proporcional a la corriente de carga.

35

Para una realización del circuito integrado de la invención, el primer sensor del espejo de corriente tiene el objeto de detectar la corriente positiva circulando a través de la carga, y el medio incorporado para la medición de la corriente de carga además comprende un segundo sensor de espejo de

35

corriente dispuesto para detectar la corriente negativa circulando a través de la carga.

La unidad de evaluación integrada está también conectada, como parte de una realización, al segundo detector de espejo de corriente para recibir la segunda señal de corriente detectada desde ese momento, estando la unidad de evaluación destinada a procesar ambas corrientes, la primera señal de corriente detectada y la segunda señal de corriente detectada, combinándolas para generar al menos una señal de salida representando la corriente de carga medida incluyendo los valores positivos y negativos.

Dependiendo de la realización, el circuito integrado de la invención proporciona una o más de las señales de salida generadas, representando la corriente medida, en la forma de señales analógicas de corriente y/o señales analógicas de voltaje y/o señales digitales y/o señales de frecuencia.

Según una realización, la unidad de evaluación está destinada para generar desde el mencionado procesado, diferentes señales de salida simultánea o separadamente, según una selección, todas ellas representando la corriente de carga medida.

Para dos realizaciones alternativas, el pin de salida de la corriente de medida está conectado a todas las diferentes señales de salida previamente citadas o conectado de forma selectiva a cada una de las mencionadas distintas señales de salida.

Para otra realización, el circuito integrado comprende diferentes pins de salida de la corriente medida, cada uno conectado al menos a una de las diferentes señales de salida.

Con el fin de generar las previamente mencionadas y/u otras posibles señales de salida, la unidad de evaluación comprende, dependiendo de la realización, uno o más de los siguientes módulos electrónicos: un sumador/restador para proporcionar los valores de las corrientes sumadas/ restadas, un convertidor de analógico a digital para proporcionar valores digitales (tales como registro digital TTL compatible con USB, RS-232 o interfase i2T), una unidad de corriente para proporcionar valores de corriente (aquellos medidos

directamente o valores proporcionales a ellos), un convertidor voltaje-frecuencia para proporcionar señales de frecuencia que modulan la información relacionada con los valores de corrientes medidos, un convertidor corriente-frecuencia para el mismo propósito que el convertidor voltaje-frecuencia, un convertidor corriente a voltaje (tal como los convertidores corriente a voltaje CMOS) para proporcionar valores de voltaje y una unidad de procesamiento y radio frecuencia para la transmisión inalámbrica de los valores medidos hacia un receptor externo.

- 10 Según una realización, el circuito integrado de la invención proporciona un amplificador operacional, tal como un amplificador operacional de salida de clase A, un amplificador operacional con una salida clase AB, y un amplificador diferencial, que comprenden una salida conectada al pin de salida de corriente y dos entradas diferenciales.

15 Otras realizaciones del circuito integrado de la invención están descritas según las reivindicaciones adjuntas en una sección posterior de la presente descripción.

- 20 Las aplicaciones para las cuales el circuito integrado de la invención es adecuado son numerosas, incluyendo, en forma no exhaustiva, aplicaciones de regulación y control, usos de protecciones y aplicaciones de instrumentación, tanto para medidas de bajos, como medios y altos niveles de corriente.

25 A lo largo de la descripción y las reivindicaciones la palabra "comprende" y sus variantes no pretenden excluir otras características técnicas, aditivos, componentes o pasos. Para los expertos en la materia, otros objetos, ventajas y características de la invención se desprenderán en parte de la descripción y en parte de la práctica de la invención. Los siguientes ejemplos y dibujos se proporcionan a modo de ilustración, y no se pretende que sean limitativos de la presente invención. Además, la presente invención cubre todas las posibles combinaciones de realizaciones particulares y preferidas aquí indicadas.

35

BREVE DESCRIPCIÓN DE LOS DIBUJOS

La Fig. 1.a muestra el circuito integrado de la invención, para una realización para la que éste proporciona o es un amplificador operacional incluyendo un pin de salida de la medida de corriente.

- 5 La Fig. 1.b muestra una realización del circuito integrado de la invención, similar al ilustrado en la figura Fig. 1.a, pero con un pin adicional para el propósito de programación y/o selección.

10 La Fig. 2.a muestra los bloques internos del amplificador operacional de la Fig. 1.a.

La Fig. 2.b muestra los bloques internos del amplificador operacional de la Fig. 1.b.

- 15 La Fig. 3 muestra los diferentes bloques del amplificador operacional como en la Fig. 2.a, conectado a una carga, y donde el interior de dos de los bloques se muestran de forma esquemática, incluyendo aquél relativo a los medios para la medición corriente.

- 20 La Fig. 4 muestra el interior de la unidad de evaluación incluida en el bloque de los medios de medición de la corriente en el caso sumador, como en la realización de la Fig. 2.b, en la que incluye el módulo de selección programable para seleccionar uno de los posibles tipos de salidas.

- 25 La Fig. 5 muestra esquemáticamente el interior de módulo de selección programable, según con la realización que comprende cinco tipos de salidas seleccionables.

DESCRIPCIÓN DETALLADA DE REALIZACIONES PARTICULARES

30

Las Figs. 1.a y 1.b muestran dos realizaciones del circuito integrado de la invención, en la forma de respectivos amplificadores operacionales A1, para aplicaciones de bajo o alto voltaje, ambas incluyen un nuevo pin, que no se incluye en amplificadores operacionales convencionales, el cual es el pin 4 de salida de la medida de la corriente, en el que directamente se proporciona una medida directa de la corriente, la cual es proporcional a la corriente de salida I_L que fluye a través del pin de salida 3, hacia la carga L conectada allí.

35

La diferencia entre las realizaciones ilustradas en las Fig. 1.a y 1.b es que en esta última comprende un pin adicional 8, cuyo propósito se describirá más adelante.

- 5 Los pins 1, 2, 5, 6 y 7 son pins estándar de los amplificadores operacionales convencionales, i.e. los pins 1 y 2 proporcionan una entrada diferencial par OPAMP, los pins 5 y 6 son las entradas de alimentación respectivas y el pin 7 es un entrada de referencia de voltaje.
- 10 Las Figs. 2.a y 2.b muestran los bloques internos de los amplificadores operacionales A1 de las figuras Figs. 1.a y 1.b, Fig. 2.b respectivamente, mostrando que, para la realización ilustrada de este modo, el anteriormente mencionado pin 8 está conectado a los módulos A4 y A5 situados dentro del bloque A2, los cuales serán descritos en detalle más adelante.
- 15 El Bloque 100 representa el par diferencial del OPAMP A1, el bloque 105 es una etapa de ganancia, el bloque 110 es un módulo de control de la etapa de salida, en este caso para una salida AB que define una salida tipo buffer para el OPAMP A1. El Bloque A2 implementa el medio de medida de corriente y el
- 20 bloque A3 es la etapa de salida.

Para otras realizaciones no ilustradas, el amplificador operacional A1 tiene una salida clase A o es un amplificador completamente diferencial.

- 25 La Fig. 3 muestra en detalle el interior de los bloques A2 y A3, representados mediante transistores MOSFETS, aunque para otra realización no mostrada, se puede extender a transistores bipolares.

- Los transistores 121 y 122 son los elementos de salida: transistor 121 es el
- 30 que inyecta la corriente del lado alto IP a la carga L, a través del pin de salida 3, y el transistor 122 es responsable de extraer la corriente del lado bajo IN de la carga L.

- Con el fin de duplicar o reproducir directamente la corriente de salida $IL = IP +$
- 35 IN, y no utilizar ningún elemento tipo de derivación o SHUNT, las corrientes principales IP y IN son duplicadas mediante los espejos de corriente 130 y 131, cuyo uso no afecta IL.

El voltaje de salida en la carga L, i.e. en el pin 3, debe ser duplicado de forma fidedigna mediante los transistores 130 y 131, lo que se consigue mediante a los amplificadores 140 y 150, los cuales fijan los voltajes en los puntos 31 y 33 respectivamente, de forma que sigan el nivel de voltaje en 3. El voltaje en 32 puede ser flotante o conectado a la referencia de masa y para una realización, es el voltaje de referencia de todo el OPAMP A1 introducido a través del pin 7. En consecuencia, OPAMP A1 puede ser alimentado de forma bipolar o unipolar.

Las salidas reguladas 141, 151 de los amplificadores reguladores 140, 150 son tratadas por los respectivos elementos LS1 y LS2, los cuales son reguladores de nivel (level shifters) para regular los niveles de voltaje de los transistores 142 y 152, respectivamente.

La corriente que circula a través de los transistores 130 y 142 es proporcional y sigue a IP, y la corriente que pasa a través de los transistores 131 y 152 es proporcional y sigue a IN.

Las dos corrientes proporcionales se suman mediante la unidad de evaluación 170, con el fin de generar y proporcionar en el pin 4 una señal de corriente medida la cual sigue IL en todo el intervalo y el cual, dependiendo de la realización, es una de uno o de otro tipo, como una señal de corriente, una señal de voltaje, una señal digital, una señal RF, etc.

La Fig. 4 ilustra una realización de la unidad de evaluación 170, para la cual se incluye el bloque A4 de la realización de las Figs. 1.b y 2.b. El circuito interior mostrado en la Fig.4 está compuesto por circuitos sumatorios de corriente CMOS, los cuales son bien conocidos cuando se aplican en otros campos técnicos, pero no como parte de un circuito integrado como el de la presente invención, y particularmente no como parte de una unidad de evaluación integrada en un circuito integrado.

Específicamente, la operación de los elementos internos de la unidad de evaluación 170 es como sigue:

La corriente copiada mediante los transistores 130 y 142 conectados en serie, la cual es proporcional a I_P , es inyectada en el espejo de corriente formado por los transistores 174, 173 y 171.

- 5 Por otro lado, la corriente copiada mediante los transistores 131 y 152 conectados en serie, la cual es proporcional a I_N , es inyectada al espejo de corriente formado por los transistores 177, 178, 179 y 180, la cual a su vez, es inyectada al espejo de corriente formado por los transistores 176, 175 y 172. La trayectoria seguida por la corriente proporcional a I_N es más compleja
10 que la correspondiente a la corriente proporcional a I_P debido a la necesidad de generar el sumador de corrientes formado por los transistores 171 y 172, respectivamente.

- Por lo tanto, la corriente proporcional a I_P es inyectada al transistor 171 y
15 copiada por él, y la corriente proporcional a I_N es inyectada al transistor 172 y copiada por él. Finalmente, ambas corrientes se suman y se inyectan por el espejo de corriente formado por los transistores 181, 182 y 183, en el bloque A4.

- 20 Las corrientes proporcionales, mencionadas anteriormente, que circulan a través del par de transistores 130-142 y 131-152, respectivamente, son sumadas mediante el circuito interno, particularmente gracias a los transistores 171 y 172, obteniendo así, en el punto 40, la corriente total proporcional a I_L .

- 25 Para una realización no ilustrada, el punto 40 está directamente conectado al pin 4, de ese modo, la señal de medida de corriente sería una señal de corriente que es directamente la corriente total proporcional a I_L , de signo positivo o unipolar.

- 30 El módulo de suma puede modificarse de forma que la corriente proporcional a I_N se sume con el signo cambiado y obtener la corriente total proporcional a I_L de signo bipolar.

- 35 Sin embargo, para la realización ilustrada en la Fig. 4, el punto 40 está conectado a la entrada del bloque A4, a fin de procesar la corriente total proporcional a I_L y generar a partir de aquí, una señal de medida de corriente

diferente, tal como las mencionadas anteriormente, a través de su salida, la cual está conectada al pin 4.

Una realización del bloque A4 se muestra en la Fig. 5, la cual muestra
5 diferentes módulos electrónicos multiplexados los cuales pueden seleccionarse dependiendo del tipo de señal de medida de corriente deseada a proporcionar a través del pin 4.

El bloque A4 constituye, por lo tanto, un módulo de selección A4 que incluye
10 los módulos electrónicos e incluye un selector programable para seleccionar uno de ellos mediante la conexión de éste al pin de salida 4 y al punto 40, el circuito integrado que comprende el pin 8 de selección (ver Fig. 4 y 2.b), conectado al modo de selección del módulo A4 y accesible desde el exterior del circuito integrado, para llevar a cabo la selección, que para algunas
15 realizaciones, es una selección programable.

Particularmente en la Fig.5, el módulo de selección A4 comprende los siguientes módulos electrónicos:

- un convertidor corriente-frecuencia I/F, para generar y proporcionar en 4 una
20 señal con una frecuencia proporcional a IL,
- una unidad de corriente I, para proporcionar directamente o procesar (filtrar, condicionar, etc.) la corriente que viene de 40,
- un convertidor corriente-voltaje I/V, para proporcionar en 4 una señal de voltaje obtenida mediante la conversión de la corriente total proporcional a IL
25 proveniente de 40, sin utilizar ninguna resistencia de derivación externa, por ejemplo mediante un convertidor CMOS I/V,
- un convertidor analógico a digital ADC, para convertir la señal analógica de 40 en una señal digital y proporcionar ésta a través de 4, y
- una unidad de procesado y radio RF, para generar y proporcionar una señal
30 RF de la corriente proveniente de 40, la cual puede ser asociada, por ejemplo, a un transmisor inalámbrico con el fin de enviar la señal RF a un receptor remoto.

La lista dada de unidades electrónicas ilustrada en la Fig. 5 y descrita
35 anteriormente, no es una lista exhaustiva de las unidades electrónicas, sino sólo una parte de todas las posibles unidades electrónicas utilizadas para diferentes realizaciones.

- Según la Fig. 2.b, el medio integrado para la medición de corriente de carga comprende además, una unidad de programación A5 para programar el primer o el primer y segundo detector de espejo de corriente para detectar
- 5 diferentes intervalos de corriente, a través de un pin de programación, el cual en este caso, es el mismo pin 8 que es utilizado para las funcionalidades de selección anteriormente descritas, pero que, para otras realizaciones no ilustradas, pueden ser otro pin diferente al pin 8.
- 10 El pin 8 de programación está conectado con la unidad de programación A5 y es accesible desde el exterior del circuito integrado, para llevar a cabo la programación.

REIVINDICACIONES

1. Circuito integrado con medios internos para la medición de la corriente de carga, que comprende un pin de salida de corriente (3), los medios internos
5 de medición de la corriente de carga comprendiendo al menos un primer sensor de espejo de corriente dispuesto para medir la corriente que circula a través de la carga (L) conectado al pin de salida de corriente (3), caracterizado porque:
- 10 - los medios internos para la medición de la corriente de carga además comprenden una unidad de evaluación integrada (170) conectada al menos al primer sensor de espejo de corriente para recibir una primera señal detectada de corriente detectada a partir de ahí, la unidad de evaluación (170) estando destinada para procesar al menos la primera señal de corriente detectada y
15 para generar, como resultado del procesado, al menos una señal de salida que represente la corriente de carga medida;
- y el circuito integrado además comprende un pin de salida de medida de corriente (4) conectado a una salida de la unidad de evaluación integrada
20 (170) para proporcionar al menos la señal de salida generada al exterior del circuito integrado, como una medida directa de corriente proporcional a la corriente de carga.
2. Circuito integrado según la reivindicación 1, donde el primer sensor de
25 espejo de corriente está destinado a la detección de la corriente positiva que circule a través de la carga (L), y los medios internos para la medición de la corriente de carga además comprenden un segundo sensor de espejo de corriente dispuesto para detectar la corriente negativa que circule a través de la carga (L).
30
3. Circuito integrado según la reivindicación 2, donde la corriente positiva es la corriente inyectada a la carga (L), o lado alto de corriente (IP), y la corriente negativa es la corriente que se extrae desde la carga (L), o lado bajo de corriente (IN).
35
4. Circuito integrado según cualquiera de las reivindicación 2 o 3, donde la unidad de evaluación integrada (170) está también conectada al segundo

- sensor de espejo de corriente para recibir una segunda señal de corriente detectada, la unidad de evaluación (170) estando destinada para el procesado de tanto la primera señal corriente detectada como de la segunda señal de corriente detectada, combinándolas para generar al menos una
- 5 señal de salida que represente la corriente de salida medida incluyendo valores positivos y negativos.
5. Circuito integrado según cualquiera de las reivindicaciones anteriores, donde la al menos una señal de salida se selecciona del grupo que consiste
- 10 en una señal analógica de corriente, una señal analógica de voltaje, una señal digital y una señal de frecuencia.
6. Circuito integrado según la reivindicación 5, donde la unidad de evaluación (170) está prevista para la generación, a partir del procesado, de diferentes
- 15 señales de salida, simultáneamente o por separado según una selección, todas ellas representando la corriente de carga medida.
7. Circuito integrado según la reivindicación 6, donde el pin de salida de la corriente medida (4) se conecta a todas las diferentes señales de salida.
- 20 8. Circuito integrado según la reivindicación 6, donde al menos el pin de salida de la medida de la corriente (4) es conectable de forma selectiva a cada una de las mencionadas señales de salida.
- 25 9. Circuito integrado según la reivindicación 6, que comprende varios pines de salida de corriente de medida, cada uno conectado al menos a una de las señales de salida.
- 30 10. Circuito integrado según cualquiera de las reivindicaciones 5 a 9, donde la unidad de evaluación (170) comprende al menos uno de los siguientes módulos electrónicos: un sumador, un convertidor analógico a digital (ADC), una unidad de corriente (I), un convertidor voltaje-frecuencia, un convertidor corriente-frecuencia (I/F), un convertidor corriente a voltaje (I/V) y una unidad de procesado y radio frecuencia (RF).
- 35 11. Circuito integrado según la reivindicación 10, donde la unidad de evaluación (170) comprende un módulo de selección (A4) incluyendo los

módulos electrónicos y un selector programable para seleccionar uno de ellos mediante su conexión al pin de salida (4) y a una entrada de corriente (40) que proporciona la corriente detectada, el circuito integrado comprendiendo un pin de selección (8) conectado al módulo de selección (A4) y accesible desde el exterior del circuito integrado, para llevar a cabo la selección.

12. Circuito integrado según la reivindicación 10, donde el convertidor de corriente a voltaje (I/V) es un convertidor de corriente a voltaje CMOS.

10 13. Circuito integrado según cualquiera de las reivindicaciones anteriores, donde el primer sensor de espejo de corriente comprende:

- un primer transistor (130) y un segundo transistor (142) conectados en serie, donde la base o la puerta del primer transistor (130) está conectado respectivamente con la base o la puerta de un primer transistor de salida (121), cuyo drenador o colector está conectado al pin de salida de corriente (3);

- un amplificador regulador (140) cuyas entradas están conectadas respectivamente al drenador o colector del primer transistor (130) y al drenador o colector del primer transistor de salida (121), y

- un regulador de nivel (LS1) con una entrada conectada a una salida del amplificador regulador (140) y a una salida conectada a la base o puerta del segundo transistor (142) con el fin de proveer a este último de una polarización;

donde la fuente o emisor del primer transistor (130) está conectada al pin de entrada de voltaje de alimentación (5), y el drenador o colector del segundo transistor (142) está conectado a la unidad de evaluación (170) para proveer a esta última de la primera señal de corriente detectada.

14. Circuito integrado según la reivindicación 13 cuando depende, directa o indirectamente, de la reivindicación 2, donde el segundo sensor de espejo de corriente comprende:

- un primer transistor (131) y un segundo transistor (152) conectados en serie, donde la base o puerta del primer transistor (131) está conectada respectivamente con la base o la puerta de un segundo transistor de salida (122), cuyo drenador o colector está conectado al pin de salida de corriente (3);

- un amplificador regulador (150) cuyas entradas están conectadas respectivamente al drenador o colector del primer transistor (131) y al drenador o colector del segundo transistor de salida (122), y

- un regulador de nivel (LS2) con una entrada conectada a una salida del amplificador regulador (150) y a una salida conectada a la base o puerta del segundo transistor (152) con el fin de proveer a este último de una polarización correcta;

donde la fuente o emisor del primer transistor (131) se conecta a un pin de entrada de voltaje de alimentación (6) y el drenador o colector del segundo transistor (152) se conecta a la unidad de evaluación (170) para proveer a esta última de la segunda señal de corriente detectada.

15. Circuito integrado según cualquiera de las reivindicaciones anteriores, donde el circuito proporciona un amplificador operacional (A1) que comprende una salida conectada al pin de corriente de salida (3), y dos entradas diferenciales (1,2).

16. Circuito integrado según la reivindicación 15, donde el amplificador operacional (A1) es uno o más seleccionados entre el grupo que consiste en: amplificador operacional con una salida clase A, amplificador operacional con una salida clase AB, y amplificador completamente diferencial.

17. Circuito integrado según cualquiera de las reivindicaciones anteriores, donde los medios internos para la medición de la corriente de carga comprenden una unidad de programación (A5) para programar el primer o el primer y segundo sensor de espejo de corriente para detectar diferentes intervalos de corriente, y el circuito integrado comprende un pin de programación (8) conectado a la unidad de programación (A5) y accesible desde el exterior al circuito integrado, para llevar a cabo la programación.

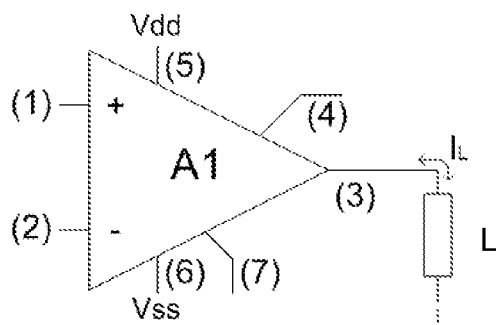


Fig. 1.a

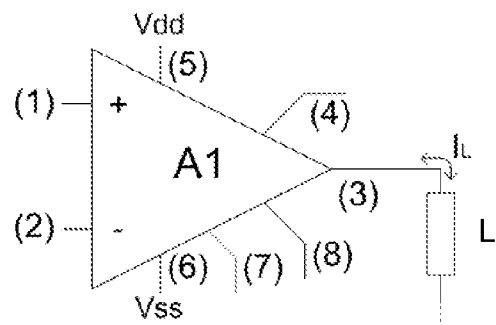


Fig. 1.b

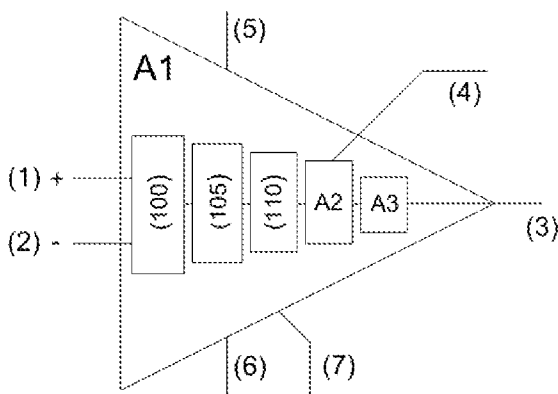


Fig. 2.a

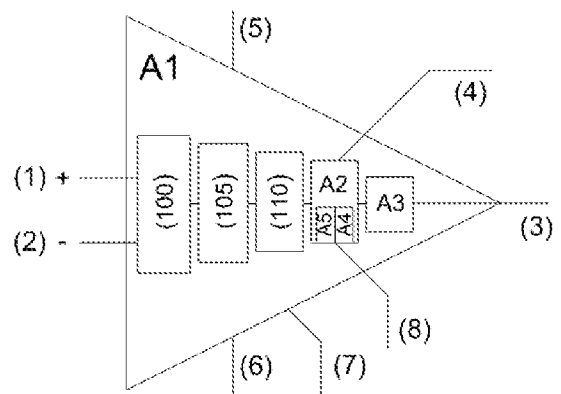


Fig. 2.b

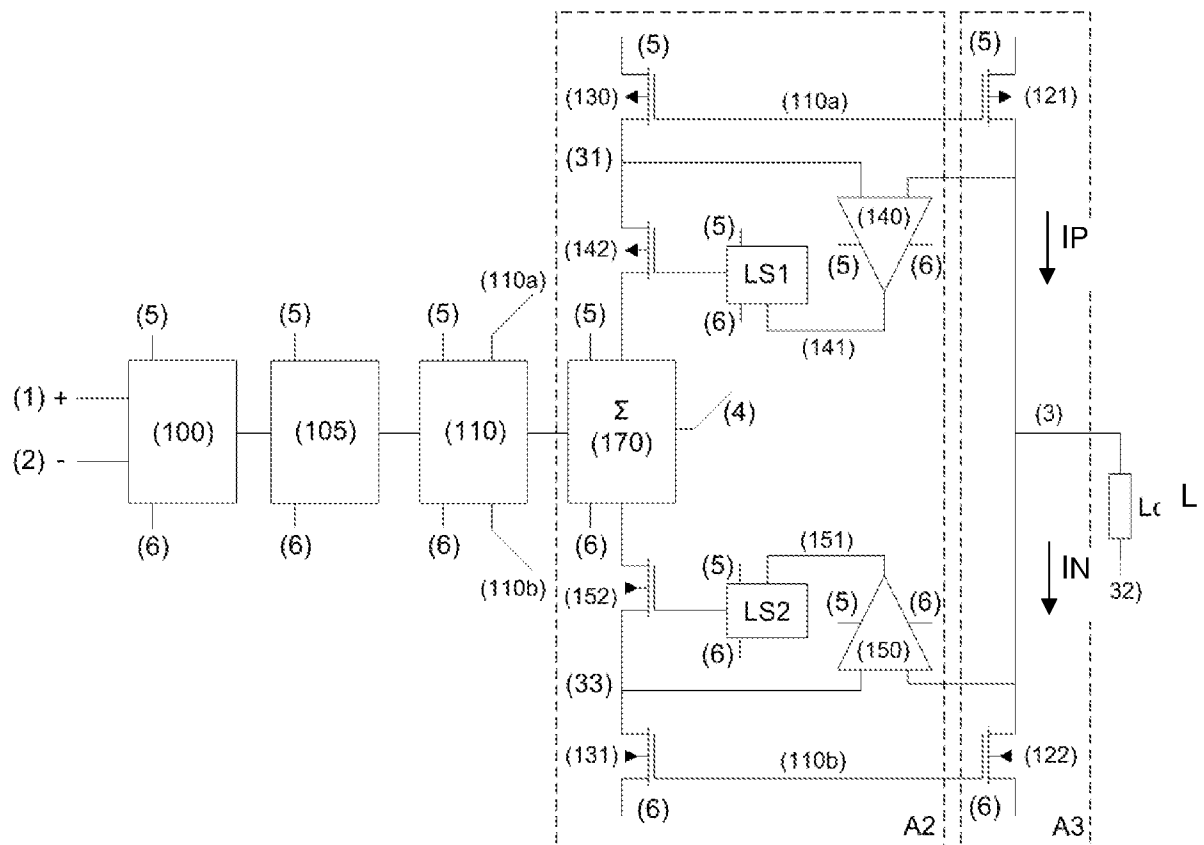


Fig. 3

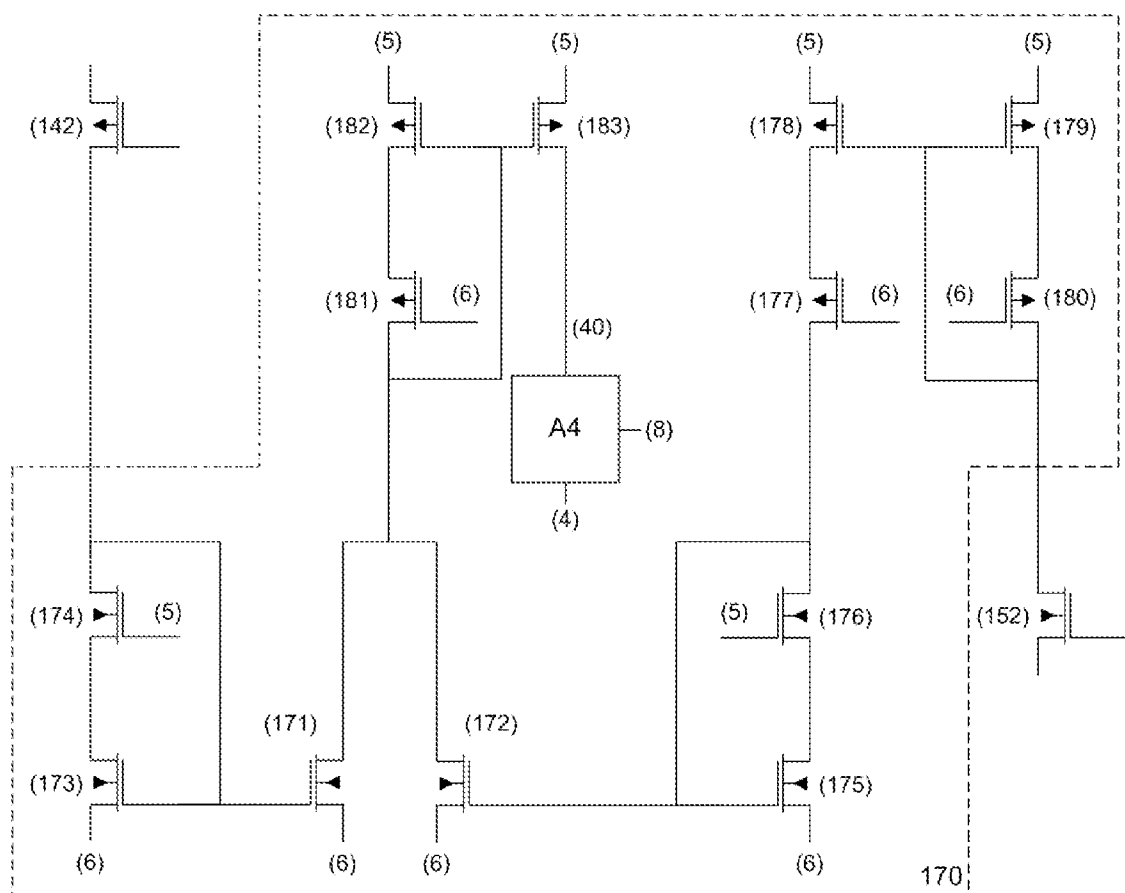


Fig. 4

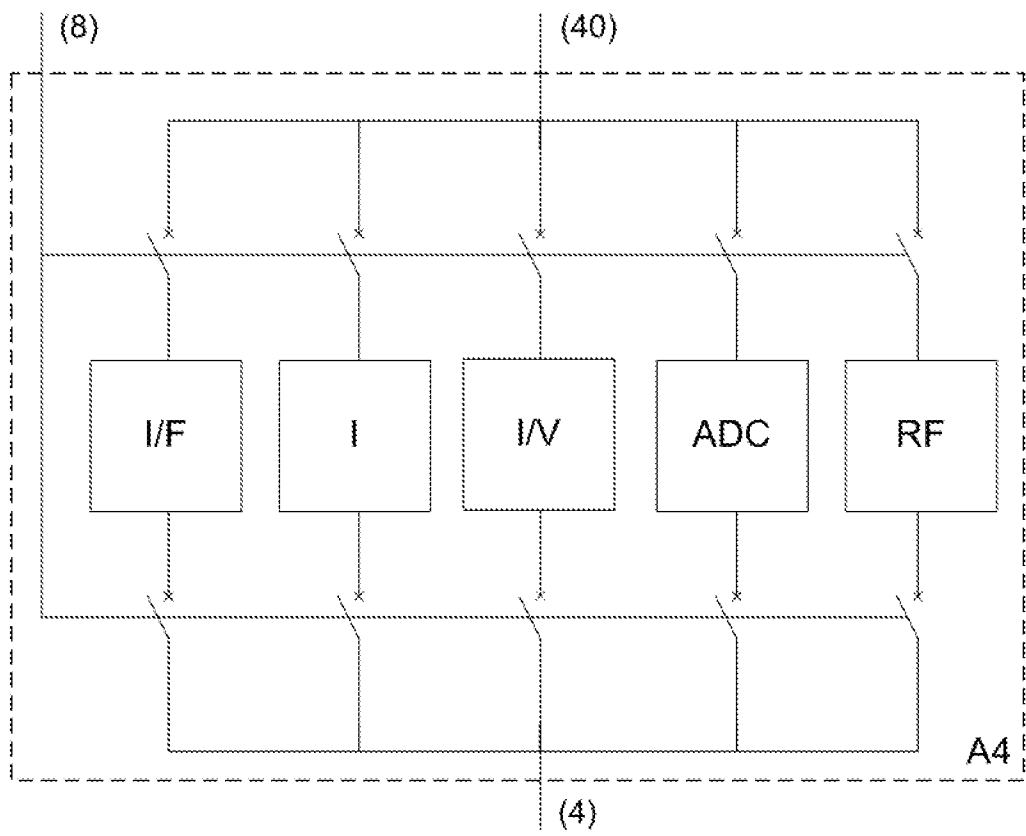


Fig. 5

INTERNATIONAL SEARCH REPORT

International application No.
PCT/ES2012/070253

A. CLASSIFICATION OF SUBJECT MATTER

H01L27/04 (2006.01)

G01R19/00 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L, G01R

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPODOC, INVENES

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2010134086 A1 (THEIL ARON ET AL.) 03/06/2010, figure 1, paragraphs[0022 - 0028]; abstract.	1, 5-12
Y		2-4
A		13-17
Y	EP 0693749 A1 (SGS THOMSON MICROELECTRONICS) 24/01/1996, paragraphs[0025 - 0027]; abstract.	2-4
A		13, 14 y 17

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance.	
"E" earlier document but published on or after the international filing date	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"O" document referring to an oral disclosure use, exhibition, or other means.	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other documents , such combination being obvious to a person skilled in the art
"P" document published prior to the international filing date but later than the priority date claimed	"&" document member of the same patent family

Date of the actual completion of the international search
01/08/2012

Date of mailing of the international search report
(08/08/2012)

Name and mailing address of the ISA/

Authorized officer
M. Argüeso Montero

OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Facsimile No.: 91 349 53 04

Telephone No. 91 3493273

INTERNATIONAL SEARCH REPORT

International application No.

Information on patent family members

PCT/ES2012/070253

Patent document cited in the search report	Publication date	Patent family member(s)	Publication date
US2010134086 A	03.06.2010	DE102008059853 A US8098058 B	02.06.2010 17.01.2012
-----	-----	-----	-----
EP0693749 AB	24.01.1996	EP19940410051 JP8105920 A JP2996145B2 B SG33422 A US5644484 A	19.07.1994 23.04.1996 27.12.1999 18.10.1996 01.07.1997
-----	-----	-----	-----

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº

PCT/ES2012/070253

A. CLASIFICACIÓN DEL OBJETO DE LA SOLICITUD

H01L27/04 (2006.01)

G01R19/00 (2006.01)

De acuerdo con la Clasificación Internacional de Patentes (CIP) o según la clasificación nacional y CIP.

B. SECTORES COMPRENDIDOS POR LA BÚSQUEDA

Documentación mínima buscada (sistema de clasificación seguido de los símbolos de clasificación)

H01L, G01R

Otra documentación consultada, además de la documentación mínima, en la medida en que tales documentos formen parte de los sectores comprendidos por la búsqueda

Bases de datos electrónicas consultadas durante la búsqueda internacional (nombre de la base de datos y, si es posible, términos de búsqueda utilizados)

EPODOC, INVENES

C. DOCUMENTOS CONSIDERADOS RELEVANTES

Categoría*	Documentos citados, con indicación, si procede, de las partes relevantes	Relevante para las reivindicaciones nº
X	US 2010134086 A1 (THEIL ARON ET AL.) 03/06/2010, figura 1, párrafos[0022 - 0028]; resumen.	1, 5-12
Y		2-4
A		13-17
Y	EP 0693749 A1 (SGS THOMSON MICROELECTRONICS) 24/01/1996, párrafos[0025 - 0027]; resumen.	2-4
A		13, 14 y 17

☐ En la continuación del recuadro C se relacionan otros documentos

☒ Los documentos de familias de patentes se indican en el anexo

* Categorías especiales de documentos citados:	"T"	documento ulterior publicado con posterioridad a la fecha de presentación internacional o de prioridad que no pertenece al estado de la técnica pertinente pero que se cita por permitir la comprensión del principio o teoría que constituye la base de la invención.
"A" documento que define el estado general de la técnica no considerado como particularmente relevante.	"X"	documento particularmente relevante; la invención reivindicada no puede considerarse nueva o que implique una actividad inventiva por referencia al documento aisladamente considerado.
"E" solicitud de patente o patente anterior pero publicada en la fecha de presentación internacional o en fecha posterior.	"Y"	documento particularmente relevante; la invención reivindicada no puede considerarse que implique una actividad inventiva cuando el documento se asocia a otro u otros documentos de la misma naturaleza, cuya combinación resulta evidente para un experto en la materia.
"L" documento que puede plantear dudas sobre una reivindicación de prioridad o que se cita para determinar la fecha de publicación de otra cita o por una razón especial (como la indicada).	"&"	documento que forma parte de la misma familia de patentes.
"O" documento que se refiere a una divulgación oral, a una utilización, a una exposición o a cualquier otro medio.		
"P" documento publicado antes de la fecha de presentación internacional pero con posterioridad a la fecha de prioridad reivindicada.		

Fecha en que se ha concluido efectivamente la búsqueda internacional.
01/08/2012

Fecha de expedición del informe de búsqueda internacional.
08-AGOSTO- 2012 (08/08/2012)

Nombre y dirección postal de la Administración encargada de la búsqueda internacional
OFICINA ESPAÑOLA DE PATENTES Y MARCAS
Paseo de la Castellana, 75 - 28071 Madrid (España)
Nº de fax: 91 349 53 04

Funcionario autorizado
M. Argüeso Montero
Nº de teléfono 91 3493273

INFORME DE BÚSQUEDA INTERNACIONAL

Solicitud internacional nº

Informaciones relativas a los miembros de familias de patentes

PCT/ES2012/070253

Documento de patente citado en el informe de búsqueda	Fecha de Publicación	Miembro(s) de la familia de patentes	Fecha de Publicación
US2010134086 A	03.06.2010	DE102008059853 A US8098058 B	02.06.2010 17.01.2012
-----	-----	-----	-----
EP0693749 AB	24.01.1996	EP19940410051 JP8105920 A JP2996145B2 B SG33422 A US5644484 A	19.07.1994 23.04.1996 27.12.1999 18.10.1996 01.07.1997
-----	-----	-----	-----