

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5377579号
(P5377579)

(45) 発行日 平成25年12月25日(2013.12.25)

(24) 登録日 平成25年10月4日(2013.10.4)

(51) Int.Cl. F I
 H O 3 F 3/68 (2006.01) H O 3 F 3/68 B
 H O 3 F 3/217 (2006.01) H O 3 F 3/217

請求項の数 23 外国語出願 (全 29 頁)

(21) 出願番号	特願2011-131670 (P2011-131670)	(73) 特許権者	592051453
(22) 出願日	平成23年6月13日 (2011.6.13)		ハーマン インターナショナル インダストリーズ インコーポレイテッド
(65) 公開番号	特開2012-5122 (P2012-5122A)		アメリカ合衆国 カリフォルニア州 91329 ノースリッジ パルボア プールヴァード 8500
(43) 公開日	平成24年1月5日 (2012.1.5)		
審査請求日	平成23年8月1日 (2011.8.1)	(74) 代理人	100078282
(31) 優先権主張番号	61/354,565		弁理士 山本 秀策
(32) 優先日	平成22年6月14日 (2010.6.14)	(74) 代理人	100062409
(33) 優先権主張国	米国 (US)		弁理士 安村 高明
(31) 優先権主張番号	13/158,281	(74) 代理人	100113413
(32) 優先日	平成23年6月10日 (2011.6.10)		弁理士 森下 夏樹
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 高効率、バランスを保たれた出力増幅器システム

(57) 【特許請求の範囲】

【請求項1】

高効率増幅器システムであって、該高効率増幅器システムは、

第1出力ステージであって、該第1出力ステージが、該第1出力ステージによって増幅される第1の増幅された信号を出力するように構成される、第1出力ステージと、

該第1出力ステージと並列に連結される第2出力ステージであって、該第2出力ステージが、該第2出力ステージによって増幅される第2の増幅された信号を出力するように構成される、第2出力ステージと、

該第1および第2出力ステージに含まれる複数のスイッチをコントロールするように動作可能なパルス幅変調器であって、該パルス幅変調器が、さらに、該第1および第2出力ステージの各々からの電流出力を表す信号に基づいて、該第1および第2出力ステージの各々の出力電力のバランスを保つように動作可能であり、該第1および第2出力ステージの各々からの電流出力は、該第1および第2出力ステージの各々のそれぞれのスイッチに含まれる電流センサーで感知されるスイッチ電流に基づいている、パルス幅変調器とを含み、

該パルス幅変調器が、さらに、該第1出力ステージおよび該第2出力ステージの各々におけるそれぞれのスイッチングイベントに応答して、該第1出力ステージおよび該第2出力ステージの各々からのそれぞれの電流出力を無視するように動作可能である、高効率増幅器システム。

【請求項2】

前記第 1 および第 2 出力ステージは、前記高効率増幅器システムの出力電力の実質的に等しい部分を提供するように、前記パルス幅変調器によってコントロールされる、請求項 1 に記載の高効率増幅器システム。

【請求項 3】

前記第 1 出力ステージおよび前記第 2 出力ステージの各々は、低い側のスイッチと高い側のスイッチとを含み、前記パルス幅変調器は、該第 1 および第 2 出力ステージの各々の該低い側のスイッチまたは該高い側のスイッチのうちの 1 つによって提供される電流を表す信号を受信するように構成される、請求項 1 に記載の高効率増幅器システム。

【請求項 4】

前記パルス幅変調器は、前記それぞれのスイッチングイベントにตอบสนองして、電流を表す前記信号から前記低い側のスイッチまたは前記高い側のスイッチのシュートスルー電流を除外するようにさらに動作可能である、請求項 3 に記載の高効率増幅器。

【請求項 5】

前記パルス幅変調器は、インターリーブスイッチングを用いて前記複数のスイッチを動作させるように動作可能である、請求項 1 に記載の高効率増幅器。

【請求項 6】

前記第 1 出力ステージおよび前記第 2 出力ステージの各々は、高い側のスイッチおよび低い側のスイッチを含み、該第 1 および第 2 出力ステージの各々からの電流出力を表す信号は、該低い側のスイッチのそれぞれのスイッチング電流である、請求項 1 に記載の高効率増幅器。

【請求項 7】

高効率増幅器システムであって、該高効率増幅器システムは、

複数のスイッチングステージを含む出力ステージであって、該スイッチングステージの各々が、高い側のスイッチと低い側のスイッチとを含む、出力ステージと、

該スイッチングステージの各々の低い側のスイッチ、または高い側のスイッチにおいて流れる電流を表す信号を生成するように構成される電流センサーであって、該電流センサーは、スイッチ電流を感知するように第 1 および第 2 出力ステージの各々における該低い側のスイッチの一部として含まれる、電流センサーと、

電流を表す該信号に基づいて該スイッチングステージの各々からそれぞれに供給される出力電流のバランスを保つように構成される変調器と

を含む、高効率増幅器システム。

【請求項 8】

前記変調器は、前記少なくとも 1 つの低い側のスイッチ、または前記少なくとも 1 つの高い側のスイッチのダイオード回復間隔の間に、電流を表す前記信号を無視するようにさらに構成される、請求項 7 に記載の高効率増幅器システム。

【請求項 9】

前記出力ステージは、第 1 出力ステージであり、前記高効率増幅器は、該第 1 出力ステージと協働的に動作可能な第 2 出力ステージをさらに含み、該第 2 出力ステージが線形増幅器として動作可能である、請求項 7 に記載の高効率増幅器システム。

【請求項 10】

前記第 1 出力ステージは、第 1 所定範囲において、該第 1 出力ステージの出力電力を用いて負荷を駆動するように構成され、前記第 2 出力ステージは、該第 1 所定範囲より少ない第 2 所定範囲において、該第 2 出力ステージの出力電力を用いて該負荷を駆動するように構成される、請求項 9 に記載の高効率増幅器システム。

【請求項 11】

前記第 1 出力ステージは、スイッチモード出力ステージとして動作可能であり、該第 1 出力ステージが、インターリーブスイッチングを用いて動作可能な複数のスイッチを含む、請求項 9 に記載の高効率増幅器システム。

【請求項 12】

前記出力ステージは、インターリーブ変換器として動作可能である、請求項 7 に記載の高

10

20

30

40

50

効率増幅器システム。

【請求項 13】

前記変調器は、スイッチングイベントの間に、該変調器による使用のために電流を表す前記信号を一時的に格納するように構成されるバッファを含む、請求項 7 に記載の高効率増幅器システム。

【請求項 14】

高効率増幅器システムの動作方法であって、該方法は、

第 1 出力ステージを用いて第 1 の増幅された信号を出力することであって、該第 1 の増幅された信号が、該第 1 出力ステージによって増幅される、ことと、

第 2 の増幅された信号を出力することであって、該第 2 の増幅された信号が、該第 1 出力ステージと並列に連結される第 2 出力ステージによって増幅される、ことと、

パルス幅変調器を用いて、該第 1 出力ステージおよび該第 2 出力ステージに含まれる複数のスイッチのスイッチングをコントロールすることと、

該第 1 および第 2 出力ステージの各々のそれぞれのスイッチに含まれる電流センサーで該第 1 出力ステージおよび該第 2 出力ステージの各々の電流出力を感知することにより、スイッチ電流を感知することと、

該パルス幅変調器を用いて、該第 1 出力ステージおよび該第 2 出力ステージの各々によって生成される出力電力のバランスを大体等しいように保つことであって、該出力電力が、該第 1 出力ステージおよび該第 2 出力ステージの各々の電流出力に従ってバランスを保持される、ことと、

該第 1 出力ステージおよび該第 2 出力ステージのそれぞれのスイッチングイベントの間に、該パルス幅変調器を用いて、該第 1 出力ステージおよび該第 2 出力ステージの各々のそれぞれの電流出力を無視することと

を含む、方法。

【請求項 15】

前記第 1 出力ステージおよび前記第 2 出力ステージは、前記高効率増幅器システムに含まれる複数のスイッチングステージの一部であり、該スイッチングステージの各々が、前記複数のスイッチのうち少なくとも 2 つを含み、前記方法は、前記パルス幅変調器が該スイッチングステージの各々によって生成される出力電力のバランスを大体等しいように保つことをさらに含み、該出力電力が、該複数のスイッチングステージの各々の電流出力に従ってバランスを保持される、請求項 14 に記載の方法。

【請求項 16】

前記第 1 出力ステージおよび前記第 2 出力ステージの各々の前記電流出力を無視することは、該第 1 出力ステージおよび該第 2 出力ステージの各々に含まれる低い側のスイッチまたは高い側のスイッチのスイッチングイベントの間に、該電流出力を無視することを含む、請求項 14 に記載の方法。

【請求項 17】

前記パルス幅変調器を用いて電流情報をバッファすることと、前記スイッチングイベントの間に、該パルス幅変調器を用いてフィードバックコントロールを行うために該バッファされた電流情報を使うこととをさらに含む、請求項 16 に記載の方法。

【請求項 18】

前記第 1 出力ステージおよび前記第 2 出力ステージの各々は、高い側のスイッチおよび低い側のスイッチを含み、前記方法は、該低い側のスイッチ、または該高い側のスイッチのうち少なくとも 1 つのダイオード回復間隔の間に前記電流出力を無視することをさらに含む、請求項 14 に記載の方法。

【請求項 19】

前記第 1 出力ステージおよび前記第 2 出力ステージは、スイッチモード変換器に含まれ、前記方法は、前記パルス幅変調器を用いて、インターリーブで動作するように該第 1 出力ステージおよび該第 2 出力ステージをコントロールすることをさらに含む、請求項 14 に記載の方法。

【請求項 20】

前記第 1 出力ステージおよび前記第 2 出力ステージは、スイッチモード変換器に含まれ、前記高効率増幅器システムはまた、負荷を供給するために、該スイッチモード変換器と並列で協働的に動作可能な線形増幅器を含む、請求項 14 に記載の方法。

【請求項 21】

第 1 所定範囲において、前記線形増幅器の出力電力で前記負荷を駆動することと、該第 1 所定範囲より大きい第 2 所定範囲において、前記スイッチモード増幅器の出力電力で該負荷を駆動することとをさらに含む、請求項 20 に記載の方法。

【請求項 22】

前記第 1 出力ステージおよび前記第 2 出力ステージの各々は、高い側のスイッチおよび低い側のスイッチを含み、前記方法は、該第 1 出力ステージおよび該第 2 出力ステージの各々の電流出力を、それぞれの低い側のスイッチのスイッチング電流として感知することをさらに含む、請求項 14 に記載の方法。

10

【請求項 23】

前記高い側のスイッチおよび前記低い側のスイッチは、MOSFET であり、前記第 1 出力ステージおよび前記第 2 出力ステージの各々の電流出力を、それぞれの低い側のスイッチのスイッチング電流として感知することは、該低い側のスイッチの一部として含まれる感知 FET 構造で該電流出力を感知することを含む、請求項 22 に記載の方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本出願は、2010年6月14日に提出された米国仮特許出願第 61/354,565 号の優先権を主張する。上記の出願は、本明細書で参照することにより組み込まれる。

【0002】

(本発明の背景)

1. 技術分野

本発明は、概して、オーディオ増幅器に関し、より具体的に、高効率オーディオ増幅器システムに関する。

【背景技術】

【0003】

30

2. 関連技術

増幅器は、入力信号を増幅し、そして増幅された出力信号を生成するために利用される。いくつかの用途において、オーディオ増幅器として動作する増幅器は、オーディオ信号を入力信号として受信し、そして増幅されたオーディオ信号を出力信号として生成するために使用される。増幅器は、それらの動作特性に基づいて、異なる種類に分類され得る。増幅器の種類は、クラス A、クラス B、クラス AB、クラス C、およびクラス D を含む。クラス A、クラス B、およびクラス AB 増幅器は、典型的に、アナログデザインと考えられる。クラス D 増幅器は、それらのスイッチモード動作のために、典型的に、スイッチングデザインと考えられる。クラス A、クラス B、およびクラス AB 増幅器は、通常、より高い損失で動作し、それゆえに、クラス D 増幅器より低い効率で動作する。動作の効率は、増幅器に電力を供給するエネルギーソースが制限されるときに重要な考慮事項であり得る。加えて、増幅器を設計するとき、増幅器が製造される構成要素のコストは、関心事であり得る。

40

【発明の概要】

【課題を解決するための手段】

【0004】

(要約)

高効率オーディオ増幅器は、特定用途集積回路 (ASIC) としてインプリメントされ得る。増幅器は、第 2 出力ステージと並列に連結される第 1 出力ステージを含むオーディオ増幅器であり得る。第 1 出力ステージは、クラス AB 電力ステージのような散逸出力カス

50

テージであり得る。第2出力ステージは、電流波形の最適化されたスイッチモードステージまたはクラスD電力ステージのようなスイッチモード電力ステージであり得る。スイッチモード出力ステージは、パルス幅変調器を用いたパルス幅変調(PWM)と共に動作し得る。第1および第2出力ステージは、増幅された出力信号で負荷を駆動するために協動的に動作し得る。一例において、入力信号は、オーディオ信号であり得、増幅された出力信号は、1つ以上の拡声器のような負荷を駆動し得る。

【0005】

高効率動作を得るために、第1出力ステージは、入力信号の任意の大きさに動作し得、その一方で、第2出力ステージは、選択的に無効にされ得、有効にされ得る。第2出力ステージは、第1出力ステージの動作に基づいて、選択的に有効にされ得、無効にされ得る。第2出力ステージの動作のコントロールは、増幅された出力信号の所定閾値の振幅または大きさに基づき得る。動作の間に、入力オーディオ信号が、静止状態の間のようにないまたは非常に小さいとき、第2出力ステージは、無効にされ得、第1出力ステージは、増幅された出力信号を提供するために独立に動作し得る。増幅された出力信号が所定閾値を超えると、第2出力ステージの動作は、第1出力ステージと協働的に動作するように有効にされ得る。第2出力ステージが有効にされ得るとき、第2出力ステージは、増幅された出力信号のリプル電流を最小化するために、インターリーブで動作し得る。第2出力ステージが有効にされる一方で、第1出力ステージは、エラーを増幅された出力信号から取り除くためのアクティブなフィルターとして動作し続け得る。入力信号が再び閾値未満に下がるとき、第2出力ステージは、再び無効にされ得、負荷が第1出力ステージのみによって供給される。

【0006】

第2出力ステージは、各々が複数のスイッチを有する複数のスイッチング出力ステージを有し得る。スイッチング出力ステージのスイッチは、増幅された出力信号のリプル電流を最小化するために、インターリーブで動作され得る。高効率オーディオ増幅器システムに含まれる、パルス幅変調器のような変調器は、電流信号を少なくとも1つの電流センサーから受信し得る。電流信号は、スイッチング出力ステージのうちのそれぞれの少なくとも1つの電流フローを示し得る。電流信号は、スイッチング出力ステージの各々に含まれるスイッチのスイッチング移行期間外のスイッチング出力ステージの電流フローを表す電流信号の平均を提供するために処理され得る。処理された電流信号は、それぞれのスイッチング出力ステージの各々の出力電流のバランスを保つために、スイッチング出力ステージに含まれるスイッチのスイッチングをコントロールするように変調器によって使われ得る。

【0007】

本発明の他のシステム、方法、特徴および利点は、当業者にとって以下の図面および詳細な記述の調査の下で明白であり、または明白になる。全部のこのような追加のシステム、方法、特徴および利点が、本明細書内に含まれ、本発明の範囲内であり、そして以下の請求内容によって保護されることは意図される。

【0008】

例えば、本発明は、以下の項目を提供する。

(項目1) 高効率増幅器システムであって、該高効率増幅器システムは、

第1出力ステージであって、該第1出力ステージが、該第1出力ステージによって増幅される第1の増幅された信号を出力するように構成される、第1出力ステージと、

該第1出力ステージと並列に連結される第2出力ステージであって、該第2出力ステージが、該第2出力ステージによって増幅される第2の増幅された信号を出力するように構成される、第2出力ステージと、

該第1および第2出力ステージに含まれる複数のスイッチをコントロールするように動作可能なパルス幅変調器であって、該パルス幅変調器が、さらに、該第1および第2出力ステージの各々から出力される電流を表す信号に基づいて、該第1および第2出力ステージの各々の出力電力のバランスを保つように動作可能である、パルス幅変調器と

10

20

30

40

50

を含み、

該パルス幅変調器が、さらに、該第1および第2出力ステージの各々におけるそれぞれのスイッチングイベントに応答して、該第1出力ステージおよび該第2出力ステージの各々からそれぞれの電流出力を無視するように動作可能である、高効率増幅器システム。

(項目2) 上記第1および第2出力ステージは、上記高効率増幅器システムの出力電力の実質的に等しい部分を提供するように、上記パルス幅変調器によってコントロールされる、上記項目に記載の高効率増幅器システム。

(項目3) 上記第1出力ステージおよび上記第2出力ステージの各々は、低い側のスイッチと高い側のスイッチとを含み、上記パルス幅変調器は、該第1および第2出力ステージの各々の該低い側のスイッチまたは該高い側のスイッチのうちの1つによって提供される電流を表す信号を受信するように構成される、上記項目のいずれかに記載の高効率増幅器システム。

10

(項目4) 上記パルス幅変調器は、上記それぞれのスイッチングイベントに応答して、電流を表す上記信号から上記低い側のスイッチまたは上記高い側のスイッチのシュートスルー電流を除外するようにさらに動作可能である、上記項目のいずれかに記載の高効率増幅器。

(項目5) 上記パルス幅変調器は、インターリーブスイッチングを用いて上記複数のスイッチを動作させるように動作可能である、上記項目のいずれかに記載の高効率増幅器。

(項目6) 高効率増幅器システムであって、該高効率増幅器システムは、

複数のスイッチングステージを含む出力ステージであって、該スイッチングステージの各々が、高い側のスイッチと低い側のスイッチとを含む、出力ステージと、

20

該スイッチングステージの各々の低い側のスイッチ、または高い側のスイッチにおいて流れる電流を表す信号を生成するように構成される電流センサーと、

電流を表す該信号に基づいて該スイッチングステージの各々からそれぞれに供給される出力電流のバランスを保つように構成される変調器とを含む、高効率増幅器システム。

(項目7) 上記変調器は、上記少なくとも1つの低い側のスイッチ、または上記少なくとも1つの高い側のスイッチのダイオード回復間隔の間に、電流を表す上記信号を無視するようにさらに構成される、上記項目のいずれかに記載の高効率増幅器システム。

(項目8) 上記出力ステージは、第1出力ステージであり、上記高効率増幅器は、該第1出力ステージと協働的に動作可能な第2出力ステージをさらに含み、該第2出力ステージが線形増幅器として動作可能である、上記項目のいずれかに記載の高効率増幅器システム。

30

(項目9) 上記第1出力ステージは、第1所定範囲において、該第1出力ステージの出力電力を用いて負荷を駆動するように構成され、上記第2出力ステージは、該第1所定範囲より少ない第2所定範囲において、該第2出力ステージの出力電力を用いて該負荷を駆動するように構成される、上記項目のいずれかに記載の高効率増幅器システム。

(項目10) 上記第1出力ステージは、スイッチモード出力ステージとして動作可能であり、該第1出力ステージが、インターリーブスイッチングを用いて動作可能な複数のスイッチを含む、上記項目のいずれかに記載の高効率増幅器システム。

40

(項目11) 上記出力ステージは、インターリーブ変換器として動作可能である、上記項目のいずれかに記載の高効率増幅器システム。

(項目12) 上記変調器は、スイッチングイベントの間に、該変調器による使用のために電流を表す上記信号を一時的に格納するように構成されるバッファを含む、上記項目のいずれかに記載の高効率増幅器システム。

(項目13) 高効率増幅器システムの動作方法であって、該方法は、

第1出力ステージを用いて第1の増幅された信号を出力することであって、該第1の増幅された信号が、該第1出力ステージによって増幅される、ことと、

第2の増幅された信号を出力することであって、該第2の増幅された信号が、該第1出力ステージと並列に連結される第2出力ステージによって増幅される、ことと、

50

パルス幅変調器を用いて、該第1出力ステージおよび該第2出力ステージに含まれる複数のスイッチのスイッチングをコントロールすることと、

該パルス幅変調器を用いて、該第1出力ステージおよび該第2出力ステージによって生成される出力電力のバランスを大体等しいように保つことであって、該出力電力が、該第1出力ステージおよび該第2出力ステージの各々の電流出力に従ってバランスを保たれる、ことと、

該第1出力ステージおよび該第2出力ステージのそれぞれのスイッチングイベントの間に、該パルス幅変調器を用いて、該第1出力ステージおよび該第2出力ステージの各々のそれぞれの電流出力を無視することとを含む、方法。

10

(項目14) 上記第1出力ステージおよび上記第2出力ステージは、上記高効率増幅器システムに含まれる複数のスイッチングステージの一部であり、該スイッチングステージの各々が、上記複数のスイッチのうち少なくとも2つを含み、上記方法は、上記パルス幅変調器が該スイッチングステージの各々によって生成される出力電力のバランスを大体等しいように保つことをさらに含み、該出力電力が、該複数のスイッチングステージの電流出力に従ってバランスを保たれる、上記項目のいずれかに記載の方法。

(項目15) 上記第1出力ステージおよび上記第2出力ステージの各々の上記電流出力を無視することは、該第1出力ステージおよび該第2出力ステージの各々に含まれる低い側のスイッチまたは高い側のスイッチのスイッチングイベントの間に、該電流出力を無視することを含む、上記項目のいずれかに記載の方法。

20

(項目16) 上記パルス幅変調器を用いて電流情報をバッファすることと、上記スイッチングイベントの間に、該パルス幅変調器を用いてフィードバックコントロールを行うために該バッファされた電流情報を使うこととをさらに含む、上記項目のいずれかに記載の方法。

(項目17) 上記第1出力ステージおよび上記第2出力ステージの各々は、高い側のスイッチおよび低い側のスイッチを含み、上記方法は、該低い側のスイッチ、または該高い側のスイッチのうち少なくとも1つのダイオード回復間隔の間に上記電流出力を無視することをさらに含む、上記項目のいずれかに記載の方法。

(項目18) 上記第1出力ステージおよび上記第2出力ステージは、スイッチモード変換器に含まれ、上記方法は、上記パルス幅変調器を用いて、インターリーブで動作するように該第1出力ステージおよび該第2出力ステージをコントロールすることをさらに含む、上記項目のいずれかに記載の方法。

30

(項目19) 上記第1出力ステージおよび上記第2出力ステージは、スイッチモード変換器に含まれ、上記高効率増幅器システムはまた、負荷を供給するために、該スイッチモード変換器と並列で協働的に動作可能な線形増幅器を含む、上記項目のいずれかに記載の方法。

(項目20) 第1所定範囲において、上記線形増幅器の出力電力で上記負荷を駆動することと、該第1所定範囲より大きい第2所定範囲において、上記スイッチモード増幅器の出力電力で該負荷を駆動することとをさらに含む、上記項目のいずれかに記載の方法。

【0009】

40

(摘要)

高効率増幅器システムは、増幅された出力信号を生成するために、協働的に動作する複数の出力ステージを含み得る。増幅器システムは、オーディオシステムに使われ得る。増幅器システムは、増幅器出力信号を生成するために、スイッチモード増幅器ステージと協働的に動作する非スイッチモード増幅器ステージを含み得る。非スイッチモード増幅器ステージは、効率動作を最適化するために、スイッチモード増幅器ステージを選択的に有効にし得、無効にし得る。加えて、スイッチモード増幅器ステージは、インターリーブで動作される複数のスイッチングステージを含み得る。スイッチングステージは、スイッチングステージのうち少なくとも1つの測定された電流フローに基づいて、それぞれのスイッチングステージの電流出力のバランスを保つようにコントロールされ得る。

50

【図面の簡単な説明】

【0010】

本発明は、以下の図面および記述を参照することによりよく理解され得る。図面内の構成要素は、必ずしも等縮尺で描かれず、代わりに本発明の原理を説明することに強調がなされている。さらに、図面において、同様の参照数字は、異なる図を通して対応する部分を明示する。

【図1】図1は、複数の出力ステージを有する第1の例示的なオーディオ増幅器である。

【図2】図2は、複数の出力ステージを有する第2の例示的なオーディオ増幅器である。

【図3】図3は、いくつかのインターリーブ動作を使う複数の出力ステージを有する第3の例示的なオーディオ増幅器である。

【図4】図4は、オーディオ増幅器のさまざまなインターリーブ回数に対するピークリップル電流対デューティサイクルの規格化されたグラフである。

【図5】図5は、 $N = 2$ のインターリーブで動作される出力ステージを有する第4の例示的なオーディオ増幅器である。

【図6】図6は、 $N = 4$ のインターリーブで動作される出力ステージを有する第5の例示的なオーディオ増幅器である。

【図7】図7は、インターリーブされた $N = 2$ スイッチモードオーディオ増幅器と共に使用する例示的な変調器である。

【図8】図8は、インターリーブされた $N = 4$ スイッチモードオーディオ増幅器と共に使用する例示的な変調器である。

【図9】図9は、高効率のオーディオ増幅器の例示的な動作フローダイヤグラムである。

【図10】図10は、図9の例示的な動作フローダイヤグラムの第2部分である。

【発明を実施するための形態】

【0011】

(好ましい実施形態の詳細な記述)

コストおよびサイズ感度を有する小さい(約50W)オーディオ増幅器のような増幅器は、標的特定用途集積回路(ASIC)の使用によって達成され得る属性を有し得る。このようなASICは、散逸およびスイッチモード電力ステージの組み合わせられた属性のようなデュアル電力ステージを使うように設計され得る。非スイッチモード出力ステージのような第1出力ステージを、スイッチモード出力ステージのような第2出力ステージと並列に連結することによって、両方のステージの最もよい属性は、高品質オーディオを達成すると同時に全システムのコストを最小化するために開発され得る。散逸電力ステージ、例えば、クラスAB出力ステージは、デューティサイクルの50%より大きい間に連続的に伝導するように動作可能な少なくとも2つの伝導デバイスを有する出力ステージである。1例において、スイッチモード電力ステージは、クラスD出力ステージのような電流波形最適化スイッチモードステージであり得る。接地された負荷トポロジーは、負荷の接地リタンの電流サンプリングを可能にするために使われ得る。このようなシステムの一例のブロックダイヤグラムが図1に示される。

【0012】

図1は、クラスD出力ステージのようなスイッチモード増幅器104と並列に連結されるAB出力ステージのような線形増幅器102を含む。線形増幅器102は、増幅された入力信号(IN)を表示する出力電流 I_{LIN} を生成し得、スイッチモード増幅器は、増幅された入力信号(IN)を表示する出力電流 I_{SW} を生成し得、両方の出力電流が、負荷106に供給される。このようなシステムに対するオーディオ信号振幅統計は、非常に高いクレスト因子であり、かつCentral Limit Theoremによって予測される予測Gaussian形状ではないかもしれない分布を示す。オーディオ信号が処理され/圧縮され終わったとき、統計は、Gaussian分布により近づいて似ている。分布は、全く一定のサイン波のそれらと同じではない。このような振幅統計の影響は、増幅器が、増幅器テスト目的のために、むしろ実際の予期された信号のために普通に展開されるような一定の高いレベルサイン波の再現のために最適化されるべきではな

10

20

30

40

50

いことがある。

【 0 0 1 3 】

スイッチモード増幅器は、典型的に、静止状態の間に、出力フィルター（L）の主要インダクタの増幅器のフルスケール出力電流の重要な伝播を伝わる。その伝わり電流の典型的値は、スイッチモード増幅器 1 0 4 のフルスケール電流の 1 0 % である。この伝わり電流は、多くの時間を必要とされる信号電流を超え得、結果としてクラス D 増幅器のような増幅器のスイッチモードステージの静止パワー散逸の望ましくないレベルも生じ得る。その結果、クラス A B 増幅器のような線形増幅器は、スイッチモード電力ステージの普通に直面された静止損失より低い静止損失を有するように設計され得る。このことは、デザインがクラス A B 増幅器デザインである場合、特に正しく、クラス A B 増幅器が、バイポーラ接合トランジスタ（B J T）ベースであり、金属酸化膜半導体電界効果トランジスタ（M O S F E T）ベースではない。なぜならば、B J T が伝導電流ベースのミリアンペア当たりにより高い相互コンダクタンスを有するためである。この点について、図 1 は、効率が最適化されたデザインを描いていない。

10

【 0 0 1 4 】

線形増幅器 1 0 2 はまた、出力信号からエラーを取り除くように実行するアクティブなフィルターとして見られ得る。線形増幅器 1 0 2 は、広げられたバンド幅にわたって低い出力インピーダンスを有し得、それがスイッチモードコンバーター 1 0 4 の電磁的干渉（E M I）、歪みおよびオーディオノイズふるまいを大いに改善することを可能にする。線形増幅器 1 0 2 の出力電流（ $I_{L I N}$ ）が、図 1 のスイッチモード増幅器 1 0 4 の負の出力電流（ $I_{S W}$ ）であり得るので、線形増幅器 1 0 2 の加熱の最小化は、スイッチモード増幅器 1 0 4 の出力電流（ $I_{S W}$ ）の最小化を必要とし得る。図 1 に示されるようなクラス D 電流ダンピングコンバーターのようなスイッチモード増幅器 1 0 4 は、特に、リップル電流がフルスケールの約 1 0 % または以上の次数である場合、出力電流（ $I_{S W}$ ）を最小化しないかもしれない。

20

【 0 0 1 5 】

スイッチモードコンバーター、またはスイッチモード増幅器は、静止状態で少ない出力電流リップルを有し、または出力電流リップルを有しないことを設計され得る。このようなスイッチモードコンバーターを作るための 1 つのアプローチは、インターリーブの使用を通す。インターリーブ動作は、ハーフブリッジ配置におけるスイッチのペアのような複数のスイッチを必要とする。複数のスイッチは、リップル周波数を増大すると同時にリップルの大きさを減らすために、スイッチング期間の間に連続して動作され得る。増大されたリップル周波数は、結果としてスイッチング周波数、スイッチング周波数のサイドバンド、スイッチング周波数の奇数調波および奇数調波のサイドバンドでのリップル電流のキャンセルを生じ得る。インターリーブ動作のための 1 つ可能なトポロジーは、G . R . S t a n l e y の米国特許第 5 , 5 6 7 , 2 1 9 に記述されるような対向電流コンバーターとして知られる配置において 2 つのスイッチおよび 2 つのフリーホイーリングダイオードを使う。

30

【 0 0 1 6 】

図 2 は、対向電流コンバーター 2 0 2 または負荷 2 0 6 を供給するための非スイッチモードコンバーター 2 0 4 と並列に連結される B C A（登録商標）/クラス I デザインを用いるクラス A B / D の例である。別の例において、例えば、ユニークなパワー供給にスイッチを切り替えることによって多重レベルの出力も生成する別形状のコンバーターは可能であり、むしろパワー供給および追加のスイッチに対するニーズのために増大されたインプリメンテーションコストを有し得、それらの全部が、コンバーターの全電流をサポートすべきである。

40

【 0 0 1 7 】

図 2 において、インターリーブ次数 N は、使われているパルス幅変調（P W M）変調（ $N = 2$ ）の別個の位相の数である 2 である。図 2 は、出力信号ノード 2 1 2 での第 1 スwitchモード信号 2 0 8 と第 2 スwitchモード信号 2 1 0 との組み合わせに基づく正味の正の出力信号を有する対向電流コンバーター 2 0 2 の出力を示す。出力信号ノード 2 1 2 で

50

の第1スイッチモード信号208と第2スイッチモード信号210との組み合わせは、結果としてインダクタ電流のランプを生じる。スイッチモードステージ202のインダクタ電流の立上り傾斜は、立下り傾斜より小さくなり得、なお電流が出力ノード212で結合されるとき、結果として生じる出力状態は、クラスAB増幅器のような非スイッチモード増幅器204がアクティブなフィルタリング用いて返し得る、減らされた振幅2倍周波数リップル電流エラーである。リップル電流エラーの出力状態が0だった場合、2つのインダクタ電流は、基本的等しく、互いにキャンセルするための反対極性である。このような関係は、インダクタおよび供給電圧がマッチされることを必要とし得る。インダクタマッチングは、典型的に、類似な性能の部分を得るためのグレイディング/ピニングによって行われ、簡単にトポロジーへの調整によって行われない。

10

【0018】

スイッチモードコンバーター202に対する対向電流コンバーターの使用の例は、出力電圧の必要条件がスイッチ214から大きい場合、特に適切であり、対向電流コンバーターのハーフブリッジセルのように形成される各々が、典型的に、回復されなければならないそれらの本体ダイオード内の電流を受けない。MOSFETの一般的な故障モードは、本体ダイオードの非常に速い回復に関連する。コンバーター内のこのような一連の回復を実行するための速い回復スイッチもないかもしれない。しかし、もしICプロセスが十分に信頼できる本体ダイオード機能を用いてスイッチモードコンバーターの必要な出力電圧を生成するのに十分であるなら、対向電流コンバーター以外のスイッチモードコンバーターのデザインが使われ得る。別のデザインが使われる場合、ダイオードのような「アクティブ」なフリーホイーリングデバイス216を有する、加えられた複雑さは、必要ではないかもしれなく、出力インダクタ218のマス2倍をすることを必要とする対向電流コンバーターに悪影響を与え得る1つの可能な問題点が避けられ得る。対向電流コンバーターにおいて、出力インダクタマスは、各N=2ハーフブリッジセルがハーフブリッジの全電流を通すように設計されるインダクタを含むので、2倍され得る。

20

【0019】

図3は、対向電流コンバーターデザイン以外のN=4インターリーブクラスDスイッチモードコンバーター304と並列に連結される非スイッチモードコンバーター302の例である。インターリーブ次数Nを増大することは、コンバーターデューティの全値に対する電流リップルエラーを減らし、ただ静止ではない。図4は、個々の出力電流プロット306によってさらに説明されるピークリプル効果とデューティサイクルとの関係の例を示し、効率出力インダクタンス308が、インターリーブ次数Nに依存しなくて、基本的に定数を保たれ得る。このことは、個々のインダクタ310がN * L_oのインダクタンスを有し得、L_oがスイッチモードコンバーター304の名目上の出力インダクタンスであることを意味する。個々のインダクタンス310の電流ハンドリング容量は、

30

【0020】

【数1】

$$I_{max}/N$$

式1

であり得、ここで、I_{max}が、名目上のフルスケール負荷電流である。従って、各インダクタ内に格納される最大エネルギーは、

40

【0021】

【数2】

$$L_o * I_{max}^2 / (2 * N)$$

式2

であり、これは、インダクタ310内に格納されるエネルギーがNによって影響を与えられなく、従って出力インダクタシステムの磁気材料の全体積が定数であり得ることを示す。図3において、4つの出力ステージ312、またはスイッチングステージの各々は、ハーフブリッジか回路である。任意数のスイッチングステージは含まれ得、従って用語「スイッチングステージ」または「出力ステージ」の使用は、1つ以上のスイッチモードステ

50

ージまたは出力ステージとして構成されるべきである。

【0022】

図4は、オーディオ増幅器のさまざまなインターリーブ回数に対するピークリプル電流対デューティサイクルの例示の規格化されたグラフである。図4において、リプル $f_m(d, N)$ の関数は、 $N = 1, 2, 4$ および 8 のインターリーブ動作に対してプロットされる。すなわち、インターリーブ回数 $N = 1$ は、 $f_m(d, 1) 402$ であり、インターリーブ回数 $N = 2$ は、 $f_m(d, 2) 404$ であり、 $N = 4$ は、 $f_m(d, 4) 406$ であり、そしてインターリーブ回数 $N = 8$ は、 $f_m(d, 8) 408$ である。別の例において、任意の他の値の N が使われ得る。リプル電流対デューティ関数において常に $N + 1$ がゼロであることを注意する。 $N = 1$ （非インターリーブ）の場合に対して、リプル電流は、約50%デューティ（0.50）で最大410であり、非常に望ましくない状況である。変調が0%または100%デューティで飽和するとき、リプル電流は、常に N に依存しなくて大体0であり得る。最悪場合のリプル電流は、デューティ軸を均等に分けるゼロの間のおよそ中途であり得る。最悪場合のリプル電流は、 N^2 に反比例し得、図4において、 $N = 8$ のリプル電流が $N = 1$ のリプル電流のただ $1/64$ に達する原因である。リプルの周波数は、

【0023】

【数3】

$N * F_s$

式3

であり、ここで、 F_s がスイッチング周波数である。異なる周波数の効果は、ABクラスステージのような非スイッチングステージによるリプル電流の散逸に影響を与えないかもしれなく、しがし増幅器に含まれる受動ローパスフィルターのフィルタリング効力を向上し得る。スイッチモードコンバータを駆動するための信号は、ABステージのような非スイッチングステージの出力電流であり得る。この電流の最小化は、最大効率化と同義であり得る。

【0024】

図5は、例示の $N = 2$ AB/Dステージ増幅器を示す。図5において、第1出力ステージ502は、第2出力ステージ504と並列に連結され得、かつ協働的に動作し得る。第1出力ステージ502は、少なくとも2つの動作可能な伝導デバイスを有するABステージ電力変換器のような線形増幅器であり得、少なくとも2つの動作可能な伝導デバイスが、それらのデューティサイクルの50%より大きい間に連続して伝導する。図5の例において、電流センサー506は、第1出力ステージ502の出力電流（ I_1 ）を感知し得、そしてエラー信号ライン508上の電流エラー信号を第2出力ステージ504に含まれるパルス幅変調器512に提供し得る。

【0025】

パルス幅変調器512は、後に記述されるように、第2出力ステージ504に含まれる複数のスイッチを動作させるための信号を出力できる任意形状のスイッチングコントロールデバイスであり得る。パルス幅変調器512は、ハードウェア変調器、ソフトウェア変調器、またはプロセッサによって実行可能なそれらのいくつかの組み合わせを含み得る。ソフトウェア変調器は、プロセッサによって実行可能であるメモリー、または他のメモリーデバイスに格納される命令を含み得る。ハードウェア変調器は、性能のためにプロセッサによって実行可能で、指示され、そして/またはコントロールされるさまざまなデバイス、部品、回路、ゲート、回路ボード等を含み得る。メモリーは、ランダムアクセスメモリー、読み取り専用メモリー、プログラマブル読み取り専用メモリー、電子的にプログラマブル読み取り専用メモリー、電子的に消し可能な読み取り専用メモリー、フラッシュメモリー、磁気テープまたはディスク、光学媒体等を含み、しかし制限されないさまざまなタイプの非一時揮発性および非揮発性記録媒体のようなコンピュータ読み取り可能な記憶媒体を含み得る。一例において、メモリーは、プロセッサのためのキャッシュまたはランダムアクセスメモリーを含み得る。代替的な例において、メモリーは、プロセッ

10

20

30

40

50

サーのキャッシュメモリー、システムメモリー、または他のメモリーのようにプロセッサとは別個であり得る。メモリーは、データを格納するための外部記憶デバイスまたはデータベースであり得る。例は、ハードドライブ、コンパクトディスク(「CD」)、デジタルビデオディスク(「DVD」)、メモリーカード、メモリースティック、フロッピディスク、ユニバーサルシリアルバス(「USB」)メモリーデバイス、またはデータを格納するために動作可能な任意の他の動作デバイスを含み得る。メモリーは、プロセッサによって実行可能な命令を格納するように動作可能であり得る。

【0026】

図5において、第2出力ステージ504は、第1出力ステージ、または第1スイッチングステージ514と、第2出力ステージ、または第2スイッチングステージ516とを含む。図5において、第1スイッチングステージ514および第2スイッチングステージ516の各々は、第2スイッチ520(負のスイッチ)と協働的に動作可能な第1スイッチ518(正のスイッチ)を含むハーフブリッジスイッチングステージであり得る。別の例において、フルブリッジ、またはスイッチの任意の別の配置が可能である。スイッチは、パルス幅変調器512によって出力されるパルス幅変調信号に基づいて、入力信号(Vin)524の増幅されたバージョンを表示する、増幅された信号を生成するために、パルス幅変調器512と共にコントロールされ得る。エラー信号ライン508上の電流エラー信号を加えて、パルス幅変調器512は、第2出力ステージ504のシステムゲインを大体定数を保つために、三角形信号ライン526上に提供されるフィードフォワード三角形(triangled)レベルコントロール信号(Vtri)を使い得る。電流エラー信号は、加算器528に提供され得、また後に記述されるように、入力信号524がセロ極性ネットワーク532を通して処理される後に入力信号524と共に供給される。処理された入力信号524とエラー信号との合計は、フィードフォワードコントロール信号530としてパルス幅変調器512に提供され得る。第1スイッチングステージ514と第2スイッチングステージ516の各々の第1スイッチ518と第2スイッチ520を選択的に有効にし、無効にするためのスイッチコントロール信号は、パルス幅変調器512が有効にされるとき、PWM信号ライン534上のパルス幅変調器512によって出力され得る。

【0027】

第2出力ステージ504のパルス幅変調器512に対するフィードフォワードコントロール信号530の起源は、これが、電流エラー信号が絶対必要より大きいかもしれないことを暗示し得るように、第1出力ステージ502からの電流エラー信号のみに頼らないかもしれない。第1出力ステージ502と第2出力ステージ504の両方の固有ゲインが知られるゆえに、最適化されたデザインは、入力信号524が、パルス幅変調器512への予期された名目上の入力として加算器528を通してパルス幅変調器512にフィードフォワードされる1つであり得る。別の例において、フィードフォワードまたはフィードバックコントロールの別形状が可能である。

【0028】

さらに、図5において、第2出力ステージ504(スイッチモードステージ)のゲインは、出力フィルターの位相遅延およびロールオフを直面し得る。出力フィルターは、例えば、1つ以上の拡声器のような負荷538を含み得る。加えて、出力フィルターは、フィルターキャパシタンスC1+C2 540と542、および第2インダクタL2 546と並列の第1インダクタL1 544を含み得る第2出力ステージ504の一部を含み得る。別の例において、負荷538は、出力フィルター内の所定値であるように除外され得るまたは仮定され得る。1つ以上の拡声器のような負荷538が知られる範囲に対して、出力フィルターの効果は、パルス幅変調器512へのフィードフォワード信号で補償され得る。一例において、セロ極性ネットワークブロック532は、パルス幅変調器512に提供されるフィードフォワード信号を補償するために使われ得る。また、このようなローパス極性ネットワークを第1出力ステージ502への信号パスに置くことは、結果として類似な効率向上を生じ得、しかし生成される小さいシステム応答ロールオフを修正するた

10

20

30

40

50

めにその他の所での逆同等化を要求し得る。別の例において、セロ極性ネットワークブロック 532 が除外され得る。

【0029】

電流センサー 506 は、任意形状の電流センシングデバイスを用いて第 1 出力ステージ 502 の電流センシングを行い得る。電流センシングデバイスは、増幅器の出力正確さを支配するメインフィードバックループが、第 1 出力ステージ 502 を囲む電圧フィードバックループ 550 であるゆえに、極端に正確である必要がないかもしれない。しかし、センシングの精度は、増幅器の効率に影響を与え得る。電流センサー 506 内に生成されるノイズおよび歪みは、主に第 1 出力ステージ 502 によって返され得る。電流センシングの要求されたダイナミックレンジはまた、第 1 出力ステージ 502 の要求される制限電流によって圧縮され得る。電流センサー 506 の電流エラー信号は、スイッチモードコンバーターのスイッチ 518 と 520 の駆動信号の代わりに、エラー信号として第 2 出力ステージ 504 (スイッチモードコンバーター) に提供され得る。

10

【0030】

図 5 において、出力インダクタ L1 と L2、544 と 546 は、極端に線形である必要がなく、同様に、コンデンサ C1 と C2、540 と 542 は、第 1 出力ステージ 502 のフィルタリング効果のために、X7R セラミックスのような相対的に非線形デバイスであり得る。これは、これらのフィルター部品のコストおよびサイズを最小化し得る。高い周波数の電磁的干渉 (EMI) の抑制をもたらすために、第 1 出力ステージ 502 は、インダクタ L1 と L2 内の寄生キャパシタンス 540 と 542 によって出力に結合される非常に高い周波数 (VHF) 信号コンテンツを抑制することを可能にしないかもしれない。従って、インダクタビードのような小さいインダクタ 552 は、増幅器の出力信号の部分として表され得る任意の VHF 信号コンテンツを抑制するためにフィルタリングを追加されるように、デザインに含まれ得る。

20

【0031】

例示の $N = 2$ パルス幅変調器 512 において、三角形信号ライン 526 上に表される信号の統合された三角形波形 (Vtri) のようなコントロール信号が使われ得る。信号の統合された三角形波形は、第 2 出力ステージ 504 がアナログ PWM 統合技術を用いて構成されるときのように、あるトポロジーに使われ得る。デジタル PWM 統合も可能である。しかし、デジタル PWM は、変調プロセスへの入力信号が電流センサー 506 のアナログバージョンからのアナログエラー信号であるときに効果的なコストではないかもしれない。別の例において、デジタルエラー信号が使われ得る。デジタルまたはアナログ PWM 統合での精度デマンドは、いくつかの統合エラーを無視し得る、第 1 出力ステージ 502 による第 2 出力ステージ 504 の出力信号の修正 (フィルタリング) のために、少し緩和され得る。第 1 出力ステージ 502 の出力信号が第 2 出力ステージ 504 の出力信号と結合されるために、第 2 出力ステージ 504 の出力信号の修正が行われ得る。

30

【0032】

図 5 において、第 2 出力ステージ (スイッチモードステージ) のパルス幅変調器 512 は、第 1 出力ステージに含まれる電流センサー 506 からの電流エラー信号を有効信号 554 として受信し得る。第 2 出力ステージ 504 の出力インピーダンスが、動作しない (またはほぼ静止状態で動作し、すなわち小さい負荷または負荷がない) ときに相対的に高いかもしれないゆえに、第 2 出力ステージ 504 の動作は、有効信号 554 に基づいてパルス幅変調器 512 によって選択的に無効にされ得る。パルス幅変調器 512 を介する第 2 出力ステージ 504 の有効化および無効化は、第 1 出力ステージ 502 によって出力される電流の所定閾値に基づき得る。例えば、エラー信号ライン 508 上の電流が、負荷 538 が閾値を超えて増大する第 1 出力ステージ 502 のみによって供給されるために所定の大きさを超えるとき、第 2 出力ステージは、有効にされ得、かつ増幅された出力信号を負荷 538 に供給し得る。いったん第 2 出力ステージ 504 が有効にされ、かつ増幅された出力信号を生成すると、第 1 出力ステージは、何かが静止または低い負荷状態の間に発生し得るように、増幅された出力信号を用いて負荷 538 を駆動するのを代わりに、第 1

40

50

出力ステージの出力信号のフィルタリング役割を呈し得る。静止または低い負荷状態の間に第2出力ステージ504を無効にする結果として、小さい信号電流に対する第2出力ステージ504によるパワー消費が十分に減らされ得る。

【0033】

第2出力ステージ504の動作は、電流エラー信号の所定閾値に基づいて有効にされ得、無効にされ得る。第2出力ステージ504が、パルス幅変調器512によってインターリーブ電力ステージとして動作されるゆえに、第2出力ステージ504は、最小の一時出力エラー電流を用いて、有効にされると大体同時に開始され得る。一例において、第2出力ステージ504の大体同時の開始を可能にするために、パワー供給電位(+V_{cc}と-V_{cc})は、第2出力ステージ504上に連続的に存在し得る。連続的に存在するパワー供給電位はまた、第2出力ステージ504に含まれるハーフブリッジ514と516の各々のゲートドライバー電位を含み得る。

10

【0034】

一例において、第2出力ステージ504のパルス幅変調動作は、所定閾値に基づく全か無かの重要であり得る。従って、第2出力ステージの減らされた全デューティ(高いデッドタイム)が避けられ得る。代替的に、第2出力ステージは、第2出力ステージ504の動作を中断し、そして開始するために、有効信号554と組み合わせの動作の範囲内に動作され得る。全デューティ動作を変えること、少なくとも一部分は、第1出力ステージ502からの加算器528を介して提供される電流エラー信号に基づき得る。全デューティを変えるのを有する第2出力ステージ504の動作はまた、スイッチモードステージのインターリーブコントロールを有する動作の範囲の一部と、スイッチモードステージのインターリーブコントロールを有しない動作の範囲の一部との動作であり得る。第2出力ステージ504の非線形動作が、結果として第1出力ステージ502によるより多いエラー修正に対する必要条件を生じ得るゆえに、第1出力ステージ502の損失を最小化するために、第2出力ステージ504のインターリーブ動作は、より大きい増幅された出力信号で発生し得る。例えば、低い全デューティは、第2出力ステージ504の動作の非インターリーブモードでインプリメントされ得、リップル誘導損失が、第1出力ステージ502を用いるフィルタリングによって軽減され得る。他の集積回路デザインにおいて、インターリーブおよび最小損失は、第2出力ステージ504の動作を選択的に無効にし、作動させるための有効信号のみで達成され得る。

20

30

【0035】

一例において、第2出力ステージ504の変調は、三角形供給ライン526上に供給される三角形信号(V_{tri})の三角形周波数F_s、関連クロックエッジで同時に行われ得る。三角形周波数は、三角形波V_{tri}が生成される周波数であり得る。第2出力ステージ504の変調の同期性能は、三角形波V_{tri}の生成される三角形の頂点で最適であり得る。同期変調は、パルス幅変調器512に含まれるPWM可能なウィンドウ検出器555を用いて行われ得る。加えて、第2出力ステージ504は、後にさらに記述されるように、パルス幅変調器512に含まれるタイマー556によって提供される時間遅延のいくつかの事前決定された期間または事前選ばれた期間の後に三角形信号V_{tri}のクロックエッジ上のPWM可能なウィンドウ検出器555によって同時に無効にされ得る。

40

【0036】

タイマー556は、任意の回路、デバイスまたは1つ以上のイベントの発生での所定の期間に対して数え始め、かつリセット信号の受信に応答して所定期間に対して再び数え始めるためにリセットされるのに可能な命令のセットの形の再設定可能なタイマーであり得る。第2出力ステージ504を有効にし、無効にするための例示方策は、第2出力ステージ504の有効化でのタイミングを開始するタイマー556をインプリメントするようであり得る。タイマー556のタイミングは、第2出力ステージ502が有効のままであり得る時間の最小量を示し得る。タイマー556は、イベントまたは信号によってトリガーされるリセット信号によってリセットされ得る。一例において、タイマー556は、第1出力ステージの出力電流が、出力電流の所定の大きさを超える大きさに増大するたびに、

50

リセットされ得、そして再び所定の期間に対するタイミングを始め得る。代替的に、または加えて、タイマー 556 は、高効率増幅器によって供給される負荷のデマンド信号が、所定の大きさを超える大きさで、および/または所定の大きさを超える入力信号 (V_{in}) 524 に応答して増大するたびに、リセットされ得、そして再び所定の期間に対するタイミングを始め得る。代替的に、または加えて、タイマー 556 は、第 1 出力ステージ 502 の出力電流が、所定の期間に対する出力電流の所定の大きさを超えるたびに、リセットされ得、そして再び所定の期間に対するタイミングを始め得る。なお別の実施形態において、所定閾値を越える増幅器のローディングを表す任意の別信号が、タイマー 556 をリセットするために使われ得る。

【0037】

タイマー 556 は、クロック、パルス計算、周期信号、または所定の期間の繰り返しを得るための他のメカニズムまたは方策に基づいて経過する所定の期間を確立し得る。第 2 出力ステージ 504 を有効にし、無効にするための例示方策は、第 1 出力ステージ 502 か、または第 2 出力 (PWM 出力) ステージ 504 上の閾値レベルステージ電流の最終発生後に、三角形波 (V_{tri}) の F_s クロックサイクルの所定数を数え出し得るタイマー 556 をインプリメントするようであり得る。別の例において、他のタイミングスキームは、所望の結果を得るために使われ得る。

【0038】

閾値レベルステージ電流の最終発生が、第 2 出力ステージ 504 をオン、オフに切り替えることから生じる出力信号の可聴な人工産物を隠し得または他の方法で削除し得る後に、約 10 mS から約 20 mS までのような所定の期間に対して、スイッチモード増幅器のような第 2 出力ステージ 504、または AB 増幅器のような第 1 出力ステージ 502 の動作を続ける。例えば、第 2 出力ステージ 504 を有効にするのに関連する任意の低いレベルノイズの人工産物は、PWM 可能なウィンドウ検出器 555 によって可聴であることから抑制され得または削除され得る。第 2 出力ステージ 504 のスイッチングを有効にし、無効にするための他のメカニズムおよび方法はまた、入力信号 (V_{in}) 524 の信号電圧、または第 1 出力ステージ 502 の出力電圧を検出するウィンドウに基づいてスイッチングを無効にするための抑制のようにインプリメントされ得る。

【0039】

図 6 は、線形増幅器のような第 1 出力ステージ 602、および第 2 出力ステージ 604 を含む他の例示の高効率増幅器である。図 6 において、第 2 出力ステージは、 $N = 4$ のクラス D ステージであるスイッチモードコンバーターである。従って、第 2 出力ステージ 604 は、第 1 出力ステージ、または第 1 スwitchングステージ 606 と、第 2 出力ステージ、または第 2 スwitchングステージ 608 と、第 3 出力ステージ、または第 3 スwitchングステージ 610 と、第 4 出力ステージ、または第 2 出力ステージ 604 のスswitchング出力ステージのような協働的に動作可能な第 4 スwitchングステージ 612 とを含む。スイッチモード出力ステージ 606、608、610 および 612 の各々は、それぞれに、第 1 スwitch 614 と、正と負のスswitch (Q_{np} と Q_{nn}) として動作する第 2 スwitch 616 を含み得る。言い換えると、任意数のスswitchング出力ステージは、第 2 出力ステージ 604 に含まれ得る。簡潔の目的のために、図 6 の考察は、図 5 と図 6 との間の差を主に考察する。

【0040】

図 5 と 6 の例において、スswitch は、ハーフブリッジ配置のような出力スswitchング配置の集積回路 (IC) でインプリメントされる MOSFET であり得る。これらの例において、MOSFET アクティブなエリアは、要求される出力電流に関連する定数であり得る。前に考察されるように、全インダクタ体積が N に依存しないかもしれないとき、それも IC インプリメンテーションの MOSFET の全 FET エリアではない。図 6 において、インターリーブ $N = 4$ デザインのために、直角位相である 2 つの三角形波形 (V_{tri}) は、パルス幅変調器 620 によって統合され得る。

【0041】

10

20

30

40

50

インターリーブ数 N が増加するにつれて、リップル電流は、減少され、インダクタ (L) の体積が小さくなることを可能にする。一例において、インダクタ (L) は、高度に自動化された組立部に十分小さくなり得る。例えば、図 6 において、もし例示された $N = 4$ 配置が 5 A のフルスケール出力電流を有するなら、各インダクタ (L_1 、 L_2 、 L_3 、および L_4) は、第 1 出力ステージ 602 によるフィルタリングのために、完璧な直線性より低い直線性を有する約 1.25 A フル負荷容量を有することを必要とする。図 6 において、例えば、レール供給電圧 V_{cc} が 35 V であり、インダクタリプル電流が 384 KHz (任意の選択肢) で動作するとき 125 mA ピークに設定された場合、インダクタ (L_1 、 L_2 、 L_3 、および L_4) の必要なインダクタンスは、約 182 μ Hy である。インダクタ体積を減らす有利性は、インダクタの取り付けが、そこにインダクタに加えられ 10
 るメカニズムがなくてますます自給自足になり、インダクタの体積にわたる表面エリア比率が向上され得、結果として動作の間に向上された冷却容量を生じることである。言い換えると、より小さいインダクタ体積を有するインダクタは、より効率的に冷却する。

【0042】

第 2 出力ステージ 604 のスイッチングステージ 606、608、610 および 612 のインターリーブ動作と共に、電流分配技術は、スイッチングステージ 606、608、610 および 612 が大体均等に電流を分配することを保つためにインプリメントされ得る。言い換えると、スイッチングステージ 606、608、610 および 612 の各々の出力電力は、バランスを保たれ得る。図 5 において、スイッチングステージ 514 と 516 の動作もバランスを保たれ得る。電流フィードバックのようなスイッチングステージの 20
 各々を表すパワー出力のいくつかの形状は、このような機能を提供するために使われ得る。

【0043】

図 6 において、スイッチングステージ 606、608、610 および 612 のうちの 1 つ以上の電流は、電流センサーによって感知され得る。電流センサーは、スイッチングステージ 606、608、610 および 612 の電流フローを感知する可能な任意形状のセンシング回路またはデバイスであり得る。電流フィードバックは、それぞれに、電流バランスライン 522 と 622 を連結することによって、図 5 と 6 に描かれ、この例において、電流センサーとして動作する低い側のスイッチ MOSFET 520 と 616 であるゆえに、電流フィードバックが、個々の低い側、または負のスイッチ MOSFETS 52 30
 0 と 616 からの電流バランス信号の形の電流情報をパルス幅変調器 512 と 620 に戻って提供する。簡潔の目的のため、残りの考察は、主に図 6 を参照し、しかし、図 5 の $N = 2$ 配置または $N = 4$ より大きい任意配置の例示配置への適用が可能である。

【0044】

図 6 において、スイッチングステージ 606、608、610 および 612 のインピーダンス特性のマッチングと、IC において容易に可能であるスイッチングステージ 606、608、610 および 612 の変調の精度とは、動作の間に、いくつかの量の電流バランスングを、電流バランスング変調器として動作するパルス幅変調器 620 を介して追加の電流バランスングを提供する電流バランスフィードバック信号を用いて提供する。 40

【0045】

図 6 において、低い側 MOSFET 616 は、バランスング情報のソースであるべき電流センサーとして動作している。少なくともいくつかの例において、電流センサーは、MOSFET であり得、しかし、他の例において、スイッチングステージのパワー出力センシングの任意の他形状が可能である。MOSFET を用いて、感知 FET 構造は、主要 FET から接続されないソースであるいくつかの MOSFET セルに使われ得、かつ電流をサンプル化するために使われ得る。この接続は、スイッチングステージ 606、608、610 および 612 の各々の低い側 FET 616 上に N -チャンネル FET を用いて作られ得る。高い側 N -チャンネル FET 614 はまた、MOSFET セルに接続されないドレインを用いてサンプル化され得、しかし、電流サンプルからのスイッチング電圧ノイズがあり得、そして追加のレベルシフトがスイッチングノイズを最小化することを必要とさ 50

れ得る。保護回路の高い側電流の制限に対して生成されるように同じ信号を使うことが可能であり得、しかし低い側のスイッチ616のみを用いてバランスのための必要な情報を抽出することも可能であり得る。

【0046】

電流情報は、第2出力ステージ604に含まれる2つ以上の大体同じスイッチングステージのバランスを保つために使われる電流情報は、スイッチングステージ606、608、610および612に感知されるアンバランスの関数として大体単調であり得（振幅において徐々に増大または減少し）、全部の比較されたスイッチングステージ606、608、610および612に対する値において大体等しいかもしれない。高い線形性および低い温度の敏感さは、電流バランス信号622に対して必要とされないかもしれない。フィードバックコントロールループの使用のための電流バランス情報の供給は、例えば、高効率増幅器に含まれるオーバー電流保護モジュールのためのオーバー電流保護情報の供給への比較において極端に速い必要がない。従って、アンバランス電流メッシュの基礎時間定数は、相対的に長いかもしれない。一例において、時間定数は、方程式から引き出され得、

【0047】

【数4】

$$2 * L_x / (2 * R_{ps} + 2 * R_L)$$

式4

ここで、 L_x が、インダクタ L_1 、 L_2 、 L_3 または L_4 の値であり、 R_L が、インダクタ L_1 、 L_2 、 L_3 または L_4 の抵抗であり、 R_{ps} が、第2出力ステージ604の有効出力抵抗である。 R_{ps} は、スイッチングイベントに関連する別項目 (R_0) を加えて、ドレイン-ソースMOSFETスイッチ (R_{ds}) 614と616の抵抗と、MOSFET 614と616の本体ダイオードの抵抗との時間平均である。

【0048】

フィードバックコントロールループは、パルス幅変調器620によってスイッチングステージの高い側電流の受信に望ましい遅延の使用を有効にするためにアンバランス電流メッシュの時間定数の緩慢に影響を与え得る。言い換えると、高い側電流は、コントロールループを管理するための電流フィードバック信号としてパルス幅変調器620に対して即時に利用可能である必要がない。代わりに、パルス幅変調器620は、ブランキング機能を含み得る。ブランキング機能は、低い側のスイッチ616が開放し、高い側のスイッチ614が閉じるときに存在し得る一時電流を感知することを避けるために、スイッチングイベントの間に、高い側電流の受信を故意に遅延させ得る。これらの一時電流は、MOSFET負のスイッチ614の本体ダイオードの回復の間に発生するシュートスルー電流のためであり得る。低い側感知FETのフリーホイーリング本体ダイオード電流信号をフィードバック電流情報から待ち、かつ「抽出する」ことはまた、高い側FET614の電流のバランスを保つのに十分であり得、またはその逆もあり得る。感知FETの本体ダイオード回復電流テール時間間隔が、観察から除外される場合、フォワード電流が1つのパワーFET614または616内に増大するたびに、フォワード電流は、スイッチングステージの別のパワーFET614または616内に減らされ得る。このことは、低い側MOSFET616の一部分として含まれる低い側感知FET内に感知される電流が、第2出力ステージ604の電力ステージ電流のアンバランスの関数として単調であることを可能にする。言い換えると、低い側感知FET内に感知される電流情報は、フィードバック電流情報からの一時シュートスルー電流の除外のために大体定数または連続的な傾斜で変化するときパルス幅変調器620によって理解され得る。しかし、低い側感知FETの本体ダイオードが、低い側パワーFETドレイン-ソースチャンネル抵抗 R_{ds} になるような線形抵抗にならないゆえに、低い側MOSFET616によって提供される電流情報信号は、線形ではないかもしれない。

【0049】

低い側感知FETで見つけられる電流情報の使用は、シュートスルー電流が電力ステー

10

20

30

40

50

ジ F E T 6 1 4 と 6 1 6 の本体ダイオードによって形成されるフリーホイーリングダイオードの回復の間に発生するときに発生し得る信号破損を取り除くための能力のためであり得る。これらのシュートスルー電流は、高い温度敏感であり、かつ簡単に負荷電流またはスイッチングステージの間のそのアンバランスに比例しない電流サンプリングエラーを示す。従って、スイッチングステージ 6 0 6、6 0 8、6 1 0 および 6 1 2 の出力電力のバランスを保つときにパルス幅変調器 6 2 0 によって使われる電流情報からのこれらのシュートスルー電流の除外は、同時に電流サンプリングエラーを削除し得る。

【 0 0 5 0 】

パルス幅変調器 6 2 0 は、スイッチングステージのシュートスルー電流を除外するためのブランキング容量を含み得る。ブランキング容量は、スイッチング移行の間に低い側パ
10
ワー F E T によって提供される電流情報を無視するために、パルス幅変調器 6 2 0 によ
って使われ得る。一例において、パルス幅変調器 6 2 0 は、バッファを含み得る。バッ
ファは、結果としてシュートスルー電流を生じる第 1 と第 2 出力スイッチ 6 1 4 と 6 1 6
のスイッチングイベントの前に、電流情報を格納するためにパルス幅変調器 6 2 0 によ
って使われ得る。スイッチングイベントの間に、パルス幅変調器 6 2 0 は、フィードバック
コントロールを行うためにバッファにされた電流情報を使い得る。従って、低い側パワ
ー F E T のダイオード回復間隔は、パルス幅変調器 6 2 0 によって無視され得る。別の例
において、パルス幅変調器 6 2 0 は、タイマー、代用された値、電流情報の平均化、フィル
タリング、またはスイッチングイベントの間に電流情報を最小化しまたは削除するた
めの任意の他のメカニズムまたは手順を用いてダイオード回復間隔を無視し得る。
20

【 0 0 5 1 】

このように、スイッチング移行期間の間にダイオード回復のために任意のシュートス
ルー電流がない平均電流測定は、結果としてフィードバック電流情報信号を生じるよう
に提供され得る。スイッチ電流を感知すると同時にダイオード回復電流間隔をブランク
にすることは、フィードバック電流が結果としてスイッチングステージのペアの最適化
された電流バランスコントロールを生じるように提供される電流バランス情報の精度を
向上し得る。スイッチ電流バランスシステムおよび変調器は、任意形状のスイッチモ
ードコンバーターで使われ得、従って A B / D 増幅器のような第 1 出力ステージ 6 0 2
と第 2 出力ステージ 6 0 4 との特定の組み合わせに必ずしも制限されない。
30

【 0 0 5 2 】

図 7 は、少なくとも図 5 に類似な $N = 2$ インターリーブ A B / D 増幅器の第 2 出力
ステージのようなスイッチモード出力ステージを有する増幅器の P W M 電流バラン
シング変調器のような動作可能なパルス幅変調器の例を示す。他の例において、P W M
電流バランシング変調器は、任意形状のスイッチモード電力変換器と共に使われ得る。
30

【 0 0 5 3 】

図 7 において、スイッチモード増幅器のスイッチングステージ内に感知された電流を表
す感知 F E T 信号は、スイッチモード増幅器のスイッチから受信され得る。スイッチは、
スイッチングステージの各々において負のスイッチであり得る。図 7 において、感知され
た電流を表す電流バランス信号は、第 1 負のスイッチ (Q_{n2}) 7 0 2 および第 2 負の
スイッチ (Q_{1n}) 7 0 4 から受信され得、それらの各々が、コンパレータ 7 5 2 と 7 5 4
40
からスイッチコントロールライン 7 0 5 上に提供されるスイッチコントロール信号に
応答してスイッチモード増幅器のスイッチングステージ内に動作している。電流バ
ランス信号は、電流ソース 7 1 0 に供給される、マッチされた P - チャンネル F E T
ソースフォロワー Q_{1sx} 7 1 2 と 7 1 4 から線形出力を可能にするために、抵抗器 R_{1sx}
7 0 6 と 7 0 8 を通す電圧を用いて、最初に十分に正にレベルシフトされ得る。感
知ノード 7 1 5 での感知 F E T 出力の電位は、例えば、フリーホイーリングが発生し
ているときに抵抗器 R_{qx} 7 1 6 にわたる供給電圧 - V_{cc} から 1 ボルトより大きい量
だけ小さくあり得る。レベルシフトされた感知 F E T 出力は、F E T ソース
フォロワー Q_{1sx} 7 1 2 と 7 1 4 に提供され得る。
50

【 0 0 5 4 】

F E Tソースフォロワー $Q_{1s \times 712}$ と 714 の出力は、可能な本体ダイオード回復間隔である短い時間間隔の間に、コンデンサ $C_{hx \ 717}$ と 718 、およびバッファ $Q_{hx \ 720}$ と 722 上に保たれ得る。これらの間隔は、前に考察されるように、ちょうどフリーホイーリング電流が反対のM O S F E Tスイッチングデバイスの本体ダイオード内に流れている後に、スイッチングステージのF E Tターンオンの間に存在し得る。負荷電流がリップル電流を超え、フリーホイーリング電流が、関連の本体ダイオードをフォワードバイアスするためにM O S F E Tの伝導チャンネルを通す電圧を引き起こすのに十分大きいとき、このような電流は流れ得る。低い側のスイッチングM O S F E Tが、大きい正の出力電流のフリーホイーリングから回復されるとき、または高い側のスイッチングM O S F E Tが大きい負の出力電流のフリーホイーリングだったときに低い側のスイッチングM O S F E Tが高い側のスイッチングM O S F E Tの本体ダイオードを回復しなければならないとき、低い側のスイッチングM O S F E Tの奥行きから、このような電流は発生し得る。

10

【0055】

それぞれのスイッチングステージ内の低い側のスイッチングM O S F E T 702 と 704 のスイッチングを駆動する論理信号は、低い側のスイッチングM O S F E T 702 と 704 の感知F E T信号から提供される電流バランス情報の選択的コントロール使用のために使われ得る。これらの論理信号は、それぞれのX N O Rゲート 726 のうちの1つの入力と直列のR Cローパスフィルター 728 を有する専用N O R (X N O R)ゲート 726 を用いてエッジ検出され得る。X N O Rゲート 726 の出力は、その入力信号の各エッジに続いて低くパルス化し得る(モードを保ち得る)。従って、論理信号がスイッチングイベントの発生の指針を提供するゆえに、スイッチングイベントの間にシュートスルー電流は、約 200 ナノ秒のような所定時間に対してコンデンサ $C_{hx \ 717}$ と 718 上の変化を保つことよって無視され得る。X N O Rゲート 726 の入力ステージは、タイミングが、閾値がよくコントロールされないかもしれない標準C M O Sゲート構造から利用可能よりよくコントロールされることを可能にするために、論理閾値(各入力上の差動ペア)を用いて設定され得る。X N O Rゲート 726 の出力はソースフォロワー転送ゲート 730 に提供され得る。アクティブ化の下で、ソースフォロワー転送ゲート 730 は、レベルシフトされた感知F E Tの出力をコンデンサ $C_{hx \ 717}$ と 718 、およびバッファ $Q_{hx \ 720}$ と 722 に提供し得る。

20

30

【0056】

図7の中央には、 C_{hx} コンデンサ 717 と 718 上に存在する電圧に従う Q_{hx} バッファ 720 と 722 から信号を受信する差動増幅器(D A) 734 である。D A 734 は、フィードフォワード抵抗器 732 を介してローパスゲインを、D A 734 に供給される入力信号の電圧ミスマッチに提供する参照電圧レベル $V_r \ 736$ ぐらいでバランスを保たれるために、その出力をレベルシフトするように動作する。参照電圧レベル $V_r \ 736$ は、三角発生器 738 およびP W M電流バランス変調器が参照される電圧である。この形状の増幅器が、その電力ステージに対してスプリットレール(+ / - V_{cc})を有し得るゆえに、参照電圧レベル $V_r \ 736$ は、 $5V$ 供給のようなグランド参照の供給に対してグランドか中間ポイントの電圧かであり得る。他の例において、 V_{cc} と V_r の他の範囲が可能である。D A 734 および関連回路の動作は、図5と6で説明される電流バランス信号を電流バランス信号ライン 522 と 622 上に提供し得る。図7において、D A 734 の出力電圧の一部のみは、 V_{err} ノード 740 で存在する抵抗器 $R \ 739$ を通すP W M電流バランス変調器の V_{err} 信号(- V_{err} と+ V_{err})を修正する必要とされ得る。D A 734 の動作は、コンデンサ $C_{fx \ 742}$ およびフィードバック抵抗器 744 を用いるノイズコントロールを含み得る。スイッチモード電力ステージの出力インピーダンスと直列のスイッチモード電力ステージの典型的低い出力インピーダンスは、P W M幅の小さい差のみが、バランス信号を用いて感知されるスイッチングステージの電流アンバランスに対して修正を作る必要があることを意味する。従って、抵抗器 $R_{1x \ 746}$ は、P W Mコンパレータ 752 と 754 を用いてバランス修正を挿入するために使

40

50

われるネットワークの抵抗器 $R_{2 \times 748}$ よりずっと大きいであり得る ($R_{1 \times} \gg R_{2 \times}$)。他の例において、別形状のコントロールは、スイッチングステージの電流のバランスを保つことは可能である。例えば、図7において、1つのスイッチングステージからの電流バランス信号は、スイッチングステージに大体バランスを保つために、他のスイッチングステージと比較される。他の例において、スイッチングステージからの電流バランス信号は、平均にされ得、かつスイッチングステージの各々のバランスを保つために使われ得る。

【0057】

PWM電流バランス変調器のPWMコンパレータ752と754の出力は、PWM有効ウィンドウ検出器回路555によって有効にされ得る。PWM有効ウィンドウ検出器555は、第1出力ステージの出力電流のような出力電流信号 I_{in} を受信し得る。代替的に、PWM有効ウィンドウ検出器555は、入力信号 (V_{in}) 524の信号電圧、第1出力ステージ502の出力電圧、またはスイッチングステージのスイッチングのタイミングを表す任意の別信号を受信し得る。PWM有効ウィンドウ検出器回路555およびタイマー556は、前に考察されるように動作し得る。

10

【0058】

図7において、スイッチモード出力ステージをオーバー電流状態から保護するための電流制限器が示されていない。電流制限器は、電流制限が1つPWMスイッチングステージ内に発生するとき、全並列のインターリーブスイッチングステージも、第1出力ステージ（存在する場合）も停止されるように動作し得る。従って、第2出力ステージの任意部分内のスイッチモードステージ電流オーバーロードは、増幅器のオーバーロードとして処理され得る。代替的な例において、増幅器の一部は、オーバー電流状態の間に、このような状態下で少なくともいくつかの動作を維持するために、一時的に無効にされ得る。

20

【0059】

また、図7において、同じにパワーをつけるゲートドライバーおよび回路が示されていない。ゲートドライバーおよび回路は、クラスD ICのようなスイッチモード出力ステージICのスイッチ、またはゲートにパワーをつけるために使われ得る。極性の要素は、図7において非常に柔軟であり、必要とされる何でも適用され得る。

【0060】

三角形発生器738による三角波形統合は、PWMコンパレータ752と754へのフィードフォワードであり得、かつゲイン追跡を含み得、三角波形 (V_{tri}) のレベルが、 V_{cc} パワー供給の大きさによって決定される。固定周波数の適用において、三角形ランプコントロールの最適化された形状は除外され得、その一方で、変数周波数の適用において、最適化された三角形ランプコントロールは、例えば、Gerald R. Stanleyによる米国特許第7,557,622号に記述されるようにインプリメントされ得る。各チャンネルを位相コントロールするための手段はまた、多重チャンネルが、前に考察されるように、全部に一樣に位相を交互に置かれる方式（インターリーブ）でスイッチを切り替えるようにタイム化され得るよう提供され得る。このことは、生成されている任意の電磁的干渉 (EMI) を最少化し得る。他の例において、各チャンネルの位相コントロールが除外され得る。

30

40

【0061】

図5を参照すること共に、処理される入力電圧 (V_{in})、および例えば、パルス幅変調器を駆動する第1出力ステージの出力電流を合計する加算増幅器528のクランプは、それがスイッチモード電力ステージで使われる任意の大量のフィードバックを統合した必要はないゆえに、除外され得る。他の例において、このようなクランプがインプリメントされ得る。

【0062】

図8は、図6の例で説明されるものと類似な $N = 4$ 出力ステージのためのパルス幅変調器の例を示す。構造が図7に対して多く類似しているゆえに、簡潔の目的のために、主に異なりが記述される。図8において、スイッチングステージの負スイッチペア1および2

50

806と、負スイッチペア3および4 808との間のアンバランスを感知する差動増幅器802と804は、各々に第3出力810を有する。この第3出力810は、サーボを削除する通常モードからである。サーボを削除する通常モードは、図7を参照することと共に記述されように、DA802と804の各々の出力の通常モード信号を削除し得る。差動増幅器の各々からの第3出力810は、差動増幅器820への入力として提供され得る。差動増幅器820は、負スイッチペア1および2 806と、負スイッチペア3および4 808とを含む出力ステージのスイッチのペアのバランスを保つように動作し得る。差動増幅器820を用いるスイッチのペアに対するスイッチのペアのバランスは、回路において成分を最少化する。ペアの通常モード信号間の差は、ペア間の電流のバランスを保つために必要とされる修正(またはエラー信号)である。従って、第2出力ステージの全部のスイッチングステージは、スイッチのペアのバランスを保つことが、結果として大体互いに対して全部のスイッチングステージのバランスを保つことを生じ得るゆえに、バランスされ得る。他の例において、スイッチングステージの各々からの出力電流を得、かつ平均化すること、およびそしてスイッチングステージの各々のバランスを保つために平均に対してスイッチングステージの各々のバランスを保つことのような他のバランススキームが可能である。

10

【0063】

N = 4変調器に使われる2つの三角形キャリア816と818は、それらが直角位相であることを確保するだけでなく、それらが振幅にマッチされることも確保するために統合され得る。三角形振幅の mismatch は、スイッチングステージペア間の動的なアンバランスを生成し得る。このことは、ASICデザインに対して難しい基準ではないかもしれないが、しかし、離散デザインに対してより難しいかもしれない。

20

【0064】

スイッチモード出力ステージを有効にし、無効にすることは、スイッチモードPWM出力ステージが、ABステージのような第1出力ステージから提供される出力信号に基づいて無効にされ得るゆえに、スタートアップとシャットダウンの間に、スイッチモード出力ステージのオンとオフを「平穩に」切り替える問題であり得る。例のゴールは、最悪場合の3mV未満の加重されたピークノイズレベルを保つようである。

【0065】

N = 2とN = 4 ICデザイン間に選択するにおける考慮は、出力ステージに使われる外部インダクタのコストである。N = 4デザインに使われる4つのクォーターサイズインダクタのコストが、N = 2デザインに使われる2つのハーフサイズインダクタより大きいことが自動的に起こらない。実際の場合の研究は、このような決定を作るために必要とされ得る。もし2つのハーフサイズインダクタの製造が全自動であり得るなら、N = 2は、最も低いコストのアプローチであり得る。もしクォーターサイズが全自動であり得、かつハーフサイズが全自動ではないかもしれないなら、N = 4は、最も低いコストのアプローチであり得る。

30

【0066】

より多いピン総数を有するICデザインも、各ピンの電流容量許可によって複雑化され、キーピンの計画的な余分の有無は、デザインの必要条件である。N = 2場合が余分な出力ピンを有し、かつN = 4場合が有しない場合、出力ピン総数部分は、不変である。N = 4場合がセル当たりより少ない出力電流を有するゆえに、似ていない状況ではない。多分、追加の高い側ゲートドライババイパスコンデンサに対するニーズの可能性であるN = 4場合のピン総数になる。

40

【0067】

増幅器診断は、含まれ得、第1出力ステージおよび第2出力ステージが両方の出力電圧および電流が内蔵診断システムによって観察されることを可能にする。このような診断システムは、直接かつ突発のテスト変換を作り得、そして最小/最大/合計の結果を、Gerard R. Stanleyによる米国特許第7,521,936号に記述されるような診断システムを介してホストプロセッサに報告し得る。クリッピングまたは電流制

50

限からのオーバーロードも報告され得る。

【0068】

増幅器が電流増幅器として使われるべき例において、1つの可能なインプリメンテーションは、電流の規制ループが電圧コントロールされた増幅器の変更がなくて外部に強制され得る。そうでない場合、動作の電流および電圧増幅器モードの両方を許可するためのモードコントロールを有する追加のデザイン考慮があり得る。典型的に、電流増幅器モードは、負荷のグランド帰路の小さい値の抵抗器によって感知される相対的に小さい電圧を用いて入力信号と比較するフィードバックループにおいて低ノイズ集積フィードバック増幅器を要求する。この小さい電圧は、追加の低ノイズ増幅器を用いて最初に増幅されることを必要とし得る。電圧フィードバックと共に、出力からの利用可能なフィードバック電圧が大きく、かつ減衰される必要であり、増幅される必要がない。

10

【0069】

電流増幅器のための電流センサーは、任意形状の電流センシングデバイスであり得る。一例において、電流センサーは、ハーフブリッジ電力ステージによって駆動される負荷のグランド電流帰路の接地された電流感知抵抗器であり得る。これは、このような抵抗器が、抵抗器を通して電圧を増幅し、かつコントロールループのための集積エラー増幅器として可能に機能するための低電圧、低ノイズ双極性入力ステージオペアンプと共に使われるときに電流センシングの低コスト高性能の形状である。オペアンプ入力ステージを高電流にバイアスすることは、 $1\text{ nV} / \text{rt} - \text{Hz}$ に接近する入力電圧ノイズレベルを提供し得る。電圧増幅器の4また8チャンネルに対する電流フィードバックを、この電流センシングシステムを用いて統合するICがインプリメントされ得る。電流センシングシステムのパワー電流感知抵抗器は、ICに対して外部であり得る。電流感知システムを含むこのようなICは、AB/Dクラス増幅器以外の増幅器でインプリメントされ得、スイッチングステージのインターリーブ動作を用いて、またはなくてもインプリメントされ得る。

20

【0070】

1つの例示ASICの出力チャンネル総数は、出力が、 $+/-35\text{ V}$ レール($72\text{ W}@8\text{ オーム}$)から動くときに 34 V ピーク容量を有する 5 A ピークであることを仮定する少なくとも4つのチャンネルであり得る。他の例において、追加またはより少数のチャンネルを有するASICが可能である。例えば、より大きい4つチャンネルICと同じチャンネル当たりパワー容量を有する2つのチャンネルICは、2つのチャンネルICと組み合わせの4つのチャンネルICをインプリメントすることによって、チャンネルを無駄にすることがなく、簡単に6チャンネルシステムを確立させ得る。同じパッケージが2チャンネルバージョンによって余裕に使われ得る場合、8チャンネルPCBが6チャンネル等のように組み立てられることを可能にする。

30

【0071】

他の例示インプリメンテーションにおいて、より高いまたはより低い出力電流バージョンが予想される。より低い電流バージョンにおいて、8オーム出力チャンネルインピーダンス増幅器より16オーム出力チャンネルインピーダンス増幅器におけるように、パワー供給電圧 V_{cc} は、 $+/-35\text{ V}$ レールを残し得、最大出力電流は、 2.5 A_{pk} に減らされ得る。このことは、同じパワー供給が類似しないサイズのチャンネルの間に共有されることを許可する。より高い出力電流バージョンは、 $+/-35\text{ V}$ レールを有するパワー供給電圧 V_{cc} を類似に用いる2出力チャンネル増幅器であり得る。他の例示インプリメンテーションにおいて、これらのデザインをインプリメントする増幅器は、可能の製品の適用場を拡張するために、ブリッジモードで置かれ得る。例えば、一適用において、2つの 10 A チャンネルのブリッジ接続は、結果として8オーム増幅器内に 290 W を生じ得る。

40

【0072】

図9は、図1-8を参照することと共に記述されるような高効率増幅器の動作ブロックダイアグラムの例である。図9において、ブロック902で、オーディオ入力信号のような入力信号 V_{in} は、高効率増幅器の第1出力ステージおよび第2出力ステージに供給さ

50

れる。ブロック904で、入力信号 V_{in} の大きさ、第1出力ステージの出力、または負荷からのデマンドのような動作パラメータが所定閾値を超えるか否かが第2出力ステージに含まれるパルス幅変調器によって決定される。入力信号 V_{in} 、第1出力ステージの出力、または負荷からのデマンドが所定閾値を超えない場合、第2出力ステージは、ブロック906でパルス幅変調器を無効にすることによって無効にされる。ブロック908で、負荷は、第1出力ステージのみから増幅された出力信号を供給され、そして動作は、ブロック904に戻る。

【0073】

これに反して、ブロック904で入力信号 V_{in} の大きさ、第1出力ステージの出力、または負荷からのデマンドが所定閾値を超える場合、ブロック910で、第2出力ステージは、パルス幅変調器を有効にすることによって有効にされ、第1出力ステージと第2出力ステージの両方は、増幅された出力信号を負荷に提供する。第2出力ステージのパルス幅変調器は、ブロック912で増幅された出力信号を生成するために、第2出力ステージに含まれる複数のスイッチをコントロールする。第2出力ステージの増幅された出力信号は、拡声器のような負荷を駆動し得、第1出力ステージの増幅された出力信号は、第2出力ステージの増幅された出力信号をフィルターするように動作し得る。第2出力ステージのパルス幅変調器は、第1出力ステージと第2出力ステージのうちの少なくとも1つの出力電力の成分に従ってスイッチのスイッチングをコントロールし得る。

【0074】

第2出力ステージを有効にするのに加えて、ブロック914で、第2出力ステージに含まれるタイマーは、有効にされ、そしてタイミングを始める。ブロック916で、第1ステージのピーク出力、入力電圧 V_{in} のピーク出力、または負荷からのピークデマンドのような動作パラメータが所定の大きさをを超えるか否かが決定される。動作パラメータが所定の大きさをを超える場合、ブロック918で、タイマーは、リセットされ、そして動作は、タイミングを始めるためにブロック914に戻る。

【0075】

ブロック916で、第1出力ステージのピーク出力、入力信号電圧 V_{in} のピーク出力、または負荷からのピークデマンドが所定の大きさをを超えるのが決定される場合、ブロック920で、タイマーがタイムアウトされるか否かが決定される。タイマーがタイムアウトされない場合、動作は、ブロック916に戻る。ブロック920で、タイマーがタイムアウトされる場合、第2出力ステージは、ブロック922で無効にされ、そして動作は、ブロック904に戻る。

【0076】

ブロック912に戻ると、図10において、ブロック924で、電流情報は、スイッチングステージの各々からパルス幅変調器に供給される。電流情報は、第2出力ステージの出力電力の成分として供給される。ブロック926で、第2出力ステージに含まれるスイッチングステージのうちの任意が、スイッチングステージの各々に含まれる、正のスイッチを用いる電流を伝導することと、負のスイッチを用いる電流を伝導することとの間に移行しているか否かが決定される。正と負のスイッチが移行している場合、パルス幅変調器は、ブロック928で所定の期間に対して移行しているスイッチングステージからの電流情報を無視し、そして次に動作は、ブロック926に戻る。電流情報内にショートスルー電流を含むことを避けるために電流情報を無視することは、スイッチング移行の始まり前から電流情報をバッファリングすることを必要とし得る。

【0077】

ブロック926で、移行していないそれらのスイッチングステージを決定する後に、動作は、ブロック930に続き、異なるステージの電流情報を比較する。パルス幅変調器は、スイッチングステージの出力電力が、ブロック932でスイッチングステージの各々から供給される電流情報に基づいて大体バランスを保たれるか否かを決定する。スイッチングステージの出力電力が大体バランスを保たれる場合、動作は、ブロック924に戻り、スイッチングステージから追加の電流情報を受信する。スイッチングステージの出力電力

10

20

30

40

50

がブロック 9 3 2 で大体バランスを保たれていない場合、パルス幅変調器は、ブロック 9 3 4 でスイッチングステージの出力電力のバランスを保つために、スイッチングステージのスイッチングをコントロールし、動作は、ブロック 9 2 4 に戻る。スイッチングステージの出力電力のバランスを保つための第 2 出力ステージの動作は、第 2 出力ステージを有効にし、無効にするのに依存しなく、個別に行われ得る。従って、いくつかの例示動作において、第 2 出力ステージを有効にし、無効にすることか、第 2 出力ステージのスイッチングステージのバランスは、第 2 出力ステージの機能動作から除外され得る。さらに、第 2 出力ステージは、前に考察されるように、第 1 スwitchングステージがなくてスイッチングステージの出力電力のバランスを保つように動作し得る。

【 0 0 7 8 】

10

高効率オーディオ増幅器システムは、第 1 出力ステージを含み得、それが、負荷を駆動するために、第 1 出力ステージと並列に連結される第 2 出力ステージと協働的に動作する。第 1 出力ステージは、高効率増幅器システムが静止状態下、または軽めに負荷されるとき、増幅された出力電力を生成するために、相対的に高効率で動作する線形増幅器であり得る。第 2 出力ステージは、第 2 出力ステージから供給される増幅された出力電力のリプル電流を最小化するために、インターリーブで動作される複数のスイッチングステージを有するスイッチモードコンバーターとして動作し得る。

【 0 0 7 9 】

高効率オーディオ増幅器上の負荷が増大するのにつれて、第 2 出力ステージは、増幅された出力電力を負荷に供給するように有効にされ得る。第 2 出力ステージが増幅された出力を負荷に供給していると同時に、第 1 出力ステージの増幅された出力は、第 2 出力ステージの増幅された出力のフィルターとして行い得る。高効率増幅器上の負荷が所定の期間に対する所定閾値未満に減少するとき、第 2 出力ステージが無効にされ得る。負荷が減少するときに第 2 出力ステージの無効化を遅延させることは、第 2 出力ステージが無効にされるときに顕著な移行を避け得る。

20

【 0 0 8 0 】

第 2 出力ステージは、複数のスイッチングステージを含み得る。スイッチングステージの各々は、第 2 出力ステージの出力電力の部分を供給するために、第 2 出力ステージによって独立にコントロールされ得る。第 2 出力ステージは、スイッチングステージの各々から供給される出力電力の一部分のバランスを大体保つようにスイッチングステージをコントロールするために、スイッチングステージの各々に対する電流情報をモニターし得る。スイッチングステージの各々は、出力電力の一部分の生成をコントロールするために開放状態と閉じた状態との間に選択的に移行される正のスイッチおよび負のスイッチを含み得る。移行時間の間に、第 2 出力ステージは、正および負のスイッチのスイッチングのための電流情報の一時変化を無視し得る。従って、スイッチングステージのパワー出力の精度は、向上され得、スイッチングステージの各々によって提供される出力電力は、より効率的にバランスを保たれ得る。

30

【 0 0 8 1 】

本発明のさまざまな実施形態が記述されるが、当業者にとって、さらに多くの実施形態およびインプリメンテーションが本発明の範囲内に可能であることは明白である。

40

【図1】

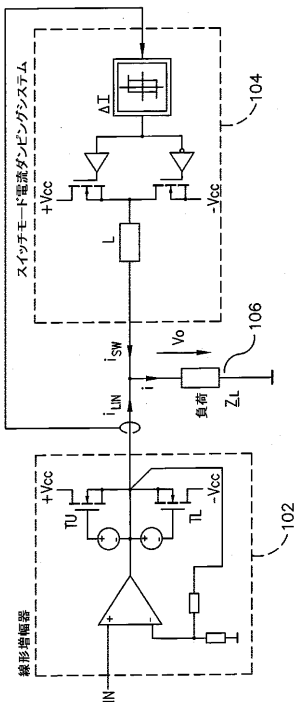


FIG. 1

【図2】

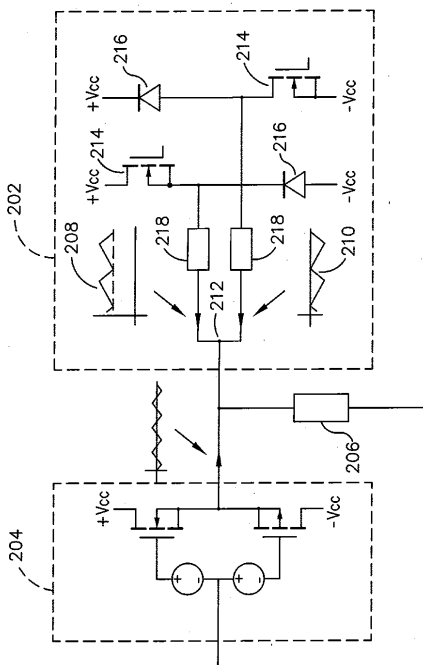


FIG. 2

【図3】

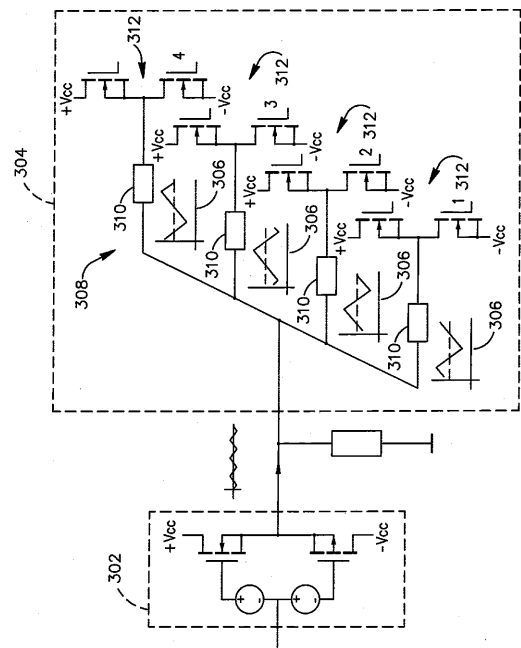


FIG. 3

【図5】

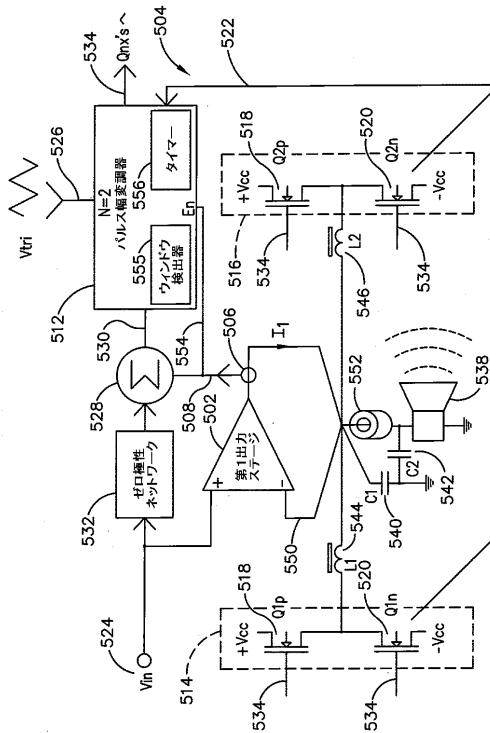


FIG. 5

【図6】

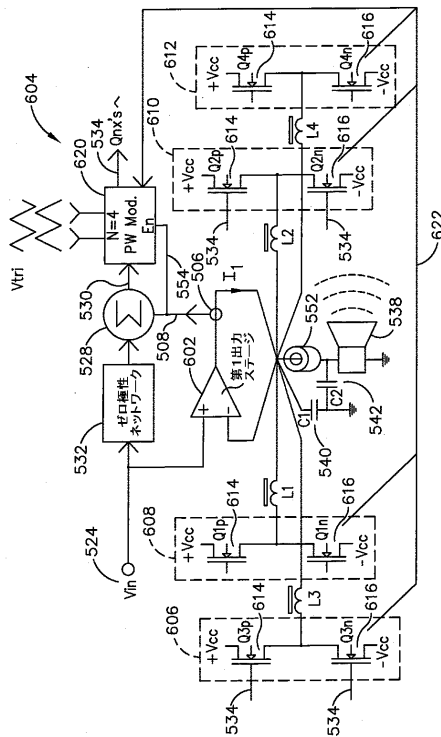


FIG. 6

【図7】

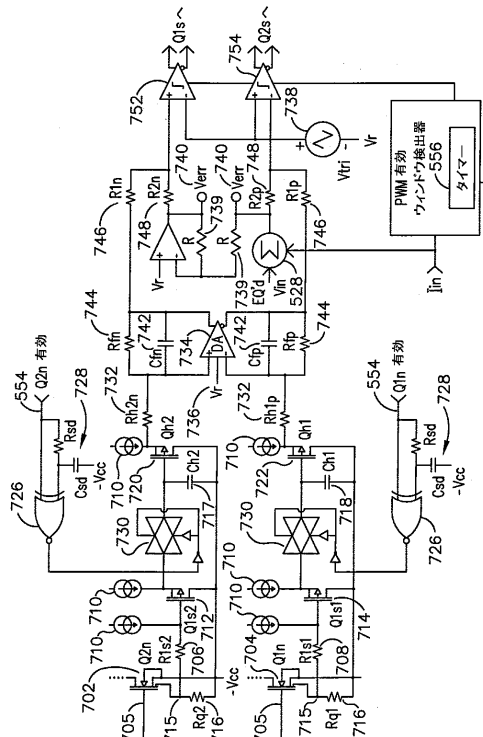


FIG. 7

【図8】

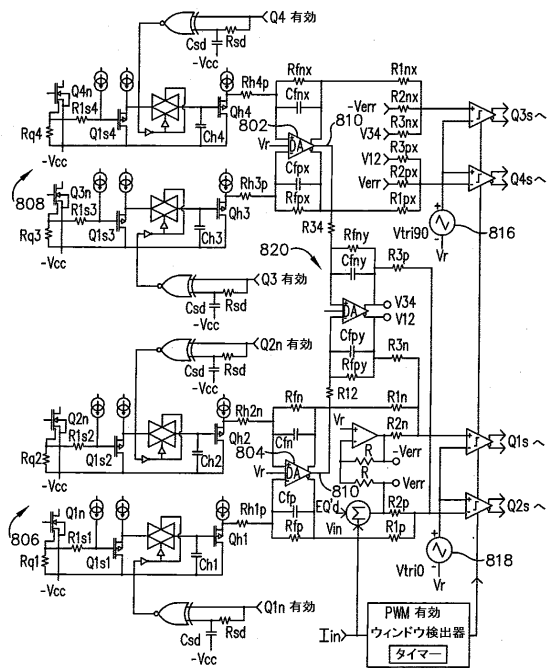


FIG. 8

【図9】

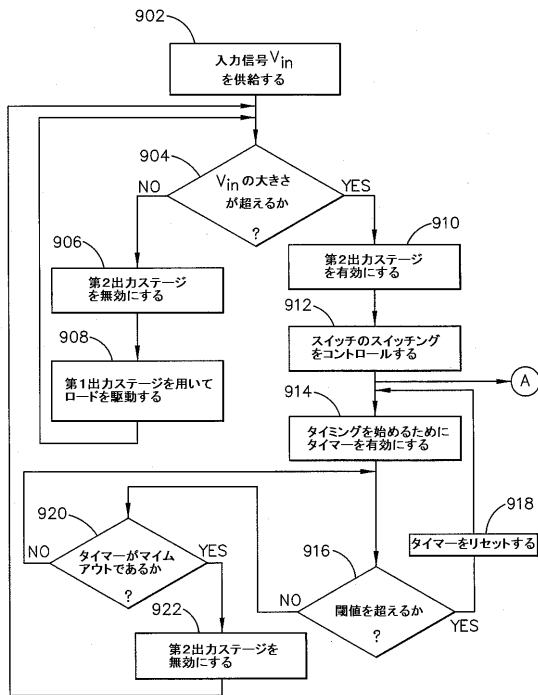


FIG. 9

【図10】

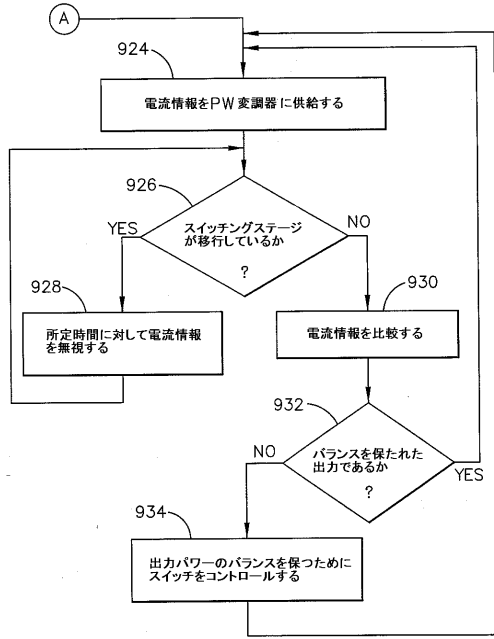
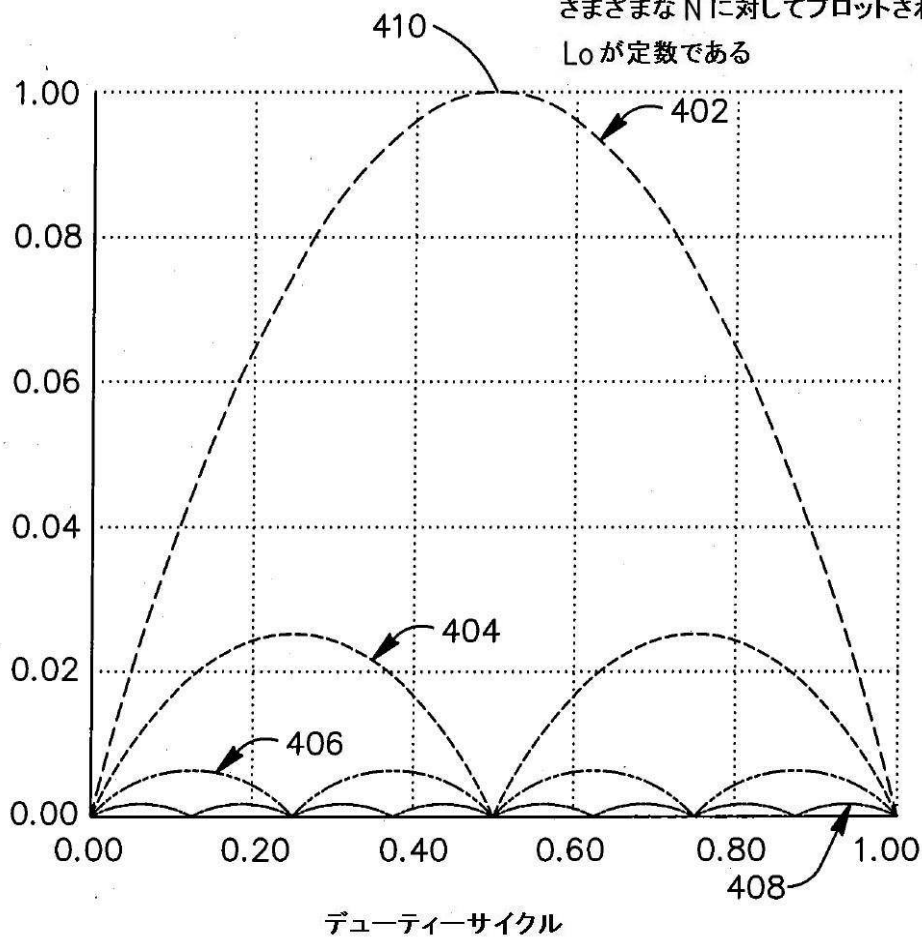


FIG. 10

【図4】

----- $fm(d,2)$ - - - - $fm(d,1)$
——— $fm(d,8)$ - · - · $fm(d,4)$

規格化されたリプル電流 VS デューティー
さまざまな N に対してプロットされる
 L_0 が定数である



フロントページの続き

(72)発明者 ジェラルド アール . スタンリー

アメリカ合衆国 インディアナ 46561, オンオラ, ビーチ ロード 59766

審査官 高橋 義昭

(56)参考文献 特表2003-529994(JP,A)

特開2000-165154(JP,A)

特開平04-189005(JP,A)

特開平10-242779(JP,A)

特表2006-521067(JP,A)

米国特許第06144245(US,A)

(58)調査した分野(Int.Cl., DB名)

H03F 3/68

H03F 3/217