

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016年10月6日 (06.10.2016)



(10) 国际公布号
WO 2016/154789 A1

- (51) 国际专利分类号:
G06F 12/10 (2006.01)
- (21) 国际申请号: PCT/CN2015/075205
- (22) 国际申请日: 2015年3月27日 (27.03.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼 B1-3A 知识产权部喻婵, Guangdong 518129 (CN)。
- (72) 发明人: 陈云 (CHEN, Yun); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。张广飞 (ZHANG, Guangfei); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。宋昆鹏 (SONG, Kunpeng); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG,

BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(54) Title: DATA PROCESSING METHOD, MEMORY MANAGEMENT UNIT AND MEMORY CONTROL DEVICE

(54) 发明名称: 数据处理方法、内存管理单元及内存控制设备

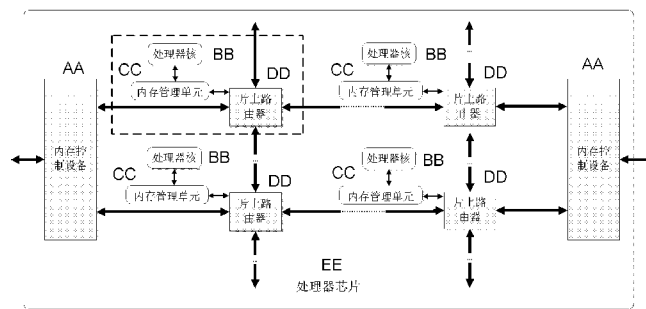


图 1

- AA Memory control device
- BB Processor core
- CC Memory management unit
- DD On-chip router
- EE Processor chip

(57) Abstract: Disclosed is a data processing method. The method comprises: a memory management unit receives a virtual address; the memory management unit determines that the virtual address misses a translation lookaside buffer and reads a page-table base address register, so as to acquire a page-table base address; according to the page-table base address, the memory management unit acquires an identifier (ID) of a memory control device corresponding to the page-table base address and sends the virtual address, the page-table base address and the ID of the memory control device to the memory control device; and the memory management unit receives a physical address corresponding to the virtual address sent by the memory control device, and updates the translation lookaside buffer according to the physical address. According to the data processing method, the execution of a page table running operation is focused on a memory control device, thereby reducing the burden on an on-chip communication network caused by the page table running operation.

(57) 摘要:

[见续页]



WO 2016/154789 A1

本发明实施例公开了一种数据处理方法，内存管理单元接收虚拟地址；内存管理单元确定虚拟地址未命中转译旁视缓冲器，读取页表基地址寄存器，获取页表基地址；内存管理单元根据所述页表基地址，获取页表基地址对应的内存控制设备的标识 ID，向内存控制设备发送虚拟地址、页表基地址和内存控制设备的 ID；内存管理单元接收内存控制设备发送的虚拟地址对应的物理地址，根据所述物理地址更新转译旁视缓冲器。该数据处理方法将页表走操作的执行集中至内存控制设备上，减少了页表走操作对片上通信网络造成的负担。

数据处理方法、内存管理单元及内存控制设备

技术领域

本发明涉及计算机技术领域，尤其涉及一种内存管理单元，内存控制设备以及数据处理方法。

背景技术

随着计算机体系结构技术的发展，处理器芯片上集成多核（Multi-Core）乃至众核（Many Core）的架构逐渐成为主流，这类架构的芯片被称为多核处理器芯片，也被称为片上多核（Chip Multi-Processors, CMPs）芯片。现有的多核处理器芯片一般采用了非均匀的缓存结构（Non-Uniformed Cache Architecture, NUCA），具体即每个处理器核（Core）私有一级缓存（Level 1 cache），而一个多核处理器芯片的各个处理器核逻辑上共享二级缓存（Level 2 cache），而由于处理器芯片上的缓存容量有限，多核处理器芯片运行过程中涉及到的部分数据也可能存储于多核处理器芯片之外的内存设备中，两者通过多核处理器芯片上集成的内存控制器进行通信。

现代操作系统提供了一种内存管理的抽象技术，虚拟内存（Virtual Memory）技术，即程序运行在虚拟地址空间（Virtual Address Space），任一程序使用虚拟内存中的地址，由操作系统协助内存管理单元（Memory Management Unit, MMU），把程序发出的虚拟地址“转换”成真正的物理地址，而虚拟地址与物理地址的转换关系一般存储于页表（Page Table）中。页表由于占用空间较大一般保存于芯片外的内存设备内，仅有其中一部分最常用的页表存储于位于处理器芯片上的转译旁视缓冲器（Translation Look-aside Buffer, TLB）中。

因此，处理器每次获取了虚拟地址后，首先在 TLB 中查询虚拟地址对应的物理地址，如在 TLB 中无法找到该虚拟地址对应的物理地址，则需要从芯片外的内存设备中查询该虚拟地址对应的物理地址，由于页表一般被设计为多级的，即需要处理器多次访问内存设备以获取其需要的物理地址，每次访问内存设备

均对处理器芯片上的通信通路造成负担。

发明内容

本发明实施例提供数据处理方法、内存管理单元和内存控制设备，有助于解决处理器多次访问内存设备以获取物理地址这一过程对处理器芯片上的通信通路造成较大负担的问题。

本发明实施例的第一方面提供了一种数据处理方法，包括：内存管理单元接收虚拟地址。所述内存管理单元确定所述虚拟地址未命中转译旁视缓冲器。所述内存管理单元读取页表基地址寄存器，获取页表基地址。所述内存管理单元根据所述页表基地址，获取所述页表基地址对应的内存控制设备的标识ID。所述内存管理单元向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID。所述内存管理单元接收所述内存控制设备发送的所述虚拟地址对应的物理地址，所述物理地址为所述内存控制设备根据所述虚拟地址和所述页表基地址执行页表走操作获得的。所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器。

结合第一方面，在第一方面的第一种实现方式中，所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：所述内存管理单元生成页表走操作标识，所述页表走操作标识指示页表走操作。所述内存管理单元向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID，包括：所述内存管理单元将所述虚拟地址、所述页表基地址、所述内存控制设备的ID和所述页表走操作标识一并封装入数据包。所述内存管理单元通过片上路由器向所述内存控制设备发送所述数据包。

结合第一方面的第一种实现方式，在第一方面的第二种实现方式中，所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：所述内存管理单元获取发出所述虚拟地址的线程的ID。所述内存管理单元获取所述内存管理单元对应的处理器的ID。所述数据包中还携带发出所述虚拟地址的线程的ID和所述内存管

理单元对应的处理器的ID。

结合第一方面的第一或第二种实现方式，在第一方面的第三种实现方式中，所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：所述内存管理单元获取发出所述虚拟地址的线程的优先级信息。所述数据包中还携带所述优先级信息。

结合第一方面或第一方面的第一或第二或第三种实现方式，在第一方面的第四种实现方式中，所述内存管理单元接收所述内存控制设备发送的所述虚拟地址对应的物理地址，包括：所述内存管理单元接收所述内存控制设备发送的数据包，所述内存控制设备发送的数据包携带所述虚拟地址以及所述虚拟地址对应的物理地址。

结合第一方面的第四种实现方式，在第一方面的第五种实现方式中，所述内存控制设备发送的数据包还包括页表走操作完成标识。所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器前，所述数据处理方法还包括所述内存管理单元根据所述页表走操作完成标识，确认所述内存控制设备发送的数据包用于更新所述转译旁视缓冲器。

结合第一方面的第四或第五种实现方式，在第一方面的第六种实现方式中，所述内存控制设备发送的数据包还包括线程的ID。所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器后，所述方法还包括根据所述线程的ID，激活所述线程的ID对应的线程。

结合第一方面的任一种实现方式，在第一方面的第七种实现方式中，所述内存管理单元向所述内存控制设备发送的数据包中还可以包括所述虚拟地址、所述虚拟地址的标识、所述页表基地址和所述内存控制设备的ID，所述虚拟地址的标识用于指示所述虚拟地址，所述内存管理单元保存所述虚拟地址与所述虚拟地址的标识的对应关系。所述内存管理单元还接收所述内存控制设备发送的所述虚拟地址的标识，并根据保存的所述虚拟地址与所述虚拟地址的标识的对应关系，获取所述虚拟地址。

本发明实施例的第二方面提供了一种数据处理方法，包括：内存控制设备

接收内存管理单元发送的虚拟地址和页表基地址。所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址。所述内存控制设备向所述内存管理单元发送所述虚拟地址对应的所述物理地址。

结合第二方面，在第二方面的第一种实现方式中，内存控制设备接收内存管理单元发送的虚拟地址和页表基地址，包括：所述内存控制设备接收所述内存管理单元通过片上路由器发送的数据包，所述数据包包括所述虚拟地址、所述页表基地址、处理器的ID、线程的ID，所述处理器的ID为所述内存管理单元对应的处理器的ID，所述线程的ID为发出所述虚拟地址的线程的ID。所述内存控制设备向所述内存管理单元发送所述虚拟地址对应的所述物理地址包括：所述内存控制设备将所述物理地址、所述线程的ID、所述处理器的ID打包并向所述内存管理单元发送。

结合第二方面的第一种实现方式，在第二种实现方式中，所述数据包还包括页表走操作标识。所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址前，所述方法还包括：所述内存控制设备根据所述页表走操作标识，确定所述数据包用于执行页表走操作。

结合第二方面的第二种实现方式，在第三种实现方式中，所述数据包还包括优先级信息。所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址前，所述方法还包括：所述内存控制设备确定所述数据包用于执行页表走操作后，将所述优先级信息，以及所述优先级信息对应的所述虚拟地址和所述页表基地址存入页表走操作缓存。所述内存控制设备根据所述页表走操作缓存中存储的优先级信息，确定优先执行页表走操作的虚拟地址和页表基地址。

结合第二方面的任一种实现方式，对应第一方面的第七种实现方式，在第二方面的第四种实现方式中，所述内存管理单元向所述内存控制设备发送的数据包包括所述虚拟地址、所述虚拟地址的标识、所述页表基地址的情况下，所述内存控制设备向所述内存管理单元发送所述虚拟地址对应的所述物理地址，

以及所述虚拟地址的标识。

本发明实施例的第三方面提供了一种内存管理单元，包括：

接收模块，用于接收虚拟地址。处理模块，用于确定所述虚拟地址未命中转译旁视缓冲器，读取页表基地址寄存器，获取页表基地址，还用于根据所述页表基地址，获取所述页表基地址对应的内存控制设备的标识ID。发送模块，用于向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID。所述处理模块，还用于接收所述内存控制设备发送的所述虚拟地址对应的物理地址，所述物理地址为所述内存控制设备根据所述虚拟地址和所述页表基地址执行页表走操作获得的，并根据所述物理地址更新所述转译旁视缓冲器。

结合第三方面，在第三方面的第一种实现方式中，所述处理模块还用于生成页表走操作标识，所述页表走操作标识指示页表走操作。所述发送模块，具体用于将所述虚拟地址、所述页表基地址、所述内存控制设备的ID和所述页表走操作标识一并封装入数据包，并通过片上路由器向所述内存控制设备发送所述数据包。

结合第三方面的第一种实现方式，在第二种实现方式中，所述接收模块还用于获取发出所述虚拟地址的线程的ID、所述内存管理单元对应的处理器的ID。所述数据包中还携带发出所述虚拟地址的线程的ID和所述内存管理单元对应的处理器的ID。

结合第三方面的第一或第二种实现方式，在第三种实现方式中，所述接收模块还用于获取发出所述虚拟地址的线程的优先级信息。所述数据包中还携带所述优先级信息。

结合第三方面或第三方面的第一、第二或第三种实现方式，在第四种实现方式中，所述处理模块接收所述内存控制设备发送的所述虚拟地址对应的物理地址，包括：所述处理模块接收所述内存控制设备发送的数据包，所述内存控制设备发送的数据包携带所述虚拟地址以及所述虚拟地址对应的物理地址。

结合第三方面的第四种实现方式，在第五种实现方式中，所述内存控制设备发送的数据包还包括页表走操作完成标识。所述处理模块根据所述物理地址更新所述转译旁视缓冲器前，还根据所述页表走操作完成标识，确认所述内存

控制设备发送的数据包用于更新所述转译旁视缓冲器。

结合第三方面的第三或第四种实现方式，在第六种实现方式中，所述内存控制设备发送的数据包还包括线程的ID。所述处理模块还用于根据所述物理地址更新所述转译旁视缓冲器后，根据所述线程的ID，激活所述线程的ID对应的线程。

结合第三方面或第三方面的任一种实现方式，在第七种实现方式中，所述发送模块向所述内存控制设备发送的数据包还可以包括所述虚拟地址、所述虚拟地址的标识、所述页表基地址和所述内存控制设备的ID，所述虚拟地址的标识用于指示所述虚拟地址，所述处理模块保存所述虚拟地址与所述虚拟地址的标识的对应关系。所述接收模块还接收所述内存控制设备发送的所述虚拟地址的标识。所述处理模块还用于根据保存的所述虚拟地址与所述虚拟地址的标识的对应关系，获取所述虚拟地址。

本发明实施例的第四方面提供了一种内存控制设备，包括：接收模块，用于接收内存管理单元发送的虚拟地址和页表基地址。处理模块，用于根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址。发送模块，用于向所述内存管理单元发送所述虚拟地址对应的所述物理地址。

结合第四方面，在第四方面的第一种实现方式中，所述接收模块具体用于接收所述内存管理单元通过片上路由器发送的数据包，所述数据包包括所述虚拟地址、所述页表基地址、处理器的ID、线程的ID，所述处理器的ID为所述内存管理单元对应的处理器的ID，所述线程的ID为发出所述虚拟地址的线程的ID。所述发送模块具体用于将所述物理地址、所述线程的ID、所述处理器的ID打包并向所述内存管理单元发送。

结合第四方面的第一种实现方式，在第二种实现方式中，所述数据包还包括页表走操作标识。所述接收模块还用于，接收所述数据包，根据所述页表走操作标识，确定所述数据包用于执行页表走操作。

结合第四方面的第二种实现方式，在第三种实现方式中，所述数据包还包

括优先级信息。所述接收模块还用于，确定所述数据包用于执行页表走操作后，将所述优先级信息，以及所述优先级信息对应的所述虚拟地址和所述页表基地址存入页表走操作缓存。所述处理模块还用于，根据所述页表走操作缓存中存储的优先级信息，确定优先执行页表走操作的虚拟地址和页表基地址。

结合第四方面的任一种实现方式，对应第三方面的第七种实现方式，在第四方面的第四种实现方式中，所述内存管理单元向所述内存控制设备发送的数据包包括所述虚拟地址、所述虚拟地址的标识、所述页表基地址的情况下，所述发送模块向所述内存管理单元发送所述虚拟地址对应的所述物理地址，以及所述虚拟地址的标识。

本发明实施例的第五方面提供了一种处理器芯片，包括如第三方面或第三方面任一实现方式所述的内存管理单元，还包括如第四方面或第四方面任一实现方式的所述的内存控制设备，以及至少一个片上路由器；所述至少一个片上路由器用于建立所述内存控制设备与所述内存管理单元之间的通信连接。

通过以上提供的实施例，内存管理单元当发生 TLB miss 时将执行页表走操作所需的各类信息打包并发往片上路由器，使得页表走操作的执行由各个处理器核对应的内存管理单元集中至处理器芯片上的内存控制设备上，减少了当需要多级页表查询时内存管理单元均需多次发送数据包对片上通信网络造成的负担。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例中所需要使用的附图作以简单地介绍，显而易见的，下面描述中的附图是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图 1 为本发明实施例所应用的处理器芯片的架构示意图；

图 2 为本发明方法实施例一所应用的数据处理方法流程示意图；

图 3 为本发明方法实施例二所应用的数据处理方法流程示意图；

图 4 为本发明设备实施例一所应用的内存管理单元的组成结构示意图；
图 5 为本发明设备实施例二所应用的内存控制设备的组成结构示意图；
图 6 为本发明设备实施例二所应用的再一内存控制设备的组成结构示意图；
图 7 为本发明设备实施例三所应用的处理器芯片的组成结构示意图。

具体实施方式

为使本发明实施例的目的、技术方案和优点更加清楚，下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

贯穿本说明书，术语“处理器核”一般指处理器芯片的一个或者多个执行数据处理任务的处理单元，也可称之为处理器核心或处理核心，还可能是一种具有信号的处理能力的集成电路芯片，例如通用处理器、数字信号处理器（Digital Signal Processor, DSP）、专用集成电路（Application Specific Integrated Circuit, ASIC）、现成可编程门阵列（Field Programmable Gate Array, FPGA）等。

贯穿本说明书，术语“内存管理单元”（英文全称：Memory Management Unit, 英文缩写：MMU），用于管理虚拟存储器、物理存储器的控制线路，同时也负责将虚拟地址映射为物理地址，以及提供硬件机制的内存访问授权，一般位于中央处理器中，多核处理芯片上的每个内存管理单元也与该内存管理单元所在的处理器具有对应关系。

贯穿本说明书，术语“内存控制设备”，指代一种不仅具有传统内存控制器拥有的协助 CPU 访问内存设备的功能，还具有本说明书中执行页表走操作相关的功能的设备。一般而言，内存控制设备中也需要集成传统内存控制器，或具有传统内存控制器功能的单元。

贯穿本说明书，术语“转译旁视缓冲器”（英文全称：Translation Look-aside Buffer, 英文缩写：TLB），也称为传输后备缓冲器或页表缓冲器，一般位于内存管理单元中，用于存储一部分最常用的页表以加速查询页表的速率。同时，

本说明书中的命中转译旁视缓冲器 (TLB hit), 指当内存管理单元接收到一个虚拟地址时, 首先根据该虚拟地址在 TLB 中查询, 如果查询到在 TLB 中存储有对应的物理地址, 则发生了 TLB hit; 与之对应的, 如果未在 TLB 中查询到对应的物理地址, 则发生了 TLB miss, 此时需要执行页表走操作以获取该虚拟地址对应的物理地址用以更新 TLB。

贯穿本说明书, 术语“页表走操作”(英文全称: Page Table Walk), 即根据虚拟地址以及页表基地址获取物理地址的操作。一般而言页表分为多级, 例如分为 4 级页表的情况下, 则进行一次页表走操作首先根据页表基地址和虚拟地址的第一部分查询 1 级页表。获取 1 级页表内对应地址存储的数据后, 判断该数据是否为所需的物理地址。如果不是, 则根据该数据和虚拟地址的第二部分查询 2 级页表, 再获取 2 级页表内对应地址存储的数据, 重复以上过程, 直至获取 4 级页表内对应地址存储的数据后, 该地址则为虚拟地址对应的物理地址, 完成页表走操作。

本发明实施例的处理器芯片的架构

图 1 描述了本发明实施例所提供的处理器芯片的架构的部分示意图。对于本领域的技术人员可以理解, 图 1 为处理器芯片架构的一部分, 实际中的处理器芯片架构可以由多个图 1 所示部分通过拓展构成(图 1 中虚线代替的部分为一个或者多个虚线框内所示的部分)。处理器芯片一般包括多个处理器核, 也称为多核处理器芯片, 每个处理器核对应内存管理单元, 内存管理单元中设置有 TLB。每个处理器核均可以通过片上路由器与其他处理器核通信, 也可以与处理器芯片上的内存控制设备通信, 通过内存控制设备, 任一处理器核能够与处理器芯片外部的内存设备通信。

方法实施例一

本方法实施例一提供一种数据处理方法, 其流程示意图如图 2 所示。运用此方法的可以为内存管理单元, 也可以为集成了内存管理单元功能的其他设备。

步骤 202, 内存管理单元接收虚拟地址。

举例来说, 以 ARMv8 架构中的使用的 48 位的虚拟地址为例, 其一般采用 4 级页表, 整个虚拟地址分成 5 个域, VA[11:0] 为页表内的偏移地址, VA[20:12] 为第 3 级页表所在的偏移地址, VA[29:21] 为第 2 级页表所在的偏移地址,

VA[38:30] 为第 1 级页表所在的偏移地址，VA[47:39] 为第 0 级页表所在的偏移地址。

步骤 203，内存管理单元确定该虚拟地址是否命中转译旁视缓冲器。

步骤 204，内存管理单元确定该虚拟地址未命中转译旁视缓冲器。

承接上例，内存管理单元接收到该虚拟地址后，首先采用 VA[47:12]在 TLB 中的内容可寻址存储器（英文全称：Content Addressable Memory，英文缩写：CAM）中查询，以表 1 为 CAM 为例所示，如果内存管理单元在 CAM 中未查询到 VA[47:12]的匹配项，则说明未命中转译旁视缓冲器，发生 TLB miss。

步骤 205，内存管理单元确定该虚拟地址命中转译旁视缓冲器，根据该虚拟地址获取物理地址，完成地址映射。

承接上例，如果内存管理单元在 CAM 中查询到 VA[47:12]的匹配项，说明发生 TLB hit，此时通过 CAM 获取 VA[47:12]对应的随机存取存储器（英文全称：Random access memory，英文缩写：RAM）地址，并根据该 RAM 地址访问 RAM，获得对应 RAM 地址存储的物理地址，例如 PA[47:12]，则该 PA[47:12]与 VA[11:0]组成的 48 位地址就为步骤 202 中接收的 48 位虚拟地址对应的物理地址，完成地址映射。

VA 列	RAM 地址列
第一 VA 地址	第一 RAM 地址
第二 VA 地址	第二 RAM 地址
...	...

表 1

步骤 206，内存管理单元读取页表基地址寄存器，获取页表基地址。

举例来说，步骤 203 中未命中转译旁视缓冲器的情况下，步骤 204 后，内存管理单元访问页表基地址寄存器，承接上例 ARMv8 架构中的页表基地址寄存器是 TTBR0/TTBR1，读取页表基地址寄存器中存储的页表基地址，例如 TTBR[47:12]。

步骤 208，内存管理单元根据页表基地址，获取该页表基地址对应的内存控制设备的 ID。

承接上例，获取 TTBR[47:12]后，内存管理单元根据预设的 TTBR[47:12]与内存控制设备的 ID 的对应关系，获取该页表基地址对应的内存控制设备的 ID。

实际中，不同的页表基地址对应的页表存储于不同的内存设备中，而不同的内存设备也对由不同内存控制设备管理，因此页表基地址也与内存控制设备的 ID 存在对应关系。

可选的，步骤 210 前内存管理单元还可以生成页表走操作标识，该页表走操作标识指示页表走操作。实际中该页表走操作标识采用何种形式不构成限定，内存控制设备根据该页表走操作标识，能够识别携带该页表走操作标识的数据包中携带的内容用于页表走操作。对应的，如果处理器核发出的数据包为执行普通的数据读写操作的数据包，则该数据包中可以携带另一操作标识，用以内存控制设备接收到不同类型的数据包后，识别并区别处理不同类型的数据包。

可选的，步骤 210 前内存管理单元还可以获取发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID。如果某一线程在需要读写数据时内存管理单元访问 TLB 发生 TLB miss，则该线程需要等待页表走操作完成才能继续执行，因此该线程一般需要被挂起，例如存储于处理器核的线程选择模块中。而当携带该虚拟地址对应的物理地址的数据包需要返回至该内存管理单元的过程中，首先片上路由器需要该内存管理单元对应的处理器的 ID 才能将该数据包路由至该内存管理单元，其次，当该内存管理单元接收到携带有物理地址的数据包，并完成更新转译旁视缓冲器后，由于线程选择模块中可能挂有多个线程，因此内存管理单元也需要该物理地址对应的线程的 ID 号，才能激活线程选择模块中对应的线程，而该线程发出的虚拟地址由于页表走操作和更新转译旁视缓冲器已经完成，必定会命中转译旁视缓冲器，该线程得以继续运行。

可选的，步骤 210 前内存管理单元还可以获取发出该虚拟地址的线程的优先级信息。具体的，该优先级信息可以指示发出该虚拟地址的线程的优先处理需要，用以区别不同线程发出的虚拟地址对应的数据包之间，有处理优先级的不同，也可以指示用于页表走操作的数据包和普通读写操作的数据包之间的处理优先级的不同。

步骤 210，内存管理单元向内存控制设备发送该虚拟地址、该页表基地址和该内存控制设备的 ID。

示例地，内存管理单元在步骤 202 至步骤 208 中获得虚拟地址、页表基地址、内存控制设备的 ID 后，将其封装为符合处理器芯片的片上通信协议的数据包后，发往片上路由器，以使得片上路由器能够根据该数据包中携带的内存控

制设备的 ID，将该数据包路由至对应的内存控制设备。

又举例来说，内存管理单元在步骤 202 至步骤 208 中获得虚拟地址、页表基地址、内存控制设备的 ID 后，内存管理单元也可以不负责封装数据包，转而将上述数据发往处理器核或专门的数据包封装模块，由处理器核或专门的数据包封装模块将这些数据封装为数据包并发往片上路由器，由片上路由器根据数据包中分装的内存控制设备的 ID 将该数据包路由至对应的内存控制设备。

可选的，如果在步骤210前内存管理单元还生成了页表走操作标识，步骤210中的数据包还可以包括页表走操作标识。

可选的，如果在步骤210前内存管理单元还获取了发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID，步骤210中的数据包还可以包括发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID。

可选的，如果在步骤210前内存管理单元还获取了发出该虚拟地址的线程的优先级信息，步骤210中的数据包还可以包括发出该虚拟地址的线程的优先级信息。

如表2所示为步骤210中数据包的一种可能的帧结构，其中页表走操作标识、处理器的 ID、线程的 ID 与优先级信息均为可选的内容。

应当说明的是，一种可选的方案中，内存管理单元向内存控制设备发送的还可以包括虚拟地址、虚拟地址的标识、页表基地址和内存控制设备的 ID，虚拟地址的标识用于指示虚拟地址，内存管理单元保存虚拟地址与虚拟地址的标识的对应关系。即内存管理单元首先存储虚拟地址与虚拟地址的标识的对应关系，然后将该虚拟地址的标识封装入数据包并发送至内存控制设备，以使得内存控制设备完成页表走操作并返回数据包时，该数据包无须携带该虚拟地址，而仅需携带该虚拟地址的标识。

页表走操作标识	处理器的 ID	线程的 ID 与优先级信息	内存控制设备的 ID	页表基地址与虚拟地址
---------	---------	---------------	------------	------------

表 2

步骤212，内存管理单元接收该内存控制设备发送的该虚拟地址对应的物理地址，该物理地址为该内存控制设备根据该虚拟地址和该页表基地址执行页表

走操作获得的。

示例地，步骤 210 中内存管理单元发出数据包后，内存控制设备根据该数据包的内容执行页表走操作，获取了该虚拟地址对应的物理地址，则该内存管理单元还接收该内存控制设备发送的该虚拟地址对应的物理地址。

可选的，步骤 212 中内存管理单元接收该内存控制设备发送的数据包，该内存控制设备发送的数据包携带该虚拟地址以及该虚拟地址对应的物理地址。

可选的，如果步骤 210 中内存管理单元向内存控制设备发送的还可以包括虚拟地址、虚拟地址的标识、页表基地址和内存控制设备的 ID，则步骤 212 中内存控制设备发送的数据包携带该虚拟地址的标识以及该虚拟地址对应的物理地址。

步骤 214，内存管理单元根据该物理地址更新转译旁视缓冲器。

举例说明，内存管理单元接收到该物理地址后，需要更新该转译旁视缓冲器中的 CAM 与 RAM，使得再次根据 VA[47:12] 查询 CAM 时，可以查询到 RAM 地址，并且通过该 RAM 地址查询对应的 RAM，可以获得该物理地址，即命中该转译旁视缓冲器。

可选的，如果步骤 212 中内存管理单元接收该内存控制设备发送的数据包，该数据包还包括页表走操作完成标识，该内存管理单元根据该数据包更新转译旁视缓冲器之前，需要根据该页表走操作完成标识，确认该数据包用于更新该转译旁视缓冲器。具体的，由于处理器芯片上可能有各种类型的数据包同时传输，处理器核或内存管理单元接收到某一数据包时，需要区分该数据包的种类，因此数据包中还包括了用于识别数据包种类的页表走操作完成标识。该页表走操作完成标识与前述页表走操作标识对应，后者用于指示一数据包内包含用于页表走操作的内容，前者用于指示一数据包内包含页表走操作完成后获取的内容。

可选的，如果步骤 212 中内存管理单元接收的数据包还包括线程的 ID，该线程的 ID 为发出所述虚拟地址的线程的 ID，该内存管理单元更新转译旁视缓冲器后，根据该线程的 ID，激活该线程的 ID 对应的线程。具体的，内存管理单元发出的数据包中如果携带了发出所述虚拟地址的线程的 ID，则内存控制设备获取了该数据包对应的物理地址后，内存控制设备发送至内存管理单元的数据包中还携带了该线程的 ID，以使得内存管理单元接收到内存控制设备发送的数据

包并更新转译旁视缓冲器后，能够根据该线程的 ID 激活对应的线程。

如表3所示为内存控制设备发出的数据包的一种可能的帧结构，其中页表走操作完成标识、处理器的ID、线程的ID及虚拟地址均为可选的内容。

页表走操作完成标识	处理器的ID	线程的ID	物理地址及虚拟地址
-----------	--------	-------	-----------

表 3

本方法实施例中，内存管理单元接收到某一虚拟地址并发生 TLB miss 的情况下，将执行页表走操作所需的各类信息打包并发往片上路由器，使得页表走操作的执行由各个处理器核对应的内存管理单元集中至处理器芯片上的内存控制设备上，减少了当需要多级页表查询时，多个处理器核的内存管理单元均需多次发送数据包对片上通信通路造成的负担，同时，由于减少了内存管理单元与内存控制设备之间通信的次数，转而由内存控制设备完成对片外的内存设备的多次访问，也加快了页表走操作的完成，有利于提升页表走操作的整体效率。

方法实施例二

本方法实施例二提供一种数据处理方法，其流程示意图如图 3 所示。运用此方法的可以为内存控制设备，也可以为集成了内存控制设备功能的其他设备。

步骤 402，内存控制设备接收内存管理单元发送的虚拟地址和页表基地址。

具体的，该内存控制设备接收到的内存管理单元发送的数据包，该数据包中携带虚拟地址以及页表基地址。该数据包可以为方法实施例一中步骤 210 及步骤 210 的各个可选方案中提到的数据包。

可选的，该数据包还包括处理器的ID、线程的ID，该处理器的ID为步骤402中内存管理单元对应的处理器的ID，该线程的ID为发出该虚拟地址的线程的ID。

可选的，该数据包还包括页表走操作标识，则内存控制设备执行步骤404之前，内存控制设备根据该页表走操作标识，确定该数据包用于执行页表走操作。

可选的，该数据包还包括优先级信息。则执行步骤404之前，首先根据页表走操作标识确认该数据包用于执行页表走操作，然后将该数据包存入页表走操作缓存，例如表4；与之对应的，内存控制设备还可能接收其他数据包，例如普

通的数据读写数据包，这些数据包中也包含指示普通的数据读写的标识，内存控制设备接收到这些数据包后，可以将其解包并将解包后的内容存入数据读写缓存中。

优先级信息 1	虚拟地址 1	页表基地址
优先级信息 2	虚拟地址 2	页表基地址
...
优先级信息 n	虚拟地址 n	页表基地址

表 4

步骤 404, 内存控制设备根据该虚拟地址和该页表基地址, 执行页表走操作, 获取该虚拟地址对应的物理地址。

具体的, 承接方法实施例一, 整个虚拟地址分成 5 个域, VA[11:0] 为页表内的偏移地址, VA[20:12] 为第 3 级页表所在的偏移地址, VA[29:21] 为第 2 级页表所在的偏移地址, VA[38:30] 为第 1 级页表所在的偏移地址, VA[47:39] 为第 0 级页表所在的偏移地址, 页表基地址为 TTBR[47:12]。

首先, 内存控制设备组成物理地址 $1 = \{TTBR[47:12], VA[47:39], 000\}$, 根据物理地址 1 查询存储有页表的内存设备, 读取物理地址 1 对应的页表中的内容并判断该内容是否为最底层页表, 例如如果物理地址 1 对应的页表中的内容的最低两位为 01 则表明是该页表为最底层页表, 则物理地址 1 对应的页表中即包括页表走操作所需的物理地址, 如果物理地址 1 对应的页表中的内容的最低两位为 10 表明是该页表不为最底层页表, 则读取该页表中的内容, 例如 L0_Dspt[47:12]。

其次, 再次组成物理地址 $2 = \{L0_Dspt[47:12], VA[38:30], 000\}$, 再次重复上述过程, 直至查询到最底层的页表, 获取其包括的物理地址后, 以共有 4 级页表为例, 则在第四级页表中获取的物理地址为 L4_Dspt[47:12], 其与 VA[11:0] 一起组成新的 48 位地址, 该地址则为步骤 402 中虚拟地址对应的物理地址, 至此完成页表走操作。应当说明的是, 实际中采取多少级页表和如何识别页表中的内容是指向下一级页表或底层页表均有多种实现方式, 在此仅为示例。

可选的, 步骤 402 接收的数据包中包括优先级信息, 步骤 404 之前, 数据

包已经缓存于页表走操作缓存的情况下。执行步骤 404 之前，内存控制设备首先根据页表走操作缓存中各个优先级信息，例如表 4，选取优先处理的虚拟地址与页表基地址。如果内存控制设备还接收到了普通的数据读写数据包，并将其存入数据读写缓存中，则内存控制设备还可以综合数据读写缓存和页表走操作缓存中存储的各个任务的优先级，选取优先处理的任务。

可选的，步骤 406 之前，内存控制设备还生成了页表走操作完成标识，该页表走操作完成标识即方法实施例一中步骤 212 中内存管理单元接收的数据包中携带的页表走操作标识。

步骤 406，内存控制设备向该内存管理单元发送该虚拟地址对应的物理地址。

可选的，步骤 402 中的数据包还包括处理器的 ID、线程的 ID 的情况下，步骤 404 后获取物理地址后，内存控制设备还可以将该物理地址、该线程的 ID、该处理器的 ID 打包并发送至该内存管理单元，其发出的数据包对应方法实施例一中表 3 所示的数据包。

可选的，步骤 406 之前，内存控制设备还生成了页表走操作完成标识的情况下，内存控制设备还可以将页表走操作完成标识也一并发送至内存管理单元，以使得内存管理单元根据该数据包更新转译旁视缓冲器之前，需要根据该页表走操作完成标识，确认该数据包用于更新该转译旁视缓冲器。

本方法实施例中，内存控制设备接收到包括执行页表走操作所需的内容后，执行页表走操作，使得页表走操作过程中多次页表访问仅需由内存控制设备与芯片外的内存设备之间完成，无须在内存管理单元与内存控制设备之间多次交互，减轻了芯片上的通信负担，同时内存控制设备直接与内存设备进行交互效率也更高，加快了页表走操作的完成，有利于提升页表走操作的整体效率。

设备实施例一

本发明装置实施例一提供一种内存管理单元 600，其组织结构示意图如图 4 所示，包括：

接收模块 602，用于接收虚拟地址。

具体的，接收模块 602 实际运行过程中即执行方法实施例一中步骤 202。

可选的，接收模块 602 还用于获取发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID。具体参见方法实施例一中步骤 210 前内存管理单元的可选动作。

可选的，接收模块 602 还用于获取发出该虚拟地址的线程的优先级信息。具体参见方法实施例一中步骤 210 前内存管理单元的可选动作。

处理模块 604，用于确定该虚拟地址未命中转译旁视缓冲器，读取页表基地址寄存器，获取页表基地址，还用于根据该页表基地址，获取该页表基地址对应的内存控制设备的 ID。

具体的，处理模块 604 实际运行过程中即执行方法实施例一中步骤 204 至步骤 208 及其可选方案。

可选的，处理模块 604 还用于生成页表走操作标识，该页表走操作标识指示页表走操作。具体参见方法实施例一中步骤 210 前内存管理单元的可选动作。

发送模块 606，用于向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的 ID。

具体的，发送模块 606 实际运行过程中即执行方法实施例一中步骤 210 及其可选方案。

可选的，处理模块 604 生成了页表走操作标识的情况下，发送模块 606 还用于将该页表走操作标识一并发送至内存控制设备。具体参见方法实施例一中步骤 210 的可选动作。

可选的，接收模块 602 获取了发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID 情况下，发送模块 606 还用于将发出该虚拟地址的线程的 ID 和该内存管理单元对应的处理器的 ID 一并发送至内存控制设备。具体参见方法实施例一中步骤 210 的可选动作。

可选的，接收模块 602 获取了发出该虚拟地址的线程的优先级信息的情况下，发送模块 606 还用于将发出该虚拟地址的线程的优先级信息一并发送至内存控制设备，具体参见方法实施例一中步骤 210 的可选动作。

处理模块 604，还用于接收内存控制设备发送的该虚拟地址对应的物理地址，

该物理地址为该内存控制设备根据该虚拟地址和该页表基地址执行页表走操作获得的，并根据该物理地址更新所述转译旁视缓冲器。

具体的，处理模块604实际运行过程中还执行方法实施例一中步骤212与步骤214。

可选的，处理模块604接收该内存控制设备发送的该虚拟地址对应的物理地址，包括：处理模块604接收该内存控制设备发送的数据包，该内存控制设备发送的数据包携带的虚拟地址以及该虚拟地址对应的物理地址。也可以为，接收模块602接收该内存控制设备发送的数据包，接收模块602将数据包中携带的虚拟地址以及该虚拟地址对应的物理地址发送至处理模块604。

可选的，内存控制设备发送的数据包还包括页表走操作完成标识，处理模块604根据该物理地址更新转译旁视缓冲器前，还根据该页表走操作完成标识，确认该内存控制设备发送的数据包用于更新转译旁视缓冲器。也可以为，接收模块602接收的数据包还包括页表走操作完成标识，接收模块602将该页表走操作标识连同数据包中携带的虚拟地址以及该虚拟地址对应的物理地址发送至处理模块604，并由处理模块604根据该页表走操作完成标识，确认该数据包用于更新该转译旁视缓冲器，并根据该物理地址更新转译旁视缓冲器。

可选的，内存控制设备发送的数据包还包括线程的ID，处理模块604还用于根据该物理地址更新转译旁视缓冲器后，根据该线程的ID，激活该线程的ID对应的线程。也可以为，接收模块602接收的数据包还包括线程的ID，接收模块602将该线程的ID连同数据包中携带的虚拟地址以及该虚拟地址对应的物理地址发送至处理模块604，并由根据该物理地址更新转译旁视缓冲器后，根据该线程的ID，激活该线程的ID对应的线程。

本设备实施例中提供了一种内存管理单元，该内存管理单元接收到某一虚拟地址并发生TLB miss的情况下，将执行页表走操作所需的信息发往片上路由器，使得页表走操作的执行由处理器核对应的内存管理单元集中至处理器芯片上的内存控制设备上，减少了当需要多级页表查询时，多个处理器核的内存管理单元均需多次发送数据包对片上通信通路造成的负担，同时，由于减少了内存管理单元与内存控制设备之间通信的次数，转而由内存控制设备完成对片外的内存设备的多次访问，也加快了页表走操作的完成，有利于提升页表走操作

的整体效率。

设备实施例二

本发明设备实施例二提供一种内存控制设备 800，其组织结构示意图如图 5 所示，包括：

接收模块802，用于接收内存管理单元发送的虚拟地址和页表基地址。

具体的，如图5所示接收模块802从片上路由器获得数据包后，解析该数据包，获取数据包中携带的虚拟地址和页表基地址，并将该虚拟地址和页表基地址发送至处理模块804。

可选的，该数据包还包括处理器的ID、线程的ID。该处理器的ID为发出该虚拟地址和页表基地址的内存管理单元对应的处理器的ID，该线程的ID为发出该虚拟地址的线程的ID。

可选的，该数据包还包括页表走操作标识，接收模块802还用于解析该数据包，获取该页表走操作标识、虚拟地址和页表基地址，根据该页表走操作标识确定该数据包用于执行页表走操作，再将该虚拟地址和页表基地址发送至处理模块804。如果接收模块802接收的数据包为执行普通的数据读写操作的数据包，则该数据包中可以携带另一操作标识，用以内存控制设备接收到不同类型的数据包后，识别并区别处理不同类型的数据包。

处理模块804，用于根据该虚拟地址和该页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址。

具体的，处理模块804根据该虚拟地址和该页表基地址，访问内存设备，执行页表走操作，具体的操作细节参考方法实施例二中步骤404的内容。

可选的，处理模块804还用于生成页表走操作完成标识，用以内存管理单元根据该页表走操作完成标识，确认携带该页表走操作完成标识的数据包用于更新转译旁视缓冲器。

发送模块806，用于向该内存管理单元发送该虚拟地址对应的物理地址。

可选的，接收模块802接收到的数据包包括处理器的ID、线程的ID的情况下，发送模块806还用于将该物理地址、该线程的ID、该处理器的ID打包并向该内存

管理单元发送。

可选的，处理模块804还生成了页表走操作完成标识的情况下，发送模块806还用于将该页表走操作完成标识一并封装入数据包并向该内存管理单元发送。

可选的，如图6所示，数据包还包括优先级信息和页表走操作标识的情况下，内存控制设备800还包括页表走操作缓存808。接收模块802根据该页表走操作标识，确定该数据包用于执行页表走操作后，将该优先级信息，以及该虚拟地址和页表基地址发送至页表走操作缓存808并存储。处理模块804根据该页表走操作缓存808中存储的各个优先级信息，确定优先级最高的优先级信息对应的虚拟地址以及页表基地址，并执行页表走操作。

本设备实施例提供了一种内存控制设备，该内存控制设备在接收到包括执行页表走操作所需的内容的数据包后，执行页表走操作，使得页表走操作过程中多次页表访问仅需由内存控制设备与芯片外的内存设备之间完成，无须在内存管理单元与内存控制设备之间多次交互，减轻了芯片上的通信负担，同时内存控制设备直接与内存设备进行交互效率也更高，加快了页表走操作的完成，有利于提升页表走操作的整体效率。

设备实施例三

本发明设备实施例三提供一种处理器芯片，包括如设备实施例一中的任一可选的内存管理单元，还包括如设备实施例二中的任一可选的内存控制设备，以及至少一个片上路由器，用于建立内存控制设备与内存管理单元之间的通信连接。

处理器芯片实际运行中，首先由内存管理单元接收虚拟地址，发生TLB miss后，将执行页表走操作所需的信息发送至片上路由器后，片上路由器将上述所需的信息发送至对应的内存控制设备。然后内存控制设备接收到携带执行页表走操作所需的信息的数据包后，根据数据包内携带的执行页表走操作所需的信息，执行页表走操作，获取物理地址，并将该物理地址打包发送至片上路由器，片上路由器将该数据包路由至内存管理单元后，内存管理单元则可以根据该物理地址更新转译旁路转换器。该过程的具体实现细节参考方法实施例一、二，

以及设备实施例一、二，在此不再赘述。

此实施例中描述处理器芯片1000的优化的工作流程，处理器芯片1000包括内存管理单元1002，至少两个片上路由器，即片上路由器1004以及片上路由器1022，以及内存控制设备1006。

步骤一，内存管理单元1002接收虚拟地址A，根据虚拟地址A查询转译旁视缓冲器，发生TLB miss。具体参考方法实施例一步骤202至步骤204。

步骤二，内存管理单元1002生成页表走操作标识，并读取页表基地址寄存器，获取页表基地址，并根据该页表基地址获取该页表基地址对应的内存控制设备的ID，在此例中，不妨将内存控制设备1006假定为该页表基地址对应的内存控制设备。具体参考方法实施例一步骤208。

步骤三，内存管理单元1002获取发出该虚拟地址的线程的ID，该线程对应的优先级信息，以及内存管理单元1002对应的处理器的ID，并将这些信息连同虚拟地址、页表基地址、内存控制设备的ID一起发送至片上路由器1022中，具体的可以通过数据包的形式发送上述信息，该数据包的结构参考表2。具体参考方法实施例一步骤210以及步骤210之前的可选步骤。

步骤四，片上路由器1022以及其他片上路由器根据上述内存控制设备的ID将携带上述信息的数据包路由至片上路由器1004，片上路由器1004将该数据包发送至内存控制设备1006。

步骤五，内存控制设备1006接收该数据包，首先接收模块1008根据数据包中携带的页表走操作标识，确定该数据包用于执行页表走操作，然后解析该数据包，并将数据包的内容存入页表走操作缓存1012，与之对应的，如果接收模块1008接收到某一数据包中携带的标识指示该数据包为普通的数据读写操作包，则接收模块1008将解析该数据包并将其存入数据缓存1010。由于普通数据读写操作与页表走操作不同，所以此处可以使用两个不同的缓存存储数据包的内容，实际上也可以采用一个缓存，在处理时再区分不同操作类型，存入页表走操作缓存1012的数据包的内容如表4所示。具体参考方法实施例二步骤402及其可选步骤。

步骤六，页表走处理模块1016根据页表走操作缓存1012中存储的各个待处

理的页表走操作信息对应的优先级信息，选择优先级最高的页表走操作进行处理。需要说明的是，实际中页表走操作缓存1012与数据缓存1010也可以一同进行优先级的选择。由于页表走操作处理模块1016与数据处理模块1014可能同时准备处理各自的操作，因此由数据选择器（Multiplexer）1018选择其中一个模块与内存控制器1020进行交互。同时，需要说明的是，此处的内存控制器1020的功能与传统的内存控制器类似，即本设备实施例中的内存控制设备1006集成了传统内存控制器。同时，此处的页表走处理模块1016、数据选择器1018、内存控制器1020可以集成为设备实施例二中的处理模块804，实际中这三个模块也可以分开部署。

步骤七，页表走处理模块1016通过数据选择器1018访问内存控制器1020，根据页表走操作缓存1012中存储的虚拟地址A和对应的页表基地址，完成页表走操作，获取虚拟地址A对应的物理地址B。具体参考方法实施例二步骤404。

步骤八，页表走操作处理模块1016生成页表走操作完成标识，并连同虚拟地址A对应的数据包携带的处理器ID，线程ID，以及物理地址B发送至发送模块1022，由发送模块1022封装为数据包并发送至片上路由器1004，数据包的结构参考表3。

步骤九，片上路由器1004以及其他片上路由器根据数据包中携带的处理器ID将该数据包路由至片上路由器1022，片上路由器1022将该数据包发送至内存管理单元1002。

步骤十，内存管理单元1002接收到该数据包后，根据页表走操作完成标识确定该数据包用于更新转译旁视缓冲器，解析数据包获得其中携带的虚拟地址A和物理地址B，根据虚拟地址A和物理地址B完成转译旁视缓冲器的更新。具体参考方法实施例一中步骤214。

步骤十一，内存管理单元1002完成更新转译旁视缓冲器后，根据数据包中携带的线程ID，激活该线程ID，使得由于在步骤一中发生TLB miss时，无法继续执行而被挂起的线程得以继续执行，而此时，该线程需要访问的虚拟地址对应的物理地址由于转译旁视缓冲器已经更新完毕，此次访问转译旁视缓冲器必定发生TLB hit，因此线程得以继续执行。

本设备实施例中提供了一种处理器芯片，该处理器芯片中的内存管理单元接收到某一虚拟地址并发生 TLB miss 的情况下，将执行页表走操作所需的信息发送至对应的内存控制设备，并由对应的内存控制设备完成页表走操作，使得页表走操作的执行由处理器核对应的内存管理单元集中至处理器芯片上的内存控制设备上，减少了当需要多级页表查询时，多个处理器核的内存管理单元均需多次发送数据包对片上通信网络造成的负担，同时，由于减少了内存管理单元与内存控制设备之间通信的次数，转而由内存控制设备完成对片外的内存设备的多次访问，也加快了页表走操作的完成，有利于提升页表走操作的整体效率。

在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其他实施例的相关描述。需要说明的是，方法实施例一中的实施细节，和设备实施例一中内存管理单元的功能实质相同，方法实施例二中的实施细节，和设备实施例二中内存控制设备的功能实质相同。而设备实施例一和设备实施例二中描述设备集成至一个处理器芯片上，则成为了设备实施例三，因此这三者之间的技术细节可以互相参考。

最后应说明的是：以上实施例仅用以说明本发明的技术方案，而非对其限制；尽管参照前述实施例对本发明进行了详细的说明，本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本发明各实施例技术方案的范围。

权利要求书

1、一种数据处理方法，其特征在于，包括：

内存管理单元接收虚拟地址；

所述内存管理单元确定所述虚拟地址未命中转译旁视缓冲器；

所述内存管理单元读取页表基地址寄存器，获取页表基地址；

所述内存管理单元根据所述页表基地址，获取所述页表基地址对应的内存控制设备的标识ID；

所述内存管理单元向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID；

所述内存管理单元接收所述内存控制设备发送的所述虚拟地址对应的物理地址，所述物理地址为所述内存控制设备根据所述虚拟地址和所述页表基地址执行页表走操作获得的；

所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器。

2、如权利要求1所述的数据处理方法，其特征在于，

所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：

所述内存管理单元生成页表走操作标识，所述页表走操作标识指示页表走操作；

所述内存管理单元向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID，包括：

所述内存管理单元将所述虚拟地址、所述页表基地址、所述内存控制设备的ID和所述页表走操作标识一并封装入数据包；

所述内存管理单元通过片上路由器向所述内存控制设备发送所述数据包。

3、如权利要求2所述的数据处理方法，其特征在于，所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：

所述内存管理单元获取发出所述虚拟地址的线程的ID；

所述内存管理单元获取所述内存管理单元对应的处理器的ID;

所述数据包中还携带发出所述虚拟地址的线程的ID和所述内存管理单元对应的处理器的ID。

4、如权利要求2或3所述的数据处理方法，其特征在于，所述内存管理单元向所述内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID之前，所述数据处理方法还包括：所述内存管理单元获取发出所述虚拟地址的线程的优先级信息；

所述数据包中还携带所述优先级信息。

5、如权利要求1至4任一所述的数据处理方法，其特征在于，所述内存管理单元接收所述内存控制设备发送的所述虚拟地址对应的物理地址，包括：

所述内存管理单元接收所述内存控制设备发送的数据包，所述内存控制设备发送的数据包携带所述虚拟地址以及所述虚拟地址对应的物理地址。

6、如权利要求5所述的数据处理方法，其特征在于，所述内存控制设备发送的数据包还包括页表走操作完成标识；

所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器前，所述数据处理方法还包括所述内存管理单元根据所述页表走操作完成标识，确认所述内存控制设备发送的数据包用于更新所述转译旁视缓冲器。

7、如权利要求5或6所述的数据处理方法，其特征在于，所述内存控制设备发送的数据包还包括线程的ID；

所述内存管理单元根据所述物理地址更新所述转译旁视缓冲器后，所述方法还包括根据所述线程的ID，激活所述线程的ID对应的线程。

8、一种数据处理方法，其特征在于，包括：

内存控制设备接收内存管理单元发送的虚拟地址和页表基地址；

所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址；

所述内存控制设备向所述内存管理单元发送所述虚拟地址对应的所述物理地址。

9、如权利要求8所述的数据处理方法，其特征在于，内存控制设备接收内存管理单元发送的虚拟地址和页表基地址，包括：

所述内存控制设备接收所述内存管理单元通过片上路由器发送的数据包，所述数据包包括所述虚拟地址、所述页表基地址、处理器的ID、线程的ID，所述处理器的ID为所述内存管理单元对应的处理器的ID，所述线程的ID为发出所述虚拟地址的线程的ID；

所述内存控制设备向所述内存管理单元发送所述虚拟地址对应的所述物理地址包括：

所述内存控制设备将所述物理地址、所述线程的ID、所述处理器的ID打包并向所述内存管理单元发送。

10、如权利要求9所述的数据处理方法，其特征在于，所述数据包还包括页表走操作标识；

所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址前，所述方法还包括：

所述内存控制设备根据所述页表走操作标识，确定所述数据包用于执行页表走操作。

11、如权利要求10所述的数据处理方法，其特征在于，所述数据包还包括优先级信息；

所述内存控制设备根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址前，所述方法还包括：

所述内存控制设备确定所述数据包用于执行页表走操作后，将所述优先级信息，以及所述优先级信息对应的所述虚拟地址和所述页表基地址存入页表走操作缓存；

所述内存控制设备根据所述页表走操作缓存中存储的优先级信息，确定优先执行页表走操作的虚拟地址和页表基地址。

12、一种内存管理单元，其特征在于，包括：

接收模块，用于接收虚拟地址；

处理模块，用于确定所述虚拟地址未命中转译旁视缓冲器，读取页表基地址寄存器，获取页表基地址，还用于根据所述页表基地址，获取所述页表基地址对应的内存控制设备的标识ID；

发送模块，用于向内存控制设备发送所述虚拟地址、所述页表基地址和所述内存控制设备的ID；

所述处理模块，还用于接收所述内存控制设备发送的所述虚拟地址对应的物理地址，所述物理地址为所述内存控制设备根据所述虚拟地址和所述页表基地址执行页表走操作获得的，并根据所述物理地址更新所述转译旁视缓冲器。

13、如权利要求12所述的内存管理单元，其特征在于，所述处理模块还用于生成页表走操作标识，所述页表走操作标识指示页表走操作；

所述发送模块，具体用于将所述虚拟地址、所述页表基地址、所述内存控制设备的ID和所述页表走操作标识一并封装入数据包，并通过片上路由器向所述内存控制设备发送所述数据包。

14、如权利要求13所述的内存管理单元，其特征在于，所述接收模块还用于获取发出所述虚拟地址的线程的ID、所述内存管理单元对应的处理器的ID；

所述数据包中还携带发出所述虚拟地址的线程的ID和所述内存管理单元对应的处理器的ID。

15、如权利要求13或14所述的内存管理单元，其特征在于，所述接收模块还用于获取发出所述虚拟地址的线程的优先级信息；

所述数据包中还携带所述优先级信息。

16、如权利要求12至15任一所述的内存管理单元，其特征在于，所述处理模块接收所述内存控制设备发送的所述虚拟地址对应的物理地址，包括：

所述处理模块接收所述内存控制设备发送的数据包，所述内存控制设备发送的数据包携带所述虚拟地址以及所述虚拟地址对应的物理地址。

17、如权利要求16所述的内存管理单元，其特征在于，所述内存控制设备发送的数据包还包括页表走操作完成标识；

所述处理模块根据所述物理地址更新所述转译旁视缓冲器前，还根据所述

页表走操作完成标识，确认所述内存控制设备发送的数据包用于更新所述转译旁视缓冲器。

18、如权利要求16或17所述的内存管理单元，其特征在于，所述内存控制设备发送的数据包还包括线程的ID；

所述处理模块还用于根据所述物理地址更新所述转译旁视缓冲器后，根据所述线程的ID，激活所述线程的ID对应的线程。

19、一种内存控制设备，其特征在于，包括：

接收模块，用于接收内存管理单元发送的虚拟地址和页表基地址；

处理模块，用于根据所述虚拟地址和所述页表基地址，执行页表走操作，获取所述虚拟地址对应的物理地址；

发送模块，用于向所述内存管理单元发送所述虚拟地址对应的所述物理地址。

20、如权利要求19所述的内存控制设备，其特征在于，所述接收模块具体用于接收所述内存管理单元通过片上路由器发送的数据包，所述数据包包括所述虚拟地址、所述页表基地址、处理器的ID、线程的ID，所述处理器的ID为所述内存管理单元对应的处理器的ID，所述线程的ID为发出所述虚拟地址的线程的ID；

所述发送模块具体用于将所述物理地址、所述线程的ID、所述处理器的ID打包并向所述内存管理单元发送。

21、如权利要求20所述的内存控制设备，其特征在于，所述数据包还包括页表走操作标识；

所述接收模块还用于，接收所述数据包，根据所述页表走操作标识，确定所述数据包用于执行页表走操作。

22、如权利要求21所述的内存控制设备，其特征在于，所述数据包还包括优先级信息；

所述接收模块还用于，确定所述数据包用于执行页表走操作后，将所述优先级信息，以及所述优先级信息对应的所述虚拟地址和所述页表基地址存入页

表走操作缓存;

所述处理模块还用于, 根据所述页表走操作缓存中存储的优先级信息, 确定优先执行页表走操作的虚拟地址和页表基地址。

23、一种处理器芯片, 其特征在于, 包括如权利要求12-18所述的内存管理单元, 还包括如权利要求19至22任一所述的内存控制设备, 以及至少一个片上路由器; 所述至少一个片上路由器用于建立所述内存控制设备与所述内存管理单元之间的通信连接。

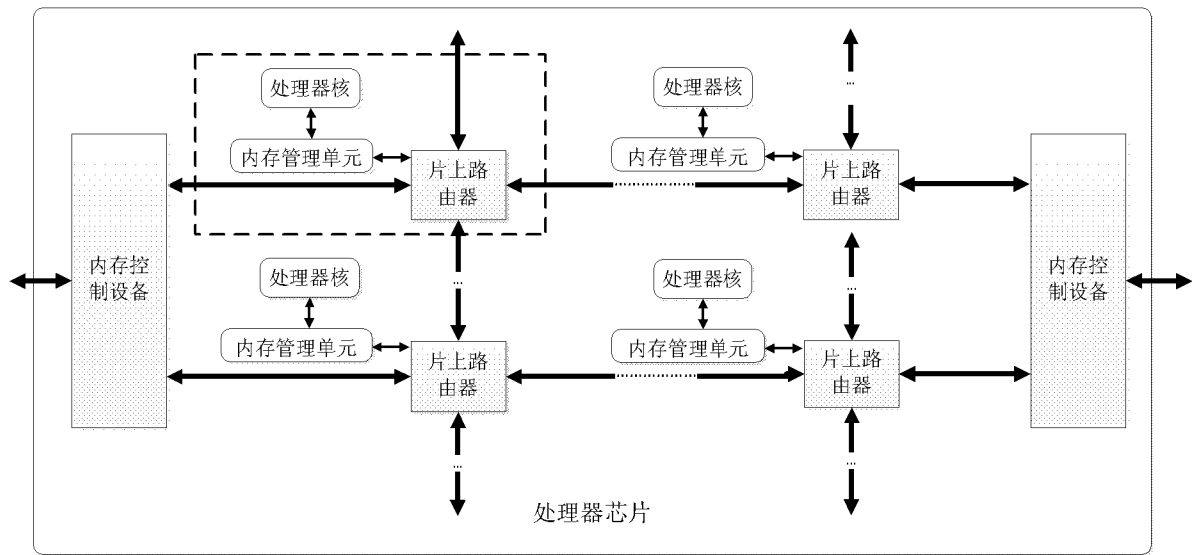


图 1

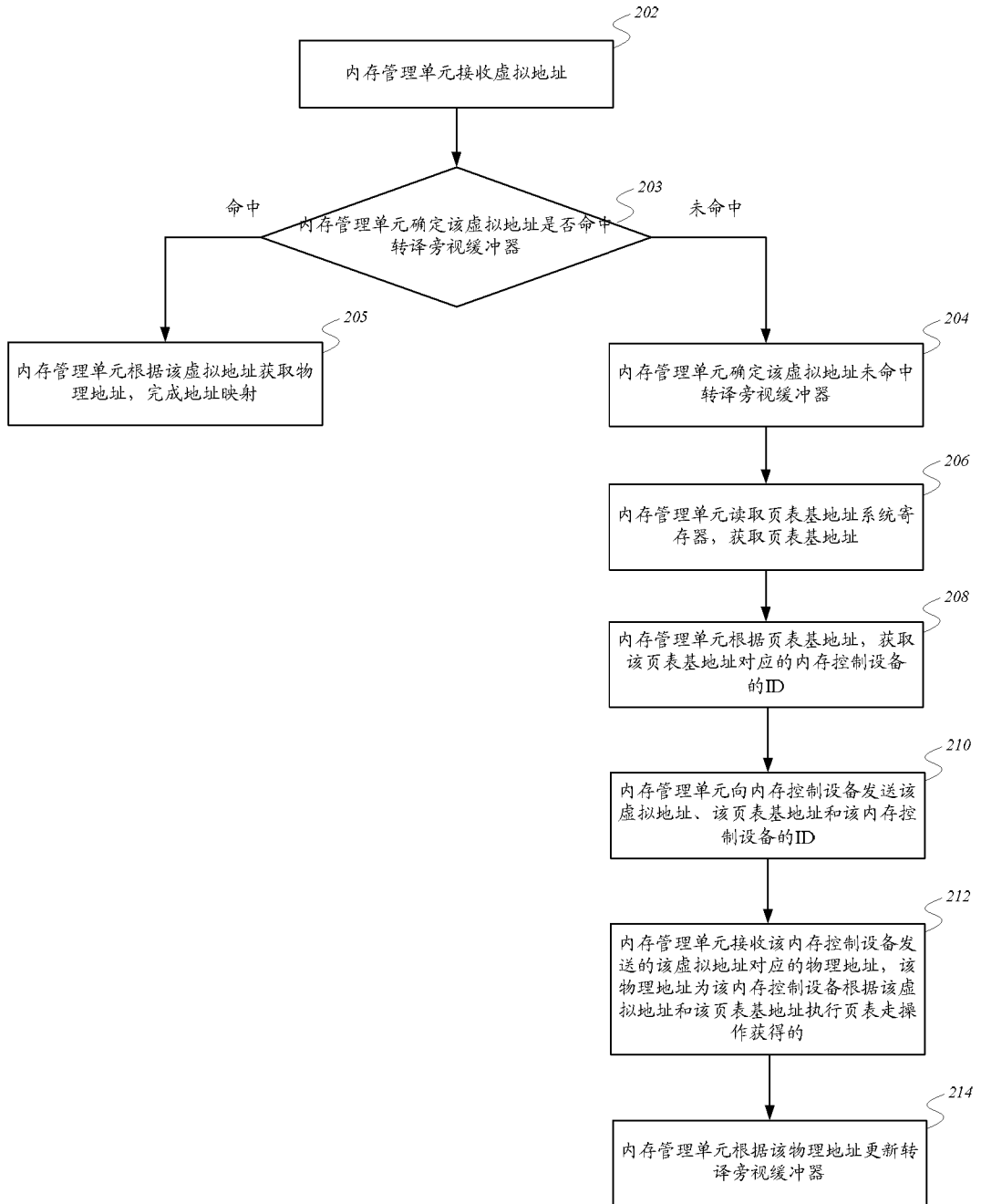


图 2

3/5

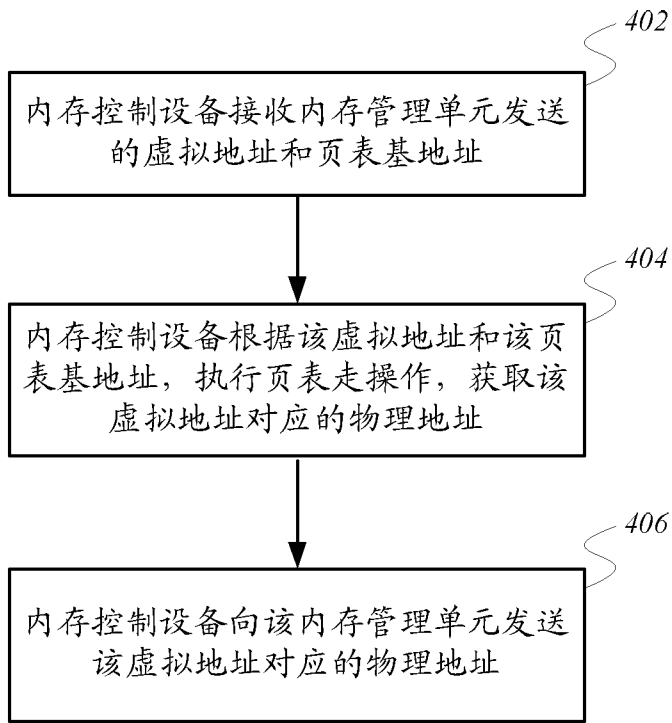


图 3

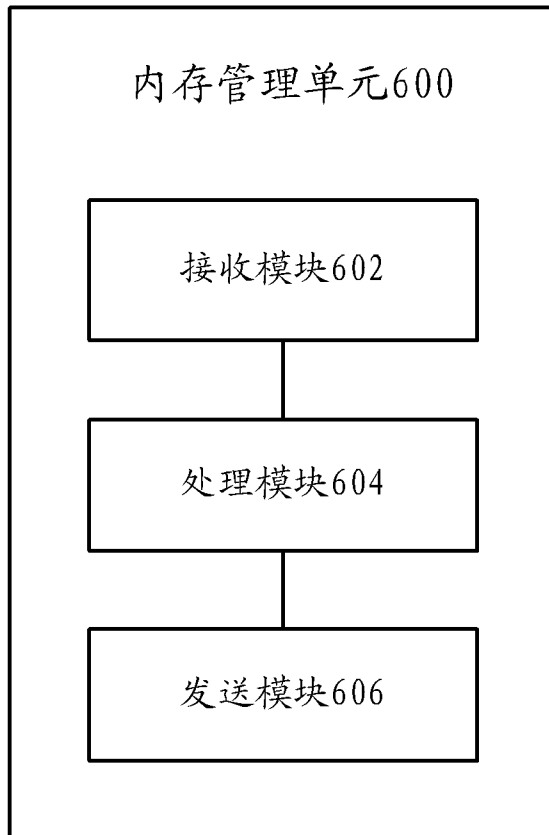


图 4

4/5

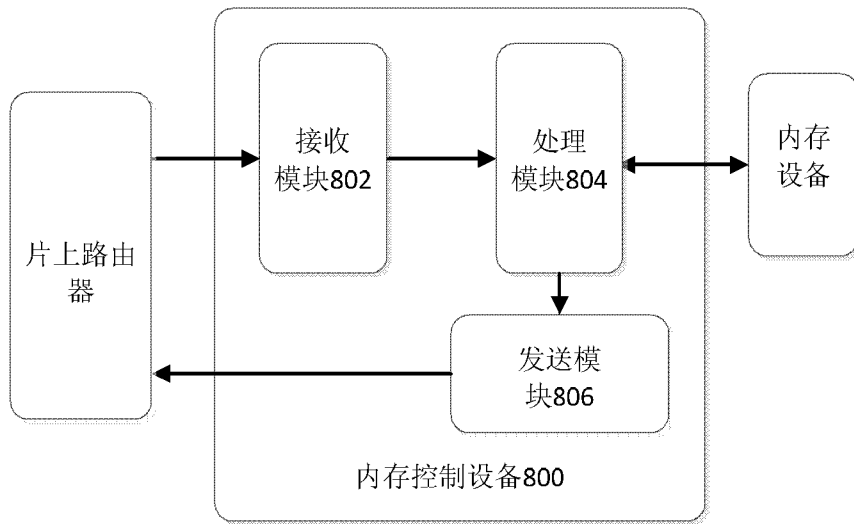


图 5

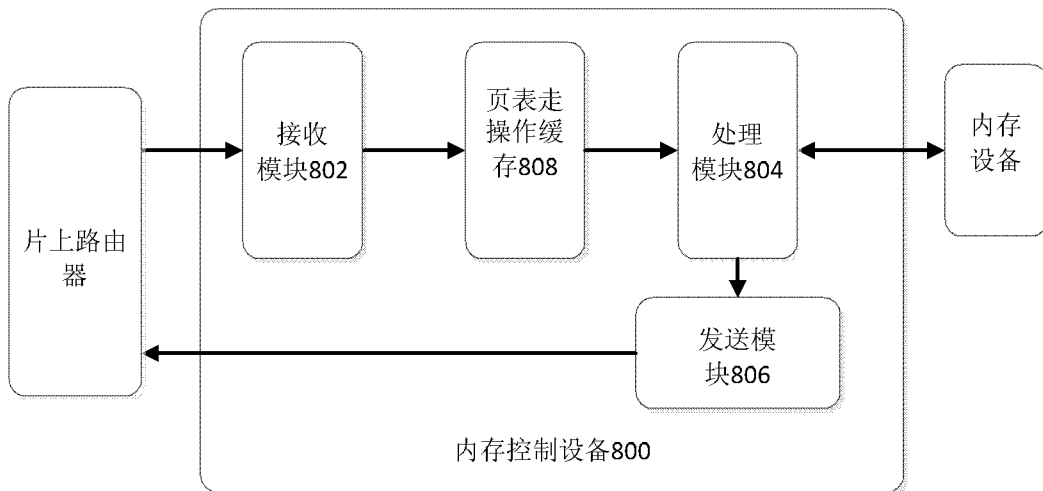


图 6

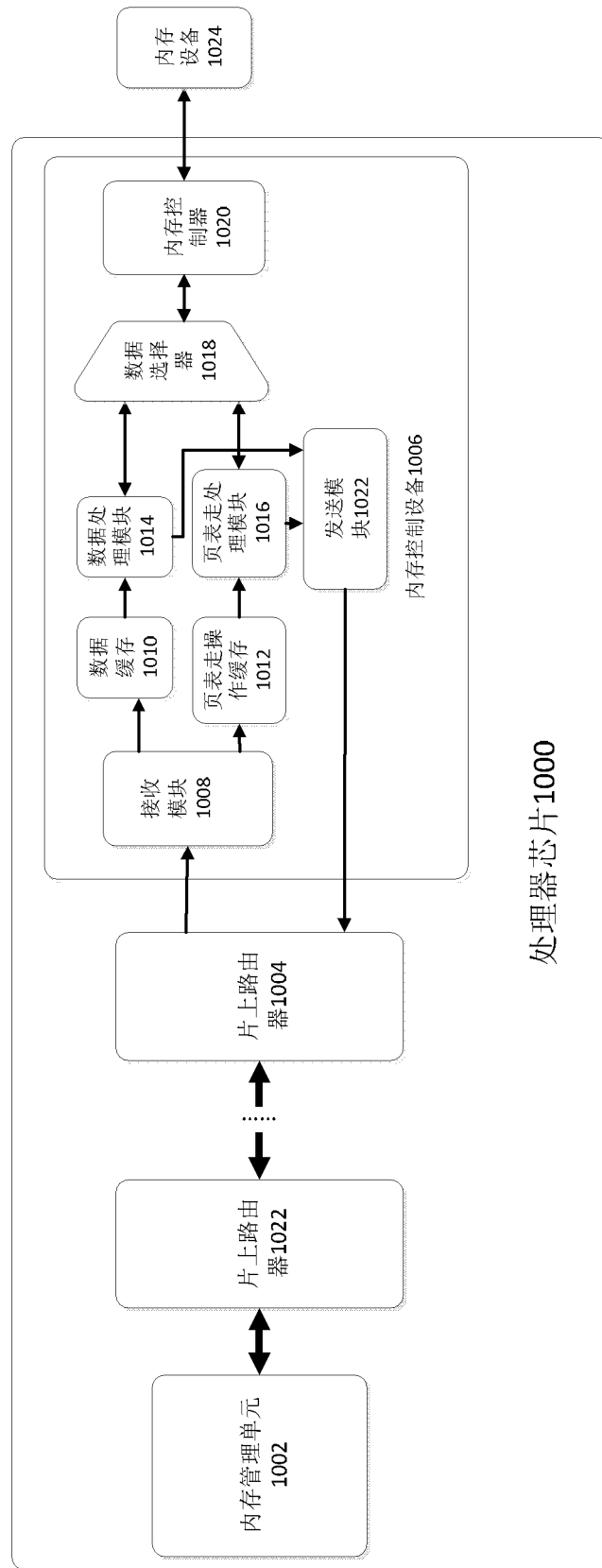


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/075205

A. CLASSIFICATION OF SUBJECT MATTER

G06F 12/10 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F 12; G06F 17/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRSABS; CNTXT; DWPI: physical address, virtual address, page table, physical, virtual, page, translat+, conver+, buffer, tlb

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103116556 A (JIANGNAN INSTITUTE OF COMPUTING TECHNOLOGY), 22 May 2013 (22.05.2013), description, paragraphs 9-17	8, 19
X	CN 103052945 A (ALCATEL-LUCENT), 17 April 2013 (17.04.2013), description, paragraphs 30-31	8, 19
X	CN 104239238 A (INTERNATIONAL BUSINESS MACHINES CORPORATION), 24 December 2014 (24.12.2014), description, paragraphs 42-43	8, 19
A	CN 102132263 A (PANASONIC CORPORATION), 20 July 2011 (20.07.2011), the whole document	1-23
A	CN 103116556 A (JIANGNAN INSTITUTE OF COMPUTING TECHNOLOGY), 22 May 2013 (22.05.2013), description, paragraphs 9-17	1-7, 9-18, 20-23

Further documents are listed in the continuation of Box C.

See patent family annex.

<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p>	<p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>
---	---

Date of the actual completion of the international search
14 December 2015 (14.12.2015)

Date of mailing of the international search report
23 December 2015 (23.12.2015)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
YAN, Shiyong
Telephone No.: (86-10) **62411767**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/075205

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103116556 A	22 May 2013	CN 103116556 B	06 May 2015
CN 103052945 A	17 April 2013	CN 103052945 B	16 September 2015
		JP 2013544380 A	12 December 2013
		EP 2416251 A1	08 February 2012
		JP 5583274 B2	03 September 2014
		US 2013124821 A1	16 May 2013
		KR 20130041303 A	24 April 2013
		WO 2012016783 A1	09 February 2012
		EP 2416251 B1	02 January 2013
		KR 1451045 B1	15 October 2014
CN 104239238 A	24 December 2014	US 2014379956 A1	25 December 2014
CN 102132263 A	20 July 2011	US 8533429 B2	10 September 2013
		JP 5347024 B2	20 November 2013
		US 2011161622 A1	30 June 2011
		WO 2010150451 A1	29 December 2010
		JPW 02010150451 A1	06 December 2012

<p>A. 主题的分类</p> <p>G06F 12/10 (2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>																				
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>G06F 12; G06F 17/30</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CPRSABS;CNTXT;DWPI:物理地址, 虚拟地址, 页表, 缓冲, 转换, physical, virtual, page,translat+, conver+, buffer, tlb</p>																				
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段</td> <td>8, 19</td> </tr> <tr> <td>X</td> <td>CN 103052945 A (阿尔卡特朗讯) 2013年 4月 17日 (2013 - 04 - 17) 说明书第30-31段</td> <td>8, 19</td> </tr> <tr> <td>X</td> <td>CN 104239238 A (国际商业机器公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书第42-43段</td> <td>8, 19</td> </tr> <tr> <td>A</td> <td>CN 102132263 A (松下电器产业株式会社) 2011年 7月 20日 (2011 - 07 - 20) 全文</td> <td>1-23</td> </tr> <tr> <td>A</td> <td>CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段</td> <td>1-7, 9-18, 20-23</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段	8, 19	X	CN 103052945 A (阿尔卡特朗讯) 2013年 4月 17日 (2013 - 04 - 17) 说明书第30-31段	8, 19	X	CN 104239238 A (国际商业机器公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书第42-43段	8, 19	A	CN 102132263 A (松下电器产业株式会社) 2011年 7月 20日 (2011 - 07 - 20) 全文	1-23	A	CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段	1-7, 9-18, 20-23
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段	8, 19																		
X	CN 103052945 A (阿尔卡特朗讯) 2013年 4月 17日 (2013 - 04 - 17) 说明书第30-31段	8, 19																		
X	CN 104239238 A (国际商业机器公司) 2014年 12月 24日 (2014 - 12 - 24) 说明书第42-43段	8, 19																		
A	CN 102132263 A (松下电器产业株式会社) 2011年 7月 20日 (2011 - 07 - 20) 全文	1-23																		
A	CN 103116556 A (无锡江南计算技术研究所) 2013年 5月 22日 (2013 - 05 - 22) 说明书第9-17段	1-7, 9-18, 20-23																		
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p>																				
<p>* 引用文件的具体类型:</p> <table border="0"> <tr> <td>“A” 认为不特别相关的表示了现有技术一般状态的文件</td> <td>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</td> </tr> <tr> <td>“E” 在国际申请日的当天或之后公布的在先申请或专利</td> <td>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</td> </tr> <tr> <td>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</td> <td>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</td> </tr> <tr> <td>“O” 涉及口头公开、使用、展览或其他方式公开的文件</td> <td>“&” 同族专利的文件</td> </tr> <tr> <td>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</td> <td></td> </tr> </table>			“A” 认为不特别相关的表示了现有技术一般状态的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件	“E” 在国际申请日的当天或之后公布的在先申请或专利	“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性	“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性	“O” 涉及口头公开、使用、展览或其他方式公开的文件	“&” 同族专利的文件	“P” 公布日先于国际申请日但迟于所要求的优先权日的文件									
“A” 认为不特别相关的表示了现有技术一般状态的文件	“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件																			
“E” 在国际申请日的当天或之后公布的在先申请或专利	“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性																			
“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)	“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性																			
“O” 涉及口头公开、使用、展览或其他方式公开的文件	“&” 同族专利的文件																			
“P” 公布日先于国际申请日但迟于所要求的优先权日的文件																				
<p>国际检索实际完成的日期</p> <p>2015年 12月 14日</p>	<p>国际检索报告邮寄日期</p> <p>2015年 12月 23日</p>																			
<p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>	<p>授权官员</p> <p>颜世莹</p> <p>电话号码 (86-10)62411767</p>																			

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/075205

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103116556	A	2013年 5月 22日	CN	103116556	B	2015年 5月 6日
CN	103052945	A	2013年 4月 17日	CN	103052945	B	2015年 9月 16日
				JP	2013544380	A	2013年 12月 12日
				EP	2416251	A1	2012年 2月 8日
				JP	5583274	B2	2014年 9月 3日
				US	2013124821	A1	2013年 5月 16日
				KR	20130041303	A	2013年 4月 24日
				WO	2012016783	A1	2012年 2月 9日
				EP	2416251	B1	2013年 1月 2日
				KR	1451045	B1	2014年 10月 15日
CN	104239238	A	2014年 12月 24日	US	2014379956	A1	2014年 12月 25日
CN	102132263	A	2011年 7月 20日	US	8533429	B2	2013年 9月 10日
				JP	5347024	B2	2013年 11月 20日
				US	2011161622	A1	2011年 6月 30日
				WO	2010150451	A1	2010年 12月 29日
				JPW	02010150451	A1	2012年 12月 6日