

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

**特許第3764573号
(P3764573)**

(45) 発行日 平成18年4月12日(2006.4.12)

(24) 登録日 平成18年1月27日(2006.1.27)

(51) Int. Cl.		F I	
GO2B 6/42 (2006.01)		GO2B 6/42	
HO1L 31/0232 (2006.01)		HO1L 31/02	C
HO1L 33/00 (2006.01)		HO1L 33/00	M

請求項の数 4 (全 9 頁)

<p>(21) 出願番号 特願平9-330691 (22) 出願日 平成9年12月1日(1997.12.1) (65) 公開番号 特開平11-160585 (43) 公開日 平成11年6月18日(1999.6.18) 審査請求日 平成14年1月25日(2002.1.25)</p>	<p>(73) 特許権者 000006633 京セラ株式会社 京都府京都市伏見区竹田鳥羽殿町6番地 (72) 発明者 久芳 豊 京都府相楽郡精華町光台3丁目5番地 京セラ株式会社 中央研究所 内 (72) 発明者 松原 孝宏 京都府相楽郡精華町光台3丁目5番地 京セラ株式会社 中央研究所 内 審査官 横林 秀治郎</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 光モジュール

(57) 【特許請求の範囲】

【請求項1】

V溝と、電極パッドとが設けられた基板と、
 両主面に端部を有する導光路と、一主面にキャリア電極パッドと、底面に底面電極と、該キャリア電極パッドと該底面電極とを結ぶ配線パターンとを有するとともに、該底面電極を前記基板の前記電極パッドにバンプ接合した板状体と、
 受光面側に表面電極を有するとともに、該表面電極を前記板状体の前記キャリア電極パッドにフェイスダウンでバンプ接合した受光素子と、
 前記基板の前記V溝に載置され、一端が前記板状体の他主面側に当接して、前記受光素子の前記受光面と光結合する光ファイバとを備えたことを特徴とする光モジュール。

10

【請求項2】

前記板状体の前記導光路は、前記受光素子の前記受光面とほぼ同じ、もしくは前記受光面よりも小さい貫通孔によって構成されたことを特徴とする請求項1に記載の光モジュール。

【請求項3】

前記板状体の前記配線パターンは、上面にも配線され、該上面に前記受光素子を駆動するプリアンプのICチップが搭載されていることを特徴とする請求項1に記載の光モジュール。

【請求項4】

前記板状体の両主面が非平行であることを特徴とする請求項1に記載の光モジュール。

20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は受光する光素子を基板へ実装した光モジュールに関する。

【0002】

【従来の技術】

近年、光通信を各家庭やオフィスにまで適用することが急速に進められている。このような光通信の広範囲な適用発展は情報化社会実現の鍵を握ることになる。そして、光通信技術の中心である光素子搭載モジュールを高精度に且つ歩留まりよく安価に生産する技術が光通信の発展のためには不可欠となる。

10

【0003】

従来、光ファイバに対し平面で光結合を行なうPD（フォトダイオード）などの光素子を高精度に位置合わせした光モジュールが知られおり、その構成を図1に示す。すなわち、V溝12が形成された基板11上へ光ファイバ13が載置固定されており、基板11上に固定された板状のサブキャリア14に受光素子である光素子15が実装され、光素子15の受光面は光ファイバ13の端面13a側へ配向していた。

【0004】

【発明が解決しようとする課題】

しかしながら、上記の光モジュールJ1では、サブキャリア14の固定位置もしくは光ファイバ13の固定位置は、目視によって距離を認識し決定されていたため、光素子15と光ファイバ13の距離を精密に且つ再現性良く制御することが困難であった。

20

【0005】

また、サブキャリア14上へ光素子15、特に、PDチップの受光面側に存在するワイヤボンディング用のパッドが数十μm径程度でごく小さいため、ワイヤボンディングが非常に困難であった。

【0006】

そこで、本発明では、光素子と光ファイバとの距離を精密に且つ再現性よく設定することができ、しかも光素子の実装を極めて簡便に行なうことが可能な光モジュールを提供することを目的とする。

【0007】

【課題を解決するための手段】

上記目的を達成するために、本発明の光モジュールは、V溝と、電極パッドとが設けられた基板と、
両主面に端部を有する導光路と、一主面にキャリア電極パッドと、底面に底面電極と、該キャリア電極パッドと該底面電極とを結ぶ配線パターンとを有するとともに、該底面電極を前記基板の前記電極パッドにバンプ接合した板状体と、
受光面側に表面電極を有するとともに、該表面電極を前記板状体の前記キャリア電極パッドにフェイスダウンでバンプ接合した受光素子と、
前記基板の前記V溝に載置され、一端が前記板状体の他主面側に当接して、前記受光素子の前記受光面と光結合する光ファイバとを備えたことを特徴とする。

30

40

【0008】

また、前記板状体の前記導光路は、前記受光素子の前記受光面とほぼ同じ、もしくは前記受光面よりも小さい貫通孔によって構成されたことを特徴とする。

【0009】

また、前記板状体の前記配線パターンは、上面にも配線され、該上面に前記受光素子を駆動するプリアンプのICチップが搭載されていることを特徴とする。

【0010】

また、板状体の両主面が非平行であることを特徴とする。

【0011】

なお従来、面受光型の受光素子は結合面の反対側をサブキャリアへ固定していたが、本

50

発明では、受光部分に例えば貫通孔を設けたサブキャリア（板状体）上へ受光面側を固定することを特徴としている。

【0012】

また、板状体には受光素子を固定した際に電気配線をするための配線パターンが施してあり、受光素子の受光面側に有る電極パッドと電氣的に接続がとられる。この電氣的接続は板状体へ受光素子を搭載する場合に、例えばはんだバンプ等を用いたフリップチップボンディングの手法にて行なわれ、キャリア実装と電気接続を同時に行なうことが可能になる。

【0013】

このように板状体に配線パターンが施されているため、基板上へはんだ固定することによって基板上の配線パターンと電氣的接触が得られ、受光素子の実装後のワイヤリングなどの必要が無くなるメリットがあり、光モジュールの組み立てを大いに簡素化する効果がある。

10

【0014】

さらに、板状体に光ファイバを突き当てることによって光ファイバと受光素子の受発光面との距離を正確に決めることができるため、正確かつ再現性の良い実装が可能となる。

【0015】

【発明の実施の形態】

以下に、本発明の実施の形態について図面に基づき詳細に述べる。なお、ここでは主に面受光型の光素子として窒化ガリウムやアモルファスシリコン等を用いたフォトダイオード（以下、PDという）を例にとり説明する。

20

【0016】

図2に本発明の受光素子搭載サブキャリアS1の分解斜視図を示す。この図に示すように、板状体であるサブキャリア21には、その両主面に端部を有する導光路である貫通孔22が形成されている。この貫通孔22の開口部は実装すべきPDチップ27の受光部27cとほぼ同程度としている。また、サブキャリア21の一主面側には、PDチップ27の電極パッド27aと相応する位置へ配線23が設けられている。

【0017】

なお、サブキャリア21を構成する材料としては、セラミックモールド、積層セラミック配線基板、プラスチック、ガラス等が使用可能であるが、特に限定されるものではない。また、サブキャリア21に設けられた導光路は貫通孔である必要はなく、受光面を遮らないようなものであれば問題なく本発明のサブキャリアとして使用可能である。また、配線方法も印刷や積層焼成（積層セラミック基板）など方法は問わない。

30

【0018】

サブキャリア21の一主面にはPDチップ27の裏面電極27bとワイヤ23とを接続するための配線パターン24も設けられている。その際、サブキャリア21上の配線23、24はサブキャリア21の底面にまで引き回されている。PDチップ27の電極パッド27aとサブキャリア21上の配線23とをはんだバンプを用いてフェイスダウンでフリップチップ実装する。そして、このフリップチップ実装の後、PDチップ27の裏面電極27bとサブキャリア21上の配線24をワイヤボンディングによって接続する。

40

【0019】

このようにして、図3に示すようにPDチップ27を実装したサブキャリア21の他主面側は、V溝32上に載置された光導波路体である光ファイバ13の一端面と当接され、底面部をシリコン等から成る基板31に形成された凹部34上に固定されて、受光素子実装基板に光ファイバ13が配設されて光モジュールM1が完成する。ここで、サブキャリア21の底面部は基板31の凹部34上に半田等の適当な接着部材により固定されている。ここで、光ファイバ13を除く構成を受光素子実装基板とする。

【0020】

以上のように、本発明の受光素子搭載サブキャリアでは、受光素子の受光面（光機能面）側に貫通孔が開けられたサブキャリアを有しているため、受光素子の受光面と光ファイ

50

バの距離とを光ファイバの突き当てによって精密に制御することが可能となる。また、サブキャリアに受光面を遮らないように受光素子がフェイスダウンで実装されていることによって、サブキャリアへの突き当てが可能となる。また、サブキャリアに配線パターンを施し、サブキャリアの基板上への実装をフリップチップボンディングの技術が使用できるためワイヤボンディングの手間が省ける。また、サブキャリアの貫通孔の大きさを受光素子の受光面とほぼ同じ、もしくは、受光面より小さくすることによって、受光素子の受光面外への光結合を押しやることも可能となり、受光素子の性能を良好なまま使用することが可能となる。また、貫通孔の内壁を暗色にしたり粗面状にするなどして、PDチップからの反射光が光ファイバへ戻らないようにすることができる。また、この貫通孔に透明体で埋めるようにしてもよく、これによればサブキャリア上で局所的な封止が可能となる。

10

【0021】

次に本発明の他の実施形態について詳細に説明する。

〔変形例1〕図4(a)は、本発明のサブキャリアの一変形例を示す斜視図である。(b)は受光素子の斜視図である。サブキャリア41には搭載するPDチップ47の受光面と同一もしくは受光面より小さい面積の貫通孔42が設けられている。また、PDチップ47の表面電極48と相応するサブキャリア41の主面49にはキャリア電極パッド43が設けられており、キャリア電極パッド43はサブキャリア41の底面までパターンニングされている。また、サブキャリア41のチップ搭載面はPDチップ47の全体の面より若干大きく設計され、PDチップ47の面しないサブキャリア41の一部にはPDチップ47の裏面電極からワイヤボンドするための電極パッド44がキャリア電極パッド43と同様にキャリア底面までパターンニングされている。

20

【0022】

上記サブキャリア41にPDチップ47をフェイスダウンでバンプ接合で一体化し、PDチップ47の裏面電極とサブキャリア41の電極パッド44をワイヤボンドにて接続する。このように作製したサブキャリア41とPDチップ47のサブアセンブリは電極パッド43、44の底面電極を用いて、別に作製したプラットフォーム上の電極パッドとバンプ接合により電氣的接続と固定を行なう。また、サブキャリア41の厚み45はPDチップ47に結合する光ファイバとの光軸方向のトレランスから決定される値に設計されており、ファイバ端面をキャリア面46に突き当てることによって正確に位置決めされる。

【0023】

このような構成にすることにより、PDチップ47と光ファイバ端面との距離を正確に位置決めすることが可能となる。また、プラットフォーム(図3では基板31)上へのサブアセンブリの電氣的接続と固定が一括で行なうことが可能となり、工程が簡素化され量産性が向上する。また、プラットフォーム上への固定がはんだバンプであるため、プラットフォーム上の電極パターンとサブアセンブリのはんだセルフアライメントが可能であり、位置決め等の工程の省略が可能となる。

30

【0024】

〔変形例2〕図5は本発明のサブキャリアの他の変形例を示す斜視図である。図5に示すように、搭載するPDチップの受光面の電極パッドに相応する部分に電極パッド52がサブキャリア51の底面まで伸びる配置で形成されている。また、電極パッド52のPD実装面と同一面にPD裏面電極からのワイヤボンディングのための電極53が電極パッド52と同様にサブキャリア底面まで形成されている。サブキャリア51はPDチップを実装した際に受光面を遮らない高さ54となっており、PDチップをサブキャリア面55へ搭載した後、搭載面とは反対の面56へ光ファイバを突き当てることによりサブキャリア厚57で制御された光軸方向へ光ファイバが位置合わせされる。このような構造にすることによって、変形例1で示したような貫通孔を形成する必要がなくなり、量産性に優れたサブキャリアを形成することが可能となる。

40

【0025】

〔変形例3〕図6は本発明のサブキャリアのさらに他の変形例を示す斜視図である。図6では変形例2で示したサブキャリア51のキャリア高さ54を若干高くし、しかも、受

50

光面を遮らないように窪み 6 2 を形成することで、ワイヤボンド用の電極パッド 6 3 の面積を大きくすることができ、PDチップをサブキャリア 6 1 上へ実装する際に、ワイヤボンドが容易になり実装時の不良を低減することが可能となる。なお、図中 6 4 は PDチップの受光面側と接続される電極パッドである。

【 0 0 2 6 】

〔変形例 4〕図 7 (a) は本発明のサブキャリアのさらに他の変形例を示す斜視図であり、図 7 (b) はサブキャリア 8 1 に光ファイバ 8 9 , 受光素子 8 8 を結合させた様子を説明する上面図である。変形例 2 で示したものと同様な電極パッド 8 2 、 8 3 が形成されたサブキャリア 8 1 に、PDチップ 8 8 の受光面を遮らないような貫通孔 8 4 が形成されている。PDチップ 8 8 の実装面 8 5 と光ファイバの突き当て面 8 6 は数度から数十度の角度が設けられている。このような設計にすることによって、PDチップ 8 8 の受光面での反射光が光ファイバ 8 9 へ戻ることが避けられ、光通信で非常に問題となる反射光を避けることができる。ここで、反射光を効果的に防止するために角度 8 7 は 1 ° 以上が望ましく、より好適には 1 ° ~ 1 0 ° とする。

10

【 0 0 2 7 】

〔変形例 5〕図 8 (a) は本発明のサブキャリアのさらに他の変形例を示す斜視図であり、図 8 (b) はサブキャリア 9 1 に光ファイバ 9 9 , 受光素子 9 8 を結合させた側面図である。変形例 4 で示したファイバ突き当て面と PD 実装面の角度を図 8 に示したように上下方向へつけることも可能である。この際キャリア底面側を広くすることによって実装時のキャリアの安定性が増すというメリットが得られる。なお、図中 9 4 は導光路であり、9 2 , 9 3 は電極パッドである。

20

【 0 0 2 8 】

〔変形例 6〕図 9 はサブキャリア 1 0 1 に光ファイバ 1 0 9 , 受光素子 1 0 8 を光結合させた様子を示す横断面図である。

【 0 0 2 9 】

このように、例えば変形例 1 で示したサブキャリアのファイバ突き当て面に光ファイバ径とほぼ同等もしくは若干大きめの径を持つ窪み 1 0 2 を形成する。この窪み 1 0 2 に光ファイバ 1 0 9 をはめ込むことによって光ファイバ 1 0 9 の光軸と垂直な方向の位置合わせを簡便に行なうことが可能となる。なお、図中 1 0 4 は導光路である。

【 0 0 3 0 】

〔変形例 7〕図 1 0 はサブキャリア 1 1 2 に光ファイバ 1 1 1 , 受光素子 1 1 8 を光結合させた横断面図である。

30

【 0 0 3 1 】

このように、変形例 1 で示したサブキャリアのファイバ実装側にファイバを保持する V 溝 1 1 1 を形成する。光ファイバの実装の際、V 溝 1 1 1 によりファイバを固定することでファイバ接続部分を安定に保持することが可能となる。なお、図中 1 1 4 は導光路である。

【 0 0 3 2 】

〔変形例 8〕図 1 1 は本発明のサブキャリアに受光素子を実装させた受光素子実装用サブキャリア S 2 の斜視図である。

40

【 0 0 3 3 】

サブキャリア 1 2 1 に貫通孔 1 2 2 と電気接続用配線 1 2 3 が引き回されている。配線 1 2 3 はサブキャリア 1 2 1 の底面にまで引き回されておりプラットフォーム上で電氣的接触が可能となっている。また、サブキャリア 1 2 1 の上面へも配線されており、PDチップ 1 2 8 の駆動に必要なプリアンプなどの IC チップ 1 2 4 を実装する。このような構造をとることによって光軸方向の位置決めだけでなくプリアンプの搭載を PD チップ 1 2 8 の近距離で行なうことができるため、高速度の通信に好適な PD チップや IC 実装が可能となる。

【 0 0 3 4 】

〔変形例 9〕図 1 2 は本発明のサブキャリアの一変形例を示す斜視図である。サブキャ

50

リア131は少なくとも導光路となる領域がガラスなどの光（特に、光通信で使用される1.3～1.5μmの光）を透過する材質で形成されており、変形例1と同様な電極132、133が底面まで形成されている。このようにすることで、実施例1で必要となる貫通孔が必要なくなりサブキャリアの量産性が向上する。なお138はPDチップである。この変形例の場合、PDとしてアモルファスSiシリコン等のpin型の薄膜光センサーを使用するとガラス基板等に容易に成膜することができ好適である。

【0035】

なお、本実施の形態において例えば配線をITO等の透明電極で構成してもよく、また基板、板状体、導光路、受光素子、光導波路体等の構成部材及びそれらの態様等において、本発明の要旨を逸脱しない範囲内で適宜変更し実施が可能である。

10

【0036】

【発明の効果】

以上説明の本発明によれば、光ファイバと面受光を行なう受光素子とを簡便にかつ最適な距離で精度よく再現性よく位置決めすることが可能な優れた光モジュールを提供することができる。

【図面の簡単な説明】

【図1】 従来の光モジュールを説明する全体概略斜視図である。

【図2】 本発明を構成する受光素子実装サブキャリアを説明する斜視図である。

【図3】 本発明の光モジュールを説明する全体概略斜視図である。

【図4】 (a)は本発明を構成するサブキャリアの斜視図であり、(b)は受光素子の斜視図である。

20

【図5】 本発明を構成するサブキャリアの一変形例を示す斜視図である。

【図6】 本発明を構成するサブキャリアの一変形例を示す斜視図である。

【図7】 (a)は本発明を構成するサブキャリアの一変形例を示す斜視図であり、(b)はサブキャリアに光ファイバ及び受光素子を結合させた様子を説明する上面図である。

【図8】 (a)は本発明を構成するサブキャリアの一変形例を示す斜視図であり、(b)はサブキャリアに光ファイバ及び受光素子を結合させた様子を説明する側面図である。

【図9】 本発明を構成するサブキャリアに光ファイバ及び受光素子を結合させた様子を説明する断面図である。

【図10】 本発明を構成するサブキャリアに光ファイバ及び受光素子を結合させた様子を説明する断面図である。

30

【図11】 本発明を構成するサブキャリアに受光素子を実装させた様子を説明する斜視図である。

【図12】 本発明を構成する受光素子実装サブキャリアを説明する斜視図である。

【符号の説明】

21, 41, 51, 61, 81, 91, 101, 112, 121, 131: サブキャリア(板状体)

22, 42, 62, 84, 94, 122: 貫通孔(導光路)

27, 47, 88, 98, 108, 118, 128, 138: PDチップ(受光素子)

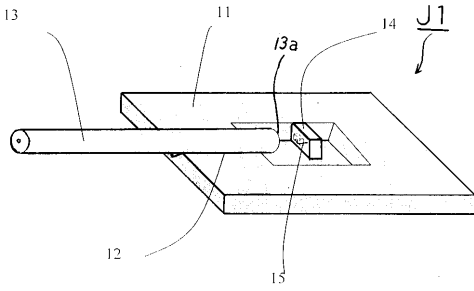
31: 基板

33, 89, 99, 109, 119: 光ファイバ(光導波路体)

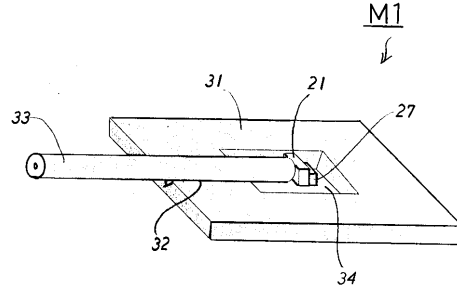
M1: 光モジュール

40

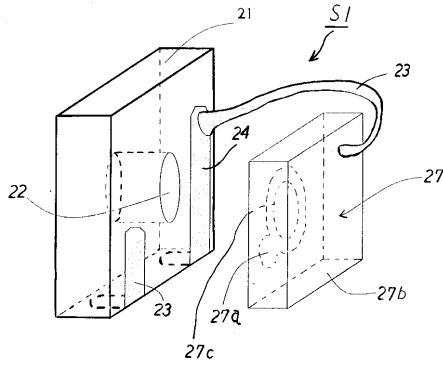
【 図 1 】



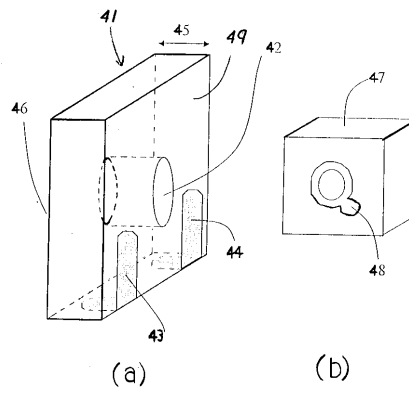
【 図 3 】



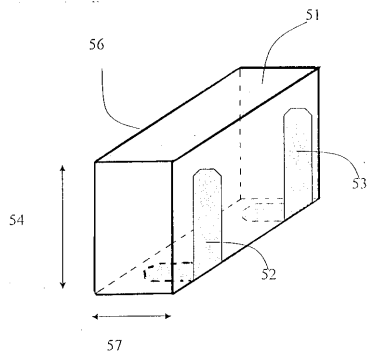
【 図 2 】



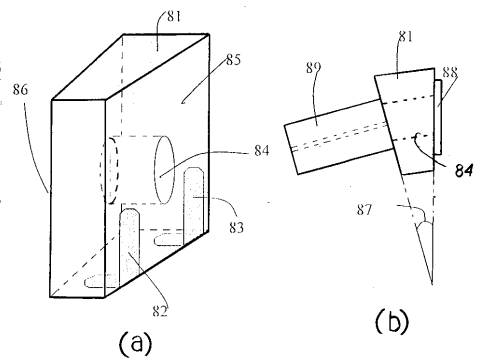
【 図 4 】



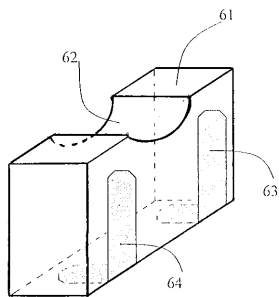
【 図 5 】



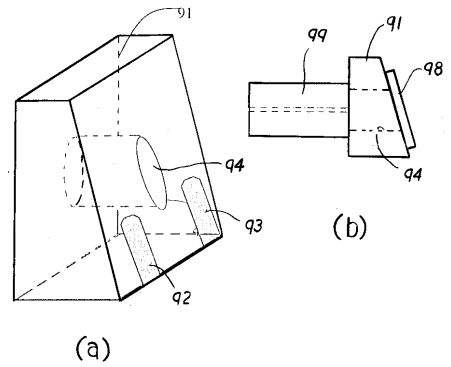
【 図 7 】



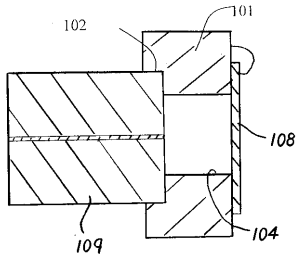
【 図 6 】



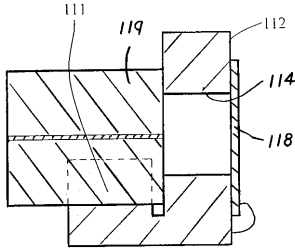
【 図 8 】



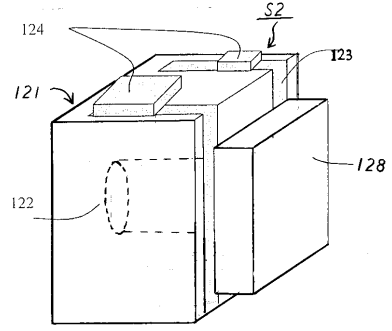
【 図 9 】



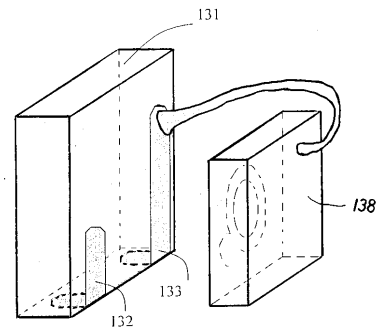
【 図 10 】



【 図 11 】



【 図 12 】



フロントページの続き

(56)参考文献 国際公開第97/002501(WO, A1)

特開昭56-054081(JP, A)

特開平09-090159(JP, A)

特開平06-237016(JP, A)

特開平09-090159(JP, A)

特開平9-159882(JP, A)

米国特許第4995695(US, A)

米国特許第4818056(US, A)

米国特許第5625734(US, A)

米国特許第5768456(US, A)

特開平9-159881(JP, A)

(58)調査した分野(Int.Cl., DB名)

G02B 6/42

H01L 31/00 - 31/0232

H01L 31/10

H01L 33/00

H01S 5/00 - 5/02