



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

251 044

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 18 10 85
(21) PV 7426-85

(51) Int. Cl. 4

G 06 F 11/22

(40) Zveřejněno 16 10 86
(45) Vydáno 01 09 85

(75)

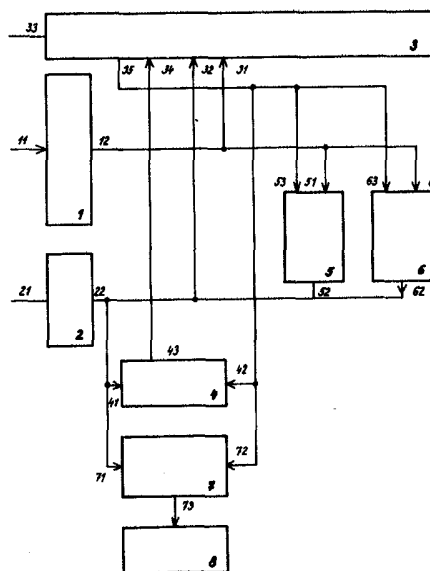
Autor vynálezu

KOCIÁN MILAN ing.,
TESAŘ PETR ing.,
MÍČEK PETR ing., PRAHA

(54)

Zapojení testovacího a inicializačního subsystému
mikropočítače

Řešení je určeno pro účely, kde je potřeba mít k dispozici co možná flexibilní inicializační subsystém a pro testovací etapu inicializace systém přemísitelné systémové jádro operační paměti a paměti programu inicializace. Zapojení vychází ze známé sestavy zesilovacího bloku adresové sběrnice, obousměrného zesilovacího bloku datové sběrnice, řídicího bloku, stavového registru, systémového segmentu operační paměti a permanentní paměti testovacího a inicializačního programu systému, jakož i registru displaye s displayem. Datová sběrnice je spojena s prvním vstupem registru displaye a s prvním vstupem stavového registru, jehož výstup je spojen se sdruženým ovládacím vstupem řídicího bloku, jehož sdružený ovládací výstup je připojen jednak na druhý vstup stavového registru, jednak na přepisovací vstup registru displaye. Zapojení může být výhodně využito jako diagnostického prostředku v jednoúčelových aplikacích.



Vynález se týká zapojení modulu testovacího a inicializačního subsystému především ve stavebnicových konfiguracích mikropočítačových systémů.

Známa řešení těchto subsystémů zajišťují inicializaci systémů a testování odděleným přístupem. U modulárních konstrukcí mikropočítačů je uživateli dobře přístupná konfigurace systému, což umožňuje jeho značnou proměnlivost podle potřeb uživatele. Tehdy je potřeba mít k dispozici co možná flexibilní inicializační subsystém a pro testovací etapu inicializace systému přemístitelné systémové jádro operační paměti programu inicializace.

Zapojení testovacího a inicializačního subsystému mikropočítače podle vynálezu představuje řešení tohoto úkolu. Předmětné zapojení vychází ze známé sestavy zesilovacího bloku adresové sběrnice, obousměrného zesilovacího bloku datové sběrnice, řídicího bloku, stavového registru, systémového segmentu operační paměti a permanentní paměti testovacího a inicializačního programu systému a konečně z registru displaye s připojeným displayem pro výstup zpráv o průběhu inicializace a testování k operátorovi.

Nad rámec obvyklých zapojení těchto technických prostředků je podle vynálezu datová sběrnice spojena s prvním vstupem registru displaye a s prvním vstupem stavového registru, jehož výstup je spojen se sdruženým ovládacím vstupem řídicího bloku, jehož sdružený ovládací výstup je připojen jednak na druhý vstup stavového registru, jednak na přepisovací vstup registru displaye.

Zapojení podle vynálezu umožňuje jak v průběhu inicializace, tak i během provozu, modifikovat přístup k systémové paměti a paměti programu inicializace a testů podle potřeb programátora nebo podle okamžité konfigurace systému. Systém lze dále doplnit signalizací pro blokování překrývaných segmentů základního systému.

Modifikovatelnost přístupů k uvedeným pamětem záleží na uspořádání vlastního řídicího bloku.

Vybavení subsystému informačním displayem umožňuje výstup zpráv o průběhu inicializačních testů i u jednoučelových a řídicích konfigurací, přitom mnemonika zpráv je díky prostoru pro testovací programy v permanentní paměti snadno unifikovatelná.

Zapojení podle vynálezu je dále vysvětleno s použitím blokového schématu na připojeném výkresu.

Subsystém pro inicialisaci a testování je sestaven v souladu s vyobrazením ze zesilovacího bloku 1 adresové sběrnice, obousměrného zesilovacího bloku 2 datové sběrnice, řídicího bloku 3, systémového segmentu 5 operační paměti a permanentní paměti 6 pro testy a inicializaci systému. Součástí zapojení je i stavový registr 4 a registr 7, propojený přes výstup 73 s displayem 8. Řídicí blok 3 má řídicí vstup 33 sběrnice vnějšího systému, datový vstup 32 a adresový vstup 31. Datový vstup 32 je propojen s obousměrným připojením 22 interní datové sběrnice na obousměrném zesilovacím bloku 2, jakož i s obousměrným připojením 52 datové sběrnice k systémovému segmentu 5 operační paměti a s výstupem 62 datové sběrnice z permanentní paměti 6 testovacího a inicializačního programu systému.

Zesilovací blok 1 adresové sběrnice je opatřen vstupem 11 sběrnice vnějšího systému a výstupem 12 na interní sběrnici subsystému. Interní sběrnice subsystému spolu propojuje zmíněný výstup 12 zesilovacího bloku 1, adresový vstup 31 řídicího bloku 3 a dále vstup 51 adresové sběrnice do systémového segmentu 5 operační paměti, jakož i vstup 61 adresové sběrnice do permanentní paměti 6 testovacího a inicializačního programu systému.

Obousměrný zesilovací blok 2 datové sběrnice je opatřen jednak obousměrným připojením 21 k vnějšímu systému, jednak obousměrným připojením 22 s interní datovou sběrnici, která spolu spojuje datový vstup 32 řídicího bloku 3, vývod obousměrného připojení 52 na systémovém segmentu 5 operační paměti a výstup 62 pro datovou sběrnici na permanentní paměti 6 testovacího a inicializačního programu systému.

Podle vynálezu jsou do předmětného zapojení vneseny nové vazby, a to spojení datové sběrnice s prvním vstupem 71 registru 7 displaye 8 a s prvním vstupem 41 stavového registru 4. Výstup 43 stavového registru 4 je spojen se sdruženým ovládacím vstupem 34 řídicího bloku 3. Sdružený ovládací výstup 35 řídicího bloku 3 je připojen jednak na druhý vstup 42 stavového registru 4, jednak na prepisovací vstup 72 registru 7 displaye 8. Řídicí vstup 53 systémového segmentu 5 operační paměti a řídicí vstup 63 permanentní paměti 6 testovacího a inicializačního programu systému jsou rovněž připojeny ke sdruženému ovládacímu vstupu 35 řídicího bloku 3.

Uvedeným propojením je možné kdykoliv měnit obsah stavového registru 4 a propojením jeho výstupu 43 na sdružený ovládací vstup 34 řídicího bloku 3 modifikovat odezvu subsystému. Tím se docílí plné programové ovládání jak režimu inicializace a testování modulů systému, tak i odmaskování části adresového prostoru překrytého v režimu inicializace pamětí tohoto programu, tzv. stínovou pamětí. Registr 7 displaye 8 umožňuje výstup testovacích procedur k operátorovi zejména u konfigurací přímého řízení procesů, nebo u systémů, které z jiných důvodů nejsou vybaveny periferními zařízeními pro operátorskou komunikaci.

Zapojení subsystému je vhodné pro konstrukci modulu stavebnicového mikropočítačového systému, kdy tento modul usnadní činnost inicializační procedury a docílí se též testovatelnosti celého systému, přičemž výsledky testů jsou signalizovány operátorovi. Tím je tento modul použitelný též jako diagnostický prostředek v jednoúčelových aplikacích.

PŘEDMĚT VYNÁLEZU

Zapojení testovacího a inicializačního subsystému mikropočítače, sestávající ze zesilovacího bloku adresové sběrnice, obousměrného zesilovacího bloku datové sběrnice, řídicího bloku, stavového registru, systémového segmentu operační paměti, permanentní paměti testovacího a inicializačního programu systému a z registru displaye s připojeným displayem pro výstup zpráv o průběhu inicializace a testování, vyznačující se tím, že datová sběrnice je spojena s prvním vstupem /71/ registru /7/ displaye /8/ a s prvním vstupem /41/ stavového registru /4/, jehož výstup /43/ je spojen se sdruženým ovládacím vstupem /34/ řídicího bloku /3/, jehož sdružený ovládací výstup /35/ je připojen jednak na druhý vstup /42/ stavového registru /4/, jednak na přepisovací vstup /72/ registru /7/ displaye /8/.

