

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-281182

(P2004-281182A)

(43) 公開日 平成16年10月7日(2004.10.7)

(51) Int.Cl.⁷

F I

テーマコード (参考)

H05B 33/04

H05B 33/04

2H088

G02F 1/13

G02F 1/13 505

2H089

G02F 1/1333

G02F 1/1333 500

2H090

G02F 1/1339

G02F 1/1339 505

2H092

G02F 1/1345

G02F 1/1345

3K007

審査請求 未請求 請求項の数 22 O L (全 31 頁) 最終頁に続く

(21) 出願番号 特願2003-69742 (P2003-69742)

(22) 出願日 平成15年3月14日 (2003.3.14)

(71) 出願人 000153878

株式会社半導体エネルギー研究所

神奈川県厚木市長谷398番地

(72) 発明者 高山 徹

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

(72) 発明者 丸山 純矢

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

(72) 発明者 大野 由美子

神奈川県厚木市長谷398番地 株式会社

半導体エネルギー研究所内

Fターム(参考) 2H088 EA10 EA23 EA25 FA03 FA21

HA01 HA02 HA03 HA06 HA08

HA12 HA15 HA18 MA20

最終頁に続く

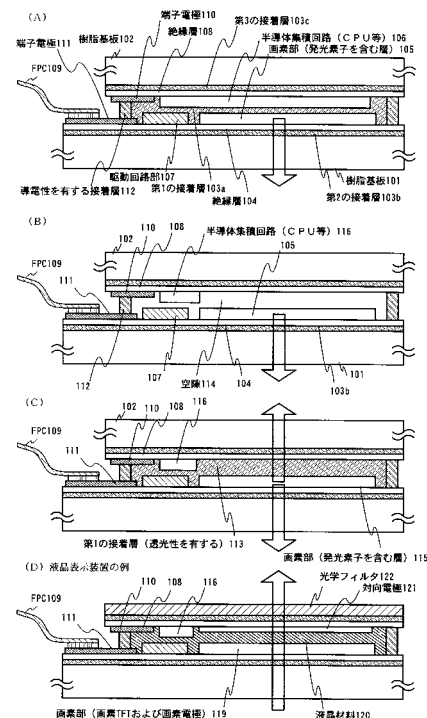
(54) 【発明の名称】 半導体装置およびその作製方法

(57) 【要約】

【課題】プラスチックフィルムを用いた高性能な液晶表示装置や発光素子を実現することを課題とする。

【解決手段】本発明は、第1のガラス基板上にCPU106を作製した後、第1のガラス基板上から剥離し、第2のガラス基板上に発光素子を有する画素部105を作製した後、第2のガラス基板から剥離し、それぞれを貼り合わせる。こうすることで高集積化を図ることができる。また、この場合、CPU106を含む被剥離層は発光素子の封止層としても機能する。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

発光素子が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、
有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第 1 の接着層で貼り合わされており、
前記発光素子と前記基板との間には第 2 の接着層と、
前記半導体集積回路と前記封止板との間には第 3 の接着層とを有し、
前記半導体集積回路の端子電極は、導電性微粒子を介して前記基板上の端子電極と電氣的に接続されていることを特徴とする半導体装置。

10

【請求項 2】

発光素子からなる画素部及び駆動回路部が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、
有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第 1 の接着層で貼り合わされており、
前記発光素子と前記基板との間には第 2 の接着層と、
前記半導体集積回路と前記封止板との間には第 3 の接着層とを有し、
前記発光素子からの発光は、前記基板を通過して表示を行うことを特徴とする半導体装置。

【請求項 3】

請求項 2 において、前記半導体集積回路は、駆動回路部または画素部と一部重なっていることを特徴とする半導体装置。

20

【請求項 4】

発光素子からなる画素部及び駆動回路部が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、
有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第 1 の接着層で貼り合わされており、
前記発光素子と前記基板との間には第 2 の接着層と、
前記半導体集積回路と前記封止板との間には第 3 の接着層とを有し、
前記発光素子からの発光は、前記封止板を通過して表示を行うことを特徴とする半導体装置。

30

【請求項 5】

請求項 1 乃至 4 のいずれか一において、前記基板と前記封止板の間隔は、シール材で維持され、該シール材で囲まれた領域は、前記第 1 の接着層で充填されていることを特徴とする半導体装置。

【請求項 6】

請求項 1 乃至 4 のいずれか一において、前記基板と前記封止板の間隔は、シール材で維持され、該シール材で囲まれた領域は、不活性気体で充填され、且つ、乾燥材を配置していることを特徴とする半導体装置。

【請求項 7】

請求項 1 乃至 6 のいずれか一において、前記半導体集積回路は、制御部と演算部とからなる中央処理部と、記憶部とを有し、前記中央処理部は、複数の薄膜トランジスタを有していることを特徴とする半導体装置。

40

【請求項 8】

請求項 1 乃至 7 のいずれか一において、前記半導体集積回路は、制御部と演算部とからなる中央処理部と、記憶部とを少なくとも有し、前記封止板は、前記中央処理部および前記記憶部に加え、メモリ素子、薄膜ダイオード、シリコンの P I N 接合からなる光電変換素子、またはシリコン抵抗素子を有していることを特徴とする半導体装置。

【請求項 9】

請求項 1 乃至 8 のいずれか一において、前記封止板は、ポリプロピレン、ポリプロピレン

50

サルファイド、ポリカーボネート、ポリエーテルイミド、ポリフェニレンサルファイド、ポリフェニレンオキサイド、ポリサルフォン、またはポリフタルアミドからなる合成樹脂中に低融点金属とセラミックスとが混合されたフィルムであることを特徴とする半導体装置。

【請求項 10】

画素 T F T および画素電極が設けられた基板と、対向電極および半導体集積回路が設けられた光学フィルムとが貼り合わされた半導体装置であって、
有機樹脂材料からなる前記基板と有機樹脂材料からなる前記光学フィルムとの間は液晶材料が充填されており、
前記画素 T F T と前記基板との間には第 2 の接着層と、
前記半導体集積回路と前記封止板との間には第 3 の接着層とを有し、
前記半導体集積回路の端子電極は、導電性微粒子を介して前記基板上の端子電極と電氣的に接続されていることを特徴とする半導体装置。

10

【請求項 11】

請求項 1 乃至 10 のいずれかーにおいて、前記半導体装置は、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、カーナビゲーション、パーソナルコンピュータ、カード、または携帯情報端末であることを特徴とする半導体装置。

【請求項 12】

第 1 の基板上に半導体集積回路を含む被剥離層を形成する工程と、
前記半導体集積回路を含む被剥離層を第 1 の基板から剥離する工程と、
前記半導体集積回路を含む被剥離層を第 2 の基板に転写する工程と、
第 3 の基板上に表示部を含む被剥離層を形成する工程と、
前記表示部を含む被剥離層を第 3 の基板から剥離する工程と、
前記表示部を含む被剥離層を第 4 の基板に転写する工程と、
前記半導体集積回路を含む被剥離層と、前記表示部を含む被剥離層とを貼り合わせて被剥離層の集合体を形成する工程とを有することを特徴とする半導体装置の作製方法。

20

【請求項 13】

請求項 12 において、前記半導体集積回路を含む被剥離層を第 1 の基板から剥離し、第 2 の基板に転写する工程は、
前記被剥離層上に溶媒に溶ける有機樹脂膜を塗布する第 1 工程と、
前記有機樹脂膜に第 5 の基板を第 1 の両面テープで接着させ、前記被剥離層および有機樹脂膜を前記第 1 の基板と前記第 5 の基板とで挟む第 2 工程と、
第 2 の両面テープで第 6 の基板を前記第 1 の基板と接着する第 3 工程と、
前記第 6 の基板が接着された前記第 1 の基板と、前記被剥離層とを物理的手段で分離する第 4 工程と、
前記被剥離層に第 2 の基板を第 1 の接着材で接着させ、前記被剥離層を前記第 6 の基板と前記第 2 の基板とで挟む第 5 工程と、
前記被剥離層および第 1 の両面テープと前記第 6 の基板とを分離する第 6 工程と、
前記被剥離層と前記第 1 の両面テープとを分離する第 7 工程と、
前記有機樹脂膜を溶媒で除去する第 8 工程と、を有することを特徴とする半導体装置の作製方法。

30

40

【請求項 14】

請求項 13 において、前記溶媒は、水またはアルコール類であることを特徴とする半導体装置の作製方法。

【請求項 15】

請求項 12 乃至 14 のいずれかーにおいて、前記第 1 の基板は、ガラス基板であり、前記第 5 の基板および前記第 6 の基板は、石英基板、または金属基板であることを特徴とする半導体装置の作製方法。

【請求項 16】

請求項 12 乃至 15 のいずれかーにおいて、前記第 2 の基板および前記第 4 の基板は、ブ

50

ラスチック基板であることを特徴とする半導体装置の作製方法。

【請求項 17】

半導体素子を含む層を複数重ねて接着された半導体集積回路の集合体であって、前記半導体素子を含む層は、それぞれ表面に端子電極を有し、前記半導体素子を含む層は、前記端子電極が露呈するように階段状に端面をずらして接着されており、前記端子電極および端面に沿って階段状に 1 枚の異方性導電フィルムが接着されていることを特徴とする半導体装置。

【請求項 18】

請求項 17 において、全ての前記端子電極に接して階段状の異方性導電フィルムまたは F P C が接着され、異方性導電フィルムに設けられた配線または F P C に設けられた配線と端子電極との電気的な接続がされていることを特徴とする半導体装置。 10

【請求項 19】

請求項 17 または請求項 18 において、前記半導体素子を含む層は、剥離法によりガラス基板または石英基板から剥離された被剥離層であることを特徴とする半導体装置。

【請求項 20】

有機化合物を含む層を発光層とする発光素子と、半導体素子とを有する半導体装置であって、有機化合物を含む層を発光層とする発光素子の封止層として、無機絶縁膜を 1 層含み、且つ、半導体素子を含む層が接着材で貼り付けられていることを特徴とする半導体装置。

【請求項 21】

請求項 20 において、前記無機絶縁膜を 1 層含み、且つ、半導体素子を含む層は、剥離法によりガラス基板または石英基板から剥離された被剥離層であることを特徴とする半導体装置。 20

【請求項 22】

請求項 20 または請求項 21 において、前記無機絶縁膜は、窒化シリコン膜または酸化窒化シリコン膜であることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は薄膜トランジスタ（以下、T F T という）で構成された回路を有する半導体装置およびその作製方法に関する。例えば、液晶表示パネルに代表される電気光学装置や有機発光素子を有する発光表示装置を部品として搭載した電子機器に関する。加えて、本発明は、剥離法により剥離した被剥離層を基材に貼りつけて転写させた薄膜トランジスタで構成された回路を有する半導体装置およびその作製方法に関する。 30

【0002】

なお、本明細書中において半導体装置とは、半導体特性を利用することで機能しうる装置全般を指し、電気光学装置、半導体回路および電子機器は全て半導体装置である。

【0003】

【従来の技術】

近年、絶縁表面を有する基板上に形成された半導体薄膜（厚さ数～数百 n m 程度）を用いて薄膜トランジスタ（T F T）を構成する技術が注目されている。薄膜トランジスタは I C や電気光学装置のような電子デバイスに広く応用され、特に画像表示装置のスイッチング素子として開発が急がれている。 40

【0004】

このような画像表示装置を利用したアプリケーションは様々なものが期待されているが、特に携帯機器への利用が注目されている。現在、ガラス基板や石英基板が多く使用されているが、割れやすく、重いという欠点がある。また、大量生産を行う上で、ガラス基板や石英基板は大型化が困難であり、不向きである。そのため、可撓性を有する基板、代表的にはフレキシブルなプラスチックフィルムの上に T F T 素子を形成することが試みられている。 50

【 0 0 0 5 】

しかしながら、プラスチックフィルムの耐熱性が低いためプロセスの最高温度を低くせざるを得ず、結果的にガラス基板上に形成する時ほど良好な電気特性のTFTを形成できないのが現状である。そのため、プラスチックフィルムを用いた高性能な液晶表示装置や発光素子は実現されていない。

【 0 0 0 6 】

また、基板上に分離層を介して存在する被剥離層を前記基板から剥離する剥離方法が既に提案されている。例えば、特許文献1に記載された技術は、非晶質シリコン（またはポリシリコン）からなる分離層を設け、基板を通過させてレーザー光を照射して非晶質シリコンに含まれる水素を放出させることにより、空隙を生じさせて基板を分離させるというものである。加えて、この技術を用いて特許文献2には被剥離層（公報では被転写層と呼ばれる）をプラスチックフィルムに貼りつけて液晶表示装置を完成させるという記載もある。

10

【 0 0 0 7 】

【 特許文献 1 】

特開平 1 0 - 1 2 5 9 2 9 号公報

【 0 0 0 8 】

【 特許文献 2 】

特開平 1 0 - 1 2 5 9 3 0 号公報

【 0 0 0 9 】

20

【 発明が解決しようとする課題 】

本発明は、上記問題点を鑑みてなされたものであり、本発明は、被剥離層に損傷を与えない剥離方法、且つ、被剥離層のプロセスに限定を与えない剥離方法を用い、高い電気特性を有する素子、および該素子を含む回路を剥離、および転写することを可能とすることを課題としている。

【 0 0 1 0 】

もし、プラスチックフィルム等の可撓性を有する基板の上に有機発光素子が形成された発光装置や、液晶表示装置を作製することができれば、厚みが薄く軽量であるということに加えて、曲面を有するディスプレイや、ショーウィンドウ等にも用いることができる。よって、その用途は携帯機器のみに限られず、応用範囲は非常に広い。

30

【 0 0 1 1 】

【 課題を解決するための手段 】

本発明は、基板に金属層を形成し、その上に酸化物層を積層形成する際、該金属層の酸化金属層を金属層と酸化物層との界面に形成し、この酸化金属層を利用して後の工程で剥離を行う剥離方法を用いる。

【 0 0 1 2 】

具体的には、ガラス基板上にスパッタ法でタングステン膜を形成し、スパッタ法で酸化シリコン膜を積層形成する。スパッタ法で酸化シリコン膜を形成する際にアモルファス状態の酸化タングステン層が形成される。そして酸化シリコン膜上にTFTなどの素子形成を行い、素子形成プロセスで400以上の熱処理を行うことで酸化タングステン層を結晶化させる。物理的な力を加えると、酸化タングステン層の層内または界面で剥離が生じる。こうして剥離された被剥離層（TFTなどの素子含む）をプラスチック基板に転写する。

40

【 0 0 1 3 】

また、異なる機能を有する回路を同一基板上に形成する場合、例えば画素部とCPUとを形成する場合、表示を行う画素部の電源電圧（例えば12V～16V）と、CPUの電源電圧（例えば5V）は異なるため、同一基板上に同じプロセスで作製することは困難である。実現しようとした場合、工程が複雑になり、歩留まりの低下につながる。

【 0 0 1 4 】

本発明は、異なる素子を有する複数の被剥離層を用意し、それぞれを貼り合わせるととも

50

に電氣的接続を行うことを特徴としている。複数の被剥離層間で電氣的な接続を行う接着材は、エポキシ系接着剤またはフェノール系接着剤にカーボン粒子や銀粒子や銅粒子や金粒子で代表される導電性微粒子が分散含有されたものを用い、ディスペンサー塗布法、オフセット印刷法、またはスクリーン印刷法によりパターン形成し、それぞれを貼り合わせた後、焼成することによって形成する。

【0015】

例えば、第1のガラス基板上にCPUを作製した後、第1のガラス基板上から剥離し、第2のガラス基板上に発光素子を有する画素部を作製した後、第2のガラス基板から剥離し、それぞれを貼り合わせる。こうすることで高集積化を図ることができる。また、この場合、CPUを含む被剥離層は封止層としても機能する。

10

【0016】

また、図1(A)に一例を示した下方出射型の発光装置である場合、画素部と重なる位置にCPUが配置されてもよい。上方出射型の発光装置である場合、あるいは図1(C)に一例を示した両面出射型の発光装置である場合、画素部とかさならない位置にCPUを配置すればよい。

【0017】

また、図1(D)に一例を示したように、光学フィルム、代表的にはカラーフィルタにCPUを含む被剥離層を貼り合わせ、カラーフィルタを支持体とする。ただし、カラーフィルタとして機能する部分以外の箇所にCPUを貼りつけ、カラーフィルタに貼りつけられたCPUは、接着材に含まれる導電性微粒子によって基板側の配線と接続が行われる構造となっている。基板側の配線と接続を行う接着材は、エポキシ系接着剤またはフェノール系接着剤にカーボン粒子や銀粒子や銅粒子や金粒子で代表される導電性微粒子が分散含有されたものを用い、ディスペンサー塗布法、オフセット印刷法、またはスクリーン印刷法によりパターン形成した後、焼成することによって形成する。

20

【0018】

また、下方出射型の発光装置において、封止層を貼り付ける接着材はCPUを覆うモールド樹脂と同様の放熱効果をもたせてもよい。

【0019】

本明細書で開示する発明の構成は、

発光素子が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、

30

有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第1の接着層で貼り合わされており、

前記発光素子と前記基板との間には第2の接着層と、

前記半導体集積回路と前記封止板との間には第3の接着層とを有し、

前記半導体集積回路の端子電極は、導電性微粒子を介して前記基板上の端子電極と電氣的に接続されていることを特徴とする半導体装置である。

【0020】

また、他の発明の構成は、

発光素子からなる画素部及び駆動回路部が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、

40

有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第1の接着層で貼り合わされており、

前記発光素子と前記基板との間には第2の接着層と、

前記半導体集積回路と前記封止板との間には第3の接着層とを有し、

前記発光素子からの発光は、前記基板を通過して表示を行うことを特徴とする半導体装置である。

【0021】

また、上記構成において、前記半導体集積回路は、駆動回路部または画素部と一部重なっていることを特徴としている。

50

【0022】

また、他の発明の構成は、
発光素子からなる画素部及び駆動回路部が設けられた基板と、半導体集積回路が設けられた封止板とが貼り合わされた半導体装置であって、
有機樹脂材料からなる前記基板と有機樹脂材料からなる前記封止板は第1の接着層で貼り合わされており、
前記発光素子と前記基板との間には第2の接着層と、
前記半導体集積回路と前記封止板との間には第3の接着層とを有し、
前記発光素子からの発光は、前記封止板を通過して表示を行うことを特徴とする半導体装置である。

10

【0023】

また、上記各構成において、前記基板と前記封止板の間隔は、シール材に含まれるファイバーなどのギャップ材で維持され、該シール材で囲まれた領域は、前記第1の接着層で充填する、もしくは、不活性気体で充填され、且つ、乾燥材を配置する。

【0024】

また、上記各構成において、前記半導体集積回路は、制御部と演算部とからなる中央処理部と、記憶部とを有し、前記中央処理部は、複数の薄膜トランジスタを有していることを特徴としている。

【0025】

また、上記各構成において、前記半導体集積回路は、制御部と演算部とからなる中央処理部と、記憶部とを少なくとも有し、前記封止板は、前記中央処理部に加え、メモリー素子、薄膜ダイオード、シリコンのPIN接合からなる光電変換素子、またはシリコン抵抗素子を有していることを特徴としている。このように同一プロセスで形成せず、別々の工程で剥離、転写を行ってそれらを互いに貼り合わせることは、特に表示を行う画素部の電源電圧と、半導体集積回路(代表的にはCPU)の電源電圧が異なる場合に有用である。

20

【0026】

また、上記各構成において、前記封止板は、ポリプロピレン、ポリプロピレンサルファイド、ポリカーボネート、ポリエーテルイミド、ポリフェニレンサルファイド、ポリフェニレンオキサイド、ポリサルフォン、またはポリフタルアミドからなる合成樹脂中に低融点金属とセラミックスとが混合されたフィルムであることを特徴としている。

30

【0027】

また、上記構成を実現するための発明の構成は、
第1の基板上に半導体集積回路を含む被剥離層を形成する工程と、
前記半導体集積回路を含む被剥離層を第1の基板から剥離する工程と、
前記半導体集積回路を含む被剥離層を第2の基板に転写する工程と、
第3の基板上に表示部を含む被剥離層を形成する工程と、
前記表示部を含む被剥離層を第3の基板から剥離する工程と、
前記表示部を含む被剥離層を第4の基板に転写する工程と、
前記半導体集積回路を含む被剥離層と、前記表示部を含む被剥離層とを貼り合わせて被剥離層の集合体を形成する工程とを有することを特徴とする半導体装置の作製方法である。

40

【0028】

また、上記構成において、前記半導体集積回路を含む被剥離層を第1の基板から剥離し、第2の基板に転写する工程は、
前記被剥離層上に溶媒に溶ける有機樹脂膜を塗布する第1工程と、
前記有機樹脂膜に第5の基板を第1の両面テープで接着させ、前記被剥離層および有機樹脂膜を前記第1の基板と前記第5の基板とで挟む第2工程と、
第2の両面テープで第6の基板を前記第1の基板と接着する第3工程と、
前記第6の基板が接着された前記第1の基板と、前記被剥離層とを物理的手段で分離する第4工程と、
前記被剥離層に第2の基板を第1の接着材で接着させ、前記被剥離層を前記第6の基板と

50

前記第 2 の基板とで挟む第 5 工程と、
前記被剥離層および第 1 の両面テープと前記第 6 の基板とを分離する第 6 工程と、
前記被剥離層と前記第 1 の両面テープとを分離する第 7 工程と、
前記有機樹脂膜を溶媒で除去する第 8 工程と、を有することを特徴としている。

【0029】

また、作製方法に関する上記各構成において、前記溶媒は、水またはアルコール類であることを特徴としている。

【0030】

また、作製方法に関する上記各構成において、前記第 1 の基板は、ガラス基板であり、前記第 5 の基板および前記第 6 の基板は、石英基板、または金属基板であることを特徴としている。 10

【0031】

また、作製方法に関する上記各構成において、前記第 2 の基板および前記第 4 の基板は、プラスチック基板であることを特徴としている。

【0032】

なお、発光素子（EL 素子）は、電場を加えることで発生するルミネッセンス（Electro Luminescence）が得られる有機化合物を含む層（以下、EL 層と記す）と、陽極と、陰極とを有する。有機化合物におけるルミネッセンスには、一重項励起状態から基底状態に戻る際の発光（蛍光）と三重項励起状態から基底状態に戻る際の発光（リン光）とがあるが、本発明により作製される発光装置は、どちらの発光を用いた場合 20

【0033】

EL 層を有する発光素子（EL 素子）は一对の電極間に EL 層が挟まれた構造となっているが、EL 層は通常、積層構造となっている。代表的には、「正孔輸送層 / 発光層 / 電子輸送層」という積層構造が挙げられる。この構造は非常に発光効率が高く、現在、研究開発が進められている発光装置は殆どこの構造を採用している。

【0034】

また、他にも陽極上に正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層、または正孔注入層 / 正孔輸送層 / 発光層 / 電子輸送層 / 電子注入層の順に積層する構造も良い。発光層に対して蛍光性色素等をドーピングしても良い。また、これらの層は、全て低分子系の材料を用いて形成しても良いし、全て高分子系の材料を用いて形成しても良い。また、無機材料を含む有機化合物層を用いてもよい。なお、本明細書において、陰極と陽極との間に設けられる全ての層を総称して EL 層という。したがって、上記正孔注入層、正孔輸送層、発光層、電子輸送層及び電子注入層は、全て EL 層に含まれる。 30

【0035】

また、本発明の発光装置において、画面表示の駆動方法は特に限定されず、例えば、点順次駆動方法や線順次駆動方法や面順次駆動方法などを用いればよい。代表的には、線順次駆動方法とし、時分割階調駆動方法や面積階調駆動方法を適宜用いればよい。また、発光装置のソース線に inputs する映像信号は、アナログ信号であってもよいし、デジタル信号であってもよく、適宜、映像信号に合わせて駆動回路などを設計すればよい。 40

【0036】

また、本発明は、アクティブマトリクス型の発光装置に限らず、パッシブマトリクス型の発光装置にも適用できる。

【0037】

また、液晶表示装置の場合にも本発明を適用することができ、その構成は、画素 TFT および画素電極が設けられた基板と、対向電極および半導体集積回路が設けられた光学フィルムとが貼り合わされた半導体装置であって、有機樹脂材料からなる前記基板と有機樹脂材料からなる前記光学フィルムとの間は液晶材料が充填されており、前記画素 TFT と前記基板との間には第 2 の接着層と、 50

前記半導体集積回路と前記封止板との間には第3の接着層とを有し、
前記半導体集積回路の端子電極は、導電性微粒子を介して前記基板上の端子電極と電氣的に接続されていることを特徴とする半導体装置である。

【0038】

また、本発明は剥離法により得られる被剥離層を積層し、各被剥離層に設けた端子を電氣的に接続する方法をも提供する。

【0039】

本発明は、互いの被剥離層の端面をずらし、階段状になるようにそれぞれの端子電極が位置するように接着し、固定する。なお、各被剥離層の端子が表面に露呈するように積層する。

10

【0040】

被剥離層同士が接続できるようにするためには複雑なプロセスを行うこととなる。例えば、3つの被剥離層を重ねる場合、第1の被剥離層の表面に端子電極を設けた場合、第2の被剥離層の表面と裏面とにそれぞれ端子を設け、それぞれ電氣的接続を行える構造にしない。

【0041】

そこで、本発明では、3つの被剥離層を重ねる場合、図7(A)に一例を示したように、第1の被剥離層の表面に端子電極を設け、第2の被剥離層の表面に端子電極を設け、さらに第3の被剥離層の表面に端子電極を設け、それぞれの端子電極の位置が重ならないようにずらして各被剥離層を接着する。その上に異方性導電フィルムを階段状にはりつけ、さらにその上に接してFPCを貼り付けて各剥離層の端子電極と接続を行う。なお、本明細書中で異方性導電フィルムとは、熱硬化または熱可塑性の樹脂フィルムの中に導電性の粒子を混ぜたものを指しており、ACF(Anisotropic Conductive Film)とも呼ばれる。2層式ACFであってもよいし、3層式ACFであってもよい。異方性導電フィルムを被剥離層の集合体に貼り付けると段差が形成され、その上に接してFPCを貼り付けるため、FPCも階段状になる。

20

【0042】

また、異方性導電フィルムの表面に端子ピッチに合う配線(メタル箔)を設けてもよく、この場合、異方性導電フィルムの表面の配線に合わせてFPCを貼り付ければよく、FPCを階段状にしなくともよい。

30

【0043】

本発明で得られる被剥離層の厚さ(約1.5 μ m)は薄いため被剥離層間での段差が小さく、このように異方性導電フィルムまたはFPCを階段状に熱圧着して貼り付けて導通を取ることを可能としている。特に共通配線、例えばアース用配線や電源配線の端子を直線的に並べれば、FPC側の配線、或いは異方性導電フィルム側の配線は一本でよく、配線数を減らすことができる。また、積層した被剥離層間での接続のみを行ってもよい。本発明は、異方性導電フィルムおよびFPCを貼り付けることのみで個々の層の電極取り出しや層間での電氣的接続など色々な電氣的な接続を行うため、電氣的な接続工程を少なくすることができ、歩留まり向上につながる。

【0044】

上記接続による本発明の構成は、
半導体素子を含む層を複数重ねて接着された半導体集積回路の集合体であって、
前記半導体素子を含む層は、それぞれ表面に端子電極を有し、
前記半導体素子を含む層は、前記端子電極が露呈するように階段状に端面をずらして接着されており、前記端子電極および端面に沿って階段状に1枚の異方性導電フィルムが接着されていることを特徴とする半導体装置である。

40

【0045】

上記構成において、全ての前記端子電極に接して階段状の異方性導電フィルムまたはFPCが接着され、異方性導電フィルムに設けられた配線またはFPCに設けられた配線と端子電極との電氣的な接続がされていることを特徴としている。

50

【 0 0 4 6 】

また、上記構成において、前記半導体素子を含む層は、剥離法によりガラス基板または石英基板から剥離された被剥離層であることを特徴としている。

【 0 0 4 7 】

また、上記接続による本発明の他の構成は、有機化合物を含む層を発光層とする発光素子と、半導体素子とを有する半導体装置であって、有機化合物を含む層を発光層とする発光素子の封止層として、無機絶縁膜を1層含み、且つ、半導体素子を含む層が接着材で貼り付けられていることを特徴とする半導体装置である。

10

【 0 0 4 8 】

また、上記構成において、前記無機絶縁膜を1層含み、且つ、半導体素子を含む層は、剥離法によりガラス基板または石英基板から剥離された被剥離層であることを特徴としている。

【 0 0 4 9 】

また、上記構成において、前記無機絶縁膜は、窒化シリコン膜または酸化窒化シリコン膜であることを特徴としている。

【 0 0 5 0 】

【 発明の実施の形態 】

本発明の実施形態について、以下に説明する。

20

【 0 0 5 1 】

(実施の形態 1)

ここでは、金属膜と酸化珪素膜を用いた剥離方法を用いる。本発明は、剥離方法により得られる複数の被剥離層を貼り合わせて被剥離層の集合体を形成するものである。

【 0 0 5 2 】

まず、第1基板上に半導体集積回路（ここではCPU）106、絶縁層108、および端子電極111を含む被剥離層（第1の剥離層）を形成する。なお、第1の被剥離層にはブロッキング層となる窒化シリコン膜を含む。保護膜やゲート絶縁膜を窒化シリコン膜で形成すればよい。後に外部からの不純物（特に酸素、水分など）の拡散、侵入を防ぐためにブロッキング層を設けている。

30

【 0 0 5 3 】

CPUは、nチャネル型TFT、pチャネル型TFT、およびこれらを相補的に組み合わせたCMOS回路と、容量とで形成する。

【 0 0 5 4 】

第1基板から第1の被剥離層を剥離し、第1プラスチック基板に第3の接着層103cで転写する。この段階で封止板102が完成する。なお、CPUから延びている配線の端部である端子電極110は露呈している。

【 0 0 5 5 】

次いで、第2基板上に絶縁層104と、マトリクス状に配置したTFTと、該TFTと接続する発光素子の一方の電極とを含む被剥離層（第2の剥離層）を形成した後、第2基板から第2の被剥離層を剥離し、第2プラスチック基板101に第2の接着層103bで転写し、その後、発光層と、発光素子のもう一方の電極を形成して発光素子を完成させる。この段階で発光素子を有する画素部105が完成する。なお、マトリクス状に配置したTFTと同一工程で駆動回路107を形成してもよい。なお、画素部または駆動回路から延びている配線の端部である端子電極111は露呈している。

40

【 0 0 5 6 】

次いで、第1プラスチック基板と第2プラスチック基板にそれぞれ設けられた端子電極同士が重なるように導電性微粒子を含む接着材（シール材）112で貼り合わせる。また、導電性微粒子を含む接着材に代えて、異方性導電フィルム（ACF）やハンダを用いてもよい。導電性微粒子を配置して異なる基板に設けられた端子電極同士の導通を取る。なお

50

、シール材は画素部 105 を囲むように配置され、一对の基板間はシール材よりも粘度の低い他の接着材（第 1 の接着層）103a で充填することが好ましい。また、充填する接着材として酸素や水分の侵入を防止する材料とすることが発光素子の信頼性上好ましい。また、充填する接着材 103a として熱伝導性の高い材料を用いた場合、半導体集積回路の放熱や、発光素子の放熱を行うこともできる。

【0057】

本発明により、発光素子の封止と半導体集積回路の実装を同時に行うことができる。

【0058】

また、図 1 (A) に示すように発光素子の発光方向（図中の矢印方向）が第 2 プラスチック基板 102 を通過する表示装置である場合（下面出射型）、半導体集積回路 106 が画素部 105 と重なっていても表示に影響はない。なお、図 1 (A) において、109 は FPC である。 10

【0059】

また、一对の基板の間を空隙 114 とした場合、図 1 (B) に示す構造となる。ここでは半導体集積回路 116 のサイズは小さく形成しているが、画素部と一部重なる大きさとしてもよい。また、空隙の水分を捕獲する乾燥剤や、酸素を捕獲する脱酸素剤を空隙 114 に配置してもよい。なお、図 1 (B) において、図 1 と同一である箇所には同じ符号を用いている。

【0060】

また、図 1 (C) に示すように発光素子の発光方向が第 1 プラスチック基板 101 および第 2 プラスチック基板 102 を通過する表示装置である場合（両面出射型）、半導体集積回路 116 は画素部 115 と重ならない位置に配置する。また、一对の基板間に充填する接着材 113 は透明な材料とすることが好ましい。なお、図 1 (C) において、図 1 と同一である箇所には同じ符号を用いている。 20

【0061】

また、アクティブマトリクス型の発光装置に限らず、パッシブマトリクス型の発光装置にも本発明は有用である。

【0062】

また、発光素子だけでなく、液晶表示装置にも本発明は有用である。第 1 プラスチック基板に代えて光学フィルム（偏光フィルム、位相差フィルムなど）122、例えばカラーフィルタを用い、赤色、青色、または緑色の着色層が画素に合わせて配置され、その隙間には黒色の遮光層が設けられ、それ以外の領域に半導体集積回路 116 が配置されるように貼り付ける。図 1 (D) に示すように半導体集積回路 116 とともに対向電極 121 も形成し、剥離、および転写を行ってカラーフィルタに設ける。この場合、光学フィルム 122 が対向基板として機能し、液晶材料 120 を保持する。なお、配向膜（図示しない）が液晶材料 120 に接するように設けられている。カラーフィルタは貼り付けの際、アライメントが行われるが、端子電極同士の位置アライメントも同時に行うことができる。なお、図 1 (D) において、図 1 と同一である箇所には同じ符号を用いている。 30

【0063】

（実施の形態 2）

ここでは、絶縁表面を有する基板（代表的にはガラス基板、石英基板）上に CPU やメモリーを含む被剥離層を形成し、プラスチック基板に転写した例を図 4 および図 5 を用いて説明する。 40

【0064】

図 4 中、1001 は中央処理部（CPU と呼ばれる）、1002 は制御部、1003 は演算部、1004 は記憶部（メモリーと呼ばれる）、1005 は入力部、1006 は出力部（表示部など）である。

【0065】

演算部 1003 と制御部 1002 とを合わせたものが、中央処理部 1001 であり、演算部 1003 は、加算、減算の算術演算や AND、OR、NOT などの論理演算を行う算術 50

論理演算部 (arithmetic logic unit , A L U)、演算のデータや結果を一時格納する種々のレジスタ、入力される 1 の個数を数え上げるカウンタなどから成り立っている。演算部 1 0 0 3 を構成する回路、例えば、A N D 回路、O R 回路、N O T 回路、バッファ回路、またはレジスタ回路などは T F T で構成することができ、高い電界効果移動度を得るため、連続発振型のレーザー光を用いて結晶化を行った半導体膜を T F T の活性層として作製すればよい。

【 0 0 6 6 】

まず、基板上にスパッタ法でタングステン膜と酸化シリコン膜を形成し、その上に下地絶縁膜 (酸化珪素膜、窒化珪素膜、または酸化窒化珪素膜) を形成し、その上にアモルファスシリコン膜を形成する。なお、タングステン膜と酸化シリコン膜の界面に形成された酸化タングステン層を用いて後の工程で剥離を行う。

10

【 0 0 6 7 】

結晶化方法としては、アモルファスシリコン膜に触媒となる金属元素を添加した後、加熱してポリシリコン膜を得た後にパルス発振型のレーザー光を照射したポリシリコン膜を得る方法を用いてもよいし、アモルファスシリコン膜に連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよいし、アモルファスシリコン膜を加熱してポリシリコン膜を得た後に連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよいし、アモルファスシリコン膜に触媒となる金属元素を添加した後、加熱してポリシリコン膜を得た後に連続発振型のレーザー光を照射してポリシリコン膜を得る方法を用いてもよい。なお、連続発振型のレーザー光を用いる場合、演算部 1 0 0 3、制御部 1 0 0 2、または記憶部 1 0 0 4 を構成する T F T のチャネル長方向とレーザービームの走査方向とを揃えることが好ましい。

20

【 0 0 6 8 】

また、制御部 1 0 0 2 は記憶部 1 0 0 4 に格納された命令を実行して、全体の動作を制御する役割を担っている。制御部 1 0 0 2 はプログラムカウンタ、命令レジスタ、制御信号生成部からなる。また、制御部 1 0 0 2 も T F T で構成することができ、結晶化を行った半導体膜を T F T の活性層として作製すればよい。

【 0 0 6 9 】

また、記憶部 1 0 0 4 は、計算を行うためのデータと命令を格納する場所であり、C P U で頻繁に実行されるデータやプログラムが格納されている。記憶部 1 0 0 4 は、主メモリ、アドレスレジスタ、データレジスタからなる。さらに主メモリに加えてキャッシュメモリを用いてもよい。これらのメモリは、S R A M、D R A M、フラッシュメモリなどで形成すればよい。また、記憶部 1 0 0 4 も T F T で構成する場合には、結晶化を行った半導体膜を T F T の活性層として作製することができる。

30

【 0 0 7 0 】

また、入力部 1 0 0 5 は外部からデータやプログラムを取り込む装置である。また、出力部 1 0 0 6 は結果を表示するための装置、代表的には表示装置である。

【 0 0 7 1 】

T F T のチャネル長方向とレーザービームの走査方向を揃えることによってバラツキの少ない C P U を絶縁基板上に作り込むことができる。

40

【 0 0 7 2 】

こうして得られた C P U (端子電極 1 0 1 5、引き出し配線を含む) を含む被剥離層を基板から剥離し、プラスチック基板 1 0 1 6 に転写する。

【 0 0 7 3 】

また、同様に表示部 1 0 1 1、および駆動回路部 1 0 1 3 を含む被剥離層を基板上に形成した後、基板から剥離し、プラスチック基板 1 0 1 0 に転写する。なお、駆動回路部 1 0 1 3 からの引き出し配線および端子電極 1 0 1 4 a と、C P U の端子電極 1 0 1 5 と電気的に接続する端子電極 1 0 1 4 b とが設けられる。

【 0 0 7 4 】

そして、C P U を含む被剥離層と、表示部 1 0 1 1、および駆動回路部 1 0 1 3 を含む被

50

剥離層とを接着材 1014 で貼り合わせる。こうして、被剥離層の集合体からなる半導体装置を完成することができる。

【0075】

ここで、貼りあわせた状態を図 5 (A) および図 5 (B) に示す。図 5 (A) は表示面側を示しており、駆動回路が設けられたプラスチック基板 1010 を通過させて表示を行っている例を示している。また、図 5 (B) は裏面側を示しており、CPU が設けられたプラスチック基板 1016 の様子を示している。

【0076】

接着材 1014 に含まれる導電性微粒子によって CPU と端子電極 1014b とは導通させることができる。また、表示部 1011 はプラスチック基板 1016 と接着材 1014 とで封止されており、外部からの不純物侵入がブロックされている。 10

【0077】

また、接着材 1014 で囲まれた領域を有機樹脂で充填してもよい。

【0078】

また、CPU を覆う保護膜を窒化珪素膜として、基板全面に設ければ、剥離工程の際、きれいに全面を剥離させやすい。この窒化珪素膜はバリア層として機能させることができる。

【0079】

また、ここでは、プラスチック基板 1010 を通過させて表示を行っている例を示したが、プラスチック基板 1016 を通過させて表示を行う場合にも本発明は有用である。また、プラスチック基板 1010 およびプラスチック基板 1016 を通過させてどちらからも表示が行えるようにする場合にも本発明は有用である。 20

【0080】

(実施の形態 3)

ここでは、本発明の電氣的な接続方法について図 7 を用い、以下に説明する。

【0081】

まず、実施の形態 1 に従って、樹脂基板 701 に第 1 端子電極 711a と、駆動回路部 707 と、画素部 705 とを形成する。具体的には、ガラス基板上にタングステン膜と酸化シリコン膜 (絶縁層 704 の一層) をスパッタ法で成膜し、その上に下地絶縁膜、第 1 端子電極 711a、TFT (画素部および駆動回路部)、陽極、隔壁を順次形成した後、石英基板を接着し、ガラス基板を引き剥がす。そして剥離した絶縁層 704 を樹脂基板 701 に第 1 の接着層 703a で接着する。次いで石英基板を除去する。次いで、陽極上に有機化合物を含む層と、陰極とを形成して発光素子を作製し、保護膜で覆って画素部 705 を形成する。 30

【0082】

また、同様にガラス基板上にタングステン膜と酸化シリコン膜 (絶縁層 700 の一層) をスパッタ法で成膜し、その上に下地絶縁膜、第 2 端子電極 711b、TFT からなる第 1 の半導体集積回路 (メモリ等) 706 を形成した後、石英基板を接着し、ガラス基板を引き剥がす。そして剥離した絶縁層 700 を樹脂基板 701 に設けられた画素部を覆うように第 2 の接着層 703b およびシール材 702 で接着する。次いで石英基板を除去する。なお、第 2 の接着層 703b で接着する際には、端面をずらして接着し、第 1 端子電極 711a が一部でも露呈するようにする。また、絶縁層 700 には少なくとも窒化シリコン膜または酸化窒化シリコン膜を一層有しており、ブロッキング層の効果を有する。 40

【0083】

また、同様にガラス基板上にタングステン膜と酸化シリコン膜 (絶縁層 708 の一層) をスパッタ法で成膜し、その上に下地絶縁膜、第 3 端子電極 711c、TFT からなる第 2 の半導体集積回路 (CPU 等) 709 を形成した後、石英基板を接着し、ガラス基板を引き剥がす。そして剥離した絶縁層 700 を接着したメモリを覆うように第 3 の接着層 703c で接着する。次いで石英基板を除去する。なお、第 3 の接着層 703c で接着する際には、端面をずらして接着し、第 2 端子電極 711b が一部露呈するようにする。また、 50

絶縁層 708 には少なくとも窒化シリコン膜または酸化窒化シリコン膜を一層有しており、ブロッキング層の効果有する。

【0084】

以上の工程により、図 7 (A) に示すように、樹脂基板 701 には 3 つの被剥離層が重ねられ、階段状に端子電極 711a ~ 711c が位置する構成となる。

【0085】

最後に異方性導電フィルム 712 を端子電極 711a ~ 711c に貼り付け、FPC 718 を熱圧着する。図 7 (A) に示すように、階段状に端子電極 711a ~ 711c が位置しているため、その段差に沿って異方性導電フィルム 712 も階段状になる。また、この異方性導電フィルム 712 の表面には配線パターン (アルミ箔など) を形成してもよく、裏面に接着される各端子電極と電氣的に接続を行ってもよい。

10

【0086】

また、図 7 (A) において、発光方向は、樹脂基板を通過させる構成となる。また、半導体集積回路は、遮光膜としても機能させることができる。また、発光素子の陰極または陽極として光を透過しない金属材料を用いた場合、発光素子の陰極または陽極が外光から半導体集積回路を防ぐ遮光膜として機能させることもできる。

【0087】

また、発熱量の多い CPU などの半導体集積回路は、放熱しやすい最上層とすることが好ましい。

【0088】

また、図 7 (A) では、剥離および転写法を 3 回行う構造を示したが、特に 3 つの積層構造に限定されず、図 7 (B) に示す構造としてもよい。

20

【0089】

図 7 (B) ではガラス基板や石英基板である基板 710 上に形成した画素部 715 を封止するため、1 回の剥離および転写法を行って半導体集積回路 713 を貼り付けている。

【0090】

まず、公知の技術により、基板 710 上に第 1 端子電極 721a と、駆動回路部 717 と、画素部 715 とを形成する。具体的には、ガラス基板上に下地絶縁膜、第 1 端子電極 721a、TFT (画素部および駆動回路部)、陽極、隔壁、有機化合物を含む層、陰極を順次形成する。

30

【0091】

次いで、実施の形態 1 に従ってガラス基板上にタングステン膜と酸化シリコン膜 (絶縁層 716 の一層) をスパッタ法で成膜し、その上に下地絶縁膜、第 2 端子電極 721b、TFT からなる半導体集積回路 (CPU、メモリ等) 713 を形成した後、石英基板を第 2 の接着層 723b で接着し、ガラス基板を引き剥がす。そして剥離した絶縁層 716 を基板 710 に設けられた画素部を覆うように第 1 の接着層 723b およびシール材 714 で接着する。次いで石英基板を除去する。なお、第 1 の接着層 723a で接着する際には、端面をずらして接着し、第 1 端子電極 721a が一部でも露呈するようにする。また、絶縁層 716 には少なくとも窒化シリコン膜または酸化窒化シリコン膜を一層有しており、ブロッキング層の効果有する。

40

【0092】

以上の工程により、図 7 (B) に示すように、基板 710 には 1 つの被剥離層が重ねられ、階段状に端子電極 721a、721b が位置する構成となる。

【0093】

最後に異方性導電フィルム 722 を端子電極 721a、721b に貼り付け、FPC 719 を熱圧着する。図 7 (B) に示すように、階段状に端子電極 721a、721b が位置しているため、その段差に沿って異方性導電フィルム 722 も階段状になる。この異方性導電フィルム 722 の表面には配線パターン (アルミ箔など) が形成されており、裏面に接着される各端子電極同士で電氣的に接続ができるようになっている。ここでは、異方性導電フィルム 722 の表面には配線パターン (図示しない) が設けられているため、FPC

50

C 7 1 9 は階段状にしなくともよい。

【 0 0 9 4 】

また、本実施の形態は、上記実施の形態 1 や上記実施の形態 2 と自由に組み合わせることができる。

【 0 0 9 5 】

以上の構成でなる本発明について、以下に示す実施例でもってさらに詳細な説明を行うこととする。

【 0 0 9 6 】

(実施例)

[実施例 1]

本実施例では、剥離技術および転写技術を用いて得られる複数の異なる被剥離層を貼り合わせ、被剥離層の集合体を作製する例を示す。

【 0 0 9 7 】

ここでは、金属膜と酸化珪素膜を用いた剥離方法を用いる。

【 0 0 9 8 】

まず、ガラス基板 (第 1 の基板 2 0 0) 上に素子を形成する。本実施例ではガラス基板として A N 1 0 0 を用いる。このガラス基板上にスパッタ法で金属膜 2 0 1 a、ここではタングステン膜 (膜厚 1 0 n m ~ 2 0 0 n m、好ましくは 5 0 n m ~ 7 5 n m) を形成し、さらに大気にふれることなく、酸化物膜 2 0 2、ここでは酸化シリコン膜 (膜厚 1 5 0 n m ~ 2 0 0 n m) を積層形成する。酸化物膜 2 0 2 の膜厚は、金属膜の膜厚の 2 倍以上とすることが望ましい。なお、積層形成の際、金属膜 2 0 1 a と酸化シリコン膜 2 0 2 との間にアモルファス状態の酸化金属膜 (酸化タングステン膜) が 2 n m ~ 5 n m 程度形成される。後の工程で剥離する際、酸化タングステン膜中、または酸化タングステン膜と酸化シリコン膜との界面、または酸化タングステン膜とタングステン膜との界面で分離が生じる。なお、タングステン膜に代えて、T i、T a、M o、N d、N i、C o、Z r、Z n、R u、R h、P d、O s、I r、P t から選ばれた元素、または前記元素を主成分とする合金材料若しくは化合物材料からなる単層、またはこれらの積層、或いは、これらの窒化物、例えば、窒化チタン、窒化タングステン、窒化タンタル、窒化モリブデンからなる単層、またはこれらの積層を用いることができる。

【 0 0 9 9 】

なお、スパッタ法では基板端面に成膜されるため、基板端面に成膜されたタングステン膜と酸化タングステン膜と酸化シリコン膜とを O₂ アッシングなどで選択的に除去することが好ましい。

【 0 1 0 0 】

次いで、P C V D 法で下地絶縁膜となる酸化窒化シリコン膜 (膜厚 1 0 0 n m) を形成し、さらに大気にふれることなく、水素を含むアモルファスシリコン膜 (膜厚 5 4 n m) を積層形成する。なお、酸化窒化シリコン膜は、ガラス基板からのアルカリ金属などの不純物拡散を防止するブロッキング層である。

【 0 1 0 1 】

また、F T - I R を用いて上記水素を含むアモルファスシリコン膜の水素濃度を測定したところ、S i - H は、 1.06×10^{22} (a t o m s / c m³)、S i - H₂ は 8.34×10^{19} (a t o m s / c m³) であり、組成比における水素濃度を算出すると 2 1 . 5 % であった。また、P C V D 法の成膜条件を変えて同様に水素濃度を算出したところ、組成比における水素濃度は 1 6 . 4 %、1 7 . 1 %、1 9 . 0 % が得られた。

【 0 1 0 2 】

次いで、上記アモルファスシリコン膜を公知の技術 (固相成長法、レーザー結晶化方法、触媒金属を用いた結晶化方法など) により結晶化させて、ポリシリコン膜を活性層とする T F T を用いる素子を形成する。本実施例では、触媒金属を用いた結晶化方法を用いてポリシリコン膜を得る。重量換算で 1 0 p p m のニッケルを含む酢酸ニッケル塩溶液をスピナーで塗布する。なお、塗布に代えてスパッタ法でニッケル元素を全面に散布する方法を

10

20

30

40

50

用いてもよい。次いで、加熱処理を行い結晶化させて結晶構造を有する半導体膜（ここではポリシリコン層）を形成する。本実施例では熱処理（500、1時間）の後、結晶化のための熱処理（550、4時間）を行って結晶構造を有するシリコン膜を得る。

【0103】

アモルファスシリコン膜は水素を含んでおり、加熱してポリシリコン膜を形成する場合、結晶化させるため410以上の熱処理を行えば、ポリシリコン膜を形成すると同時に水素の拡散を行うことができる。また、400以上の熱処理を行うことで、アモルファス状態の酸化金属膜が結晶化し、結晶構造を有する酸化金属膜301bが得られる。従って、410以上の加熱処理を行うことによって結晶構造を有する酸化金属膜が形成され、水素の拡散が行われる。この410以上の熱処理が終了した段階で、比較的小さな力（例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等）を加えることによって、酸化タングステン膜中、または酸化タングステン膜と酸化シリコン膜との界面、または酸化タングステン膜とタングステン膜との界面で分離を生じさせることができる。なお、結晶構造を有する酸化金属膜が得られる温度の熱処理を行うと酸化金属膜の組成が変化するとともに、酸化金属膜の膜厚は若干薄くなる。また、結晶構造を有する酸化タングステン膜は複数の結晶構造（ WO_2 、 WO_3 、 WO_x （ $2 < x < 3$ ））を有しており、熱処理によって WO_3 は、 WO_2 または WO_x に組成変化する。

10

【0104】

また、得られたポリシリコン膜を用いて、TFTを代表とする様々な素子（薄膜ダイオード、シリコンのPIN接合からなる光電変換素子やシリコン抵抗素子やセンサ素子（代表的にはポリシリコンを用いた感圧式指紋センサー）を形成することができる。また、結晶化させずに410以上の熱処理を行った場合には、アモルファスシリコン膜を活性層とするTFTを用いる素子にも適用することができる。

20

【0105】

次いで、結晶構造を有するシリコン膜表面の酸化膜を希フッ酸等で除去した後、結晶化率を高め、結晶粒内に残される欠陥を補修するためのレーザー光（XeCl：波長308nm）の照射を大気中、または酸素雰囲気中で行う。レーザー光には波長400nm以下のエキシマレーザー光や、YAGレーザーの第2高調波、第3高調波を用いる。ここでは、繰り返し周波数10～1000Hz程度のパルスレーザー光を用い、当該レーザー光を光学系にて100～500mJ/cm²に集光し、90～95%のオーバーラップ率をもって照射し、シリコン膜表面を走査させればよい。ここでは、繰り返し周波数30Hz、エネルギー密度470mJ/cm²でレーザー光の照射を大気中で行なった。なお、大気中、または酸素雰囲気中で行うため、レーザー光の照射により表面に酸化膜が形成される。なお、ここではパルスレーザーを用いた例を示したが、連続発振のレーザーを用いてもよく、非晶質半導体膜の結晶化に際し、大粒径に結晶を得るためには、連続発振が可能な固体レーザーを用い、基本波の第2高調波～第4高調波を適用するのが好ましい。代表的には、Nd：YVO₄レーザー（基本波1064nm）の第2高調波（532nm）や第3高調波（355nm）を適用すればよい。連続発振のレーザーを用いる場合には、出力10Wの連続発振のYVO₄レーザから射出されたレーザ光を非線形光学素子により高調波に変換する。また、共振器の中にYVO₄結晶と非線形光学素子を入れて、高調波を射出する方法もある。そして、好ましくは光学系により照射面にて矩形状または楕円形状のレーザ光に成形して、被処理体に照射する。このときのエネルギー密度は0.01～100MW/cm²程度（好ましくは0.1～10MW/cm²）が必要である。そして、10～20000cm/s程度の速度でレーザ光に対して相対的に半導体膜を移動させて照射すればよい。

30

40

【0106】

次いで、上記レーザー光の照射により形成された酸化膜に加え、オゾン水で表面を120秒処理して合計1～5nmの酸化膜からなるバリア層を形成する。このバリア層は、結晶化させるために添加したニッケルを膜中から除去するために形成する。本実施例ではオゾン水を用いてバリア層を形成したが、酸素雰囲気下の紫外線の照射で結晶構造を有する半

50

導体膜の表面を酸化する方法や酸素プラズマ処理により結晶構造を有する半導体膜の表面を酸化する方法やプラズマCVD法やスパッタ法や蒸着法などで1~10nm程度の酸化膜を堆積してバリア層を形成してもよい。また、バリア層を形成する前にレーザー光の照射により形成された酸化膜を除去してもよい。

【0107】

次いで、バリア層上にスパッタ法にてゲッターリングサイトとなるアルゴン元素を含む非晶質シリコン膜を10nm~400nm、ここでは膜厚100nmで成膜する。本実施例では、アルゴン元素を含む非晶質シリコン膜は、シリコンターゲットを用いてアルゴンを含む雰囲気下で形成する。プラズマCVD法を用いてアルゴン元素を含む非晶質シリコン膜を形成する場合、成膜条件は、モノシランとアルゴンの流量比($\text{SiH}_4 : \text{Ar}$)を1:99とし、成膜圧力を6.665Pa(0.05Torr)とし、RFパワー密度を0.087W/cm²とし、成膜温度を350とする。

10

【0108】

その後、650に加熱された炉に入れて3分の熱処理を行いゲッターリングして、結晶構造を有する半導体膜中のニッケル濃度を低減する。炉に代えてランプアニール装置を用いてもよい。

【0109】

次いで、バリア層をエッチングストッパーとして、ゲッターリングサイトであるアルゴン元素を含む非晶質シリコン膜を選択的に除去した後、バリア層を希フッ酸で選択的に除去する。なお、ゲッターリングの際、ニッケルは酸素濃度の高い領域に移動しやすい傾向があるため、酸化膜からなるバリア層をゲッターリング後に除去することが望ましい。

20

【0110】

なお、触媒元素を用いて結晶化を行わない場合には、上述したバリア層の形成、ゲッターリングサイトの形成、ゲッターリングのための熱処理、ゲッターリングサイトの除去、バリア層の除去などの工程は不要である。

【0111】

次いで、得られた結晶構造を有するシリコン膜(ポリシリコン膜とも呼ばれる)の表面にオゾン水で薄い酸化膜を形成した後、レジストからなるマスクを形成し、所望の形状にエッチング処理して島状に分離された半導体層を形成する。半導体層を形成した後、レジストからなるマスクを除去する。

30

【0112】

次いで、フッ酸を含むエッチャントで酸化膜を除去すると同時にシリコン膜の表面を洗浄した後、ゲート絶縁膜となる珪素を主成分とする絶縁膜を形成する。本実施例では、プラズマCVD法により115nmの厚さで酸化窒化シリコン膜(組成比Si=32%、O=59%、N=7%、H=2%)で形成する。

【0113】

次いで、ゲート絶縁膜上にゲート電極を形成し、活性層へのドーピングによるソース領域またはドレイン領域の形成、層間絶縁膜の形成、ソース電極またはドレイン電極の形成、活性化処理などを適宜行ってポリシリコン膜を活性層とするトップゲート型TF T 203a、203bを作製する。また、同時に容量206を形成することができる。さらに、これらを組み合わせることによってCPUなどの半導体集積回路を作製することができる。なお、図2ではCMOS回路を構成するpチャネル型TF T 203a、およびnチャネル型TF T 203bを図示したが、その他の回路も同一基板上に形成することができる。

40

【0114】

また、TF Tを覆う保護膜204として窒化シリコン膜、または酸化窒化シリコン膜を形成する。この保護膜中に水素を含ませることが好ましい。CPUを覆う保護膜を窒化珪素膜として、基板全面に設ければ、剥離工程の際、きれいに全面を剥離させやすい。この保護膜204は発光素子のバリア層として機能させることもできる。

【0115】

また、ここでは図示しないが上記TF Tの作製と同時に端子電極を形成し、端子電極が露

50

出した状態とする。

【0116】

次いで、水またはアルコール類に可溶な接着材を全面に塗布、焼成する。この接着材の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等いかなるものでもよい。ここではスピンコートで水溶性樹脂（東亜合成製：VL-WSHL10）からなる膜（膜厚30 μ m）205を塗布し、仮硬化させるために2分間の露光を行ったあと、UV光を裏面から2.5分、表面から10分、合計12.5分の露光を行って本硬化させる。（図2（A））この水溶性樹脂膜は平坦化膜として機能し、後の基板貼り合わせの際、平坦化膜表面と基板面がほぼ平行になるように接着させることができる。この水溶性樹脂膜を用いない場合、圧着した時に電極やTFTによる凸凹が生じる恐れがある。

10

【0117】

次いで、後の剥離を行いやすくするために、金属膜201aと金属酸化膜201bとの密着性、或いは金属酸化膜201bと酸化物膜202との密着性を部分的に低下させる処理を行う。密着性を部分的に低下させる処理は、剥離しようとする領域の周縁に沿って金属酸化膜201bにレーザー光を部分的に照射する処理、或いは、剥離しようとする領域の周縁に沿って外部から局所的に圧力を加えて金属酸化膜201bの層内または界面の一部に損傷を与える処理である。具体的にはダイヤモンドペンなどで硬い針を垂直に押しつけて荷重をかけて動かせばよい。好ましくは、スクライバー装置を用い、押し込み量を0.1mm~2mmとし、圧力をかけて動かせばよい。このように、剥離を行う前に剥離現象が生じやすくなるような部分、即ち、きっかけをつくることが重要であり、密着性を選択的（部分的）に低下させる前処理を行うことで、剥離不良がなくなり、さらに歩留まりも向上する。

20

【0118】

次いで、両面テープ215を用い、水溶性樹脂からなる膜205に第2の基板216を貼り付ける。さらに、両面テープ209を用い、第1の基板200に第3の基板210を貼り付ける。（図2（B））第3の基板210は、後の剥離工程で第1の基板200が破損することを防ぐ。第2の基板208および第3の基板210としては、第1の基板200よりも剛性の高い基板、例えば石英基板、半導体基板を用いることが好ましい。なお、両面テープではなく、接着材を用いてもよく、例えば紫外線照射によって剥離する接着材を用いればよい。

30

【0119】

次いで、上記密着性を部分的に低下させた領域側から剥離させ、金属膜201aが設けられている第1の基板200を物理的手段により引き剥がす。比較的小さな力（例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等）で引き剥がすことができる。こうして、酸化シリコン層202上に形成された被剥離層を第1の基板200から分離することができる。剥離後の状態を図2（C）に示す。剥離すると、 WO_2 は全て第1の基板に残存し、 WO_3 は1/3が第1の基板に残存し、残りの2/3が被剥離層側に残存する。剥離は、酸化タングステン膜中、特に WO_2 と WO_x との境界、または WO_2 と WO_3 との境界から生じやすい。被剥離層側に酸化タングステン膜は部分的に残るが透明であるため、除去しなくてもよいし、除去してもよい。本実施例では除去する。

40

【0120】

また、上述した剥離方法を用いれば、ガラス基板上でなければ得られないような電気特性（代表的には電界効果移動度）の高いTFTをそのままプラスチック基板上に転写することができる。

【0121】

次いで、接着材217で第4の基板218と酸化物層202（及び被剥離層）とを接着する。（図2（D））接着材217は、両面テープ215による第2の基板216と被剥離層との密着性よりも酸化物層202（及び被剥離層）と第4の基板との密着性のほうが高いことが重要である。

【0122】

50

第4の基板218としては、プラスチック基板（極性基のついたノルボルネン樹脂からなるARTON：JSR製）を用いる。また、ポリエチレンテレフタレート（PET）、ポリエーテルスルホン（PES）、ポリエチレンナフタレート（PEN）、ポリカーボネート（PC）、ナイロン、ポリエーテルエーテルケトン（PEEK）、ポリスルホン（PSF）、ポリエーテルイミド（PEI）、ポリアリレート（PAR）、ポリブチレンテレフタレート（PBT）、ポリイミドなどのプラスチック基板を用いることができる。

【0123】

接着材217としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。

【0124】

次いで、両面テープ215から第2の基板216を分離させる。次いで、両面テープ215を剥がす。さらに水を用いて水溶性樹脂205を溶かして除去する。（図2（E））

【0125】

以上の工程で、プラスチック基板218に転写した1つ目の被剥離層を用意することができる。

【0126】

次いで、2つ目の被剥離層を用意する。

【0127】

まず、ガラス基板（第1の基板300）上に素子を形成する。1つ目の被剥離層と同様に、ガラス基板上にスパッタ法で金属膜301a、ここではタンゲステン膜（膜厚10nm～200nm、好ましくは50nm～75nm）を形成し、さらに大気にふれることなく、酸化物膜302、ここでは酸化シリコン膜（膜厚150nm～200nm）を積層形成する。

【0128】

次いで、PCVD法で下地絶縁膜となる酸化窒化シリコン膜（膜厚100nm）を形成し、さらに大気にふれることなく、水素を含むアモルファスシリコン膜（膜厚54nm）を積層形成する。

【0129】

次いで、上記アモルファスシリコン膜を公知の技術（固相成長法、レーザー結晶化方法、触媒金属を用いた結晶化方法など）により結晶化させて、ポリシリコン膜を活性層とするTFTを用いる素子を形成する。ゲート絶縁膜やゲート電極を形成し、活性層へのドーピングによるソース領域またはドレイン領域の形成、層間絶縁膜の形成、ソース電極またはドレイン電極の形成、活性化処理などを適宜行ってポリシリコン膜を活性層とするトップゲート型TFT303を作製する。なお、図3では画素部における電流制御用TFTのみを図示したが、スイッチング用TFTや、画素部を駆動する駆動回路も同一基板上に形成する。

【0130】

次いで、一对の電極（陽極、陰極）間に有機化合物を含む膜（以下、「有機化合物層」と記す）を設け、一对の電極間に電界を加えることで、蛍光又は燐光が得られる発光素子を形成するための第1の電極を形成する。まず、陽極または陰極となる第1の電極304を形成する。ここでは第1の電極304として仕事関数の大きい金属膜（Cr、Pt、Wなど）、または透明導電膜（ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（ $\text{In}_2\text{O}_3 - \text{ZnO}$ ）、酸化亜鉛（ZnO）等）を用い、陽極として機能させる例を示す。

【0131】

なお、TFTのソース電極またはドレイン電極をそのまま第1電極とする場合、またはソース領域またはドレイン領域に接して第1電極を別途形成する場合には、TFTとは第1電極を含める。

【0132】

次いで、第1電極（陽極）の両端には、第1電極の周縁を囲むように隔壁（バンク、障壁

10

20

30

40

50

、土手などと呼ばれる) 305aを形成する。カバレッジを良好なものとするため、隔壁の上端部または下端部に曲率を有する曲面が形成されるようにする。例えば、隔壁の材料としてポジ型の感光性アクリルを用いた場合、隔壁の上端部のみに曲率半径(0.2 μm ~ 3 μm)を有する曲面を持たせることが好ましい。また、隔壁305aとして、感光性の光によってエッチャントに不溶解性となるネガ型、或いは光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0133】

また、複数の有機樹脂を積層する場合、有機樹脂同士では使用している溶媒によって塗布または焼成時に一部溶解したり、密着性が高くなりすぎる恐れがある。従って、隔壁の材料として有機樹脂を用いた場合、後の工程で水溶性樹脂を塗布した後に除去しやすくなるように隔壁305aを無機絶縁膜(SiN_x 膜、 SiN_xO_y 膜、 AlN_x 膜、または AlN_xO_y 膜)で覆うことが好ましい。この無機絶縁膜は、隔壁の一部305bとして機能する。(図3(A))

10

【0134】

次いで、水またはアルコール類に可溶な接着材を全面に塗布、焼成する。この接着材の組成としては、例えば、エポキシ系、アクリレート系、シリコン系等いかなるものでもよい。ここではスピンコートで水溶性樹脂(東亜合成製: VL-WSHL10)からなる膜(膜厚30 μm)306を塗布し、仮硬化させるために2分間の露光を行ったあと、UV光を裏面から2.5分、表面から10分、合計12.5分の露光を行って本硬化させる。(図3(B))

20

【0135】

次いで、後の剥離を行いやすくするために、金属膜301aと金属酸化膜301bとの密着性、或いは金属酸化膜301bと酸化物膜302との密着性を部分的に低下させる処理を行う。

【0136】

次いで、両面テープ307を用い、水溶性樹脂からなる膜306に第2の基板308を貼り付ける。さらに、両面テープ309を用い、第1の基板300に第3の基板310を貼り付ける。(図3(C))第3の基板310は、後の剥離工程で第1の基板300が破損することを防ぐ。第2の基板308および第3の基板310としては、第1の基板300よりも剛性の高い基板、例えば石英基板、半導体基板を用いることが好ましい。なお、両面テープではなく、接着材を用いてもよく、例えば紫外線照射によって剥離する接着材を用いればよい。

30

【0137】

次いで、上記密着性を部分的に低下させた領域側から剥離させ、金属膜301aが設けられている第1の基板300を物理的手段により引き剥がす。比較的小さな力(例えば、人間の手、ノズルから吹付けられるガスの風圧、超音波等)で引き剥がすことができる。こうして、酸化シリコン層302上に形成された被剥離層を第1の基板300から分離することができる。被剥離層に酸化タングステン膜が部分的に残るが透明であるため、除去しなくてもよいし、除去してもよい。本実施例では除去する。

【0138】

次いで、接着材311で第4の基板312と酸化物層302(及び被剥離層)とを接着する。(図5(E))接着材311は、両面テープ307による第2の基板308と被剥離層との密着性よりも酸化物層302(及び被剥離層)と第4の基板との密着性のほうが高いことが重要である。

40

【0139】

第4の基板312としては、プラスチック基板(極性基のついたノルボルネン樹脂からなるARTON: JSR製)を用いる。また、ポリエチレンテレフタレート(PET)、ポリエーテルスルホン(PES)、ポリエチレンナフタレート(PEN)、ポリカーボネート(PC)、ナイロン、ポリエーテルエーテルケトン(PEEK)、ポリスルホン(PSF)、ポリエーテルイミド(PEI)、ポリアリレート(PAR)、ポリブチレンテレフ

50

タレート (PBT)、ポリイミドなどのプラスチック基板を用いることができる。

【0140】

接着材311としては、反応硬化型接着剤、熱硬化型接着剤、紫外線硬化型接着剤等の光硬化型接着剤、嫌気型接着剤などの各種硬化型接着剤が挙げられる。

【0141】

次いで、両面テープ307から第2の基板308を分離させる。(図3(F))

【0142】

次いで、両面テープ307を剥がす。(図3(G))

【0143】

次いで、水を用いて水溶性樹脂306を溶かして除去する。(図3(H))ここで水溶性樹脂が残っていると不良の原因となるため、第1の電極304の表面を洗浄処理やO₂プラズマ処理で清浄な表面とすることが好ましい。

【0144】

次いで、必要であれば、多孔質なスポンジ(代表的にはPVA(ポリビニルアルコール)製、ナイロン製)に界面活性剤(弱アルカリ性)を含ませ、第1の電極304表面を擦って洗浄する。

【0145】

次いで、有機化合物を含む層313を形成する直前に、TFT及び隔壁が設けられた基板全体の吸着水分を除去するための真空加熱を行う。さらに有機化合物を含む層を形成する直前に、第1電極に対して紫外線照射を行ってもよい。

【0146】

次いで、第1電極(陽極)上に、蒸着マスクを用いた蒸着法、またはインクジェット法によって有機化合物を含む層313を選択的に形成する。有機化合物を含む層313としては、高分子材料、低分子材料、無機材料、またはこれらを混合させた層、またはこれらを分散させた層、またはこれらの層を適宜組み合わせた積層とすればよい。

【0147】

さらに、有機化合物を含む層上には第2電極(陰極)314を形成する。(図3(I))陰極314としては、仕事関数の小さい材料(Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、またはCaN)の薄膜(発光を透過する膜厚)を用いればよい。また、必要であれば、第2電極を覆ってスパッタ法または蒸着法により形成する保護層を形成する。保護層としてはスパッタ法またはCVD法により得られる窒化珪素膜、酸化珪素膜、酸化窒化珪素膜(SiNO膜(組成比N>O))またはSiON膜(組成比N<O))、炭素を主成分とする薄膜(例えばDLC膜、CN膜)を用いることができる。

【0148】

以上の工程で、プラスチック基板312に転写した2つ目の被剥離層を用意することができる。

【0149】

こうして得られる2つの被剥離層を貼り合わせる。ここでは、同じプラスチック基板(ARTON:JSR製)を用い、熱膨張係数を同じにして反りを防いでいる。封止板となる基板218に一对の基板間隔を保持するギャップ材が含まれたシール材(図示しない)を描画する。また、シール材に導電性微粒子を含ませ、2つの被剥離層にそれぞれ設けられた端子電極の導通を行う。また、導通させるためにシール材とは別途、導電性ペーストを用いて端子電極の導通を行ってもよい。

【0150】

次いで、粘性の低い接着材を数滴滴下し、貼り合わせ装置を用いて気泡を発生させることなく、基板218とアクティブマトリクス基板312とを貼り合わせる。気泡が発生しにくくするため真空中で貼り合わせることが好ましい。また、粘性の低い接着材を数滴滴下する方法は柔らかいプラスチック基板同士を貼り合わせる際に有用である。この貼り合わせ工程により、封止基板に設けられたシールパターンがアクティブマトリクス基板に設けら

10

20

30

40

50

れた発光領域を囲む位置になるように封止される。また、シール材に囲まれた空間には有機樹脂からなる接着材 315 が充填されるように封止される。(図3(J))

【0151】

以上の工程でプラスチック基板 312 と、プラスチック基板 218 とを支持体とし、CPU と、TFT と、発光素子とを備えた発光装置を作製することができる。支持体をプラスチック基板としているため薄く、軽量、且つ、フレキシブルなものとすることができる。また、図3では発光素子の発光をプラスチック基板 312 に通過させる下面出射型の発光表示装置の例を示している。また、図3では表示部と、CPU を構成するCMOS回路とが重なっている断面図を示しているが、特に限定されず、表示部と重ならない位置にCPU が配置されるようにしてもよい。

10

【0152】

ここで、下面出射構造の発光装置の一例を図6に示す。

【0153】

なお、図6(A)は、発光装置を示す上面図、図6(B)は図6(A)をA-A'で切断した断面図である。1210は基板であり、点線で示された1201はソース信号線駆動回路、1202は画素部、1203はゲート信号線駆動回路である。また、1204は封止板であり、鎖線で示された1206は集積回路(CPUなど)である。

【0154】

1205は、接続配線1225と集積回路1206とを接続するための導電性微粒子1220が含有されているシール材であり、シール材1205で囲まれた内側は、接着材(代表的には透明な樹脂)1207で充填されている。シール材1205中に、さらに封止板1204と基板1210との間隔を保持するためのギャップ材を含ませてもよい。

20

【0155】

また、シール材1205で囲まれた内側は、不活性気体(代表的には窒素)で充填してもよい。その場合、シール材1205で囲まれた内側の空間に乾燥剤を配置し、微量な水分を除去することによって、十分乾燥させることが好ましい。

【0156】

なお、1208はソース信号線駆動回路1201及びゲート信号線駆動回路1203に入力される信号を伝送するための配線であり、外部入力端子となるFPC(フレキシブルプリントサーキット)1209からビデオ信号やクロック信号を受け取る。

30

【0157】

次に、断面構造について図6(B)を用いて説明する。基板1210上には駆動回路及び画素部が形成されているが、ここでは、駆動回路としてソース信号線駆動回路1201と画素部1202が示されている。なお、ソース信号線駆動回路1201はnチャネル型TFT 1223とpチャネル型TFT 1224とを組み合わせたCMOS回路が形成される。

【0158】

また、画素部1202はスイッチング用TFT 1211と、電流制御用TFT 1212とそのドレインに電氣的に接続された透明な導電膜からなる第1の電極(陽極)1213を含む複数の画素により形成される。

40

【0159】

ここでは第1の電極1213が接続電極と一部重なるように形成され、第1の電極1213はTFTのドレイン領域と接続電極を介して電氣的に接続している構成となっている。第1の電極1213は透明性を有し、且つ、仕事関数の大きい導電膜(ITO(酸化インジウム酸化スズ合金)、酸化インジウム酸化亜鉛合金(In_2O_3-ZnO)、酸化亜鉛(ZnO)等)を用いることが望ましい。

【0160】

また、第1の電極(陽極)1213の両端には絶縁物(バンク、隔壁、障壁、土手などと呼ばれる)1214が形成される。カバレッジを良好なものとするため、絶縁物1214の上端部または下端部に曲率を有する曲面が形成されるようにする。また、絶縁物121

50

4を窒化アルミニウム膜、窒化酸化アルミニウム膜、炭素を主成分とする薄膜、または窒化珪素膜からなる保護膜で覆ってもよい。

【0161】

また、第1の電極（陽極）1213上には、モノシランガスを導入しながら有機化合物材料の蒸着を行い、有機化合物を含む層1215を選択的に形成する。さらに、有機化合物を含む層1215上には第2の電極（陰極）1216が形成される。陰極としては、仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、またはCaN）を用いればよい。こうして、第1の電極（陽極）1213、有機化合物を含む層1215、及び第2の電極（陰極）1216からなる発光素子1218が形成される。発光素子1218は、図6中に示した矢印方向に発光する。ここでは発光素子1218はR、G、或いはBの単色発光が得られる発光素子の一つであり、R、G、Bの発光が得られる有機化合物を含む層をそれぞれ選択的に形成した3つの発光素子でフルカラーとする。

10

【0162】

また、発光素子1218を封止するために保護積層1217を形成する。保護積層は、第1の無機絶縁膜と、応力緩和膜と、第2の無機絶縁膜との積層からなっている。

【0163】

また、発光素子1218を封止するために真空下または不活性気体雰囲気下でシール材1205、接着剤1207により封止板1204を貼り合わせる。なお、シール材1205としてはエポキシ系樹脂を用いるのが好ましい。また、シール材1205、接着剤1207はできるだけ水分や酸素を透過しない材料であることが望ましい。

20

【0164】

画素部1202および駆動回路1201、1203を含む層は、接着層1222によって基板1210と貼り付けられており、集積回路1206を含む層は、接着層1221によって封止板1204と貼り付けられている。熱膨張係数が同じプラスチック基板を基板1210と封止板1204とに用いることによって反りのない表示装置を得ることができ、表示装置を曲げたときには一對の基板が同じように曲がるため基板間における接着力の低下などを防止することができる。

【0165】

また、本実施例は実施の形態1、実施の形態2、または実施の形態3と自由に組み合わせることができる。

30

【0166】

[実施例2]

本実施例では、ガラス基板上に、有機化合物層を発光層とする発光素子を備えた発光装置（上面出射構造）を作製する例を示す。

【0167】

下面出射構造に比べて、上面出射構造は、有機化合物を含む層から発光する光が通過する材料層を少なくでき、屈折率の異なる材料層間での迷光を抑えることができる。

【0168】

画素部はスイッチング用TFTと、電流制御用TFTとそのドレインに電氣的に接続された第1の電極（陽極）を含む複数の画素により形成される。電流制御用TFTとしてはnチャネル型TFTであってもよいし、pチャネル型TFTであってもよいが、陽極と接続させる場合、pチャネル型TFTとすることが好ましい。TFTの作製方法は、実施例1を参照すれば作製することができる。なお、実施例1と同様にTFTを作製する前に、タングステン膜と酸化タングステン膜と酸化シリコン膜との積層を形成する。

40

【0169】

ここでは第1の電極をTFTのドレインと直接接している構成とするため、第1の電極の下層はシリコンからなるドレインとオーミックコンタクトのとれる材料層とし、有機化合物を含む層と接する最上層を仕事関数の大きい材料層とすることが望ましい。例えば、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との3層構造とすると、配線

50

としての抵抗も低く、且つ、良好なオーミックコンタクトがとれ、且つ、陽極として機能させることができる。また、第1の電極は、窒化チタン膜、クロム膜、タングステン膜、Zn膜、Pt膜などの単層としてもよいし、3層以上の積層を用いてもよい。

【0170】

また、第1の電極（陽極）の両端には絶縁物（バンク、隔壁、障壁、土手などと呼ばれる）が形成される。絶縁物は有機樹脂膜もしくは珪素を含む絶縁膜で形成すれば良い。ここでは、絶縁物として、ポジ型の感光性アクリル樹脂膜を用いてテーパー形状の絶縁物を形成する。

【0171】

カバレッジを良好なものとするため、絶縁物の上端部または下端部に曲率を有する曲面が形成されるようにする。例えば、絶縁物の材料としてポジ型の感光性アクリルを用いた場合、絶縁物の上端部のみに曲率半径（ $0.2\mu\text{m} \sim 3\mu\text{m}$ ）を有する曲面を持たせることが好ましい。また、絶縁物として、感光性の光によってエッチャントに不溶解性となるネガ型、或いは光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0172】

絶縁物を形成した段階で、実施例1と同様に基板からの剥離、プラスチック基板への転写を行う。

【0173】

次いで、第1の電極（陽極）上には、蒸着マスクを用いた蒸着法、またはインクジェット法によって有機化合物を含む層を選択的に形成する。さらに、有機化合物を含む層上には第2の電極（陰極）が形成される。陰極としては、仕事関数の小さい材料（Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、またはCaN）を用いればよい。ここでは、発光が透過するように、第2の電極（陰極）として、膜厚を薄くした金属薄膜を形成し、その上に透明導電膜（ITO（酸化インジウム酸化スズ合金）、酸化インジウム酸化亜鉛合金（In₂O₃—ZnO）、酸化亜鉛（ZnO）等）などを積層する。なお、この透明導電膜は電気抵抗を下げるために形成している。こうして、第1の電極（陽極）、有機化合物を含む層、及び第2の電極（陰極）からなる発光素子が形成される。発光素子を白色発光とする場合、着色層と遮光層（BM）からなるカラーフィルターを設けてフルカラー表示とすればよい。

【0174】

また、R、G、Bの発光が得られる有機化合物を含む層をそれぞれ選択的に形成すれば、カラーフィルターを用いなくともフルカラーの表示を得ることができる。

【0175】

第2の電極（陰極）を形成した後は、実施例1と同様に半導体集積回路を含む封止板を貼り付ける。ただし、本実施例は上面出射型であるので、半導体集積回路が画素部に重ならないように設計し、封止板と陰極の間を透明な樹脂で充填することが好ましい。

【0176】

また、窒化チタンで代表される金属膜に代えて陽極を透明導電膜（ITOなど）とした場合、封止板を通過する発光表示と、発光素子が設けられているプラスチック基板を通過する発光表示との両方が可能な両面発光型の表示装置を得ることもできる。この場合も同様に、半導体集積回路が画素部に重ならないように設計し、封止板と陰極の間を透明な樹脂で充填することが好ましい。

【0177】

また、本実施例は実施の形態1、実施の形態2、実施の形態3、または実施例1と自由に組み合わせることができる。

【0178】

[実施例3]

本実施例では、液晶表示装置の例を以下に示す。

【0179】

10

20

30

40

50

まず、実施例 1 に従って、ガラス基板上にタングステン膜と、酸化タングステン膜と、酸化シリコン膜との積層上に画素 T F T を含む被剥離層を作製する。駆動回路も同一工程で形成してもよい。画素 T F T としては n チャネル型 T F T を用い、画素電極としては透明導電膜を用いる。なお、公知の方法で画素 T F T を形成すればよい。

【 0 1 8 0 】

加えて、液晶層の厚さを維持するため、無機材料からなる柱状スペーサを一定の間隔をおいて設けてもよい。

【 0 1 8 1 】

次いで、実施例 1 と同様にガラス基板から画素 T F T を含む被剥離層を剥離して、プラスチック基板に転写する。こうして、アクティブマトリクス型のプラスチック基板が形成される。 10

【 0 1 8 2 】

次いで、実施例 1 に従って、ガラス基板上にタングステン膜と、酸化タングステン膜と、酸化シリコン膜との積層上に C P U を含む被剥離層を作製する。C P U を作製する工程に加えて透明導電膜からなる対向電極も形成する。

【 0 1 8 3 】

次いで、実施例 1 と同様にガラス基板から C P U を含む被剥離層を剥離して、プラスチック基板に転写する。ただし、このプラスチック基板は、光学フィルムを用いる。液晶表示装置においては、カラーフィルタ、偏光板、位相差板などの光学フィルムが用いられる。本実施例では、プラスチック基板上に着色層がパターンニングされたカラーフィルタに転写する。なお、C P U は表示部となる領域（着色層がマトリクス状に配置されている領域）に配置されないよう設計しておく。 20

【 0 1 8 4 】

次いで、被剥離層が設けられている面に配向膜をそれぞれ塗布した後、それぞれラビング処理を行う。また、必要であれば球状スペーサを散布する。

【 0 1 8 5 】

次いで、どちらか一方の面にシール材を描画する。シール材は少なくとも画素部を囲むように配置する。さらにシール材に囲まれた領域に液晶材料を滴下する。液晶材料は真空中で適量滴下し、そのまま真空中でプラスチック基板同士を貼りあわせることが好ましい。また、シール材に導電性微粒子を含ませ、カラーフィルタに設けられた C P U の端子電極および対向電極と、プラスチック基板に設けられた端子電極とを導通させることが好ましい。また、導通させるためにシール材とは別途、導電性ペーストを用いて接続を行ってもよい。 30

【 0 1 8 6 】

以上の工程で画素電極が設けられたプラスチック基板と、カラーフィルタとで液晶を挟んだ液晶表示装置が完成する。

【 0 1 8 7 】

また、本実施例は実施の形態 1、実施の形態 2、実施の形態 3、実施例 1、または実施例 2 と自由に組み合わせることができる。

【 0 1 8 8 】

[実施例 4]

本実施例では実施の形態 3 を用いて作製した半導体モジュールを図 8 に示し、以下に説明する。

【 0 1 8 9 】

図 8 (A) は斜視図を示しており、第 1 被剥離層 8 0 1 a の上に第 2 被剥離層 8 0 1 b と、第 3 被剥離層 8 0 1 c とがそれぞれ端面をずらして階段状に重ねられ、その段差に沿って異方性導電フィルム 8 0 3 a および F P C 8 0 6 a が貼り付けられている様子を示している。なお、図 8 (B) は図 8 (A) 中の点線で囲まれた領域の上面拡大図である。

【 0 1 9 0 】

異方性導電フィルム 8 0 3 a 表面には、図 8 (B) に示すように配線 8 0 3 b が設けられ 50

ており、各被剥離層に設けられた端子電極と適宜、電氣的な接続を行っている。図 8 (B) において、第 1 端子電極 8 1 1 a は第 1 被剥離層 8 0 1 a の表面に露呈するよう形成されている。同様に第 2 端子電極 8 1 1 b は第 2 被剥離層 8 0 1 b の表面に露呈し、第 3 端子電極 8 1 1 c は第 3 被剥離層 8 0 1 c の表面に露呈している。ここでは第 3 被剥離層 8 0 1 c に設けられている配線 8 0 4 を点線で示しており、この配線 8 0 4 が第 3 被剥離層 8 0 1 c に含まれる素子 (図示しない) に電氣的に接続している。

【 0 1 9 1 】

また、F P C 8 0 6 a は、絶縁性フィルムに配線 8 0 6 b、8 0 6 c が設けられ、ラミネート処理されたフィルムである。なお、F P C に設けられた配線 8 0 6 c は第 2 被剥離層 8 0 1 b に設けられた第 2 端子電極 8 1 1 b を引き出す配線である。また、F P C に設けられた配線 8 0 6 b は、全ての端子電極 8 1 1 a ~ 8 1 1 c と電氣的に接続した共通配線である。

10

【 0 1 9 2 】

また、第 1 被剥離層 8 0 1 a、第 2 被剥離層 8 0 1 b、または第 3 被剥離層 8 0 1 c は、様々な素子 (例えば、薄膜トランジスタ、有機化合物を含む層を有する発光素子、液晶を有する素子、メモリー素子、薄膜ダイオード、シリコンの P I N 接合からなる光電変換素子、またはシリコン抵抗素子など) を含む層であり、実施の形態 1 に示した剥離法で剥離されたものである。

【 0 1 9 3 】

さまざまな素子を同一基板上に作製することは設計ルールやプロセス温度などの制約が増えてしまい歩留まりを下げる恐れがある。そこで、本実施例では、別々に素子を耐熱性基板上に形成し、素子作製後に耐熱性基板を剥離してそれぞれを重ねて貼り合わせるモジュールとしている。

20

【 0 1 9 4 】

なお、第 1 被剥離層 8 0 1 a は、支持体 (図示しない) に接着することが好ましい。支持体としてはプラスチック基板 (樹脂基板) やガラス基板などを用いればよい。

【 0 1 9 5 】

また、図 8 のモジュールの断面図の一例は、図 7 (A) に相当する。

【 0 1 9 6 】

また、本実施例は実施の形態 1、実施の形態 2、実施の形態 3、実施例 1、実施例 2、または実施例 3 と自由に組み合わせることができる。

30

【 0 1 9 7 】

[実施例 5]

本発明を実施して様々なモジュール (アクティブマトリクス型 E L モジュール、パッシブ型 E L モジュール、液晶表示装置、アクティブマトリクス型 E C モジュール) を完成させることができる。即ち、本発明を実施することによって、それらを組み込んだ全ての電子機器が完成される。

【 0 1 9 8 】

その様な電子機器としては、ビデオカメラ、デジタルカメラ、ヘッドマウントディスプレイ (ゴーグル型ディスプレイ)、カーナビゲーション、プロジェクタ、カーステレオ、パーソナルコンピュータ、カード、携帯情報端末 (モバイルコンピュータ、携帯電話または電子書籍等) などが挙げられる。それらの一例を図 9、図 10 に示す。

40

【 0 1 9 9 】

図 9 (A) はパーソナルコンピュータであり、本体 2 0 0 1、画像入力部 2 0 0 2、表示部 2 0 0 3、キーボード 2 0 0 4 等を含む。本発明により軽量化を図ることができる。

【 0 2 0 0 】

図 9 (B) はビデオカメラであり、本体 2 1 0 1、表示部 2 1 0 2、音声入力部 2 1 0 3、操作スイッチ 2 1 0 4、バッテリー 2 1 0 5、受像部 2 1 0 6 等を含む。本発明により軽量化を図ることができる。

【 0 2 0 1 】

50

図 9 (C) はゲーム機器であり、本体 2 2 0 1、表示部 2 2 0 5 等を含む。

【 0 2 0 2 】

図 9 (D) はプログラムを記録した記録媒体 (以下、記録媒体と呼ぶ) を用いるプレーヤーであり、本体 2 4 0 1、表示部 2 4 0 2、スピーカ部 2 4 0 3、記録媒体 2 4 0 4、操作スイッチ 2 4 0 5 等を含む。なお、このプレーヤーは記録媒体として D V D (D i g i t a l V e r s a t i l e D i s c)、C D 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。

【 0 2 0 3 】

図 9 (E) はデジタルカメラであり、本体 2 5 0 1、表示部 2 5 0 2、接眼部 2 5 0 3、操作スイッチ 2 5 0 4、受像部 (図示しない) 等を含む。本発明により、軽量化を図ることができる。 10

【 0 2 0 4 】

図 1 0 (A) は携帯電話であり、本体 2 9 0 1、音声出力部 2 9 0 2、音声入力部 2 9 0 3、表示部 2 9 0 4、操作スイッチ 2 9 0 5、アンテナ 2 9 0 6、画像入力部 (C C D、イメージセンサ等) 2 9 0 7 等を含む。

【 0 2 0 5 】

図 1 0 (B) は携帯書籍 (電子書籍) であり、本体 3 0 0 1、表示部 3 0 0 2、3 0 0 3、記憶媒体 3 0 0 4、操作スイッチ 3 0 0 5、アンテナ 3 0 0 6 等を含む。本発明により、軽量化を図ることができる。

【 0 2 0 6 】

図 1 0 (C) はディスプレイであり、本体 3 1 0 1、支持台 3 1 0 2、表示部 3 1 0 3 等を含む。 20

【 0 2 0 7 】

ちなみに図 1 0 (C) に示すディスプレイは中小型または大型のもの、例えば 5 ~ 2 0 インチの画面サイズのものである。また、このようなサイズの表示部を形成するためには、基板の一辺が 1 m のものを用い、多面取りを行って量産することが好ましい。

【 0 2 0 8 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器の作製方法に適用することが可能である。また、本実施例の電子機器は実施の形態 1、実施の形態 2、実施例 1 乃至 4 のどのような組み合わせからなる構成を用いても実現することができる。 30

【 0 2 0 9 】

【 発明の効果 】

本発明により、プラスチック材料からなる封止板に C P U を含む層が貼りあわされているため、さらなる高集積化が実現できる。また、アクティブマトリクス基板と封止板との貼り合わせと同時に封止板に設けられた C P U の実装ができるため、実装工程を削減できる。

【 0 2 1 0 】

また、本発明の支持体は、プラスチック基板であるのでガラス基板と比較して安価、且つ、フレキシブル、且つ、軽量なものとすることができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の断面構造を示す図。(実施の形態 1)

【 図 2 】 作製工程を示す断面図。(実施例 1)

【 図 3 】 作製工程を示す断面図。(実施例 1)

【 図 4 】 C P U のブロック図。(実施の形態 2)

【 図 5 】 表示面、および裏面を示す図。(実施の形態 2)

【 図 6 】 半導体装置の断面図 (実施例 1)

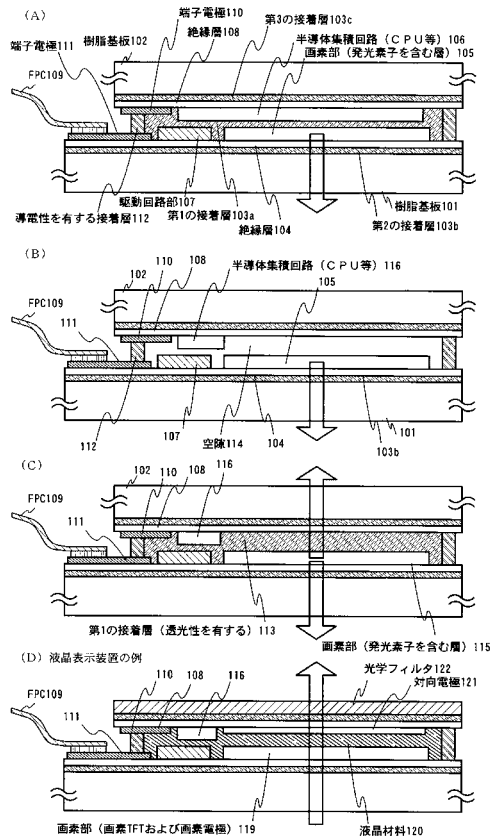
【 図 7 】 半導体装置の斜視図および上面図 (実施の形態 3)

【 図 8 】 下面出射構造の発光装置の上面図 (実施例 4)

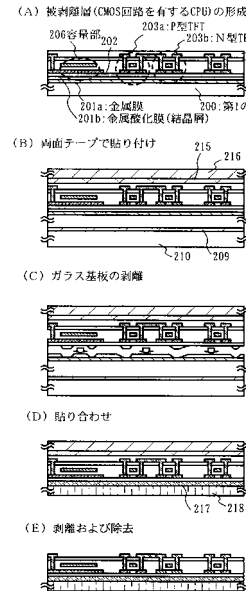
【 図 9 】 電子機器の一例を示す図。(実施例 5)

【 図 1 0 】 電子機器の一例を示す図。(実施例 5) 50

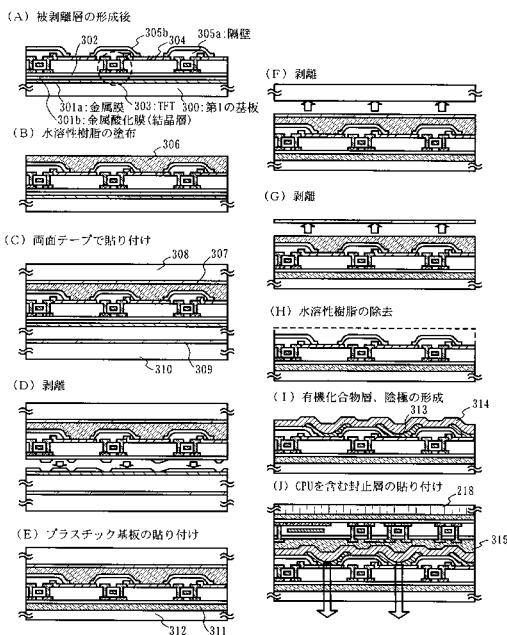
【図 1】



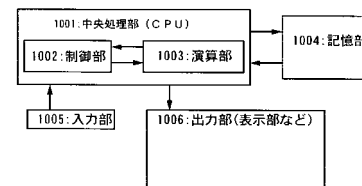
【図 2】



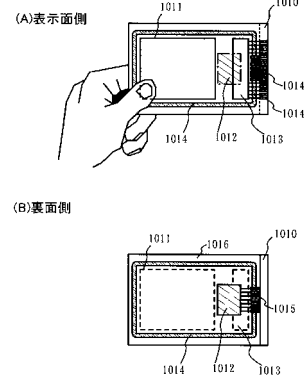
【図 3】



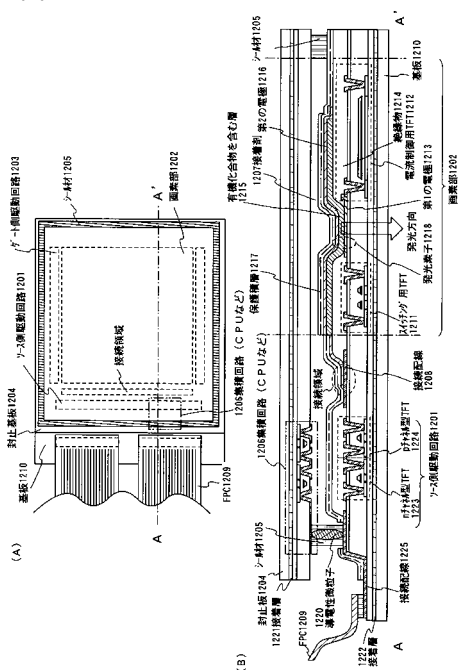
【図 4】



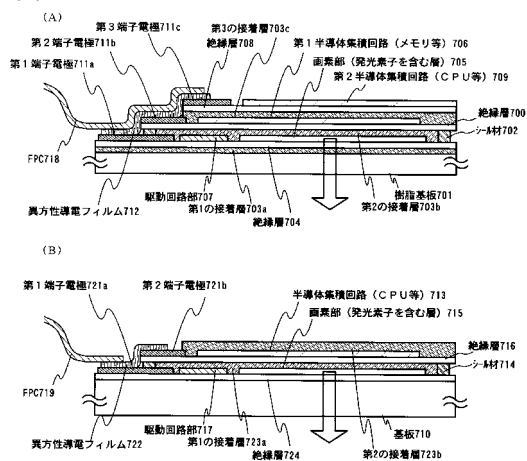
【図 5】



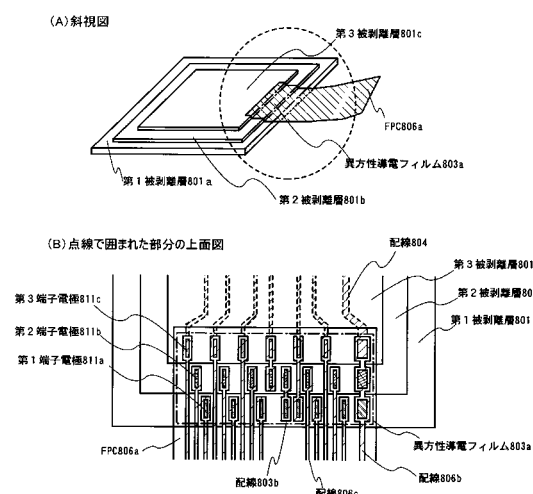
【 図 6 】



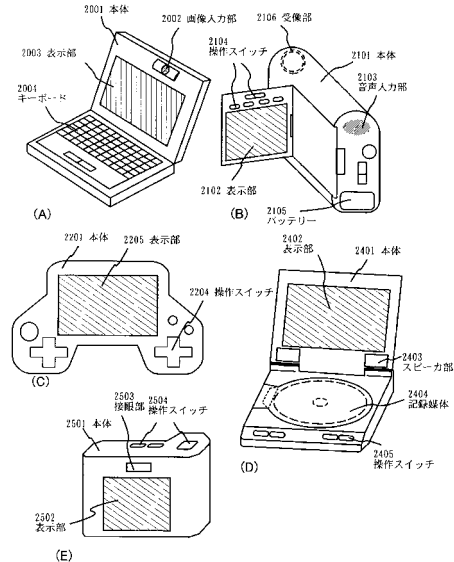
【圖 7】



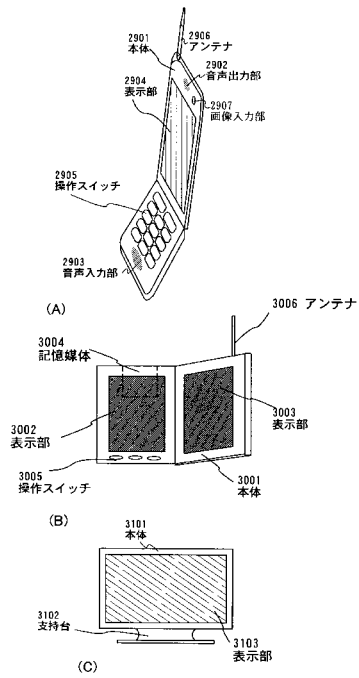
【 図 8 】



【 図 9 】



【図 10】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
G 0 2 F 1/1368	G 0 2 F 1/1368	5 F 1 1 0
H 0 1 L 21/336	H 0 1 L 27/00 3 0 1 B	
H 0 1 L 27/00	H 0 1 L 27/12 B	
H 0 1 L 27/12	H 0 5 B 33/02	
H 0 1 L 29/786	H 0 5 B 33/06	
H 0 5 B 33/02	H 0 5 B 33/10	
H 0 5 B 33/06	H 0 5 B 33/14 A	
H 0 5 B 33/10	H 0 1 L 29/78 6 2 7 D	
H 0 5 B 33/14	H 0 1 L 29/78 6 2 6 C	

F ターム(参考)	2H089	LA41	QA11	QA16	TA01	TA02	TA03	TA04	TA06	TA07	TA09
		TA12	TA14	TA15							
	2H090	JB02	JB03	JB11	LA01	LA03	LA04	LA06	LA09	LA17	
	2H092	GA40	GA48	GA50	GA62	JA24	JB11	NA25	PA01	PA02	PA05
		PA06	PA08	PA10	PA11						
	3K007	AB12	AB13	AB18	BA06	BA07	BB01	BB04	BB05	BB07	CA06
		CC05	DB03	FA01	FA02						
	5F110	AA26	BB02	BB03	BB04	BB05	CC02	DD01	DD13	DD14	DD15
		DD30	FF04	FF30	GG02	GG13	GG25	GG33	GG34	GG45	HJ23
		NN02	NN22	NN24	NN34	NN35	NN73	PP01	PP02	PP03	PP04
		PP05	PP06	PP10	PP13	PP29	PP34	QQ16	QQ23	QQ28	