(19) INSTITUTO NACIONAL DA PROPRIEDADE INDUSTRIAL PORTUGAL

(11) *Número de Publicação:* PT 91653 B

(51) *Classificação Internacional:* (Ed. 6)
H04N007/00 A H04N011/00 B

(12) *FASCÍCULO DE PATENTE DE INVENÇÃO*

(22) *Data de depósito:* 1989.09.07

(30) *Prioridade:* 1988.09.07 US 241277

(43) *Data de publicação do pedido:* 1990.03.30

(45) *Data e BPI da concessão:* 04/95 1995.04.04

(73) *Titular(es):*
RCA LINCENSING CORP.
TWO INDEPENDENCE WAY, CN5312 PRINCETON
NEW JERSEY 08540 US

(72) *Inventor(es):*
TED NORMAN ALTMAN US
CHARLES BENJAMIN DIETERICH US
TZY-HONG CHAO CN

(74) *Mandatário(s):*
ANTÓNIO JOÃO COIMBRA DA CUNHA FERREIRA
RUA DAS FLORES 74 4/AND. 1294 LISBOA PT

(54) *Epígrafe:* DISPOSITIVO DE SINCRONIZAÇÃO DE SINAL VIDEO

(57) *Resumo:*

[Fig.]

69-831
RCA 85,065

PATENTE Nº. 91 653

"Dispositivo de sincronização de sinal video"

para que

RCA LICENSING CORPORATION, pretende obter privilégio de invenção em Portugal.

R E S U M O

O presente invento refere-se a um aparelho e a um processo de sincronização dos sinais componentes, de um sinal de televisão de aumento de multicomponentes entre a sua geração e recepção. O aparelho descrito inclui circuitos, os quais geram um sinal de ensaio que indica a posição do primeiro pixel em cada intervalo de linha horizontal do sinal video. Este sinal de ensaio é inserido num intervalo de linha horizontal do sinal video activo, para transmissão. O receptor (1320), inclui circuitos (1325), os quais separam o sinal de ensaio e derivam um sinal temporizador a partir do mesmo. O sinal temporizador é usado para definir as posições de pixel de vários componentes descodificados do sinal video recebido para facilitar a sua combinação. O sinal temporizador é também usado para alinhar o sinal subportador de cor e para gerar outros sinais portadores e subportadores usados no processo de descodificação. São descritos os dois sinais de ensaio: uma sequência de ruído pseudo-aleatória e um impulso 2T de cosseno aumentado, filtrado em passa tudo, invertido em tempo.

MEMÓRIA DESCRITIVA

Este invento relaciona-se com aparelhos e um processo para sincronizar vários sinais componentes de um sinal de televisão aumentada, de modo a que eles possam ser recombinados justamente, num receptor, para reproduzir uma imagem melhorada.

Um receptor de televisão convencional, tal como um receptor de acordo com padrões de radiodifusão NTSC (dispositivo detransmissão a cores da televisão americana) adoptados nos Estados Unidos e noutros lugares, tem um alargamento 4:3 (razão entre a largura e a altura de uma imagem mostrada). Recentemente, houve interesse em usar alargamentos mais altos para dispositivos receptores de televisão, tais como 2:1, 16:9 ou 5:3, visto que tais alargamentos mais altos aproximam-se mais proximamente ou igualam, o alargamento do olho humano do que o alargamento 4:3 de um receptor de televisão convencional. Imagens video tendo um alargamento 5:3, receberam particular atenção visto que esta relação aproxima aquela de um filme cinematográfico. Contudo, os dispositivos de televisão de écran largo, os quais transmitem simplesmente sinais tendo um alargamento melhorado quando comparado com os dispositivos convencionais são incompatíveis com receptores de alargamento convencional. Isto torna a adopção generalizada, dos dispositivos de écran largo, difícil.

É portanto desejável ter um dispositivo de écran largo o qual é compatível com receptores de televisão convencionais. Um tal dispositivo é descrito numa aplicação de patente dos Estados Unidos pendente de C. H. Strolle e ajud. nº. de série 078 150 intitulada "Compatible Widescreen Television System", pedida em 27 de Julho de 1987.

É ainda mais desejável ter tal dispositivo de écran largo compatível com possibilidades para melhorar ou alargar a definição da imagem mostrada de modo a proporcionar detalhe de imagem extra. Por exemplo, tal dispositivo EDTV (televisão de definição aumentada) de écran largo pode incluir aparelhos para fornecer uma imagem explorada progressivamente.

Os dispositivos EDTV foram propostos, os quais incluem possibilidades para inserirem um sinal, representando as áreas mais detalhadas de uma imagem, numa porção do espectro video, o qual não é normalmente usado ou o qual não é usado eficientemente com os padrões de televisão correntes. Uma destas propostas é realçada na patente dos Estados Unidos nº. 4 660 072 concedida no nome de T. Fukinuki em 21 de Abril de 1987 e aqui incorporada por referência. Uma segunda porposta é apresentada num artigo por Y. Yasumoto e ajud. "An Extended Definition Television System Using Quadrature Modulation of the Video Carrier with Inverse Nyquist Filter""IEEE Transactions on Consumer Electronics" de Agosto de 1987, a páginas 173-180, o qual é aqui incorporado para referência. Uma terceira proposta é apresentada num artigo por M.A. Isnardi e ajud. intitulado "Decoding Issues in the ACTV System" "IEEE Transactions on consumer electronics", de Fevereiro de 1988 a págs. 111-120, o qual é aqui incorporado por referência.

Na proposta de Fukinuki, a informação de frequência relativamente alta é separada de um sinal video de alta definição original, convertido em frequência para ocupar uma banda mais baixa de frequências, e então modulada num sinal subportador alternado o qual está dentro do espectro de frequência de um sinal video convencional. Este sinal subportador alternado, como o sinal subportador de crominância de um sinal video composto convencional, é um múltiplo ímpar de metade da frequência de linha horizontal mas, diferente do sinal subportador de crominância, ele comuta em fase de 180º de campo para campo. Este sinal subportador alternado modulado pode ser substancialmente recuperado no receptor.

No receptor, o sinal de alta resolução é recuperado do subportador alternado modulado, restaurado à sua banda original de frequências e adicionado ao sinal de luminância descodificado convencionalmente para produzir um sinal de luminância de alta definição.

A proposta de Yasumoto e ajud. usa um sinal melhorado, o qual pode representar ou informação de luminância de alta frequência ou informação de painel lateral necessária para expandir o

alargamento de uma imagem transmitida de 4:3 para, por exemplo, 5:3. Este sinal de melhoramento é convertido em frequência para ocupar uma banda mais baixa de frequências e então modulado num portador, o qual está em fase de quadratura relativamente ao sinal portador de imagem do sinal video transmitido.

No receptor, este sinal de melhoramento é recuperado por desmodulação síncrono do sinal video. O sinal recuperado é então convertido em frequência para ocupar a sua banda original de frequências e combinado com o sinal video processado convencionalmente para produzir uma imagem video melhorado (de alta definição ou écran largo).

A proposta de Isnardi et al. comprime a informação de baixa frequência de painel lateral de uma imagem de écran largo, numa região de sobreexploração horizontal de um sinal de televisão NTSC compatível. A informação de alta frequência para os paineis laterais e a informação de alta frequência para a imagem de écran largo completa são moduladas em quadratura num portador entrelaçado o qual muda de fase de 180º de campo para campo. Um quarto componente de sinal, o qual é usado para reconstruir uma imagem de exploração progressiva a partir de um sinal de exploração entrelaçada, é modulado em quadratura com os primeiros três componentes combinados num sinal portador video.

No receptor, é usada uma combinação de processamento de desmodulação síncrona e intraquadro para recuperar os quatro componentes. Estes componentes são combinados para produzir um sinal de televisão de definição aumentada.

Em qualquer dos dispositivos descritos acima, podem ocorrer ligeiros erros de temporização nos sinais usados para converter em frequência os sinais de melhoramento no transmissor e no receptor, ou em sinais usados para determinar localizações de pixel relativas da informação de painel lateral e de painel central para a imagem de alargamento de definição aumentada e/ou melhorada. Estes erros de temporização podem distorcer a imagem melhorada reproduzida causando, por exemplo, áreas escuras de informação detalhada para aparecer erroneamente brilhante ou causando costu-

ras visíveis onde as regiões de painel lateral e de painel central, de uma imagem de grande alargamento, são unidas.

O presente invento é realizado em aparelhos para sincronização dos vários componentes de um sinal vídeo aumentado após ter sido recebido. O aparelho inclui circuitos electrónicos num dispositivo gerador de sinal video para produzir um sinal de ensaio, o qual é indicativo de um instante em tempo e circuitos electrónicos para adicionar o sinal de ensaio com o sinal video aumentado. No receptor, o aparelho inclui circuitos electrónicos para processar o componente de sinal de ensaio do sinal video aumentado para desenvolver um sinal de tempo referência e circuitos electrónicos para alinhar componentes do dito sinal video aumentado com o sinal de tempo referência.

A figura 1 ilustra uma vista superior geral de um dispositivo codificador EDTV de écran largo compatível de acordo com o presente invento;

a figura 1a mostra um diagrama de blocos detalhado do codificador para o dispositivo descrito;

as figuras 1b-1c contêm diagramas úteis na compreensão do funcionamento do dispositivo descrito;

as figuras 2-5 descrevem formas de onda de sinal e diagramas úteis na compreensão do funcionamento do dispositivo descrito;

a figura 13 mostra um diagrama de blocos de uma porção de um receptor EDTV de écran largo incluindo aparelho descodificador de acordo com o presente invento; e

as figuras 6-12 e 14-27 ilustram aspectos do dispositivo descrito em maior detalhe.

Nos desenhos, as setas de linha única podem representar bus para conduzirem sinais digitais paralelos de bits múltiplos ou percursos de sinal para conduzir sinais analógicos ou sinais digitais de bit único. O tipo de sinal, conduzido por um bus ou percurso de sinal, é tornado claro no contexto no qual é explicado. Como será apreciado por os peritos na arte, aparelhos para fornecer retardos de compensação podem ser requeridos em alguns

dos percursos de sinal. Tais aparelhos de retardo não são mostrados para simplificar a descrição.

O dispositivo mostrado na figura 1 é substancialmente o mesmo que o codificador exposto no acima referenciado artigo de Isnardi et al.

Neste dispositivo, os elementos que são comuns ao dispositivo mais detalhado da figura 1a, são identificados pelos mesmos números de referência. Como mostrado na figura 1, um sinal de exploração progressiva de écran largo original com informação de painel esquerdo, direito e central é processado de modo a desenvolver quatro componentes codificadores separados. Estes quatro componentes são ilustrados geralmente na figura 1 no contexto de um mostrador de imagem. O processamento do primeiro componente, o qual contém dados de pixel de painel central expandido e dados de pixel de painel lateral comprimido, é tal que a largura de banda de luminância resultante não excede a largura de banda de luminância NTSC de 4,2 MHz. Este sinal é codificado em cor no formato NTSC padrão, e os componentes de luminância e crominância deste sinal são pré-filtrados adequadamente (por exemplo usando filtros de pente de campo) para fornecer separação luminância-crominância melhorada em ambos os receptores NTSC padrão e de écran largo. No processamento de sinais, os quais representam o primeiro componente, a temporização relativa das porções do sinal, a qual representa os paineis lateral e central, é importante. Mesmo um ligeiro erro, na temporização relativa destes componentes, pode produzir uma costura visível na imagem reproduzida.

O segundo componente, o qual inclui informação de alta frequência de painel lateral, é expandido em tempo para reduzir a sua largura de banda a cerca de 1,1 MHz. Este componente não é correlacionado espacialmente com o sinal principal (primeiro componente) e são tomadas precauções especiais para mascarar a sua visibilidade em receptores NTSC padrão. Estas precauções são descritas abaixo. A temporização relativa, dos componentes de sinal de painel lateral e central, é importante para o segundo componente, também. Em aditamento, uma vez que, como descrito abaixo, o componente 2 é modulado em quadratura com o componente 3 num sub-

portador alternado. O subportador alternado é desejavelmente deixado em alinhamento de fase estricto entre o transmissor e o receptor.

A informação de luminância de alta frequência aumentada de 5,0 a 6,2 MHz, para a região de painel central, está contida no terceiro componente. Este componente é primeiro heterodinado para ocupar uma gama de frequência de 0 a 1,2 MHz e então projectado num formato 4:3 padrão. A operação de projecção correlaciona espacialmente o terceiro componente com o sinal principal (primeiro componente) para mascarar a sua visibilidade em receptores NTSC padrão. A informação de painel lateral comprimido, do terceiro componente, mostra uma largura de banda a qual é um sexto daquela da informação central (0-1,2 MHz). Para o terceiro componente, a temporização relativa dos sinais de painel lateral e central, a fase do sinal subportador alternado e a frequência e fase, do sinal de 5 MHz usado para deslocar o espectro de frequência do terceiro componente entre 5-6,2 MHz e 0-1,2 MHz, são todos de grande importância.

É contemplado que o processamento, dos sinais de componente 3, pode ser simplificado pela compressão de um campo completo do sinal de componente 3 na região de painel central, em vez de expandir a porção de painel central e comprimindo a porção de painel lateral como mostrado. Esta técnica alternativa podia produzir resolução de painel central ligeiramente mais baixa, resolução de painel lateral melhorada e simplificaria os circuitos usados para descodificar o sinal de componente 3, no receptor. Esta modificação também faria os circuitos, os quais processam os sinais de componente 3, menos sensíveis à temporização relativa dos sinais representando as porções de painel lateral e central da imagem.

O quarto componente é um sinal de ajuda vertical-temporal, o qual é usado para converter o sinal de exploração entrelaçada recebido num formato de exploração progressiva. Este sinal é projectado num formato 4:3 padrão para o correlacionar com o componente de sinal principal e mascarar portanto a sua visibilidade

em receptores NTSC padrão. A largura de banda horizontal, do sinal de ajuda vertical temporal é limitada a 750 KHz.

Na figura 1, os primeiro, segundo e terceiro componentes são processados pelos respectivos integradores intraquadro 38, 64 e 76 (um tipo de filtro vertical-temporal (V-T)), para eliminar a difonia V-T entre os componentes de sinal principal e auxiliar, num receptor de écran largo. O primeiro componente é integrado intraquadro apenas acima de 1,5 MHz. Os segundo e terceiro componentes integrados intraquadro, identificados como X e Z, são comprimidos em amplitude não linearmente e então usados para modular em quadratura, num bloco 80, um sinal subportador alternativo de 3,108 MHz ASC, tendo uma fase a qual alterna de 180º de linha para linha e de campo para campo. Um sinal modulado (M), do bloco 80, é adicionado ao primeiro componente integrado intraquadro (N) num adicionador 40. O sinal de saída produzido pelo adicionador 40, é um sinal de banda de base de largura de banda de 4,2 MHz (NTSCF). Para ajudar na sincronização do receptor com o sinal fornecido pelo transmissor, um sinal de sincronização composto e um sinal de ensaio, o qual específica a temporização do primeiro pixel em cada linha horizontal de um campo, são inseridos no sinal NTSCF, como descrito abaixo. O sinal NTSCF e um quarto componente filtrado passa baixo de 750 KHz (YTN) dum filtro 79, são usados para modularem em quadratura um portador de imagem RF (de radiofrequência) num bloco 57, para produzir um sinal RF compatível NTSC. Este sinal pode ser transmitido a um receptor NTSC padrão ou um receptor de exploração progressiva de écran largo através de um canal de radiodifusão único, de largura de banda padrão.

Quando recebida por um receptor NTSC padrão, apenas a porção de painel central do sinal principal (primeiro componente) é vista. Os segundo e terceiro componentes podem criar um modelo de interferência de baixa amplitude que não é perceptível a distâncias normais de visão e em ajustamentos de controlo de imagem normal. O quarto componente é removido completamente em receptores com detectores video síncronos. Em receptores com detectores de invólucro, o quarto componente é processado mas não percebido

porque ele é correlacionado com o sinal principal.

A figura 1b ilustra o espectro RF do dispositivo de écran largo EDTV descrito, incluindo a informação auxiliar, comparado com o espectro RF de um dispositivo NTSC padrão. No espectro do dispositivo descrito, os altos de painel lateral e a informação de detalhe de luminância horizontal de extra alta frequência prolongam-se aproximadamente 1,1 MHz em ambos os lados da frequência subportadora alternada (ASC) de 3,108 MHz. A informação de sinal de ajuda V-T (componente 4) prolonga-se 750 KHz para ambos os lados da frequência portadora de imagem de sinal principal.

Um receptor de exploração progressiva de écran largo inclui aparelhos para reconstruir o sinal de exploração progressiva de écran largo original. Comparado com um sinal NTSC padrão, o sinal de écran largo reconstruído tem paineis laterais esquerdo e direito com resolução NTSC padrão e um painel central de alargamento 4:3 com detalhe de luminância horizontal e vertical superior, particularmente em porções estacionárias de uma imagem.

Duas considerações básicas regem o processamento de sinal associado com o desenvolvimento e processamento dos primeiro, segundo, terceiro e quarto componentes de sinal. Estas considerações são a compatibilidade com os receptores existentes e recuperabilidade no receptor.

A compatibilidade completa implica a compatibilidade receptor-transmissor, de tal modo que os receptores padrão existentes podem receber sinais EDTV de écran largo e produz um visionamento padrão sem adaptadores especiais. A compatibilidade neste sentido requer, por exemplo, que o formato de exploração de imagem do transmissor seja substancialmente o mesmo que o formato de exploração de imagem do receptor ou dentro da tolerância do mesmo. Compatibilidade também significa que componentes de sinal não padrão extra são desejavelmente ocultos física e perceptivamente na imagem produzida num receptor padrão. Para conseguir compatibilidade neste último sentido, o dispositivo descrito usa técnicas descritas abaixo para ocultar os componentes auxiliares.

A recuperação dos componentes 1, 2 e 3, num receptor de

exploração progressiva de écran largo é ajudada pelo uso de integração intraquadro no transmissor e receptor. A integração intraquadro é uma técnica de condicionamento de sinal que prepara dois sinais os quais são para ser combinados de modo a que possam ser depois eficiente e precisamente recuperados. O tipo de condicionamento de sinal empregado para esta finalidade envolve essencialmente fazer dois sinais idênticos numa base de campo. A integração intraquadro é uma técnica conveniente para conseguir este objectivo, mas outras técnicas podem também ser usadas. A integração intraquadro é basicamente um processo de pré-filtragem e pós-filtragem digital variando em tempo, linear.

O processo de integração intraquadro, no domínio do tempo, é ilustrado na generalidade pela figura 1c, em que pares de campos são tornados idênticos pela integração de pares de pixels (A, B e C, D) que estão afastados de 262 H. O valor integrado substitui ambos os valores originais de cada par. A figura 1d ilustra o processo de integração intraquadro no contexto do dispositivo da figura 1. Começando com os componentes 2 e 3, os pares de pixels (elementos de imagem) afastados de 262H são integrados e o valor integrado (por exemplo, X1, X3 e Z1, Z3) substitui os valores de pixel originais. Esta integração V-T apenas ocorre dentro de um quadro, não cruza os limites do quadro. No caso do componente 1, a integração intraquadro é realizada apenas na informação acima de aproximadamente 1,5 MHz de modo a não afectar a informação de detalhe vertical de mais baixa frequência. No caso dos componentes 1 e 2, a integração intraquadro é realizada num sinal composto incluindo componentes de luminância (Y) e crominância (C) através da banda de crominância. O componente de crominância do sinal composto sobrevive à integração intraquadro porque os pixels afastados de 262H estão "em fase" em relação à subportadora de cor. A fase de nova subportadora alternada é controlada de modo que está exactamente fora de fase para pixels afastados de 262H. Assim quando os componentes 2 e 3 (após modulação em quadratura) são adicionados ao componente 1 na unidade 40, tendo os pixels afastados de 262H a forma (M+A) e (M-A), onde M é uma amostra do sinal composto principal acima de 1,5 MHz e A é uma amostra do sinal modulado auxiliar.

Com integração intraquadro, a difonia V-T é virtualmente eliminada, mesmo na presença de movimento. No receptor é uma questão simples recuperar exactamente os sinais principal e auxiliar, isto é, livres de difonia por integração e diferenciação de amostras de pixel afastadas de 262H dentro de um quadro, como descrito abaixo. Também no receptor, os componentes 2 e 3 são separados por desmodulação em quadratura e o componente 4 é recuperado por desmodulação em quadratura usando um detector RF síncrono.

Num receptor EDTV de écran largo, depois do sinal de ensaio e os quatro componentes de sinal video serem recuperados, os sinais compostos são descodificados NTSC e separados em componentes de luminância e crominância. Usando dados de temporização obtidos do sinal de ensaio é realizada uma projecção inversa em todos os componentes para recuperar o alargamento de écran largo, e os altos de painel lateral são combinados com os baixos para recuperaram a resolução de painel lateral completa. A informação, de detalhe de luminância de alta frequência aumentada, é deslocada para a sua banda de frequência original e adicionada ao sinal de luminância, a qual é convertida para um formato explorado progressivamente usando interpolação temporal assistida pelo sinal de ajuda. O sinal de crominância é convertido no formato de exploração progressiva, usando interpolação temporal não assistida. Finalmente, os sinais de luminância e crominância de exploração progressiva são convertidos para a forma analógica e matriciados para produzirem os sinais de imagem de cor R, G e B para visionamento por um dispositivo de visor explorado progressivamente de écran largo.

Antes de explicar o dispositivo codificador de écran largo compatível da figura 1a, é feita referência às formas de sinal A e B da figura 2. O sinal A é um sinal de écran largo de alargamento 5:3 que é para ser convertido num sinal compatível NTSC padrão, com alargamento 4:3, como descrito pelo sinal B. O sinal de écran largo A inclui uma porção de painel central associada com a informação de imagem primária ocupando um intervalo TC, e porções de painel lateral esquerdo e direito associadas com informação de imagem secundária e ocupando intervalos TS. Neste exem-

plo, os paineis laterais esquerdo e direito mostram alargamentos substancialmente iguais, menor do que o do painel central o qual é centrado entre os mesmos.

O dispositivo codificador EDTV de écran largo é mostrado em maior detalhe na figura 1a. Referindo a figura 1a, uma câmara de exploração progressiva de écran largo exemplificativa 10 a qual é sincronizada por um sinal de sincronização composto, CCPS, fornecido por um gerador de sinal temporizador de estúdio 2, fornece um sinal de cor de écran largo de 60 campos/segundo, 525 linhas/campo, com componentes R, G, B e um alargamento 5:3. A câmara de écran largo 10 tem um maior alargamento e uma maior largura de banda video do que uma câmara NTSC padrão.

O sinal video de cor processado pelo dispositivo codificador da figura 1 contém ambos os componentes de sinal de luminância e crominância. Os sinais de luminância e crominância contêm ambas as informações de frequência baixa e alta, as quais, na explicação seguinte serão referidas como "baixos" e "altos", respectivamente.

Os sinais, video de cor de exploração progressiva de écran largo de grande largura de banda, da câmara 10 são matriciados numa unidade 12 para derivarem um componente de luminância, Y, e componentes de sinal diferença de cor I e Q, dos sinais de cor R, G, B. Os sinais de banda larga Y, I, Q são amostrados a 8xfsc, oito vezes, a frequência subportadora de crominância, fsc, e são convertidos de forma analógica para a digital (binária) individualmente por conversores analógico-digitais separados (ADCs) numa unidade ADC 14. Os sinais Y, I e Q digitais são então filtrados por filtros passa baixo vertical-temporal (V-T) separados numa unidade de filtro 16 para produzirem os sinais filtrados YF, IF e QF. Estes sinais têm cada um a forma indicada pela forma de onda A na figura 2. Os filtros V-T separados são filtros de tempo invariantes lineares do tipo mostrado na figura 10d como será explicado. Estes filtros reduzem ligeiramente a resolução vertical-temporal, particularmente a resolução V-T diagonal, para evitar artifícios entrelaçados indesejáveis (tais como tremulação, margens denteadas e outros efeitos relacionados de erro) no sinal

principal após a conversão de exploração progressiva para entrelaçada. Os filtros quase mantêm toda a resolução vertical em porções estacionárias da imagem.

No filtro mostrado na figura 10d, uma amostra de um sinal explorado progressivamente T_3 é integrado com amostras correspondentes dos sinais representando as linhas horizontais anteriores e subsequentes da imagem (T_4 e T_2, respectivamente) e com as amostras correspondentes dos sinais representando os quadros de imagem anterior e subsequente (T_5 e T_1, respectivamente) para produzirem uma amostra de um sinal de saída explorado progressivamente. Os factores de ponderação, para as amostras dos sinais T_1, T_2, T_3, T_4 e T_5, são respectivamente 1/8, 1/8, 1/2, 1/8 e 1/8.

Os sinais de exploração progressiva, da rede de filtro 16, mostram uma largura de banda de 0-14,32 MHz e são respectivamente convertidos em sinais entrelaçados 2:1 através de meios de conversores de exploração progressiva (P) para entrelaçada (I) 17a, 17b e 17c. Conversores de exploração P para I exemplificativos para o sinal de luminância YF, (17c) e para os sinais diferença de cor IF e QF (17a e 17b) são mostrados nas figuras 22 e 23, respectivamente. A figura 22 mostra também um diagrama de uma porção de um sinal de entrada explorado progressivamente YF com amostras A, B, C e X num plano vertical (V) e temporal (T) como indicado. No conversor mostrado na figura 22, o sinal YF é sujeito a retardos em tempo consecutivos de 525H, através de elementos 2210 e 2212, para produzirem amostras X e A, as quais são retardadas em relação à amostra B. As amostras B e A, as quais estão separadas por dois intervalos de campo, são somadas por um adicionador 2214 e a soma resultante é aplicada a uma rede divisora por dois 2216. Um sinal de saída, da rede 2216, é subtraído da amostra X numa rede 2218, para produzir um sinal YT. Este sinal é aplicado a uma entrada de um comutador 2220. Outra entrada do comutador 2220 recebe o sinal retardado YF da saída do retardo 2210. O comutador 2220 funciona a duas vezes a relação de exploração de linha horizontal entrelaçada e aplica um sinal de saída a uma memória de acesso duplo 2222. A memória 2222 é condicionada por sinais de controlo de ler e escrever (READ e WRITE) para armazenar valores

de amostra fornecidos pelo comutador 2220 numa relação 8 x fsc e para fornecer amostras YF' e YT, em paralelo, numa relação 4 x fsc. Os sinais READ e WRITE podem ser, por exemplo, sinais 4 x fsc e 8 x fsc fornecidos por um gerador de sinal de temporização de estúdio 2.

O conversor na figura 22 inclui uma rede de predição de erro. Uma saída da memória 2222, YF', é a versão subamostrada entrelaçada do componente de luminância de exploração progressiva pré-filtrado. Outro sinal de saída da rede mostrada na figura 22, YT, compreende informação vertical-temporal derivada da informação diferença de quadro de imagem e representa um erro de predição temporal entre os valores actual e predito das amostras de luminância as quais são removidas no processo de conversão de P para I. O sinal YT é um sinal de "ajuda" de luminância, que auxilia a reconstruir o sinal de exploração progressiva no receptor. Essencialmente, o sinal YT compensa para um erro que se espera que o receptor faça em relação aos sinais de imagem não estacionária. Nas porções estacionárias de uma imagem o erro é zero, visto que os valores de pixel, numa região da imagem, não mudam de quadro para quadro. A figura 2a ilustra o algorítmo usado para desenvolver o sinal de ajuda YT. Foi achado que um sinal de ajuda de crominância não é necessário, como uma questão prática visto que o olho humano é menos sensível a uma falta de detalhe vertical ou temporal de crominância.

Na figura 23, um sinal diferença de cor explorado progressivamente IF (ou QF) é aplicado a um elemento de retardo de 525H 2310 antes de ser aplicado a uma memória de acesso duplo 2312. Linhas alternadas de amostras são escritas na memória 2312 numa relação 8 x fsc e lidas da memória numa relação 4 x fsc para produzirem um sinal de saída entrelaçado IF' (ou QF').

Também mostradas na figura 23, são as formas de onda ilustrativas do sinal de entrada exploração progressiva com primeira e segunda linhas, associadas com amostras C e X, e o sinal de saída entrelaçado (a primeira linha com a amostra C expandida numa relação H/Z). A memória de acesso duplo 2312 envia apenas a

primeira amostra de linha (C) do sinal de entrada, na forma expandida.

Os sinais de saída IF', QF' e YF' dos conversores 17a-17c mostram uma largura de banda de 0-7,16 MHz visto que a relação de exploração horizontal, para sinais de exploração entrelaçado, é metade da dos sinais de exploração progressiva. No processo de conversão, o sinal de exploração progressiva é subamostrado, tirando metade das amostras de pixel disponíveis para produzir o sinal principal entrelaçado 2:1. Especificamente, cada sinal exploração progressiva é convertido no formato entrelaçado 2:1 pela retenção das linhas ímpares ou pares em cada campo e lendo os pixels retidos numa relação 4 x fsc (14,32 MHz). Todo o processamento digital subsequente, dos sinais entrelaçados, ocorre numa relação 4 x fsc.

Referindo a figura 1a, o sinal de ajuda, YT, fornecido pela rede 17c, é aplicado a um codificador de formato 78 o qual comprime os valores de pixel correspondendo às regiões de painel lateral de imagem e expande os valores de pixel correspondendo à região de painel central para correlacionar o sinal de ajuda de componente 4 com o sinal principal de componente 1. O sinal, fornecido pelo codificador de formato 78, é horizontalmente filtrado passa baixo através de meios de um filtro passa baixo de 750 KHz, 79, e conduzido como sinal de ajuda YTN. A limitação de banda, do sinal de ajuda, a 750 KHz é desejável para evitar que este sinal interfira com o canal RF mais baixo seguinte, no espectro de radiodifusão, quando este sinal é modulado numa portadora de imagem RF.

Referindo a figura 1a, os sinais de écran largo entrelaçados IF', QF' e YF', dos conversores 17a-17c são respectivamente filtrados por filtros passa baixo horizontais 19a, 19b e 19c para produzir os sinais IF" e QF" cada um com uma largura de banda de 0-600 KHz, e um sinal YF" com uma largura de banda de 0-5 MHz. Estes sinais são em seguida sujeitos a um processo codificador de formato o qual codifica cada um destes sinais num formato 4:3 através de meios de aparelho codificador de formato associado com

uma unidade separadora e processadora de sinal lateral-central 18. Circuitos electrónicos exemplificativos para usar como a unidade processadora 18 são mostrados na figura 6.

Na figura 6, o sinal YF" é aplicado a um filtro passa baixo horizontal 610 tendo uma banda passante de 0 a 700 KHz, para produzir um sinal de luminância de baixa frequência YL. O sinal YL é aplicado à entrada subtraenda de um combinador subtractivo 612. O sinal YF" é também aplicado a um elemento de retardo 614 o qual compensa pelo processamento de retardo através do filtro 610. O sinal retardado YF'' fornecido pelo elemento de retardo 614 é aplicado ao acesso de entrada do combinador subtractivo 612. O sinal de saída do combinador 612 é um sinal de luminância YHO o qual ocupa uma banda de frequências de 700 KHz a 5 MHz.

O sinal retardado YF" e os sinais YHO e YL são aplicados a entradas separadas de aparelhos desmultiplexadores 616, os quais incluem unidades desmultiplexadoras (DEMUX) 618, 620 e 621 para processarem respectivamente os sinais YF", YHO e YL. Os detalhes do aparelho desmultiplexador 616 são descritos abaixo, com referência à figura 8. As unidades DEMUX 618, 620 e 621, respectivamente, derivam o sinal de painel central de largura de banda completa YC, o sinal de altos de painel lateral YH e o sinal de baixos de painel lateral YL', como ilustrado nas figuras 3 e 4.

O sinal YC é expandido em tempo, por um expansor em tempo 622, para produzir o sinal YE. O sinal YC é expandido em tempo com um factor de expansão central suficiente para deixar espaço para as regiões de sobrexploração horizontal esquerda e direita. O factor de expansão central (1,19) é a razão da largura tencionada do sinal YE (pixels 15-740) pela largura do sinal YC (pixels 75-680), como mostrado na figura 3.

O sinal YL' é comprimido com um factor de compressão lateral, por um compressor em tempo 628, para produzir o sinal YO. O factor de compressão lateral (6,0) é a razão da largura da porção correspondente do sinal YL' (por exemplo pixels esquerdos 1--84) pela largura pretendida do sinal YO (por exemplo pixels esquerdos 1-14) como mostrado na figura 3. O expansor em tempo

622 e o compressor em tempo 628 podem ser do tipo mostrado na figura 12, descrita abaixo.

Os sinais IE, IH, IO e QE, QH, QO são respectivamente desenvolvidos dos sinais IF" e QF" numa maneira semelhante à pela qual os sinais YE, YH e YO são desenvolvidos pelo aparelho da figura 6. Neste ponto de visto, é feita referência à figura 7, a qual ilustra aparelhos para desenvolver os sinais IE, IH e IO do sinal IF". Os sinais QE, QH e QO são desenvolvidos do sinal QF" da mesma maneira. Os circuitos electrónicos mostrados na figura 7, são os mesmos que os mostrados na figura 6, excepto em que o filtro passa baixo 710 tem uma banda passante de 0 a 83 KHz em vez de 0 a 700 KHz, para o filtro 610 correspondente na figura 6.

A figura 8 ilustra um aparelho DEMUX 816 tal como pode ser usado para os aparelhos 616 da figura 6 e 716 da figura 7. O aparelho da figura 8 é ilustrado no contexto do DEMUX 616 da figura 6. O sinal de entrada YF" contém 754 pixels definindo a informação de imagem. Os pixels 1-84 definem o painel esquerdo, os pixels 671-754 definem o painel direito, e os pixels 75-680 definem o painel central o qual sobrepõe, ligeiramente, os paineis esquerdo e direito. Os sinais IF" e QF" mostram sobreposição similar. Como será explicado, verificou-se que tal sobreposição de painel facilita a combinação (junção) dos paineis central e lateral, no receptor, para eliminar substancialmente os artifícios limitrofes.

O aparelho DEMUX 816 inclui primeira, segunda e terceira unidades desmultiplexadoras 810, 812 e 814 associadas respectivamente com a informação de painel esquerdo, central e direito. Cada unidade DEMUX tem uma entrada "A" à qual os sinais YH, YF" e YL são respectivamente aplicados e uma entrada "B" à qual um sinal em branco (BLK) é aplicado. O sinal em branco pode ser, por exemplo, um nível o qual é reproduzido como uma imagem preta (isto é 0 IRE). A unidade 810 extrai o sinal de saída YH, contendo os altos esquerdo e direito, do sinal de entrada YH durante o tempo que uma entrada seleccionada de sinal (SEL), da unidade 810, recebe um primeiro nível de controlo, do comparador de con-

tagem 817. Este nível indica a presença de elementos de pixel de painel esquerdo 1-84 e elementos de pixel de painel direito 671--754. Noutros tempos, um segundo nível de controlo do comparador de contagem 817 produz o sinal BLK, na entrada B, em vez do sinal YH na entrada A para ser acoplado à saída da unidade 810. A unidade 814 e um comparador de contagem 820 funcionam de uma maneira similar para derivar o sinal de baixos de painel lateral YL', do sinal YL. A unidade 812 acopla o sinal YF", da sua entrada A para a sua saída, para produzir o sinal de painel central YC, apenas quando um sinal de controlo, do comparador de contagem 818, indica a presença de pixels de painel central 75-680.

Os comparadores de contagem 817, 818 e 820 são sincronizados com o sinal video YF", através de meios de um sinal de saída de valor de contagem de um contador 822 o qual responde a um sinal de impulso a quatro vezes a frequência subportadora de crominância (4 x fsc) e a um sinal de impulso de sincronização H fornecido pelo gerador de sinal de temporização de estúdio 2. Cada valor de contagem de saída, do contador 822, corresponde a uma posição de pixel ao longo de uma linha horizontal. O sinal H é um sinal referência em tempo o qual repõe o contador 822 num intervalo de um pixel antes da ocorrência do pixel 1. Para evitar costuras visíveis na junção dos paineis lateral e central na imagem reproduzida, é desejável que o sinal H seja sincronizado com os sinais video processado. O aparelho para desenvolver o sinal H é descrito abaixo, com referência à figura 25.

A figura 12 ilustra aparelhos de projecção de retícula os quais podem ser usados para os expansores e compressores em tempo das figuras 6 e 7. Neste ponto de vista, é feita referência às formas de onda da figura 12a as quais ilustram o processo de projecção. A figura 12a mostra uma forma de onda de sinal de entrada S com uma porção central entre os pixels 75 e 680, a qual se tenciona ser projectada nas localizações de pixel 15-740 de uma forma de onda de saída W através de meios de um processo de expansão em tempo. Os pixels de terminal 75 e 680 da forma de onda S projectam-se directamente nos pixels de terminal 15 e 740 da forma de onda W. Os pixels intermédios não se projectam directamente

numa base 1:1, devido à expansão em tempo, e em muitos casos não se projectam numa base inteira. O último caso é ilustrado quando, por exemplo, a localização de pixel 76,67, da forma de onda de entrada S, corresponde à localização de pixel inteira 17 da forma de onda de saída W.

Na figura 12, um contador de pixel funcionando numa relação 4xfsc fornece um sinal ESCREVE ENDEREÇO (WRITE ADRESS) de saída M representativo das localizações de pixel (1...754) numa retícula de saída. O sinal M é aplicado à PROM (memória só para ler programável) 1212 a qual inclui uma tabela de consulta contendo valores programados, dependendo da natureza da projecção de retícula a ser realizada, por exemplo, compressão ou expansão. Em resposta ao sinal M, a PROM 1212 fornece um sinal LÊ ENDEREÇO (READ ADRESS) de saída N representando um número inteiro, e um sinal de saída DX representando um número fraccionário igual ou maior que zero mas menor do que a unidade. No caso de um sinal de 6 bits DX = 2^6 = 64, o sinal DX mostra as partes fraccionárias 0, 1/64, 2/64, 3/64...63/64.

Para conseguir a expansão de sinal, por exemplo, a PROM 1212 é disposta para produzir o sinal N o qual aumenta em valor numa relação mais lenta do que a do sinal M. Contrariamente para conseguir compressão de sinal, a PROM 1212 fornece o sinal N o qual aumenta em valor numa relação maior do que a do sinal M.

O sinal de entrada video S, o qual pode ser um dos sinais YC, IC, QC, Y_L', I_L' ou Q_L', é retardado por elementos de retardo de pixel em cascata 1214a, 1214b e 1214c, para produzir os sinais video S(N+2), S(N+1) e S(N) os quais são versões retardadas mutuamente do sinal de entrada video. Estes sinais são aplicados aos terminais de entrada do sinal video das respectivas memórias de acesso duplo 1216a-1216d, como é sabido. O sinal M é aplicado a uma entrada de endereço escrito de cada uma das memórias 1216a-1216d, e o sinal N é aplicado a uma entrada de leitura de endereço de cada uma das memórias 1216a-1216d. O sinal M determina onde será escrita a informação de sinal video que entra nas memórias, e o sinal N determina quais valores serão lidos das memórias.

As memórias podem escrever num endereço enquanto simultaneamente lêem de outro endereço.

Os sinais S(N-1), S(N), S(N+1) e S(N+2), das memórias 1216a-1216d, são processados por um interpolador linear de quatro pontos incluindo filtros de pico 1220 e 1222, uma PROM 1225 e um interpolador linear de dois pontos 1230, detalhes dos quais são mostrados nas figuras 12b e 12c. Os filtros de pico 1220 e 1222 recebem três sinais do grupo de sinais incluindo os sinais S(N-1), S(N), S(N+1) e S(N+2), como mostrado e um sinal de pixo PX. O valor do sinal de pixo PX varia de zero à unidade como uma função do valor do sinal DX, como mostrado na figura 12d e é fornecido pela PROM 1225 em resposta ao sinal DX. A PROM 1225 inclui uma tabela de consulta e é programada para produzir um dado valor de PX em resposta a um dado valor de DX.

Os filtros de pico 1220 e 1222 fornecem, respectivamente, sinais video retardados mutuamente de pico S'(N) e S'(N+1) para o interpolador linear de dois pontos 1230 o qual também recebe o sinal DX. O interpolador 1230 fornece um sinal de saída video (comprimido ou expandido), onde o sinal de saída W é definido pela expressão

$$W = S'(N) + DX \left[S'(N+1) - S'(N) \right].$$

Os descritos interpolador de dois pontos e função de pico aproximam com vantagem uma função de interpolação (sen X)/X com boa resolução de detalhe de alta frequência.

A figura 12b mostra detalhes dos filtros de pico 1220 e 1222, e do interpolador 1230. Na figura 12b, os sinais S(N-1), S(N) e S(N+1) são aplicados a um filtro passa banda 1240, no filtro de pico 1220, onde estes sinais são respectivamente ponderados pelos coeficientes -1/4, 1/2 e -1/4, e somados como mostrado na figura 12c. O sinal de saída do filtro 1240 é multiplicado pelo sinal PX num multiplicador 1243. O sinal fornecido pelo multiplicador 1243 é somado com o sinal S(N) num adicionador 1244 para produzir o sinal de pico S'(N). O filtro de pico 1222 tem a mesma estrutura e funcionamento.

No interpolador de dois pontos 1230, o sinal S'(N) é subtraído do sinal S'(N+1) num subtractor 1232 para produzir um sinal de diferença, o qual é multiplicado pelo sinal DX, num multiplicador 1234. O sinal de saída, do multiplicador 1234, é somado, num adicionador 1236, com o sinal S'(N), o qual foi retardado por um elemento de retardo 1235 para compensar pelo tempo de processamento através do multiplicador 1234, para produzir o sinal de saída W.

Referindo a figura 1a, os sinais YE, IE, QE e YO, IO, QO, produzidos pelo codificador 18, são combinados por um combinador de sinal lateral-central 28, por exemplo, um multiplexador em tempo, para produzir os sinais YN, IN e QN com uma largura de banda compatível NTSC e um alargamento 4:3. Estes sinais são da forma do sinal YN mostrado na figura 3. Para produzir estes sinais, o combinador 28 reage a um contador de pixel (não mostrado) o qual pode ser o mesmo que o contador 822 mostrado na figura 8. Em resposta aos valores de saída do contador entre 1 e 14 e entre 741 e 754, o combinador 28 passa o sinal de luminância comprimido YO, como o sinal YN. Em resposta aos valores de contador entre 15 e 740, o combinador passa o sinal YE como o sinal YN. Os sinais I_N e Q_N são produzidos pelo combinador 28 usando meios idênticos ao descrito acima, funcionando nos sinais IO e IE e QO e QE, respectivamente. O combinador 28 também inclui retardos de sinal apropriados (não mostrados) para equalar os tempos de trânsito dos sinais a serem combinados.

Um modulador 30, um filtro passa banda 32, um filtro para banda H-V-T 34, e um combinador 36 constituem um codificador de sinal NTSC melhorado 31. Os sinais de crominância IN e QN são modulados em quadratura numa subportadora SC na frequência subportadora de crominância NTSC, nominalmente 3,58 MHz, pelo modulador 30, para produzir um sinal modulado CN.

A figura 9 mostra detalhes do modulador 30. Na figura 9, os sinais IN e QN aparecem numa quatro vezes a relação de subportadora de crominância (4 × fsc) e são aplicados às entradas de sinal dos trincos 910 e 912, respectivamente. Os trincos 910 e 912 recebem também um sinal de impulso, 4 × fsc, para transferir para

dentro os sinais IN e QN, e um sinal de comutação, 2 x fsc, o qual é aplicado a uma entrada de sinal de comutação inversor do trinco 910 e a uma entrada de sinal de comutação não inversor do trinco 912. Os sinais 4 x fsc e 2 x fsc são fornecidos pelo gerador de sinal temporizador de estúdio 2. O sinal aplicado às entradas de comutação dos trincos 910 e 912 condiciona os terminais de saída dos trincos, para exibir alternadamente uma alta impedância. Os terminais de saída de sinal dos trincos 910 e 912 são combinados numa única linha de saída na qual os sinais I e Q aparecem alternadamente e são aplicados aos terminais de entrada de sinal de um trinco não inversor 914 e de um trinco inversor 916. Os trincos 914 e 916 são temporizados numa relação 4 x fsc e recebem um sinal de comutação, na frequência subportadora de crominância fsc, nas entradas inversora e não inversora, respectivamente. O trinco não inversor 914 produz uma sequência alternada de amostras de polaridade positiva I e Q e o trinco inversor 916 produz uma sequência alternada de sinais I e Q de polaridade invertida, isto é, -I, -Q. As saídas dos trincos 914 e 916 são combinadas numa única linha de saída na qual aparece uma sequência alternada de sinais I e Q de pares de polaridade oposta mutuamente, isto é, I, Q, -I, -Q,..., etc., constituindo o sinal CN. Este sinal é filtrado por um filtro V-T de duas dimensões 32, antes de ser combinado, na unidade 36, com um sinal YP, fornecido por um filtro horizontal-vertical-temporal (H-V-T) 34. O sinal de saída, fornecido pela unidade 36, é um sinal codificado NTSC C/SL (componente 1) da forma Y+I, Y+Q, Y-Q, Y+I, Y+Q... etc..

A figura 10 ilustra um filtro vertical-temporal (V-T) o qual pode exibir uma primeira e segunda configuração passa banda V-T (A ou B) ou uma configuração passa baixo V-T, pelo ajustamento dos coeficientes de ponderação a1-a9. A tabela da figura 10a ilustra os coeficientes de ponderação associados com as configurações de filtro passa banda V-T A e passa banda V-T B, as quais são empregadas no dispositivo descrito. Um filtro pára banda H-V-T, tal como o filtro 34 da figura 1a, compreende a combinação de filtro passa baixo horizontal 1020 e um filtro B passa banda V-T 1021, como mostrado na figura 10b. O filtro A passa banda V-T, é

um filtro de pente de quadro o qual exibe uma característica de resposta de frequência tendo picos correspondentes aos picos no espectro de frequência do sinal de crominância modulado. O filtro B passa banda V-T é também um filtro de pente de quadro, contendo a sua característica de resposta de frequência tem nulos correspondentes aos picos no espectro de frequência do sinal de crominância modulado.

No filtro pára banda H-V-T da figura 10b, um filtro passa baixo horizontal 1020 exibe uma dada frequência de corte e fornece um componente de sinal de baixa frequência filtrado. Este sinal é combinado subtractivamente, num combinador 1023, com uma versão retardada de um sinal de entrada de uma unidade de retardo compensadora 1022 para produzir um componente de sinal de alta frequência. Este componente de sinal de alta frequência é aplicado ao filtro B passa banda V-T 1021, cujo acesso de saída é acoplado a um combinador aditivo 1025. O componente de baixa frequência, do filtro 1020, é sujeito a um retardo de um quadro, através de meios de uma rede 1024, antes de ser aplicado ao combinador aditivo 1025. O sinal de saída do combinador 1025, é um sinal filtrado de pára banda H-V-T, por exemplo, YP. O filtro V-T 1021 é um filtro de resposta de impulso finito (FIR) tal como aquele mostrado na figura 10, o qual utiliza os coeficientes de filtro B passa banda V-T, mostrados na figura 10a.

O filtro pára banda H-V-T 34, nas figuras 1a e 9, é um filtro de pente de quadro acima de 1,5 MHz, o qual remove uma porção dos componentes de frequência do sinal de luminância YN, o qual corresponde a diagonais em movimento para cima. Estes componentes de frequência são similares em aparência aos componentes subportadores de crominância e são removidos do sinal de luminância para fazer um orifício no espectro de frequência, dentro do qual o sinal, de crominância modulado, será inserido. A remoção de componentes de frequência, representando movimento diagonal para cima, do sinal de luminância YN não degrada visivelmente uma imagem mostrada, porque foi determinado que o olho humano é substancialmente insensível a estes componentes de frequência. O filtro 34 passa todas as frequências para cima para aproximadamente

1,5 MHz de modo a não prejudicar a informação de detalhe vertical de luminância.

Um sinal de baixos central/lateral de saída C/SL (componente 1), do combinador 36, contém a informação compatível NTSC para ser mostrada, como derivado do painel central do sinal de écran largo, bem como baixos de painel lateral comprimido (ambos luminância e crominância) derivados dos paineis laterais do sinal de écran largo e situados nas regiões de sobrexploração horizontal esquerda e direita, as quais não são vistas por um espectador de um mostrador de receptor NTSC. Os baixos de painel lateral comprimido, na região de sobrexploração, representam uma parte constituinte da informação de painel lateral para um mostrador de écran largo. A outra parte constituinte, os altos de painel lateral, é desenvolvida pelo processador 18, como explicado acima.

Referindo a figura 1a, o sinal C/SL produzido pelo codificador 31, é processado por um integrador intraquadro 38, para produzir um sinal N, o qual é aplicado a um acesso de entrada de um adicionador 40. O sinal integrado intraquadro N é essencialmente idêntico ao sinal C/SL, em virtude da alta correlação da informação de imagem intraquadro, no sinal C/SL. O integrador 38 integra o sinal C/SL apenas acima aproximadamente de 1,5 MHz, para reduzir ou eliminar a difonia vertical-temporal entre os sinais principal e auxiliar. As figuras 11a e 11b mostram detalhes de altos de integrador intraquadro 38.

Como mostrado na figura 11a, o integrador intraquadro 38, inclui um filtro passa baixo horizontal de entrada 1110, com uma frequência de corte de aproximadamente 1,5 MHz, o qual recebe o sinal C/SL. Um componente de baixa frequência do sinal de entrada C/SL é produzido na saída do filtro 1110, e um componente de alta frequência do sinal de entrada C/SL é produzido na saída de um combinador subtractivo 1112 disposto como mostrado. O componente de baixa frequência é sujeito a um retardo compensador de 262H (um campo) através duma unidade 1114, antes de ser aplicado a um adicionador 1120. O componente de alta frequência, do sinal C/SL, é processado por um filtro V-T 1116, antes de ser aplicado

ao adicionador 1120. O sinal de saída do adicionador 1120 é o sinal N.

O filtro 1116 é mostrado em detalhe na figura 11b. O filtro 1116 inclui um par de elementos de retardo de 262H 1122 e 1124. O sinal de entrada para o filtro é aplicado ao elemento de retardo 1122 e a um multiplicador 1125. O sinal fornecido pelo elemento de retardo 1122, é aplicado ao elemento de retardo 1124 e ao multiplicador 1126. O sinal de saída do elemento de retardo 1124, é aplicado a um multiplicador 1127. Os multiplicadores 1125, 1126 e 1127 multiplicam os seus respectivos sinais de entrada por coeficientes de ponderação a1, a2 e a3, respectivamente. As saídas do multiplicador são aplicadas a um adicionador 1130 o qual produz um sinal integrado em tempo de altos C/SL. O coeficiente de ponderação a2 permanece constante, mas os coeficientes a1 e a3 alternam entre 1/2 e 0 de um campo para o seguinte. O coeficiente a1 exibe valores de 1/2 e 0, quando o coeficiente a3 exibe os valores respectivos de 0 e 1/2. A comutação de valores para os coeficientes a1 e a3 é sincronizada com os sinais de entrada, de modo a que apenas os valores de pixel correspondentes de dois campos, no mesmo quadro, são integrados.

Referindo a figura 1a, os sinais IH, QH e YH, fornecidos pelo codificador de formato 18, são colocados no formato NTSC, através de meios de um codificador 60, o qual é o mesmo que o codificador 31 descrito acima. O sinal de saída produzido pelo codificador NTSC 60, sinal NTSCH, é a informação de altos de painel lateral em formato NTSC. Este sinal é ilustrado pela figura 5.

O sinal NTSCH produzido pelo codificador 60 é expandido em tempo por uma unidade 62 para produzir um sinal de altos lateral expandido ESH. Especificamente, como na figura 5, a expansão é conseguida por um processo de "projecção" que projecta os pixels de painel lateral esquerdo 1-84, do sinal NTSCH, nas posições de pixel 1-377 do sinal ESH, isto é, os altos laterais esquerdo do sinal NTSCH são expandidos para ocupar metade do tempo de linha activa do sinal ESH. A porção de painel lateral direito (pixels 671-754) do sinal NTSCH, é similarmente processada para ocupar a

outra metade do tempo de linha activa. O processo de expansão em tempo reduz a largura de banda horizontal da informação compreendendo o sinal ESH (comparado com aquela do sinal NTSCH), de um factor de 377/84. O processo de projecção pelo qual a expansão em tempo é conseguida, pode ser realizado por aparelhos do tipo mostrado nas figuras 12-12d, descritas acima.

O sinal ESH produzido pelo expansor em tempo 62, é integrado intraquadro por uma rede 64, do tipo mostrado na figura 11b, para produzir um sinal X como ilustrado na figura 5. O sinal integrado intraquadro X é essencialmente idêntico ao sinal ESH em virtude da alta correlação da informação de imagem intraquadro do sinal ESH. O sinal X é aplicado a um acesso de entrada de sinal de um modulador em quadratura 80.

O sinal YF', fornecido pelo conversor de exploração progressiva para entrelaçada 17c, é filtrado por um filtro passa banda horizontal 70 com uma banda passante de 5 MHz-6,2 MHz. O sinal de saída do filtro 70, representando altos de luminância horizontal, é aplicado a um modulador de amplitude 72 onde é heterodinado com um sinal portador de 5 MHz fc. O sinal fc é gerado pelo gerador de sinal de temporização de estúdio 2, descrito abaixo em referência à figura 25. O modulador 72 inclui um filtro passa baixo de saída (não mostrado) com uma frequência de corte de aproximadamente 1,2 MHz, para produzir um sinal com uma banda passante de 0-1,2 MHz na saída do modulador 72. Efectivamente, os altos de luminância horizontal, na gama de frequências 5,0 MHz-6,2 MHz, foram deslocados para a gama de 0-1,2 MHz como um resultado do processo de heterodinação e subsequente filtragem passa baixo. A amplitude do sinal fc usado no processo de heterodinação deveria ser suficientemente grande de modo a que as amplitudes de sinal original sejam retidas, após filtragem, por um filtro passa baixo de 1,2 MHz.

O sinal de altos de luminância horizontal de frequência deslocada em frequência, da unidade 72, é codificado através de meios de um codificador de formato 74 para correlacionar espacialmente este sinal com o sinal principal, C/SL. O codificador 74

codifica os altos de luminância horizontal deslocados em frequência num formato 4:3 padrão usando as técnicas descritas acima, em referência às figuras 6-8. Quando a porção central, do sinal de entrada para o codificador 74, é expandida em tempo, a sua largura de banda cai para aproximadamente 1,0 MHz de 1,2 MHz, e o sinal de saída do codificador 74 torna-se espacialmente correlacionado com o sinal principal. A informação de painel lateral é filtrada passa baixo dentro da unidade 72 para 170 KHz, antes de ser comprimido em tempo pelo codificador 74. Alternativamente, é contemplado que o sinal fornecido pelo modulador 72 pode ser uniformemente comprimido pelo codificador de formato 74, de modo a que uma linha inteira de amostras 1-754 é codificada para ocupar as posições de pixel 15-740 e as posições de pixel de painel lateral são deixadas no valor de nível em branco. Se este método de codificação de formato é usado, a largura de banda do filtro passa baixo contida no modulador de amplitude 72 é desejavelmente reduzida de 1,2 MHz para 950 KHz.

O sinal do codificador 74 é integrado intraquadro através de meios do aparelho 76 o qual é o mesmo que o ilustrado na figura 11b. O sinal produzido pelo integrador 76 é aplicado à unidade 80 como sinal Z. O sinal integrado intraquadro Z, é essencialmente idêntico ao sinal do codificador 74 em virtude da alta correlação da informação de imagem intraquadro do sinal do codificador 74. Os sinais moduladores X e Z ocupam substancialmente a mesma banda de frequências, aproximadamente 0-1,1 MHz.

A unidade 80 realiza compressão de amplitude de função gama não linear em desvios de grande amplitude dos dois sinais auxiliares, X e Z, e então modula em quadratura os sinais comprimidos numa fase de quadratura relacionada com sinais subportadores alternados ASC e ASC'. A gama de 0,7 é usada para a compressão em amplitude, em que o valor absoluto de cada amostra é aumentado para 0,7 de alimentação e multiplicado pelo sinal do valor de amostra original. A compressão gama reduz a visibilidade, de desvios de grande amplitude potencialmente interferentes, dos sinais modulados em receptores existentes e permite recuperação preditivel

num receptor de écran largo, visto que o inverso da função gama empregado no codificador pode ser rapidamente implementado no descodificador receptor.

Os sinais comprimidos em amplitude são então modulados numa subportadora alternada controlada em fase de 3,1075 MHz ASC, e um sinal relacionado de fase em quadratura ASC'. As frequências dos sinais ASC e ASC' são um múltiplo ímpar de metade da frequência de linha horizontal (395 x H/Z). Os sinais ASC e ASC' são gerados pelo gerador de sinal temporizador de estúdio 2, descrito abaixo em referência à figura 25. A fase da subportadora alternativa é feita alternar 180º de um campo para o seguinte. A fase alternadora de campo da subportadora alternativa permite que a informação moduladora auxiliar, dos sinais X e Z, sobreponha a informação de crominância e facilita a separação da informação auxiliar usando um dispositivo de armazenagem de campo relativamente pouco complicado, no receptor. O sinal modulado em quadratura, M, é adicionado ao sinal N no adicionador 40. O sinal resultante, NTSCF, é um sinal compatível NTSC de 4,2 MHz.

A figura 24 mostra detalhes da unidade 80, Os sinais X e Z são aplicados a entradas de endereço de compressores de amplitude não linear 2410 e 2412, respectivamente. Os compressores 2410 e 2412 são memórias apenas para leitura programável (PROM), incluindo cada uma tabela de consulta contendo valores programados correspondendo à função de compressão gama não linear desejada. Esta função é ilustrada pela curva de resposta entrada versus saída instantânea adjacente à unidade 2412. Os sinais comprimidos X e Z, das saídas de dados das unidades 2410 e 2412, são aplicados aos acessos de entrada de sinal dos multiplicadores de sinal 2414 e 2416, respectivamente. As entradas de referência dos multiplicadores 2414 e 2416 recebem os respectivos sinais subportadores alternativos ASC e ASC' em relações de fase de quadratura mutuamente do gerador 2. Os sinais de saída dos multiplicadores 2414 e 2416 são adicionados, num combinador 2420, para produzir um sinal modulado em quadratura M. Referindo a figura la, os sinais M e N são somados por um adicionador 40 para formar o sinal NTSCF.

O quarto componente, ou sinal de ajuda, é derivado do sinal YT fornecido pelo conversor de exploração progressiva para entrelaçada 17c. O sinal de detalhe de luminância YT, produzido pelo conversor de exploração progressiva para entrelaçada 17c, exibe uma largura de banda de 7,16 MHz e é codificado no formato 4:3 através de meios de um codificador de formato 78, o qual é o mesmo que o descrito em referência às figuras 6 e 8. O sinal fornecido pelo codificador de formato 78, é filtrado passa baixo horizontalmente a 750 KHz, por um filtro 79 para produzir um sinal YTN. As porções laterais são filtradas passa baixo a 125 KHz, antes da compressão em tempo, através de meios de um filtro passa baixo de entrada do codificador de formato 78. Este filtro corresponde ao filtro de entrada 610, do aparelho mostrado na figura 6, mas tem uma frequência de corte de 125 KHz. Os altos de porção lateral são descartados. Assim o sinal YTN é correlacionado especialmente com o sinal principal C/SL.

Os sinais YTN e NTSCF são convertidos da forma digital (binária) para analógica através de meios de unidades de conversão digital para analógico (DAC) 53 e 54, respectivamente. O sinal fornecido pelo DAC 54, é aplicado a um terminal de entrada de um comutador analógico 8, outro terminal de entrada de comutador 8 é acoplado para receber um sinal fornecido por um comutador analógico 6. Um sinal SC2, fornecido pelo gerador de sinal de temporização de estúdio 2, condiciona o comutador analógico 8 para aplicar ou os sinais video activos do DAC 54 e um sinal de sincronização composta, OCPS, de um gerador de sinal de temporização 2, ou um sinal video externo, EV da fonte 4 e o sinal OCPS para um terminal de entrada do modulador de quadratura RF 57. Um comutador 9 é controlado pelo sinal SC2, para aplicar, o sinal de ajuda, do DAC 53, ou um sinal de ajuda de uma fonte video externa 4 a outro terminal do modulador 57. O modulador de quadratura 57 modula os dois sinais aplicados aos seus terminais de entrada num portador RF em quadratura. O sinal modulado RF é depois aplicado a um transmissor 55 para radiodifundir através da antena 56.

Como realçado acima, o gerador de sinal de temporização de

estúdio 2, gera um sinal de sincronização composto para a câmera de exploração progressiva de écran largo 10, vários impulsos, sinais portadores e de temporização usados pelo codificador EDTV de écran largo e um sinal de sincronização composto e de ensaio, o qual é adicionado ao sinal EDTV a ser transmitido. O gerador 2 pode desenvolver estes sinais a partir de um oscilador de funcionamento livre interno ou pode ser fechado em geral a um sinal video externo, EV, fornecido pela fonte 4. Assim, a fonte video externa 4 é opcional. Se está em falta, o dispositivo sincroniza-se a ele próprio. Se está presente, pode ser usado apenas para finalidades de sincronização ou pode fornecer sinais video codificados aos comutadores 8 e 9 os quais intercalam os sinais video codificados existentes nos terminais de saída dos DACs 53 e 54. O sinal de sincronização composto, OCPS, fornecido pelo gerador de sinal de temporização de estúdio 2, é inserido nos sinais a serem transmitidos quer sejam fornecidos pelos DACs 53 e 54 ou pela fonte video externa 4. Estas configurações permitem que o equipamento num estúdio de televisão local seja sincronizado com, por exemplo, programação fornecida por uma rede. Sincronização deste tipo é importante se os programas locais são para ser misturados com programação de outras fontes sem artifícios de comutação incómodos.

O que se segue é uma visão superior de circuitos electrónicos exemplificativos, mostrados na figura 25, os quais podem ser usados como o gerador de sinal de temporização de estúdio 2. O sinal 8 × fsc gerado por um oscilador controlado de voltagem (VCO) 2520, é aplicado a um contador 2524. O valor de contagem, um sinal PC, fornecido pelo contador 2524 representa a posição, numa linha horizontal, dos pixels a serem digitalizados pelo ADC 14. O sinal PC é aplicado a uma memória apenas de leitura (ROM) 2526, a qual gera sinais de temporização representando vários acontecimentos ocorrendo em cada linha do sinal, por exemplo, apagamento horizontal e de sincronismo. Um sinal C910, tendo um impulso por linha horizontal, do sinal fornecido pela câmara 10, é fornecido à ROM 2526 para um contador 2534. O contador 2534 gera um sinal LC representando a posição vertical da linha de amostras a

serem digitalizados pelo ADC 14. O sinal LC é aplicado a uma ROM 2536, a qual gera sinais definindo acontecimentos os quais ocorrem uma vez por campo ou uma vez por quadro tal como apagamento vertical. Os sinais PC e LC são aplicados a várias ROMs 2530, 2532, 2540, 2542, 2544 e 2546, as quais geram sinais definindo o resto dos sinais de temporização e oscilatórios fornecidos pelo gerador 2. Os sinais de comutação SW1 e SW2, bem como os sinais de sincronização composta analógicos CCPS e OCPS, são também fornecidos pelo gerador de sinal de temporização de estúdio 2.

Para simplificar a explicação dos circuitos electrónicos de temporização, retardos de compensação, os quais podem ser necessários para fornecer os sinais produzidos por um gerador de temporizador 2 para os circuitos electrónicos restantes, mostrados na figura 1a, são omitidos. Qualquer perito na arte de projecto de circuitos de processamento de sinal digital, saberá onde tais retardos são necessários num dispositivo particular.

A figura 25 é um diagrama de blocos de circuitos electrónicos adequados para usar como o gerador de sinal de temporização de estúdio 2. Na figura 25, o sinal EV, o qual inclui o componente em fase de um sinal EDTV de écran largo codificado mais componentes de sinal de sincronização de concentração de cor relevante horizontal e vertical, de uma fonte video externa 4, é aplicado a um circuito separador de sinal de sincronização convencional 2510. O circuito 2510 produz um sinal de porta de rajada, BG, e sinais de sincronização horizontal e vertical externos, EHS e EVS, respectivamente.

O sinal EV é depois aplicado a um filtro passa banda de crominância 2512, o qual passa os componentes de banda de crominância, do sinal EV, para a exclusão relativa de outros quaisquer componentes. O terminal de saída, do filtro 2512, é acoplado a uma porta analógica 2514 a qual é condicionada pelo sinal de porta de rajada, BG, para aplicar o componente de sinal de concentração de cor, BURST, do sinal EV para um terminal de entrada de um detector 2516. Outro terminal de entrada do detector de fase 2516

é acoplado para receber um sinal C8 fornecido pela ROM 2526. Como explicado abaixo, o sinal C8 tem substancialmente a mesma frequência, fsc, que o sinal BURST.

O detector de fase 2516 produz um sinal de saída o qual é proporcional à diferença instantânea, em fase, entre o sinal BURST e o sinal C8. Este sinal diferença de fase é aplicado a um filtro de anel 2518. O filtro de anel 2518 integra o sinal diferença de fase para produzir um sinal o qual é proporcional à diferença em frequência entre os sinais BURST e a frequência inicial do sinal C8, a qual é relacionada com a frequência de funcionamento livre do VCO 2520. Este sinal diferença de frequência é aplicado a um terminal de entrada de controlo do VCO 2520. O VCO 2520 inclui um cristal ressonante 2522, o qual condiciona o VCO a ter uma frequência de funcionamento livre de aproximadamente oito vezes fsc. O sinal de saída, 8 x fsc, do VCO 2520 é aplicado ao terminal de entrada de impulso, CLK, do contador de 11 bits 2524. O sinal de saída de 11 bits, PC (contagem de pixels), fornecido pelo contador 2524, é aplicado ao acesso de entrada de endereço da ROM 2526. A ROM 2526 é um dispositivo de 2048 x 9 bits, o qual é programado para produzir vários sinais de saída em resposta aos valores de contagem aplicados ao seu acesso de entrada de endereço. Um destes sinais, C8, é um estado zero lógico para quatro valores de contagem consecutivos e então num estado um lógico para os quatro valores de contagem consecutivos seguintes. Visto que o valor de contagem é incrementado numa relação de 8 x fsc, o sinal C8 tem uma frequência substancialmente igual a fsc. Este sinal é aplicado ao detector de fase 2516 como realçado acima.

A combinação do detector de fase 2516, filtro de anel 2518, VCO 2520, contador 2524 e ROM 2526 é um anel fechado de fase, o qual produz um sinal 8 x fsc que está fechado em fase ao componente de sinal de concentração de cor do sinal video externo, EV. Como realçado acima, o sinal EV é um sinal opcional. Se não está presente, o anel funciona na frequência de funcionamento livre do VCO 2520.

O anel fechado em fase é ainda sincronizado com o sinal

de sincronização horizontal externo, EHS. Este sinal é aplicado a um terminal de entrada de uma porta OU (OR) 2528. Outro terminal de entrada da porta OU 2528 é acoplado para receber um sinal C1820, fornecido pela ROM 2526. O sinal C1820 inclui um impulso o qual ocorre uma vez em todos os 1820 impulsos consecutivos do sinal 8 x fsc. O terminal de saída da porta OU 2528 é acoplado ao terminal de entrada de reposição, R, do contador 2524. Para sinais NTSC padrão e sinais EDTV de banda larga, o sinal C1820 tem substancialmente a mesma frequência que o sinal de sincronização de linha horizontal. Quando o sinal EHS está presente, o sinal de contagem de pixels, PC, produzido pelo contador 2524 é sincronizado com a fonte externa. Quando o EHS não está presente, o anel fechado em fase sincroniza-se a ele próprio.

A ROM 2526 também produz sinais os quais definem um sinal de impulso 4 x fsc (4xfsc), um sinal de impulso 2 x fsc (2xfsc), a temporização da primeira posição de pixel activo numa linha horizontal do sinal video de saída (H), a temporização do sincronismo horizontal (OHS) e apagamento horizontal (OHB) para o sinal video de saída, a temporização de sincronismo horizontal para a câmara de exploração progressiva (CHS), uma janela de temporização na qual o componente de rajada, do sinal de saída, é inserido (BF), e um sinal C910, o qual inclui um impulso que ocorre uma vez para todos os 910 impulsos consecutivos do sinal CKB. O sinal C910 define o início de cada linha horizontal do sinal video fornecido pela câmara de exploração progressiva 10. Este sinal é aplicado ao terminal de entrada de impulso, CLK, do contador 2534, o qual, junto com a ROM 2536, gera os sinais de temporização de relação vertical para a câmara 10 e para o sinal video de saída produzido pelo codificador.

O contador 2534, é um contador de 11 bits, o qual produz um sinal de saída LC (contagem de linha), que é aplicado ao acesso de entrada de endereço da ROM 2536. Um sinal C1050, fornecido pela ROM 2536, é aplicado a um terminal de entrada de uma porta OU 2538, o outro terminal de entrada do qual é acoplado para receber o sinal de sincronização vertical externo EVS, fornecido pelo

circuito electrónico de separação de sinal de sincronização 2510. O sinal C1050 inclui um impulso que ocorre uma vez em todos os 1050 valores consecutivos do sinal LC, e tem substancialmente a mesma frequência que o sinal EVS. O terminal de saída da porta OU 2538 é acoplado ao terminal de entrada de reposição, R, do contador 2534. O sinal produzido pela porta OU 2538 condiciona o contador para repor os seus valores de contagem, uma vez para cada campo do sinal video produzido pela câmara de exploração progressiva 10. As relações de campo da câmara 10, o sinal video externo, EV, e o sinal de saída produzido pelo codificador EDTV de écran largo, são os mesmos.

Em resposta ao sinal de contagem de linha, LC, a ROM 2536 produz um sinal, FID, o qual contém o identificador de campo (isto é, 0, 1, 2 ou 3) para o campo comum. Este sinal é usado como realçado abaixo para gerar os sinais subportadores alternados, ASC e ASC', o sinal de concentração de cor, o sinal portador heterodino de cinco MHz, fc, e para definir os sinais de sincronização vertical CVS e OVS para a câmara 10 e para o sinal de saída video, respectivamente. Em aditamento, a ROM 2536 produz um sinal OVB, o qual define o intervalo de apagamento vertical para o sinal video de saída, um sinal, O/E, o qual indica se uma linha indicada pelo sinal LC é uma linha ímpar ou par dentro do seu campo e um sinal, 222, o qual indica quando o valor de LC corresponde à linha 22 de cada campo do sinal video de saída.

A ROM 2530 é programada para gerar os sinais subportadores alternados ASC e ASC' em resposta a um sinal de entrada de endereço, o qual inclui o sinal contador de pixel, PC, fornecido pelo contador 2524 e os sinais FID e O/E fornecido pela ROM 2536. Os sinais ASC e ASC' são sinais relacionados de fase em quadratura tendo uma frequência nominal de 395 x fh/2, 395 vezes metade da frequência de exploração de linha horizontal. Os sinais FID e O/E estão incluídos no sinal de endereço para a ROM 2536 de modo a que a fase dos sinais ASC e ASC' possa mudar de 180 graus de linha para linha e de campo para campo, como realçado acima. Os sinais ASC e ASC' são sinais de dados amostrados de oito bits, tendo

uma relação de amostra de 4 x fsc. Visto que os sinais ASC e ASC' têm uma variação conhecida em fase de linha para linha e de campo para campo (isto é 180 graus), a ROM 2530 pode conter amostras representando dois períodos de linha horizontal dos sinais subportadores alternados.

Na presente realização do invento, o sinal de cinco MHz fc é gerado da mesma maneira pela ROM 2532. Este sinal não está preso em frequência ou fase ao sinal de exploração de linha horizontal ou ao sinal subportador de cor do sinal video de saída. Contudo, pode ser desejável mudar a fase deste sinal de linha para linha, ou de campo para campo, para evitar que ele distorça a imagem reproduzida. Consequentemente, os sinais FID e O/E estão incluídos, com o sinal PC, na formação do sinal de endereço para a ROM 2532. O sinal fc é também um sinal de dados amostrados de oito bits, tendo uma relação de amostra de 4 x fsc. A ROM 2532 pode conservar valores de amostras representando entre um e quatro intervalos de linha horizontal do sinal fc.

A ROM 2540 reage a um sinal de endereço, o qual inclui os sinais PC, FID e LC para gerar um sinal OVS o qual indica a temporização dos vários componentes do sinal de sincronização vertical para o sinal video de saída. O sinal de saída, OVS, da ROM 2540 é um sinal binário de um bit, o qual comuta entre os estados um lógico e zero lógico nas vezes quando o sinal de sincronização vertical, o qual inclui os impulsos de equalização e recortes dentados, muda entre valores correspondentes ao nível preto (isto é 0 IRE) e extremidade síncrona (isto é, -40 IRE) respectivamente.

Outra ROM, 2560, reage a um sinal de endereço o qual inclui os sinais componentes PC, LC e FID para gerar um sinal, CVS, o qual indica a temporização dos vários componentes do sinal de sincronização vertical para a câmara de exploração progressiva 10.

Um sinal de concentração de dados amostrados, o qual é inserido no intervalo de rajada de cada linha horizontal do sinal video de saída é gerado pela ROM 2542 em resposta a um sinal de entrada de endereço o qual inclui os sinais PC, O/E e FID. A ROM

2542 inclui um andar de saída de três estados, o qual reage ao sinal sinalizador de rajada, BF, para fornecer o sinal de rajada de dados amostrados de oito bits, apenas durante o intervalo de rajada, é fornecida uma alta impedância no acesso de saída da ROM 2542, em todas as outras alturas.

A ROM 2544 produz um sinal de ensaio para inserção no sinal video de saída durante o tempo definido pelo 22º intervalo de linha horizontal de cada campo. Os sinais PC e FID são combinados para formar o sinal de entrada de endereço para a ROM 2544. A ROM 2544 inclui um andar de saída de três estados o qual reage ao sinal L22, para apresentar o sinal de ensaio no seu acesso de saída apenas durante o 22º intervalo de linha horizontal de cada campo video de saída. Uma alta impedância é presente na saída da ROM 2544 em todas as outras alturas. O sinal FID é aplicado à ROM 2544 porque o sinal de treino, fornecido pela ROM, é invertido uma vez por cada quatro campos do sinal video. Esta inversão é sentida no receptor, como descrito abaixo, para alinhar as quatro sequências de campo do receptor com as do transmissor. Os acessos de saída das ROM's 2542 e 2544 são acoplados juntos e para o acesso de entrada de um conversor digital para analógico (DAV) 2554.

O DAC 2554 é uma parte dos circuitos electrónicos usados pelo gerador de sinal de temporização de estúdio 2, para desenvolver o sinal de sincronização composto analógico, OCPS, o qual é inserido no sinal video de saída, por comutadores analógicos 6 e 8 descritos acima em referência à figura 1a. Para desenvolver o sinal OCPS, os sinais PHS e OVS são combinados numa porta OU 2546 para gerar um sinal de controlo para um comutador analógico 2552. O comutador 2552 é condicionado por este sinal de controlo para passar o valor analógico (por exemplo, -40 IRE), fornecido por uma fonte de sinal de extremidade síncrona 2550, durante as vezes que o sinal de saída da porta 2546 indica que o sinal de sincronização está presente, e para passar um sinal em branco (por exemplo, 0 IRE) por outro lado. O sinal de saída do comutador analógico 2552 é aplicado a um terminal de entrada de um comu

tador analógico adicional 2556. Um segundo terminal de entrada do comutador 2556 é acoplado para receber os sinais de rajada e de treino combinados fornecidos pelo DAC 2554. O comutador analógico 2556 é condicionado por um sinal fornecido por uma porta OU 2558 para passar o sinal de concentração durante o intervalo de concentração de cada linha e para passar o sinal de ensaio durante a linha 22 de cada campo. Em todas as outras alturas, o comutador 2556 passa o sinal fornecido pelo comutador analógico 2552. Os sinais de entrada para a porta OU 2558 são o sinal sinalizador de concentração, BF, da ROM 2526 e o sinal de linha 22, L22.

O sinal de sincronização composto, CCPS, para a câmara de exploração progressiva 11 é desenvolvido por aparelho similar ao usado para desenvolver o sinal OCPS. O sinal de sincronização vertical de câmara, CVS, é aplicado a um terminal de entrada de uma porta OU 2570, o outro terminal da qual é acoplado para receber o sinal de sincronização horizontal de câmara, CHS, fornecido pela ROM 2526. O sinal de saída da porta OU 2570 é acoplado ao terminal de entrada de controlo de um comutador analógico 2568. O comutador 2568 é condicionado por este sinal para passar um valor analógico (-40 IRE) de uma fonte de extremidade síncrona 2564 para os sinais de sincronização indicados pelo sinal fornecido pela porta OU 2570 e para passar um nível de apagamento (0 IRE), de uma fonte 2562, noutros casos. O sinal de saída do comutador analógico 2568 é o sinal de sincronização composto de câmara CCPS.

Como realçado acima, em referência à figura 1a, os comutadores analógicos 6 e 8 reagem aos sinais de controlo respectivos SC1 e SC2 para condicionalmente inserir o sinal video externo, EV, e para não condicionalmente inserir o sinal de sincronização composto OCPS no sinal de saída do dispositivo codificador EDTV de écran largo como realçado acima, o sinal OCPS é inserido indiferente na fonte de sinal video para assegurar que os sinais EDTV gerados localmente são sincronizados com sinais externos (por exemplo, rede).

Os sinais de controlo SC1 e SC2 são gerados como segue.

da quando o sinal foi gerado. Visto que o sinal de ensaio é estabelecido quando um sinal video é codificado, é desejável que o sinal não seja mudado enquanto o sinal video é descodificado.

Quando o sinal de controlo SC2 tem um valor zero lógico, os sinais de sincronização horizontal e vertical e o sinal de concentração contido no sinal OCPS são inseridos nos sinais video gerados pelo codificador em intervalos de limpeza definidos pelos sinais OHB e OVB; o componente de sinal de ensaio do sinal OCPS é inserido na linha 22 do sinal video gerado.

Como realçado acima, o sinal de ensaio é usado para sincronizar os dispositivos codificadores e descodificadores. O formato do sinal de ensaio não é fixo. Pode ser qualquer um de um número de sinais diferentes, dois dos quais são apresentados abaixo. Na presente realização do invento, o sinal de ensaio é usado para determinar a temporização da primeira amostra video activa em cada intervalo de linha horizontal do sinal video para dentro de cinco nanossegundos (ns) e para assegurar alinhamento de fase adequado dos sinais ASC, ASC' e fc entre o estúdio e o receptor.

A figura 25 ilustra o sinal sinalizador de concentração, BF, o sinal em branco horizontal de saída, OHB, e o sinal referência de temporização, H, que são gerados pelos circuitos electrónicos de temporização 2. O sinal EV é incluído na figura 25a como uma referência. Como ilustrado pelas formas de onda mostradas na figura 25a, o valor do sinal PC, fornecido pelo contador 2524, é reposto em zero coincidindo com uma transição tornando-se positiva do sinal OHB. O primeiro tempo de amostra activa, indicado pelo sinal H, ocorre quando PC é igual a 308. O tempo de amostra antes do começo do intervalo de apagamento horizontal é quando PC é igual a 1819.

Sob o padrão NTSC, a fase do sinal subportador de crominância é predeterminada para cada linha do sinal video. Assim, o valor de fase do primeiro tempo de amostra, para uma linha particular, depende da fase do sinal de concentração, onde a linha é uma ímpar ou uma linha par, e em qual campo, das quatro sequências de campo, a linha ocorre. O tempo de amostra do primeiro pi

xel, numa linha horizontal também corresponde, a fases predeterminadas dos sinais subportadores alternados, ASC e ASC', e ao sinal portador heterodinador, fc, visto que no gerador de sinal de temporização 2, estes sinais são derivados do sinal contador de pixels, PC.

No receptor, o sinal de ensaio é recuperado, usado para ajustar a fase de um sinal de impulso de amostragem 4 x fsc, e para ajustar um circuito de contagem decrescente, o qual desenvolve um sinal de sincronização de linha horizontal a partir do sinal de impulso de amostra. Este circuito de contagem descrescente é também usado para regenerar os sinais subportadores alternados, ASC e ASC', e o sinal portador heterodinador, fc. Os circuitos electrónicos de sincronização são descritos abaixo em referência à figura 26.

Nesta realização do invento, o sinal de treino é inserido na linha 22 do sinal video produzido pelo codificador. Esta linha está na porção video activa do sinal, não no intervalo de apagamento vertical. O sinal de ensaio é inserido na região video activa como oposto ao intervalo de apagamento vertical, porque, em muitas redes de radiodifusão, e por cabo, de televisão, os sinais de sincronização são retirados em tiras dos sinais video durante o processamento e então reinseridos antes do sinal ser transmitido. Foi notado pelos inventores que a operação de remoção e reinserção dos sinais de sincronização pode produzir ligeiros erros de temporização no sinal fornecido pelas redes de radiodifusão e por cabo de televisão. Estes erros de temporização aparecem como um deslocamento, horizontal ou vertical na posição da imagem mostrada, em relação à imagem original ou como erros nas cores reproduzidas na imagem mostrada. No dispositivo aqui descrito, erros de temporização deste tipo podem produzir distorção adicional na imagem reproduzida como realçado acima nos princípios do invento. Estes erros são evitados na presente realização porque o sinal de ensaio, o qual determina a temporização dos vários sinais componentes no receptor, é inserido numa região de sobrexploração vertical da região video activa do sinal processado e, assim não é removido durante o processamento na rede. É contem-

plado, contudo, que o sinal de ensaio pode ser inserido no intervalo de apagamento vertical.

O sinal de ensaio usado nesta realização do invento é uma sequência de ruído pseudo-aleatória (PN) repetida, a qual foi limitada em banda para caber dentro do espectro de frequência de um sinal video NTSC. O uso de uma sequência PN para uma referência de tempo é bem conhecido. Veja, por exemplo, W. Peterson "Error Coorecting Codes", MIT PRESS, 1961 a páginas 147-148. Um sinal de ensaio alternativo é também apresentado, esta sequência é um impulso 2T de cosseno aumentado, o qual foi filtrado não causalmente antes de ser armazenado na ROM 2544.

A sequência PN particular usada nesta realização do invento inclui 31 bits de informação e é repetida seis vezes durante o 22º intervalo de linha horizontal de cada campo. Em virtude do sinal transmitido ser limitado em banda a 4,2 MHz, cada bit da sequência PN usada no sinal de ensaio, é representado por quatro amostras 4 x fsc. As seis repetições da sequência podem ser integradas no receptor para aumentar a precisão da determinação do primeiro tempo de amostra, quando o sinal video é recebido através de um canal de transmissão ruidoso. A figura 25b ilustra a temporização do sinal de ensaio.

Os primeiros 12 bits da sequência PN são ilustrados na linha superior da figura 25b. A sequência PN completa inclui 31 bits: 0,0,0,0,1,0,0,1,0,1,1,0,0,1,1,1,1,1,0,0,0,1,1,0,1,1,1,0,1, 0,1. Como ilustrado pela forma de onda para o sinal de ensaio, a segunda forma de onda mostrada na figura 25b, os níveis zero e um da sequência PN correspondem aos valores de amostra digital os quais representam 0 IRE e 100 IRE, respectivamente. A limitação de banda da sequência PN limita o tempo de subida e descida do sinal de ensaio a dois períodos de amostra do sinal 4 x fsc, ou 140 ns. O sinal de ensaio ilustrado na figura 25b, é fornecido pela ROM 2544 em resposta a valores sucessivos do sinal PC, o qual aumenta em valor numa relação de 8 x fsc. A primeira amostra, do primeiro exemplo do sinal de ensaio, é fornecida quando PC é igual a 312, e o último valor de amostra do sexto exemplo do sinal de ensaio é fornecido quando PC é igual a 1816.

O sinal de ensaio alternativo é um impulso 2T de cosseno aumentado filtrado não saucalmente ilustrado pela figura 25c. Este sinal de treino é desenvolvido como segue. Amostras, SC, de um impulso 2T de cosseno aumentado são geradas usando a equação (1).

$$SC = 0 \text{ para } N = 0 \text{ a } 3$$

$$SC = (1-\text{cosseno}\lfloor 2PI(N - 3)/7 \rfloor)/2 \text{ para } N = 4 \text{ a } 9 \qquad (1)$$

$$SC = 0 \text{ para } N = 10 \text{ a } 40$$

onde N é uma contagem de tempo de amostra tendo uma frequência de amostragem de 4 x fsc.

As amostras SC são então aplicadas a um filtro passa tudo. Um filtro passa tudo exemplificativo tem a função de transferência AF(z) realçada na equação (2), onde z é a variável transformadora - z.

$$AF(z) = 1{,}291(0{,}774z^2-1{,}2z+1)/(z^2 - 1{,}2z + 0{,}774) \qquad (2)$$

Circuitos electrónicos, os quais realizam este filtro são mostrados na figura 25d. Este filtro é conhecido como um filtro passa-tudo porque ele deixa passar todas as frequências com igual ganho mas com resposta de fase diferente. Este filtro tem um par de pólos complexos e um par de zeros complexos no plano-Z que estão nos mesmos respectivos ângulos mas têm raio inverso.

O sinal, F, mostrado na figura 25c, é o sinal de saída produzido por este filtro passa tudo em resposta ao impulso 2T. Este sinal tem substancialmente o mesmo espectro de frequência que o impulso 2T, visto que o filtro que o produz é um filtro passa tudo, mas o sinal é ampliado temporariamente, e, assim, é menos susceptível a distorção de ruído de impulso do que um impulso 2T não filtrado. Antes de ser usado como sinal de ensaio, a sequência de 40 amostras a qual define o sinal F, é invertida em tempo, de modo a que a amostra filtrada zero torna-se a amostra 40 e a amostra filtrada 40 torna-se na amostra zero. Esta sequência invertida em tempo é repetida seis vezes durante o 22º intervalo de linha horizontal de cada campo para gerar o sinal de ensaio.

Quando, num receptor, as repetições deste sinal de ensaio são acumuladas e o sinal resultante é aplicado a um filtro tendo a função de transferência realçada na equação (2), um impulso 2T inverso no tempo pode ser substancialmente recuperado. Qualquer distorção de ruído de impulso, no impulso 2T recuperado, pode ser temporiariamente aumentada.

Na figura 13, um sinal de televisão entrelaçado EDTV de écran largo compatível radiodifundido, é recebido por uma antena 1310 e aplicado a uma entrada de antena de um receptor NTSC 1312. O receptor 1312 processa o sinal de écran largo compatível duma maneira normal, para produzir uma mostra de imagem com um alargamento 4:3, com a informação de painel lateral de écran largo a ser em parte (isto é, os componentes de baixa frequência) comprimida em regiões de sobrexploração horizontal fora da vista do espectador e sendo em parte (isto é, os componentes de alta frequência) contida no sinal subportador alternado, o qual é perceptivamente oculto na mostra produzida durante o funcionamento do receptor padrão.

Na figura 13, o sinal EDTV de écran largo compatível recebido pela antena 1310 é também aplicado a um receptor de exploração progressiva de écran largo 1320 capaz de mostrar uma imagem video com um alargamento largo de, por ex., 5:3. O sinal de écran largo recebido é processado por uma unidade de entrada 1322, incluindo sintonizador de radiofrequência (RF) e circuitos de amplificação e um desmodulador video síncrono (desmodulados de quadratura) o qual produz um sinal video de banda de base (NTSCFA) representando o componente em fase do sinal video RF e um sinal (YTNA) representando o componente de fase de quadratura do sinal video RF e circuitos conversores analógico-digitais (ADC), os quais digitalizam os sinais NTSCFA e YTNA para produzir os sinais digitalizados NTSCF e YTN. Os circuitos ADC funcionam numa relação de amostragem de quatro vezes a frequência subportadora de crominância (4 x fsc).

Ambas as versões analógica e digital do sinal NTSCF são aplicadas a um gerador de sinal de temporização receptor 1325. O

sinal analógico é usado para desenvolver sinais de sincronização grosseiros e o componente de sinal de ensaio do sinal digital é usado para sintonia fina dos sinais de sincronização. Opcionalmente, a versão digitalizada do sinal YTN, representando o componente de quadratura do sinal de ensaio, pode também ser aplicada ao gerador 1325 para melhorar o ajuste fino dos sinais de sincronização. O gerador de sinal de temporização receptor 1325 reage aos componentes de sinal de sincronização horizontal e vertical, ao componente de sinal de concentração de sincronização de cor e ao componente de sinal de ensaio do sinal NTSCFA para gerar vários sinais de temporização usados pelo receptor. Estes sinais de temporização incluem um sinal de impulso 4 x fsc, CLK4; um sinal de impulso, ICK, tendo transições tornando-se negativas as quais ocorrem coincidentes com a fase de sinal diferença de cor I do sinal subportadora de cor recebido; dois sinais, ASC e ASC', os quais representam os sinais subportadores alternados de quadratura e são substancialmente idênticos aos sinais do mesmo nome produzidos pelo codificador; um sinal fc o qual representa o sinal portador heterodinador de cinco MHz usado pelo codificador no processamento do componente 3 do sinal EDTV; e um sinal H, o qual indica qual das amostras, num intervalo de linha horizontal do sinal NTSCF é a primeira amostra video activa. Estes sinais são usados pelo receptor de exploração progressiva de écran largo 1320 como descrito abaixo.

O que se segue é uma visão superior do funcionamento de um gerador de sinal de temporização receptor exemplar 1325, mostrado na figura 26. O gerador inclui um dispositivo de anel fechado de fase o qual gera um sinal de impulso CLK4, tendo uma frequência que é substancialmente igual a 4 x fsc e que é fechada em fase com o componente de sinal de rajada de cor do sinal LTSCFA. Os impulsos deste sinal são contados para produzir um sinal identificador de pixel, PID, e um impulso síncrono horizontal interno, IHS. Um microprocessador 2640 reage ao sinal IHS, e a um sinal, L22, o qual indica o intervalo de pixel activo da 22ª linha horizontal de cada campo, para coligir amostras do sinal de ensaio e para as correlacionar com uma versão armazenada do sinal

de ensaio conservada numa ROM 2650. Desta correlação, o microprocessador 2640 ajusta as fases dos sinais CLK4 e IHS de modo a que elas estejam alinhadas com o sinal de ensaio dentro de cinco ns. O microprocessador 2640 também gera um sinal FID, o qual indica qual o campo de sequência de quatro campos NTSC está na altura a ser processado. Os sinais PID e FID são aplicados como sinais de endereço a ROM's internas ao gerador de sinal de temporização para produzir os sinais ASC, ASC' e fc.

Especificamente, na disposição mostrada na figura 26, o sinal em fase analógico, NTSCFA, é aplicado ao circuito electrónico de separação de sinal de sincronização convencional 2610, o qual separa o sinal de sincronização de linha horizontal, HS, e o sinal de sincronização de campo vertical, VS, do sinal NTSCFA. Os sinais VS e HS, são aplicados aos respectivos terminais de entrada de reposição e de impulso de um contador de dez bits 2612. O sinal de saída deste contador é o número de linha, no campo corrente, das amostras dos sinais NTSCF e YTN que estão a ser correntemente fornecidas pelo ADC 1323. Este sinal é aplicado a um detector de linha 22 2614 o qual gera um sinal L22. O sinal L22 é um impulso ocorrendo uma vez por campo, o qual separa o 22º intervalo de linha horizontal do campo.

Um sinal de porta de concentração, BG, é também produzido pelo circuito electrónico 2610. Este sinal é aplicado a um PLL (circuito em fase) convencional 2616 o qual usa o sinal de porta de concentração para separar o componente de sinal de concentração do sinal NTSCFA. O PLL 2616, o qual inclui um cristal ressonante, 2617, regenera o sinal subportador de crominância Fsc, o qual é fechado em fase com o componente de sinal de concentração do sinal NTSCFA. O sinal Fsc é aplicado a um terminal de entrada de um circuito de deslocamento de fase controlável convencional 2618. O circuito 2618 reage a um sinal de controlo de deslocamento de fase analógico, PH, aplicado a um terminal de entrada de controlo, para deslocar a fase do sinal Fsc de um ângulo entre -45 e +45 graus. O sinal de controlo de deslocamento de fase PH é fornecido pelo microprocessador 2640 através de um DAC 2654. A geração

do sinal PH é descrita abaixo em referência às figuras 26a até 26f.

O sinal deslocado em fase, Fsc, fornecido pelo circuito electrónico 2618, é aplicado a um PLL adicional 2620. O PLL 2620, o qual pode ser de projecto convencional fornece um sinal oscilatório de saída, CLK8, que tem uma frequência substancialmente igual a 8 x fsc e que é fechado em fase com o sinal Fsc. O sinal CLK8 é aplicado a um divisor de frequência 2622 o qual divide a frequência do sinal CLK8 para produzir o sinal CLK4.

O sinal CLK4 é aplicado ao terminal de entrada de impulso de um contador de dez bits 2624. O sinal de saída do contador 2624 é o sinal PID o qual, quando o dispositivo está sincronizado, contém um índice de amostras, relativa ao início do intervalo de apagamento horizontal, para cada amostra dos sinais NTSCF e YTN fornecida pelos ADC's 1323. Este índice de amostras é usado para gerar os vários sinais de temporização e sincronização como descrito abaixo. O sinal PID é aplicado ao acesso de entrada de um circuito descodificador 2638. O circuito 2638 gera o sinal de impulso, IHS, o qual está num estado um lógico, para um período do sinal CLK4 coincidente com o sinal PID tendo um valor de 909.

O sinal IHS é aplicado a um terminal de entrada de um circuito electrónico de controlo de escrita de dados 2642. O circuito electrónico 2642 reage aos sinais IHS, CLK4 e L22 e a um sinal pronto de escrita, WRDY, para gerar um sinal de necessidade de escrita, WREQ, para uma memória primeiro a entrar primeiro a sair (FIFO) 2644. A FIFO 2644 reage ao sinal WREQ para armazenar amostras do sinal NTSCF que são aplicadas ao seu acesso de entrada. Quando a FIFO está pronta a aceitar uma nova amostra, aplica um valor um lógico como o sinal WRDY ao circuito electrónico de controlo de escrita de dados 2642. A FIFO 2644 está condicionada pelo sinal WREQ a armazenar todas as amostras do sinal NTSCF ocorrendo entre o tempo em que o sinal L22 indica que amostras, do 22º intervalo de linha horizontal de um campo, estão a ser fornecidas e a ocorrência do impulso do sinal IHS. Quando o sinal IHS é alinhado em condições com o sinal de ensaio, esta operação arma

zena o componente de sinal de ensaio completo, do sinal NTSCF, na FIFO 2644.

Numa realização alternativa do invento, o sinal WREQ é acoplado mais a uma FIFO 2646 (mostrada a tracejado) para condicionar a FIFO 2646 a armazenar amostras representando o 22º intervalo de linha do sinal YTN. Estas amostras são usadas pelo microprocessador 2640 para correlacionar o sinal de ensaio recebido com o sinal de ensaio armazenado e sincronizar assim os sinais de temporização usados no receptor com aqueles usados no estúdio. Nesta configuração alternativa, o sinal WRDY da FIFO 2646 é somado (AND) logicamente com o sinal WRDY fornecido pela FIFO 2644 para aplicação ao circuito de controlo de escrita de dados 2642.

Os valores de amostra armazenados durante o 22º intervalo de linha horizontal de um campo são lidos da FIFO 2644 durante o intervalo de campo seguinte. O microprocessador 2640 lê os dados da FIFO 2644, através do condutor RDATA, provocando repetidamente a geração de um sinal de impulso RREQ. A FIFO indica que está pronta a fornecer o valor de amostra seguinte, pela aplicação de um valor um lógico, como um sinal RRDY, para o microprocessador 2640. Quando o último valor de dados, armazenado da FIFO 2644 foi lido, a FIFO aplica um valor um lógico como o sinal END para o microprocessador 2640. Quando o microprocessador 2640 recebe um sinal END de valor um, ele causa que um sinal de impulso RST seja gerado o qual, por outro lado, repõe a FIFO 2644, activando-a para aceitar dados para o campo seguinte. Na realização alternativa do invento, a FIFO 2646 fornece sinais RRDYJ, ENDJ e JDATA os quais correspondem aos sinais RRDY, END e RDATA fornecidos pela FIFO 2644. Os sinais END e ENDJ são logicamente comparados (OU) (não mostrado) de modo a que qualquer um possa indicar o fim dos dados válidos para o microprocessador 2640.

Os dados lidos da FIFO 2644 e opcionalmente da FIFO 2646 são correlacionados com amostras armazenadas na ROM 2650 as quais, para a sequência PN, são substancialmente idênticas a uma repetição das amostras, do sinal de ensaio armazenadas na ROM 2544 do

gerador de sinal de temporização de estúdio 2. Quando é usado o impulso 2T filtrado e inverso em tempo como um sinal de ensaio, o sinal de ensaio armazenado é substancialmente uma versão inversa em tempo do impulso 2T que foi usado para gerar o sinal de ensaio.

De modo a obter uma correlação entre os sinais de ensaio recebidos e armazenados, tão próxima quanto possível, o microprocessador 2640 ajusta a fase do sinal IHS através de um sinal aplicado ao acesso de entrada de valor pré-ajustado (PV) do contador 2624. Quando ocorre um impulso do sinal IHS, o valor instantâneo do sinal aplicado ao acesso de entrada PV do contador é carregado como o valor de contagem inicial. O microprocessador 2640 ajusta a fase do sinal CLK4 mudando o valor do sinal de deslocamento de fase PH aplicado ao circuito electrónico de deslocamento de fase 2618. O funcionamento de correlação é repetido em cada campo do sinal recebido para manter a sincronização do receptor dentro de tolerâncias próximas (isto é, dentro de 5 ns). Os sinais PV e PH são, com efeito, sinais de referência em tempo os quais alinham os sinais derivados do sinal P_{sc} e o contador 2624 com os sinais correspondentes gerados pelo codificador EDTV de écran largo, descrito acima em referência à figura 1a.

Na presente realização do invento, a ROM 2650 inclui um programa armazenado o qual controla o funcionamento do microprocessador 2640. Além da ROM 2650, o microprocessador 2640 usa uma RAM (memória para ler e escrever) 2648 como uma memória temporária durante o processo de correlação.

O processo de correlação realizado pelo microprocessador 2640 é ilustrado nas cartas de fluxo mostradas nas figuras 26a a 26f. Para simplificar a explicação do processo de correlação, a descrição abaixo assume inicialmente que amostras do sinal de ensaio de sequência PN são armazenadas na FIFO 2644. Modificações ao processo para usar a FIFO 2646 e para usar o impulso 2T invertido em tempo como sinal de ensaio são descritas separadamente.

O que se segue é uma visão ampla do processamento representado pelas cartas de fluxo nas figuras 26a até 26c. Após a ini

cialização das localizações de memória usadas pelo microprocessador (passos 2662-2664), o programa na figura 26a extrai valores de amostra da FIFO 2644 e acumula-os em 124 localizações de memória de uma rede de dados ACC (passos 2666, 2668 e 2680). Se o programa determina (passo 2674) que as amostras não são tiradas no tempo adequado durante a linha 22, isso condiciona o microprocessador a mudar o valor pré-ajustado, PV, aplicado ao contador 2624 (passo 2676) para corrigir o erro de temporização, e então repete os passos de acumulação de amostras.

Na figura 26b, o programa condiciona o microprocessador 2640 a calcular uma sequência de valores de soma de produto. Cada valor de soma de produto representa a soma de cada amostra conservada na rede ACC multiplicada por um valor correspondente de uma rede referência REF a qual conserva um exemplo do sinal de ensaio. Os valores de soma de produto diferentes indicam alinhamentos diferentes das amostras das redes ACC e REF. Como calcula os valores de soma de produto diferentes, o microprocessador (no passo 2698) determina o valor de soma de produto máximo e o alinhamento das redes ACC e REF as quais o determinam.

Os passos do programa, ilustrados pela figura 26c, usam os resultados da operação de correlação ilustrada pela figura 26b para calcular novos valores para o sinal de ajuste de fase PH e para o sinal PV. Este ajustamento traz o sinal de temporização e de impulso, gerado pelos circuitos ilustrados na figura 26, para o alinhamento adequado com os sinais correspondentes usados no codificador EDTV de écran largo.

O processo começa na figura 26a com um bloco 2660 etiquetado COMEÇO (START). Este bloco representa, por exemplo, quaisquer procedimentos de início os quais são realizados pelo microprocessador antes que comece o processo da correlação. Quando o dispositivo é inicializado, o microprocessador, no passo 2662, espera por uma transição para negativo do sinal L22. Esta transição marca o fim do 22º intervalo de linha de um campo. Enquanto esta transição é detectada, o sinal de ensaio deveria ser armazenado na FIFO 2644. No passo 2664, o microprocessador 2640 gera

cada entrada numa rede de localizações de memória, ACC, e atribui um valor zero à variável SCCOUNT e aos sinais de saída PV e DPH. A rede ACC é usada para acumular as repetições do sinal de ensaio; a variavável SCCOUNT mantém uma contagem das variáveis de amostra lidas da FIFO 2644. No passo 2666, o microprocessador 2640 lê um valor de amostra da FIFO 2644, atribui o valor de amostra à variável RDATA. No passo 2668, o microprocessador incrementa a variável de contagem de amostra, SCCOUNT.

Como cada valor de amostra é lido da FIFO 2644, o microprocessador, no passo 2670, verifica o estado do sinal END fornecido pela FIFO 2644. Se o sinal END está no estado lógico, não podem ser lidas mais amostras da FIFO 2644. Neste exemplo, o microprocessador 2640 repõe a FIFO 2644 no passo 2672. Se, no passo 2674, a contagem de amostra (SCCOUNT) é maior do que 898, indicando que um sinal de ensaio completo foi armazenado na FIFO 2644, o microprocessador 2640 deriva para o bloco 2682 da figura 26b. Por outro lado, no passo 2676, um valor de 899 menos a contagem de amostra (SCCOUNT) é atribuído ao sinal PV e o processo de correlação é recomeçado. Os passos 2672 até 2676 asseguram que o sinal IHS é aproximadamente alinhado com o sinal L22 antes de ser tentada uma correlação.

Se, no passo 2670, o sinal END está num estado zero lógico, o microprocessador, no passo 2678, verifica se a contagem de amostra é menor que 154. Se for assim, as amostras representam a porção do 22º intervalo de linha horizontal o qual inclui o intervalo de apagamento horizontal. Este intervalo é ignorado visto que ele não inclui qualquer dos sinais de ensaio. Consequentemente, a derivação sim (Y) do bloco de decisão 1678 condiciona o microprocessador 2640, no passo 2666, para ler o valor de amostra seguinte da FIFO 2644.

Se a contagem de amostra, SCCOUNT, no passo 2678 for maior ou igual a 154, o microprocessador acumula o valor de amostra, RDATA, na rede ACC. Visto que cada sequência repetida do sinal de ensaio inclui 124 valores de amostra, amostras que são separadas por 123 amostras intervenientes são valores de amostra corres

pondentes de sequências sucessivas. O passo 2680 determina o índice (IXP) na rede ACC para a amostra corrente usando a adição de módulo (MOD) 124 (passo 2680) e adiciona então o valor de amostra à soma acumulada naquele índice. O microprocessador 2640 deriva para o passo 2666 uma vez realizado o passo 2680.

O passo 2682 da figura 26b, o qual é realizada devido a uma derivação Y do bloco de decisão 2674, começa o processo de correlação. Neste processo, os dados acumulados na rede ACC são correlacionados com os dados de referência numa rede REF, a qual está armazenada na ROM 2650. O processo de correlação trata cada uma das redes ACC e REF como sendo circulares em estrutura, isto é, aceita que a entrada no índice 0 segue à entrada no índice 123. Idealmente, o processo de correlação procederia como segue. Cada valor na rede ACC é multiplicado por um valor correspondente, na rede REF, e os produtos resultantes são somados para gerar um valor. Em seguida, os indícios das redes ACC e REF são desligados para mudar a sua correspondência e seria gerado outro valor. Este processo é repetido até que todas as possíveis correspondências tenham sido tentadas. É uma propriedade da sequência PN que o maior valor gerado ocorra na correlação mais próxima entre as redes ACC e REF.

Referindo a figura 26b, o passo 2682 atribui um valor de zero a uma variável INIX a qual conserva o valor de desligar de índice, para as redes ACC e REF. No passo 2683, uma variável MSUM, a qual conserva a soma máxima de valores de produto, é atribuído um valor de zero e cada entrada de uma rede SUM é ajustada para zero. A rede SUM conserva os valores de soma de produto para cada correspondência entre ACC e REF conforme elas são calculadas. O passo seguinte, 2684, atribui o valor em INIX ao índice, IXP, para a rede ACC e atribui um valor de zero ao índice, IXR, para a rede REF.

Os passos 2686, 2688 e 2690 implementam uma aproximação de uma operação de multiplicação que é usada para formar cada produto de um valor de soma de produtos. O bloco de decisão 2686 verifica se o valor, de referência indexado correntemente, é negativo.

Se for, a derivação Y, do bloco de decisão provoca que o passo 2688 seja executado em seguida. Doutro modo, é executado o passo 2690. O passo 2688 subtrai o valor indexado correntemente de ACC do valor na rede SUM, enquanto o passo 2690 adiciona o valor indexado de ACC ao valor na rede SUM. Este processo reduz efectivamente a rede REF a uma rede contendo apenas valores de +1 ou -1 à dimensão que as entradas da rede REF multiplicam entradas da rede ACC. Visto que, na presente realização do invento, os sinais de televisão são quantificados em dois valores de complemento de oito bits, ou de -40 IRE e 100 IRE correspondem aos respectivos valores quantificados de -128 e +127, amostras do sinal de ensaio representando valores menores que 30 IRE são negativas e amostras representando valores maiores que 30 IRE são positivas. Enquanto esta aproximação é menos rigorosa do que uma verdadeira operação de multiplicação, os inventores determinaram que ela produz satisfatoriamente resultados e reduz significantemente o tempo de computação para a operação de correlação.

O passo 2692 incrementa as variáveis de índice IXR e IXP. A variável IXP é o módulo 124 incrementado para implementar a correlação circular descrita acima. O bloco de decisão 2694 provoca as operações de soma e produto para repetir enquanto IXR é menor que 124. Enquanto IXR é igual a 124, todas as entradas da rede de referência foram usadas e a operação de soma e produto está completa para o valor de desligar conservado na variável INIX.

O bloco de decisão 2696 compara o valor absoluto da soma computada há pouco com o valor absoluto da maior soma computada até aqui, MSUM. Se a nova soma é maior que MSUM, ela é atribuída, no passo 2698, à MSUM, e o desligar, INIX, entre as redes ACC e REF que foi usado para desenvolver a nova soma é atribuído à variável MIX. Depois de executar o passo 2698 - ou na derivação não (N) do bloco de decisão 2696 - o valor da variável INIX é aumentado de um. Se, no passo 2702, o valor de INIX é menor que 123, a computação da soma de termos de produtos continua, no passo 2684, com um maior desligar entre as redes ACC e REF.

Quando o valor de INIX iguala ou excede 122, a correlação

circular das redes ACC e REF está completa. O microprocessador 2640 executa em seguida o bloco de decisão 2704 mostrado na figura 26c. O bloco 2704 compara a soma dos valores de produto para os valores de desligar de índice que circundam imediatamente MIX. Se a grandeza da soma de valor de produto para o índice menor que MIX, é maior do que aquela para o índice maior que MIX, o passo 2708 atribui SUM⌈MIX-2⌋ a uma variável PSUM e atribui o valor MIX-1 a uma variável PIX. Doutro modo, os valores de SUM⌈MIX+2⌋ e MIX+1 são atribuídos às variáveis PSUM e PIX no passo 2714. Estes passos estabelecem o desligar opcional entre as redes ACC e REF como estando entre os valores conservados no MIX e PIX. Os blocos de decisão 2710 e 2716 seguindo os passos respectivos 2708 e 2716 verificam a grandeza da diferença respectiva entre |SUM⌈MIX+1⌋| e PSUM ou |SUM⌈MIX-1⌋ e PSUM contra um valor de limiar mínimo, DELTA. Uma diferença menor do que este valor de limiar indica que o receptor e o sinal transmitido são alinhados dentro de 5 ns. Se a diferença excede o valor de limiar, é desejável um ajustamento adicional nas fases dos sinais CLK4 e IHS. Assim, nos passos respectivos 2712 e 2718, o microprocessador 2640 atribui novos valores às variáveis PV e DPH. A determinação de, se um ajustamento de fase é necessário e o cálculo do valor de ajustamento de fase a ser atribuído a variável DPH, usa valores de produtos de soma que são deslocados por um índice em cada direcção de MIX e PIX. Estes valores de produtos de soma ficam em porções de uma curva em forma de sino que têm a maior inclinação. Em consequência, estes valores de produtos de soma são os mais sensíveis às ligeiras mudanças de fase provocadas pelo ajustamento do valor do sinal PH.

Após executar qualquer dos passos 2712 ou 2718 ou nas derivações Y de qualquer dos blocos de decisão 2710 ou 2716, o microprocessador 2640 executa o bloco de decisão 2720. O bloco 2720 verifica se a maior soma de valores de produto é negativa. Se for, o valor do sinal FID, fornecido pelo microprocessador 2640 a um trinco 2652, é ajustado a zero no passo 2724. De outro modo, o valor de FID é incrementado no passo 2722. Como realçado acima, o sinal de ensaio fornecido pelo codificador é invertido (isto é

100 IRE correspondem a -128 e -40 IRE corresponde a +127) uma vez todos os quatro campos para transmitir o identificador de campo (0, 1, 2 ou 3) ao receptor. Depois de executar qualquer dos passos 2722 ou 2724, o microprocessador 2640 deriva para o passo 2662 para começar a operação de correlação para o campo video seguinte. Assim, a operação de correlação continua enquanto os sinais EDTV de écran largo são recebidos.

Visto que o sinal video NTSC é transmitido como um sinal de banda lateral de vestígio, e visto que o sinal de ensaio ou é a sequência PN ou o impulso 2T inverso em tempo e filtrado, ocupa a largura de banda completa do sinal video, a operação de correlação descrita acima pode ser afectada por distorção multi-percurso. Um sinal secundário (fantasma) forte pode causar difonia entre os componentes de fase em fase e quadratura do sinal video primário pela mudança da fase aparente do sinal portador video. Este erro de fase aparente ocorre porque o portador detectado pelo desmodulador síncrono 1322 da figura 13, é o vector soma dos portadores dos sinais primário e fantasma. Quando este portador detectado é usado para desmodular o sinal video, porções de componente em fase do sinal primário aparecem no componente de fase de quadratura desmodulado e vice-versa. Isto reduz a amplitude do sinal de ensaio e adiciona a distorção de quadratura ao mesmo.

Um processo de compensar a distorção de percurso múltiplo potencial é para usar ambos os componentes de fase em fase e quadratura do sinal de ensaio na operação de correlação. Isto é conseguido tratando os componentes em fase e quadratura do sinal video, NTSCF e YTN, respectivamente, como as partes reais e imaginárias de um sinal complexo único. As modificações das figuras 26a, 26b e 26c, para conciliar o sinal YTN adicionado ao sinal NTSCF, são mostradas nas figuras 26d, 26e e 26f, respectivamente. O algorítmo descrito por estas figuras é essencialmente o mesmo que o algorítmo descrito acima. Consequentemente, apenas as diferenças entre as figuras 26a, 26b e 26c e as respectivas figuras 26d, 26e e 26f são descritas. Na figura 26d uma variável JDATA e uma rede ACCJ são adicionadas para conservar as amostras de fase de quadra

tura fornecidas pela FIFO 2646. Os valores de amostra são fornecidos para a variável JDATA da FIFO 2646 no passo 2766. No passo 2780, as amostras da FIFO 2646 são acumuladas na rede ACCJ ao mesmo tempo que as amostras da FIFO 2644 são acumuladas numa rede ACCR. A rede ACCR é a mesma que a rede ACC da figura 26a.

Quando o passo 2782 da figura 26e é executado, as redes ACCR e ACCJ têm valores representando a acumulação respectiva de seis exemplos do componente em fase e seis exemplos do componente de fase de quadratura do sinal de ensaio. No passo 2783, as redes SUMR e SUMJ são inicializadas em adição à rede SUM. No passo 2786, o produto de amostras representando o componente em fase do sinal de ensaio conservado na rede ACCR e amostras de um sinal de ensaio em fase armazenado, conservado numa rede REFR e o produto de amostras representando a componente de fase de quadratura do sinal de ensaio conservado na rede ACCJ e amostras de um sinal de ensaio de fase de quadratura armazenado, conservado numa rede REFJ, são somados e armazenados numa rede SUMR. No passo 2786, o produto dos valores correspondentes nas redes REFJ e ACCR é subtraído do produto de valores nas redes REFR e ACCJ. Os valores diferença resultantes são acumulados numa entrada da rede SUMJ. Valores correspondentes na rede SUMR e SUMJ são elevados ao quadrado e somados no passo 2795 para calcular um valor da rede SUM. O cálculo ilustrado no passo 2786 é uma multiplicação de um vector complexo (ACCR, ACCJ) representando os componentes em fase e fase de quadratura do sinal de ensaio recebido por um conjugado complexo, um vector complexo (REFR, REFJ) representando os componentes em fase e fase de quadratura do sinal de ensaio referência armazenado.

Quando o passo 2804 da figura 26f é executado, a rede SUM conserva valores representando a soma de produtos das redes ACCR, ACCJ e REFR, REFJ para cada correspondência de indícios entre os dois conjuntos de redes. O algorítmo na figura 26f difere daquele da figura 26c em que a operação de valor absoluto não é usada nos passos 2704, 2710 e 2716, e que o valor SUMR⌈MIX⌋ é usado em lugar do MSUM no passo 2720. Visto que o valor SUMR⌈MIX⌋ é o produto dos componentes em fase dos sinais de ensaio recebidos

e de referência, no índice correspondendo a um valor soma de produtos máximo, é essencialmente o mesmo que o valor MSUM usado na figura 26c. O valor MSUM não é usado neste algorítmo alternativo para sincronizar a sequência de campo, do receptor de televisão, ao do codificador EDTV de écran largo porque, devido às operações de quadratura no passo 2786, o valor de MSUM é sempre positivo.

Em aditamento, para compensar pela distorção de percurso múltiplo, o algorítmo ilustrado pelas figuras 26d-26f pode melhorar a imagem produzida por um receptor EDTV de um sinal fraco ou ruidoso. Este melhoramento em característica ocorre porque a operação de correlação usa energia de sinal no componente de quadratura do sinal recebido em aditamento à energia no componente em fase. O algorítmo apresentado acima, em referência às figuras 26a-26c, usa apenas energia no componente em fase do sinal recebido.

Se é usado o impulso, 2T filtrado invertido em tempo, como o sinal de ensaio, o processo de correlação é modificado para incluir cálculos adicionais (não mostrados) entre o passo 2674 da figura 26a, e o passo 2682 da figura 26b, o qual simula o filtro mostrado na figura 25c, e para substituir os passos 2686, 2688 e 2690 com um passo (não mostrado) que multiplica na realidade as entradas na rede ACC por entradas na rede REF. Também pode ser desejável encurtar o número de amostras na sequência repetida para, por exemplo, 40, visto que não há energia desperdiçada no sinal 2T filtrado para lá das 40 amostras. De outro modo, o procedimento para correlacionar o sinal de ensaio com o sinal referência é o mesmo que o descrito acima. Como uma alternativa para simular o filtro passa tudo, mostrado na figura 25d, usando o microprocessador 2640, o gerador de sinal de temporização receptor mostrado na figura 26, pode incluir circuitos electrónicos (não mostrados) tal como aquele mostrado na figura 26d, no acesso de entrada da FIFO 2644. Estes circuitos electrónicos provocariam uma sequência de seis repetições de um impulso 2T invertido em tempo a serem armazenadas na FIFO 2644. Nesta realização, o sinal de ensaio armazenado seria também um impulso 2T invertido em tempo.

Referindo, uma vez mais, a figura 26, o sinal identificador de pixel, PID, gerado pelo contador 2624 é aplicado a um descodificador 2626 o qual emite um sinal de impulso de referência de tempo, H, tendo uma largura de impulso de aproximadamente 70 ns, quando o valor do sinal PID é 156. Este impulso de referência de tempo é emitido uma vez para cada linha horizontal de sinal video e corresponde à primeira amostra de video activo na linha. O sinal PID; o sinal de identificação de campo, FID, gerado pelo microprocessador 2640 e armazenado no trinco 2652; e um sinal O/E, fornecido pelo contador 2612, o qual indica se a linha corrente de amostras é uma linha ímpar ou par no seu campo; são aplicados a ROMs 2628 e 2630. Estes ROMs podem ser programados similarmente com os respectivos ROMs 2530 e 2532 descritos acima em referência à figura 25. A única diferença entre os ROMs 2628, 2630 e os ROMs 2530, 2532 é o número de bits no sinal de endereço PID. O sinal PID na figura 26 é um sinal de dez bits o qual muda numa relação de 4 x fsc, enquanto o sinal PC, usado na figura 25, é um sinal de onze bits o qual muda numa relação de 8 x fsc. A ROM 2628 gera os sinais subportadores alternados ASC e ASC'. A ROM 2630 gera o sinal de heterodinação de 5 MHz fc. Estes sinais são usados pelos circuitos electrónicos descodificadores como descrito abaixo.

O sinal O/E e o sinal FID são adicionalmente aplicados a uma ROM 2634. A ROM 2634 é programada para produzir um sinal de saída um lógico para cada intervalo de linha horizontal, no qual a primeira amostra video activa tem um componente de sinal de crominância na fase Q do sinal subportador de cor regenerado Fsc. O sinal fornecido pela ROM 2634 é logicamente somado (AND) com o sinal H numa porta E (AND) 2636. O sinal de impulso fornecido pela porta E (AND) 2636 é aplicado ao terminal de entrada de reposição, R, de um divisor de frequência 2632. O terminal de entrada de sinal do divisor de frequência 2632 é acoplado para receber o sinal de impulso 4 x fsc, CK4. O sinal de saída do divisor de frequência 2632 é o sinal ICK o qual tem uma frequência substancialmente igual a 2 x fsc e o qual tem transições tornando-se negativas que ocorrem em coincidência substancial com a fase I do sinal subpor-

tador de cor, Fsc.

Referindo a figura 13, o sinal NTSCF é aplicado a uma unidade integradora-diferenciadora intraquadro 1324 a qual integra (combina aditivamente) e diferencia (combina subtractivamente) linhas de imagem afastadas 262H dentro de um quadro, em frequências maiores que 1,7 MHz, para recuperar o sinal principal N e o sinal modulado em quadratura M substancialmente livre de difonia V-T. É fornecida uma banda de guarda de difonia horizontal de 200 KHz, entre a frequência de operação de limite mais baixo 1,7 MHz do integrador-diferenciador intraquadro 1324 e a frequência de operação de limite mais baixo 1,5 MHz de um integrador intraquadro 38, usado no codificador da figura 1a. Esta banda de guarda elimina substancialmente difonias entre o sinal M e os componentes de sinal de luminância do sinal N. O sinal recuperado N contém informação a qual é idêntica visualmente e essencialmente à informação de imagem do sinal principal C/SL, devido à alta correlação de imagens intraquadro visual do sinal principal original C/SL como integrado intraquadro no codificador da figura 1a.

Detalhes da unidade integradora-diferenciadora 1324 são mostrados na figura 15. O sinal NTSCF é filtrado passa baixo pela unidade 1510 para produzir um componente "BAIXOS" o qual é combinado subtractivamente com o sinal NTSCF numa unidade 1512 para produzir o componente "ALTOS" do sinal NTSCF. Este componente é retardado de um período de campo, integrado (combinado aditivamente) e diferenciado (combinado subtractivamente) por uma unidade 1513 para produzir um componente de altos integrado NH numa saída de integração (+), e o sinal M numa saída de diferenciação (-). Circuitos electrónicos exemplares para usar como o integrador diferenciador 1513 são mostrados na figura 16. O componente NH é somado, num adicionador 1514 com um sinal de saída retardado 262H, do filtro 1510 para produzir o sinal N.

Referindo a figura 13, o sinal M é acoplado a uma unidade desmoduladora de quadratura e expansora de amplitude 1326 para desmodular sinais auxiliares X e Z em resposta a sinais subportadores alternados ASC e ASC', os quais têm a mesma característica

que os sinais ASC e ASC' descritos acima em referência com o circuito electrónico de codificador EDTV de écran largo. Os sinais desmodulados X e Z contêm informação a qual é idêntica visualmente essencialmente à informação de imagem do sinal ESH e ao sinal de saída da unidade 74 na figura 1a, respectivamente, devido à alta correlação de imagem intraquadro destes sinais como integrados intraquadro por um codificador da figura 1a. Circuitos electrónicos exemplares, os quais podem ser usados para o expansor de amplitude e desmodulador de quadratura 1326, são mostrados na figura 27. Estes circuitos electrónicos incluem dois multiplicadores 2750 e 2752 os quais multiplicam o sinal M por ASC e ASC', respectivamente. Os sinais fornecidos pelos multiplicadores 2750 e 2752 são filtrados pelos respectivos filtros passa baixo 2753 e 2757, os quais têm uma banda passante de por exemplo, 0 a 1,5 MHz. Os filtros 2752 e 2757 retiram componentes de modulação de alta frequência indesejáveis. Os sinais fornecidos pelos filtros 2753 e 2757 são sujeitos a uma função gama inversa, através das PROM's 2754 e 2756, respectivamente, para produzir os sinais X e Z.

Referindo a figura 13, a unidade 1328 comprime em tempo os altos de painel lateral codificados de cor (sinal X) de modo a que eles ocupem os seus lapsos de tempo originais, recuperando portanto o sinal NTSCH. O sinal NTSCH é substancialmente idêntico ao sinal NTSCH descrito acima em referência à figura 1a.

Um descodificador de altos de luminância (Y) 1330 descodifica os altos horizontais de luminância (sinal Z) num formato de écran largo. Os lados são expandidos em tempo para inverter a compressão em tempo realizada pelo codificador da figura 1a, e o centro é comprimido em tempo para inverter a expansão em tempo realizada pelo codificador da figura 1a.

Na figura 17, a qual mostra detalhes da unidade 1330 da figura 13, o sinal Z é aplicado a um separador lateral-central (desmultiplexador) 1710 o qual fornece sinais laterais e central de altos de luminância separados, YHO e YHE respectivamente. O desmultiplexador 1710 é controlado por um contador 1706 e um des-

codificador 1708. O contador 1706 é reposto pelo sinal H num tempo correspondente ao primeiro pixel activo do sinal Z e é temporizado pelo sinal 4 x fsc CK4 para contar os pixels do sinal Z. O descodificador 1708 reage a um sinal de valor de contagem fornecido pelo contador 1706 para produzir um sinal de controlo o qual condicioda o desmultiplexador 1710 para dirigir os pixels de painel lateral (valores de contagem 0-13 e 740-753) para o sinal YHO e para dirigir os pixels de painel central (valores de contagem 14-739) para o sinal YHE. Os sinais YHO e YHE são respectivamente expandidos em tempo e comprimidos em tempo pelas unidades 1712 e 1714 usando técnicas de projecção, descritas acima em referência às figuras 12 e 12a até 12d para produzir sinais representando os componentes de alta frequência de luminância para os lados e centro da imagem, YHS e YHC, respectivamente. Estes sinais são reunidos por uma unidade 1716.

A figura 14 descreve o aparelho de reunião de painel lateral-painel central adequado para usar como juntador 1716. Na figura 14, o juntador é mostrado como compreendendo uma rede 1410 para produzir o sinal de luminância de largura de banda completa YF' do componente de sinal de luminância de painel lateral YS e componente de sinal de luminância de painel central YC, bem como um juntador de sinal I 1420 e um juntador de sinal Q 1430 os quais são idênticos em estrutura e funcionamento à rede 1430. O painel central e os paineis laterais são sobrepostos propositadamente por, por exemplo, dez pixels; os sinais de painel central e lateral repartiram completamente vários pixels redundantes do processo de codificação e transmissão de sinal como ilustrado pela figura 3.

No receptor de écran largo, os paineis central e lateral são reconstruídos dos seus respectivos sinais, mas em virtude da expansão em tempo, compressão em tempo e filtragem realizada nos sinais de painel lateral e central, vários pixels, nos limites de painel lateral e central são corrompidos ou distorcidos. As regiões de sobreposição (OL) e os pixels corruptos (CP, ligeiramente exagerados para clarificação) são indicados por formas de onda associadas com os sinais YS e YC na figura 14. Se os paineis não

tiverem região de sobreposição, os pixels corrompidos confinariam uns com os outros, e uma costura seria visível. Uma região de sobreposição de largura de dez pixels foi encontrada para ter largura suficiente para compensar por três a cinco pixels de limite corruptos.

No juntador 1410, um multiplicador 1411 multiplica o sinal de painel lateral YS por uma função de ponderação W nas regiões de sobreposição, como ilustrado pela forma de onda associada. O sinal produzido pelo multiplicador 1411 é aplicado a um combinador de sinal 1415. Similarmente, um multiplicador 1412 multiplica o sinal de painel central YC por uma função de ponderação complementar (1-W) nas regiões de sobreposição, como ilustrado pela forma de onda associada, e aplica o sinal resultante ao combinador 1415. As funções de ponderação W e 1-W mostra uma característica tipo rampa linear sobre as regiões de sobreposição e contém valores entre 0 e 1. Após a ponderação, os pixels de painel lateral e central são somados pelo combinador 1415 de modo a que cada pixel reconstruído é uma combinação linear de pixels de painel lateral e central.

As funções de ponderação aproximariam, de preferência, a unidade próximo do limite mais dentro da região sobreposta, e aproximariam zero no limite mais fora. Isto assegurará que os pixels corrompidos têm relativamente pouca influência no limite de painel reconstruído.

As funções de ponderação W e 1-W podem ser rapidamente geradas por uma rede incluindo uma tabela de consulta (não mostrada) que reage a um sinal de entrada representativo das posições de pixel, e um combinador subtractivo (não mostrado). A tabela de consulta é programada para fornecer valores de saída de função de rampa de 0 a 1 na região de sobreposição, em resposta ao sinal de entrada. O sinal de entrada pode ser desenvolvido numa variedade de maneiras, tais como por um contador de pixel o qual é reposto pelo sinal H.

Referindo a figura 13, um modulador de amplitude 1332 modula em amplitude o sinal do descodificador 1330 num portador de

5,0 MHz fc. O sinal modulado em amplitude é depois filtrado passa alto por um filtro 1334 com uma frequência de corte de 5,0 MHz para remover a banda lateral mais baixa. No sinal de saída do filtro 1334, as frequência de painel central de 5,0 a 6,2 MHz são recuperadas e as frequências de painel lateral de 5,0 a 5,2 MHz são recuperadas. O sinal do filtro 1334 é aplicado a um adicionador 1336.

O sinal NTSCH, do compressor 1328, é aplicado a uma unidade 1340 a qual separa os altos de luminância dos altos de crominância para produzir os sinais YH, IH e QH. Isto pode ser conseguido pela disposição da figura 18.

Na figura 18 um filtro passa banda H-V-T 1810, o qual tem a configuração da figura 10c e uma banda passante de 3,58 ± 0,5 MHz, passa os componentes de banda de crominância do sinal NTSCH para um combinador subtractivo 1814, o qual recebe o sinal NTSCH que foi retardado através de um retardo equalador de tempo de trânxisto 1812. O sinal de altos de luminância separado YH aparece na saída do combinador 1814. O sinal filtrado NTSCH do filtro 1810 é desmodulado em quadratura pelo circuito electrónico o qual inclui os trincos 1815 e 1816, dois circuitos complementares selectivos 1818 e 1820, um inversor 1822 e um divisor de frequência 1824. Os trincos 1815 e 1816 reagem ao sinal ICK e são invertidos logicamente, respectivamente, para armazenar amostras representando os respectivos sinais diferença de cor I e Q. Como realçado acima, em referência à figura 9, estas amostras alternam em polaridade. Para inverter a polaridade das amostras de diferença de cor Q e I alternadas, o desmodulador inclui os dois circuitos complementares 1818 e 1820. Estes circuitos reagem a um sinal fornecido pelo divisor de frequência 1824, tendo uma frequência que é metade da frequência do sinal ICK para inverter apenas os valores de amostra alternados fornecidos pelos trincos 1815 e 1816. Os sinais de saída dos dois circuitos complementares 1818 e 1820 são, respectivamente os sinais diferença de cor IH e QH.

O sinal N da unidade 1324, é separado nos seus componentes constituintes de luminância e crominância YN, IN e QN através

de meios de um separador luminância-crominância 1342 o qual pode ser o mesmo que o separador 1340, descrito acima.

Os sinais YH, IH, QH e YN, IN, QN são fornecidos como entradas para um descodificador de formato Y-I-Q 1344, o qual descodifica os componentes de luminância e crominância num formato de écran largo. Detalhes do descodificador 1344 são mostrados na figura 19.

Na figura 19, os sinais YN, IN e QN são separados em baixos de painel lateral comprimido YO, IO, QO e com sinais de painel central expandido YE, IE, QE através de meios de um separador de sinal de painel lateral-central (desmultiplexador em tempo) 1940. O desmultiplexador 1940 pode empregar os princípios do desmultiplexador 1710 e os seus circuitos periféricos 1706 e 1708 explicados previamente em referência à figura 17.

Os sinais YO, IO e QO são expandidos em tempo por um factor de expansão lateral (o inverso do factor de compressão lateral no codificador da figura 1a) através de meios de um expansor em tempo 1942 para restabelecer a relação espacial original dos baixos de painel lateral no sinal de écran largo, como representado pelos sinais de baixos de painel lateral restaurado YL, IL e QL. Semelhantemente, para arranjar lugar para os paineis laterais, os sinais de painel central YE, IE e QE são comprimidos em tempo por um factor de compressão central (o inverso do factor de expansão central no codificador da figura 1a) através de meios de um compressor em tempo 1944 para restaurar a relação espacial original do sinal de painel central num sinal de écran largo. Os sinais de saída produzidos pelo compressor 1944 são os sinais de painel central recuperados YC, IC e QC. O compressor 1944 e o expansor 1942 podem ser do tipo descrito acima com referência à figura 12.

Os altos de painel lateral restaurados espacialmente YH, IH e QH são combinados com baixos de painel lateral restaurados espacialmente YL, IL e QL através de um combinador 1946 para produzir sinais de painel lateral reconstruídos YS, IS e QS. Estes sinais são reunidos com o sinal de painel central reconstruindo

YC, IC e QC através de meios de um juntador 1960 para formar um sinal de luminância de écran largo reconstruído parcialmente YF_o' e sinais diferença de cor de écran largo reconstruídos IF' e QF'. A junção dos componentes de painel lateral e central é conseguida numa maneira a qual elimina virtualmente uma costura visível no limite entre os paineis central e lateral, aparelho adequado para usar como o juntador 1960 é descrito acima em referência à figura 14.

Referindo a figura 13, o sinal YF_o' fornecido pelo descodificador 1344, é acoplado ao adicionador 1336 onde ele é somado com o sinal de luminância de alta frequência do filtro 1334 para gerar um sinal de luminância de banda de frequência larga reconstruída YF'.

Os sinais YF', IF' e QF' são convertidos do formato de exploração entrelaçada para progressiva através de meios dos conversores 1350, 1352 e 1354, respectivamente. O conversor de exploração progressiva de luminância 1350 também responde ao sinal de luminância de "ajuda" YT de um descodificador de formato 1360, o qual descodifica o sinal de "ajuda" codificado YTN. O descodificador 1360 descodifica o sinal YTN num formato de écran largo e exibe uma configuração do tipo mostrado na figura 17.

Os conversores 1352 e 1354 I e Q convertem os sinais de exploração entrelaçada em sinais de exploração progressiva através de linhas de integração temporárias afastadas de um quadro para produzir a informação de linha de exploração progressiva em falta. Isto pode ser conseguido por aparelhos do tipo mostrado na figura 20.

Na figura 20, os sinais entrelaçados IF' (ou QF') são retardados 263H por um elemento 2010 e então aplicados ao acesso de entrada de uma memória de acesso duplo 2020. Este sinal retardado é sujeito a um retardo 262H adicional por um elemento 2012 antes de ser adicionado ao sinal de entrada não retardado no adicionador 2014. O sinal de saída do adicionador 2014 é acoplado a uma rede divisora por dois 2016. O sinal produzido pela rede 2016 é aplicado a um acesso de entrada de uma memória de acesso duplo

2018. As memórias 2020 e 2018 aceitam dados numa relação 4 x fsc e fornecem dados numa relação 8 x fsc. Os acessos de saída das memórias 2018 e 2020 são acoplados a um multiplexador (MUX) 2022 o qual comuta entre os sinais fornecidos pelas memórias 2018 e 2020 para produzir um sinal de exploração progressiva de saída IF(QF). Também mostrado na figura 20 são as formas de onda ilustrativas do sinal de entrada entrelaçado (duas linhas, com amostras de pixel designadas C e X) e o sinal de saída de exploração progressiva compreendendo amostras de pixel C e X.

A unidade conversora de exploração progressiva de luminância 1350 é similar àquela mostrada na figura 20, excepto que o sinal YT é adicionado, como mostrado pela disposição da figura 21.

Referindo a figura 13, os sinais de exploração progressiva de écran largo YF, IF e QF fornecidos pelos conversores 1350, 1352 e 1354, são convertidos para a forma analógica através de meios de um conversor digital a analógico 1362 o qual produz os sinais Y, I e Q que são aplicados a um processador de sinal video e unidade amplificadora de matriz 1364. O componente processador de sinal video da unidade 1364 inclui amplificação de sinal, exploração de nível DC (corrente contínua), picos, controlo de brilho, controlo de contraste e outros circuitos de processamento de sinal video convencional. O amplificador de matriz 1364 combina o sinal de luminância Y com os sinais diferença de cor I e Q para produzir sinais video representativos de imagem de R, G e B (vermelho, verde e azul). Estes sinais de cor são amplificados pelos amplificadores excitadores de mostrador na unidade 1364 a um nível adequado para excitar directamente um dispositivo de visor de imagem de cor de écran largo 1370, por exemplo um cinescópio de écran largo.

R E I V I N D I C A Ç Õ E S

1 - Aparelho compreendendo:

- uma fonte de sinal de televisão tendo um componente de sinal principal incluindo um subcomponente de sinal de luminância e um subcomponente de sinal de informação de cor, e um componente de sinal de aumento codificado;

- meios de separação de sinal, acoplados à dita fonte, para separarem o dito componente de sinal principal e o dito componente de sinal auxiliar do dito sinal video;

- meios de processamento de sinal principal, acoplados aos ditos meios de separação de sinal, para separarem o subcomponente de sinal de luminância e o subcomponente de sinal de informação de cor do dito componente de sinal principal;

caracterizado por:

- o dito sinal de televisão fornecido pela dita fonte (1310) incluir um componente de sinal de ensaio;

- os ditos meios de separação de sinal (1322-1323) separarem adicionalmente o dito componente de sinal de ensaio do dito sinal de televisão fornecido pela dita fonte; e o dito aparelho compreender adicionalmente:

- meios (1325), acoplados aos ditos meios de separação de sinal, para processarem o dito componente de sinal de ensaio para desenvolverem um sinal de referência de tempo;

- meios descodificadores (1326) acoplados aos ditos meios de separação de sinal e que reagem ao dito sinal de referência de tempo para descodificarem o dito componente de sinal de aumento codificado para gerarem um sinal auxiliar descodificado (YH);

- meios (1344) para combinarem o dito sinal auxiliar descodificado com um dos ditos subcomponente de sinal de luminância e o dito subcomponente de sinal de informação de cor para gerarem sinais video representando uma imagem video melhorada.

2 - Aparelho de acordo com a reivindicação 1, caracterizado por:

- o dito sinal de televisão incluir primeiro e segundo componentes de sinal de sincronização, tendo uma relação de fase mútua que se repete com um período de N intervalos de campo, onde N é um inteiro positivo maior que um;

- o dito sinal de ensaio ser invertido em polaridade para uma saída de todos os N intervalos de campo para indicar a relação de fase; e

- os ditos meios (1325) para processarem o dito sinal de ensaio, incluirem meios que reagem à polaridade do dito sinal de ensaio para gerarem os ditos primeiro (CLK4) e segundo (IHS) componentes de sinal de sincronização, tendo substancialmente a dita relação mútua de fase.

3 - Aparelho de acordo com a reivindicação 1, caracterizado por:

- o dito sinal de ensaio incluir repetições múltiplas de um sinal de ensaio básico e ocorrer durante uma porção de um período de linha horizontal, em cada período de campo do dito sinal de televisão;

- os ditos meios (1325) para processarem o dito sinal de ensaio incluirem:

- meios de acumulação de valores de amostras (2644 ou 2646) para combinação das repetições plurais do sinal de ensaio básico, ocorrendo durante um período de campo do dito sinal de televisão para desenvolverem um sinal de ensaio básico acumulado; e

- meios (2640, 2650) para correlacionarem o dito sinal de ensaio básico acumulado com um sinal de ensaio de referência para gerarem o dito sinal de referência de tempo.

4 - Aparelho de acordo com a reivindicação 3, caracterizado por:

- o dito sinal de ensaio incluir um componente em fase e um componente de fase em quadratura;

- os ditos meios de acumulação de valores de amostras incluirem meios (2644, 2646) para combinarem separadamente as repetições plurais dos componentes em fase e de fase em quadratura do dito sinal de ensaio básico para desenvolverem os respectivos sinais de ensaio básicos acumulados em fase e de fase em quadratura; e

- os ditos meios para correlacionarem, incluirem meios para correlacionarem os ditos sinais de ensaio acumulados em fase e de fase em quadratura com os sinais de ensaio de referência em fase e de fase em quadratura para gerarem o dito sinal de referência de tempo.

5 - Aparelho de acordo com a reivindicação 3, caracterizado por o dito sinal de ensaio básico e o dito sinal de ensaio de referência representarem uma sequência de ruído pseudo-aleatória.

6 - Aparelho de acordo com a reivindicação 3, caracterizado por:

- o dito sinal de ensaio básico ser um impulso 2T de cosseno aumentado, filtrado em passa tudo, invertido em tempo;

- o dito sinal de ensaio de referência ser um impulso 2T de cosseno aumentado, invertido em tempo; e

- os ditos meios para correlacionarem incluirem:

- meios para filtrarem o dito sinal de ensaio básico para gerarem um sinal de ensaio modificado representando um impulso 2T de cosseno aumentado, invertido em tempo; e

- os meios para correlacionarem o dito sinal de ensaio modificado com o dito sinal de ensaio de referência.

7 - Aparelho de acordo com a reivindicação 1, caracterizado por:

- o subcomponente de sinal de informação de cor, do dito componente de sinal principal, incluir primeiro e segundo sinais de diferença de cor, os quais modulam um sinal subportador suprimido em quadratura e um sinal de sincronização de referência de cor, tendo substancialmente a mesma frequência que o dito sinal

subportador suprimido;

- os ditos meios para processarem o dito sinal de ensaio, incluirem meios (2616, 2618) que reagem ao dito sinal de sincronização de referência de cor e ao dito sinal de ensaio para gerarem um sinal oscilatório de referência; e

- os ditos meios de processamento do sinal principal incluirem meios (1342), que reagem ao dito sinal oscilatório de referência, para desmodularem o subcomponente de sinal de informação de cor do dito componente de sinal principal para obterem os ditos primeiro e segundo sinais de diferença de cor.

8 - Aparelho de acordo com a reivindicação 7, caracterizado por:

- o sinal de televisão fornecido pela dita fonte representar uma imagem, tendo significativamente maior detalhe horizontal do que uma imagem de televisão convencional;

- o dito componente de sinal principal incluir o dito subcomponente de sinal de luminância e o dito subcomponente de sinal de informação de cor que representam uma imagem tendo substancialmente o mesmo nível de detalhe horizontal que a dita imagem de televisão convencional;

- o dito componente de sinal auxiliar (YT) incluir um sinal de luminância filtrado em passa alto, deslocado em frequência, representando a diferença em detalhe horizontal entre a imagem representada pelo sinal fornecido pela dita fonte e a imagem representada pelo dito componente de sinal principal e ocupando uma banda de frequências dentro da banda de frequências ocupada pelo dito componente de sinal principal;

- os ditos meios (1325), para processarem o dito sinal de ensaio, incluirem meios que reagem ao dito sinal de referência de tempo e ao dito sinal oscilatório de referência para gerarem um sinal portador oscilatório;

- os ditos meios de descodificação incluirem meios (1326) para heterodinarem o dito sinal portador oscilatório com o dito

sinal de luminância filtrado em passa alto e deslocado em frequência para gerarem um sinal de luminância filtrado em passa alto; e

- os ditos meios de combinação incluirem meios (1336) para combinarem aditivamente o dito sinal de luminância filtrado em passa alto e o dito componente de sinal principal para gerarem os ditos sinais video representando a dita imagem video melhorada, tendo um maior detalhe horizontal que a dita imagem de televisão convencional.

9 - Aparelho de acordo com a reivindicação 8, caracterizado por:

- o sinal de luminância filtrado em passa alto deslocado em frequência, do dito componente de sinal auxiliar, modular um sinal subportador alternativo suprimido tendo uma frequência dentro da banda de frequências ocupada pelo dito componente de sinal principal;

- os ditos meios (1325) para processarem o dito sinal temporizador, incluirem meios que reagem ao dito sinal de referência de tempo e ao dito sinal oscilatório de referência para regenerarem o dito sinal subportador alternativo (ASC, ASC'); e

- os ditos meios descodificadores (1326) incluirem meios que reagem ao dito componente de sinal auxiliar e ao dito sinal subportador alternativo regenerado, para desmodularem o dito sinal de luminância filtrado em passa alto e deslocado em frequência.

10 - Aparelho de acordo com a reivindicação 1, caracterizado por:

- o sinal de televisão fornecido pela dita fonte, representar uma imagem de écran largo tendo um alargamento maior do que um alargamento convencional;

- o dito componente de sinal principal incluir primeira, segunda e terceira porções representando as respectivas porções de painel central e de painel lateral esquerdo e direito da dita imagem de écran largo, a dita porção de painel central ter um alargamento substancialmente igual ao dito alargamento convencio-

nal, e as ditas segunda e terceira porções representarem informação de detalhe relativamente baixo nas porções de painel lateral da dita imagem de écran largo;

- o dito componente de sinal auxiliar (X) incluir primeira e segunda porções representando informação de detalhe relativamente alto nas respectivas porções de painel lateral esquerda e direita da dita imagem de écran largo; e

- os ditos meios descodificadores incluirem meios (1326, 1328, 1340), que reagem ao dito sinal de referência de tempo, para alinharem a primeira e segunda porções do dito componente de sinal auxiliar codificado com as respectivas segunda e terceira porções do dito componente de sinal principal para produzirem o dito componente de sinal auxiliar descodificado.

11 - Dispositivo para controlar a temporização relativa de um grande número de componentes de sinal de um sinal video aumentado, caracterizado por compreender:

- uma fonte (54) de sinal video aumentado incluindo sinais componentes principal e auxiliar;

- uma fonte de sinal de ensaio (2) representando um instante predeterminado num período de linha horizontal do dito sinal video;

- meios (6, 8) para combinarem o dito sinal video aumentado e o dito sinal de ensaio para gerarem um sinal transmitido;

- meios (1322), acoplados para recebem o dito sinal transmitido, para separarem o sinal de ensaio do dito sinal transmitido;

- meios (1325) para processarem o dito sinal de ensaio para gerar um sinal de referência de tempo indicativo do dito instante predeterminado;

- meios (1324), acoplados para receberem o dito sinal transmitido, para separarem os sinais componentes principal e auxiliar do mesmo;

- meios (1326, 1342), que reagem ao dito sinal de referên

cia em tempo, para alinharem os ditos sinais principal e auxiliar para produzirem sinais principal e auxiliar alinhados em tempo;

- meios (1344) para combinarem os ditos sinais principal e auxiliar alinhados em tempo para gerarem sinais video representando uma imagem melhorada.

12 - Dispositivo de acordo com a reivindicação 11, caracterizado por:

- a dita fonte de sinal video aumentado incluir:

- uma fonte (10) de sinal video melhorado representando uma imagem de écran largo tendo um alargamento maior do que um alargamento convencional;

- meios (18) para separarem o dito sinal video melhorado nos ditos componentes de sinal principal e auxiliar, representando o dito componente de sinal principal uma imagem tendo um alargamento convencional e representando o dito componente de sinal auxiliar um sinal melhorado para reconstruir com o dito componente de sinal principal a dita imagem de écran largo;

- a dita fonte do dito sinal de ensaio (2) incluir meios de temporização para gerarem um sinal de sincronização composto, incluindo componentes de sinal de sincronização horizontal e vertical e um componente de sinal de sincronização de referência de cor e o dito sinal de ensaio, o dito predeterminado instante ser definido relativamente ao impulso do dito sinal de sincronização horizontal; e

- os ditos meios para combinação incluirem:

- meios para combinarem os ditos componentes de sinal principal e auxiliar com o dito sinal de sincronização composto para gerarem um sinal combinado; e

- meios (8) para inserirem o dito sinal de ensaio entre dois impulsos consecutivos do dito componente de sinal de sincronização horizontal do dito sinal combinado para gerarem o dito sinal video transmitido.

13 - Dispositivo de acordo com a reivindicação 12, caracterizado por os ditos meios de temporização incluirem:

- meios (2544) para gerarem um sinal de ensaio básico tendo um deslocamento em tempo predeterminado do dito impulso do dito sinal de sincronização horizontal; e

- meios para repetirem o dito sinal de ensaio básico, um número inteiro de vezes para gerarem o dito sinal de ensaio.

14 - Dispositivo de acordo com a reivindicação 11, caracterizado por o dito sinal de ensaio básico ser uma sequência de ruído pseudo-aleatória.

15 - Dispositivo de acordo com a reivindicação 12, caracterizado por o dito sinal de ensaio básico ser um impulso 2T de cosseno aumentado, filtrado em passa tudo e invertido em tempo.

16 - Dispositivo de acordo com a reivindicação 12, caracterizado por:

- o dito sinal combinado incluir um intervalo video activo, o qual contém informação de imagem e um intervalo em branco vertical o qual não contém informação de imagem; e

- o dito sinal de ensaio ocorrer dentro do dito intervalo video activo.

17 - Dispositivo de acordo com a reivindicação 13, caracterizado por os ditos meios para processarem o dito sinal de ensaio incluirem:

- meios de acumulação de valores de amostras (2644, 2646) acoplados aos ditos meios para separarem o dito sinal de ensaio do dito sinal transmitido, para combinarem ocorrências do sinal de ensaio básico repetido a partir do sinal de ensaio para gerarem um sinal de ensaio básico acumulado; e

- meios (2640, 2650) para correlacionarem o dito sinal de ensaio básico acumulado com um sinal de ensaio de referência para gerar o dito sinal de referência de tempo.

18 - Dispositivo de acordo com a reivindicação 16, caracterizado por:

- o dito sinal de ensaio incluir componentes em fase e de fase em quadratura;

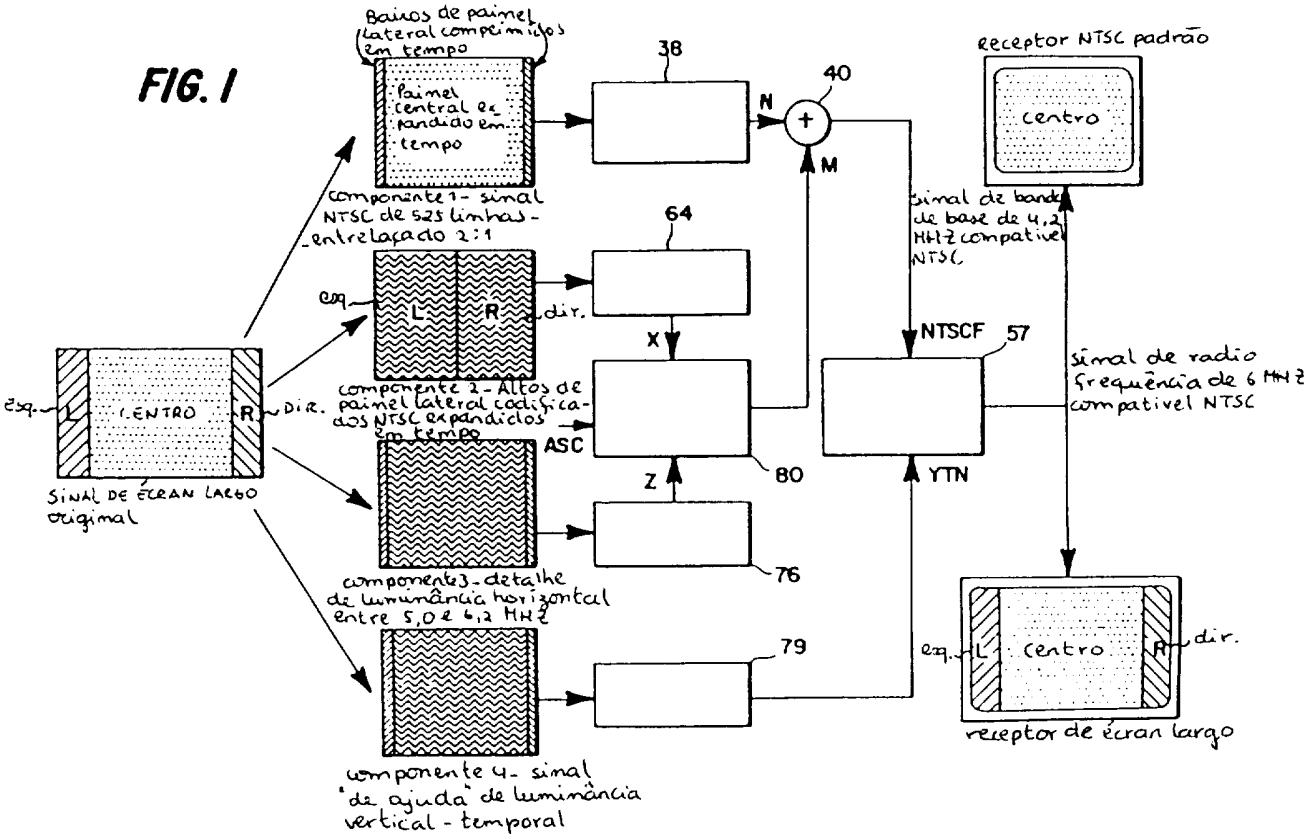
- os ditos meios de acumulação de valores de amostras incluirem meios para combinarem separadamente as ocorrências repetidas dos respectivos componentes em fase e de fase em quadratura do dito sinal de ensaio para gerarem os respectivos sinais de ensaio básico acumulados em fase e de fase em quadratura; e

- os ditos meios para correlacionarem incluirem meios de correlação de valores complexos para correlacionarem um primeiro sinal complexo, o qual inclui os ditos sinais de ensaio básico acumulados em fase e de fase em quadratura com um segundo sinal complexo, o qual inclui sinais de ensaio de referência em fase e de fase em quadratura, para gerarem o dito sinal de referência de tempo.

Lisboa, -7 OUT 1989

Por RCA LICENSING CORPORATION
- O AGENTE OFICIAL -

FIG. 1



RCA LICENSING CORPORATION

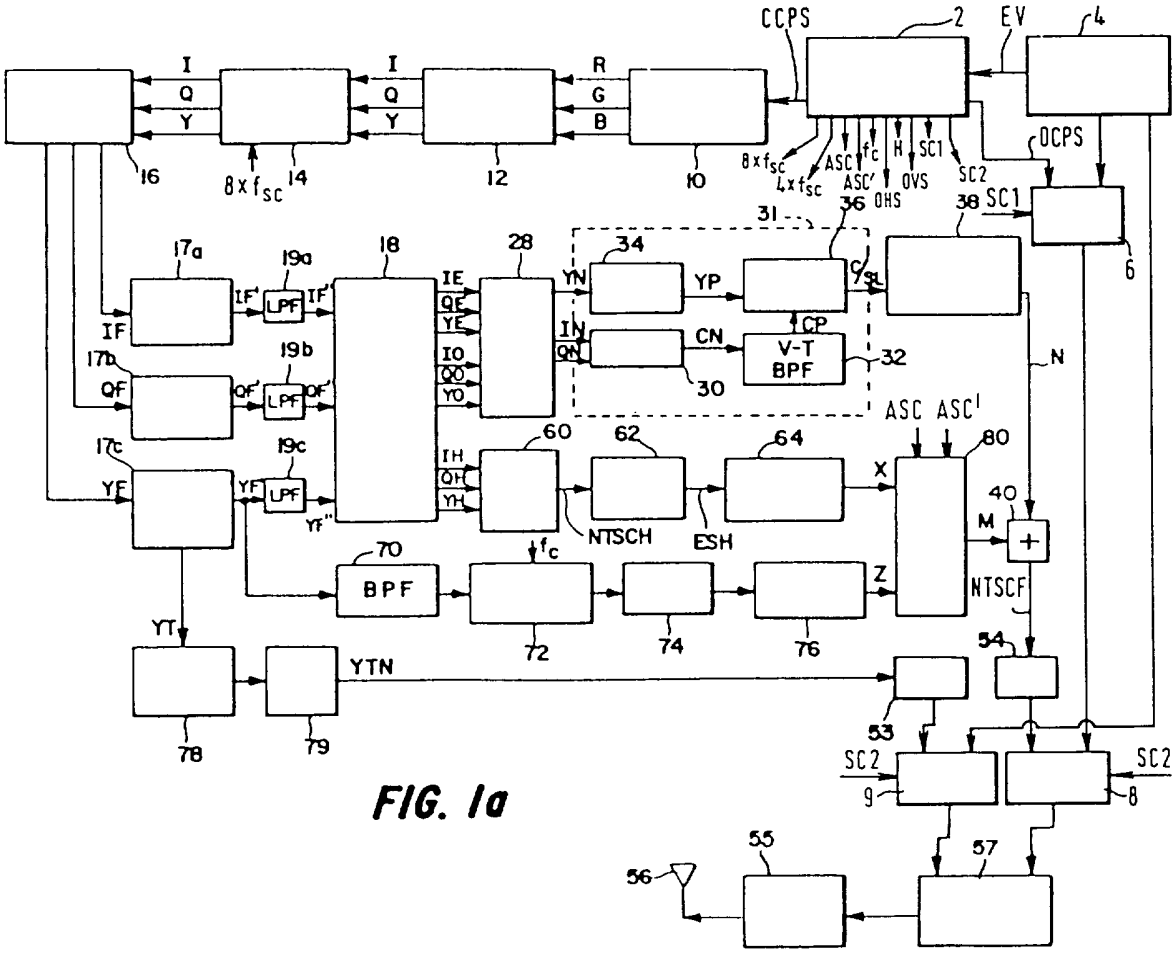


FIG. 1a

RCA LICENSING CORPORATION

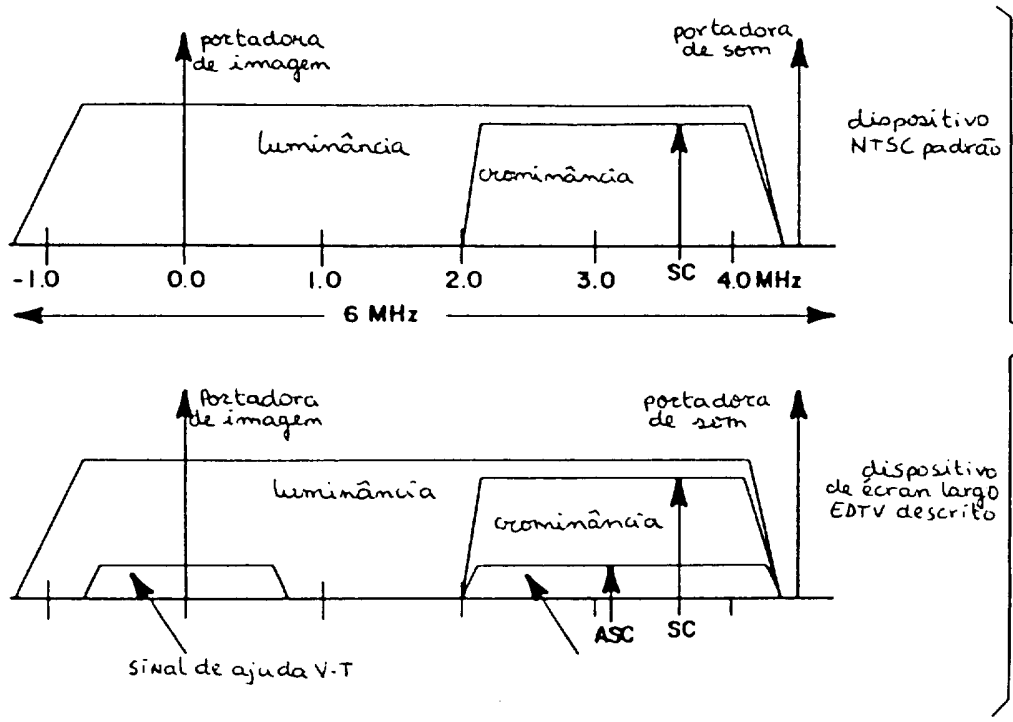


FIG. 1b

RCA LICENSING CORPORATION

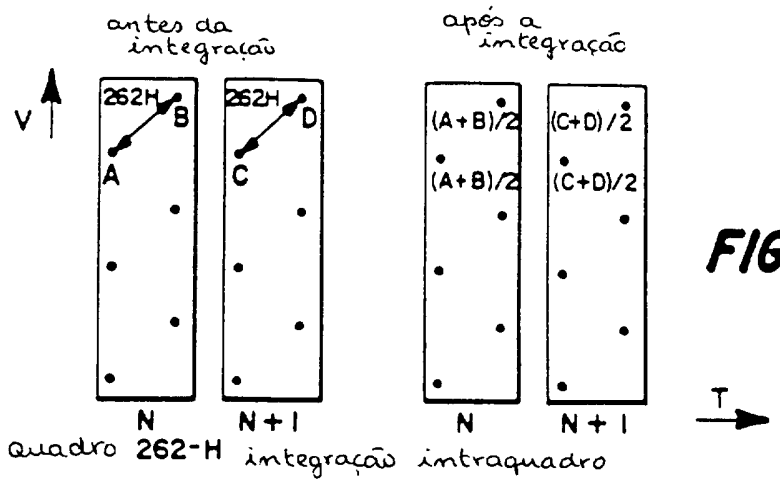

antes da integração
após a integração
V
262H
A
B
C
D
(A+B)/2
(A+B)/2
(C+D)/2
(C+D)/2
N
N+1
N
N+1
T
quadro 262-H
integração intraquadro

FIG. 1C

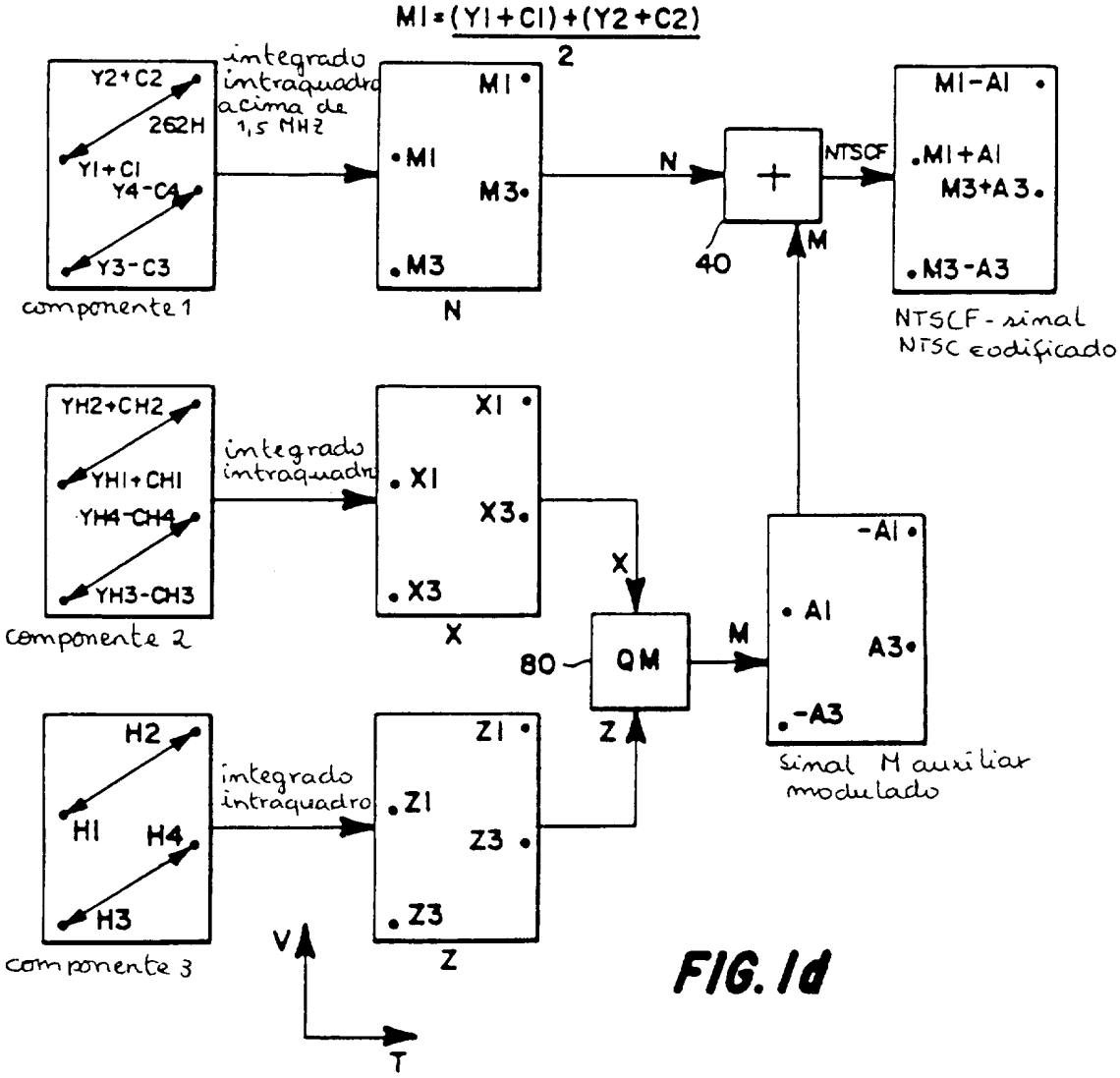

M1=(Y1+C1)+(Y2+C2)/2
Y2+C2
262H
Y1+C1
Y4-C4
Y3-C3
componente 1
integrado intraquadro acima de 1,5 MHz
M1
M3
N
+
NTSCF
M1-A1
M1+A1
M3+A3
M3-A3
40
M
NTSCF - sinal NTSC codificado
YH2+CH2
YH1+CH1
YH4-CH4
YH3-CH3
componente 2
integrado intraquadro
X1
X3
X
X
80
QM
M
-A1
A1
A3
-A3
Sinal M auxiliar modulado
H2
H1
H4
H3
componente 3
integrado intraquadro
Z1
Z3
Z
Z
V
T

FIG. 1d

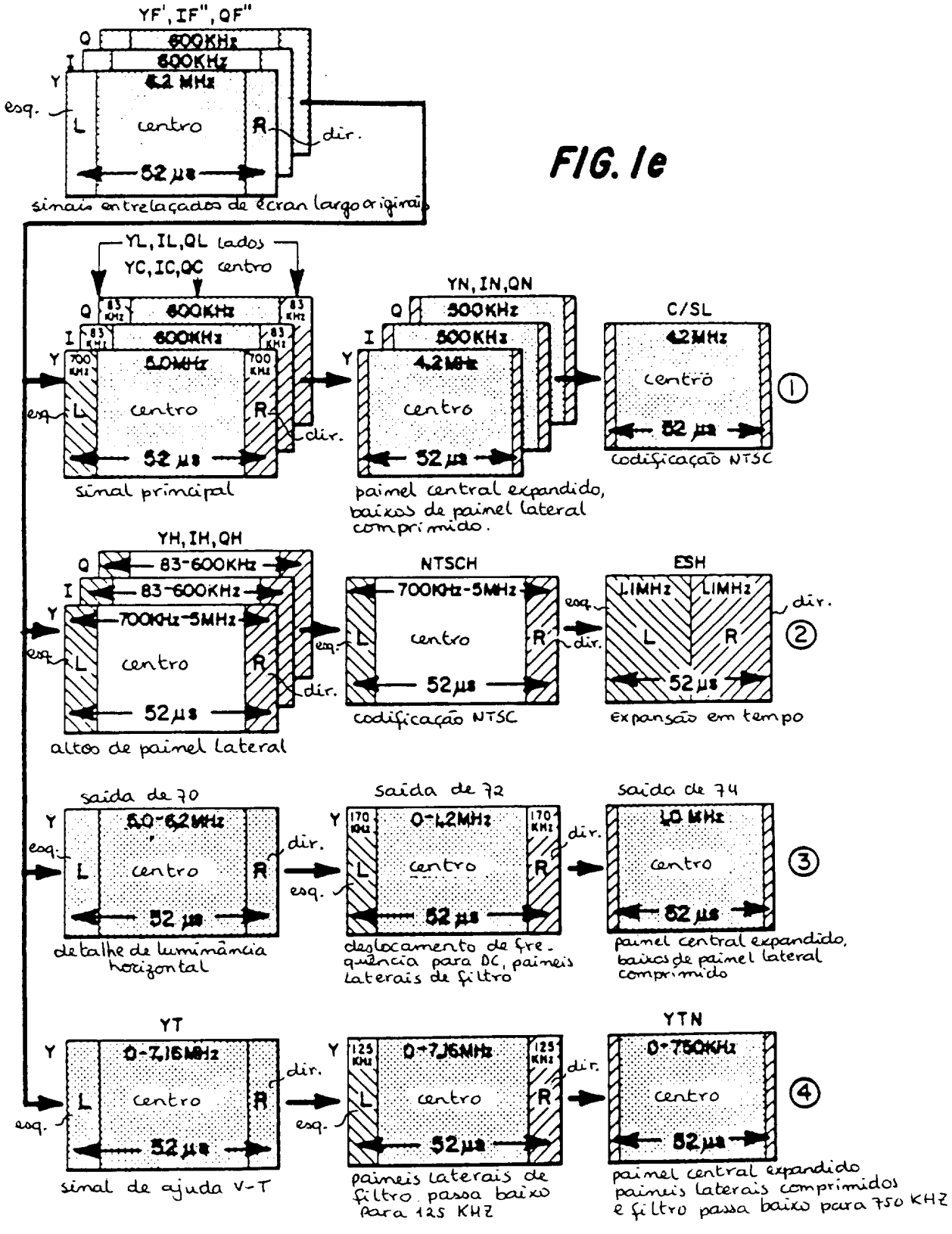

YF', IF", QF"
Q
600KHz
I
600KHz
Y
4.2 MHz
esq.
L
centro
R
dir.
52 µs
sinais entrelaçados de écran largo originais
YL, IL, QL lados
YC, IC, QC centro
83 KHz
700 KHz
5.0MHz
sinal principal
YN, IN, QN
500KHz
4.2MHz
painel central expandido, baixos de painel lateral comprimido.
C/SL
codificação NTSC
YH, IH, QH
83-600KHz
700KHz-5MHz
altos de painel lateral
NTSCH
codificação NTSC
ESH
LIMHz
expansão em tempo
saída de 70
5.0-6.2MHz
detalhe de luminância horizontal
saída de 72
0-4.2MHz
170 KHz
deslocamento de frequência para DC, painéis laterais de filtro
saída de 74
4.0 MHz
painel central expandido, baixos de painel lateral comprimido
YT
0-7.16MHz
sinal de ajuda V-T
YTN
125 KHz
0-750KHz
painéis laterais de filtro passa baixo para 125 KHz
painel central expandido painéis laterais comprimidos e filtro passa baixo para 750 KHz

FIG. 1e

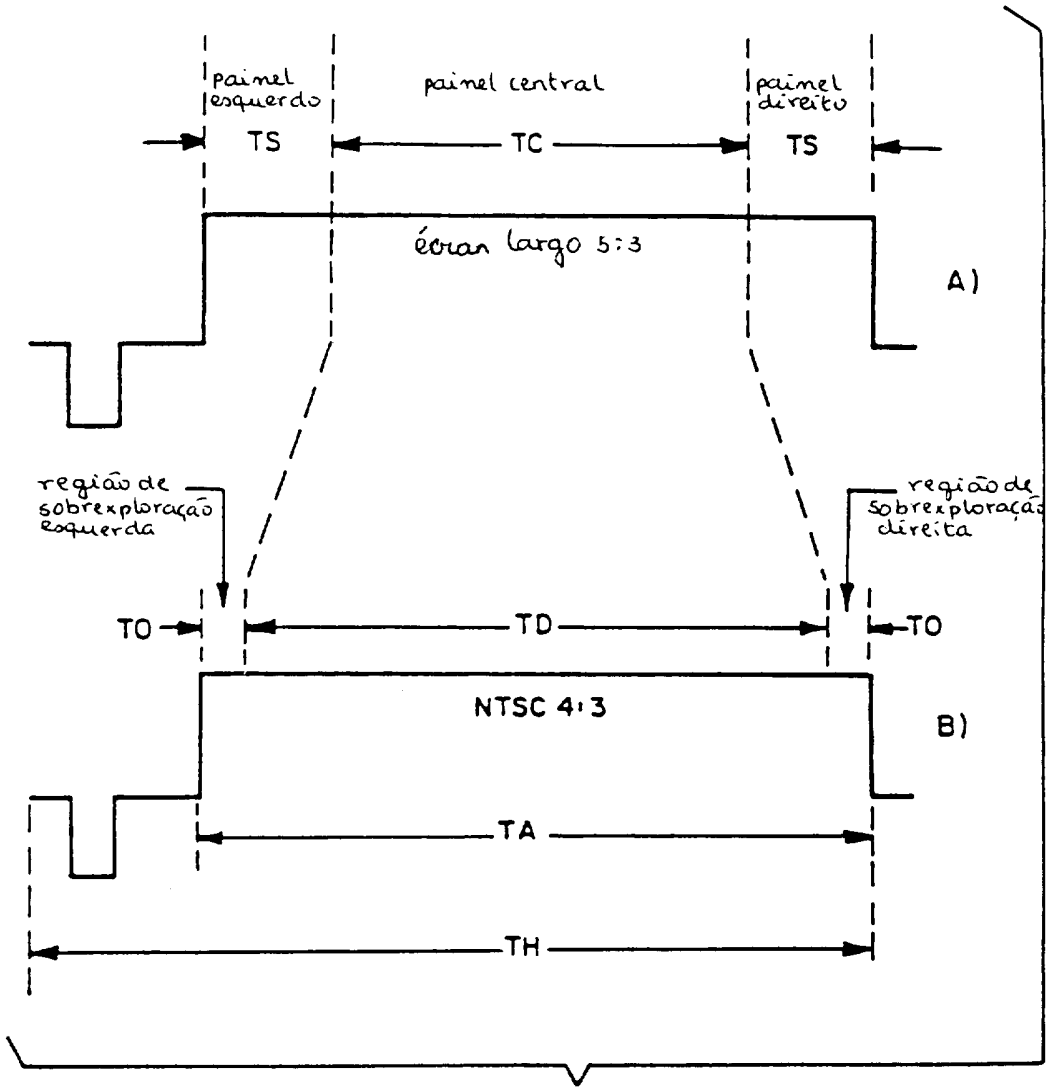


FIG. 2

RCA LICENSING CORPORATION

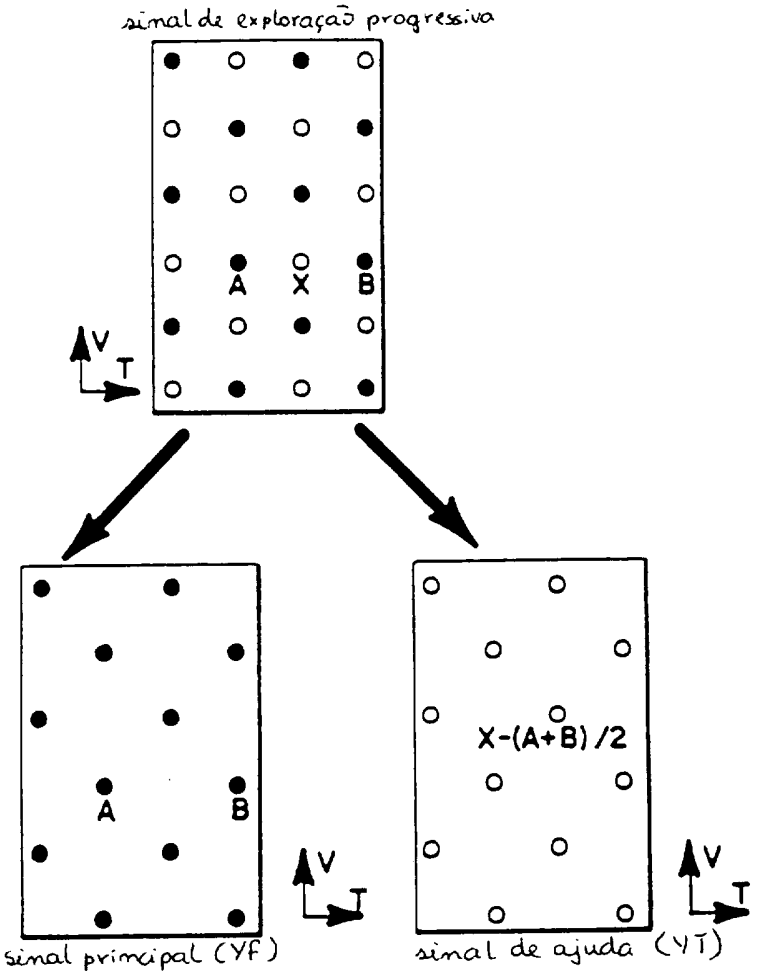

sinal de exploração progressiva
A
X
B
V
T
A
B
V
T
X-(A+B)/2
V
T
sinal principal (YF)
sinal de ajuda (YT)
conversão de exploração para entrelaçada 2:1

FIG.2a

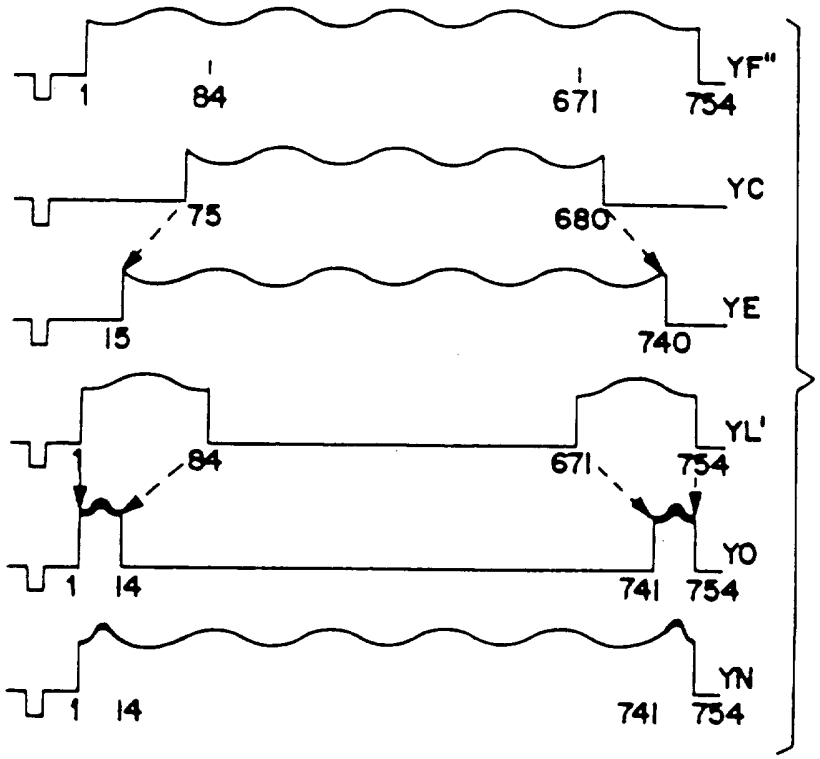


FIG. 3

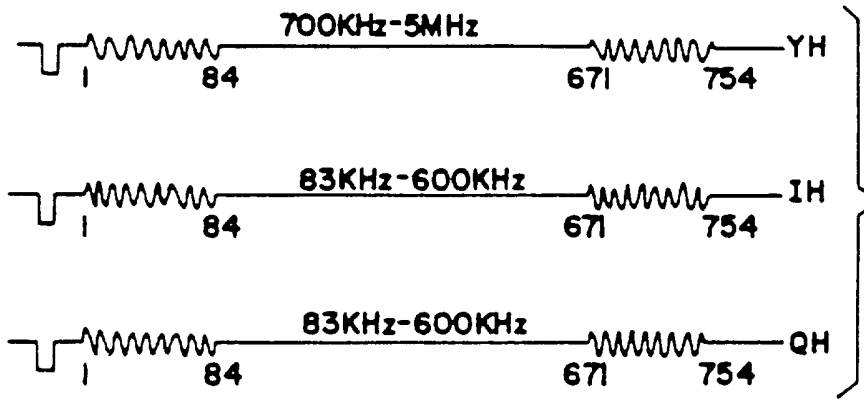


FIG. 4

RCA LICENSING CORPORATION

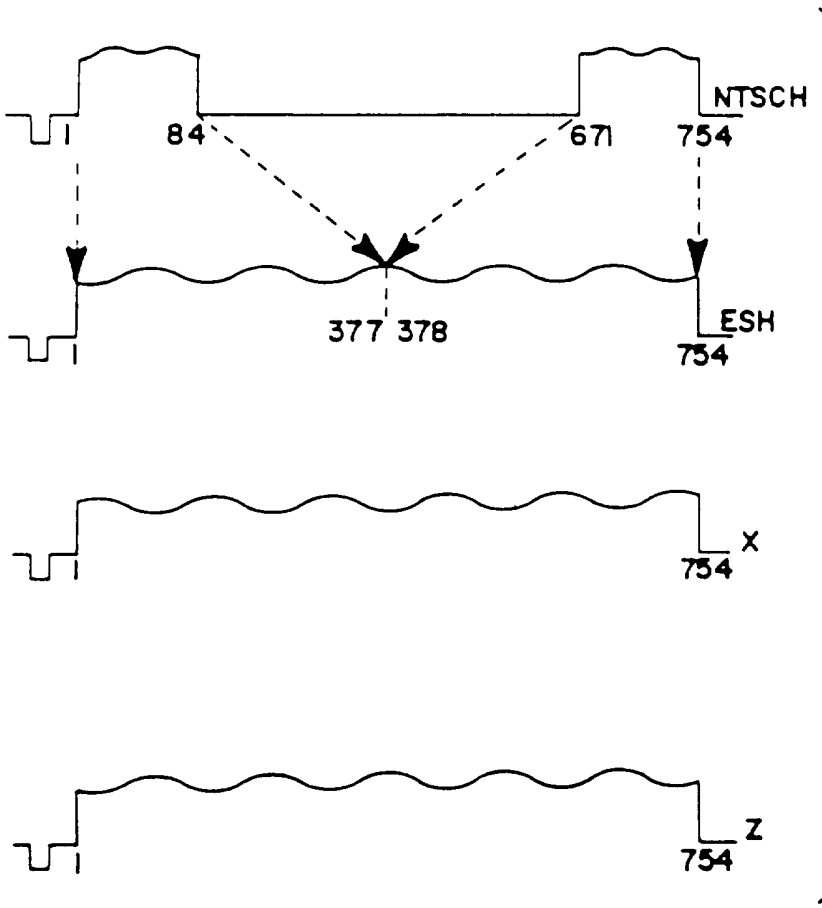


FIG.5

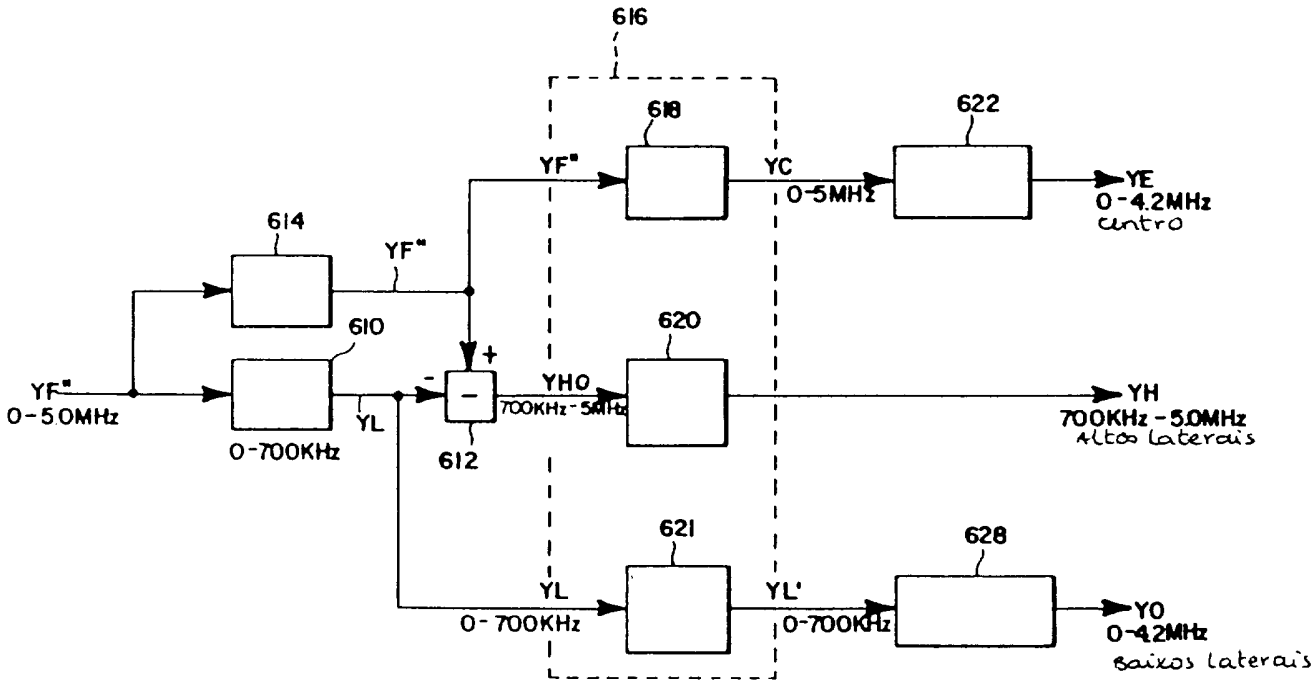
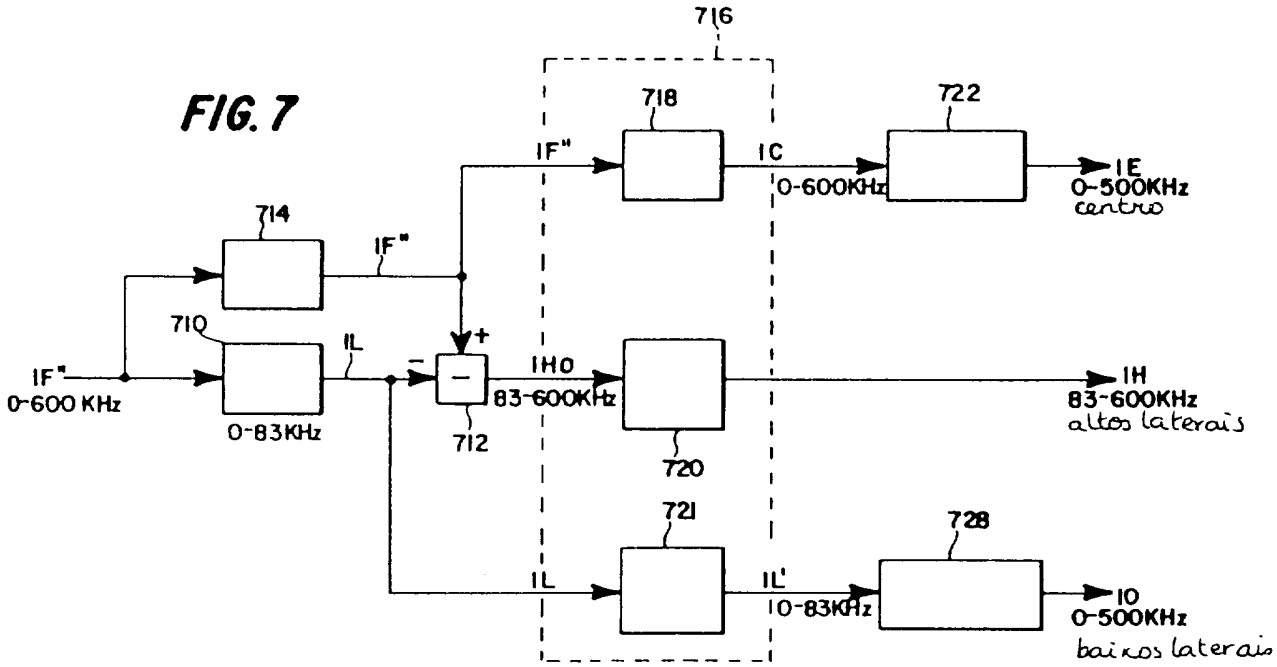


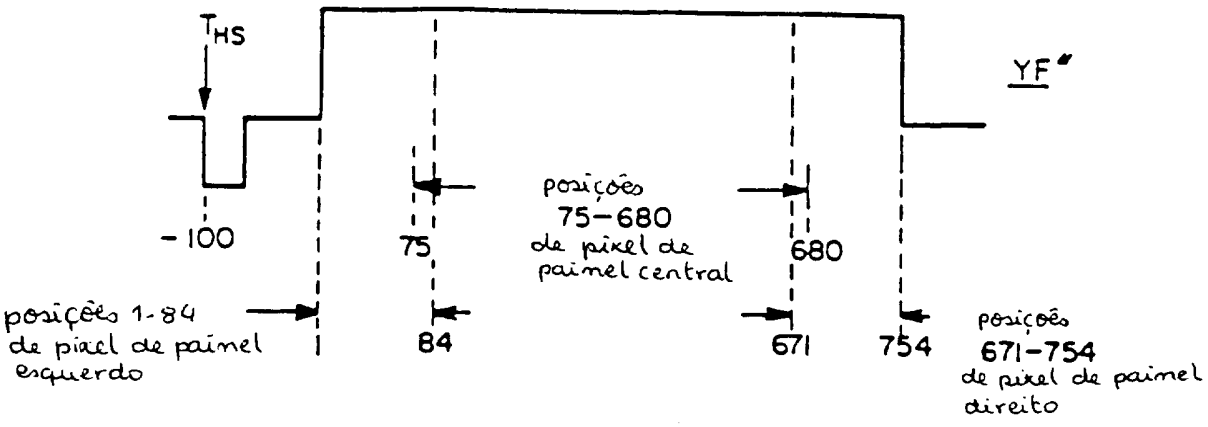
FIG. 6

RCA LICENSING CORPORATION

FIG. 7



RCA LICENSING CORPORATION



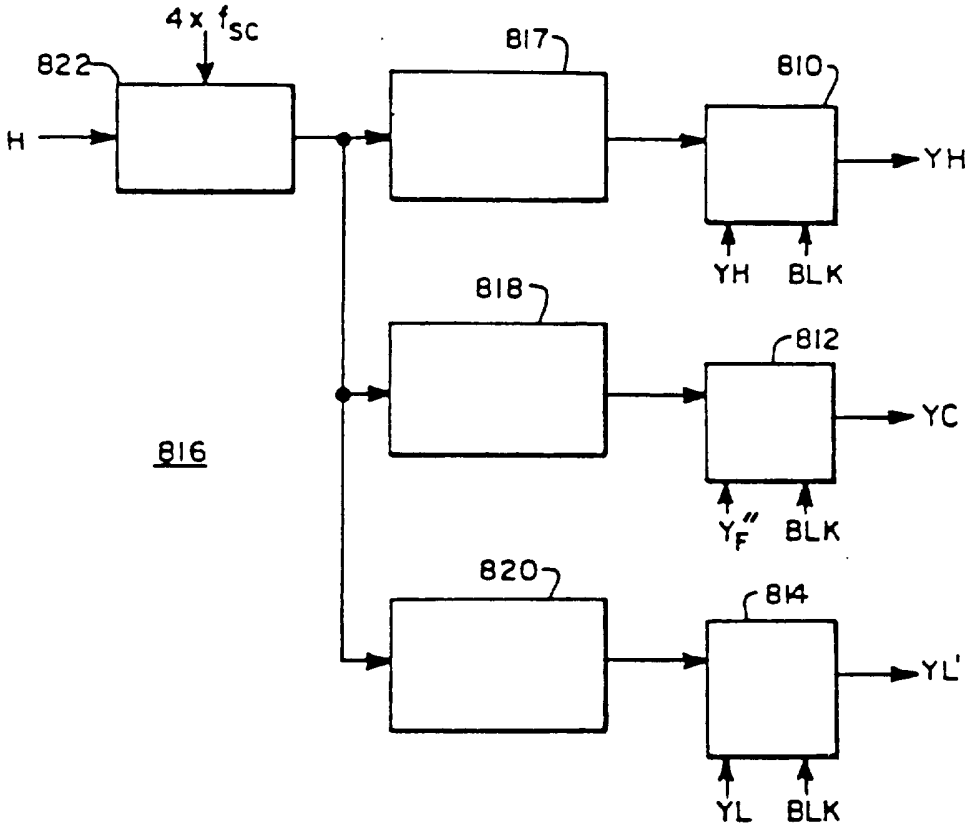


FIG. 8

RCA LICENSING CORPORATION

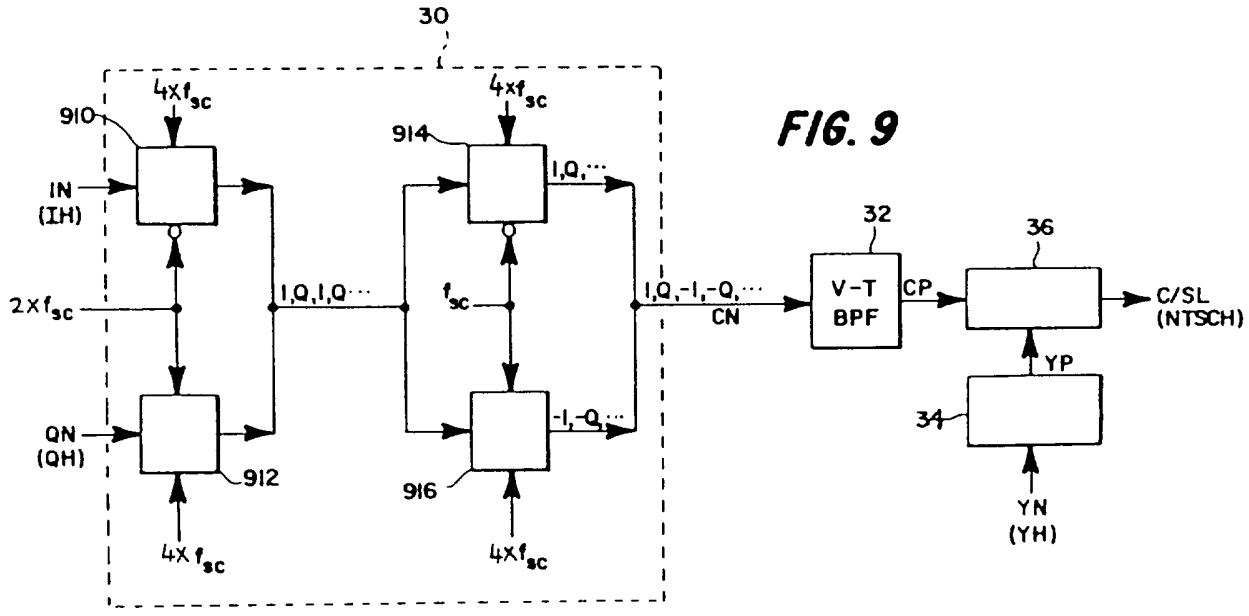


FIG. 9

RCA LICENSING CORPORATION

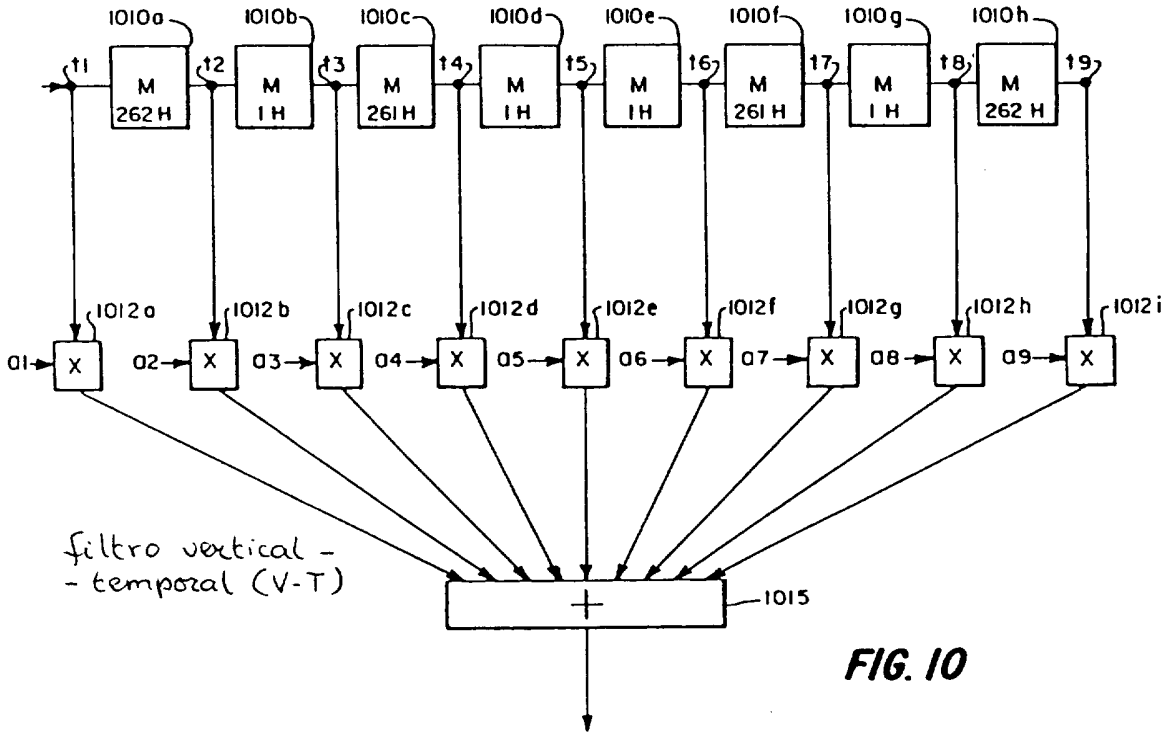


FIG. 10

RCA LICENSING CORPORATION

	Coeficientes de ponderação								
	a1	a2	a3	a4	a5	a6	a7	a8	a9
Filtro A passa banda V-T	$\frac{1}{16}$	$-\frac{1}{8}$	$\frac{1}{8}$	$-\frac{1}{16}$	$\frac{1}{4}$	$-\frac{1}{16}$	$\frac{1}{8}$	$-\frac{1}{8}$	$-\frac{1}{16}$
filtro B passa banda V-T	$\frac{1}{16}$	$\frac{1}{8}$	$-\frac{1}{8}$	$\frac{1}{16}$	$\frac{3}{4}$	$\frac{1}{16}$	$-\frac{1}{8}$	$\frac{1}{8}$	$\frac{1}{16}$

FIG. 10a

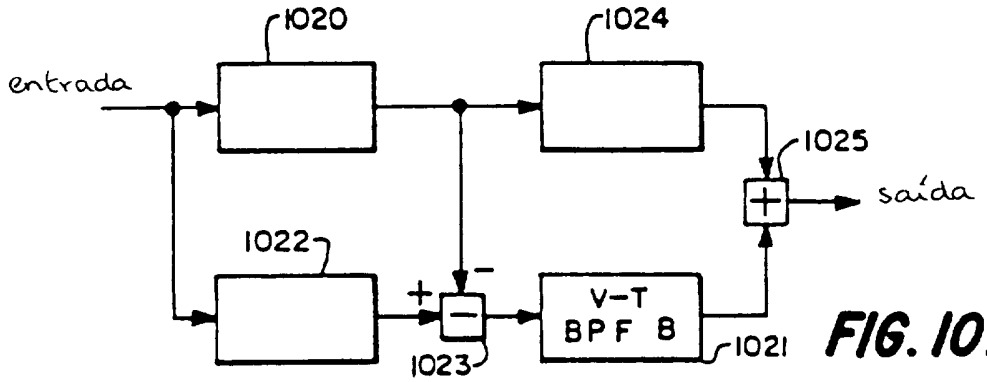
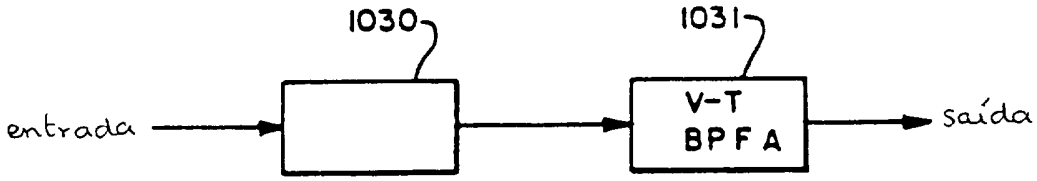


FIG. 10b

Filtro para banda H-V-T

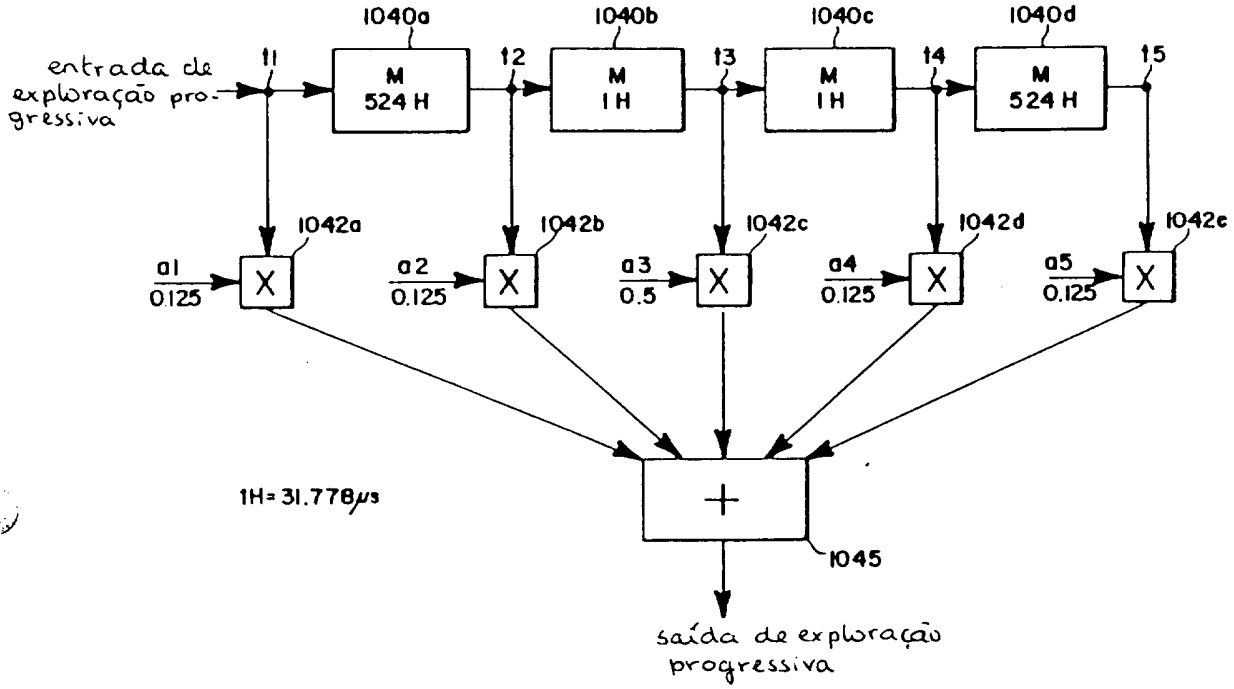


Filtro passa banda H-V-T

FIG. 10c

RCA LICENSING CORPORATION

FIG. 10d



RCA LICENSING CORPORATION

FIG. 11a

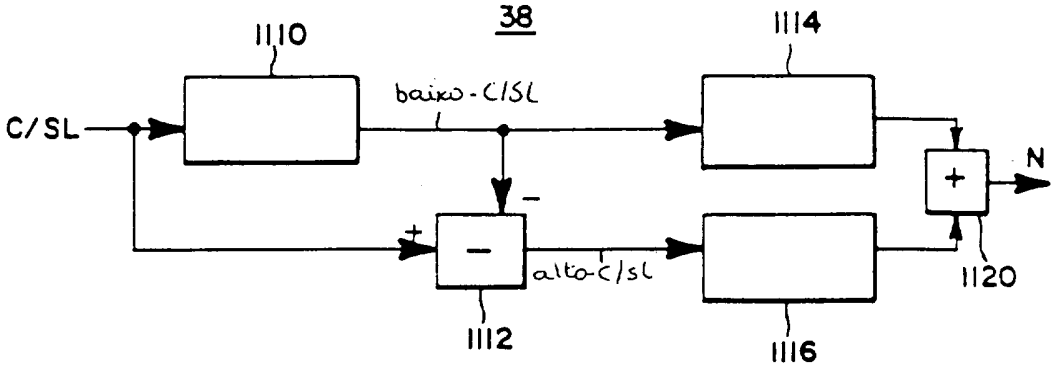
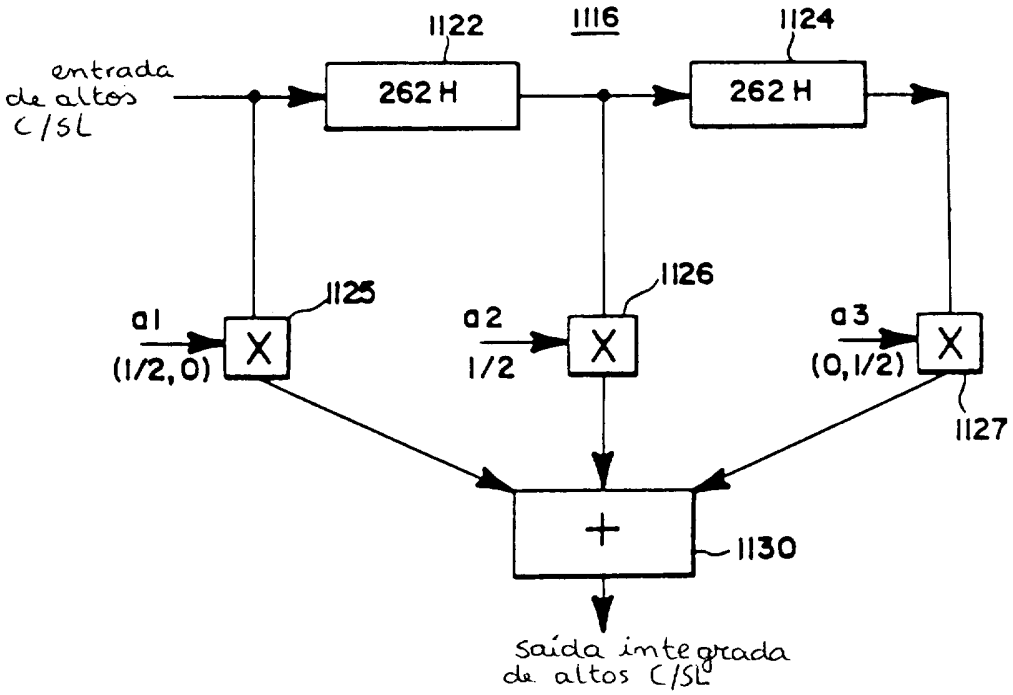


FIG. 11b



RCA LICENSING CORPORATION

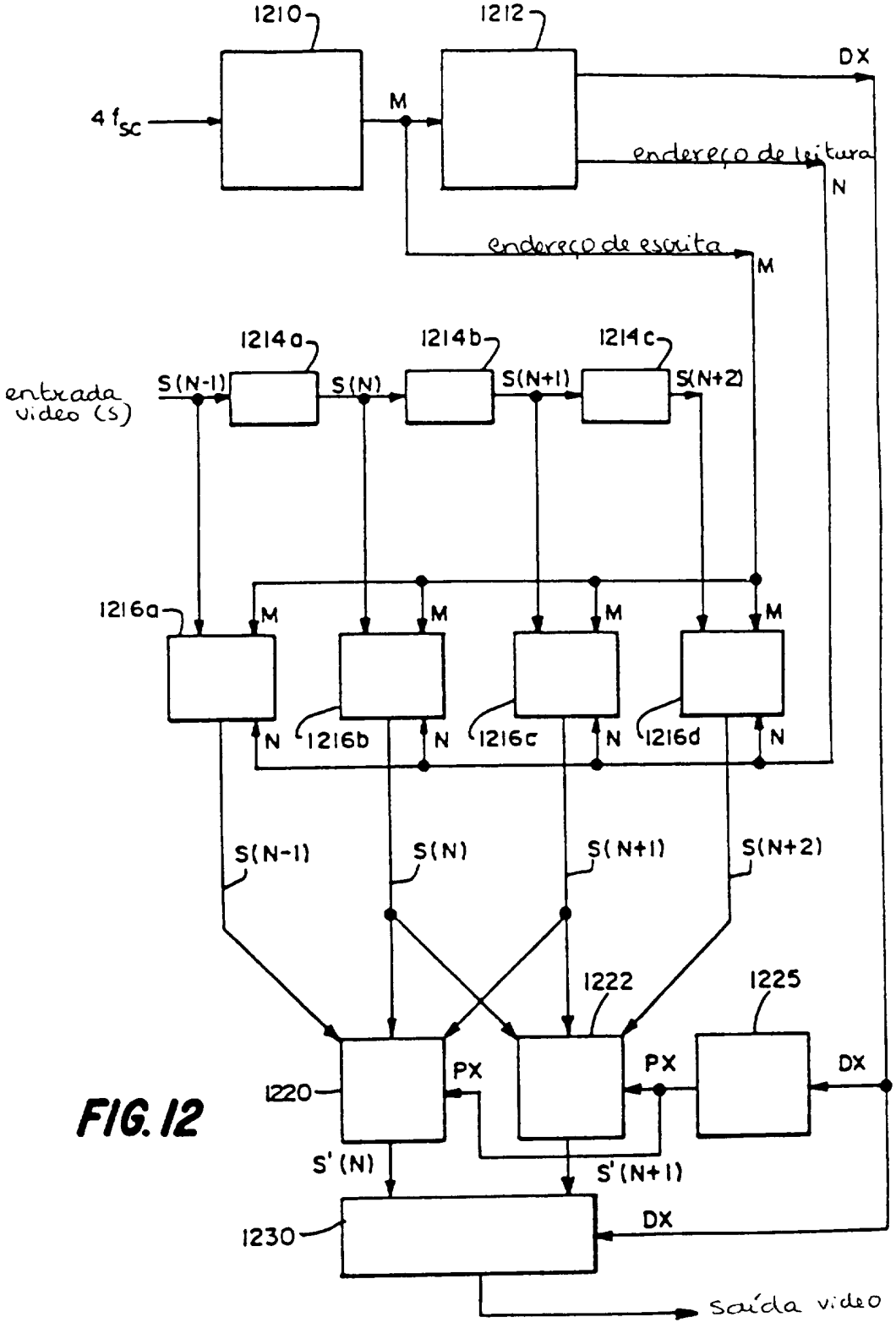


FIG. 12

RCA LICENSING CORPORATION

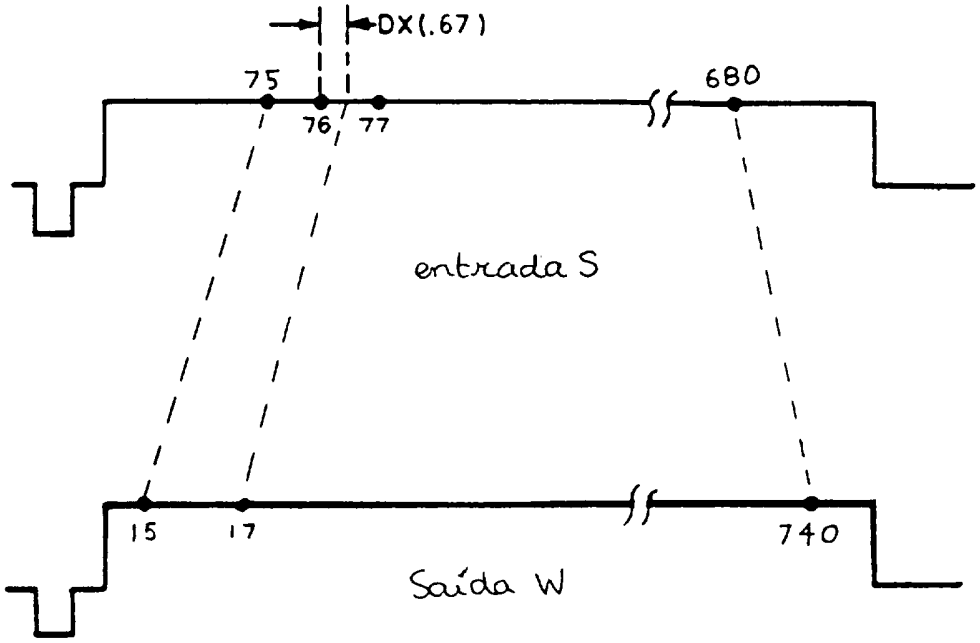


FIG. 12a

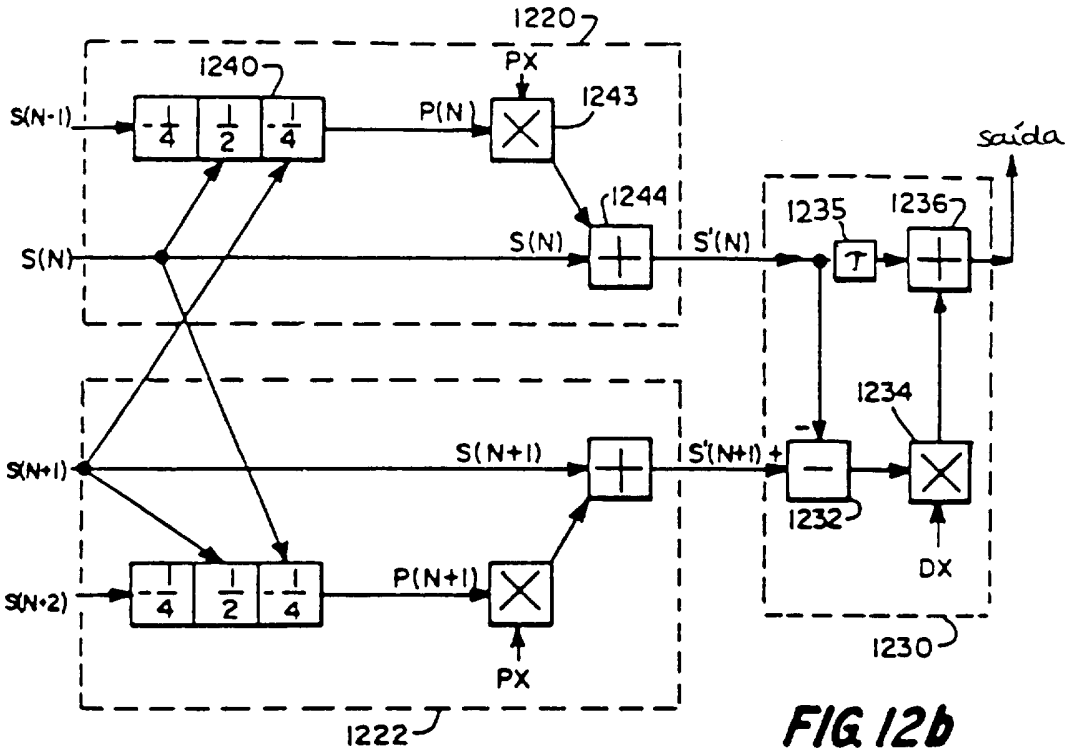


FIG. 12b

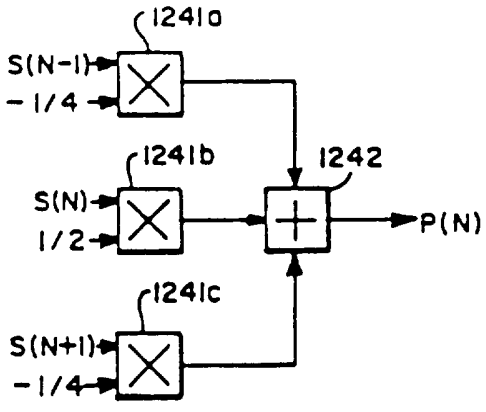


FIG. 12c

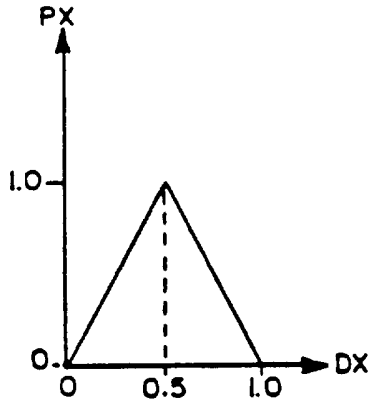


FIG. 12d

RCA LICENSING CORPORATION

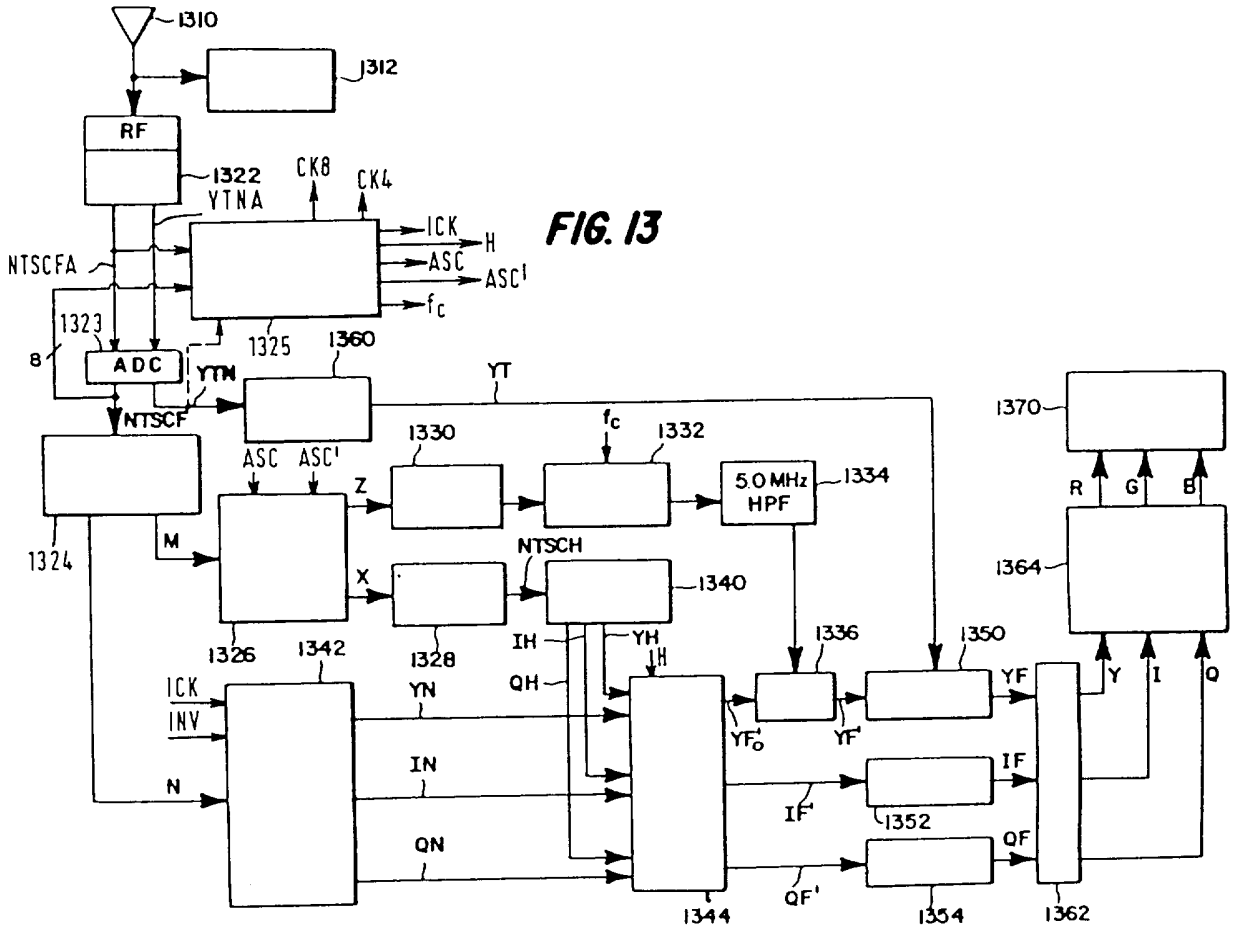


FIG. 13

RCA LICENSING CORPORATION

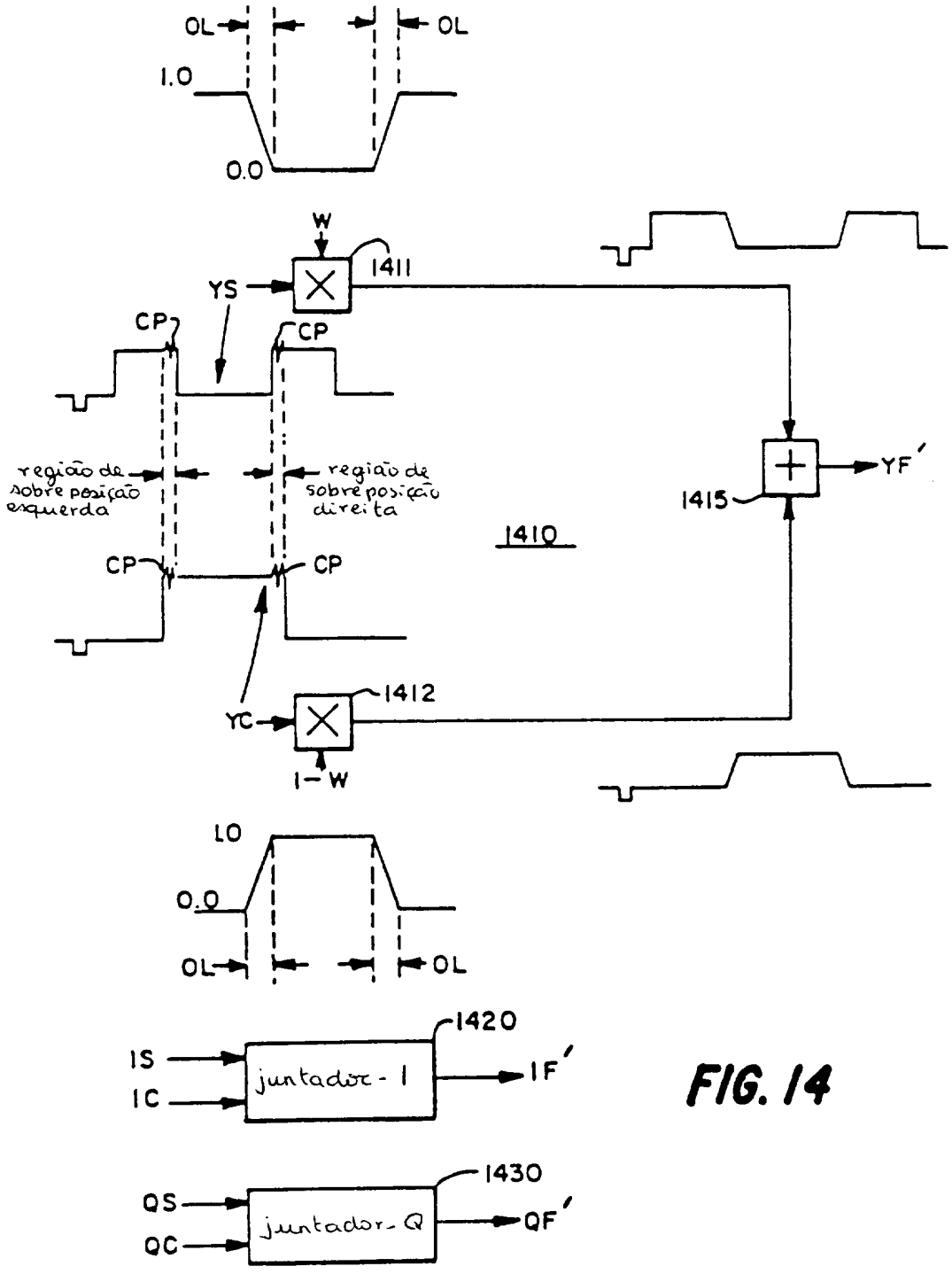

OL
OL
1.0
0.0
W
1411
YS
CP
CP
região de sobreposição esquerda
região de sobreposição direita
1410
1415
YF'
CP
CP
1412
YC
1-W
LO
0.0
OL
OL
1420
IS
IC
juntador - I
IF'
1430
QS
QC
juntador - Q
QF'

FIG. 14

FIG. 15

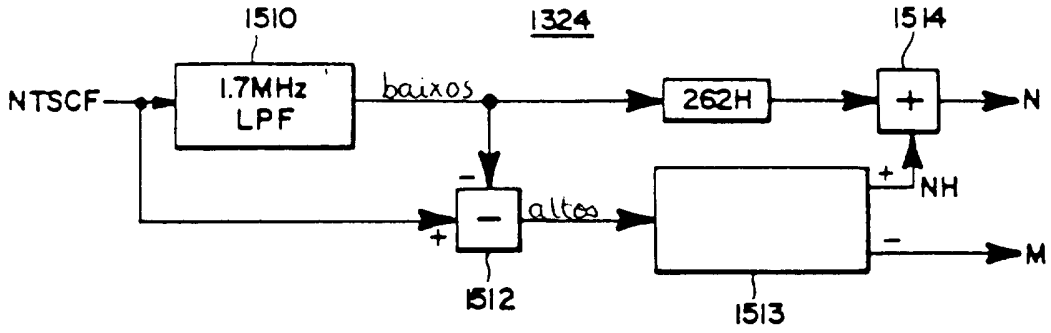
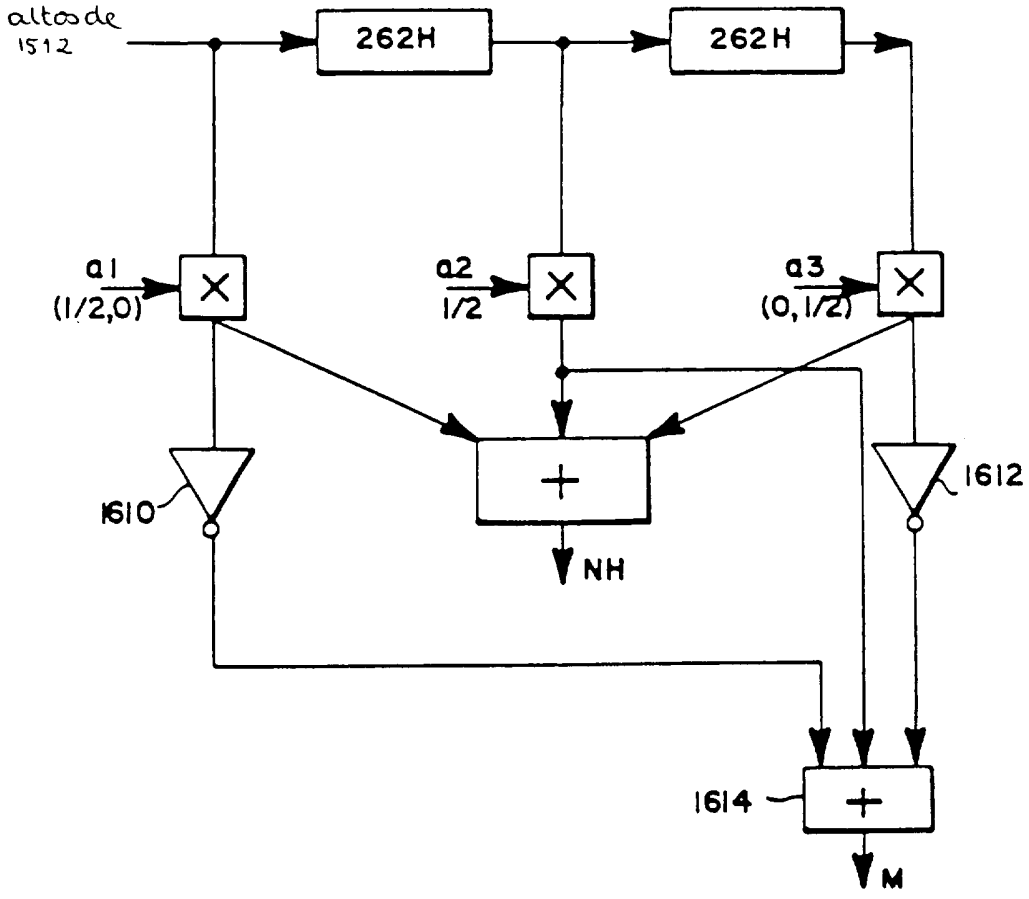


FIG. 16



RCA LICENSING CORPORATION

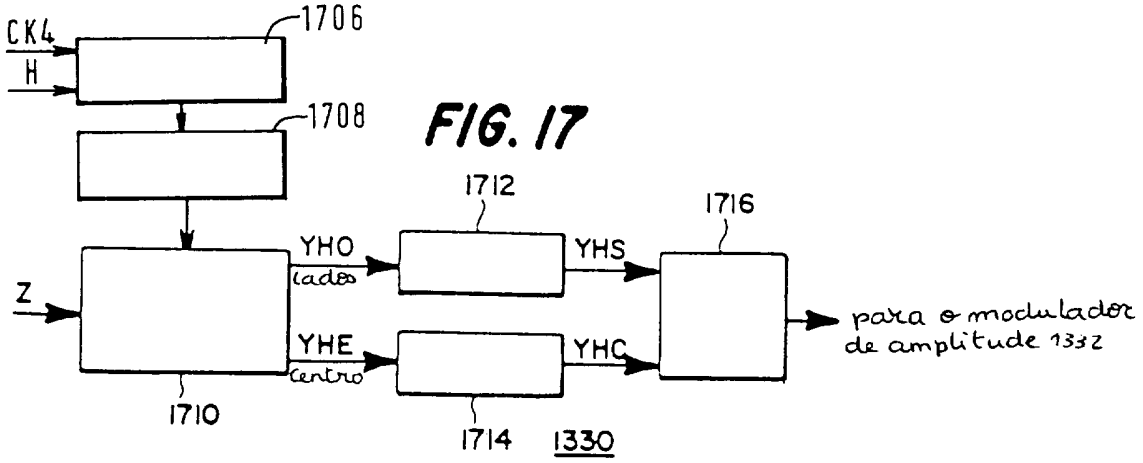


FIG. 17

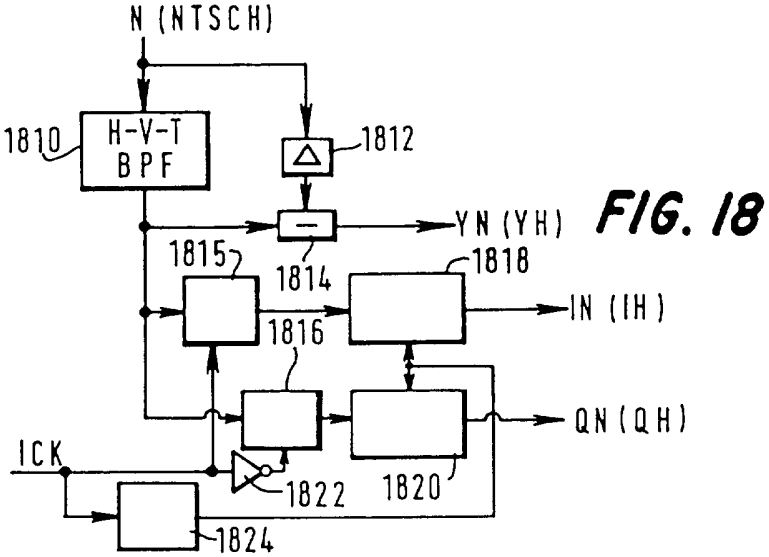


FIG. 18

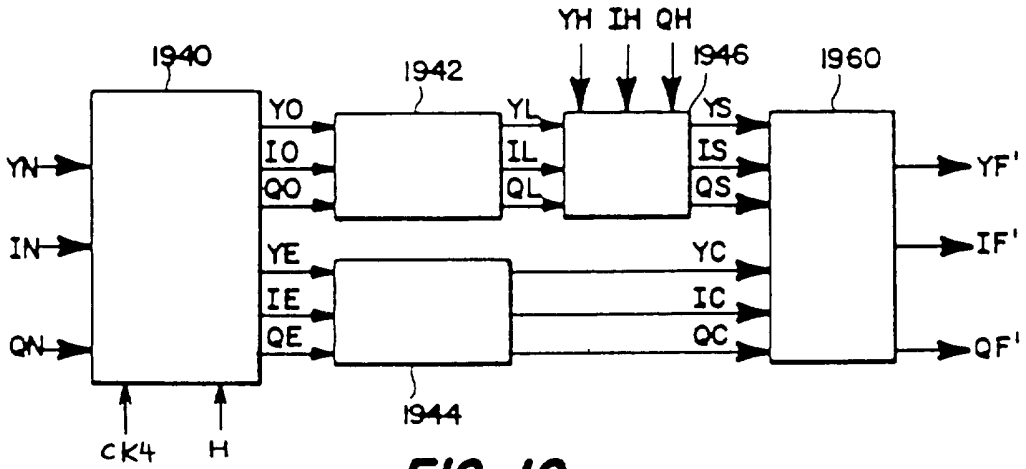


FIG. 19

RCA LICENSING CORPORATION

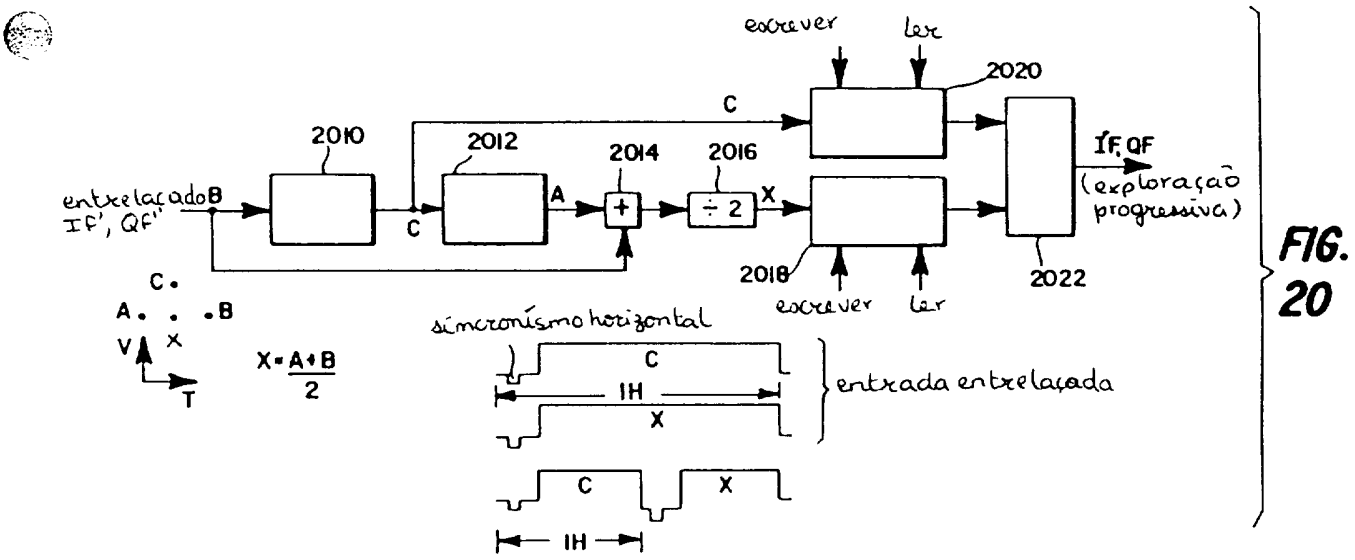


FIG. 20

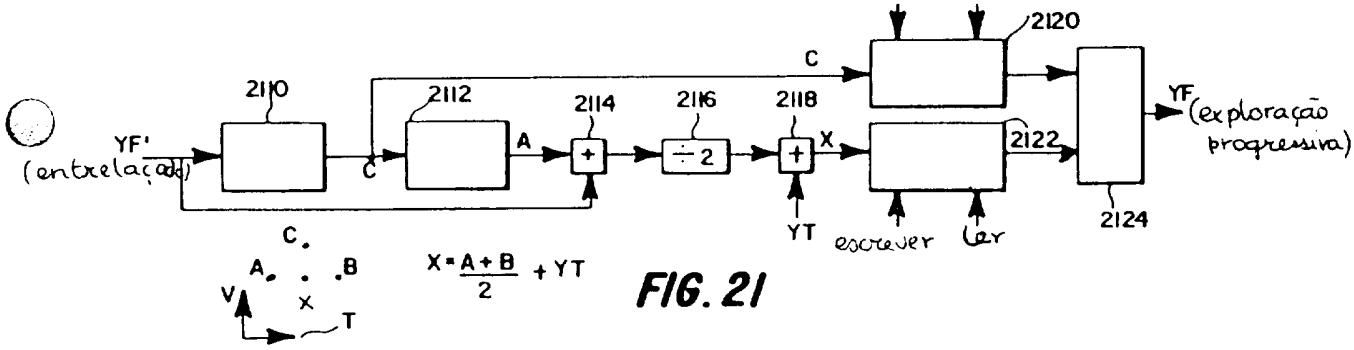


FIG. 21

RCA LICENSING CORPORATION

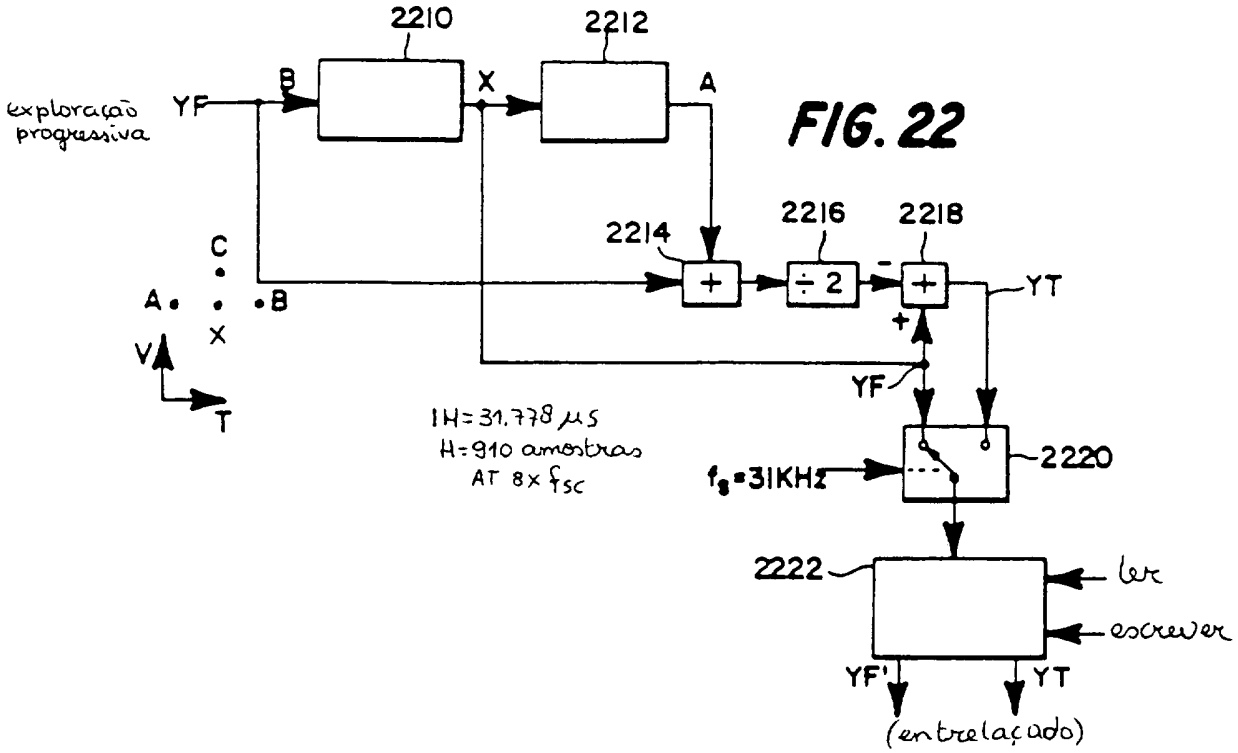
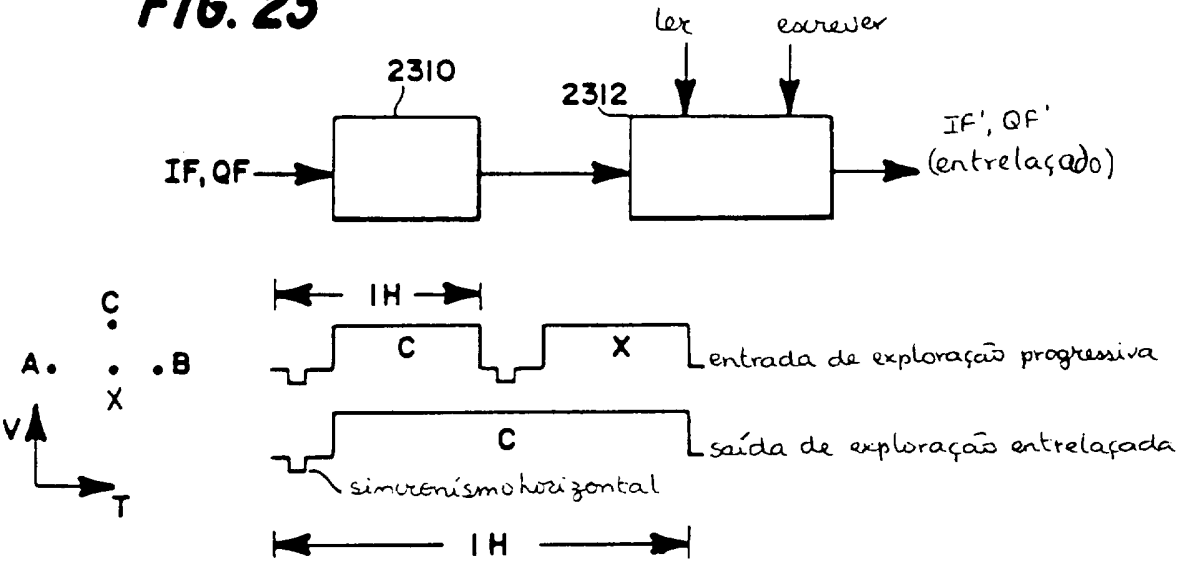


FIG. 22

FIG. 23



RCA LICENSING CORPORATION

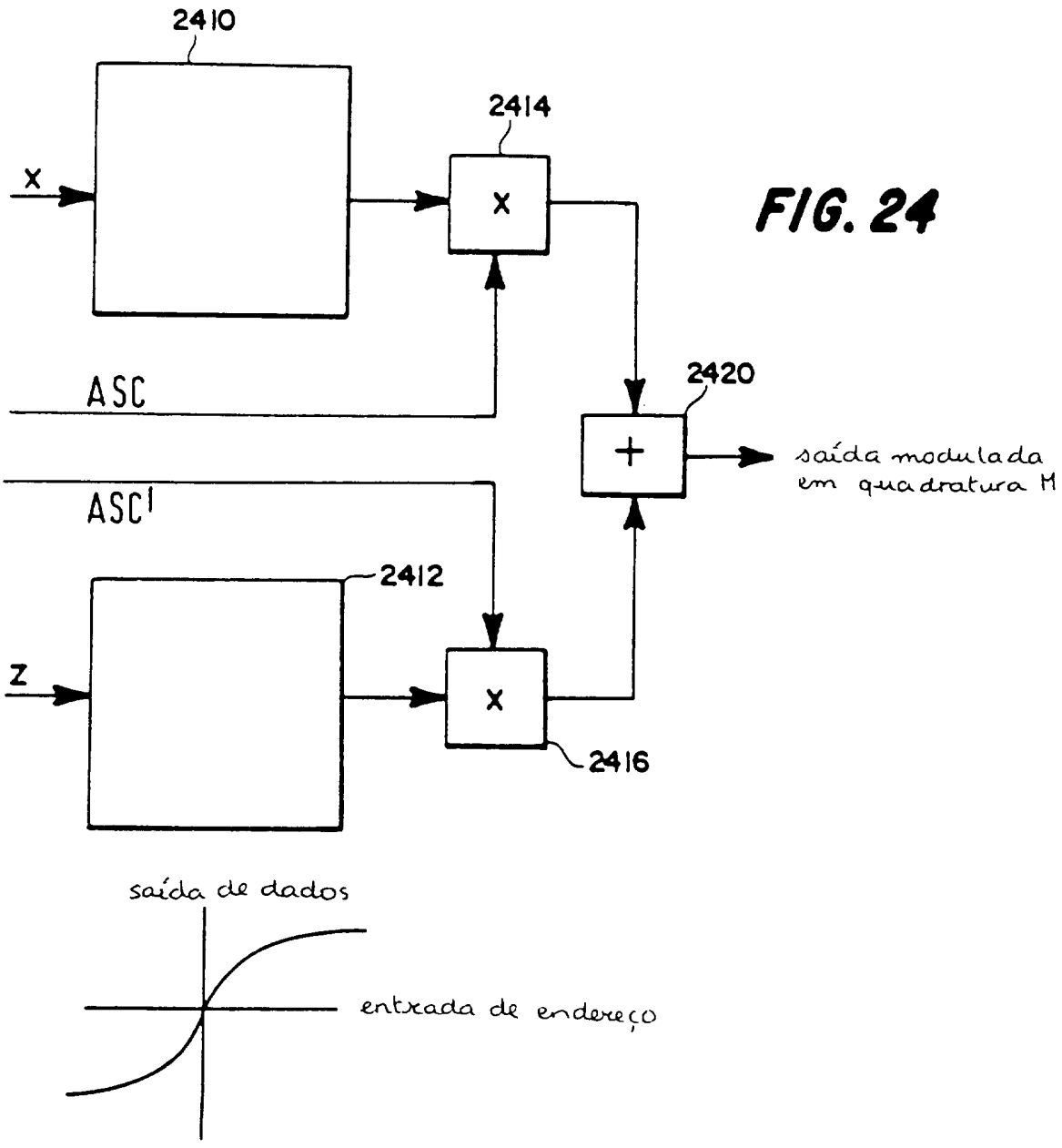
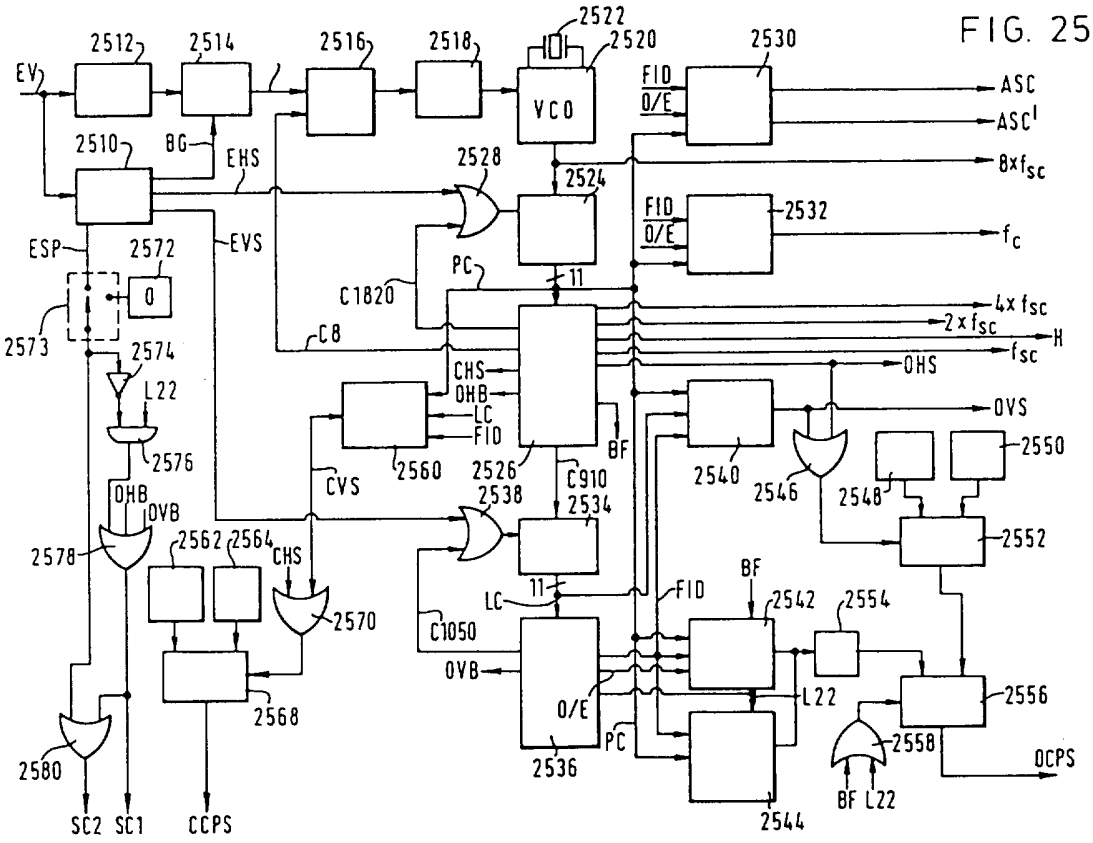

2410
2414
X
X
ASC
2420
+
saída modulada em quadratura M
ASC'
2412
Z
X
2416
saída de dados
entrada de endereço

FIG. 24

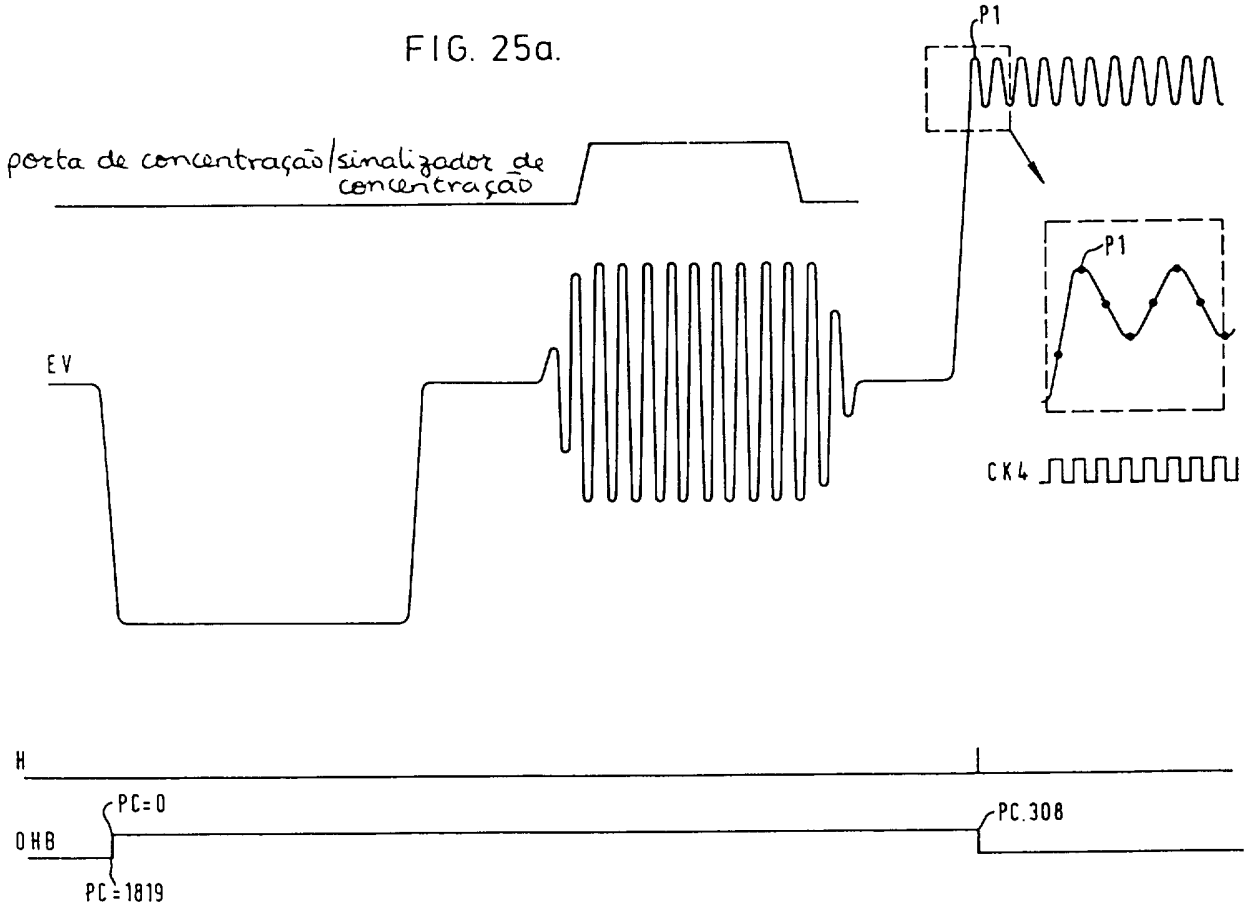
FIG. 25.



gerador de sinal de temporização de estudio

RCA LICENSING CORPORATION

FIG. 25a.


P1
porta de concentração/sinalizador de concentração
EV
P1
CK4
H
PC=0
PC.308
OHB
PC=1819

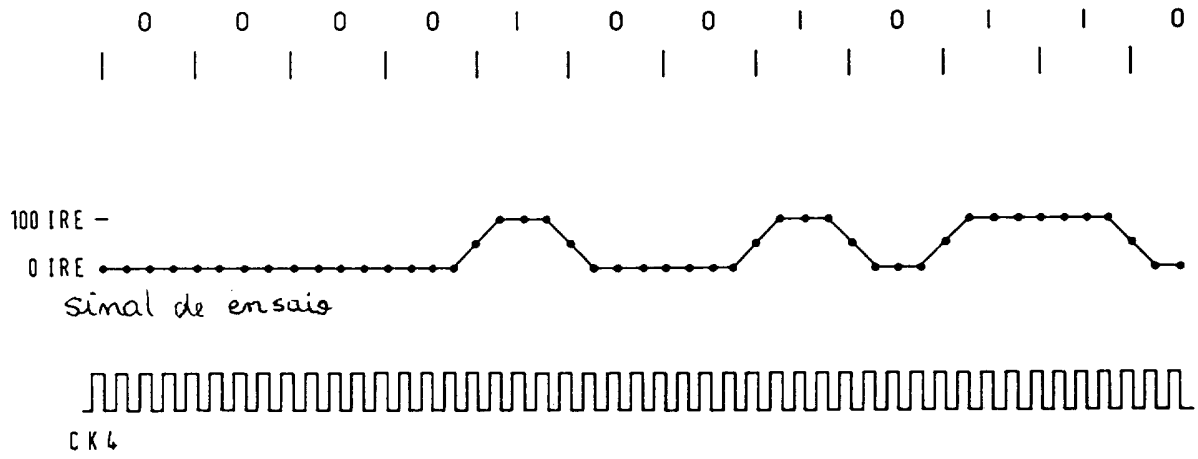


FIG. 25b.

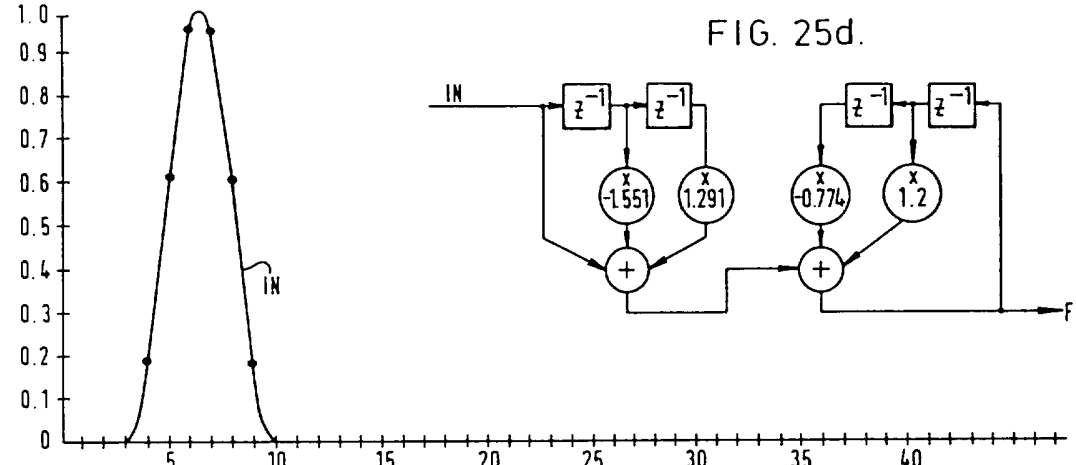


FIG. 25d.

impulso 2T de cosseno aumentado

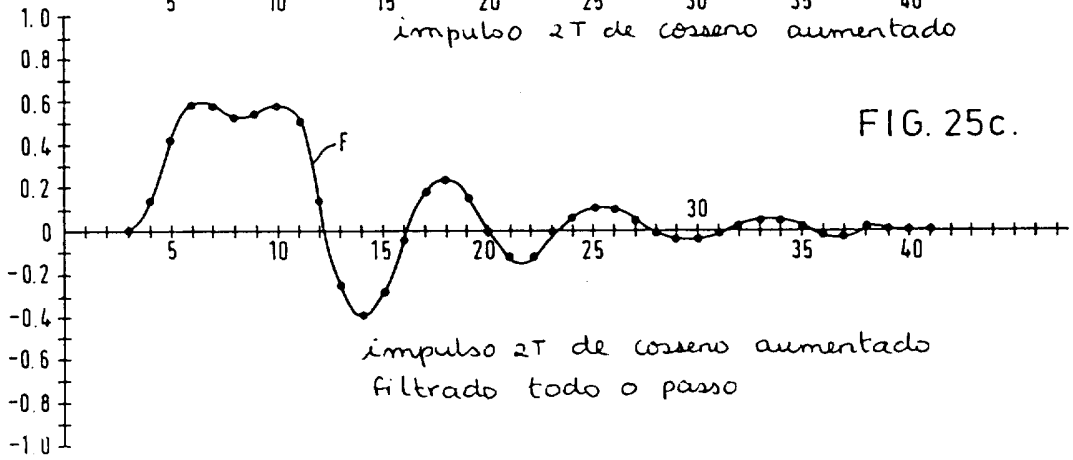


FIG. 25c.

impulso 2T de cosseno aumentado
filtrado todo o passo

RCA LICENSING CORPORATION

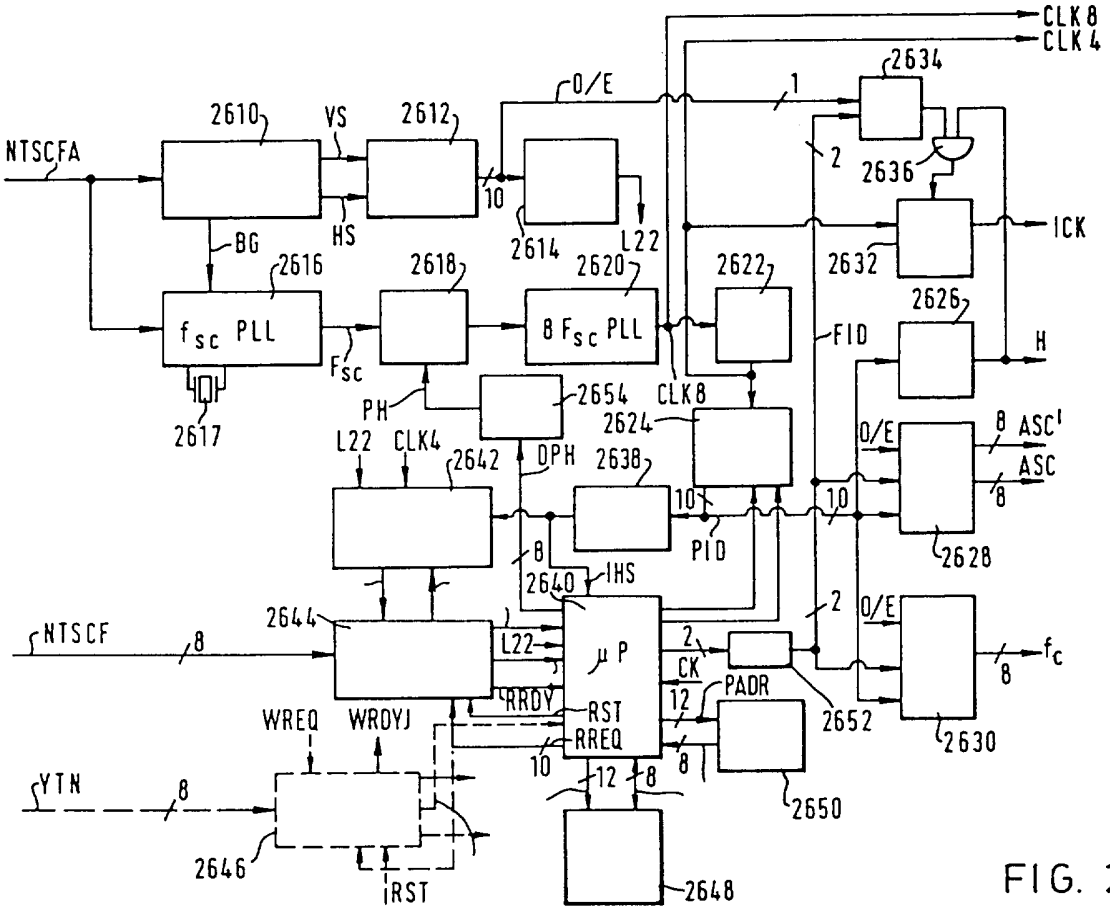


FIG. 26.

RCA LICENSING CORPORATION

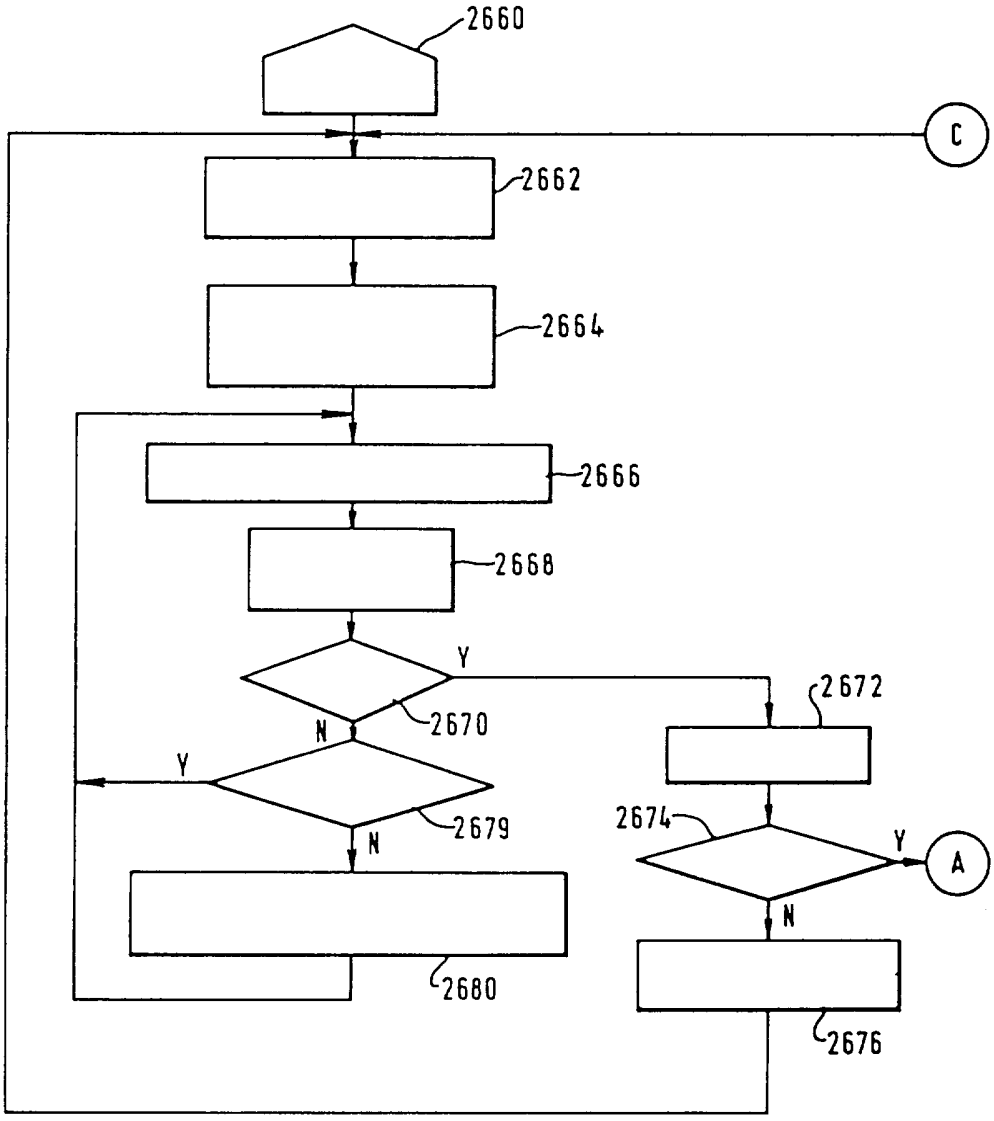
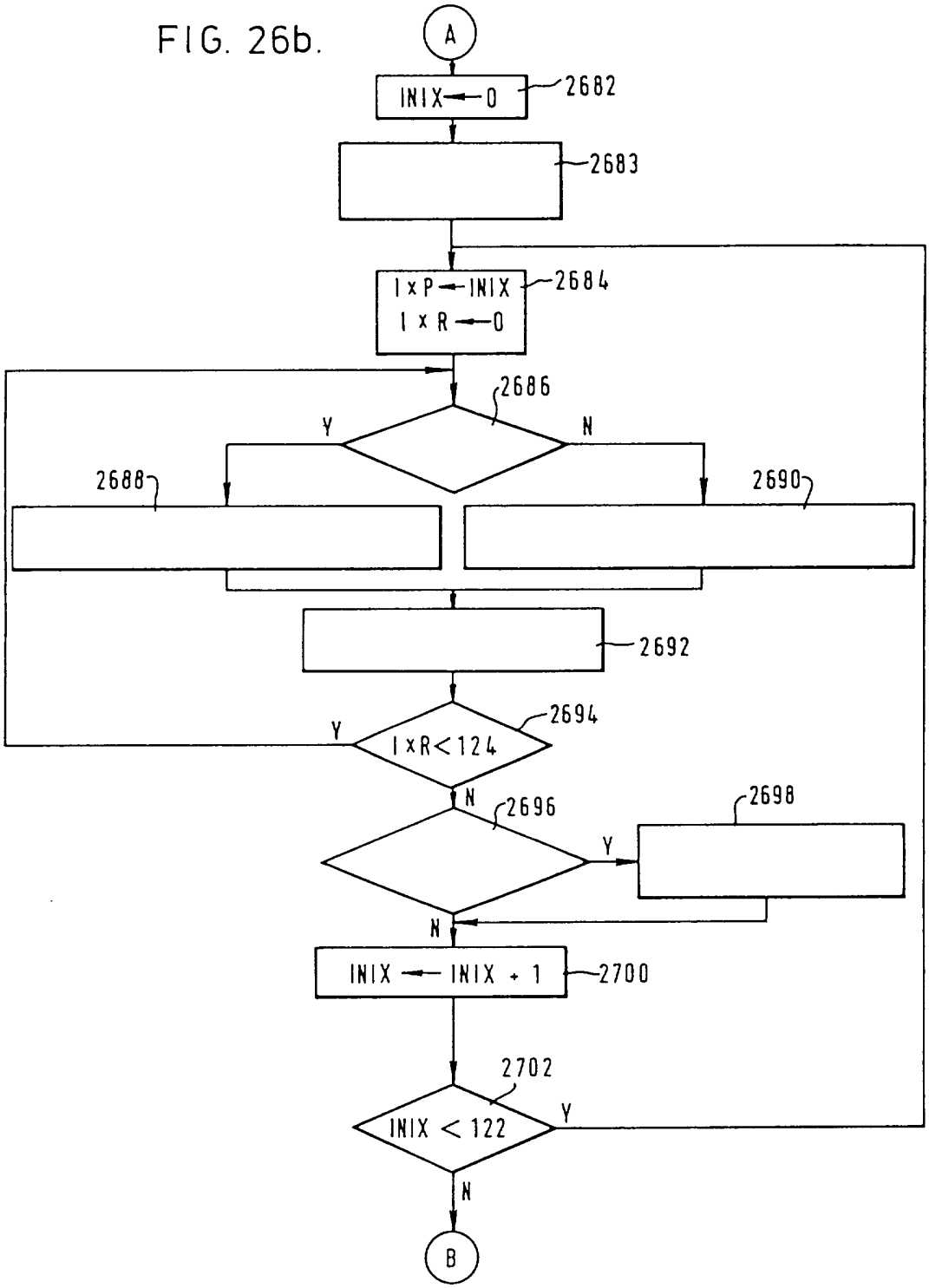

2660
C
2662
2664
2666
2668
Y
2670
N
Y
2679
N
2680
2672
2674
Y
A
N
2676

FIG. 26a.

FIG. 26b.


A
INIX ← 0
2682
2683
I x P ← INIX
I x R ← 0
2684
2686
Y
N
2688
2690
2692
2694
I x R < 124
Y
N
2696
2698
Y
N
INIX ← INIX + 1
2700
2702
INIX < 122
Y
N
B

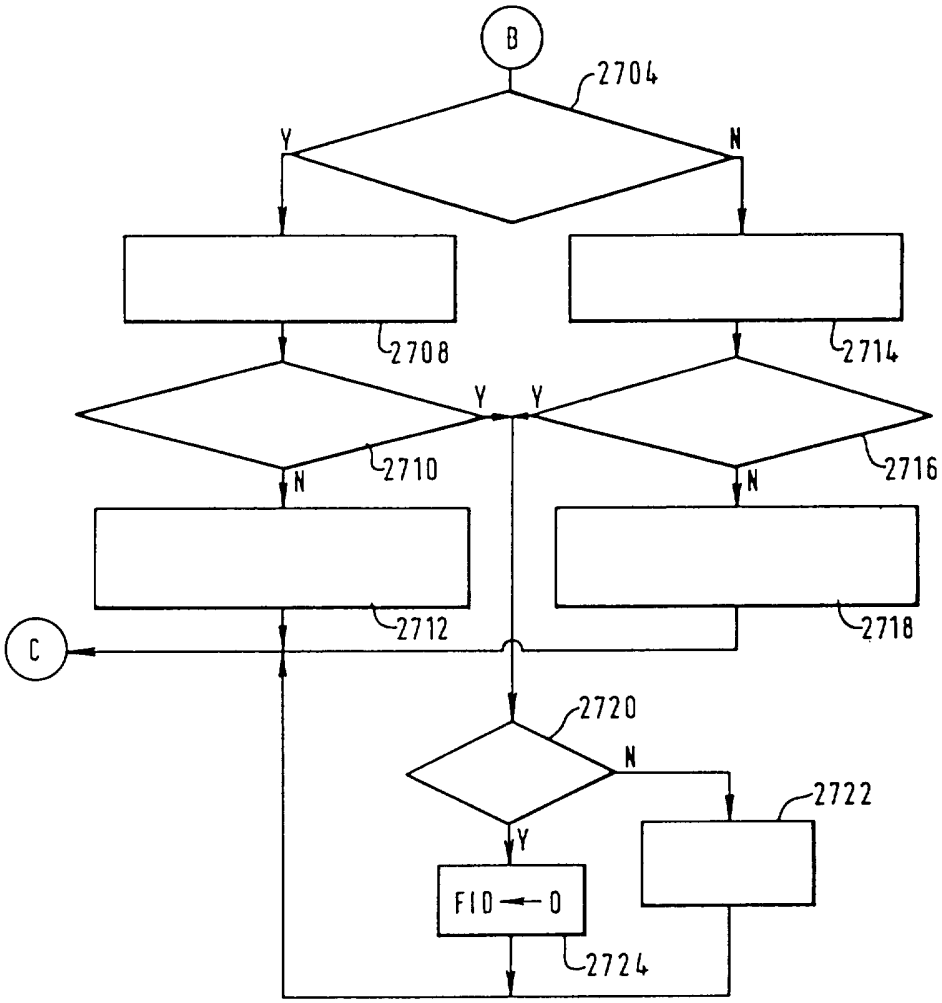


FIG. 26c.

RCA LICENSING CORPORATION

FIG. 26d.

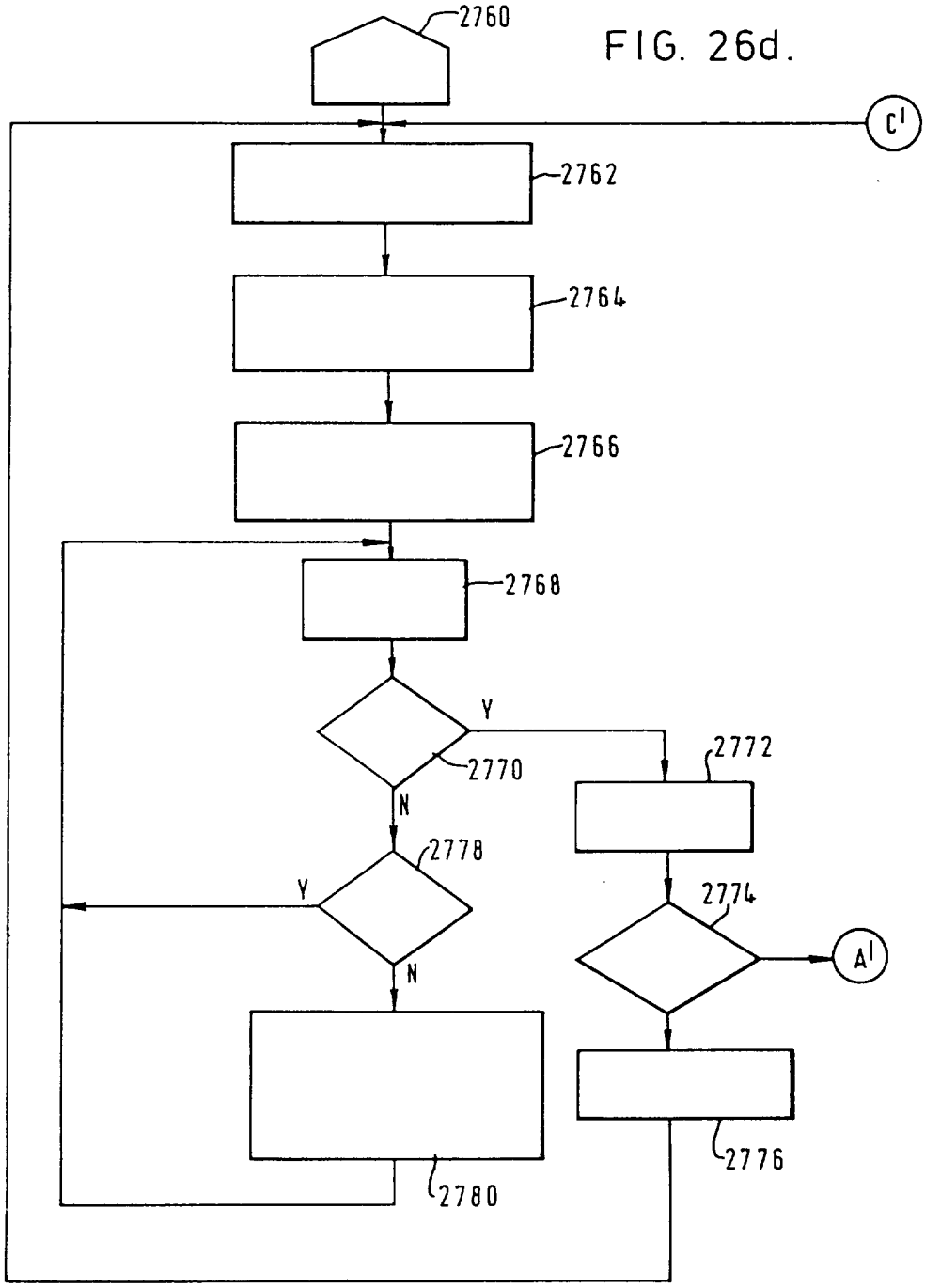
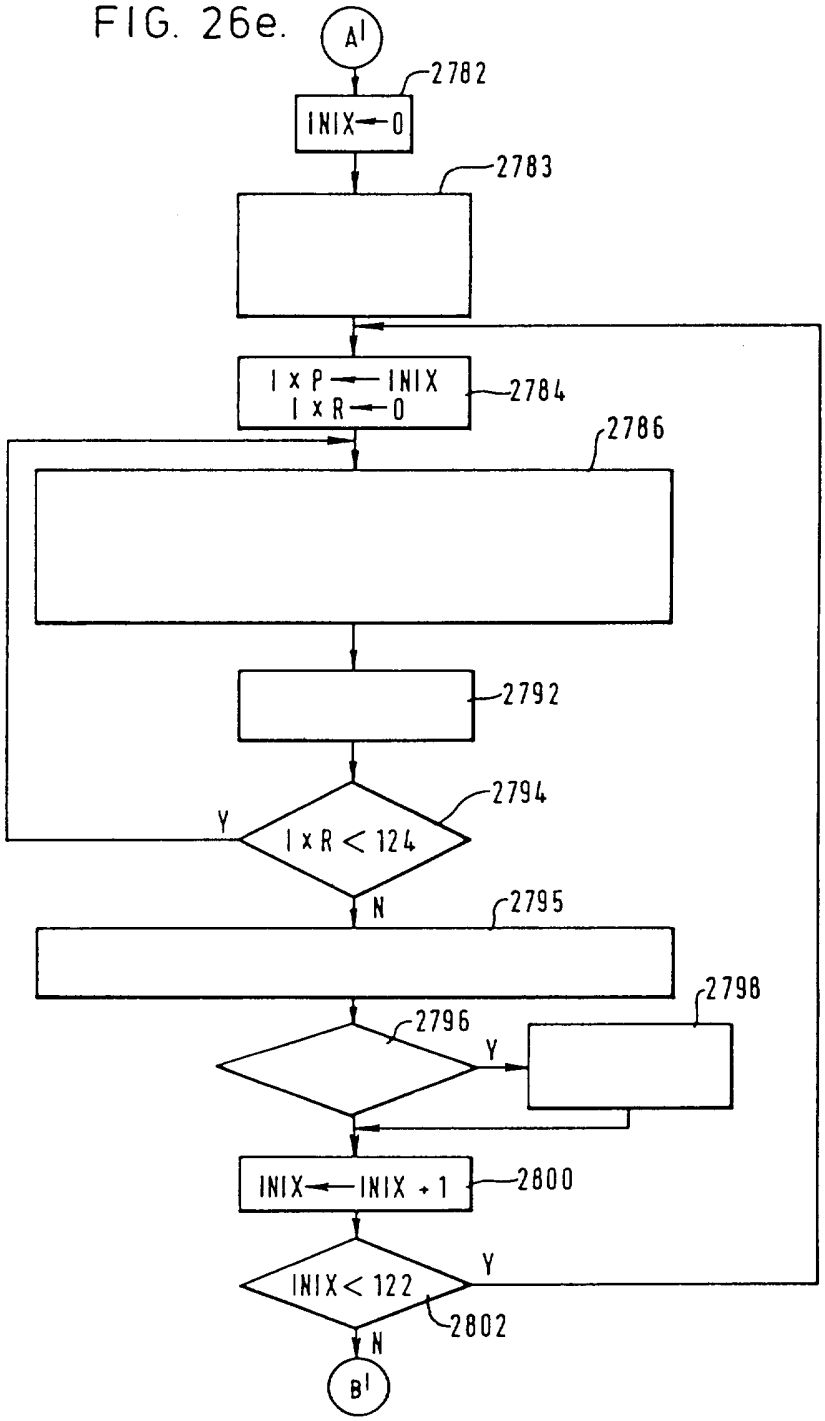

2760
C'
2762
2764
2766
2768
Y
2770
2772
N
2778
Y
2774
N
A'
2780
2776

FIG. 26e.



RCA LICENSING CORPORATION

FIG. 26f.

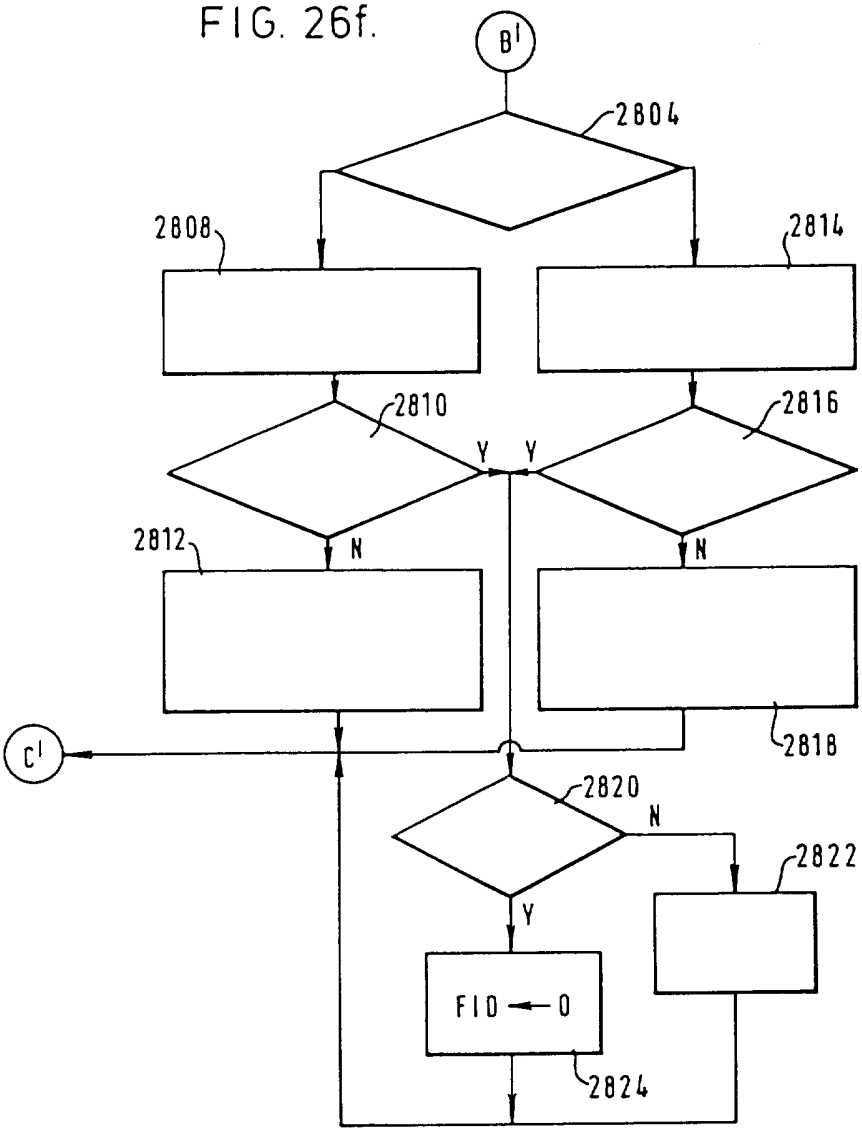

B'
2804
2808
2814
2810
2816
Y
Y
2812
N
N
2818
C'
2820
N
2822
Y
FIO ← 0
2824

FIG. 27.

