(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2022 年 3 月 3 日 (03.03.2022)

WIPO | PCT

(10) 国际公布号
WO 2022/041341 A1

(51) 国际专利分类号:
G09G 3/32 (2016.01) *G09G 3/3233* (2016.01)

(21) 国际申请号: PCT/CN2020/115622

(22) 国际申请日: 2020 年 9 月 16 日 (16.09.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202010900163.0 2020年8月31日 (31.08.2020) CN

(71) 申请人: 武 汉 华 星 光 电 技 术 有 限 公 司 (**WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.**) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(72) 发明人: **曹海明 (CAO, Haiming)**; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。 **田超 (TIAN, Chao)**; 中国湖北省武汉市东湖开发区高新大道666号生物城C5栋, Hubei 430079 (CN)。

(74) 代理人: 深 圳 紫 藤 知 识 产 权 代 理 有 限 公 司 (**PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.**); 中国广东省深圳市南山区粤海街道高新区社区高新南一道006号TCL工业研究院大厦A802, Guangdong 518057 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) **Title:** PIXEL CIRCUIT AND DISPLAY PANEL

(54) 发明名称: 像素电路及显示面板

(57) **Abstract:** A pixel circuit and display panel, which relate to the technical field of display. The pixel circuit comprises a drive transistor (T2), a first transistor (T4), a second transistor (T3), a first capacitor (C1), and a second capacitor (C2); by presetting the potentials of the gate, the drain, and the source of the drive transistor (T2) before light emission, the light emission current flowing through the drive transistor (T2) during light emission can be unaffected by the threshold voltage of the drive transistor (T2), thus eliminating uneven light emission caused by the threshold voltage drift thereof.

(57) **摘要**: 一种像素电路及显示面板, 涉及显示技术领域, 其包括驱动晶体管 (T2)、第一晶体管 (T4)、第二晶体管 (T3)、第一电容 (C1) 以及第二电容 (C2); 通过在发光之前对驱动晶体管 (T2) 的栅极、漏极以及源极进行电位预置, 在发光时流经驱动晶体管 (T2) 的发光电流可以不受驱动晶体管 (T2) 的阈值电压的影响, 进而消除了其阈值电压漂移致使发光不均的现象。

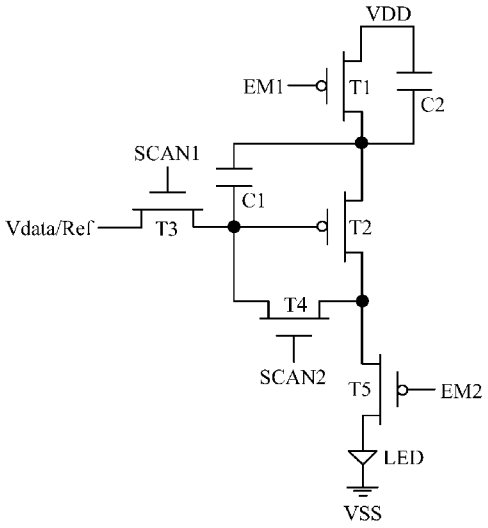


图 1

WO 2022/041341 A1

[见续页]

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

像素电路及显示面板

技术领域

本申请涉及显示技术领域，尤其涉及驱动电路技术领域，具体涉及一种像素电路和显示面板。

背景技术

随着显示技术的发展，显示品质的需求也越来越高，迫切需要既能够满足高频动态画面显示（画质更流畅）的同时，还能够满足普通显示的低功耗需求，那么动态帧频技术应运而生，其可以同时满足显示面板对于超低频（1至5Hz）和超高频（120至360Hz）的需求。随之而来的是对显示区的要求也有所提高：充电能力强：高频状态每行充电时间极短；画面保持（Holding）能力强：低频状态每帧Holding时间延长。

低温多晶氧化物（Low teperature polycrystalline Oxide，LTPO），由于其结合了低温多晶硅（Low temperature poly-silicon，LTPS）及氧化铟镓锌（Indium Gallium Zinc Oxide，IGZO）两种技术的优点。采用这种低温多晶氧化物型薄膜晶体管的像素电路具有强驱动能力和低功耗的特点，目前已成为显示领域炙手可热的技术。

但是，传统像素电路中的驱动晶体管受自身工艺、电路设计等因素的影响，驱动晶体管的阈值电压经常会发生漂移，致使显示区发光不均匀，这会影响LTPO型薄膜晶体管在动态帧频技术领域的应用效果。

技术问题

本申请提供一种像素电路及显示面板，解决了驱动晶体管的阈值电压漂移，导致的发光不均问题。

技术解决方案

第一方面，本申请提供一种像素电路，其包括驱动晶体管、第一晶体管、第二晶体管、第一电容以及第二电容；驱动晶体管串接于第一电源信号与第二电源信号构成的发光回路，用于控制流经发光回路的电流；第一晶体管串接于驱动晶体管的漏极与驱动晶体管的栅极之间，用于根据第一扫描信号控制驱动

晶体管的漏极与栅极之间生成传输通道；第二晶体管与驱动晶体管的栅极和第一晶体管的源极/漏极中的一个连接，用于根据第二扫描信号写入数据信号、接入参考信号以复位驱动晶体管的栅极电位和其源极电位以及通过传输通道补偿驱动晶体管的源极电位；第一电容串接于驱动晶体管的栅极与其源极之间，用于存储驱动晶体管的栅极电位；以及第二电容串接于驱动晶体管的源极与第一电源信号之间，用于调节驱动晶体管的栅极电位。

基于第一方面，在第一方面的第一种实施方式中，驱动晶体管的沟道类型与第一晶体管的沟道类型和第二晶体管的沟道类型不同；且驱动晶体管的沟道材料与第一晶体管的沟道材料和第二晶体管的沟道材料不同。

基于第一方面的第一种实施方式，在第一方面的第二种实施方式中，第一晶体管的沟道类型和第二晶体管的沟道类型相同；且第一晶体管的沟道材料和第二晶体管的沟道材料相同。

基于第一方面的第二种实施方式，在第一方面的第三种实施方式中，像素电路还包括第一发光控制晶体管；第一发光控制晶体管的源极/漏极中的一个与第一电源信号连接；第一发光控制晶体管的源极/漏极中的另一个与驱动晶体管的源极连接；第一发光控制晶体管的栅极与第一发光控制信号连接。

基于第一方面的第三种实施方式，在第一方面的第四种实施方式中，像素电路还包括第二发光控制晶体管；第二发光控制晶体管的源极/漏极中的一个与驱动晶体管的漏极连接；第二发光控制晶体管的栅极与第二发光控制信号连接。

基于第一方面的第四种实施方式，在第一方面的第五种实施方式中，像素电路还包括至少一个发光器件；第二发光控制晶体管的源极/漏极中的另一个与发光器件的阳极连接；发光器件的阴极与第二电源信号连接。

基于第一方面的第五种实施方式，在第一方面的第六种实施方式中，驱动晶体管的沟道类型与第一发光控制晶体管的沟道类型和第二发光控制晶体管的沟道类型相同；且驱动晶体管的沟道材料与第一发光控制晶体管的沟道材料和第二发光控制晶体管的沟道材料相同。

基于第一方面的第六种实施方式，在第一方面的第七种实施方式中，驱动晶体管为 P 沟道型多晶硅薄膜晶体管；且第一晶体管、所述第二晶体管均为 N

沟道型多晶氧化物薄膜晶体管。

基于第一方面的上述任一实施方式，在第一方面的第八种实施方式中，第一电源信号的电位高于第二电源信号的电位；且第一电源信号、第二电源信号均为恒压信号。

第二方面，本申请提供一种显示面板，其包括至少一个上述任一实施方式中的像素电路。

有益效果

本申请 提供的像素电路及显示面板，通过在发光之前对驱动晶体管的栅极、漏极以及源极进行电位预置，在发光时流经驱动晶体管的发光电流可以不受驱动晶体管的阈值电压的影响，进而消除了其阈值电压漂移致使发光不均的现象。

附图说明

图 1 为本申请实施例提供的像素电路的电路原理图。

图 2 为图 1 中像素电路工作于复位阶段的信号流向示意图。

图 3 为图 1 中像素电路工作于补偿阶段的信号流向示意图。

图 4 为图 1 中像素电路工作于写入阶段的信号流向示意图。

图 5 为图 1 中像素电路工作于发光阶段的信号流向示意图。

图 6 为图 1 中像素电路的一种时序示意图。

图 7 为图 1 中像素电路的另一种时序示意图。

本发明的实施方式

为使本申请的目的、技术方案及效果更加清楚、明确，以下参照附图并举实施例对本申请进一步详细说明。应当理解，此处所描述的具体实施例仅用以解释本申请，并不用于限定本申请。

如图 1 至图 7 所示，本实施例提供了一种像素电路，其包括驱动晶体管 T2、第一晶体管 T4、第二晶体管 T3、第一电容 C1 以及第二电容 C2；驱动晶体管 T2 串接于第一电源信号 VDD 与第二电源信号 VSS 构成的发光回路，用于控制流经发光回路的电流；第一晶体管 T4 串接于驱动晶体管 T2 的漏极与驱动晶体管 T2 的栅极之间，用于根据第一扫描信号 SCAN2 控制驱动晶体管

T2 的漏极与栅极之间生成传输通道；第二晶体管 T3 与驱动晶体管 T2 的栅极和第一晶体管 T4 的源极/漏极中的一个连接，用于根据第二扫描信号 SCAN1 写入数据信号 Vdata、接入参考信号 Ref 以复位驱动晶体管 T2 的栅极电位和其源极电位以及通过传输通道补偿驱动晶体管 T2 的源极电位；第一电容 C1 串接于驱动晶体管 T2 的栅极与其源极之间，用于存储驱动晶体管 T2 的栅极电位；以及第二电容 C2 串接于驱动晶体管 T2 的源极与第一电源信号 VDD 之间，用于调节驱动晶体管 T2 的栅极电位。驱动晶体管 T2 的漏极与第一晶体管 T4 的源极/漏极中的另一个连接。

如图 1 所示，在其中一个实施例中，像素电路还包括第一发光控制晶体管 T1、第二发光控制晶体管 T5 以及至少一个发光器件 LED。

具体地，第一发光控制晶体管 T1 的源极/漏极中的一个与第一电源信号 VDD 连接；第一发光控制晶体管 T1 的源极/漏极中的另一个与驱动晶体管 T2 的源极连接；第一发光控制晶体管 T1 的栅极与第一发光控制信号 EM1 连接。第二发光控制晶体管 T5 的源极/漏极中的一个与驱动晶体管 T2 的漏极连接；第二发光控制晶体管 T5 的栅极与第二发光控制信号 EM2 连接。第二发光控制晶体管 T5 的源极/漏极中的另一个与发光器件 LED 的阳极连接；发光器件 LED 的阴极与第二电源信号 VSS 连接。

需要进行说明的是，第一电源信号 VDD 的电位高于第二电源信号 VSS 的电位。且第一电源信号 VDD、第二电源信号 VSS 均为恒压信号。

发光器件 LED 可以但不限于为 OLED，还可以为 MicroLED 或者 MiniLED 等自发型器件。

在其中一个实施例中，驱动晶体管 T2 的沟道类型与第一晶体管 T4 的沟道类型和第二晶体管 T3 的沟道类型不同；且驱动晶体管 T2 的沟道材料与第一晶体管 T4 的沟道材料和第二晶体管 T3 的沟道材料不同。第一晶体管 T4 的沟道类型和第二晶体管 T3 的沟道类型相同；且第一晶体管 T4 的沟道材料和第二晶体管 T3 的沟道材料相同。在其中一个实施例中，驱动晶体管 T2 的沟道类型与第一发光控制晶体管 T1 的沟道类型和第二发光控制晶体管 T5 的沟道类型相同；且驱动晶体管 T2 的沟道材料与第一发光控制晶体管 T1 的沟道材料和第二发光控制晶体管 T5 的沟道材料相同。

具体地，驱动晶体管 T2、第一发光控制晶体管 T1 以及第二发光控制晶体管 T5 均可以但不限于为 P 沟道型多晶硅薄膜晶体管，还可以为 P 沟道型低温多晶硅薄膜晶体管。第一晶体管 T4、第二晶体管 T3 均可以但不限于为 N 沟道型多晶氧化物薄膜晶体管，还可以为 N 沟道型低温多晶氧化物薄膜晶体管，或者还可以为 N 沟道型低温多晶金属氧化物薄膜晶体管。

通过对本公开提供的像素电路的以上描述可知，本公开提供的像素电路至多仅采用了 5 个薄膜晶体管，相比于具有更多薄膜晶体管数量的像素电路，本公开提供的像素电路在制作过程中，可以有效提高良率。

本公开提供的像素电路分为以下几个工作阶段:

复位阶段 Rst: 第一发光控制信号 EM1 为低电位，第二发光控制信号 EM2 为高电位，第一扫描信号 SCAN2 为低电位，第二扫描信号 SCAN1 为高电位，此时，第二晶体管 T3 打开，参考信号 Ref 对驱动晶体管 T2 的栅极电位进行复位；同时，第一发光控制晶体管 T1 打开，第一电源信号 VDD 对驱动晶体管 T2 的源极电位进行复位。如图 2 所示的箭头为像素电路在复位阶段 Rst 中的信号流向。

补偿阶段 Pgm: 第一发光控制信号 EM1 为高电位，第二发光控制信号 EM2 为高电位，第一扫描信号 SCAN2 为高电位，第二扫描信号 SCAN1 为高电位，此时，第一发光控制晶体管 T1 和第二发光控制晶体管 T5 均关闭，第一晶体管 T4 和第二晶体管 T3 均打开，驱动晶体管 T2 的源极电位依次经其漏极、第一晶体管 T4 以及第二晶体管 T3 进行漏电，直至驱动晶体管 T2 的栅极与源极之间的电位差与驱动晶体管 T2 的阈值电压相等为止。如图 3 所示的箭头为像素电路在补偿阶段 Pgm 中的信号流向。

写入阶段 WR: 第一发光控制信号 EM1 为高电位，第二发光控制信号 EM2 为高电位，第一扫描信号 SCAN2 为低电位，第二扫描信号 SCAN1 为高电位，此时，第二晶体管 T3 打开，数据信号 Vdata 写入至驱动晶体管 T2 的栅极。如图 4 所示的箭头为像素电路在写入阶段 WR 中的信号流向。

发光阶段 EM: 第一发光控制信号 EM1 为低电位，第二发光控制信号 EM2 为低电位，第一扫描信号 SCAN2 为低电位，第二扫描信号 SCAN1 为低电位，此时，第一发光控制晶体管 T1、第二发光控制晶体管 T5 以及驱动晶体管 T2

均打开，发光回路导通，驱动晶体管 T2 控制流经发光回路的电流大小，进而驱动发光器件 LED 进行对应亮度的发光。如图 5 所示的箭头为像素电路在发光阶段 EM 中的信号流向。

以上各工作阶段对应的驱动晶体管 T2 的主要节点电压如下表所示：

阶段/节点电位	G	S	D	Vgs
Rst	Vref	Vdd	Vled	Vref-Vdd
Pgm	Vref	Vref-Vth	Vref	Vth
WR	Vdata	Vref-Vth+(Vdata-Vref)*K	Vref	(Vdata-Vref)*(1-K)+Vth
EM	Vdata+V1*K	Vref-Vth+(Vdata-Vref)*K+V1	Vled	(Vdata-Vref+V1)*(1-K)+Vth

其中，G、S、D 以及 Vgs 依次分别为驱动晶体管 T2 的栅极电位、源极电位、漏极电位以及栅极与源极之间的电位差；Vref 为参考信号 Ref 的电位；Vth 为驱动晶体管 T2 的阈值电压；Vdd 为第一电源信号 VDD 的电位；V1 为第二电源信号 VSS 的电位；Vdata 在此处为数据信号的电位；Vled 为发光器件 LED 的阳极电位；K=C1/（C1+C2），其中，C1 为第一电容的电容量，C2 为第二电容的电容量。于是，发光阶段的发光电流 I 的大小为：

$$I = \frac{(m \cdot u \cdot W)}{2L} * ((Vdata - Vref + V1) * (1 - K))^2$$

其中，上述公式中的 m、u、W 以及 L 均为相对的常数，不在赘述。从该公式中可以看出，发光电流 I 的大小已经与驱动晶体管 T2 的阈值电压无关，因此，本申请提供的像素电路能够不受驱动晶体管 T2 的阈值电压的影响，有利于显示区的发光均匀。

在上述工作过程中，驱动晶体管 T2 的栅极固定将驱动晶体管 T2 的源极封闭，通过驱动晶体管 T2 的栅极和漏极同时置底的方式将其源极准位漏电至 Vgs=Vth 时完成补偿，再通过第一电容 C1 和第二电容 C2 搭配使得数据信号 Vdata 能够写入至驱动晶体管 T2 的栅极和源极，实现对驱动晶体管 T2 的栅极与源极之间电位差 Vgs 的调控，进而实现 Vth 补偿状态下的电流源作用。在此基础上，将与驱动晶体管 T2 的栅极相连的第一晶体管 T4 和第二晶体管 T3 更换为漏电流更低的低温多晶氧化物薄膜晶体管，能够进一步延长驱动晶体管

T2 的栅极准位的保持时间，更有利于实现超低频和低功耗显示，同时具有更好的视觉体验。

在其中一个实施例中，本公开提供的像素电路，第二扫描信号 SCAN1 和第二发光控制信号 EM2 可以选择共用一个控制信号，其可以是第二扫描信号 SCAN1，也可以是第二发光控制信号 EM2，这样的话，可以为像素电路节省一条输入信号线。而且，如图 6 所示的当第一发光控制信号 EM1、第二发光控制信号 EM2 的脉冲宽度不一致时，需要两套不同的发光驱动电路（EM GOA）来分别提供对应的发光控制信号；如图 7 所示的当第一发光控制信号 EM1、第二发光控制信号 EM2 的脉冲宽度一致时，第一发光控制信号 EM1、第二发光控制信号 EM2 可以共用一套发光驱动电路，例如，此时的第一发光控制信号 EM1 可以采用下一行的第二发光控制信号 EM2/下一行的扫描信号，如此的话，可以节省一套发光驱动电路，能够有效节约边框空间；还可以减少至少一条输入信号线，或者两条输入信号线，能够进一步优化信号线在显示区的布局空间。

在其中一个实施例中，本申请提供一种显示面板，其包括至少一个上述任一实施例中的像素电路。

显示面板可以包括多个像素电路，多个像素电路包括多个发光器件 LED，多个发光器件 LED 在所述显示面板上呈阵列分布。

可以理解的是，对本领域普通技术人员来说，可以根据本申请的技术方案及其发明构思加以等同替换或改变，而所有这些改变或替换都应属于本申请所附的权利要求的保护范围。

权 利 要 求 书

1、一种像素电路，其中，包括:

驱动晶体管，串接于第一电源信号与第二电源信号构成的发光回路，用于控制流经所述发光回路的电流;

第一晶体管，串接于所述驱动晶体管的漏极与所述驱动晶体管的栅极之间，用于根据第一扫描信号控制所述驱动晶体管的漏极与栅极之间生成传输通道;

第二晶体管，与所述驱动晶体管的栅极和所述第一晶体管的源极/漏极中的一个连接，用于根据第二扫描信号写入数据信号、接入参考信号以复位所述驱动晶体管的栅极电位和其源极电位以及通过所述传输通道补偿所述驱动晶体管的源极电位;

第一电容，串接于所述驱动晶体管的栅极与其源极之间，用于存储所述驱动晶体管的栅极电位; 以及

第二电容，串接于所述驱动晶体管的源极与所述第一电源信号之间，用于调节所述驱动晶体管的栅极电位。

2、根据权利要求 1 所述的像素电路，其中，所述驱动晶体管的沟道类型与所述第一晶体管的沟道类型和所述第二晶体管的沟道类型不同; 且所述驱动晶体管的沟道材料与所述第一晶体管的沟道材料和所述第二晶体管的沟道材料不同。

3、根据权利要求 2 所述的像素电路，其中，所述第一晶体管的沟道类型和所述第二晶体管的沟道类型相同; 且所述第一晶体管的沟道材料和所述第二晶体管的沟道材料相同。

4、根据权利要求 3 所述的像素电路，其中，所述像素电路还包括第一发光控制晶体管;

所述第一发光控制晶体管的源极/漏极中的一个与所述第一电源信号连接; 所述第一发光控制晶体管的源极/漏极中的另一个与所述驱动晶体管的源极连接; 所述第一发光控制晶体管的栅极与第一发光控制信号连接。

5、根据权利要求 4 所述的像素电路，其中，所述像素电路还包括第二发光控制晶体管;

所述第二发光控制晶体管的源极/漏极中的一个与所述驱动晶体管的漏极连接；所述第二发光控制晶体管的栅极与第二发光控制信号连接。

6、根据权利要求 5 所述的像素电路，其中，所述像素电路还包括至少一个发光器件；

所述第二发光控制晶体管的源极/漏极中的另一个与所述发光器件的阳极连接；所述发光器件的阴极与所述第二电源信号连接。

7、根据权利要求 6 所述的像素电路，其中，所述驱动晶体管的沟道类型与所述第一发光控制晶体管的沟道类型和所述第二发光控制晶体管的沟道类型相同；且所述驱动晶体管的沟道材料与所述第一发光控制晶体管的沟道材料和所述第二发光控制晶体管的沟道材料相同。

8、根据权利要求 7 所述的像素电路，其中，所述驱动晶体管为 P 沟道型多晶硅薄膜晶体管；且所述第一晶体管、所述第二晶体管均为 N 沟道型多晶氧化物薄膜晶体管。

9、根据权利要求 1 所述的像素电路，其中，所述第一电源信号的电位高于所述第二电源信号的电位；且所述第一电源信号、所述第二电源信号均为恒压信号。

10、一种显示面板，其中，包括至少一个如权利要求 1 所述的像素电路。

11、根据权利要求 10 所述的显示面板，其中，所述第一晶体管、所述第二晶体管均为低温多晶氧化物薄膜晶体管。

12、根据权利要求 11 所述的显示面板，其中，所述驱动晶体管的沟道类型与所述第一晶体管的沟道类型和所述第二晶体管的沟道类型不同；且所述驱动晶体管的沟道材料与所述第一晶体管的沟道材料和所述第二晶体管的沟道材料不同。

13、根据权利要求 12 所述的显示面板，其中，所述第一晶体管的沟道类型和所述第二晶体管的沟道类型相同。

14、根据权利要求 13 所述的显示面板，其中，所述像素电路还包括第一发光控制晶体管；

所述第一发光控制晶体管的源极/漏极中的一个与所述第一电源信号连接；所述第一发光控制晶体管的源极/漏极中的另一个与所述驱动晶体管的源

极连接；所述第一发光控制晶体管的栅极与第一发光控制信号连接。

15、根据权利要求 14 所述的显示面板，其中，所述像素电路还包括第二发光控制晶体管；

所述第二发光控制晶体管的源极/漏极中的一个与所述驱动晶体管的漏极连接；所述第二发光控制晶体管的栅极与第二发光控制信号连接。

16、根据权利要求 15 所述的显示面板，其中，所述像素电路还包括至少一个发光器件；

所述第二发光控制晶体管的源极/漏极中的另一个与所述发光器件的阳极连接；所述发光器件的阴极与所述第二电源信号连接。

17、根据权利要求 16 所述的显示面板，其中，所述驱动晶体管的沟道类型与所述第一发光控制晶体管的沟道类型和所述第二发光控制晶体管的沟道类型相同；且所述驱动晶体管的沟道材料与所述第一发光控制晶体管的沟道材料和所述第二发光控制晶体管的沟道材料相同。

18、根据权利要求 17 所述的显示面板，其中，所述驱动晶体管为 P 沟道型多晶硅薄膜晶体管；且所述第一晶体管、所述第二晶体管均为 N 沟道型薄膜晶体管。

19、根据权利要求 10 所述的显示面板，其中，所述第一电源信号的电位高于所述第二电源信号的电位；且所述第一电源信号、所述第二电源信号均为恒压信号。

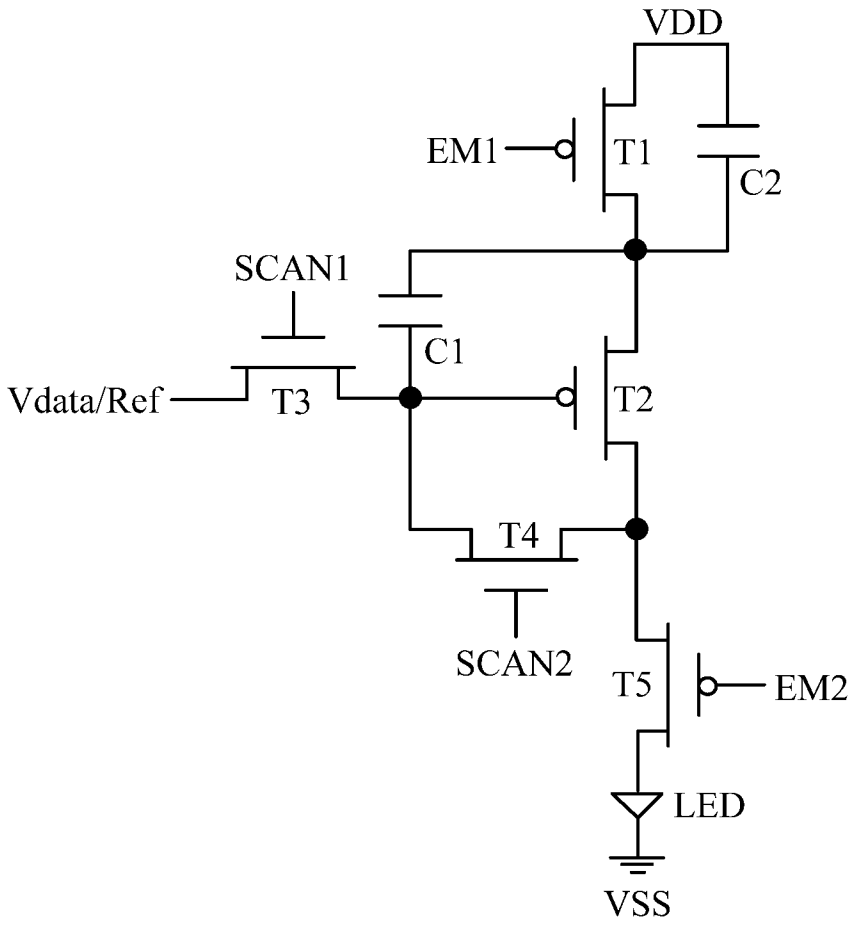


图 1

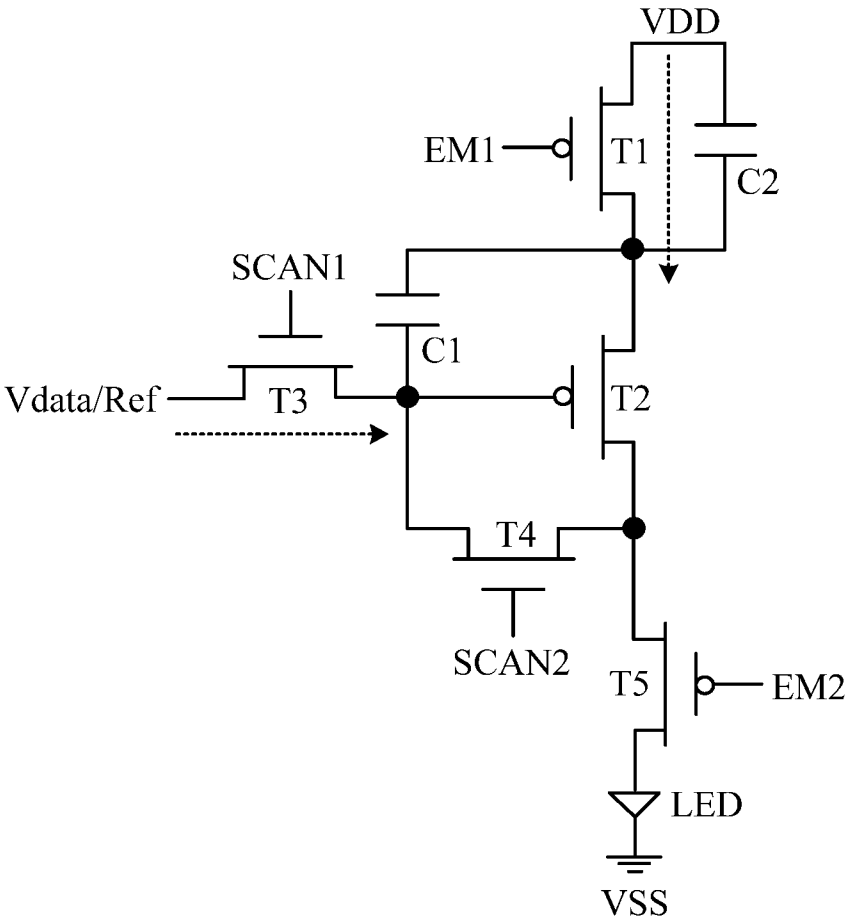


图 2

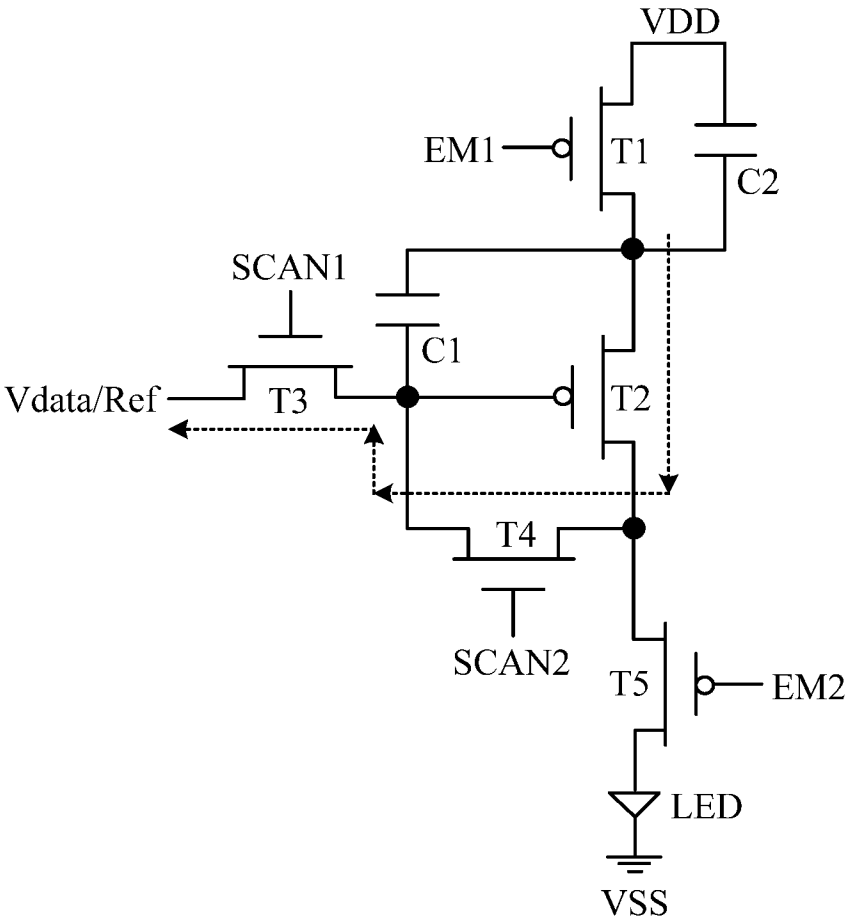


图 3

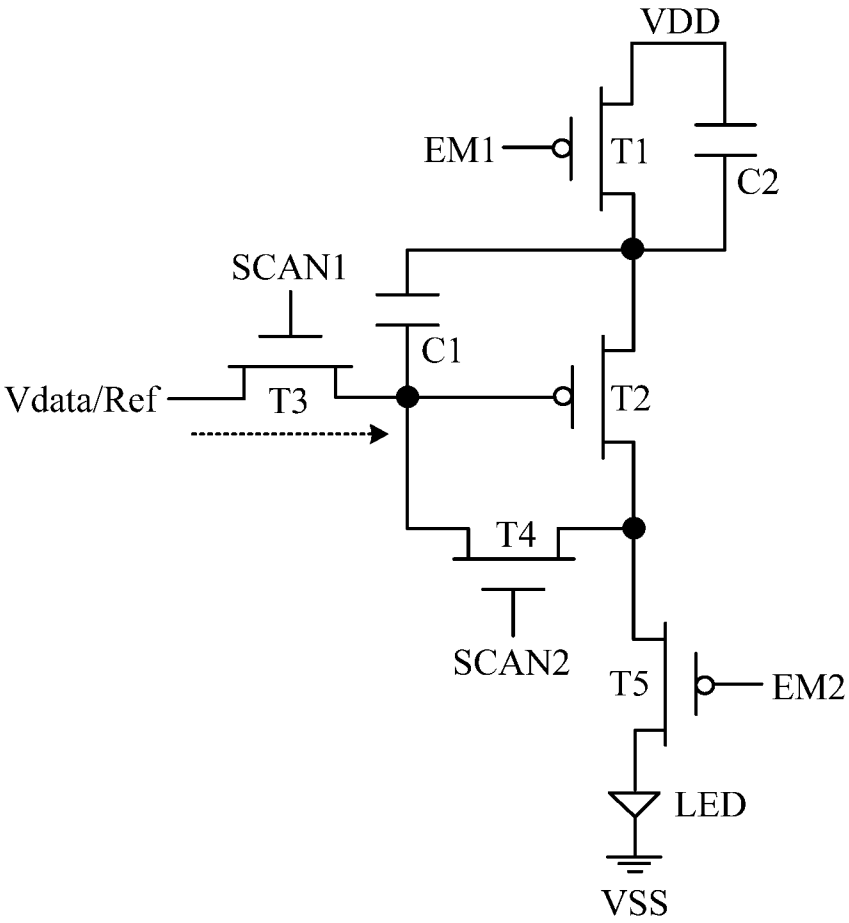


图 4

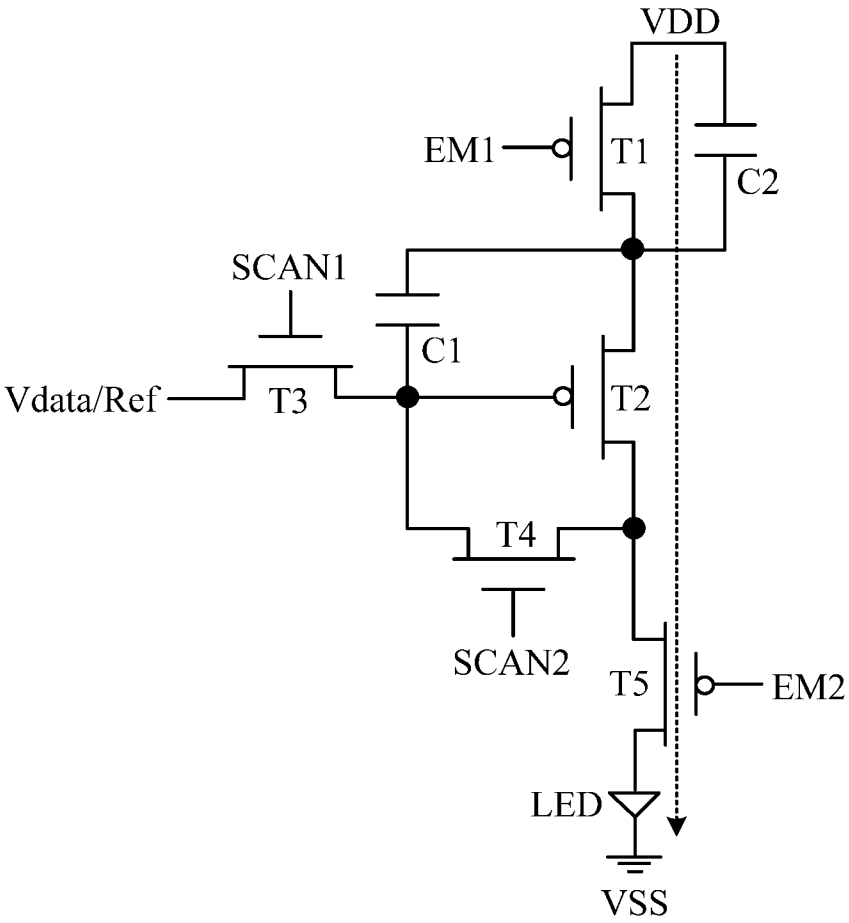


图 5

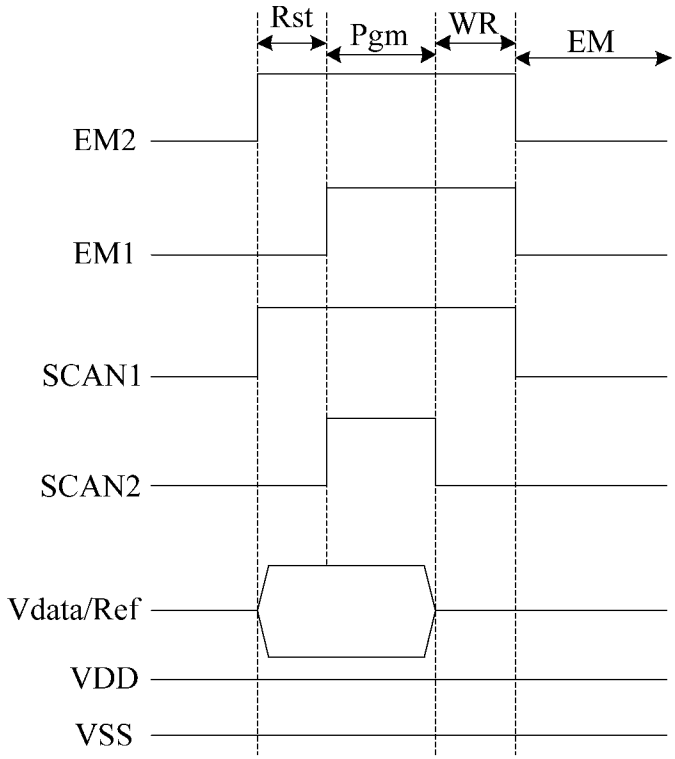


图 6

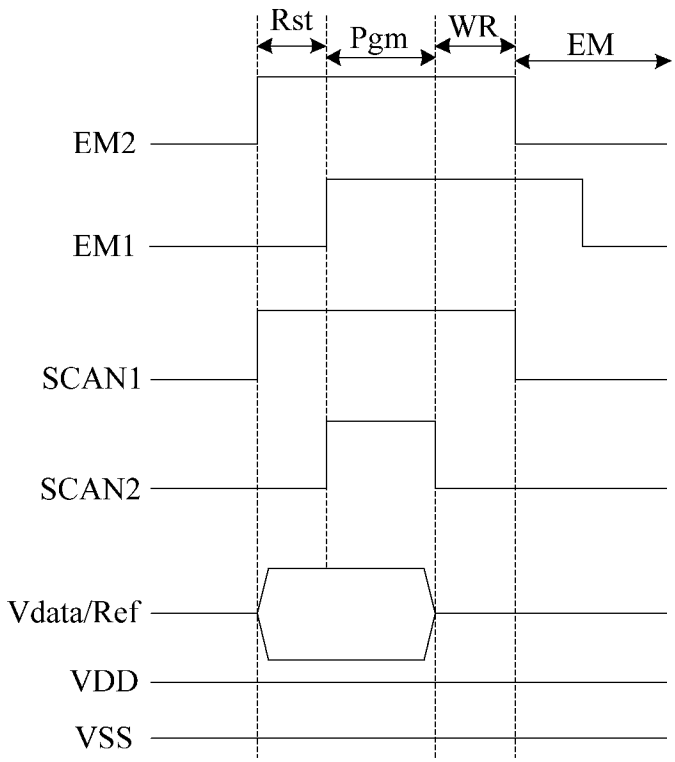


图 7

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/115622

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32(2016.01)i; G09G 3/3233(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

VEN; CNABS; CNTXT: 漂移, 沟道, 材料, 类型, LED, OLED, 电致发光, 第二电容, 第五, 晶体管, T5, C2, N型, P型, 阈值电压, Vth; LED, OLED, T5, C2, Vth, threshold voltage, flow, drift, channel, differ+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103035202 A (AU OPTRONICS CORPORATION) 10 April 2013 (2013-04-10) description, paragraphs 29-56, and figures 1-7	1, 10-11
Y	CN 103035202 A (AU OPTRONICS CORPORATION) 10 April 2013 (2013-04-10) description, paragraphs 29-56, and figures 1-7	2-9, 12-19
Y	CN 203433776 U (TRULY SEMICONDUCTORS LIMITED) 12 February 2014 (2014-02-12) description, paragraphs 27-62, and figures 1-8	2-9, 12-19
A	US 2016379567 A1 (SONY CORP.) 29 December 2016 (2016-12-29) entire document	1-19
A	CN 105632404 A (SHANGHAI TIANMA AMOLED CO., LTD. et al.) 01 June 2016 (2016-06-01) entire document	1-19
A	CN 104575378 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) 29 April 2015 (2015-04-29) entire document	1-19

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
27 May 2021	**02 June 2021**

Name and mailing address of the ISA/CN	Authorized officer
China National Intellectual Property Administration (ISA/CN) **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China**	
Facsimile No. **(86-10)62019451**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/115622

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN 103035202 A	10 April 2013	None	
CN 203433776 U	12 February 2014	None	
US 2016379567 A1	29 December 2016	US 2018137824 A1	17 May 2018
		TW 200614146 A	01 May 2006
		US 2013271435 A1	17 October 2013
		KR 20060046387 A	17 May 2006
		US 10002567 B2	19 June 2018
		US 8823607 B2	02 September 2014
		US 9454928 B2	27 September 2016
		US 10276102 B2	30 April 2019
		US 9454929 B2	27 September 2016
		KR 101200066 B1	12 November 2012
		US 2007103419 A1	10 May 2007
		US 2016125797 A1	05 May 2016
		US 2019266951 A1	29 August 2019
		US 2018166016 A1	14 June 2018
		US 8441417 B2	14 May 2013
		US 2007132694 A1	14 June 2007
		US 7173590 B2	06 February 2007
		US 2005269959 A1	08 December 2005
		US 10270532 B2	23 April 2019
		TW I295459 B	01 April 2008
		US 2007164962 A1	19 July 2007
CN 105632404 A	01 June 2016	CN 105632404 B	12 July 2019
CN 104575378 A	29 April 2015	CN 104575378 B	28 July 2017

国际检索报告

国际申请号
PCT/CN2020/115622

A. 主题的分类

G09G 3/32(2016.01)i; G09G 3/3233(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

VEN;CNABS;CNTXT:漂移，沟道，材料，类型，LED，OLED，电致发光，第二电容，第五，晶体管，T5，C2，N型，P型，阈值电压，Vth; LED，OLED，T5，C2，Vth，threshold voltage，flow，drift，channel，differ+

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 103035202 A (友达光电股份有限公司) 2013年 4月 10日 (2013-04-10) 说明书第29-56段，图1-7	1，10-11
Y	CN 103035202 A (友达光电股份有限公司) 2013年 4月 10日 (2013-04-10) 说明书第29-56段，图1-7	2-9，12-19
Y	CN 203433776 U (信利半导体有限公司) 2014年 2月 12日 (2014-02-12) 说明书第27-62段，图1-8	2-9，12-19
A	US 2016379567 A1 (SONY CORP) 2016年 12月 29日 (2016-12-29) 全文	1-19
A	CN 105632404 A (上海天马有机发光显示技术有限公司等) 2016年 6月 1日 (2016-06-01) 全文	1-19
A	CN 104575378 A (北京大学深圳研究生院) 2015年 4月 29日 (2015-04-29) 全文	1-19

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 5月 27日	2021年 6月 2日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 王敏 电话号码 62085827

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/115622

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103035202	A	2013年 4月 10日	无			
CN	203433776	U	2014年 2月 12日	无			
US	2016379567	A1	2016年 12月 29日	US	2018137824	A1	2018年 5月 17日
				TW	200614146	A	2006年 5月 1日
				US	2013271435	A1	2013年 10月 17日
				KR	20060046387	A	2006年 5月 17日
				US	10002567	B2	2018年 6月 19日
				US	8823607	B2	2014年 9月 2日
				US	9454928	B2	2016年 9月 27日
				US	10276102	B2	2019年 4月 30日
				US	9454929	B2	2016年 9月 27日
				KR	101200066	B1	2012年 11月 12日
				US	2007103419	A1	2007年 5月 10日
				US	2016125797	A1	2016年 5月 5日
				US	2019266951	A1	2019年 8月 29日
				US	2018166016	A1	2018年 6月 14日
				US	8441417	B2	2013年 5月 14日
				US	2007132694	A1	2007年 6月 14日
				US	7173590	B2	2007年 2月 6日
				US	2005269959	A1	2005年 12月 8日
				US	10270532	B2	2019年 4月 23日
				TW	I295459	B	2008年 4月 1日
				US	2007164962	A1	2007年 7月 19日
CN	105632404	A	2016年 6月 1日	CN	105632404	B	2019年 7月 12日
CN	104575378	A	2015年 4月 29日	CN	104575378	B	2017年 7月 28日