

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-199894
(P2004-199894A)

(43) 公開日 平成16年7月15日(2004.7.15)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H01B 13/00	H01B 13/00 503B	2H091
C23C 14/08	C23C 14/08 D	2H092
C23C 14/40	C23C 14/40	4K029
G02F 1/1335	G02F 1/1335 505	5G307
G02F 1/1343	G02F 1/1343	5G323

審査請求 未請求 請求項の数 12 O L (全 14 頁) 最終頁に続く

(21) 出願番号	特願2002-363863 (P2002-363863)	(71) 出願人	000002369 セイコーエプソン株式会社 東京都新宿区西新宿2丁目4番1号
(22) 出願日	平成14年12月16日 (2002.12.16)	(74) 代理人	100095728 弁理士 上柳 雅普
		(74) 代理人	100107076 弁理士 藤綱 英吉
		(74) 代理人	100107261 弁理士 須澤 修
		(72) 発明者	藤井 英治 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		(72) 発明者	鯛川 邦雄 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

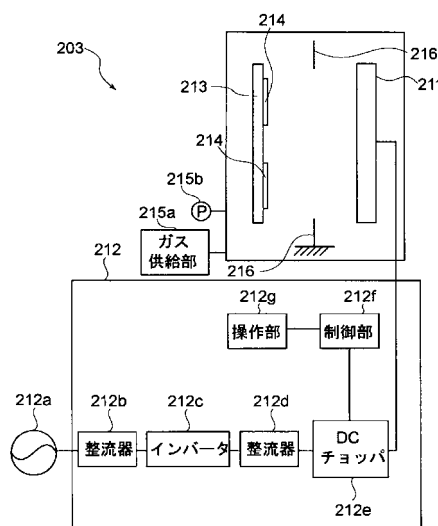
(54) 【発明の名称】 透明導電膜基板の製造方法、透明導電膜基板の製造装置、カラーフィルタ基板の製造方法、カラーフィルタ基板、電気光学装置及び電子機器

(57) 【要約】

【課題】 樹脂等の耐熱性の低い材料を有する基板上に高温条件下ではなく、比抵抗の低い良質の透明導電膜を形成可能な透明導電膜基板の製造方法、該製造方法で使用する透明導電膜基板の製造装置、カラーフィルタ基板の製造方法、該製造方法により製造されたカラーフィルタ基板、該カラーフィルタ基板を搭載した電気光学装置及び該電気光学装置を搭載した電子機器を提供すること。

【解決手段】 デューティー比0.01から0.25の間のパルス状の電圧を印加することによって、高温条件下ではなく所望の比抵抗の低い透明導電膜を形成することができる。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

透明導電膜が形成された基板を製造する方法であって、
 気密領域に基板を導入する工程と、
 前記気密領域に導入された基板に対してデューティ比 0.01 から 0.25 の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成する工程と
 を具備することを特徴とする透明導電膜基板の製造方法。

【請求項 2】

前記デューティ比は、0.03 から 0.1 であることを特徴とする請求項 1 に記載の透明導電膜基板の製造方法。 10

【請求項 3】

前記基板に対して周波数 50 kHz から 350 kHz の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成することを特徴とする請求項 1 または請求項 2 に記載の透明導電膜基板の製造方法。

【請求項 4】

透明導電膜が形成された基板を製造する方法であって、
 気密領域に基板を導入する工程と、
 前記気密領域に導入された基板に対して周波数 50 kHz から 350 kHz の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成する工程と
 を具備することを特徴とする透明導電膜基板の製造方法。 20

【請求項 5】

基板に対してスパッタリング法により透明導電膜を形成するための一対のアノード及びターゲットと、
 前記ターゲットに対してデューティ比 0.01 から 0.25 の間のパルス状の電圧を印加する手段と
 を具備することを特徴とする透明導電膜基板の製造装置。

【請求項 6】

基板に対してスパッタリング法により透明導電膜を形成するための一対のアノード及びターゲットと、
 前記ターゲットに対して周波数 50 kHz から 350 kHz の間のパルス状の電圧を印加する手段と
 を具備することを特徴とする透明導電膜基板の製造装置。 30

【請求項 7】

ガラス基板と、
 前記ガラス基板上に形成されたカラーフィルタと、
 前記カラーフィルタ上に形成された比抵抗が $2.3 \times 10^{-4} \text{ } \cdot \text{cm}$ よりも小さい透明導電膜と
 を具備することを特徴とするカラーフィルタ基板。 40

【請求項 8】

前記透明導電膜は、デューティ比 0.01 から 0.25 の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により形成されることを特徴とする請求項 7 に記載のカラーフィルタ基板。

【請求項 9】

前記デューティ比は、0.03 から 0.1 であることを特徴とする請求項 8 に記載のカラーフィルタ基板。

【請求項 10】

前記透明導電膜は、周波数 50 kHz から 350 kHz の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により形成されることを特徴とする請求項 7 に記載の 50

カラーフィルタ基板。

【請求項 1 1】

請求項 7 から請求項 1 0 いずれか一項に記載のカラーフィルタ基板と、
該カラーフィルタ基板に対向配置された対向基板と、
該カラーフィルタ基板と該対向基板との間に介在する電気光学物質と
を具備することを特徴とする電気光学装置。

【請求項 1 2】

請求項 1 1 に記載の電気光学装置を搭載することを特徴とする電子機器。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、透明導電膜基板の製造方法、透明導電膜基板の製造装置、カラーフィルタ基板の製造方法、カラーフィルタ基板、電気光学装置及び電子機器に関する。

【0002】

【従来の技術】

一般に、一对のガラス等の基板からなる電気光学パネルとしての液晶パネルを有する電気光学装置としての液晶装置では、カラー表示を可能にするためにカラーフィルタ基板が用いられている。該カラーフィルタ基板においては、該基板表面上にカラーフィルタのフィルタ部分を構成する着色層（例えば R（赤）、G（緑）、B（青）、BM（黒：ブラックマトリクス或いはブラックマスク））が形成されている。該着色層は顔料や染料等の着色材を含む樹脂からなる。更に、通常カラーフィルタ上に透明な樹脂等からなる表面保護層が形成され、この表面保護層上にはスパッタリング法等によりITO（Indium Tin Oxide）等の透明導電膜からなる透明電極が形成されている。表面保護層は、透明電極パターン等を形成する際のカラーフィルタへの薬液の侵入防止及びカラーフィルタ表面の平坦性確保等のために形成されている。

20

【0003】

【特許文献 1】

特開 2002 - 014334 号公報（第 9 頁、図 1）。

【0004】

【発明が解決しようとする課題】

30

通常、透明導電膜をスパッタリングにより形成する場合、比抵抗の低い良質な膜を形成するために成膜温度を高く、例えば 250 ~ 450 にする必要がある。しかしながら、カラーフィルタ基板上に透明電極を形成する場合では、透明導電膜の成膜時点で樹脂からなるカラーフィルタ及び表面保護層が形成されているため、樹脂の耐熱性の低さを考慮しなければならない。すなわち、比抵抗の低い透明導電膜を得るためには成膜温度を高くする必要があるものの、カラーフィルタなどの耐熱性の低い樹脂が基板上に形成されている場合には、透明導電膜形成時の成膜温度を、樹脂が耐えられる温度まで低く設定しなければならない。これにより、比抵抗の低い良質な透明導電膜を形成することができないといった問題が生じている。

【0005】

40

そこで、本発明は上記事情に鑑みてなされたものであり、スパッタリングによる透明導電膜形成において、成膜温度の制約があっても比抵抗の低い良質の透明導電膜が形成可能な透明導電膜基板の製造方法、該製造方法で使用する透明導電膜基板の製造装置、カラーフィルタ基板の製造方法、該製造方法により製造されたカラーフィルタ基板、該カラーフィルタ基板を搭載した電気光学装置及び該電気光学装置を搭載した電子機器を提供することを目的とする。

【0006】

【課題を解決するための手段】

本発明の透明導電膜基板の製造方法は、透明導電膜が形成された基板を製造する方法であって、気密領域に基板を導入する工程と、前記気密領域に導入された基板に対してデュー

50

ティー比0.01から0.25の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成する工程とを具備することを特徴とする。

【0007】

このような構成によれば、デューティー比0.01から0.25の間のパルス状の電圧を印加することによって、高温度条件下でなくとも所望の比抵抗の低い透明導電膜を形成することができる。例えば、成膜温度が220の場合、従来の直流電圧を印加する場合、言い換えるとデューティー比が0の場合、透明導電膜の比抵抗は $2.32 \times 10^{-4} \sim 2.49 \times 10^{-4}$ ・cmであった。これに対し、本発明のように、デューティー比0.01から0.25の間のパルス状の電圧を印加することによって、比抵抗が 2.3×10^{-4} ・cm以下の透明導電膜を得ることができる。すなわち、成膜温度を低く設定する必要があるとしても比抵抗の低い透明導電膜を得ることができる。

10

【0008】

本発明の一の形態によれば、前記デューティー比は、0.03から0.1であることを特徴とする。

【0009】

このように、デューティー比が0.03から0.1の間のパルス状の電圧を印加することによって、更に比抵抗の低い良質な膜を形成することができる。

【0010】

本発明の一の形態によれば、前記基板に対して周波数50kHzから350kHzの間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成することを特徴とする。

20

【0011】

このような構成によれば、周波数50kHzから350kHzの間のパルス状の電圧を印加することによって、高温度条件下でなくとも所望の比抵抗の低い透明導電膜を形成することができる。

【0012】

本発明の透明導電膜基板の製造方法は、透明導電膜が形成された基板を製造する方法であって、気密領域に基板を導入する工程と、前記気密領域に導入された基板に対して周波数50kHzから350kHzの間のパルス状の電圧をターゲットに印加しながらスパッタリング法により透明導電膜を形成する工程とを具備することを特徴とする。

30

【0013】

このような構成によれば、周波数50kHzから350kHzの間のパルス状の電圧を印加することによって、高温度条件下でなくとも所望の比抵抗の低い透明導電膜を形成することができる。例えば、成膜温度が220の場合、従来の直流電圧を印加する場合、透明導電膜の比抵抗は $2.32 \times 10^{-4} \sim 2.49 \times 10^{-4}$ ・cmであった。これに対し、本発明のように、周波数50kHzから350kHzの間のパルス状の電圧を印加することによって、比抵抗が 2.3×10^{-4} ・cm以下の透明導電膜を得ることができる。すなわち、成膜温度を低く設定する必要があるとしても比抵抗の低い透明導電膜を得ることができる。

【0014】

本発明の透明導電膜基板の製造装置は、基板に対してスパッタリング法により透明導電膜を形成するための一对のアノード及びターゲットと、前記ターゲットに対してデューティー比0.01から0.25の間のパルス状の電圧を印加する手段とを具備することを特徴とする。

40

【0015】

このような構成の製造装置によれば、ターゲットにデューティー比の値が0.01から0.25の間のパルス状の電圧をターゲットに印加することによって、基板に比抵抗の低い透明導電膜をスパッタリングすることが可能となる。

【0016】

本発明の透明導電膜基板の製造装置は、基板に対してスパッタリング法により透明導電膜

50

を形成するための一対のアノード及びターゲットと、前記ターゲットに対して周波数50 kHzから350 kHzの間のパルス状の電圧を印加する手段とを具備することを特徴とする。

【0017】

このような構成の製造装置によれば、ターゲットに対して周波数の値が50 kHzから350 kHzのパルス状の電圧を印加することによって、基板に比抵抗の低い透明導電膜をスパッタリングすることが可能となる。

【0018】

本発明のカラーフィルタ基板は、ガラス基板と、前記ガラス基板上に形成されたカラーフィルタと、前記カラーフィルタ上に形成された比抵抗が $2.3 \times 10^{-4} \cdot \text{cm}$ よりも小さい透明導電膜とを具備することを特徴とする。 10

【0019】

このような構成のカラーフィルタ基板を例えば電気光学装置に組み込み、透明導電膜を配線として用いた場合、透明導電膜の比抵抗が低いので、動作速度の速いカラー電気光学装置を得ることができる。

【0020】

本発明の一の形態によれば、前記透明導電膜は、デューティ比0.01から0.25の間のパルス状の電圧をターゲットに印加しながらスパッタリング法により形成されることを特徴とする。

【0021】

このように、透明導電膜を、デューティ比の値が0.01から0.25の間のパルス状の電圧をターゲットに印加しながらスパッタリングにより形成することができる。このように、特定のパルス状の電圧を印加することによって、成膜時の温度条件が低くとも比抵抗の低い透明導電膜を得ることができるので、耐熱性の低い樹脂からなるカラーフィルタ上に、高温条件下でなくとも容易に比抵抗の低い透明導電膜を形成することができる。 20

【0022】

本発明の一の形態によれば、前記デューティ比は、0.03から0.1であることを特徴とする。

【0023】

このような構成によれば、電圧のデューティ比を0.03から0.1の範囲とすることにより、より比抵抗の低い良質の透明導電膜を形成することができる。 30

【0024】

本発明の一の形態によれば、前記透明導電膜は、周波数20 kHzから500 kHzの間のパルス状の電圧をターゲットに印加しながらスパッタリング法により形成されることを特徴とする。

【0025】

このように、透明導電膜を、周波数50 kHzから350 kHzの間のパルス状の電圧をターゲットに印加しながらスパッタリングにより形成することができる。このように、特定のパルス状の電圧を印加することによって、成膜時の温度条件が低くとも比抵抗の低い透明導電膜を得ることができるので、耐熱性の低い樹脂からなるカラーフィルタ上に、高温条件下でなくとも容易に比抵抗の低い透明導電膜を形成することができる。 40

【0026】

本発明の電気光学装置は、上述に記載のカラーフィルタ基板と、該カラーフィルタ基板に対向配置された対向基板と、該カラーフィルタ基板と該対向基板との間に介在する電気光学物質とを具備することを特徴とする。

【0027】

このような構成によれば、比抵抗の低い透明導電膜を有するカラーフィルタ基板を使用しているので、動作速度の速い電気光学装置を提供することができる。

【0028】

本発明の電子機器は、上述に記載の電気光学装置を搭載することを特徴とする。 50

【0029】

このような構成によれば、動作速度の速い表示面を有する電子機器を提供することができる。

【0030】

【発明の実施の形態】

<液晶装置>

以下、本発明の実施の形態を図面に基づき説明する。

【0031】

図1は本発明に係る液晶装置の外観を示す概略斜視図であり、図2は液晶装置の概略構造を模式的に示す概略断面図であり、図3は液晶装置のカラーフィルタ基板の表面構造を示す概略拡大平面図である。

10

【0032】

この液晶装置1は、いわゆる透過方式のパッシブマトリクス型構造を有する液晶パネル100に対して、必要に応じて図示しないバックライトやフロントライト等の照明装置やケースなどを適宜に取り付けてなる。

【0033】

図1に示すように、液晶パネル100は、ガラス板や合成樹脂板等からなる透明な第1基板111を基体とするカラーフィルタ基板110と、第2基板121を基体とする対向基板120とがシール材130を介して対向して貼り合わせられ、シール材130の内側に図示しない開口部から液晶132が注入された後、図示しない封止材にて封止されてなるセル構造を備えている。

20

【0034】

第1基板111の内面(第2基板121に対向する表面)上には複数並列したストライプ状の透明電極115が形成され、第2基板121の内面上には複数並列したストライプ状の透明電極122が形成されている。また、上記透明電極115は配線118Aに導電接続され、上記透明電極122は配線128に導電接続されている。透明電極115と透明電極122とは相互に直交し、その交差領域はマトリクス状に配列された多数の画素を構成し、これらの画素配列が液晶表示領域Aを構成している。

【0035】

第1基板111は第2基板121より突出する基板張出部110Tを有し、この基板張出部110T上には、上記配線118A、上記配線128に対してシール材130の一部で構成される上下導通部を介して導電接続された配線118B、及び、独立して形成された複数の配線パターンからなる入力端子部119が形成されている。また、基板張出部110T上には、これら配線118A、118B及び入力端子部119に対して導電接続されるように、液晶駆動回路等を内蔵した半導体IC161が実装されている。また、基板張出部110Tの端部には、上記入力端子部119に導電接続されるように、フレキシブル配線基板163が実装されている。

30

【0036】

この液晶パネル100において、図2に示すように、第1基板111の外面には偏光板140が配置され、第2基板121の外面には偏光板150が配置されている。偏光板140と偏光板150は、例えば偏向透過軸が相互に直交するクロスニコル配置となる姿勢にて基板外面上に貼着される。

40

【0037】

次に、図2及び図3を参照して、カラーフィルタ基板110の構造を詳細に説明する。第1基板111の表面には着色層112が形成され、その上を透明樹脂等からなる表面保護層(オーバーコート層)113が被覆している。

【0038】

着色層112は、通常、透明樹脂中に顔料や染料等の着色材を分散させて所定の色調を呈するものとされている。着色層の色調の一例としては原色系フィルタとしてR(赤)、G(緑)、B(青)の3色の組合せからなるものがあるが、これに限定されるものではなく

50

、補色系その他の種々の色調で形成できる。通常、基板表面上に顔料や染料等の着色材を含む感光性樹脂からなる着色レジストを塗布し、フォトリソグラフィ法によって不要部分を除去することによって、所定のカラーパターンを有する着色層 112 を形成する。複数の色調の着色層 112 を形成する場合には上記工程を繰り返す。なお、着色層 112 の配列パターンとして、図 3 に示す図示例ではストライプ配列を採用しているが、このストライプ配列の他に、デルタ配列や斜めモザイク配列等の種々のパターン形状を採用することができる。ここで、画素毎に各画素の周囲には、着色層 112 の一部として、画素間領域の遮光を行うための遮光膜（ブラックマトリクス或いはブラックマスク）を形成することができる。

【0039】

表面保護層 113 は、着色層 112 の保護及びカラーフィルタ表面を平坦化するためのものである。表面保護層 113 の材料としては、例えばアクリル樹脂、エポキシ樹脂等の透明樹脂材料を用いることができる。

【0040】

上記表面保護層 113 の表面上には透明な金属酸化物からなる絶縁膜 114 が形成される。絶縁膜 114 は、例えばスパッタリング法等によって SiO_2 等から形成されている。

【0041】

絶縁膜 114 の表面上には所定パターン形状を備えた上記の透明電極 115 が形成される。この透明電極 115 は ITO 等の透明導電膜からなる。透明電極 115 の上には SiO_2 、 TiO_2 等からなる硬質保護膜（塵埃等の異物混入による透明電極 115 と透明電極 122 との間に短絡が発生することを防止するための透明膜）116 が形成され、この硬質保護膜 116 の表面上にポリイミド樹脂等からなる配向膜 117 が塗布形成される。この配向膜 117 には公知のラビング処理が施される。

【0042】

第 2 基板 121 の表面上には上記と同様の ITO 等からなる透明電極 122 が形成され、この上には上記と同様の硬質保護膜 123 及び配向膜 124 が順に積層される。配向膜 124 にも公知のラビング処理が施される。

【0043】

<処理装置>

次に、一実施形態に関わる透明導電膜基板の製造装置としての ITO 膜のスパッタリング装置を備える処理装置について図 4 及び図 5 を用いて説明する。上述の対向基板 120 及びカラーフィルタ基板 110 それぞれに配置される透明電極 115 及び 122 となる透明導電膜、 SiO_2 114、116 及び 123 は、この処理装置にて成膜される。

【0044】

図 4 は、基板上に ITO 膜、 SiO_2 膜等をスパッタリングするスパッタリング装置等を具備する処理装置の概略平面図であり、図 5 は、該処理装置内の ITO 膜をスパッタリングするスパッタリング装置の概略断面図である。上述の対向基板 120 及びカラーフィルタ基板 110 上それぞれに配置される透明電極 115 及び 122 となる透明導電膜、 SiO_2 114、116 及び 123 は、この処理装置にて成膜される。

【0045】

図 4 に示すように、処理装置 200 は、ロードロック室 201 と SiO_2 膜をスパッタリングするスパッタリング装置 202 と ITO 膜をスパッタリングするスパッタリング装置 203 と加熱室 204 と前述した各室及び各装置間を自在に搬送可能な搬送装置 205 とから構成されている。また、各室及び各装置の間には真空扉 201a、201b、202a、203a 及び 204a と、各室及び各室内の圧力を調整する図示しない真空調整装置とが設けられている。これらにより、各室及び各装置内を気密領域とすることができ、また各室及び各装置内の圧力を所望の圧力状態に保つことが可能である。

【0046】

図 5 に示すように、処理装置 200 の一部である ITO をスパッタリングするスパッタリング装置 203 は、透明導電膜材料の ITO からなるターゲット 211 と、該ターゲット

10

20

30

40

50

211に電圧を印加するAC-DCユニット電源212と、該ターゲット211と略平行に配置され、基板214が載置される基板載置台213と、スパッタリング装置203内にAr等の不活性ガスを供給するガス供給部215aと、スパッタリング装置203内の圧力を調整する圧力調整部215bと、アノード216とを有する。ターゲット211は、それ自身がカソードとなっている。

【0047】

本実施形態においては、ターゲット211に電圧を印加させることにより、ターゲット211とアノード216との間に放電を発生させる。この放電によりスパッタリング装置203内にガス供給部215aより充填された不活性ガス(Ar)がイオン化され、アルゴンイオンがターゲット211に衝突する。これにより、ターゲット211より飛遊した原子や分子などの粒子が基板214上へ堆積し、薄膜が形成される。

10

【0048】

本実施形態においては、ターゲット211に対して、デューティ比(以下パルスデューティサイクルと記す)0.01から0.25の間のパルス状の電圧を印加することが特徴となっており、このような電圧はAC-DCユニット電源212から供給される。以下に、AC-DCユニット電源212について説明する。

【0049】

AC-DCユニット電源212では、まず、AC電源212aより50~60Hzの交流電流が整流器212bに導入される。該整流器212bによって交流電流から直流電流へ変換される。整流器212bで変換された直流電流は、インバータ212cのスイッチングトランジスタで交番させることにより、100kHz~300kHzの高周波となる。該インバータ212cから出力された高周波の電流は整流器212dで直流電流へ変換され、DCチョップ212eへ導入される。DCチョップ212eへ導入された直流電流は、操作部212gからの命令により制御部212fで制御され、波長50kHzから350kHzのパルス状の交流電流へと変換される。このパルス状の交流電流が出力され、ターゲット211に電圧が印加される。本実施形態において、出力された交流電流のパルスデューティサイクルは、0.01から0.25である。この中でも特に0.03から0.1であることが好ましい。ここで、パルスデューティサイクルとは、電圧が印加される時間と印加されない時間との比である。

20

【0050】

以下に、パルスデューティサイクルを上述のように限定してスパッタリングにより透明導電膜を成膜することによる効果について図6を用いて説明する。

30

【0051】

図6は、実施形態に関わるITO膜のスパッタリング装置を用いて、スパッタリング装置で形成される透明導電膜の比抵抗値とパルスデューティサイクルとの関係を示す図である。図6において、点線は本発明のAC-DCユニット電源を使用したスパッタリング装置を用い、例えば成膜温度220の条件下でスパッタリングされた透明導電膜のパルスデューティサイクルと比抵抗との関係を示す。なお、パルスデューティサイクルと比抵抗の関係は、ターゲットに対して印加する電流の波長50~350kHzの範囲で図6に示す点線とほぼ同じ挙動を示す。

40

【0052】

従来DC電源を使用したスパッタリング装置では、直流電流を使用するので、パルスデューティサイクルは0となる。従来装置を用いて基板上に透明導電膜を形成する際、例えば成膜温度220の条件下で、図6のパルスデューティサイクルは0である2つの点で示すように、比抵抗は $2.32 \times 10^{-4} \sim 2.49 \times 10^{-4} \cdot \text{cm}$ であった。

【0053】

これに対し、本発明のAC-DCユニット電源を使用したスパッタリング装置を用い、例えば成膜温度220の条件下でスパッタリングされた透明導電膜は、パルスデューティサイクルが0.01から0.25の間における比抵抗が $2.3 \times 10^{-4} \cdot \text{cm}$ 以下

50

となり、この中でも特にデューティサイクルが0.03から0.1の間における比抵抗が $2.2 \times 10^{-4} \cdot \text{cm}$ 以下となった。すなわち、成膜時のターゲットに印加するパルス状電圧のパルスデューティサイクルの値を上述のように限定することにより、従来よりも比抵抗の低い透明導電膜を得ることができる。

【0054】

また、本発明のAC-DCユニット電源を使用したスパッタリング装置を用い、上述と同様に例えば、成膜温度220の条件下で、周波数が50~350kHz間における電圧を印加すると比抵抗が $2.3 \times 10^{-4} \cdot \text{cm}$ 以下となった。すなわち、成膜時のターゲットに印加するパルス状電圧の周波数の値を上述のように限定することにより、従来よりも比抵抗の低い透明導電膜を得ることができる。

10

【0055】

本発明のAC-DCユニット電源を使用したスパッタリング装置によって形成された透明導電膜の比抵抗が $2.3 \times 10^{-4} \cdot \text{cm}$ 以下となり、従来のDC電源を使用した場合と比較しても、導電性のよい良質な膜を形成することができる。

【0056】

<カラーフィルタ基板の製造方法>

次に、上述した処理装置を用いたカラーフィルタ基板110の製造方法及び成膜装置の動作について図4、図5及び図7を参照して説明する。

【0057】

最初に、図7(a)に示すように着色層112及び表面保護膜113が形成された基板を、図4に示すように、真空扉201bを開き、図示しない搬送手段によりロードロック室201内へ搬送した後、真空扉201bを閉じる。

20

【0058】

次に、ロードロック室201を図示しない真空調節装置によって、真空状態にする。

【0059】

このロードロック室201内が真空状態となつてから、ロードロック室201と搬送装置205との間に介在する真空扉201aを開けて図示しない搬送手段により着色層112及び表面保護膜113が形成された基板を搬送装置205内へ搬送する。

【0060】

次に、搬送装置205から図示しない搬送手段によって、図7(b)に示すような例えば、 SiO_2 等からなる絶縁膜114を形成するためのスパッタリング装置202へ搬送する。ここでは、 SiO_2 等の絶縁膜114を表面保護層113上にスパッタリング法により形成する。その後、 SiO_2 等の絶縁膜114が形成された基板は図示しない搬送手段により搬送装置205内へ搬送される。

30

【0061】

次に、搬送装置205から図示しない搬送手段によって、基板をスパッタリング装置203内へ搬送する。スパッタリング装置203内を図示しない真空調整装置により気密状態とした後、図5に示すように、温度220の条件下において、ITOからなるターゲット211にパルスデューティ比0.01~0.25で、周波数50~350kHzの電圧を印加させ、ターゲット211とアノードとの間に放電を発生させる。これにより、スパッタリング装置203内にガス供給部215aにより充填した不活性ガス(Ar)をイオン化させ、Arイオンをターゲット211に衝突させる。これにより、ターゲット211より飛遊した原子や分子などの粒子が基板214へ堆積し、薄膜が形成される。この基板214に堆積した膜厚は、1500~1600nmである。本実施形態により成膜された透明導電膜の比抵抗は $2.3 \times 10^{-4} \cdot \text{cm}$ 以下であった。

40

【0062】

これによって、図7(c)に示すように、ITOからなる透明導電膜115Xが形成される。

【0063】

スパッタリング装置203でITOからなる透明導電膜115Xが基板表面の全面に形成

50

された基板は、図示しない搬送手段により搬送装置 205 へ搬送され、ロードロック室 201 へ搬送され、その後処理装置 200 から外へ搬送される。

【0064】

この後、この透明導電層 115 X の上に感光性レジストを塗布し、この感光性レジストに対して所定の露光パターンにて露光処理を施し、水酸化カリウム水溶液（例えば 0.9% 濃度）等のアルカリ溶液にて現像処理を行うことにより、図 7 (d) に示すように、所定のレジストパターン 115 Y を形成する。そして、このレジストパターン 115 Y の上から、塩酸等のエッチング液により透明導電層 115 X をエッチングし、図 2 に示す透明電極 115 を形成する。その後、透明電極 115 の上のレジストパターン 115 Y を現像時よりも濃度（アルカリ性）の高いアルカリ溶液（例えば 5% 濃度の水酸化カリウム水溶液）によって除去する。

10

【0065】

上述した実施形態では、電気光学装置として、スイッチング素子を用いずに液晶を駆動するパッシブマトリクス型の液晶装置を例にあげたが、画素毎に TFD (Thin Film Diode: 薄膜ダイオード) 素子や TFT (Thin Film Transistor) 素子を設けて液晶を駆動するアクティブマトリクス型液晶装置に適用することもできる。

【0066】

<電子機器>

さらに、本発明の液晶装置 1 を電子機器に搭載した例を以下に記す。

20

【0067】

(携帯電話機)

図 8 は、本発明に係る電子機器の他の実施形態である携帯電話機 174 を示している。ここに示す携帯電話機 174 は、複数の操作ボタン 174 a の他、受話口 174 b、送話口 174 c を有する外枠に、液晶装置が組み込まれてなる。

【0068】

図 9 は、本実施形態の全体構成を示す概略構成図である。ここに示す電子機器は、上記と同様の液晶装置 300 と、これを制御する制御手段 1200 とを有する。ここでは、液晶装置 300 を、パネル構造体 300 A と、液晶駆動用 IC 等で構成される駆動回路 300 B とに概念的に分けて描いてある。また、制御手段 1200 は、表示情報出力源 1210 と、表示情報処理回路 1220 と、電源回路 1230 と、タイミングジェネレータ 1240 とを有する。

30

【0069】

表示情報出力源 1210 は、ROM (Read Only Memory) や RAM (Random Access Memory) 等からなるメモリと、磁気記録ディスクや光記録ディスク等からなるストレージユニットと、デジタル画像信号を同調出力する同調回路とを備え、タイミングジェネレータ 1240 によって生成された各種のクロック信号に基づいて、所定フォーマットの画像信号等の形で表示情報を表示情報処理回路 1220 に供給するように構成されている。

【0070】

表示情報処理回路 1220 は、シリアル - パラレル変換回路、増幅・反転回路、ローテーション回路、ガンマ補正回路、クランプ回路等の周知の各種回路を備え、入力した表示情報の処理を実行して、その画像情報をクロック信号 CLK と共に駆動回路 300 B へ供給する。駆動回路 300 B は、走査線駆動回路、データ線駆動回路及び検査回路を含む。また、電源回路 1230 は、上述の各構成要素にそれぞれ所定の電圧を供給する。

40

【0071】

また、本発明に係る電子機器としては、上記の例の他に、ビューファインダ型、モニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、ワードプロセッサ、ワークステーション、テレビ電話機、POS 端末機などがあげられる。そして、これらの各種電子機器の表示部として本発明に係る液晶装置を用いることができる。

50

【図面の簡単な説明】

【図 1】本発明に係る液晶装置の外観を示す概略斜視図である。

【図 2】本発明に係る液晶装置の概略構造を模式的に示す概略断面図である。

【図 3】本発明に係る液晶装置のカラーフィルタ基板の概略拡大平面図である。

【図 4】本発明に係る処理装置の概略平面図である。

【図 5】本発明に係るスパッタリング装置の概略断面図である。

【図 6】実施形態に関わるITO膜のスパッタリング装置を用いて、スパッタリング装置で形成される透明導電膜の比抵抗値とパルスデューティサイクルとの関係を示す図である。

【図 7】本発明に係る液晶装置を構成するカラーフィルタ基板の製造工程を示す工程断面図である。

10

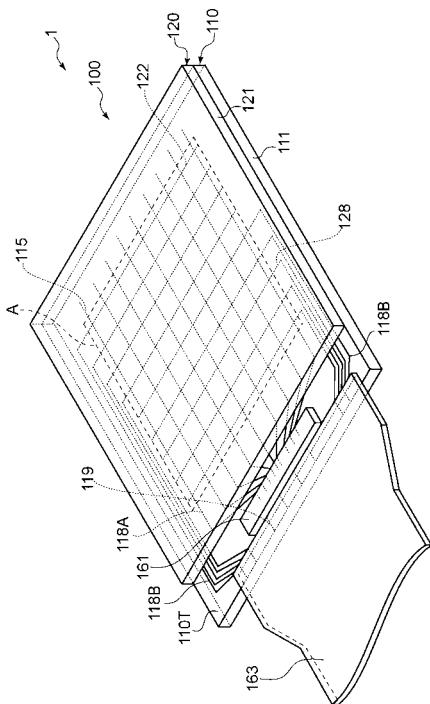
【図 8】本発明に係る電子機器の他の実施形態である携帯電話機を示す概略斜視図である。

【図 9】本実施形態の全体構成を示す概略構成図である。

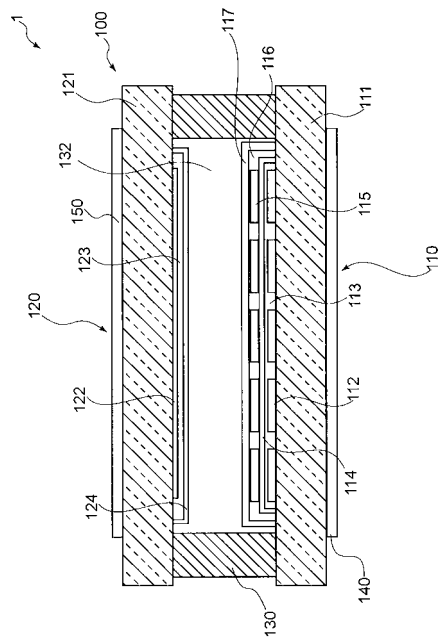
【符号の説明】

1 ... 液晶装置、 110 ... カラーフィルタ基板、 111 ... 第1基板、 112 ... 着色層、 115 ... 透明電極、 120 ... 対向基板、 121 ... 第2基板、 122 ... 透明電極、 132 ... 液晶、 174 ... 携帯電話機、 203 ... スパッタリング装置、 211 ... ターゲット、 216 ... アノード

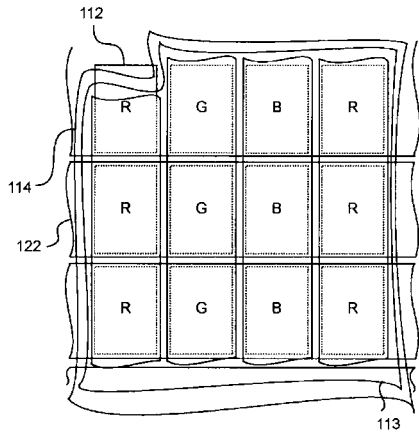
【図 1】



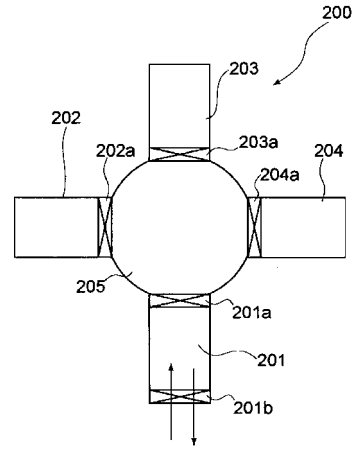
【図 2】



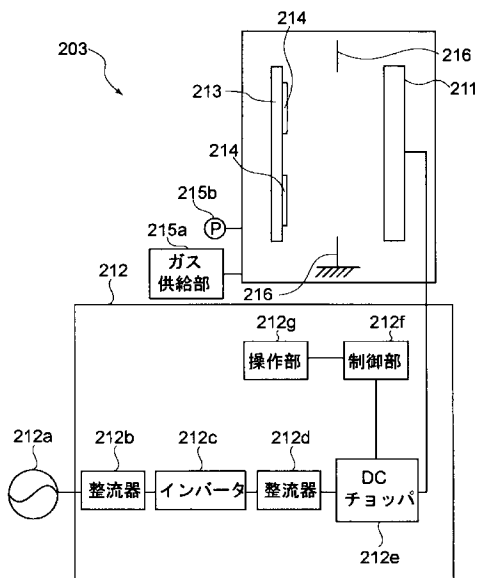
【図3】



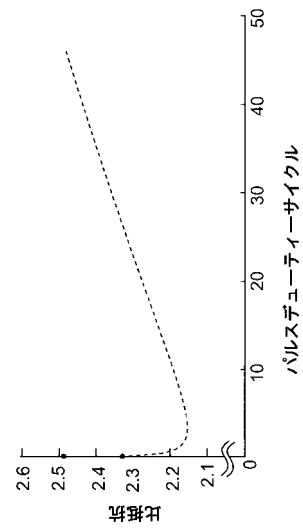
【図4】



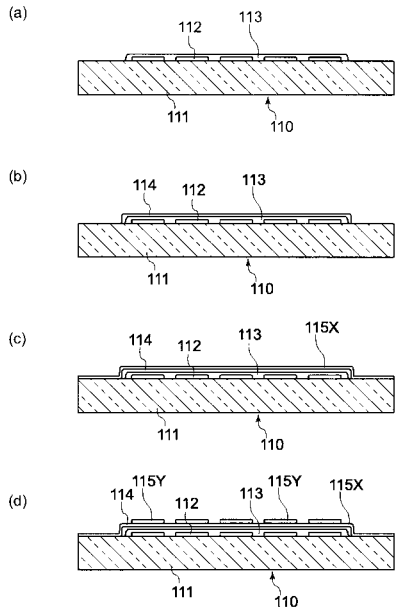
【図5】



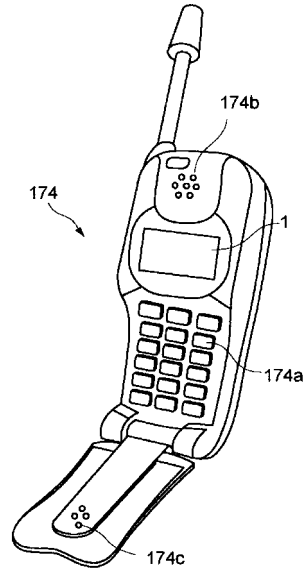
【図6】



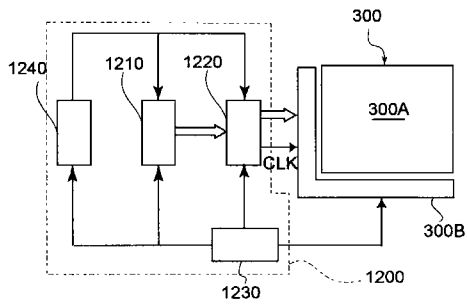
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)
H 0 1 B 5/14 H 0 1 B 5/14 A

(72)発明者 中村 宙哉

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

Fターム(参考) 2H091 FA02Y FC29 GA03
2H092 HA04 MA05 MA35 PA08
4K029 AA09 AA11 BA50 BC09 CA05 DC35
5G307 FA01 FC10
5G323 BB05