

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成23年11月17日(2011.11.17)

【公開番号】特開2010-238323(P2010-238323A)

【公開日】平成22年10月21日(2010.10.21)

【年通号数】公開・登録公報2010-042

【出願番号】特願2009-87287(P2009-87287)

【国際特許分類】

G 11 C 19/28 (2006.01)

G 11 C 19/00 (2006.01)

G 09 G 3/20 (2006.01)

G 09 G 3/30 (2006.01)

【F I】

G 11 C 19/28 D

G 11 C 19/00 J

G 09 G 3/20 6 1 1 A

G 09 G 3/20 6 7 0 E

G 09 G 3/20 6 7 0 J

G 09 G 3/20 6 2 2 E

G 09 G 3/20 6 4 1 C

G 09 G 3/20 6 2 4 B

G 09 G 3/30 J

G 09 G 3/30 H

G 09 G 3/20 6 1 1 J

【手続補正書】

【提出日】平成23年10月3日(2011.10.3)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

本発明の第2の観点に係る電子機器は、

発光素子を備えて行列配置された複数の画素回路と、

シフトレジスタを含み、当該シフトレジスタに含まれる各シフト回路の出力信号を、行を選択する行選択信号として各行毎に供給し、前記複数の画素回路を行毎に選択する行選択ドライバを備え、

前記シフトレジスタは、縦続接続された複数のシフト回路を有し、

前記各シフト回路は、

前段の出力信号が入力信号として供給される入力端子と、次段の出力信号がリセット信号として供給されるリセット端子と、第1のノードと、を有し、前記入力端子に前記入力信号が供給されたときに前記第1のノードの電位を前記入力信号のレベルに従った電位に設定する入力回路と、

第2のノードと、第1の端子と、第2の端子と、を有し、前記第1のノードの電位が供給され、前記第2のノードの電位を、前記第1のノードの電位を反転した電位とするインバータ回路と、

前記出力信号を出力する出力端子と、第1のクロック信号が供給される第3の端子と、を有し、前記第1のノードの電位と前記第2のノードの電位とが供給され、前記出力信号

の電位を、前記第1のクロック信号に基づく電位とする出力回路と、を備え、
前記インバータ回路は、

前記第1の端子と前記第2のノードとの間に電流路が接続され、制御端子に前記第1のノードの電位が供給される第1のトランジスタと、電流路の一端が前記第2のノードに接続される第2のトランジスタと、電流路の一端が前記第2のトランジスタの前記電流路の他端に接続され、電流路の他端が前記第2の端子又は前記第3の端子のいずれか一方に接続される第3のトランジスタと、を備えたことを特徴とする。

前記第2のトランジスタは制御端子が該第2のトランジスタの電流路の他端に接続され、前記第3のトランジスタは制御端子が該第3のトランジスタの電流路の他端に接続されてもよい。

前記インバータ回路は、電流路の一端が前記第2のノードに接続され、前記電流路の他端が前記第2の端子に接続され、制御端子に前記リセット信号が供給されて、前記第2のノードの電位を制御する第4のトランジスタを備えたものであってもよい。

【手続補正2】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

縦続接続された複数のシフト回路からなる複数段のシフトレジスタであって、
前記各シフト回路は、

前段の出力信号が入力信号として供給される入力端子と、次段の出力信号がリセット信号として供給されるリセット端子と、第1のノードと、を有し、前記入力端子に前記入力信号が供給されたときに前記第1のノードの電位を前記入力信号のレベルに従った電位に設定する入力回路と、

第2のノードと、第1の端子と、第2の端子と、を有し、前記第1のノードの電位が供給され、前記第2のノードの電位を、前記第1のノードの電位を反転した電位とするインバータ回路と、

前記出力信号を出力する出力端子と、第1のクロック信号が供給される第3の端子と、を有し、前記第1のノードの電位と前記第2のノードの電位とが供給され、前記出力信号の電位を、前記第1のクロック信号に基づく電位とする出力回路と、を備え、

前記インバータ回路は、

前記第1の端子と前記第2のノードとの間に電流路が接続され、制御端子に前記第1のノードの電位が供給される第1のトランジスタと、電流路の一端が前記第2のノードに接続される第2のトランジスタと、電流路の一端が前記第2のトランジスタの前記電流路の他端に接続され、電流路の他端が前記第2の端子又は前記第3の端子のいずれか一方に接続される第3のトランジスタと、を備えた、

ことを特徴とするシフトレジスタ。

【請求項2】

前記第2のトランジスタは制御端子が該第2のトランジスタの電流路の他端に接続され、前記第3のトランジスタは制御端子が該第3のトランジスタの電流路の他端に接続されていることを特徴とする請求項1に記載のシフトレジスタ。

【請求項3】

前記インバータ回路は、電流路の一端が前記第2のノードに接続され、前記電流路の他端が前記第2の端子に接続され、制御端子に前記リセット信号が供給されて、前記第2のノードの電位を制御する第4のトランジスタを備えた、

ことを特徴とする請求項2に記載のシフトレジスタ。

【請求項4】

前記第1の端子は一定の基準電位に設定され、前記第2の端子には前記基準電位より高

い電位を有する一定の電圧が供給されていることを特徴とする請求項3に記載のシフトレジスタ。

【請求項5】

前記第2の端子には、前記第1のクロック信号に対して逆相の第2のクロック信号が供給されていることを特徴とする請求項3に記載のシフトレジスタ。

【請求項6】

発光素子を備えて行列配置された複数の画素回路と、

シフトレジスタを含み、当該シフトレジスタに含まれる各シフト回路の出力信号を、行を選択する行選択信号として各行毎に供給し、前記複数の画素回路を行毎に選択する行選択ドライバを備え、

前記シフトレジスタは、縦続接続された複数のシフト回路を有し、

前記各シフト回路は、

前段の出力信号が入力信号として供給される入力端子と、次段の出力信号がリセット信号として供給されるリセット端子と、第1のノードと、を有し、前記入力端子に前記入力信号が供給されたときに前記第1のノードの電位を前記入力信号のレベルに従った電位に設定する入力回路と、

第2のノードと、第1の端子と、第2の端子と、を有し、前記第1のノードの電位が供給され、前記第2のノードの電位を、前記第1のノードの電位を反転した電位とするインバータ回路と、

前記出力信号を出力する出力端子と、第1のクロック信号が供給される第3の端子と、を有し、前記第1のノードの電位と前記第2のノードの電位とが供給され、前記出力信号の電位を、前記第1のクロック信号に基づく電位とする出力回路と、を備え、

前記インバータ回路は、

前記第1の端子と前記第2のノードとの間に電流路が接続され、制御端子に前記第1のノードの電位が供給される第1のトランジスタと、電流路の一端が前記第2のノードに接続される第2のトランジスタと、電流路の一端が前記第2のトランジスタの前記電流路の他端に接続され、電流路の他端が前記第2の端子又は前記第3の端子のいずれか一方に接続される第3のトランジスタと、を備えた、

ことを特徴とする電子機器。

【請求項7】

前記第2のトランジスタは制御端子が該第2のトランジスタの電流路の他端に接続され、前記第3のトランジスタは制御端子が該第3のトランジスタの電流路の他端に接続されていることを特徴とする請求項6に記載の電子機器。

【請求項8】

前記インバータ回路は、電流路の一端が前記第2のノードに接続され、前記電流路の他端が前記第2の端子に接続され、制御端子に前記リセット信号が供給されて、前記第2のノードの電位を制御する第4のトランジスタを備えた、

ことを特徴とする請求項7に記載の電子機器。