

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6488960号
(P6488960)

(45) 発行日 平成31年3月27日(2019.3.27)

(24) 登録日 平成31年3月8日(2019.3.8)

(51) Int.Cl.

H02M 3/28 (2006.01)

F I

H02M 3/28

H

請求項の数 8 (全 13 頁)

(21) 出願番号	特願2015-188637 (P2015-188637)	(73) 特許権者	000004260
(22) 出願日	平成27年9月25日 (2015.9.25)		株式会社デンソー
(65) 公開番号	特開2017-63582 (P2017-63582A)		愛知県刈谷市昭和町1丁目1番地
(43) 公開日	平成29年3月30日 (2017.3.30)	(74) 代理人	110000648
審査請求日	平成29年11月16日 (2017.11.16)		特許業務法人あいち国際特許事務所
		(72) 発明者	倉内 修司
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内
		(72) 発明者	居安 誠二
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内
		(72) 発明者	半田 祐一
			愛知県刈谷市昭和町1丁目1番地 株式会
			社デンソー内

最終頁に続く

(54) 【発明の名称】 双方向DC-DCコンバータ

(57) 【特許請求の範囲】

【請求項1】

高压電源部（11）と、

該高压電源部よりも電圧の低い低压電源部（12）と、

高压側コイル（21）及び低压側コイル（22）を備えたトランス（2）と、

上記高压電源部と上記高压側コイルとの間に接続され、直流電力と交流電力との電力変換を行う高压側スイッチング回路部（3）と、

上記低压側コイルと上記低压電源部との間に接続され、直流電力と交流電力との電力変換を行う低压側スイッチング回路部（4）と、を有し、

上記高压側スイッチング回路部は、複数の高压側スイッチング素子（Q1、Q2、Q3、Q4）を備え、

上記低压側スイッチング回路部は、少なくとも一対の低压側スイッチング素子（Q5、Q6）を備え、

上記高压側スイッチング素子及び上記低压側スイッチング素子を、適宜、オンオフ制御することにより、上記高压電源部の高電圧を上記低压電源部の低電圧に降圧する降圧動作と、上記低压電源部の低電圧を上記高压電源部の高電圧に昇圧する昇圧動作と、を行うよう構成されており、

上記昇圧動作の際における上記一対の低压側スイッチング素子のオンオフ制御は、上記一対の低压側スイッチング素子のオン期間が一部重なるように、上記一対の低压側スイッチング素子が交互にオンするように行われ、

10

20

上記昇圧動作の際には、上記低圧側スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記高圧側スイッチング素子の少なくとも一つをオフからオンに切り替えるよう構成されている、

双方向DC-DCコンバータ(1)。

【請求項2】

上記高圧側スイッチング回路部は、上記高圧側スイッチング素子として、上記高圧電源部の正極側に接続された第1スイッチング素子(Q1)及び第2スイッチング素子(Q2)と、上記高圧電源部の負極側に接続された第3スイッチング素子(Q3)及び第4スイッチング素子(Q4)とを備え、上記第1スイッチング素子と上記第3スイッチング素子とを互いに直列接続してなる第1スイッチングレグ(321)と、上記第2スイッチング素子と上記第4スイッチング素子とを互いに直列接続してなる第2スイッチングレグ(322)とが、互いに並列接続されており、上記第1スイッチングレグにおける上記第1スイッチング素子と上記第3スイッチング素子との接続点と、上記第2スイッチングレグにおける上記第2スイッチング素子と上記第4スイッチング素子との接続点とが、上記高圧側コイルの両端子に接続されており、

10

上記低圧側コイルは、個別に電流を流すことができるよう構成された第1コイル部(221)と第2コイル部(222)とを有し、

上記低圧側スイッチング回路部は、上記低圧側スイッチング素子として、上記低圧電源部から上記第1コイル部への電流の供給をオンオフする第5スイッチング素子(Q5)と、上記低圧電源部から上記第2コイル部への電流の供給をオンオフする第6スイッチング素子(Q6)とを有し、

20

上記昇圧動作の際には、上記第5スイッチング素子がオンであり上記第6スイッチング素子がオフの期間に、上記高圧側コイルと上記第1スイッチング素子と上記第4スイッチング素子とを含む電流経路に電流が流れるよう構成されており、上記第5スイッチング素子がオフであり上記第6スイッチング素子がオンの期間に、上記高圧側コイルと上記第2スイッチング素子と第3スイッチング素子とを含む電流経路に電流が流れるよう構成されており、

上記第5スイッチング素子をオフからオンに切り替えるタイミング、及び上記第6スイッチング素子をオフからオンに切り替えるタイミングにおいて、上記第1スイッチング素子、上記第2スイッチング素子、上記第3スイッチング素子、上記第4スイッチング素子の少なくとも一つをオンするよう構成されている、請求項1に記載の双方向DC-DCコンバータ。

30

【請求項3】

上記昇圧動作の際には、上記第5スイッチング素子をオフからオンに切り替えるタイミングと、上記第6スイッチング素子をオフからオンに切り替えるタイミングとに同期して、上記第1スイッチング素子と上記第2スイッチング素子とをオンするよう構成されている、請求項2に記載の双方向DC-DCコンバータ。

【請求項4】

上記昇圧動作の際には、上記第5スイッチング素子をオフからオンに切り替えるタイミングと、上記第6スイッチング素子をオフからオンに切り替えるタイミングとに同期して、上記第3スイッチング素子と上記第4スイッチング素子とをオンするよう構成されている、請求項2に記載の双方向DC-DCコンバータ。

40

【請求項5】

上記昇圧動作の際には、上記第5スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記第1スイッチング素子又は上記第2スイッチング素子をオンし、上記第6スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記第3スイッチング素子又は上記第4スイッチング素子をオンするよう構成されている、請求項2に記載の双方向DC-DCコンバータ。

【請求項6】

上記昇圧動作の際には、上記第5スイッチング素子をオフからオンに切り替えるタイミ

50

ングに同期して、上記第2スイッチング素子又は上記第3スイッチング素子をオンし、上記第6スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記第1スイッチング素子又は上記第4スイッチング素子をオンするよう構成されている、請求項2に記載の双方向DC-DCコンバータ。

【請求項7】

上記昇圧動作の際には、上記第5スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記第1スイッチング素子及び上記第4スイッチング素子をオンし、上記第6スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記第2スイッチング素子及び上記第3スイッチング素子をオンするよう構成されている、請求項2に記載の双方向DC-DCコンバータ。

10

【請求項8】

上記昇圧動作の際に、上記低圧側スイッチング素子の一方をオフからオンに切り替えるタイミングに同期してオフからオンに切り替えた上記高圧側スイッチング素子は、上記低圧側スイッチング素子の他方をオンからオフに切り替えるタイミングに同期してオンからオフに切り替えるよう構成されている、請求項1～7のいずれか一項に記載の双方向DC-DCコンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、高圧電源部と低圧電源部との間において、降圧と昇圧との双方向の電力変換を行うことができる、双方向DC-DCコンバータに関する。

20

【背景技術】

【0002】

例えば、ハイブリッド自動車や電気自動車などに搭載されるDC-DCコンバータは、モータ駆動用の高圧電源部の電圧を降圧したうえで、低圧電源部に電力を供給し、補器類等に供給する。かかるDC-DCコンバータとして、一般に、フルブリッジ型のプッシュプルコンバータが用いられる。フルブリッジ型のプッシュプルコンバータは、高圧電源部とトランスとの間に接続される高圧側スイッチング回路部と、トランスと低圧電源部との間に接続される低圧側スイッチング回路部とを有する。高圧側スイッチング回路部と低圧側スイッチング回路部は、それぞれ、複数のスイッチング素子からなる。そして、高圧側スイッチング素子を、適宜、オンオフ制御することにより、降圧動作を行う。

30

【0003】

その一方で、DC-DCコンバータには、低圧電源部から高圧電源部へ電力を供給するために、昇圧動作が求められることもある。このように、高電圧から低電圧に電圧変換する降圧機能と、低電圧から高電圧に電圧変換する昇圧機能とを併せ持つ双方向DC-DCコンバータが種々提案されている（例えば、特許文献1参照）。

【0004】

ここで、昇圧動作の際における一对の低圧側スイッチング素子のオンオフ制御は、一对の低圧側スイッチング素子が交互にオンするように行われる。そして、連続的な電力伝送を円滑に行うべく、一对の低圧側スイッチング素子のオン期間が一部重なるように、オンオフ制御される。このことに起因して、双方向DC-DCコンバータにおいては、昇圧動作時に出力電力を高くすることが難しいという問題がある。

40

【0005】

すなわち、昇圧動作時に、高圧側スイッチング回路のスイッチング素子がリカバリ損失によって発熱するため、出力電力を大きくしにくい。つまり、スイッチング素子に寄生する寄生ダイオードに流れるリカバリ電流に起因して、リカバリ損失が生じる。このリカバリ損失は、低圧側スイッチング回路において二つのスイッチング素子が両方ともオンとなっている期間に発生するトランス巻線間の電圧振動により、寄生ダイオードがオンオフすることで発生する。したがって、昇圧動作時の出力電力を高くするには、このリカバリ損失を低減する必要がある。

50

【0006】

ここで、リカバリ損失が発生するタイミングは、低圧側スイッチング素子のスイッチングタイミングに起因する。特許文献1の発明は、このことに着目して、低圧側スイッチング素子の駆動周波数を低くすることを提案している。より具体的には、昇圧動作時において、高圧側の出力電流値が大きいほど低圧側スイッチング素子の駆動周波数が低くなるようにしている。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特開2014-27750号公報

10

【発明の概要】

【発明が解決しようとする課題】

【0008】

しかしながら、上記のような制御とすると、出力電流値が大きくなるほど、低圧側スイッチング素子の駆動周波数が低くなる。そのため、昇圧時の所望の出力電圧を得るためには、トランスを大型化せざるを得ない。そうすると、双方向DC-DCコンバータの大型化につながってしまう。

【0009】

本発明は、かかる背景に鑑みてなされたものであり、装置の大型化を招くことなく、リカバリ損失を抑制することができる双方向DC-DCコンバータを提供しようとするものである。

20

【課題を解決するための手段】

【0010】

本発明の一態様は、高圧電源部(11)と、
該高圧電源部よりも電圧の低い低圧電源部(12)と、
高圧側コイル(21)及び低圧側コイル(22)を備えたトランス(2)と、
上記高圧電源部と上記高圧側コイルとの間に接続され、直流電力と交流電力との電力変換を行う高圧側スイッチング回路部(3)と、
上記低圧側コイルと上記低圧電源部との間に接続され、直流電力と交流電力との電力変換を行う低圧側スイッチング回路部(4)と、を有し、
上記高圧側スイッチング回路部は、複数の高圧側スイッチング素子(Q1、Q2、Q3、Q4)を備え、
上記低圧側スイッチング回路部は、少なくとも一対の低圧側スイッチング素子(Q5、Q6)を備え、
上記高圧側スイッチング素子及び上記低圧側スイッチング素子を、適宜、オンオフ制御することにより、上記高圧電源部の高電圧を上記低圧電源部の低電圧に降圧する降圧動作と、上記低圧電源部の低電圧を上記高圧電源部の高電圧に昇圧する昇圧動作と、を行うよう構成されており、

30

上記昇圧動作の際における上記一対の低圧側スイッチング素子のオンオフ制御は、上記一対の低圧側スイッチング素子のオン期間が一部重なるように、上記一対の低圧側スイッチング素子が交互にオンするように行われ、

40

上記昇圧動作の際には、上記低圧側スイッチング素子をオフからオンに切り替えるタイミングに同期して、上記高圧側スイッチング素子の少なくとも一つをオフからオンに切り替えるよう構成されている、

双方向DC-DCコンバータ(1)にある。

【発明の効果】

【0011】

上記双方向DC-DCコンバータは、昇圧動作の際に、低圧側スイッチング素子をオフからオンに切り替えるタイミングに同期して、高圧側スイッチング素子の少なくとも一つをオンするよう構成されている。これにより、高圧側スイッチング素子に寄生する寄生ダ

50

イオードに流れるリカバリ電流を、効果的に抑制することができる。

【0012】

すなわち、低圧側スイッチング素子をオフからオンに切り替えるタイミングは、上記一対の低圧側スイッチング素子が同時オンとなるタイミングである。このタイミングにおいて、高圧側スイッチング素子の寄生ダイオードにリカバリ電流が流れようとする。それゆえ、このタイミングにおいて、高圧側スイッチング素子の少なくとも一つをオンにする。これにより、当該高圧側スイッチング素子を通じてトランス側と高圧電源部側とを導通させる。これにより、寄生ダイオードに生じるリカバリ電流を抑制し、リカバリ損失を抑制することができる。

【0013】

また、上記の制御においては、スイッチング素子の駆動周波数を低くするなどの必要もない。そのため、トランスの大型化を招くこともない。

【0014】

以上のごとく、上記態様によれば、装置の大型化を招くことなく、リカバリ損失を抑制することができる双方向DC-DCコンバータを提供することができる。

なお、特許請求の範囲及び課題を解決する手段に記載した括弧内の符号は、後述する実施形態に記載の具体的手段との対応関係を示すものであり、本発明の技術的範囲を限定するものではない。

【図面の簡単な説明】

【0015】

【図1】実施形態1における、双方向DC-DCコンバータの回路図。

【図2】実施形態1における、双方向DC-DCコンバータの昇圧動作の際のタイミングチャート。

【図3】実施形態1における、(A)第1期間の状態の説明図、(B)第2期間の状態の説明図。

【図4】実施形態1における、(A)第3期間の状態の説明図、(B)第4期間の状態の説明図。

【図5】高圧側スイッチング素子を特に制御しない場合の、寄生ダイオードに流れる電流波形の説明図。

【図6】実施形態2における、双方向DC-DCコンバータの昇圧動作の際のタイミングチャート。

【図7】実施形態3における、双方向DC-DCコンバータの昇圧動作の際のタイミングチャート。

【発明を実施するための形態】

【0016】

(実施形態1)

双方向DC-DCコンバータの実施形態につき、図1～図5を参照して説明する。

本実施形態の双方向DC-DCコンバータ1は、図1に示すごとく、高圧電源部11と、高圧電源部11よりも電圧の低い低圧電源部12と、トランス2と、高圧側スイッチング回路部3と、低圧側スイッチング回路部4と、を有する。

【0017】

トランス2は、高圧側コイル21及び低圧側コイル22を備えている。

高圧側スイッチング回路部3は、高圧電源部11と高圧側コイル21との間に接続され、直流電力と交流電力との電力変換を行う。

低圧側スイッチング回路部4は、低圧側コイル22と低圧電源部12との間に接続され、直流電力と交流電力との電力変換を行う。

【0018】

高圧側スイッチング回路部3は、複数の高圧側スイッチング素子Q1、Q2、Q3、Q4を備えている。

低圧側スイッチング回路部4は、一対の低圧側スイッチング素子Q5、Q6を備えてい

10

20

30

40

50

る。

高压側スイッチング素子 3 及び低压側スイッチング素子 4 を、適宜、オンオフ制御する。これにより、高压電源部 11 の高電圧を低压電源部 12 の低電圧に降圧する降圧動作と、低压電源部 12 の低電圧を高压電源部 11 の高電圧に昇圧する昇圧動作と、を行うよう構成されている。

【0019】

図 2 に示すごとく、昇圧動作の際における一对の低压側スイッチング素子 Q 5、Q 6 のオンオフ制御は、一对の低压側スイッチング素子 Q 5、Q 6 のオン期間が一部重なるように、一对の低压側スイッチング素子 Q 5、Q 6 が交互にオンするように行われる。

【0020】

昇圧動作の際には、低压側スイッチング素子 Q 5、Q 6 をオフからオンに切り替えるタイミングに同期して、高压側スイッチング素子 Q 1、Q 2、Q 3、Q 4 の少なくとも一つをオンするよう構成されている。

【0021】

本実施形態の双方向 DC-DC コンバータ 1 は、ハイブリッド自動車や電気自動車などに搭載される。双方向 DC-DC コンバータ 1 は、モータ駆動用の高压電源部 11 の電圧を降圧したうえで、低压電源部 12 に電力を供給し、補器類等に供給する。また、双方向 DC-DC コンバータ 1 は、図 1 に回路図を示すような、フルブリッジ型のプッシュプルコンバータである。

【0022】

高压側スイッチング回路部 3 は、高压側スイッチング素子として、第 1 スwitchング素子 Q 1、第 2 スwitchング素子 Q 2、第 3 スwitchング素子 Q 3、第 4 スwitchング素子 Q 4 を有する。第 1 スwitchング素子 Q 1 及び第 2 スwitchング素子 Q 2 は、高压電源部 11 の正極側に接続されている。第 3 スwitchング素子 Q 3 及び第 4 スwitchング素子 Q 4 は、高压電源部 11 の負極側に接続されている。

【0023】

第 1 スwitchング素子 Q 1 と第 3 スwitchング素子 Q 3 とは、互いに直列接続して第 1 スwitchングレグ 321 を構成している。第 2 スwitchング素子 Q 2 と第 4 スwitchング素子 Q 4 とは、互いに直列接続して第 2 スwitchングレグ 322 を構成している。そして、第 1 スwitchングレグ 321 と第 2 スwitchングレグ 322 とが、互いに並列接続されている。第 1 スwitchングレグ 321 における第 1 スwitchング素子 Q 1 と第 3 スwitchング素子 Q 3 との接続点と、第 2 スwitchングレグ 322 における第 2 スwitchング素子 Q 2 と第 4 スwitchング素子 Q 4 との接続点とが、高压側コイル 21 の両端子に接続されている。

【0024】

低压側コイル 22 は、個別に電流を流すことができるよう構成された第 1 コイル部 221 と第 2 コイル部 222 とを有する。

低压側スイッチング回路部 4 は、低压側スイッチング素子として、第 5 スwitchング素子 Q 5 と第 6 スwitchング素子 Q 6 とを有する。第 5 スwitchング素子 Q 5 は、低压電源部 12 から第 1 コイル部 221 への電流の供給をオンオフする。第 6 スwitchング素子 Q 6 は、低压電源部 12 から第 2 コイル部 222 への電流の供給をオンオフする。

【0025】

低压側スイッチング回路部 4 において、第 5 スwitchング素子 Q 5 と第 6 スwitchング素子 Q 6 とは、チョークコイル 41 を介して低压電源部 12 の正極に接続されている。また、低压電源部 12 の正極と負極との間に、コンデンサ 42 が接続されている。

【0026】

昇圧動作の際には、図 2 に示すごとく、第 5 スwitchング素子 Q 5 と第 6 スwitchング素子 Q 6 とを、オン期間の重なりを部分的に設けつつ、交互にオンオフするようスイッチング動作させる。これにより、図 3、図 4 に示すごとく、低压側コイル 22 のうち第 1 コイル部 221 のみに電流が流れる期間と、第 1 コイル部 221 と第 2 コイル部 222 と

10

20

30

40

50

の双方に電流が流れる期間と、低圧側コイル 2 2 のうち第 2 コイル部 2 2 2 のみに電流が流れる期間とが、例えば 10 マイクロ秒という極めて短い時間単位で切り替わる。これに伴い、トランス 2 における高圧側コイル 2 1 に、電圧 V_t が誘起される。そして、高圧側スイッチング回路部 3 に、電流が流れる。このとき、電流は、高圧側スイッチング回路部 3 における複数の高圧側スイッチング素子 $Q_1 \sim Q_4$ に寄生する寄生ダイオードを順方向に流れる。すなわち、高圧側スイッチング素子 $Q_1 \sim Q_4$ は、例えば MOS 型電界効果トランジスタ（以下、MOSFET という）等からなり、該 MOSFET には寄生ダイオードが寄生する。この寄生ダイオードに還流電流が流れる。

【0027】

具体的には、第 5 スwitchング素子 Q_5 がオンであり第 6 スwitchング素子 Q_6 がオフの期間に、図 3 (A) に示すごとく、高圧側コイル 2 1 と第 1 スwitchング素子 Q_1 と第 4 スwitchング素子 Q_4 とを含む電流経路に電流 I_t が流れる。すなわち、図 2 に示す第 1 期間 T_1 には、第 1 スwitchング素子 Q_1 と第 4 スwitchング素子 Q_4 とにそれぞれ寄生するダイオードに、電流 I_t が流れる。

【0028】

また、第 5 スwitchング素子 Q_5 がオフであり第 6 スwitchング素子 Q_6 がオンの期間に、図 4 (A) に示すごとく、高圧側コイル 2 1 と第 2 スwitchング素子 Q_2 と第 3 スwitchング素子 Q_3 とを含む電流経路に電流 I_t が流れる。すなわち、図 2 に示す第 3 期間 T_3 には、第 2 スwitchング素子 Q_2 と第 3 スwitchング素子 Q_3 とにそれぞれ寄生するダイオードに、電流 I_t が流れる。

【0029】

なお、第 5 スwitchング素子 Q_5 と第 6 スwitchング素子 Q_6 との双方がオンの期間は、トランス 2 の高圧側コイル 2 1 に電圧は誘起されず、理想的には電流は流れない。

図 2 に示すごとく、低圧側スイッチング素子 Q_5 、 Q_6 のスイッチングパターンとしては、次の第 1 期間 T_1 、第 2 期間 T_2 、第 3 期間 T_3 、第 4 期間 T_4 が順次切り替わる。そして、第 1 期間 $T_1 \sim$ 第 4 期間 T_4 が繰り返される。図 2 には、1 周期分の第 1 期間～第 4 期間にのみ、符号 $T_1 \sim T_4$ を付している。ここで、第 1 期間 T_1 は、第 5 スwitchング素子 Q_5 がオンかつ第 6 スwitchング素子 Q_6 がオフとなる期間である。第 2 期間 T_2 は、第 1 期間 T_1 に続き、第 5 スwitchング素子 Q_5 及び第 6 スwitchング素子 Q_6 の双方がオンとなる期間である。第 3 期間 T_3 は、第 2 期間 T_2 に続き、第 5 スwitchング素子 Q_5 がオフかつ第 6 スwitchング素子 Q_6 がオンとなる期間である。第 4 期間 T_4 は、第 3 期間 T_3 に続き、第 5 スwitchング素子 Q_5 及び第 6 スwitchング素子 Q_6 の双方がオンとなる期間である。

【0030】

そして、第 5 スwitchング素子 Q_5 をオフからオンに切り替えるタイミング、及び第 6 スwitchング素子 Q_6 をオフからオンに切り替えるタイミングにおいて、第 1 スwitchング素子 Q_1 、第 2 スwitchング素子 Q_2 、第 3 スwitchング素子 Q_3 、第 4 スwitchング素子 Q_4 の少なくとも一つをオンする。すなわち、第 1 期間 T_1 から第 2 期間 T_2 に切り替えるタイミング、及び、第 3 期間 T_3 から第 4 期間 T_4 に切り替えるタイミングにおいて、4 つの高圧側スイッチング素子 $Q_1 \sim Q_4$ の少なくとも一つをオンする。

【0031】

つまり、上述したように、第 2 期間 T_2 および第 4 期間 T_4 は、理想的には、高圧側スイッチング回路部 3 には電流が流れない。ところが、第 1 期間 T_1 から第 2 期間 T_2 に切り替わる際には、図 3 (B)、図 5 に示すごとく、高圧側スイッチング素子 $Q_1 \sim Q_4$ の寄生ダイオードに順方向に流れていた電流が急激に低下した後、わずかながら逆向きにリカバリ電流 I_r が流れようとする。例えば、第 1 スwitchング素子 Q_1 と高圧側コイル 2 1 と第 4 スwitchング素子 Q_4 とを含む電流経路に電流 I_t が流れていた第 1 期間 T_1 から、第 2 期間 T_2 に切り替わった際に、第 1 スwitchング素子 Q_1 の寄生ダイオードにリカバリ電流 I_r が生じる。そうすると、第 1 スwitchング素子 Q_1 と第 4 スwitchング素子 Q_4 との間に挟まれた電流経路において LC 共振が生じる。その結果、リングングが発

10

20

30

40

50

生してしまい、損失が大きくなってしまいます。そこで、このリングングを収めるべく、高圧側スイッチング素子Q 1～Q 4の少なくとも一つをオンさせる。つまり、リカバリ電流が生じるタイミングにおいて、高圧側スイッチング素子Q 1～Q 4の少なくとも一つをオンさせる。これにより、第1スイッチング素子Q 1と第4スイッチング素子Q 4との間の電流経路の電位を安定させる。このようにして、リカバリ電流の発生を抑制し、これに伴う損失を抑制することができる。

このような現象は、図4 (A)、(B)に示すごとく、第3期間T 3から第4期間T 4に切り替わるタイミングにおいても同様に生じる。

【0032】

本実施形態においては、図2に示すごとく、特に、第5スイッチング素子Q 5をオフからオンに切り替えるタイミングと、第6スイッチング素子Q 6をオフからオンに切り替えるタイミングとに同期して、第1スイッチング素子Q 1と第2スイッチング素子Q 2とをオンするよう構成されている。つまり、第1期間T 1から第2期間T 2に切り替えるタイミングと、第3期間T 3から第4期間T 4に切り替えるタイミングとに同期して、第1スイッチング素子Q 1と第2スイッチング素子Q 2とをオンする。

【0033】

また、本実施形態においては、第1スイッチング素子Q 1及び第2スイッチング素子Q 2をオンからオフに切り替えるタイミングを、第5スイッチング素子Q 5又は第6スイッチング素子Q 6のターンオフのタイミングに同期させている。つまり、第1スイッチング素子Q 1及び第2スイッチング素子Q 2のターンオン及びターンオフを、第5スイッチング素子Q 5又は第6スイッチング素子Q 6のターンオン及びターンオフに同期させている。これにより、スイッチング制御の信号を簡素化することができる。

【0034】

なお、第1スイッチング素子Q 1及び第2スイッチング素子Q 2に代えて、第3スイッチング素子Q 3及び第4スイッチング素子Q 4を、第1期間T 1から第2期間T 2に切り替えるタイミングと、第3期間T 3から第4期間T 4に切り替えるタイミングとに同期してオンさせるようにしてもよい。

【0035】

また、各スイッチング素子のオンオフ制御のデューティやタイミングについては、ピーク電流モード制御によって制御することができる。すなわち、外部回路やマイコン等によって検出したインダクタ電流を、演算によって得られた電流指令値と比較することにより、スイッチングのデューティ及びタイミングを制御することができる。

【0036】

なお、図2のタイミングチャートにおいて、V_tはトランス2の高圧側コイル21に生じる電圧の変化を示す。また、I_Lは、低圧側スイッチング回路部4に流れる電流の変化を示す。

【0037】

上記双方向DC-DCコンバータ1は、昇圧動作の際に、低圧側スイッチング素子Q 5、Q 6をオフからオンに切り替えるタイミングに同期して、高圧側スイッチング素子Q 1、Q 2をオンするよう構成されている。これにより、高圧側スイッチング素子Q 1、Q 2に寄生する寄生ダイオードに流れるリカバリ電流を、効果的に抑制することができる。

【0038】

すなわち、低圧側スイッチング素子Q 5、Q 6をオフからオンに切り替えるタイミングは、上記一対の低圧側スイッチング素子Q 5、Q 6が同時オンとなるタイミングである。このタイミングにおいて、高圧側スイッチング素子Q 1、Q 2の寄生ダイオードにリカバリ電流が流れようとする。それゆえ、このタイミングにおいて、高圧側スイッチング素子Q 1、Q 2をオンにする。これにより、当該高圧側スイッチング素子Q 1、Q 2を通じてトランス2側と高圧電源部11側とを導通させる。これにより、寄生ダイオードに生じるリカバリ電流を抑制し、リカバリ損失を抑制することができる。

【0039】

また、上記の制御においては、スイッチング素子の駆動周波数を低くするなどの必要もない。そのため、トランス 2 の大型化を招くこともなく、双方向 DC-DC コンバータ 1 の大型化を招くこともない。

【0040】

以上のごとく、本例によれば、装置の大型化を招くことなく、リカバリ損失を抑制することができる双方向 DC-DC コンバータを提供することができる。

【0041】

(実施形態 2)

本実施形態においては、昇圧動作の際に、図 6 に示すごとく、第 1 スwitchング素子 Q 1 と第 3 スwitchング素子 Q 3 とのオンオフ動作を、交互に行うようにしている。

10

すなわち、第 5 スwitchング素子 Q 5 をオフからオンに切り替えるタイミングに同期して、第 1 スwitchング素子 Q 1 をオンし、第 6 スwitchング素子 Q 6 をオフからオンに切り替えるタイミングに同期して、第 3 スwitchング素子 Q 3 をオンする。

その他の構成は、実施形態 1 と同様である。

【0042】

本実施形態においては、第 1 スwitchング素子 Q 1 と第 3 スwitchング素子 Q 3 とのオンオフ動作を、交互に行う。そのため、双方向 DC-DC コンバータ 1 の連続動作時において、第 1 スwitchング素子 Q 1 と第 3 スwitchング素子 Q 3 とのオンオフ切り替え頻度を均等にすることができる。その結果、スイッチング素子における熱集中を低減することができる。

20

その他、実施形態 1 と同様の作用効果を有する。

【0043】

なお、上記実施形態において、第 1 スwitchング素子 Q 1 のオンオフを第 2 スwitchング素子 Q 2 のオンオフに置き換え、第 3 スwitchング素子 Q 3 のオンオフを第 4 スwitchング素子 Q 4 のオンオフに置き換えてもよい。すなわち、第 2 スwitchング素子 Q 2 と第 4 スwitchング素子 Q 4 とを交互にオンオフするようにしてもよい。あるいは、第 1 スwitchング素子 Q 1 と第 2 スwitchング素子 Q 2 とを同時オンオフさせ、第 3 スwitchング素子 Q 3 と第 4 スwitchング素子 Q 4 とを同時オンオフさせてもよい。この場合、第 1 スwitchング素子 Q 1 及び第 2 スwitchング素子 Q 2 と、第 3 スwitchング素子 Q 3 及び第 4 スwitchング素子 Q 4 とを、交互にオンオフすることとなる。

30

【0044】

(実施形態 3)

本実施形態においては、昇圧動作の際に、図 7 に示すごとく、第 5 スwitchング素子 Q 5 をオフからオンに切り替えるタイミングに同期して、第 2 スwitchング素子 Q 2 をオンし、第 6 スwitchング素子 Q 6 をオフからオンに切り替えるタイミングに同期して、第 1 スwitchング素子 Q 1 をオンするよう構成されている。

【0045】

すなわち、昇圧動作の際、低圧側スイッチング素子のうち第 5 スwitchング素子 Q 5 のみがオンの期間 T 1 は、高圧側スイッチング回路部 3 において、第 1 スwitchング素子 Q 1 及び第 4 スwitchング素子 Q 4 を含む電流経路を介して高圧電源部 1 1 が充電される。この期間 T 1 から、第 5 スwitchング素子 Q 5 がターンオンすることにより期間 T 2 となると、第 2 スwitchング素子 Q 2 をオンさせる。これにより、第 1 スwitchング素子 Q 1、第 4 スwitchング素子 Q 4 に流れようとするリカバリ電流を円滑に抑制することができる。

40

その他の構成は、実施形態 1 と同様であり、同様の作用効果を奏する。

【0046】

なお、本実施形態においては、第 2 スwitchング素子 Q 2 のオンオフに代えて、第 3 スwitchング素子 Q 3 をオンオフしてもよい。また、第 1 スwitchング素子 Q 1 のオンオフに代えて、第 4 スwitchング素子 Q 4 をオンオフしてもよい。すなわち、第 5 スwitchング素子 Q 5 をオフからオンに切り替えるタイミングに同期して、第 3 スwitchング素子 Q

50

3をオンし、第6スイッチング素子Q6をオフからオンに切り替えるタイミングに同期して、第4スイッチング素子Q4をオンするよう構成してもよい。

【0047】

あるいは、第5スイッチング素子Q5をオフからオンに切り替えるタイミングに同期して、第2スイッチング素子Q2及び第3スイッチング素子Q3をオンし、第6スイッチング素子Q6をオフからオンに切り替えるタイミングに同期して、第1スイッチング素子Q1及び第4スイッチング素子Q4をオンするよう構成してもよい。この場合には、より効果的にリカバリ電流を抑制することができる。

【0048】

なお、本発明は、上記実施形態に限定されるものではなく、種々の形態を採用しうる。すなわち、昇圧動作の際、低圧側スイッチング素子Q5、Q6の双方がオンとなるタイミングにおいて、高圧側スイッチング素子Q1～Q4の少なくとも一つがオンとなるような制御であればよい。ただし、高圧側スイッチング素子Q1～Q4のオンオフ制御には、デッドタイムを設けることが望ましい。すなわち、同じスイッチングレグに含まれるスイッチング素子のオンオフ動作については、同時オフとなる時間帯を設けることにより、短絡等の不具合をより確実に防ぐことができる。

【符号の説明】

【0049】

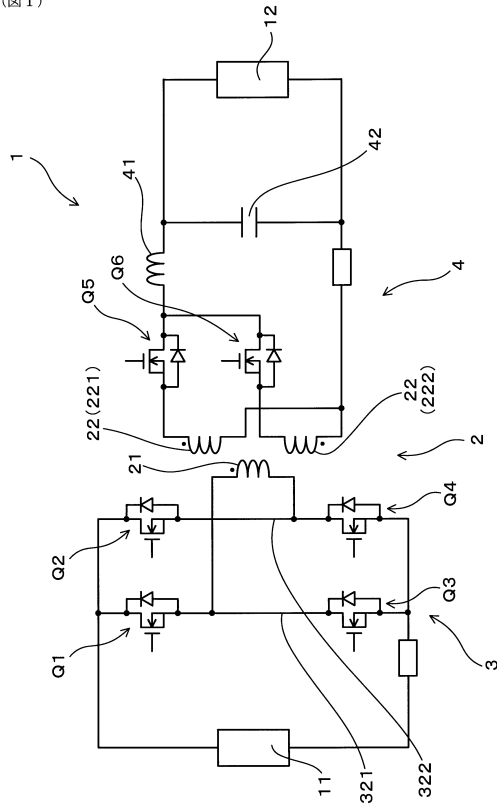
- 1 双方向DC-DCコンバータ
- 11 高圧側電源部
- 12 低圧側電源部
- 2 トランス
- 21 高圧側コイル
- 22 低圧側コイル
- 3 高圧側スイッチング回路部
- 4 低圧側スイッチング回路部
- Q1、Q2、Q3、Q4 高圧側スイッチング素子
- Q5、Q6 低圧側スイッチング素子

10

20

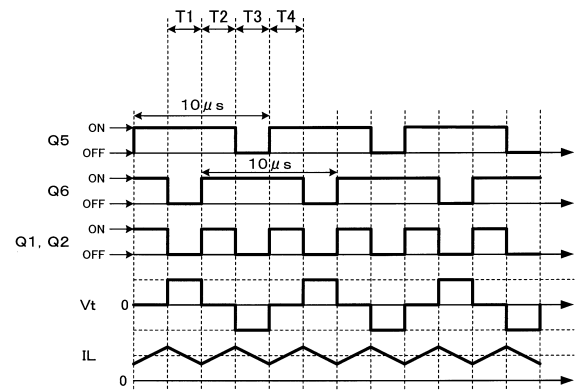
【図 1】

(図 1)



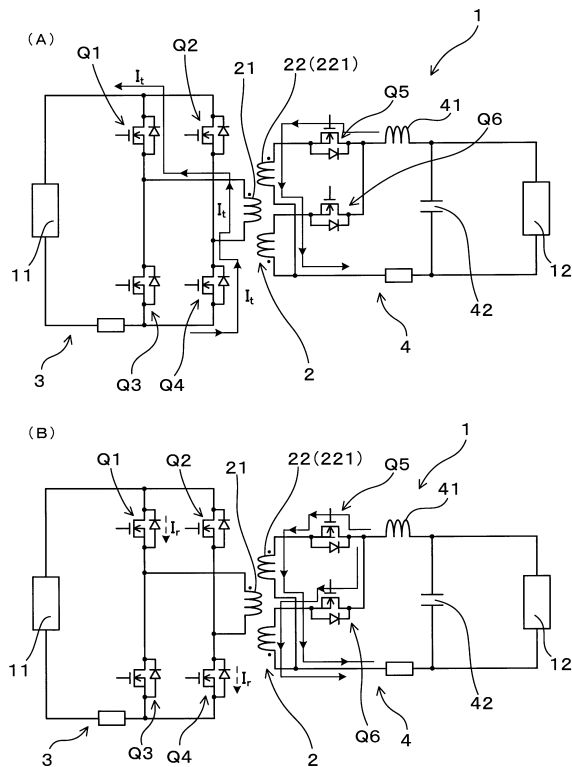
【図 2】

(図 2)



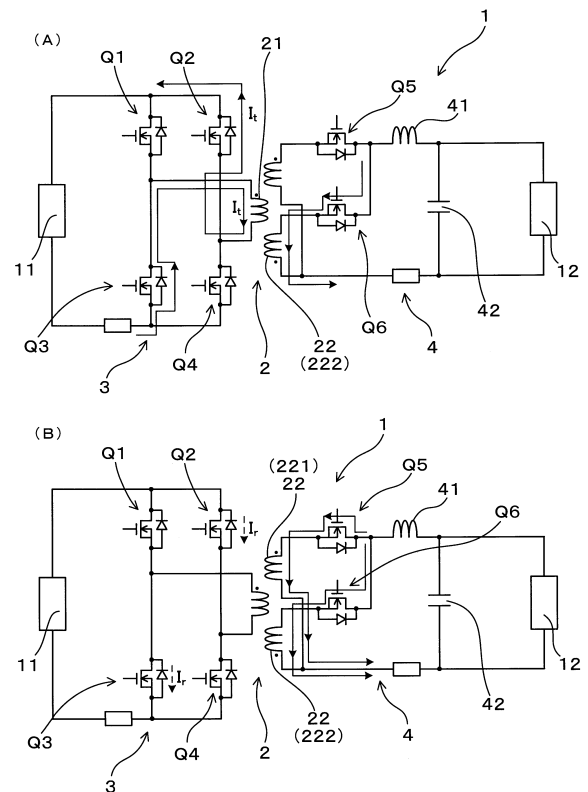
【図 3】

(図 3)



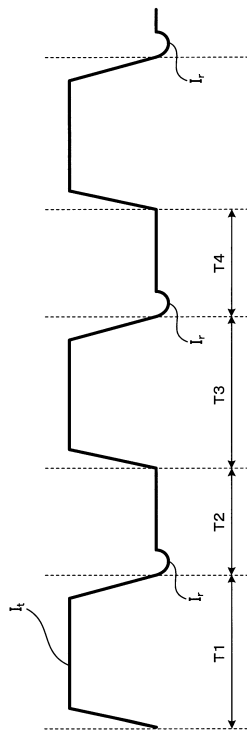
【図 4】

(図 4)



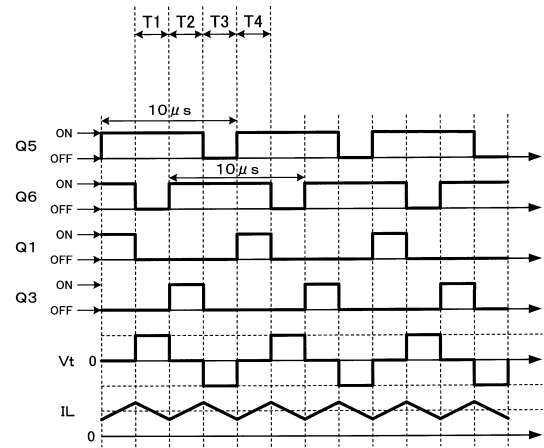
【図 5】

(図 5)



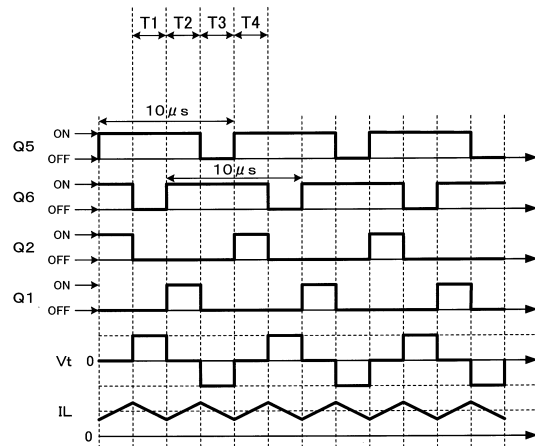
【図 6】

(図 6)



【図 7】

(図 7)



フロントページの続き

審査官 猪瀬 隆広

- (56)参考文献 特開2013-252000 (JP, A)
特開2002-165448 (JP, A)
特開2005-110384 (JP, A)
特開2012-110108 (JP, A)
特開2006-149127 (JP, A)
特開2013-252018 (JP, A)
特開2014-176226 (JP, A)
特開2006-187147 (JP, A)
特開2007-312464 (JP, A)
特開2006-101680 (JP, A)
特開2015-077046 (JP, A)
特開平 8-154311 (JP, A)
特開2014-027750 (JP, A)
特開2007-174784 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H02M	3/00-	3/44
H02M	1/00-	1/44
H02M	7/00-	7/40
H02M	7/12-	7/98
G05F	1/12-	7/00