

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2016 年 1 月 21 日(21.01.2016)



(10) 国際公開番号

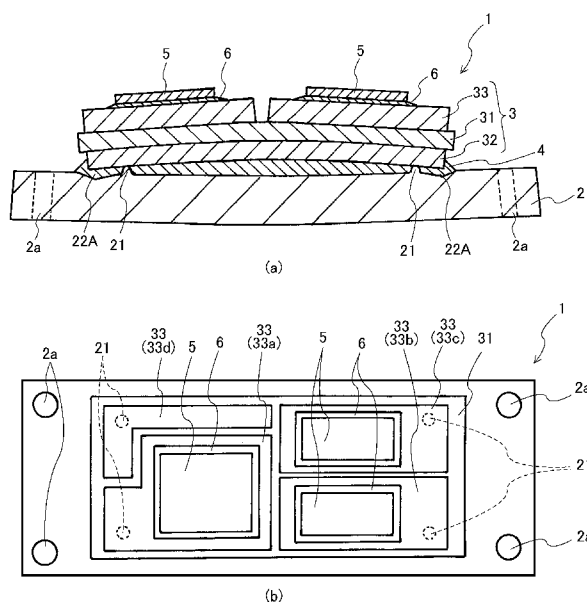
WO 2016/009741 A1

- (51) 国際特許分類:
H01L 23/40 (2006.01) H01L 23/36 (2006.01)
H01L 23/12 (2006.01) H01L 25/07 (2006.01)
- (21) 国際出願番号: PCT/JP2015/066386
- (22) 国際出願日: 2015 年 6 月 5 日(05.06.2015)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2014-148296 2014 年 7 月 18 日(18.07.2014) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 Kanagawa (JP).
- (72) 発明者: 瀧澤 直樹(TAKIZAWA Naoki); 〒2109530 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 本多 一郎(HONDA Ichiro); 〒1050001 東京都港区虎ノ門一丁目 1 4 番 1 号 郵政福祉琴平ビル 6 階 本多国際特許事務所 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告 (条約第 21 条(3))

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

[図1]



(57) Abstract: A semiconductor device 1 of this invention is provided with a laminated substrate 3 that is formed by laminating circuit boards 33, an insulation board 31, and a metal plate 32 and that is warped so as to be convex towards the circuit board 33 side; semiconductor chips 5 secured to the circuit boards 33; a base plate 2 having a predetermined placement region on which the laminated substrate 3 is placed, a groove 22A arranged on the outer edge of the placement region, and a protrusion 21 adjacent to the groove 22A and disposed closer to the inner side of the placement region than the groove 22A is, wherein the groove 22A is provided with an inclination 22Ab on the protrusion 21 side corresponding to the inclination formed by the warping of the laminated substrate 3; and a joining material 4 filled between the metal plate 32 and the placement region and covering the groove 22A and the protrusion 21.

(57) 要約: 半導体装置 1 は、回路板 33、絶縁板 31 及び金属板 32 が積層して構成され、回路板 33 側に凸に反った積層基板 3 と、回路板 33 に固定された半導体チップ 5 と、積層基板 3 が配置される所定の配置領域と、配置領域の外縁に配置された溝 22A と、溝 22A に隣接して溝 22A よりも配置領域の内側に配置された突起 21 を有し、溝 22A には積層基板 3 の反りによる傾きに対応した傾斜 22Ab が突起

21 側に設けられているベース板 2 と、金属板 32 と配置領域との間に充填され、溝 22A および突起 21 を覆う接合材 4 を備える。

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、半導体装置に関する。

背景技術

[0002] 従来の半導体装置の一例の要部を図9に断面図（図9（a））及び平面図（図9（b））で示す。

図9に示す半導体装置101は、金属製のベース板102を備えている。このベース板102は、図示しないヒートシンク（heat sink）にボルトで取り付けるための貫通孔102aを有している。ベース板102上には、積層基板103が接合材104により接合されている。接合材104は、具体的にははんだである。積層基板103は、絶縁板131と、絶縁板131の一方の面に設けられた金属板132と、絶縁板131のもう一方の面に設けられ、所定の回路を形成する回路板133とからなる。積層基板103は一例ではDCB（Direct Copper Bond）基板である。

[0003] 回路板133に、IGBT（絶縁ゲートバイポーラトランジスタ）などの半導体チップ105が、導電性の接合材106により電気的かつ機械的に接続されている。「電気的かつ機械的に接続されている」とは、対象物同士が直接接合により接続されている場合に限られず、ハンダや金属焼結材などの導電性の接合材を介して対象物同士が接続されている場合も含むものとし、以下の説明でも同様である。

[0004] 上記のような半導体装置101のベース板102と積層基板103とは、熱膨張係数が異なるため、半導体チップ105の動作時の発熱により接合材104に熱応力が加わる。そして、半導体装置101の動作時には、この熱応力の繰り返しにより接合材104にクラックが生じるおそれがある。図10に接合材に生じたクラックの状態を観察した超音波観察画像を示す。図1

0は、接合材104を上方から見た画像であり、白色部分がクラックを示している。図10で示すように、クラックは、接合材104の四隅などの外縁に発生し、内側に向けて進展する。また、接合材104のクラックの発生及び進展を抑制するには、接合材104をある程度の厚みとすることが有効である。

接合材104をある程度の厚みとするために、ベース板102には、その主面に突起121が配置されている。突起121によりベース板102と金属板132と距離が規制され、突起121の高さと同じ厚みの接合材104が得られる。

[0005] しかしながら、図11に示すように回路板133側への凸の反りが大きい積層基板103Aを備える半導体装置101の場合には、金属板132の外縁部において接合材104の厚みが十分に確保できない。このため、接合材104の外縁部に上述のクラックが発生するおそれがある。積層基板103Aの反りは、例えば回路板133の総体積と金属板132の総体積との相違により生じる。

[0006] 回路板133側への凸の反りが大きい積層基板103Aの場合であっても、突起121を高くして接合材104の外縁部を厚くすれば、クラックの発生を抑制できる。しかし、突起121を高くすることは、熱伝導率が高くない接合材104の中央部を厚くすることにもなる。このため、金属板132からベース板102への熱伝導性が低下し、半導体チップ105から外部への放熱性が低下するおそれがある。

[0007] 特許文献1には、ベース板の突起が積層基板の回路板の周縁から1～10mm離間した領域に位置し、この突起よりも周縁側に断面矩形形状の溝を設けた半導体装置が記載されている。この溝は、反りが大きい積層基板の場合でもベース板と積層基板の回路板との間の接合材の厚みを維持するのに役立つ。しかしながら、特許文献1に記載のベース板の溝は、断面が矩形形状の空間を有している。溝が矩形形状である場合は、溝内で接合材が厚い範囲が広いために、積層基板からベース板への放熱性の点で改良の余地があった。

また、特許文献１に記載の溝は、接合時に接合材中のボイドが抜け難く、接合材の信頼性に改良の余地があった。

[0008] また、特許文献２には、ヒートシンクに密着させるためにベース板の表面に溝が形成され、これによりベース板の反り形状を制御した半導体装置が記載されている。しかし、特許文献２に記載の溝は、接合材の厚みの調整には有効に寄与しなかった。

先行技術文献

特許文献

[0009] 特許文献１：特開２００２－５７２８０号公報

特許文献２：米国特許出願公開第２０１３／０１９３５９１号明細書

発明の概要

発明が解決しようとする課題

[0010] 本発明は、上記の問題を有利に解決するものであり、ベース板と積層基板との接合材にクラックが発生、進展するのを抑制しつつ放熱性を高めることができる半導体装置を提供することを目的とする。

課題を解決するための手段

[0011] 本発明の一様態の半導体装置は、積層基板と、半導体チップと、ベース板と、接合材とを備えている。上記積層基板は、回路板、絶縁板及び金属板が積層して構成され、該回路板側に凸に反っている。上記半導体チップは、該回路板に固定されている。上記ベース板は、該積層基板が配置される所定の配置領域と、該配置領域の外縁に配置された溝と、該溝に隣接して該溝よりも該配置領域の内側に配置された突起を有している。該溝には該積層基板の反りによる傾きに対応した傾斜が該突起側に設けられている。上記接合材は、該金属板と該配置領域との間に充填され、該溝を埋めている。

[0012] また本発明の別の様態の半導体装置は、積層基板と、半導体チップと、ベース板と、接合材とを備えている。上記積層基板は、回路板、絶縁板及び金属板が積層して構成され、該回路板側に凸に反っている。上記半導体チップ

は、該回路板に固定されている。上記ベース板は、該積層基板が配置される所定の配置領域と、該配置領域の外縁に配置された溝と、該溝に隣接して該溝よりも該配置領域の内側に配置された突起を有している。該溝は該配置領域の短辺側には連続して配置され、該配置領域の長辺側には中央部を除いて配置されている。上記接合材は、該金属板と該配置領域との間に充填され、該溝を埋めている。

発明の効果

[0013] 本発明の半導体装置によれば、ベース板と積層基板との接合材にクラックが発生、進展するのを抑制しつつ放熱性を高めることができる。

図面の簡単な説明

[0014] [図1]本発明の実施形態1の半導体装置の説明図である。

[図2]クラックの長さとはんだの厚みとの関係を示すグラフである。

[図3]本発明の実施形態1のベース板の溝近傍の断面図である。

[図4]参考例のベース板の溝近傍の断面図である。

[図5]本発明の実施形態1のベース板の平面図である。

[図6]本発明の変形例1のベース板の溝近傍の断面図である。

[図7]本発明の変形例2のベース板の溝近傍の断面図である。

[図8]本発明の実施形態2の半導体装置のベース板の平面図である。

[図9]従来の半導体装置の一例の説明図である。

[図10]接合材のクラックの状態を示した超音波観察画像である。

[図11]従来の半導体装置の一例の断面図である。

発明を実施するための形態

[0015] 以下、本発明の半導体装置の実施形態について、図面を参照しつつ具体的に説明する。

[0016] (実施形態1)

図1は、本発明の実施形態1の半導体装置1の断面図(図1(a))及び平面図(図1(b))である。半導体装置1は、積層基板3と、半導体チップ5と、ベース板2と、接合材4を備えている。

また、本実施形態の半導体装置 1 は、図 1 に図示しない部材も備えている。例えば半導体チップ 5 の電極と回路板 33 とを電氣的に接続する配線部材や、回路板 33 と電氣的かつ機械的に接続される外部端子や、半導体チップ 5 及び積層基板 3 等を収容する枠体や、枠体の内部空間に充填される封止材等を備えている。

[0017] 積層基板 3 は図 1 で示すとおり、回路板 33、絶縁板 31 および金属板 32 が積層して構成されている。

絶縁板 31 は例えば窒化アルミニウムや窒化珪素、酸化アルミニウム等の絶縁性セラミックスよりなり、金属板 32 および回路板 33 は、例えば銅よりなる。絶縁板 31 及び金属板 32 は、略長方形の平面形状を有している。そして回路板 33 は、図示した例では所定の回路パターンが形成された回路板 33a、33b、33c、33d を有している。回路板 33 の沿面距離を確保するために、絶縁板 31 の長辺及び短辺は共に、金属板 32 及び回路板 33 よりも大きい。積層基板 3 は、これらの絶縁板 31 と金属板 32、回路板 33 とを直接接合した DCB 基板等を用いることができる。

[0018] 半導体チップ 5 は、おもて面および裏面にそれぞれ電極を有する。そして、裏面の電極がはんだなどの導電性の接合材 6 により、回路板 33a、33b、33c に電氣的かつ機械的に接続されている。半導体チップ 5 は、具体的には、例えば IGBT やパワー MOSFET、SBD（ショットキーバリアダイオード）である。半導体チップ 5 はシリコン半導体からなるものでもよいし、SiC 半導体からなるものでもよい。半導体チップ 5 が IGBT の場合では、裏面の電極はコレクタ電極であり、おもて面の電極はエミッタ電極及びゲート電極である。半導体チップ 5 が炭化ケイ素（SiC）からなるパワー MOSFET である場合は、シリコンからなる半導体チップに比べて高耐圧で、かつ高周波でのスイッチングが可能であるために、本実施形態の半導体装置の半導体チップ 5 として最適である。もっとも、半導体チップ 5 は、IGBT やパワー MOSFET に限定されず、スイッチングの動作が可能な半導体素子の一個又は複数個の組み合わせであればよい。

[0019] ベース板 2 は、その主面に、積層基板 3 が配置される所定の配置領域を有する。そして、その配置領域の四隅などの外縁に溝 2 2 A が配置されている。さらに、溝 2 2 A に隣接して、溝 2 2 A よりも配置領域の内側に配置された突起 2 1 が配置されている。積層基板 3 の金属板 3 2 と、ベース板 2 の所定の配置領域との間に、はんだなどの接合材 4 が充填され、積層基板 3 とベース板 2 が接合されている。その際、突起 2 1 の先端が積層基板 3 の金属板 3 2 に当接した状態で接合材 4 により接合されることにより、ベース板 2 と金属板 3 2 との間の接合材 4 の厚みを制御することができる。

[0020] 図 2 に、ヒートサイクル 3 0 0 回の試験後に、接合材 4 であるはんだに生じたクラックの長さ、はんだの厚みとの関係を、2 種類のはんだで調べた結果を示す。図 2 から分かるように、はんだ厚みが 1 0 0 μm 以上あることにより、クラックの進展を抑制することができる。もっとも、ベース板 2 と金属板 3 2 との間のはんだが 3 0 0 μm を超えると、放熱性の低下が顕著となる。したがって、クラックの発生、進展の抑制と放熱性を考慮して、はんだ厚みは 1 0 0 μm 以上、3 0 0 μm 以下とすることが好ましい。すなわち、突起 2 1 の高さは 1 0 0 μm 以上、3 0 0 μm 以下が好ましい。

[0021] 突起 2 1 は、ベース板 2 の主面にある積層基板 3 の配置領域の四隅の近傍の位置であり、かつ、半導体チップ 5 をベース板 2 の主面に垂直に投影した位置よりも配置領域の外側に設けられる。例えば、突起 2 1 は配置領域の長辺及び短辺からそれぞれ 2 ～ 1 0 mm 程度、好ましくは 3 ～ 5 mm 程度内側の位置に設けられる。突起 2 1 は、例えばベース板 2 へのプレス加工により形成することができる。

またベース板 2 は、図示しないヒートシンクを主面の反対面にボルトで取り付けるための貫通孔 2 a を、配置領域の外側に有している。ヒートシンクにベース板 2 をボルトで取り付ける際、グリース等を塗布して放熱性を高めているが、グリースが全面に塗り広がるように、ベース板 2 はヒートシンク側に凸に反らせる場合が多い。このため、回路板 3 3 側に凸に反った積層基板 3 を用いた場合、図 1 に示すように反りの向きが逆になるため、積層基板

3の端部の接合材4の厚みがさらに薄くなりやすい。このため、接合材4のクラックの問題が顕著となる。

[0022] ベース板2の突起21近傍の拡大断面図を図3に示す。ベース板2には、突起21に隣接して配置領域の外縁に溝22Aが配置されている。溝22Aは、縦断面において、突起21側に積層基板3の反りによる傾きに対応した傾斜22Abを有し、その断面形状は三角形状である。そして、溝22Aは接合材4で埋められ、溝22Aを埋めた接合材4は金属板32に接している。これにより、溝22Aの範囲内で接合材4の厚みを部分的に大きくすることができる。したがって、積層基板3の反りが生じた場合でもベース板2の突起21よりも外縁側で所望のはんだ厚み（100 μ m以上）を確保することができる。

[0023] 溝22Aの深さは、積層基板3の金属板32の表面から垂直方向に溝22Aまでの距離が100 μ m以上になるような深さとすればよい。積層基板3の反りの程度によらず接合材4の厚みを100 μ m以上とするために、溝22Aの深さdは、ベース板2の表面からの最大深さで100 μ m以上であることが好ましい。

しかし、溝22Aが300 μ mを超えると、クラック抑制の効果が飽和し、また、放熱性が低下するおそれがあるため好ましくない。溝22Aにおいて、最大深さである位置は、積層基板3の金属板32の端をベース板2に垂直に投影したときの位置と同じにすることが好ましい。

[0024] 溝22Aは、ベース板2の主面における内側の端部22Acが、半導体チップ5及び突起21よりも外側になるように位置している。これは、半導体チップ5の放熱性を考慮したものである。また、溝22Aは、外側の端部22Aeが、積層基板3の絶縁板31の端をベース板2に垂直に投影したときの位置と同じ又はそれよりも内側に位置している。これは、積層基板3の配置領域よりも外側のベース板2上に、図示しない枠体を絶縁性接着剤で固定するときに、溝22Aが枠体と干渉しないようにするためである。

[0025] 図4に、参考例の半導体装置201における、ベース板202の溝近傍の

断面図を示す。積層基板 203 は、回路板 233、絶縁板 231 および金属板 232 が積層して構成されている。半導体チップ 205 の裏面の電極がはんだなどの導電性の接合材 206 により、回路板 233 に電気的かつ機械的に接続されている。

ベース板 202 には断面矩形形状の溝 222 が設けられている。本実施形態の溝 22A との違いは、突起側に積層基板の反りに対応した傾斜 22Ab ではなく、垂直な側面 222b が設けられている点である。

図 4 に示した参考例において、側面 222b の近傍における接合材 204 の厚さは、突起 221 の高さおよび溝 222 の深さの合計とほぼ等しくなっている。このため、側面 222b の近傍においては、接合材 204 が所定の厚さ（すなわち突起 21 の高さ）と比べて大幅に厚くなっている。結果として、金属板 232 の外縁においては、積層基板 3 からベース板 2 への放熱性が著しく悪化している。

[0026] 一方、図 3 に示した溝 22A は、突起 21 に隣接して、積層基板 3 の反りによる傾きに対応した傾斜 22Ab が設けられている。このため、金属板 32 の外縁において、金属板 32 とベース板 2 との間の接合材 4 の厚さを、所定の範囲の厚さに維持することができる。このため、金属板 32 の外縁においても積層基板 3 からベース板 2 への放熱性を良好に保つことができる。

また、傾斜 22Ab を有する溝 22A は、垂直な側面 222b を有する溝 222 よりも、接合時に溶融した接合材 4 の中に発生するボイドが抜け易い。そのため、接合材の信頼性が高く、クラックの発生、進展を更に抑制することができる。

[0027] また、参考例の溝 222 をベース板 202 にプレス加工で形成する際は、略直角の角（かど）をもつ金型が必要となる。しかしながら、この金型はプレス加工の難易度が高く、また金型の角もすり減りやすいなどの問題があった。

一方、溝 22A は、角が鈍角な三角形形状の金型を用いたプレス加工により形成することができる。このプレス加工は、参考例に比べて加工の難易度が

低く、また金型寿命も長い。よって、製造コストを低減することができる。

[0028] 図5は第1実施形態におけるベース板2の平面図である。

図5に示すように、溝22Aは、それぞれ配置領域の四隅の外側に配置され、4個の突起21を外側の二方で囲んでいる。そして、溝22Aは、配置領域の短辺側及び、配置領域の長辺側にはそれぞれ中央部を除いて配置されている。

[0029] 接合材4は、図10に示すように略四角形の平面形状における四隅などの外縁よりクラックが発生し、中央部に向けて進展する。したがって、図5に示すように、ベース板2の溝22Aを、少なくとも配置領域の四隅などの外縁を含む範囲に配置すれば、クラックの発生及び進展を有効に抑制することができる。

[0030] 図6は、本実施形態における溝の変形例1を示した拡大断面図である。変形例1の半導体装置11は、ベース板2には、突起21に隣接して配置領域の外縁に溝22Bが配置されている。溝22Bは、縦断面において、突起21側に積層基板3の反りによる傾きに対応した傾斜22Bbを有し、その断面形状は円弧形状である。

[0031] 図7は、本実施形態における溝の変形例2を示した拡大断面図である。変形例2の半導体装置12は、ベース板2には、突起21に隣接して配置領域の外縁に溝22Cが配置されている。溝22Cは、縦断面において、突起21側に積層基板3の反りによる傾きに対応した傾斜22Cbを有し、その断面形状は台形形状である。

[0032] 溝22B及び溝22Cはいずれも、突起21側に積層基板3の反りによる傾きに対応した傾斜を備え、また図4の参考例のような垂直な側面222bを備えていないので、第1の実施形態に示した上記の効果を備えている。

なお、図1では、一つのベース板2に一つの積層基板3が接合されているが、一つのベース板2に複数の積層基板3が接合されている構成とすることもできる。

[0033] (実施形態2)

図 8 を用いて本発明のパワー半導体モジュールの実施形態 2 について説明する。

図 8 は、第 2 実施形態の半導体装置 1 のベース板 2 の平面図であり、先に説明した第 1 実施形態の図 5 に対応する図面である。第 2 実施形態の半導体装置 1 は、第 1 実施形態の溝 2 2 A とは異なる平面形状の溝 2 2 D を有している。それ以外の部材の構成については先に説明した第 1 実施形態の半導体装置 1 と同じである。また、図 8 において、図 5 と同一部材については同一の符号を付している。したがって、以下の説明では第 1 実施形態と重複する記載は省略する。

[0034] 図 8 において、ベース板 2 は、積層基板 3 の所定の配置領域の外縁に、溝 2 2 D が配置されている。溝 2 2 D は、積層基板 3 の配置領域の短辺側には連続して配置されており、積層基板 3 の配置領域の長辺側には中央部を除いて配置されている。

[0035] この実施形態は、積層基板 3 の回路板 3 3 側への凸の反りが大きい場合について有効である。この反りが大きい場合、平面長方形形状の積層基板 3 においては、短辺側の変位量が非常に大きくなり、四隅近傍だけでなく、短辺側の中央付近においてもベース板 2 との距離が非常に小さくなる。このため、短辺側中央部においても、所定のはんだ厚みの確保が重要である。

[0036] 一方で、上記反りが大きい場合、長辺側の中央部においては、積層基板 3 の中心部の凸反りの影響が支配的になり、積層基板 3 とベース板 2 の距離はむしろ離れてしまう。このため、長辺側の中央部に溝を設けた場合、溝底部と金属板 3 2 との距離は所定の距離よりも非常に大きくなってしまう。

[0037] このため、配置領域の短辺側には連続して溝 2 2 D を設けることにより、短辺側の中央部においても積層基板 3 の金属板 3 2 とベース板 2 の距離を所定の距離に保つことができる。そして、配置領域の長辺側の中央部には溝 2 2 D を設けないことにより、必要以上にはんだ厚みを増やすことが無くなり、放熱性を確保することができる。

結果として、本実施形態により、積層基板 3 の反りが大きくなった場合に

においても、ベース板 2 と積層基板 3 との接合材 4 にクラックが発生、進展するのを抑制しつつ放熱性を高めることができる。

本実施形態における溝 2 2 D の断面形状は特に限定されないが、図 3、図 6 および図 7 で説明した第 1 実施形態の溝と同様とすることができる。

[0038] 以上、本発明の半導体装置を図面及び実施形態を用いて具体的に説明したが、本発明の半導体装置は、実施形態及び図面の記載に限定されるものではなく、本発明の趣旨を逸脱しない範囲で幾多の変形が可能である。

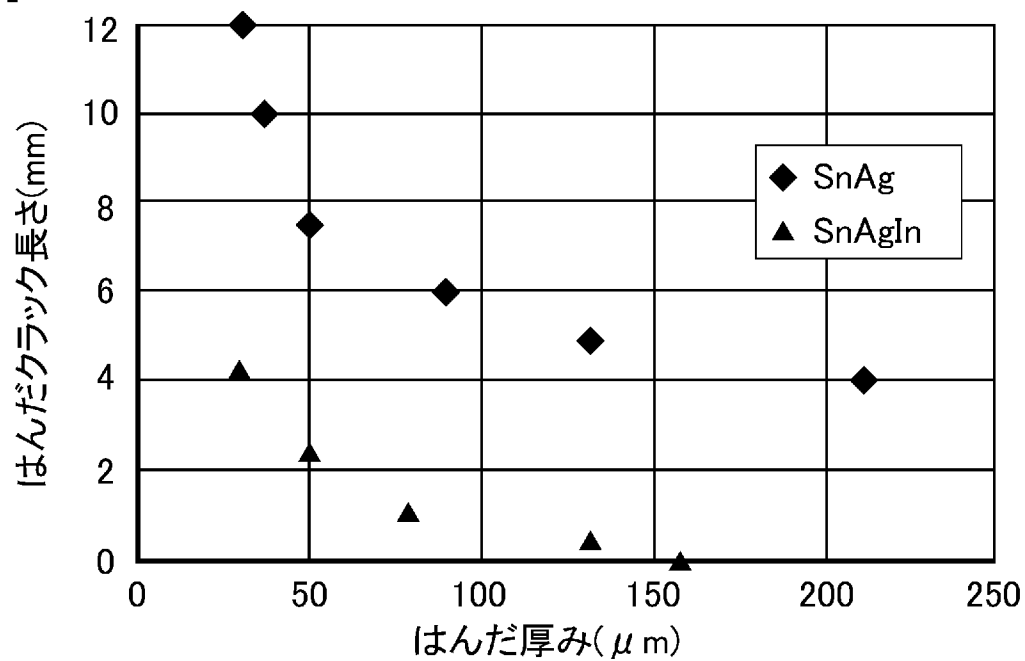
符号の説明

- [0039]
- 1 半導体装置
 - 2 ベース板
 - 2 1 突起
 - 2 2 A、2 2 B、2 2 C、2 2 D 溝
 - 3 積層基板
 - 3 1 絶縁板
 - 3 2 金属板
 - 3 3 回路板
 - 4、6 接合材
 - 5 半導体チップ

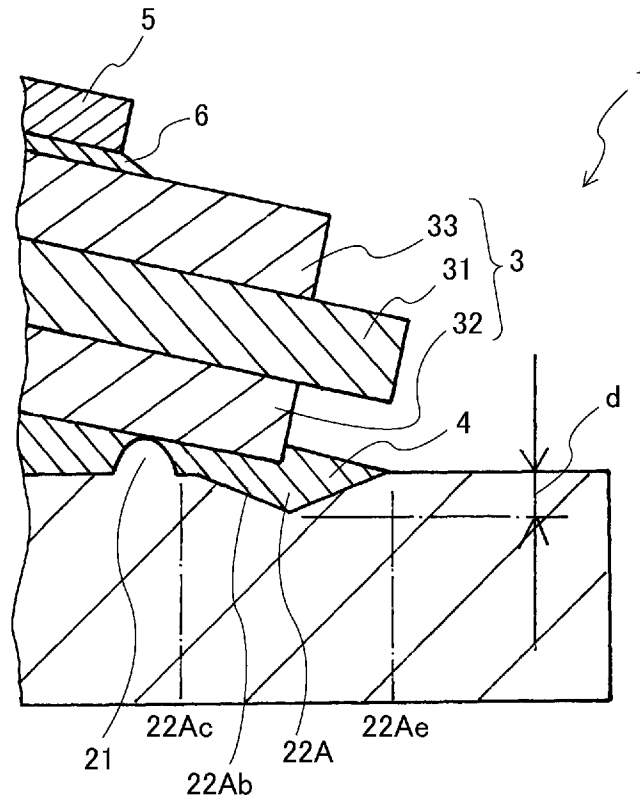
請求の範囲

- [請求項1] 回路板、絶縁板及び金属板が積層して構成され、前記回路板側に凸に反った積層基板と、
- 前記回路板に固定された半導体チップと、
- 前記積層基板が配置される所定の配置領域と、前記配置領域の外縁に配置された溝と、前記溝に隣接して前記溝よりも前記配置領域の内側に配置された突起を有し、前記溝には前記積層基板の反りによる傾きに対応した傾斜が前記突起側に設けられているベース板と、
- 前記金属板と前記配置領域との間に充填され、前記溝を埋める接合材と、
- を備える半導体装置。
- [請求項2] 回路板、絶縁板及び金属板が積層して構成され、前記回路板側に凸に反った積層基板と、
- 前記回路板に固定された半導体チップと、
- 前記積層基板が配置される所定の配置領域と、前記配置領域の外縁に配置された溝と、前記溝に隣接し、前記溝よりも前記配置領域の内側に配置された突起を有し、前記溝は前記配置領域の短辺側には連続して配置され、前記配置領域の長辺側には中央部を除いて配置されるベース板と、
- 前記金属板と前記配置領域との間に充填され、前記溝を埋める接合材と、
- を備える半導体装置。
- [請求項3] 前記溝には、前記積層基板の反りによる傾きに対応した傾斜が前記突起側に設けられている請求項2記載の半導体装置。
- [請求項4] 前記溝は、断面で三角形状、円弧形状、もしくは台形形状である請求項1又は3記載の半導体装置。
- [請求項5] 前記溝の最大深さが、前記ベース板の表面から100 μ m以上、300 μ m以下である請求項1又は3記載の半導体装置。

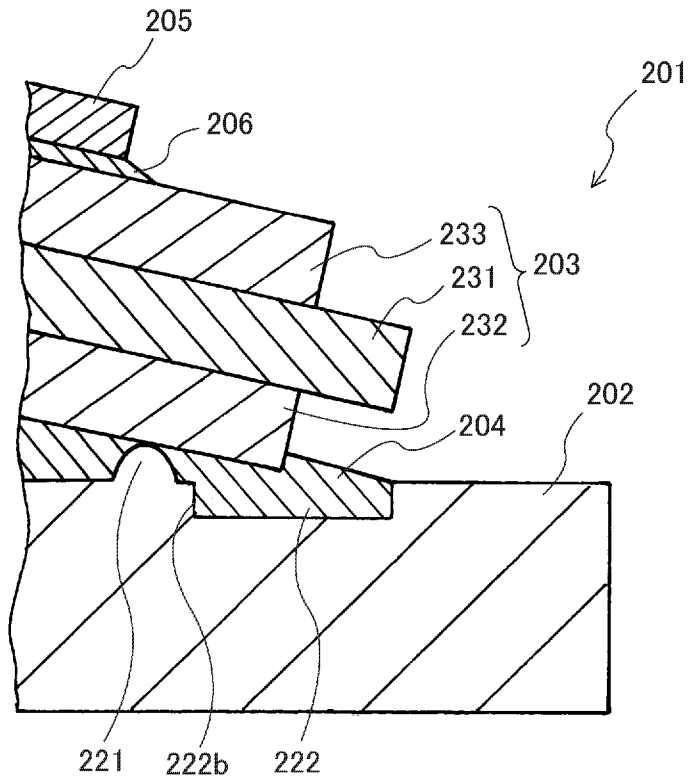
- [請求項6] 前記溝の最大深さである位置は、前記金属板の端を前記ベース板に垂直に投影した位置と同じである請求項 1 又は 3 に記載の半導体装置。
- [請求項7] 前記配置領域における前記溝の内側の縁が、前記半導体チップを前記ベース板に垂直に投影した位置よりも外側に位置する請求項 1 又は 3 に記載の半導体装置。
- [請求項8] 前記配置領域における前記溝の外側の縁が、前記絶縁板の端を前記ベース板に垂直に投影した位置と同じである請求項 1 又は 3 に記載の半導体装置。
- [請求項9] 前記配置領域における前記溝の外側の縁が、前記絶縁板の端を前記ベース板に垂直に投影した位置より内側に位置する請求項 1 又は 3 に記載の半導体装置。
- [請求項10] 前記積層基板は略長方形の平面形状であり、
前記突起は前記配置領域の四隅の近傍にそれぞれ配置されている請求項 1 又は 3 に記載の半導体装置。



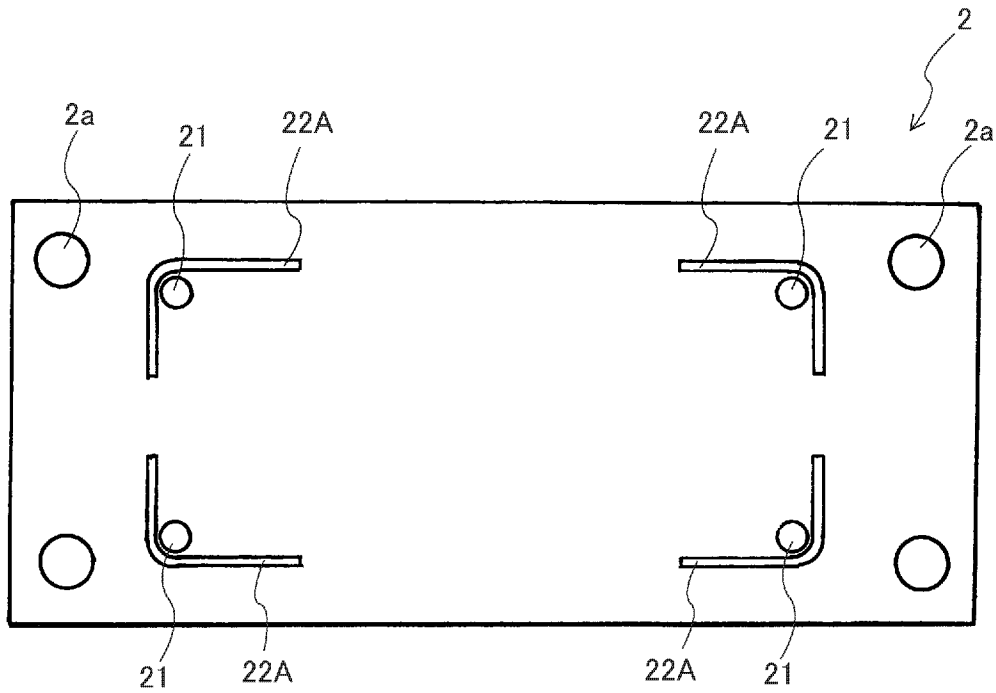
[図3]



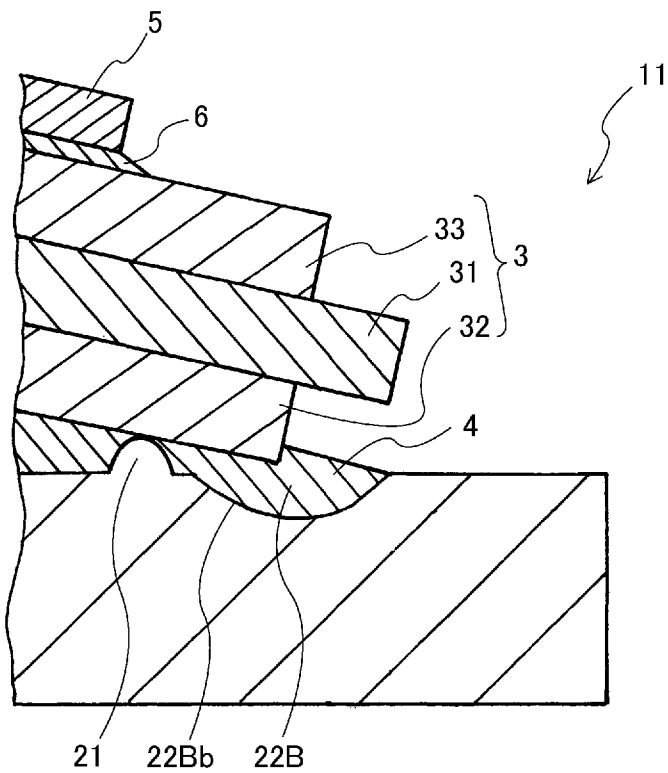
[図4]



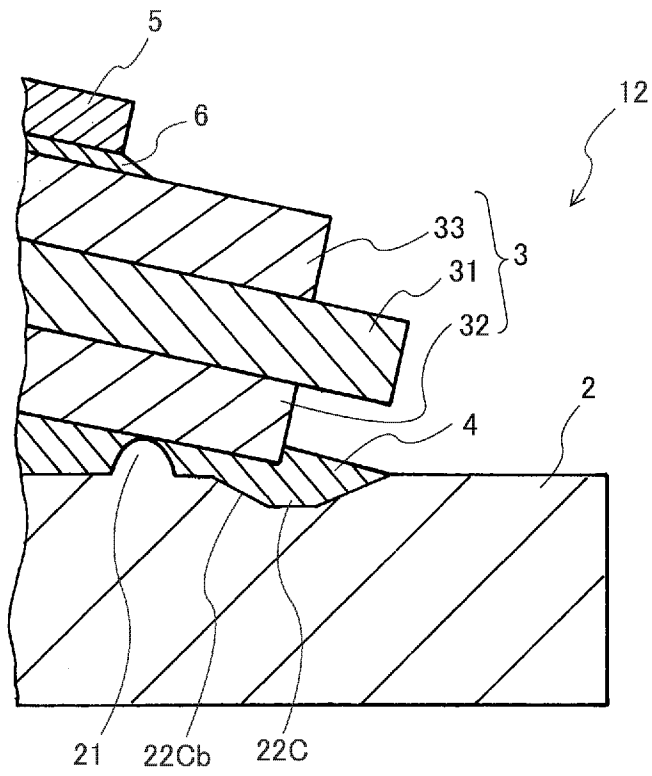
[図5]



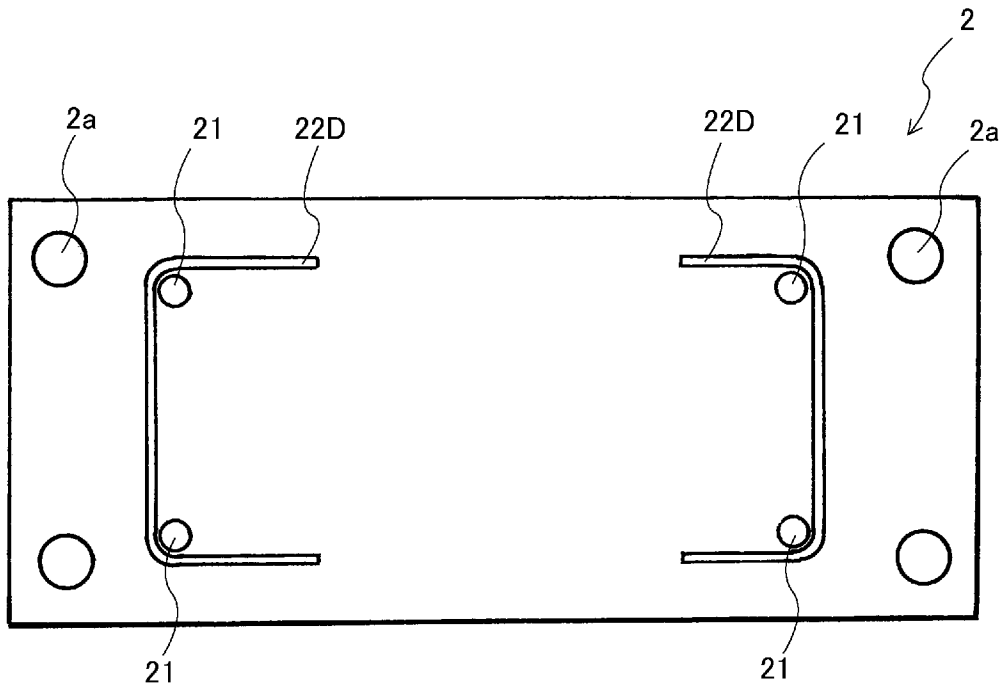
[図6]



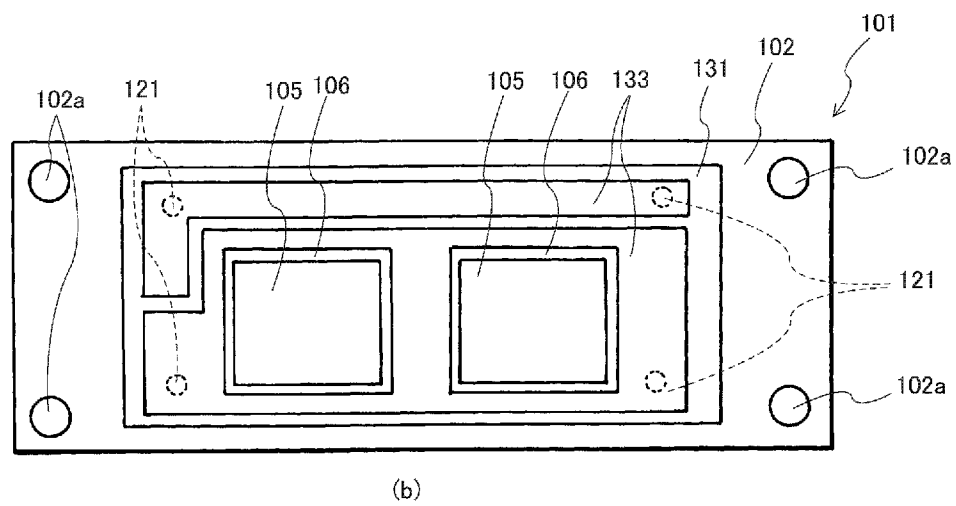
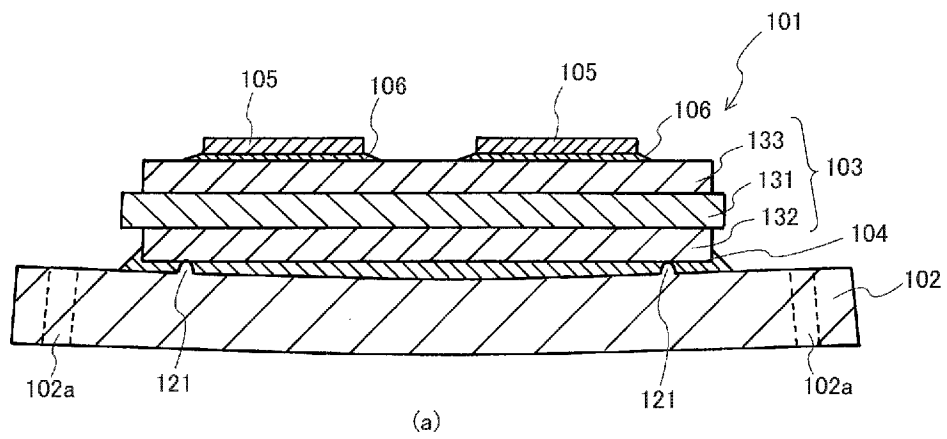
[図7]



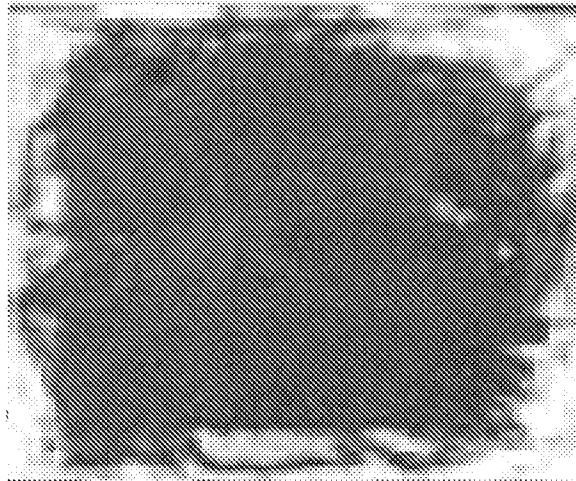
[図8]



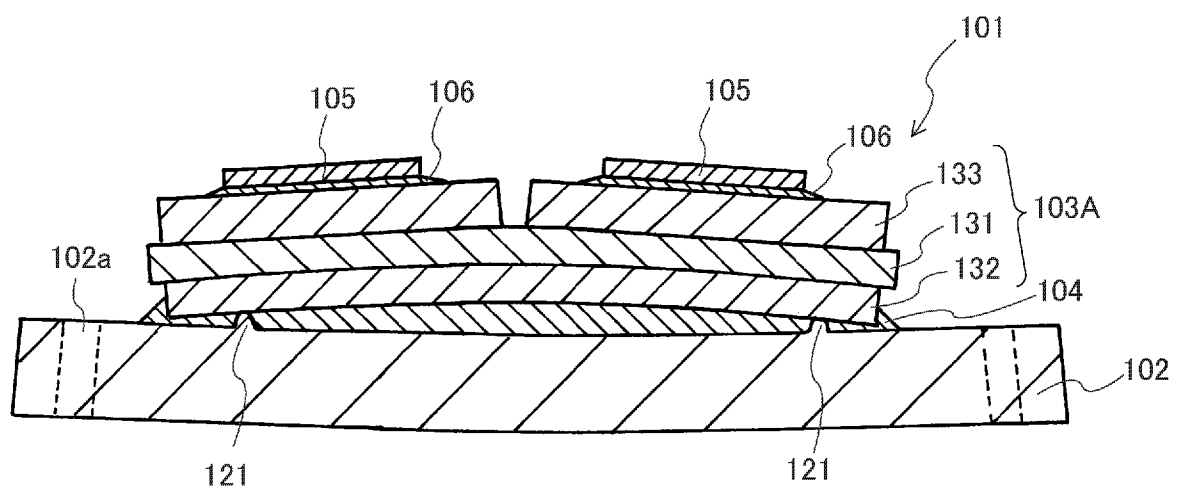
[図9]



[図10]



[図11]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/066386

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/40(2006.01)i, H01L23/12(2006.01)i, H01L23/36(2006.01)i, H01L25/07(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/40, H01L23/12, H01L23/36, H01L25/07

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2015
Kokai Jitsuyo Shinan Koho	1971-2015	Toroku Jitsuyo Shinan Koho	1994-2015

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2002-057280 A (Mitsubishi Electric Corp.), 22 February 2002 (22.02.2002), entire text; all drawings (Family: none)	1-10
A	JP 2013-229363 A (Daikin Industries, Ltd.), 07 November 2013 (07.11.2013), paragraphs [0080], [0085]; fig. 4, 6 (Family: none)	1-10
A	JP 2010-062203 A (Shindengen Electric Mfg. Co., Ltd.), 18 March 2010 (18.03.2010), paragraphs [0015] to [0031]; fig. 1 to 3 (Family: none)	1-10

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
11 August 2015 (11.08.15)

Date of mailing of the international search report
18 August 2015 (18.08.15)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L23/40(2006.01)i, H01L23/12(2006.01)i, H01L23/36(2006.01)i, H01L25/07(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L23/40, H01L23/12, H01L23/36, H01L25/07

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 5 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 5 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 5 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2002-057280 A（三菱電機株式会社）2002.02.22, 全文, 全図（ファミリーなし）	1-10
A	JP 2013-229363 A（ダイキン工業株式会社）2013.11.07, 段落 [0080], [0085], 第 4, 6 図（ファミリーなし）	1-10
A	JP 2010-062203 A（新電元工業株式会社）2010.03.18, 段落 [0015]-[0031], 第 1-3 図（ファミリーなし）	1-10

☐ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 1 . 0 8 . 2 0 1 5

国際調査報告の発送日

1 8 . 0 8 . 2 0 1 5

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

小山 和俊

5 D

9 3 6 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 5 1