

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

light of the DFB laser and into which leakage light from the bent waveguide enters. Also, a region (125) not including a diffraction grating may be disposed in a vicinity of one end of the DFB laser. The present invention can thereby provide a semiconductor optical integrated element capable of suppressing degradation of integrated elements and controlling the integrated elements.

(57) 要約: 本発明の半導体光集積素子(11)は、基板上に、順に、DFBレーザ(12)と、EA変調器(13)と、曲がり導波路(162)と、SOA(14)とを備え、DFBレーザの出射光の光軸(18)と略同一軸上に配置され、曲がり導波路からの漏れ光が入射する光モニタ(15)をさらに備える。また、DFBレーザの一方の端部近傍に、回折格子を有さない領域(125)が配置されてもよい。これにより、本発明は、集積される素子の劣化を抑制して制御できる半導体光集積素子を提供できる。

明 細 書

発明の名称：

半導体光集積素子、半導体光集積素子の製造方法、半導体光装置および半導体光装置の制御方法

技術分野

[0001] 本発明は、光モニタを有する半導体光集積素子、半導体光集積素子の製造方法、半導体光装置および半導体光装置の制御方法に関する。

背景技術

[0002] 近年の動画配信サービスの普及やモバイルトラフィック需要の増大に伴い、ネットワークトラフィックが増大している。ネットワークを担う光伝送路においては、伝送レート的高速化や低消費電力化、伝送距離の長延化によるネットワークの低コスト化が進展している。光伝送路で用いられる半導体変調光源も、低消費電力化、高速・高出力化が求められている。

[0003] 電界吸収型変調器集積型DFB（EADFB）レーザは直接変調型のレーザと比較して高い消光特性と優れたチャープ特性を有し幅広く用いられてきた。従来のEADFBレーザ61は、図11に示すように、DFBレーザ62およびEA変調器63が同一チップ内に集積された構造を有する。DFBレーザ62は、多重量子井戸（MQW）からなる活性層622を有し、共振器内に形成された回折格子624によって単一波長で発振する。EA変調器63は、DFBレーザ62とは異なる組成の多重量子井戸（MQW）からなる光吸収層632を有し、電圧制御により光吸収量を変化する。DFBレーザ62からの出力光を透過又は吸収する条件で駆動することで光を明滅させ、電気信号を光信号に変換する。しかしながら、EADFBレーザ61では、EA変調器63の大きな光損失により高出力化が困難である。

[0004] そこで、図12に示すように、EADFBレーザの光出射端にさらに半導体光増幅器（SOA）を集積したEADFBレーザ（SOA Assisted Extended Reach EADFB Laser、AXEL

） 7 1 が提案されている（非特許文献 1）。A X E L 7 1 では、E A 変調器 7 3 によって変調された信号光が、集積された S O A 7 4 によって増幅され光出力を向上できる。これにより、一般的な E A D F B レーザと比較して約 2 倍の高出力特性が得られる。

[0005] A X E L 7 1 では、S O A の活性層に D F B レーザと同一の M Q W 構造を用いる。したがって、S O A 領域の集積のために再成長工程を追加する必要がなく、従来の E A D F B レーザと同一の製造工程でデバイス作製が可能である。

[0006] A X E L 7 1 は、S O A 集積効果により高効率で動作できるので、一般的な E A D F B レーザと同等の光出力が得られる動作条件で駆動した場合、約 4 割の消費電力を削減できる。

[0007] 一方、A X E L 7 1 では、一般的な E A D F B レーザと比較して、S O A 集積に伴う高光出力特性から反射戻り光による動作特性への影響が顕著になることが懸念される。

[0008] 一般的な半導体レーザ等の光送信器においては、半導体チップ端面で反射されチップ内部に戻る反射戻り光がデバイスの動作特性に悪影響を及ぼす。そこで、半導体光送信器では、チップ端面に反射防止膜（A n t i - R e f l e c t i o n C o a t i n g、A R - C o a t i n g）を施し、チップ端面から内部への反射戻り光を抑制する。

[0009] A X E L（S O A 集積 E A D F B レーザ）7 1 では、その高出力特性によってわずかな反射戻り光でも動作特性に大きな影響を与える。仮に、従来の E A D F B レーザに対して S O A 集積 E A D F B レーザの S O A による光増幅効果が + 3 d B である場合、平均光出力が + 3 d B 高出力化すると同時に、反射戻り光強度も 3 d B 増加することになる。さらに、端面での反射戻り光は再び S O A 7 4 内で増幅されるため、E A D F B レーザと比較して D F B レーザ 7 2 に達する反射戻り光強度は + 6 d B 増加することになる。

[0010] そこで、A X E L において反射戻り光の影響を抑制するために、図 1 3 に示すように、曲げ導波路を用いた A X E L 8 1 が提案されている。

- [0011] 通常、半導体チップの出射端面はへき開によって形成された結晶面であり、半導体チップ内の導波路はこの出射端面に対して垂直な角度に形成される。したがって、導波路を伝搬する光は出射面に垂直に入射し、半導体チップから出射される。
- [0012] 一方、AXEL 81では、DFBレーザ82とEA変調器83とSOA 84とが導波路861～863で接続される構成において、EA変調器83とSOA 84の間に曲げ導波路862を設けることにより、導波路を伝搬する光は出射端面に対して θ_{wg} の入射角をなして光が入射し、出射端面から出射される。これにより、出射端面において反射された光が再び導波路に結合されにくくなるため、反射戻り光を抑制できる。一般的に反射を抑制するための導波路の出射端面に対する入射角 θ_{wg} は $4 \sim 8^\circ$ が用いられる。通常、AXEL 71チップ内において、DFBレーザ82およびEA変調器83はへき開端面に対して垂直方向に光が伝搬する導波路方向を有する直線導波路領域に形成される。これに対して、SOA 84は出射端面に対して入射角 θ_{wg} の角度を有する導波路方向の斜め導波路領域に形成される。
- [0013] AXELを含む変調光源では、動作時に光信号の光強度を一定に保つ必要がある。従来のEADFBレーザでは、光送信器の半導体チップから出力される光強度をチップ外部でモニタし、そのモニタされる光強度が一定になるようにDFBレーザに注入する電流を制御する方法（APC、オートパワーコントロール）が用いられてきた。これにより、長期間の駆動によってDFBレーザの光出力が劣化した場合に、DFBレーザの電流量を増加し光出力の変化を補正し一定出力を維持できる。
- [0014] 従来、AXEL 81では、チップ外部に光モニタを配置しDFBレーザまたはSOAの電流を制御するAPC駆動が行われてきた。一例として、図14に示すように、光モニタ92によってモニタされる光強度が一定になるようにDFBレーザ82の駆動電流を制御する構成を示す。
- [0015] AXEL 81チップ内において、DFBレーザ82から出射された光は、EA変調器83での電気入力信号95により変調され、SOA 84により増

幅された後、チップ外部に出力される。

[0016] 出力された光の一部はハーフミラー 9 1 で分岐され、光モニタ 9 2 に入射する。光モニタ 9 2 で検出された光強度は電流制御部 9 3 に入力され、D F B レーザ 8 2 の入力電流 9 4 を調整するフィードバック制御を行う。電流制御部 9 3 においては光モニタ 9 2 で検出される光強度が常に一定になるように D F B レーザ 8 2 の入力電流 9 4 の値を制御する。また、S O A 8 4 の電流 9 6 を制御する場合も同様に、チップ光の出力光の一部を分岐し光モニタ 9 2 で検出した後、電流制御部 9 3 において S O A 8 4 の入力電流 9 6 を調整することで、光モニタ 9 2 で検出される光強度が一定になるように制御する。

先行技術文献

非特許文献

[0017] 非特許文献1: W Kobayashi et al., “Novel approach for chirp and output power compensation applied to a 40-Gbit/s EADFB laser integrated with a short SOA,” Opt. Express, Vol. 23, No. 7, pp. 9533-9542, Apr. 2015.

発明の概要

発明が解決しようとする課題

[0018] しかしながら、上述の従来の構成では、D F B レーザ 8 2 と S O A 8 4 を透過した光をチップ外部から観測するため、光出力が変動した場合に D F B レーザ 8 2 と S O A 8 4 のいずれの劣化によるものかを判断できない。

[0019] 一般的に光半導体デバイスの劣化は、電流注入量によって加速される。したがって、仮に D F B レーザ 8 2 の劣化に起因して A X E L 8 1 の光出力が低下したにもかかわらず、光出力強度を一定に維持するために D F B レーザ 8 2 の電流 9 4 を増加させた場合には、より D F B レーザ 8 2 の劣化が加速され素子寿命の低下を招くおそれがある。

[0020] また、S O A 8 4 の劣化に起因して A X E L 8 1 の光出力が低下したにも

かわらず、光出力強度を一定に維持するためにSOA84の電流96を増加させた場合には、よりSOA84の劣化が加速され素子寿命の低下を招くおそれがある。

課題を解決するための手段

[0021] 上述したような課題を解決するために、本発明に係る半導体光集積素子は、基板上に、順に、DFBレーザと、EA変調器と、曲がり導波路と、SOAとを備え、前記DFBレーザの出射光の光軸と略同一軸上に配置され、前記曲がり導波路からの漏れ光が入射する光モニタをさらに備える。

発明の効果

[0022] 本発明によれば、集積される素子の劣化を抑制して制御できる半導体光集積素子、半導体光集積素子の製造方法、半導体光装置および半導体光装置の制御方法を提供できる。

図面の簡単な説明

[0023] [図1]図1は、本発明の第1の実施の形態に係る半導体光集積素子の構成を示す上面概要図である。

[図2]図2は、本発明の第1の実施の形態に係る半導体光集積素子の製造方法を説明するためのフローチャート図である。

[図3]図3は、本発明の第1の実施の形態に係る半導体光集積素子の製造方法を説明するための図である。

[図4]図4は、本発明の第1の実施の形態に係る半導体光集積素子の製造方法を説明するための図である。

[図5]図5は、本発明の第1の実施の形態に係る半導体光集積素子の製造方法を説明するための図である。

[図6]図6は、本発明の第2の実施の形態に係る半導体光装置の構成を示すブロック図である。

[図7]図7は、本発明の第2の実施の形態に係る半導体光装置の制御方法を説明するためのフローチャート図である。

[図8]図8は、本発明の第1の実施例に係る半導体光集積素子の構成を示す上

面概要図である。

[図9]図 9 は、本発明の第 2 の実施例に係る半導体光集積素子の構成を示す上面概要図である。

[図10]図 10 は、本発明の第 2 の実施例に係る半導体光集積素子の動作を説明するための図である。

[図11]図 11 は、従来の半導体光集積素子の構成を示す断面概要図である。

[図12]図 12 は、従来の半導体光集積素子の構成を示す断面概要図である。

[図13]図 13 は、従来の半導体光集積素子の構成を示す上面概要図である。

[図14]図 14 は、従来の半導体光集積素子を制御するための構成を示すブロック図である。

発明を実施するための形態

[0024] <第 1 の実施の形態>

本発明の第 1 の実施の形態に係る半導体光集積素子および半導体光集積素子の製造方法について、図 1 ～図 5 を参照して説明する。

[0025] <半導体光集積素子の構成>

図 1 に、本実施の形態に係る半導体光集積素子 11 の構成を示す上面概要図を示す。図中、クラッド層、コンタクト層などの表示を省略する。点線は、各素子の電極の一例を示す。

[0026] 本実施の形態に係る半導体光集積素子 11 は、図 1 に示すように、基板（図示せず）上に、DFBレーザ 12 と、EA変調器 13 と、SOA 14 と、光モニタ 15 とを備える。

[0027] DFBレーザ 12 と EA変調器 13 とは光導波路 161 を介して接続される。または、DFBレーザ 12 と EA変調器 13 とは直接接続されてもよい。

[0028] EA変調器 13 と SOA 14 と光導波路 162 を介して接続される。

[0029] SOA 14 は、DFBレーザ 12 と EA変調器 13 の光軸（DFBレーザ 12 の出射光の光軸）18（図中、一点鎖線）に対して斜めの位置に（所定の角度 θ_{wg} をもって）配置される。

- [0030] 光導波路 162 は、DFB レーザ 12 の出射光の光軸 18 に対して出射光が斜めに伝搬するように配置される。光導波路 162 は、曲げ導波路であり、所定の角度 θ_{wg} で屈曲または湾曲する。
- [0031] SOA 14 の出射端面に光導波路 163 が接続され、光導波路 163 から半導体光集積素子 11 の出力光が出射される。SOA 14 の出射端面に光導波路が接続されなくてもよく、SOA 14 の出射端面から直接半導体光集積素子 11 の出力光が出射されてもよい。
- [0032] 半導体光集積素子 11 の出力光は、出射端面において、DFB レーザ 12 の出射光の光軸 18 から ΔY （導波路オフセット）離れた位置から出射される。
- [0033] 光モニタ 15 は、EA 変調器 13 の出射側で、光導波路を介さずに、DFB レーザ 12 および EA 変調器 13 から離れた位置で、DFB レーザ 12 と EA 変調器 13 の光軸（DFB レーザ 12 の出射光の光軸）18 と略同一軸上に配置される。換言すれば、光モニタ 15 は、EA 変調器 13 からの出射光の一部の光が、曲がり導波路 162 の漏れ光として入射するように配置される。したがって、光モニタ 15 に、EA 変調器 13 の出射光の一部の光（漏れ光）が SOA 14 を通過せずに入射する。「略同一軸」は、同一軸を含み、光モニタ 15 に曲がり導波路 162 の漏れ光が入射する光軸の範囲をいう。
- [0034] DFB レーザ 12 は通常の DFB レーザと同様に回折格子を有する。DFB レーザ 12 は、EA 変調器 13 と接続する端面と反対側の端面の近傍で回折格子を有さない（後述）。
- [0035] DFB レーザ 12 から EA 変調器 13、SOA 14 を介して半導体光集積素子 11 の出射端までの導波路部分と光モニタ 15 以外の領域に、電流ブロック層として埋め込み半導体層 17 が配置される。
- [0036] 半導体光集積素子 11 の DFB レーザ 12 からの出力光は、直線導波路部を伝搬し、EA 変調器 13 によって変調された後に、曲げ導波路 162 を伝搬する。その結果、出力光の導波方向が、DFB レーザ 12 の出射光の光軸

方向から所定の角度 θ_{wg} で変更される。

[0037] このとき、曲げ導波路 162 を導波する光の一部は、DFBレーザ 12 の出射光の光軸方向に伝搬し、曲げ導波路 162 から放射され漏れ光となる。

[0038] 半導体光集積素子 11 において、この漏れ光をモニタする光モニタ 15 を集積することで、SOA 14 を介さずに DFBレーザ 12 の光出力を直接モニタできる。この漏れ光は DFBレーザ 12 の光導波方向、すなわち直線導波路領域の光導波方向の延長線上を導波するため、光モニタ 15 は DFBレーザ 12 の導波路と略同一の光軸 18 上に配置される導波路構造を有する。

[0039] また、光モニタ 15 は DFBレーザ 12 と同じ層構造を用いる。これにより、光モニタ 15 の集積による再成長プロセス等を追加する必要がなく、従来と同一プロセスで作製できる。

[0040] <半導体光集積素子の製造方法>

本実施の形態に係る半導体光集積素子 11 の製造方法の一例を、図 2～図 5 を参照して説明する。図 2 に、半導体光集積素子 11 の製造方法の一例を説明するためのフローチャート図を示す。図 3 に、半導体光集積素子 11 の製造工程において、基板（ウエハ）上において X 方向、Y 方向に形成される複数の単位素子パターンからなる素子パターンにおける、X 方向に隣接する 2 個の単位素子パターン 110、110_2 を示す。図中、単位素子パターン 110、110_2 は、点線で囲まれた領域である。例えば、(100) 半導体基板上において、X 方向が結晶方位 [011]（又は [0-1-1]）であり、Y 方向が結晶方位 [01-1]（又は [0-11]）である。

[0041] 初めに、図 3 に示すように、基板（ウエハ）上に、順に、DFBレーザ構造 120 と、EA 変調器 13 と、前記曲がり導波路 162 と、SOA 14 とを備える単位素子パターン 110 を、複数形成する（工程 S11）。

[0042] ウエハ上の X 方向において、単位素子パターン 110 それぞれの DFBレーザ構造 120 の光軸 18 が一致するように配置されている。光軸はリソグラフィ工程によって位置が決定されるため、リソグラフィのマスク設計により正確に配置できる。

- [0043] DFBレーザ構造120における一方の端部に、回折格子を有さない領域23が配置される。この回折格子を有さない領域23は、隣接する他の単位素子パターン110__2に向かって延在する。詳細には、DFBレーザ構造120における一方の端部が、他の単位素子パターン110__2におけるDFBレーザ構造120とEA変調器13と曲がり導波路162とSOA14とを介する光導波路部分の出射端を通る、DFBレーザ構造120の光軸と垂直な直線より、他の単位素子パターン110__2に接する側に位置する。
- [0044] 次に、単位素子パターン110、110__2からなる素子パターンを、半導体光集積素子11と隣接する他の半導体光集積素子11__2に分割（へき開）する（工程S12）。
- [0045] 素子パターンは、へき開によってへき開位置21で、半導体光集積素子11、11__2に分割される。半導体光集積素子11、11__2の出射端面は、へき開によって形成される。
- [0046] このとき、DFBレーザ構造120は回折格子を有さない領域23で分割（へき開）される。その結果、分割されたDFBレーザ構造120のうち一方が、隣接する半導体光集積素子11__2に配置され、他の半導体光集積素子11__2で光モニタ15を構成する。
- [0047] 分割されたDFBレーザ構造のうち他方が、半導体光集積素子11のDFBレーザ12を構成する。
- [0048] このように、DFBレーザ構造120の一部（一方の部分）がそのまま光モニタ15として機能するため、光モニタ15はDFBレーザ12と同一の層構造（導波路構造）となる。したがって、光モニタ15を集積するための追加の再成長工程や導波路作製工程を必要とせず、従来と同一プロセスで半導体光集積素子11を作製できる。
- [0049] また、光モニタ15とDFBレーザ12は光軸18を略同一としてウエハ上に形成されるため、光モニタ15は確実にDFBレーザ12からの出射光をモニタできる。
- [0050] DFBレーザ構造120の分割工程について、詳細を以下に説明する。

- [0051] 通常のへき開工程では、設計上のへき開予定位置に対して、製造誤差（以下、「へき開誤差」という。） $\pm \Delta L$ が生じる。このへき開誤差を考慮してDFBレーザ12および光モニタ15の機能を担保できるように、それぞれの構成を設計する必要がある。
- [0052] DFBレーザでは回折格子により単一モードで単色性の高い光を出射できる。一方、光モニタが回折格子を有する場合、回折格子が外部からの光モニタ内部への光の入射を妨げるため、光モニタが十分な感度を得られない。また、回折格子から反射された光が半導体光集積素子内を再び伝搬し、DFBレーザやSOA14に結合することで素子の動作を不安定にする。
- [0053] 図4に、分割（へき開）工程におけるDFBレーザ構造120の光導波方向に対する断面図を示す。図4中、へき開予定位置22を一点鎖線で示し、へき開誤差の範囲を点線で示す。DFBレーザ構造120は、下部SCH（Separated Confinement Heterostructure）層121と、活性層122と、上部SCH層123と、回折格子124を有する。
- [0054] 単位素子パターン110におけるDFBレーザ構造120の一方の端部に回折格子を有さない領域23を設ける。この回折格子を有さない領域23は、隣接する他の単位素子パターン110__2に向かって延在する。
- [0055] へき開により、半導体光集積素子11が、隣接する他の半導体光集積素子11__2と分離される。このとき、DFBレーザ構造120は、回折格子を有さない領域23で分割される。その結果、図4に示すように、へき開位置21を挟んで、半導体光集積素子11にDFBレーザ12が配置され、隣接する半導体光集積素子11__2に光モニタ15が配置される。その結果、光モニタ15に回折格子が形成されない。
- [0056] 一方、DFBレーザ12には回折格子124が形成され、光モニタ15側の端部の近傍に回折格子が形成されていない領域（以下、「回折格子非形成領域」という。）125を有する。
- [0057] 通常のへき開工程は製造誤差（へき開誤差）を有するので、へき開位置が

へき開予定位置からずれる場合を想定し、半導体光集積素子（チップ）を分離するへき開位置近傍に、へき開マージン領域が設けられている。

[0058] 本実施の形態に係る半導体光集積素子 11 では、へき開位置 21 が予定位置 22 よりもずれた場合にへき開後に光モニタ 15 に回折格子が残存しないように、DFBレーザ構造 120 に、へき開マージン領域として、回折格子を有さない領域（以下、「DFBマージン領域」ともいう。）23 を、へき開誤差に対して十分大きく設計する。

[0059] これにより、DFBマージン領域 23 の一部が、DFBレーザ 12 の一部（一方の端部近傍）に回折格子非形成領域 125 として残存する。

[0060] DFBレーザにおいて、回折格子非形成領域 125 が長すぎると、DFBレーザの性能に影響を与える。回折格子非形成領域 125 の長さは、 $50\mu\text{m}$ 以下であることが望ましい。

[0061] 例えば、へき開誤差が $\pm\Delta L_0$ のとき、DFBマージン領域 23 の長さを $2\Delta L_0$ として、へき開予定位置 22 をDFBレーザ 12 の回折格子の端から ΔL_0 に設定する。実際のへき開位置 21 がへき開予定位置 22 よりDFBレーザ 12 側に ΔL_0 ずれば（ $+\Delta L_0$ ）、DFBレーザ 12 の回折格子非形成領域 125 の長さは $0\mu\text{m}$ であり、光モニタ 15 は回折格子を含まない。実際のへき開位置 21 がへき開予定位置 22 より光モニタ 15 側に ΔL_0 ずれば（ $-\Delta L_0$ ）、DFBレーザ 12 の回折格子非形成領域 125 の長さは $2\Delta L_0$ であり、光モニタ 15 は回折格子を含まない。

[0062] このように、DFBマージン領域の長さは $2\Delta L_0$ 以上であることが望ましい。このとき、DFBレーザ 12 の回折格子非形成領域 125 の長さは、 $0\mu\text{m} \sim 2\Delta L_0$ 以下であることが望ましい。

[0063] 通常のへき開誤差は $\pm 10\mu\text{m}$ 程度とすると、DFBレーザ 12 の回折格子非形成領域 125 の長さは $0\mu\text{m} \sim 20\mu\text{m}$ 以下であることが望ましい。

[0064] このように、本実施の形態に係る半導体光集積素子の製造方法によれば、容易に光モニタ 15 とDFBレーザ 12 との光軸を略同一にして配置できる

。これにより、作製工程を簡略化でき、光モニタ 15 により DFB レーザ 12 の出射光を確実にモニタリングできる。

[0065] 本実施の形態に係る半導体光集積素子の製造方法におけるウエハ上での工程を、図 5 を参照して説明する。

[0066] 初めに、基板（ウエハ）上において X 方向、Y 方向に、複数の単位素子パターンからなる素子パターンを形成する。図 5 に、ウエハの一部を抜粋して X 方向の 2 個、Y 方向に 3 個の単位素子パターンからなる素子パターンを示す。

[0067] 次に、図 5 に示す Y 方向に半導体光集積素子（例えば、半導体光集積素子 11、11_2）を分割（へき開）する。その結果、半導体光集積素子が Y 方向に一列に配置された状態に分割される。以下、この状態を「半導体素子バー」という。へき開により、半導体素子バーの半導体光集積素子（チップ）の出射端面が形成され、半導体素子バーにおけるすべての半導体光集積素子（チップ）は同一の出射端面を有する。

[0068] 上述の通り、DFB レーザ構造の回折格子を有さない領域でへき開され、へき開により形成された一方の半導体素子バーの半導体光集積素子に光モニタが配置され、他方の半導体素子バーの半導体光集積素子に DFB レーザが配置される。

[0069] 最後に、半導体素子バーを、それぞれの半導体光集積素子の間で X 方向に分割（へき開）して、半導体光集積素子が製造される。

[0070] 本実施の形態に係る半導体光集積素子によれば、集積される DFB レーザと SOA のうち、DFB レーザの光出力のみを検出（モニタリング）できる。また、本実施の形態に係る半導体光集積素子の製造方法によれば、この半導体光集積素子を容易に製造できる。

[0071] <第 2 の実施の形態>

本発明の第 2 の実施の形態に係る半導体光装置および半導体光装置の制御方法について、図 6、図 7 を参照して説明する。

[0072] <半導体光装置の構成>

本実施の形態に係る半導体光装置 30 は、図 6 に示すように、上述の半導体光集積素子 11 と、光分岐部 31 と、他の光モニタ（外部モニタ） 32 と、電流制御部 33 とを備える。

[0073] 光分岐部 31 には、ハーフミラーを用いる。光分岐部 31 に、半導体光集積素子 11 の SOA 14 の出力光が入射し、入射光の一部の光が透過し、半導体光集積素子 11 の出力光として出射する。他の一部の光は反射し、他の光モニタ（外部モニタ） 32 に出力される。

[0074] 他の光モニタ（外部モニタ） 32 は、ハーフミラーからの光を受光して、電気に変換して、電流 I_{ext} を電流制御部 33 に出力する。

[0075] 半導体光集積素子 11 の光モニタ 15 が、DFB レーザ 12 の出射光の一部を漏れ光として受光して、電気に変換して、電流 I_{int} を電流制御部 33 に出力する。

[0076] 電流制御部 33 は、光モニタ 15 からの電流 I_{int} と他の光モニタ（外部モニタ） 32 からの電流 I_{ext} に基づいて、DFB レーザ 12 と SOA 14 それぞれに電流 I_{DFB} 、 I_{SOA} を出力し、フィードバック制御する。

[0077] <半導体光装置の制御方法>

本実施の形態に係る半導体光装置の制御方法の一例について、図 7 を参照して説明する。図 7 に、半導体光装置の制御方法を説明するためのフローチャート図を示す。

[0078] 初めに、半導体光装置において、電流制御部 33 が、光モニタ 15 の出力電流 I_{int} と、他の光モニタ 32 の出力電流 I_{ext} とを測定する（ステップ S 21）。

[0079] 次に、電流制御部 33 が、他の光モニタ 32 の出力電流 I_{ext} の経時変化を判定する（ステップ S 22）。

[0080] 他の光モニタ 32 の出力電流 I_{ext} が経時的に減少する場合には、光モニタ 15 の出力電流 I_{int} の経時変化を判定する（ステップ S 23）。他の光モニタ 32 の出力電流 I_{ext} が経時的に減少しない場合には、再度、光モニタ 15 の出力電流 I_{int} と、他の光モニタ 32 の出力電流 I_{ext} とを測定する（ステ

ップS21)。

[0081] 光モニタ15の出力電流 I_{int} の経時変化を判定して、光モニタ15の出力電流 I_{int} が経時的に減少する場合には、DFBレーザ12の劣化が進行していると判定する。この場合、劣化が進行しているDFBレーザ12への負担を避けるためにDFBレーザ12の注入電流 I_{DFB} を増加することなく、劣化が進行していないSOA14の注入電流 I_{SOA} を増加する。このフィードバック制御により、DFBレーザ12の出射光がSOA14により増幅されるので、半導体光集積素子11の出力光が維持される。

[0082] 一方、光モニタ15の出力電流 I_{int} の経時変化を判定して、光モニタ15の出力電流 I_{int} が経時的に減少していない場合には、SOA14レーザの劣化が進行していると判定する。この場合、劣化が進行しているSOA14への負担を避けるためにSOA14の注入電流 I_{SOA} を増加することなく、劣化が進行していないDFBレーザ12の注入電流 I_{DFB} を増加する。このフィードバック制御により、DFBレーザ12の出力が増加されるので、半導体光集積素子11の出力光が維持される。

[0083] <効果>

本実施の形態に係る半導体光集積素子では、DFBレーザの出力光強度を、SOAを介することなくモニタできる。これにより、長期駆動により半導体光集積素子の光出力が低下した場合、その光出力の低下がDFBレーザとSOAとのいずれの劣化に起因するかを判別できる。

[0084] そこで、DFBレーザとSOAのうち劣化が進行していない方の駆動電流を増加するフィードバック制御を行うことで、素子劣化の進行を抑制し、半導体光集積素子11(AXELチップ)寿命を改善できる。

[0085] また、光モニタを集積した半導体光集積素子は、従来の半導体光集積素子と同様の作製工程で製造できる。また、光モニタを集積した場合でも、DFBレーザ、EA変調器、SOAの特性を低下させない。

[0086] 本実施の形態に係る半導体光装置および半導体光装置の制御方法によれば、半導体素子、例えばDFBレーザとSOAとが集積される半導体光集積素

子の劣化が、DFBレーザとSOAとのいずれに起因するかを判定できる。
この判定結果に基づき、DFBレーザとSOAをフィードバック制御することにより、DFBレーザとSOAの劣化を抑制して、半導体光集積素子を制御できる。

[0087] <第1の実施例>

本発明の第1の実施例に係る半導体光集積素子、半導体光集積素子の製造方法、半導体光装置および半導体光装置の制御方法について、図8を参照して説明する。

[0088] <半導体光集積素子の構成>

本実施例に係る半導体光集積素子41は、図8に示すように、モノリシック集積素子であり、第1の実施の形態と同様に、InP基板(100)面に、DFBレーザ12と、EA変調器13と、SOA14と、光モニタ15とを備える。

[0089] 半導体光集積素子51の出射端面には、ARコーティング19が形成される。

[0090] DFBレーザ12とEA変調器13とSOA14とを含む導波路構造および光モニタ15には、高い放熱効果と電流狭窄効果を得られる半絶縁性InP17を用いた埋め込みヘテロ構造が用いられる。

[0091] DFBレーザ12は、長さが300 μ mであり、結晶方位[011]（又は[0-1-1]）方向に光を出力するように配置されている。DFBレーザ12は、下部SCH層と、多重量子井戸層(MQW1)からなる活性層と、上部SCH層とを備える。多重量子井戸層(MQW1)は、例えば、InGaAsPであり、発振波長1.3 μ m帯に光利得を有する。また、発振波長1.3 μ m帯に対応する回折格子を有する。

[0092] DFBレーザ12は、端面近傍に、回折格子非形成領域125を有する。

[0093] EA変調器13は、下部SCH (Separated Confinement Heterostructure) 層と、多重量子井戸層(MQW2)からなる活性層と、上部SCH層とを備える。多重量子井戸層(MQW

2) は、例えば、InGaAsPであり、フォトルミネッセンス(PL)測定におけるピーク波長がDFBレーザの発振波長よりも短波の $1.25\mu\text{m}$ を有する。

[0094] DFBレーザ12の出力光は、同一光軸上のEA変調器13を伝搬した後、結晶方位 $[011]$ (又は $[0-1-1]$)に対して角度 θ_{wg} で曲げ導波路162によって伝搬方向を変えてSOA14に入射する。引き続き、SOA14で光増幅された後、半導体光集積素子41から出力する。

[0095] 曲げ導波路162において、十分な反射抑制効果を得られる曲げ角度として、 θ_{wg} を 5° に設定している。

[0096] 上述のように、半導体光集積素子41の製造工程において、素子パターンを分割(へき開)するときに、DFBレーザ構造120の回折格子を有さない領域から光モニタ15が分割され形成される。このとき、へき開工程においてへき開誤差 ΔL 。(通常 $\pm 10\mu\text{m}$ 程度)が発生する。したがって、最終的な光モニタ15の長さはへき開が完了した時点で決定される。

[0097] 光モニタ15の設計において、光モニタ15が十分な感度を得るためには光モニタ長 $50\mu\text{m}$ 以上が必要であることと、へき開誤差(通常 $\pm 10\mu\text{m}$ 程度)を考慮し、光モニタ15の長さを $60\mu\text{m}$ と設計している。光モニタ15の長さは、半導体光集積素子11内に配置する位置、面積を考慮して $100\mu\text{m}$ 以下が望ましい。

[0098] したがって、設計時(へき開前)のDFBレーザ12と光モニタ15との合計の長さは、 $360\mu\text{m}$ である。

[0099] DFBレーザ12においてもへき開誤差を考慮し、十分なマージンを確保するために、回折格子非形成領域が $20\mu\text{m}$ の長さで設けられている。

[0100] 図8に示すように、光モニタ15は、EA変調器13やSOA14が配置された導波路から十分に離れた場所に配置されているため、EA変調器13やSOA14の動作特性には影響を与えない。

[0101] <半導体光集積素子の製造方法>

本実施例に係る半導体光集積素子41の製造方法について説明する。

- [0102] 初期基板として、 $n\text{-InP}$ 基板（100）面上に、下部SCH（Separated Confinement Heterostructure）層と多重量子井戸層（MQW1）の活性層と上部SCH層を順次成長した半導体結晶を用いた。
- [0103] 多重量子井戸を含む初期基板は、DFBレーザ12の高効率動作のために最適化された構造である。例えば、多重量子井戸層（MQW1）は、発振波長 $1.3\mu\text{m}$ 帯に光利得を有し、層厚が 10nm である InGaAlAs 多重量子井戸（井戸層数：6）である。SCH層は、 $1.1\mu\text{m}$ 波長組成の InGaAlAs である。
- [0104] 初めに、DFBレーザ12と光モニタ15とを含むDFBレーザ構造120およびSOA14の領域部分を残し、その他の活性層を選択的にエッチングする。その後、バットジョイント再成長によりEA変調器13用の下部SCH層と多重量子井戸層（MQW2）と上部SCH層とを成長する。多重量子井戸層（MQW2）は、波長 $1.2\mu\text{m}$ 帯に光利得を有し、層厚が 10nm である InGaAlAs 多重量子井戸（井戸層数：6）である。SCH層は、 $1.1\mu\text{m}$ 波長組成の InGaAlAs である。
- [0105] 次に、DFBレーザ構造120とEA変調器13とSOA14の領域部分を残し、その他の活性層を選択的にエッチングする。その後、バットジョイント再成長により各素子に接続する光導波路層を成長する。光導波路層はコア層として $1.1\mu\text{m}\sim 1.2\mu\text{m}$ 波長組成の InGaAsP である。
- [0106] ここで、DFBレーザ12（DFBレーザ構造120）、EA変調器13、SOA14の順に光が伝搬するように配置されている。また、DFBレーザ12と光モニタ15とを含むDFBレーザ構造120とSOA14の部分では、初期基板で形成された活性層（コア層）構造がそのまま残存し、同一の層構造を有する。DFBレーザ12とその他の領域の層構造の差異は回折格子の有無のみである。これにより、複数の領域を集積した構造を、再成長回数を抑制し低コストで製造できる。
- [0107] 次に、DFBレーザ構造120におけるDFBレーザ12の領域に発振波

長 $1.3\mu\text{m}$ 帯に対応する回折格子を形成する。ここで、DFBレーザ12の共振器は基板方位 $[011]$ （または $[0-1-1]$ ）方向に光を出力するように回折格子を形成する。

[0108] また、DFBレーザ構造120におけるDFBレーザ12の領域において、例えば、回折格子非形成領域125を $20\mu\text{m}$ として設計する。したがって、EA変調器13側のDFBレーザ12の一方の端部から他方の端部に向かって $280\mu\text{m}$ の長さの回折格子が形成され、その他の領域は回折格子が形成されない。

[0109] 回折格子は、電子ビーム露光装置によるパターン描画とエッチング工程によって形成される。したがって、描画パターンの変更のみで、DFBレーザ12内に回折格子非形成領域125を形成できるので、回折格子非形成領域125の形成により製造工程の負荷は増加しない。

[0110] 次に、再成長により素子全面に $p\text{-InP}$ クラッド層および $p\text{-コンタクト層}$ を成長する。例えば、導波路を伝搬する光フィールドが上部クラッド層と電極などの界面に到達しないように、クラッド層厚を $2.0\mu\text{m}$ とする。このクラッド層厚は通常の通信波長帯における光半導体デバイスと同程度である。

[0111] 次に、DFBレーザ構造120からEA変調器13、SOA14を介して半導体光集積素子41の出射端までの導波路部分に絶縁膜マスクを形成し、ドライエッチングによりメサ構造を形成する。一般的な $1.3\mu\text{m}$ 波長帯の InP 系デバイスにおいて、導波路幅 W_{wg} は $1.5\mu\text{m}\sim 2.0\mu\text{m}$ 程度である。例えば、導波路幅 W_{wg} $1.75\mu\text{m}$ とする。

[0112] 次に、絶縁膜マスクを残存させた状態で、埋め込み再成長によりメサ構造を InP 17で埋め込む。埋め込み InP 17は、 Fe をドーピングした半絶縁性 InP 層であり電流ブロック層として機能する。また、埋め込み再成長は、導波路のメサ構造が完全に埋め込まれるように InP の成長量を調整する。

[0113] 次に、絶縁膜マスクを除去したのち、DFBレーザ構造120とEA変調

器13とSOA14それぞれの領域を電氣的に分離するために、各領域間のコンタクト層をウェットエッチングにより除去する。ここで、DFBレーザ構造120におけるDFBレーザ12が形成される領域と光モニタ15が形成される領域との間にはコンタクト層が残存するが、これらの領域は、後述のへき開工程で分割され電氣的に分離される。

[0114] 次に、DFBレーザ構造120とEA変調器13とSOA14それぞれのp-コンタクト層を介して電流を注入するためのp側電極を形成した。

[0115] 次に、InP基板を150 μ m程度の厚さに研磨し、InP基板の裏面にn側電極を形成する。基板裏面のn側電極は各領域で共通の全面電極とし、駆動時はグラウンドに接地して使用する。このように、InP基板（ウエハ）上に、DFBレーザ構造120とEA変調器13と曲がり導波路162とSOA14とを有する、複数の単位素子パターンからなる素子パターンが形成され、半導体ウエハ上での工程は完了となる。

[0116] 次に、(011)結晶面でへき開によって形成することによって、複数の半導体光集積素子41（チップ）を含む半導体素子バーを作製する。この工程において、DFBレーザ構造120が、へき開によって、光モニタ15とDFBレーザ12とに分割される。ここでは一般的な半導体チップのへき開工程を用い、そのへき開位置精度は $\pm 10\mu$ m以下である。

[0117] 次に、半導体素子バーにおいて、一方の端面（SOA14の出射端面側の端面）にARコーティング19__1を施し、他方の端面（DFBレーザ12側の端面）に高反射（HR）コーティング19__2を施す。

[0118] 最後に、半導体素子バーを、それぞれの半導体光集積素子41に分割する。

[0119] このように、本実施例に係る半導体光集積素子41が製造される。

[0120] <効果>

本実施例に係る半導体光集積素子41およびこれを用いた半導体光装置とその制御方法の効果について説明する。

[0121] 半導体光装置は、第2の実施の形態と同様の構成を有する。

- [0122] 半導体光集積素子41において、DFBレーザ12を通常の駆動条件である80mAの注入電流で駆動し、光出力を光モニタ15により測定する。
- [0123] 光モニタ15において、約1Vの逆バイアスを印加し、DFBレーザ12の光出力を測定して、光電流として出力する。DFBレーザ12からの漏れ光のうち光モニタ15の導波路に結合した成分が、光モニタ15の多重量子井戸層の活性層(MQW1)において吸収され光電流として検出される。光モニタ15で検出される光電流は0.1mA程度である。
- [0124] ヘキ開誤差の影響により、光モニタ長は50 μ m~60 μ mのばらつきが生じるが、同一ウエハ上に作製された複数の半導体光集積素子41の光モニタ15において十分な感度で測定される。
- [0125] 半導体光集積素子41を長期駆動した際にDFBレーザ12の劣化が進行し、半導体光集積素子41の光出力が低下するとき、光モニタ15の光電流も低下する。これにより、DFBレーザ12の劣化のみを検出できる。
- [0126] 次に、半導体光集積素子41の25Gb/sの変調特性について説明する。変調信号はNRZ、PRBS231-1を用いる。ここでは、DFBレーザ12の電流値を80mA、EA変調器13への印加電圧を-1.5Vに設定する。SOA14の駆動電流を70mAに設定する。25Gb/sの変調特性は、10dBmを上回る高出力特性が得られる。
- [0127] 次に、半導体光集積素子41を長期駆動するときの半導体光装置の制御について説明する。半導体光装置では、半導体光集積素子41の光出力が一定に制御される。
- [0128] 半導体光集積素子41における光モニタ（集積モニタ）15を用いて、DFBレーザ12の劣化を検出する。さらに、半導体光集積素子41の外部に他の光モニタ（外部モニタ）32を配置し半導体光集積素子41の出力を測定する。
- [0129] 駆動開始当初において、半導体光集積素子41を上述の駆動条件（DFBレーザ電流 $I_{\text{DFB}}=80\text{mA}$ 、SOA14電流 $I_{\text{SOA}}=70\text{mA}$ ）で駆動する。

- [0130] また、集積モニタで検出される光電流 I_{int} と、外部モニタで検出される光電流 I_{ext} を常時監視（測定）する。
- [0131] 外部モニタの電流値 I_{ext} は、半導体光集積素子 41 の光出力を検出している。DFBレーザ 12 と SOA 14 のいずれかが劣化した場合に、 I_{ext} が低下する。半導体光集積素子 41 の光出力を一定として駆動するために、 I_{ext} の電流値が一定になるように駆動条件を制御（フィードバック制御）する。
- [0132] 集積モニタの電流値 I_{int} は、DFBレーザ 12 の出力のみを監視しているため、DFBレーザ 12 が劣化した場合にのみ低下する。
- [0133] 電流制御部 33 は、これらのモニタ電流値 I_{ext} 、 I_{int} を基に、DFBレーザ電流 I_{DFB} と SOA 電流 I_{SOA} を制御する。
- [0134] I_{ext} のみが低下し I_{int} は変化しない場合は、SOA 14 が劣化していると判定する。この場合、劣化が進行していない DFBレーザ 12 の電流を増加させるフィードバック制御を行う。すなわち、 I_{ext} が初期値になるよう DFBレーザ電流 I_{DFB} を増加させる。
- [0135] 一方、 I_{ext} および I_{int} の両方が低下した場合、DFBレーザ 12 が劣化していると判定する。この場合、劣化が進行していない SOA 14 の電流値を増加させるフィードバック制御を行い、 I_{ext} が初期値になるように I_{SOA} を調整する。
- [0136] このように、常に劣化が進行している素子（DFBレーザ 12、SOA 14）を判別し、劣化が進行していない素子への電流負荷を増加させて制御することにより、素子（DFBレーザ 12、SOA 14）の過剰な劣化を抑制できる。この制御方法により、通常の半導体光装置の制御方法（DFBレーザ 12 の電流値のみを制御）に比べて、平均して 10% の素子寿命を向上できる。
- [0137] 本実施例に係る半導体光集積素子 41 を用いた半導体光装置とその制御方法によれば、半導体素子、例えば DFBレーザと SOA とが集積される半導体光集積素子の劣化が、DFBレーザと SOA とのいずれに起因するかを判定できる。この判定結果に基づき、DFBレーザと SOA をフィードバック

制御することにより、DFBレーザとSOAの劣化を抑制して、半導体光集積素子を制御できる。

[0138] <第2の実施例>

本発明の第2の実施例に係る半導体光集積素子について、図9、図10を参照して説明する。

[0139] <半導体光集積素子の構成>

本実施の形態に係る半導体光集積素子51は、図9に示すように、基板上に、DFBレーザ12と、EA変調器13と、SOA14と、光モニタ55とを備える。

[0140] DFBレーザ12と、EA変調器13と、SOA14の構成は、第1の実施の形態および第1の実施例と同様である。

[0141] 光モニタ55は、入射端面近傍に、テーパ導波路構造552を備える。

[0142] 図10に、本実施例における曲げ導波路162と光モニタ55の近傍領域の拡大図を示す。光モニタ55において、出射端面から光モニタ55（チップ）内に向かって長さ L_1 の領域で導波路幅 W_{wg1} を有する導波路551が設けられる。導波路551に接続し、入射端面までの長さ L_2 の領域で、導波路幅が拡大するテーパ導波路552が設けられる。テーパ導波路552では、長さ L_2 の領域で、導波路幅は W_{wg1} から W_{wg2} に増加する。 W_{wg1} は、実施例1と同様に $1.75\mu\text{m}$ であり、 W_{wg2} は $4.5\mu\text{m}$ である。

[0143] また、 L_1 はへき開誤差を考慮して、へき開誤差の長さ $2\Delta L_e$ 以上に設計する必要がある。一般的なへき開誤差が $\pm 10\mu\text{m}$ であることを考慮し、 L_1 を $20\mu\text{m}$ とした。また、 L_2 を $40\mu\text{m}$ として、光モニタ55全体の長さは、実施例1と同様に $60\mu\text{m}$ とした。

[0144] 長さ L_1 は、チップ内の光モニタを配置可能な面積に制約があるため、 $15\mu\text{m}$ 以上 $60\mu\text{m}$ 以下であることが望ましい。

[0145] 半導体光集積素子51の製造工程において、DFBレーザ構造120から分割されて光モニタ55とDFBレーザ12が形成されるので、光モニタ55の出射端面と接する導波路は、DFBレーザ12と同一の導波路幅を有す

る。本実施例では、光モニタ 5 5 の出射端面と接する導波路は、第 1 の実施例における DFB レーザ 1 2 の導波路幅 $W_{wg,1}$ と同等に設定される。その結果、DFB レーザ 1 2 は導波路幅 $W_{wg,1}$ を有し、第 1 の実施例と同等の動作特性を有する。このように、光モニタ 5 5 は、DFB レーザ 1 2 の動作特性に影響を与えない。

[0146] 第 1 の実施の形態および第 1 の実施例では、半導体光集積素子において、曲げ導波路からの漏れ光は導波路を有さない InP 領域を伝搬するので、漏れ光のビーム径は回折効果により伝搬中に拡大する。その結果、光モニタの導波路に結合しない漏れ光が増加するので、光モニタで漏れ光を受光する感度が低下する。

[0147] 本実施例では、光モニタ 5 5 の入射端面近傍にテーパ導波路構造が配置されるので、伝搬中にビーム径が拡大する漏れ光（図中、点線）を、光モニタ 5 5 の導波路に容易に結合でき、光モニタ 5 5 の受光感度が向上する。

[0148] 光モニタ 5 5 の感度は、テーパ構造を有さない光モニタ（例えば、実施例 1）と比較して、15%程度向上できる。

[0149] 本実施例に係る半導体光集積素子によれば、集積される DFB レーザの光出力のみを高感度で検出（モニタリング）できる。

[0150] 本発明の実施の形態では、半導体光集積素子および半導体光装置の構成、製造方法、制御方法などにおいて、各構成部の構造、寸法、材料等の一例を示したが、これに限らない。半導体光集積素子および半導体光装置の機能を発揮し効果を奏するものであればよい。

[0151] なお、本発明は、上述の実施の形態、実施例に限定されるものではなく、本発明の技術的思想内で、当分野において通常の知識を有する者により、多くの変形および組み合わせが実施可能であることは明白である。例えば、第 2 の実施例を、第 2 の実施の形態に組み合わせてもよい。

[0152] 上述の実施の形態又はその一例の一部又は全部は、以下の付記のようにも記載されうるが、以下には限られない。

[0153] （付記 1）基板上に、順に、DFB レーザと、EA 変調器と、曲がり導波

路と、S O Aとを備え、前記D F Bレーザの出射光の光軸と略同一軸上に配置され、前記曲がり導波路からの漏れ光が入射する光モニタをさらに備える、半導体光集積素子。

[0154] (付記2) 前記D F Bレーザの一方の端部近傍に、回折格子を有さない領域が配置される、付記1に記載の半導体光集積素子。

[0155] (付記3) 前記回折格子を有さない領域の長さが、0より大きく、へき開誤差長さ以下である、付記2に記載の半導体光集積素子。

[0156] (付記4) 前記光モニタが、光が入力する側の端部近傍にテーパ導波路を有する、付記1～付記3のいずれかに記載の半導体光集積素子。

[0157] (付記5) 前記光モニタの長さが、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である、付記1～付記4のいずれかに記載の半導体光集積素子。

[0158] (付記6) 付記1～付記5のいずれかに記載の半導体光集積素子と、前記半導体光集積素子の前記S O Aの出力光が入射する光分岐部と、前記光分岐部で分岐された光が入力する他の光モニタと、前記他の光モニタの出力電流と、前記半導体光集積素子の前記光モニタの出力電流とが入力する電流制御部とを備え、前記電流制御部が、前記D F Bレーザと前記S O Aそれぞれに電流を出力し、フィードバック制御する、半導体光装置。

[0159] (付記7) 付記1～付記5のいずれかに記載の半導体光集積素子を製造する方法であって、請求項1に記載の半導体光集積素子を製造する方法であって、複数の単位素子パターンからなる素子パターンを形成する工程と、前記素子パターンを、前記半導体光集積素子と、前記半導体光集積素子に隣接する他の前記半導体光集積素子とに分割する工程とを備え、前記単位素子パターンが、基板上に、順に、D F Bレーザ構造と、前記E A変調器と、前記曲がり導波路と、前記S O Aとを備え、前記D F Bレーザ構造の一方の端部近傍に、回折格子を有さない領域が配置され、前記一方の端部が、隣接する他の前記単位素子パターンにおける前記D F Bレーザ構造と前記E A変調器と前記曲がり導波路と前記S O Aとを介する光導波路部分の出射端を通る前記光軸と垂直な直線より、前記他の前記単位素子パターンと接する側に位置し

、前記分割する工程は、前記D F Bレーザ構造の前記領域を分割し、前記分割された前記D F Bレーザ構造のうち一方が、前記他の前記半導体光集積素子の前記光モニタを構成し、他方が前記半導体光集積素子の前記D F Bレーザを構成する、半導体光集積素子の製造方法。

[0160] (付記8) 付記6に記載の半導体光装置の制御方法であって、前記電流制御部が、前記光モニタの出力電流と、前記他の光モニタの出力電流とを測定するステップと、前記電流制御部が、前記他の光モニタの出力電流が減少し、前記光モニタの出力電流が減少しないときに、前記D F Bレーザへの制御電流を増加し、前記他の光モニタの出力電流が減少し、前記光モニタの出力電流が減少するときに、前記S O Aへの制御電流を増加するステップとを備える半導体光装置の制御方法。

[0161] (付記9) 前記へき開誤差長さが、 $20\mu\text{m}$ である、半導体光集積素子。

[0162] (付記10) 前記光モニタが、一定の幅の導波路を備え、前記一定の幅の導波路の長さが、 $15\mu\text{m}$ 以上 $60\mu\text{m}$ 以下である、半導体光集積素子。

産業上の利用可能性

[0163] 本発明は、光通信装置や光通信システムに適用することができる。

符号の説明

- [0164] 1 1 半導体光集積素子
1 2 D F Bレーザ
1 3 E A変調器
1 4 S O A
1 5 光モニタ
1 6 2 光導波路（曲がり導波路）
1 8 D F Bレーザの出射光の光軸

請求の範囲

- [請求項1] 基板上に、順に、D F Bレーザと、
E A変調器と、
曲がり導波路と、
S O Aと
を備え、
前記D F Bレーザの出射光の光軸と略同一軸上に配置され、前記曲がり導波路からの漏れ光が入射する光モニタをさらに備える、半導体光集積素子。
- [請求項2] 前記D F Bレーザの一方の端部近傍に、回折格子を有さない領域が配置される、請求項1に記載の半導体光集積素子。
- [請求項3] 前記回折格子を有さない領域の長さが、0より大きく、へき開誤差長さ以下である、請求項2に記載の半導体光集積素子。
- [請求項4] 前記光モニタが、光が入力する側の端部近傍にテーパー導波路を有する、請求項1に記載の半導体光集積素子。
- [請求項5] 前記光モニタの長さが、 $50\mu\text{m}$ 以上 $100\mu\text{m}$ 以下である、請求項1に記載の半導体光集積素子。
- [請求項6] 請求項1に記載の半導体光集積素子と、
前記半導体光集積素子の前記S O Aの出力光が入射する光分岐部と、
、
前記光分岐部で分岐された光が入力する他の光モニタと、
前記他の光モニタの出力電流と、前記半導体光集積素子の前記光モニタの出力電流とが入力する電流制御部とを備え、
前記電流制御部が、前記D F Bレーザと前記S O Aそれぞれに電流を出力し、フィードバック制御する、半導体光装置。
- [請求項7] 請求項1に記載の半導体光集積素子を製造する方法であって、
複数の単位素子パターンからなる素子パターンを形成する工程と、
前記素子パターンを、前記半導体光集積素子と、前記半導体光集積

素子に隣接する他の前記半導体光集積素子とに分割する工程と
を備え、

前記単位素子パターンが、基板上に、順に、D F B レーザ構造と、
前記 E A 変調器と、前記曲がり導波路と、前記 S O A とを備え、

前記 D F B レーザ構造の一方の端部近傍に、回折格子を有さない領域が配置され、

前記一方の端部が、隣接する他の前記単位素子パターンにおける前記 D F B レーザ構造と前記 E A 変調器と前記曲がり導波路と前記 S O A とを介する光導波路部分の出射端を通る、前記光軸と垂直な直線より、前記他の前記単位素子パターンと接する側に位置し、

前記分割する工程は、前記 D F B レーザ構造の前記領域を分割し、
前記分割された前記 D F B レーザ構造のうち一方が、前記他の前記半導体光集積素子の前記光モニタを構成し、他方が前記半導体光集積素子の前記 D F B レーザを構成する、半導体光集積素子の製造方法。

[請求項8]

請求項 6 に記載の半導体光装置の制御方法であって、

前記電流制御部が、前記光モニタの出力電流と、前記他の光モニタの出力電流とを測定するステップと、

前記電流制御部が、前記他の光モニタの出力電流が減少し、前記光モニタの出力電流が減少しないときに、前記 D F B レーザへの制御電流を増加し、前記他の光モニタの出力電流が減少し、前記光モニタの出力電流が減少するときに、前記 S O A への制御電流を増加するステップと

を備える半導体光装置の制御方法。

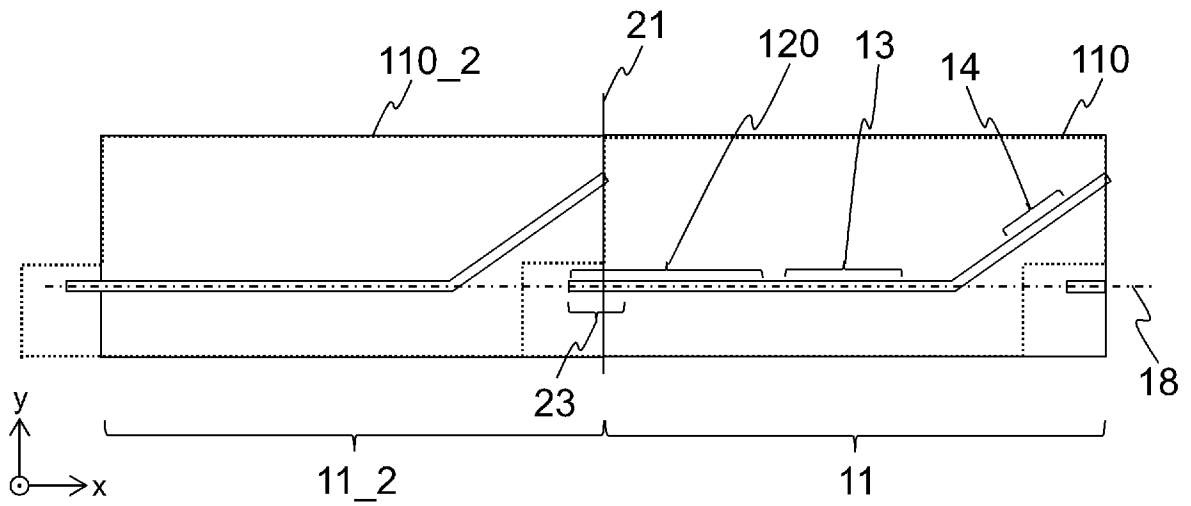
[illegible]

基板上に、順に、DFBレーザ構造と、EA変調器と、
曲がり導波路と、SOAとを備える、
複数の単位素子パターンからなる素子パターンを形成する。

↓

素子パターンを、半導体光集積素子と
隣接する他の半導体光集積素子とに分割する

[図3]



[図4]

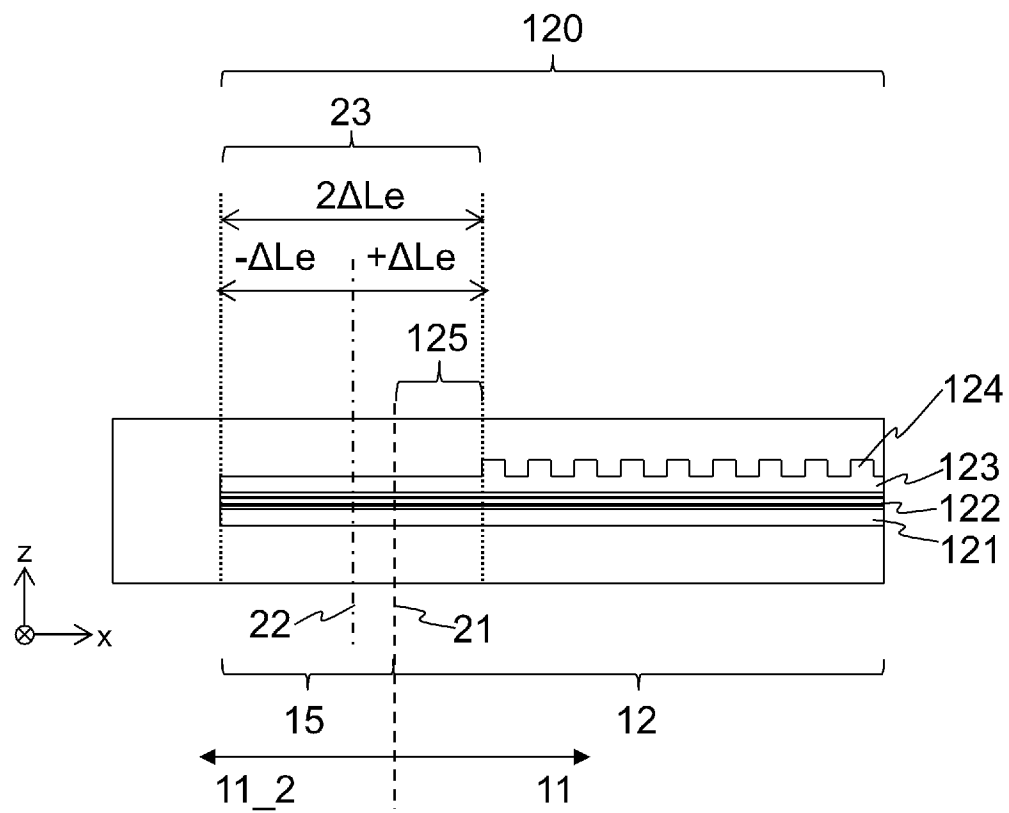


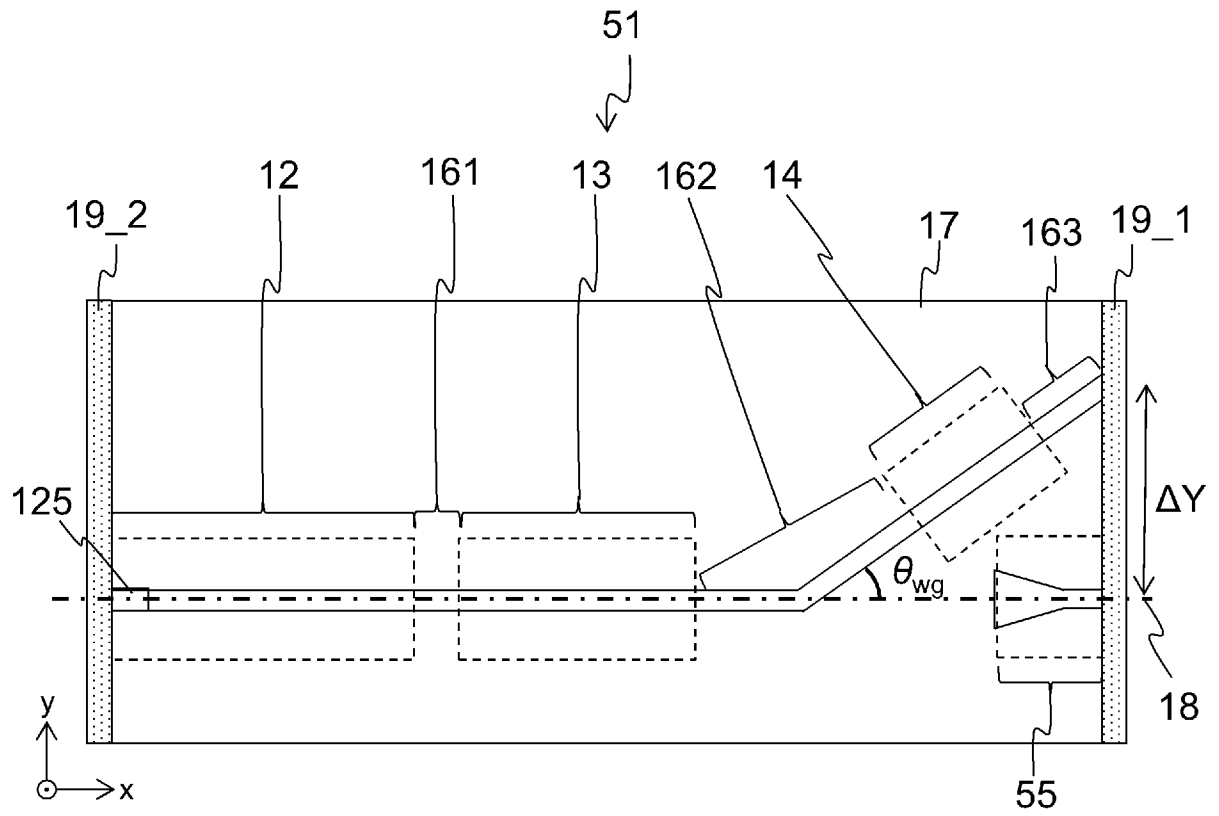
Figure 1 is a plan view of a semiconductor device. The device is divided into two main regions: 11_2 on the left and 11 on the right. Region 11_2 contains three horizontal strips, each with a diagonal segment on the right side. Region 11 contains three horizontal strips, each with a diagonal segment on the right side. The strips are labeled 110_2, 21, 120, 13, 14, and 110. A coordinate system (x, y) is shown in the bottom left corner.

The diagram illustrates a semiconductor laser device 30. It features a main body 11 containing three functional blocks: a Distributed Feedback (DFB) block 12, a middle block 13, and a Semiconductor Optical Amplifier (SOA) block 14. The DFB block 12 is driven by a current I_{DFB} . The SOA block 14 is driven by a current I_{SOA} . A feedback loop 33 is connected to the output of block 14, providing an internal current I_{int} to block 15, which then drives block 14. An external current I_{ext} is applied to block 32, which is connected to block 14 via a mirror 31. Light from block 14 is emitted through the mirror 31 as beam 31.

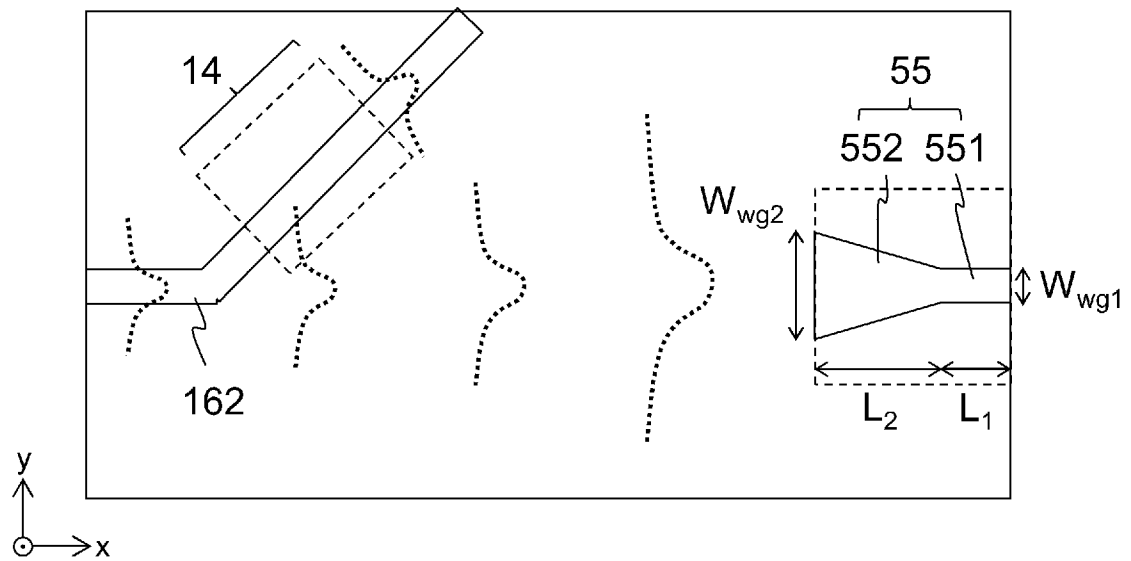
```

graph TD
    S21[S21: 電流制御部が、光モニタ(集積モニタ)の出力電流と、  
他の光モニタ(外部モニタ)の出力電流とを測定する。] --> S22{S22: 他の光モニタの  
出力電流減少?}
    S22 --> S21
    S22 --> S23{S23: 光モニタの  
出力電流減少?}
    S23 --> S24[S24: SOAの注入電流  
を増加する。]
    S23 --> S25[S25: DFBレーザの注入  
電流を増加する。]
  
```

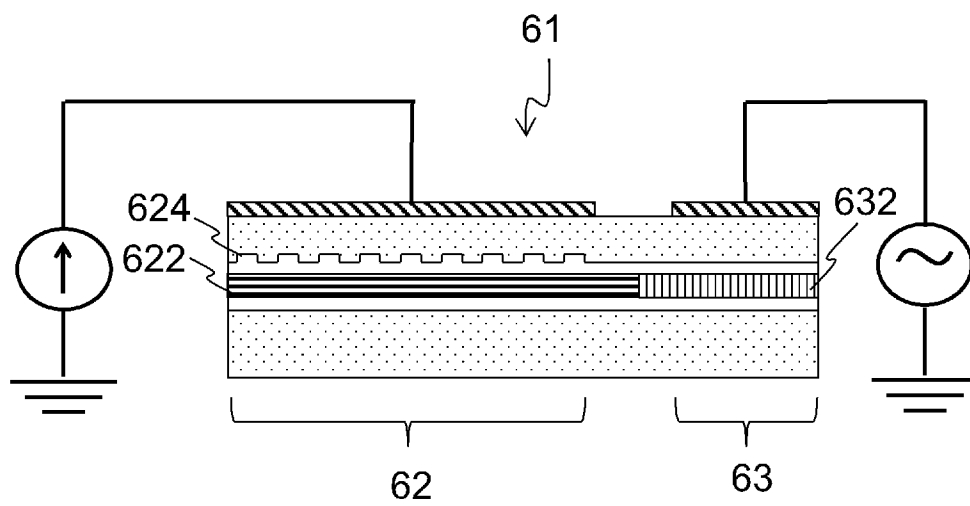
[図9]



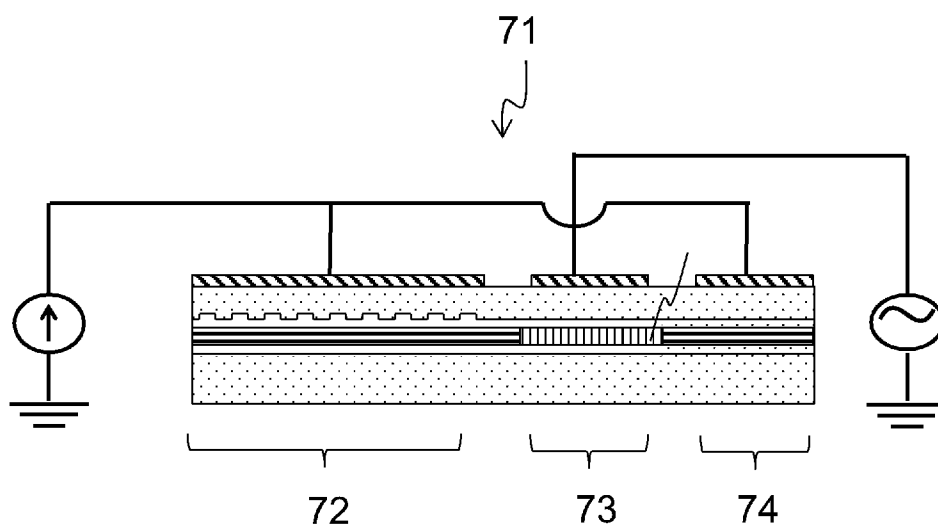
[図10]



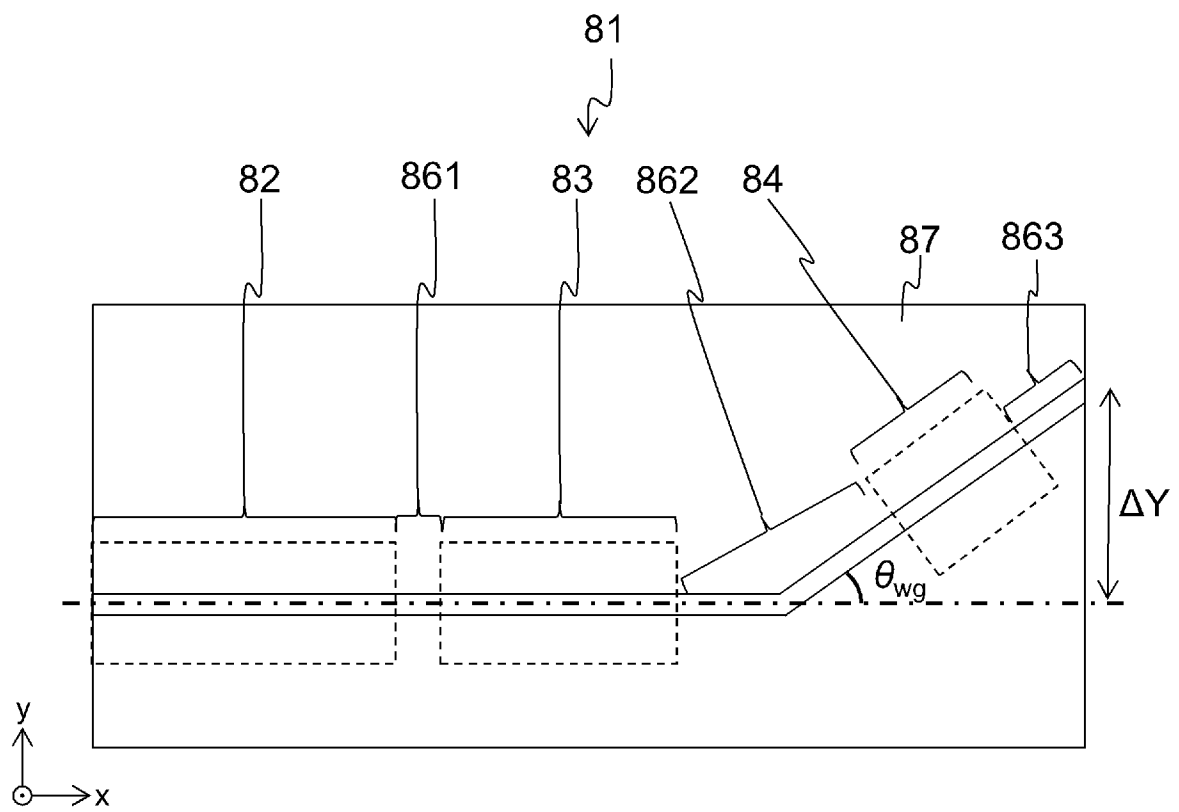
[図11]



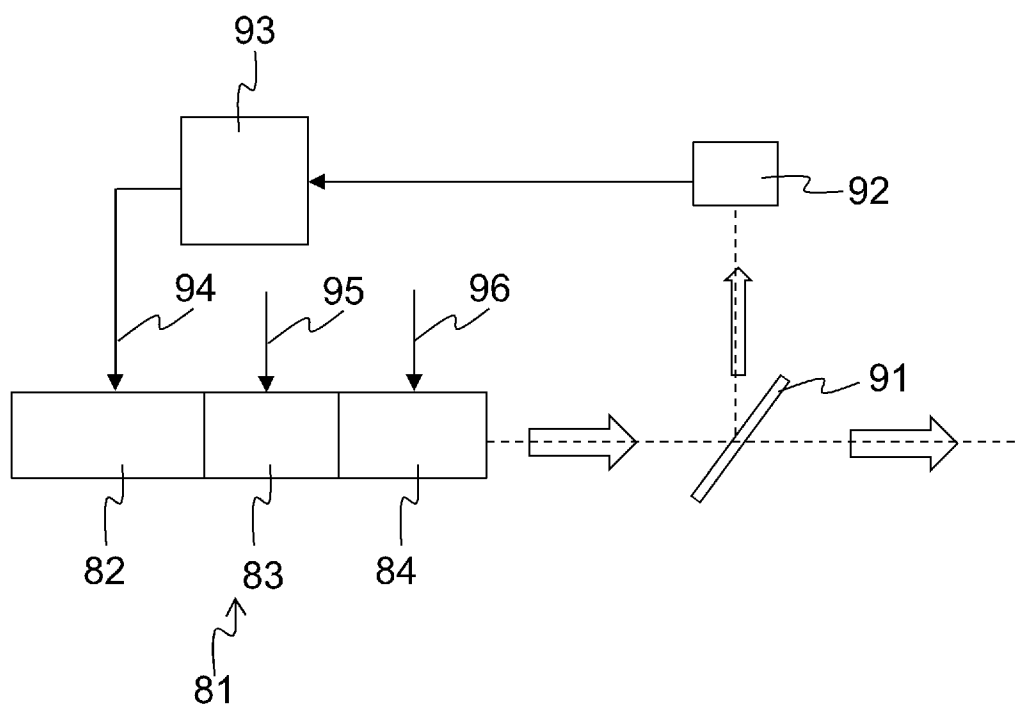
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/025419

A. CLASSIFICATION OF SUBJECT MATTER

H01S 5/026(2006.01)i; **G02B 6/125**(2006.01)i; **H01S 5/12**(2021.01)i; **H01S 5/50**(2006.01)i
 FI: H01S5/026 612; H01S5/026 616; H01S5/026 618; H01S5/12; H01S5/50 610; G02B6/125

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/00-5/50; G02B6/12-6/14; H04B10/00-10/90; H04J14/00-14/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	US 2019/0310496 A1 (ROCKLEY PHOTONICS LIMITED) 10 October 2019 (2019-10-10) paragraphs [0038]-[0041], [0047]-[0061], fig. 4	1-3, 5-6, 8 4,7
Y A	US 2004/0032646 A1 (CYOPTICS LTD.) 19 February 2004 (2004-02-19) paragraphs [0100]-[0103], fig. 3-4	1-3, 5-6, 8 4,7
Y A	US 2001/0055149 A1 (CYOPTICS(ISRAEL) LTD.) 27 December 2001 (2001-12-27) paragraphs [0044]-[0049], fig. 1	1-3, 5-6, 8 4,7
Y A	JP 2009-246241 A (THE FURUKAWA ELECTRIC CO., LTD.) 22 October 2009 (2009-10-22) paragraphs [0008]-[0018], [0070]	3
Y	JP 2019-57539 A (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 11 April 2019 (2019-04-11) paragraphs [0055]-[0063], fig. 1, 7-8	6,8



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

08 September 2023

Date of mailing of the international search report

19 September 2023

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/025419

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2022/038756 A1 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) 24 February 2022 (2022-02-24) entire text, all drawings	1-8

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/025419

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
US	2019/0310496	A1	10 October 2019	GB 2572641 A WO 2019/193111 A1 CN 110346868 A	
US	2004/0032646	A1	19 February 2004	(Family: none)	
US	2001/0055149	A1	27 December 2001	EP 1130709 A2	
JP	2009-246241	A	22 October 2009	US 2010/0215072 A1 paragraphs [0011]-[0027], [0087]	
JP	2019-57539	A	11 April 2019	(Family: none)	
WO	2022/038756	A1	24 February 2022	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/026(2006.01)i; G02B 6/125(2006.01)i; H01S 5/12(2021.01)i; H01S 5/50(2006.01)i FI: H01S5/026 612; H01S5/026 616; H01S5/026 618; H01S5/12; H01S5/50 610; G02B6/125		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H01S5/00-5/50; G02B6/12-6/14; H04B10/00-10/90; H04J14/00-14/08		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	US 2019/0310496 A1 (ROCKLEY PHOTONICS LIMITED) 10.10.2019 (2019-10-10) [0038]-[0041], [0047]-[0061], 図4	1-3, 5-6, 8 4, 7
Y A	US 2004/0032646 A1 (CYOPTICS LTD.) 19.02.2004 (2004-02-19) [0100]-[0103], 図3-4	1-3, 5-6, 8 4, 7
Y A	US 2001/0055149 A1 (CYOPTICS(ISRAEL)LTD.) 27.12.2001 (2001-12-27) [0044]-[0049], 図1	1-3, 5-6, 8 4, 7
Y	JP 2009-246241 A (古河電気工業株式会社) 22.10.2009 (2009-10-22) [0008]-[0018], [0070]	3
Y	JP 2019-57539 A (日本電信電話株式会社) 11.04.2019 (2019-04-11) [0055]-[0063], 図1, 7-8	6, 8
A	WO 2022/038756 A1 (日本電信電話株式会社) 24.02.2022 (2022-02-24) 全文全図	1-8
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.09.2023		国際調査報告の発送日 19.09.2023
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 右田 昌士 2K 9513 電話番号 03-3581-1101 内線 3255

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/025419

引用文献			公表日	パテントファミリー文献	公表日
US	2019/0310496	A1	10.10.2019	GB 2572641 A	
				WO 2019/193111 A1	
				CN 110346868 A	
US	2004/0032646	A1	19.02.2004	(ファミリーなし)	
US	2001/0055149	A1	27.12.2001	EP 1130709	A2
JP	2009-246241	A	22.10.2009	US 2010/0215072 A1	
				[0011]-[0027], [0087]	
JP	2019-57539	A	11.04.2019	(ファミリーなし)	
WO	2022/038756	A1	24.02.2022	(ファミリーなし)	