



(12) 发明专利

(10) 授权公告号 CN 112563026 B

(45) 授权公告日 2022. 07. 26

(21) 申请号 202010518419.1

(22) 申请日 2020.06.09

(65) 同一申请的已公布的文献号
申请公布号 CN 112563026 A

(43) 申请公布日 2021.03.26

(30) 优先权数据
10-2019-0112304 2019.09.10 KR

(73) 专利权人 三星电机株式会社
地址 韩国京畿道水原市

(72) 发明人 李银贞 李种皓 姜心忠 洪奇杓

(74) 专利代理机构 北京铭硕知识产权代理有限公司 11286
专利代理师 包国菊 赵晓旋

(51) Int. Cl.

H01G 4/224 (2006.01)

H01G 4/06 (2006.01)

H01G 4/30 (2006.01)

H01G 4/33 (2006.01)

审查员 蔡志龙

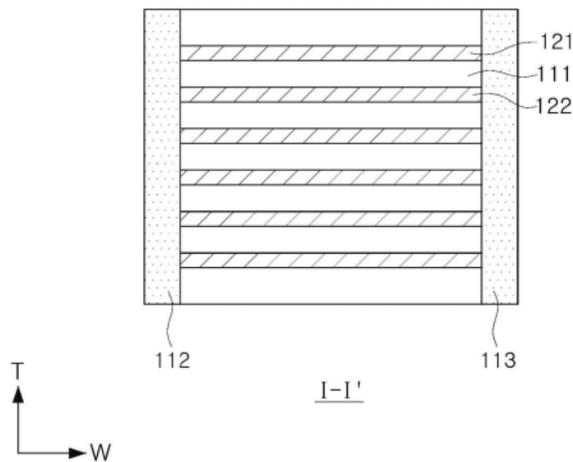
权利要求书3页 说明书12页 附图7页

(54) 发明名称

多层陶瓷电容器及制造多层陶瓷电容器的方法

(57) 摘要

本发明提供一种多层陶瓷电容器及制造多层陶瓷电容器的方法,所述多层陶瓷电容器包括:陶瓷主体,具有介电层,并包括多个内电极,所述多个内电极设置在所述陶瓷主体中;以及第一侧边缘部和第二侧边缘部,布置在所述陶瓷主体的所述内电极通过其暴露的相对表面上。所述陶瓷主体包括:有效部,在所述有效部中,所述多个内电极被布置为彼此叠置且所述介电层介于内电极之间以形成电容;以及覆盖部,设置在所述有效部的最上面的内电极上方和最下面的内电极下方。所述第一侧边缘部和所述第二侧边缘部包括锡(Sn),并且所述第一侧边缘部和所述第二侧边缘部中包括的Sn的含量大于所述有效部的所述介电层中包括的Sn的含量。



1. 一种多层陶瓷电容器,包括:

陶瓷主体,包括介电层,并且包括彼此相对的第一表面和第二表面、连接所述第一表面和所述第二表面并且彼此相对的第三表面和第四表面以及连接到所述第一表面至所述第四表面并且彼此相对的第五表面和第六表面,所述陶瓷主体还包括设置在所述陶瓷主体中的多个内电极,所述多个内电极在所述第一表面和所述第二表面上暴露,并且均具有通过所述第三表面或所述第四表面暴露的一端;以及

第一侧边缘部和第二侧边缘部,分别布置在所述陶瓷主体的所述第一表面和所述第二表面上,

其中,所述陶瓷主体包括:有效部,在所述有效部中,所述多个内电极被布置为彼此叠置且所述介电层介于所述内电极之间以形成电容;以及覆盖部,设置在所述有效部的最上面的内电极上方和最下面的内电极下方,并且

所述第一侧边缘部和所述第二侧边缘部包括锡,并且所述第一侧边缘部和所述第二侧边缘部中包括的锡的含量大于所述有效部的所述介电层中包括的锡的含量。

2. 根据权利要求1所述的多层陶瓷电容器,其中,基于所述第一侧边缘部和所述第二侧边缘部中的100mol的钛酸钡,所述第一侧边缘部和所述第二侧边缘部中包括的锡的含量为0.1mol至3.0mol。

3. 根据权利要求1所述的多层陶瓷电容器,其中,基于所述第一侧边缘部和所述第二侧边缘部中的100mol的钛酸钡,所述第一侧边缘部和所述第二侧边缘部中包括的锡的含量为0.25mol至3.0mol。

4. 根据权利要求1所述的多层陶瓷电容器,其中,基于所述有效部的所述介电层中的100mol的钛酸钡,所述有效部的所述介电层中包括的锡的含量小于0.1mol。

5. 根据权利要求1所述的多层陶瓷电容器,其中,所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸小于所述有效部的所述介电层中包括的介电晶粒的平均尺寸。

6. 根据权利要求5所述的多层陶瓷电容器,其中,所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸为90nm至700nm。

7. 根据权利要求5所述的多层陶瓷电容器,其中,所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸为100nm至410nm。

8. 根据权利要求1所述的多层陶瓷电容器,其中,所述多个内电极中的每对相邻内电极之间的所述介电层的厚度为0.4 μ m或更小,并且所述内电极的厚度为0.4 μ m或更小。

9. 根据权利要求1所述的多层陶瓷电容器,其中,所述陶瓷主体的长度为400 μ m至1400 μ m。

10. 根据权利要求1所述的多层陶瓷电容器,其中,所述内电极层叠400层或更多层。

11. 根据权利要求1所述的多层陶瓷电容器,其中,所述覆盖部中的每者具有20 μ m或更小的厚度。

12. 根据权利要求1所述的多层陶瓷电容器,其中,所述多个内电极中的每对相邻内电极之间的所述介电层的厚度为0.4 μ m或更小。

13. 根据权利要求1或3所述的多层陶瓷电容器,其中,所述介电层不包含锡。

14. 根据权利要求3所述的多层陶瓷电容器,其中,所述第一侧边缘部和所述第二侧边

缘部中包括的介电晶粒的平均尺寸小于所述有效部的所述介电层中包括的介电晶粒的平均尺寸。

15. 根据权利要求3所述的多层陶瓷电容器, 其中, 所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸为90nm至410nm。

16. 根据权利要求13所述的多层陶瓷电容器, 其中, 所述第一侧边缘部和所述第二侧边缘部中的每者的平均厚度为2 μ m至15 μ m。

17. 根据权利要求1、3或15所述的多层陶瓷电容器, 其中, 所述第一侧边缘部和所述第二侧边缘部中的每者的平均厚度为2 μ m至15 μ m。

18. 一种制造多层陶瓷电容器的方法, 包括:

制备具有以预定间隔形成的多个第一内电极图案的第一陶瓷生片和具有以预定间隔形成的多个第二内电极图案的第二陶瓷生片, 所述第一陶瓷生片和所述第二陶瓷生片具有第一含量的锡;

通过将所述第一陶瓷生片和所述第二陶瓷生片层叠为使得所述第一内电极图案和所述第二内电极图案彼此叠置来形成层叠体;

切割所述层叠体, 以具有在宽度方向上彼此相对并且使所述第一内电极图案和所述第二内电极图案暴露于其的侧表面;

分别在所述宽度方向上彼此相对的所述侧表面上形成第一侧边缘部和第二侧边缘部, 以制备切割层叠体, 所述第一侧边缘部和所述第二侧边缘部具有第二含量的锡, 所述第二含量高于所述第一含量; 以及

烧结所述切割层叠体, 以制备包括彼此叠置且介电层介于它们之间的第一内电极和第二内电极的陶瓷主体。

19. 根据权利要求18所述的方法, 其中, 基于所述第一侧边缘部和所述第二侧边缘部中的100mol的钛酸钡, 所述第一侧边缘部和所述第二侧边缘部中包括的锡的第二含量为0.1mol至3.0mol。

20. 根据权利要求18所述的方法, 其中, 基于所述第一侧边缘部和所述第二侧边缘部中的100mol的钛酸钡, 所述第一侧边缘部和第二侧边缘部中包括的锡的第二含量为0.25mol至3.0mol。

21. 根据权利要求20所述的方法, 其中, 基于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的100mol的钛酸钡, 叠置的所述第一内电极与所述第二内电极之间的所述介电层中包括的锡的第一含量小于0.1mol。

22. 根据权利要求18所述的方法, 其中, 所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸小于叠置的所述第一内电极和所述第二内电极之间的所述介电层中包括的介电晶粒的平均尺寸。

23. 根据权利要求22所述的方法, 其中, 所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸为90nm至700nm。

24. 根据权利要求22所述的方法, 其中, 所述第一侧边缘部和所述第二侧边缘部中包括的介电晶粒的平均尺寸为100nm至410nm。

25. 根据权利要求18所述的方法, 其中, 叠置的所述第一内电极和所述第二内电极之间的所述介电层的厚度为0.4 μ m或更小, 并且所述第一内电极和所述第二内电极的厚度为0.4

μm 或更小。

26. 一种多层陶瓷电容器,包括:

陶瓷主体,包括多个第一内电极和多个第二内电极,所述多个第一内电极和所述多个第二内电极交替地堆叠,以彼此叠置且介电层介于所述第一内电极与所述第二内电极之间;以及

第一外电极和第二外电极,设置在所述陶瓷主体的一个或更多个外表面上,并且分别连接到所述多个第一内电极和所述多个第二内电极的在所述陶瓷主体的第一方向上的暴露部分,

其中,在所述陶瓷主体的第二方向上所述陶瓷主体的位于所述陶瓷主体的外表面与所述第一内电极及所述第二内电极之间的区域中的锡的含量高于介于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的锡的含量。

27. 根据权利要求26所述的多层陶瓷电容器,其中,在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域包括侧边缘部,所述侧边缘部设置在所述多个第一内电极和所述多个第二内电极中的每个的侧边缘与所述陶瓷主体的最靠近所述侧边缘的侧表面之间。

28. 根据权利要求26所述的多层陶瓷电容器,其中,基于在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中的100mol的钛酸钡,所述陶瓷主体的所述区域中的锡的含量为0.1mol至3.0mol。

29. 根据权利要求26所述的多层陶瓷电容器,其中,基于在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中的100mol的钛酸钡,所述陶瓷主体的所述区域中的锡的含量为0.25mol至3.0mol。

30. 如权利要求26所述的多层陶瓷电容器,其中,基于介于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的100mol的钛酸钡,所述介电层中包括的锡的含量小于0.1mol。

31. 根据权利要求26所述的多层陶瓷电容器,其中,在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中包括的介电晶粒的平均尺寸不同于介于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的介电晶粒的平均尺寸。

32. 根据权利要求31所述的多层陶瓷电容器,其中,在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中包括的介电晶粒的平均尺寸小于介于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的介电晶粒的平均尺寸。

33. 根据权利要求32所述的多层陶瓷电容器,其中,在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中包括的介电晶粒的平均尺寸为90nm至700nm。

34. 根据权利要求32所述的多层陶瓷电容器,其中,在所述第二方向上所述陶瓷主体的位于所述陶瓷主体的所述外表面与所述第一内电极及所述第二内电极之间的所述区域中包括的介电晶粒的平均尺寸为100nm至410nm。

多层陶瓷电容器及制造多层陶瓷电容器的方法

[0001] 本申请要求于2019年9月10日在韩国知识产权局提交的第10-2019-0112304号韩国专利申请的优先权的权益,所述韩国专利申请的公开内容通过引用被全部包含于此。

技术领域

[0002] 本公开涉及一种具有改善可靠性的多层陶瓷电容器及制造所述多层陶瓷电容器的方法。

背景技术

[0003] 通常,使用陶瓷材料的电子组件(诸如,电容器、电感器、压电元件、压敏电阻、热敏电阻等)可包括利用陶瓷材料制成的陶瓷主体、形成在陶瓷主体中的内电极以及设置在陶瓷主体的表面上以连接到内电极的外电极。

[0004] 随着电子产品的小型化和多功能化,片式组件变得小型化和多功能化是近来的趋势。因此,需要使多层陶瓷电容器小型化并且具有高电容。

[0005] 为了使多层陶瓷电容器的尺寸小且电容高,可能需要使电极的有效面积最大化(和/或增加对电容有贡献的有效体积分数)。

[0006] 为了实现小型化和高电容的多层陶瓷电容器,在制造多层陶瓷电容器时,已经应用了采用如下操作的方法:通过无边缘部的设计,使内电极在陶瓷主体的宽度方向上暴露,以使内电极在宽度方向上的面积最大化,并且在制备片之后,在预烧结期间单独地将侧边缘部附着到内电极的在片的宽度方向上的暴露表面。

[0007] 然而,在上述方法的情况下,侧边缘部的厚度和面积减小,这增加了由于外部冲击引起的断裂和破裂的风险。

[0008] 因此,小型化和高电容产品需要应用能够改善抗冲击性和抗裂性的陶瓷材料。

发明内容

[0009] 本公开的一方面在于提供一种具有改善可靠性的多层陶瓷电容器及制造所述多层陶瓷电容器的方法。

[0010] 根据本公开的一方面,一种多层陶瓷电容器包括陶瓷主体,所述陶瓷主体包括介电层,并且包括彼此相对的第一表面和第二表面、连接所述第一表面和所述第二表面并且彼此相对的第三表面和第四表面以及连接到所述第一表面至所述第四表面并且彼此相对的第五表面和第六表面。多个内电极设置在所述陶瓷主体中,在所述第一表面和所述第二表面上暴露,并且均具有通过所述第三表面或所述第四表面暴露的一端。第一侧边缘部和第二侧边缘部分别布置在所述陶瓷主体的所述第一表面和所述第二表面上。所述陶瓷主体包括:有效部,在所述有效部中,所述多个内电极被布置为彼此叠置且所述介电层介于内电极之间以形成电容;以及覆盖部,设置在所述有效部的最上面的内电极上方和最下面的内电极下方。所述第一侧边缘部和所述第二侧边缘部包括锡(Sn),并且所述第一侧边缘部和所述第二侧边缘部中包括的Sn的含量大于所述有效部的所述介电层中包括的锡(Sn)的含

量。

[0011] 根据本公开的另一方面,一种制造多层陶瓷电容器的方法包括:制备具有以预定间隔形成的多个第一内电极图案的第一陶瓷生片和具有以预定间隔形成的多个第二内电极图案的第二陶瓷生片,所述第一陶瓷生片和所述第二陶瓷生片具有第一含量的锡(Sn)。通过将所述第一陶瓷生片和所述第二陶瓷生片层叠为使得所述第一内电极图案和所述第二内电极图案彼此叠置来形成层叠体。切割所述层叠体,以具有在宽度方向上彼此相对并且使所述第一内电极图案和所述第二内电极图案暴露于其的侧表面,分别在所述宽度方向上彼此相对的所述侧表面上形成第一侧边缘部和第二侧边缘部,以制备切割层叠体,所述第一侧边缘部和所述第二侧边缘部具有第二含量的锡(Sn),所述第二含量高于所述第一含量。烧结所述切割层叠体,以制备具有彼此叠置且介电层介于它们之间的第一内电极和第二内电极的陶瓷主体。

[0012] 根据本公开的另一方面,一种多层陶瓷电容器包括:陶瓷主体,包括多个第一内电极和多个第二内电极,所述多个第一内电极和所述多个第二内电极交替地堆叠,以彼此叠置且介电层介于所述第一内电极与所述第二内电极之间;以及第一外电极和第二外电极,设置在所述陶瓷主体的一个或更多个外表面上,并且分别连接到所述多个第一内电极和所述多个第二内电极的在所述陶瓷主体的长度方向上的暴露部分。在所述陶瓷主体的宽度方向上所述陶瓷主体的位于所述陶瓷主体的外表面与所述第一内电极及所述第二内电极之间的区域中的锡(Sn)的含量不同于介于叠置的所述第一内电极与所述第二内电极之间的所述介电层中的锡(Sn)的含量。

附图说明

[0013] 通过下面结合附图进行的详细描述,将更加清楚地理解本公开的以上和其他方面、特征和优点,在附图中:

[0014] 图1是示出根据本公开的示例性实施例的多层陶瓷电容器的示意性透视图;

[0015] 图2是示出图1的陶瓷主体的外型透视图;

[0016] 图3是示出图2的陶瓷主体在烧结操作之前的陶瓷生片层叠体的透视图;

[0017] 图4是沿着图2的线I-I'截取的截面图;

[0018] 图5A至图5F是示意性地示出根据另一示例性实施例的用于制造多层陶瓷电容器的方法的截面图和透视图;

[0019] 图6是示出根据本公开的发明示例和比较示例的侧边缘部的韧性的测量结果的曲线图;以及

[0020] 图7A和图7B是示出根据发明示例和比较示例的防潮可靠性测试的结果比较的曲线图。

具体实施方式

[0021] 在下文中,将参照附图描述本公开的优选实施例。本公开的示例性实施例可被修改为各种其他形式,并且本公开的范围不限于下面描述的实施例。还可提供本公开的示例性实施例,以向本领域技术人员更加充分地描述本公开。因此,为了清楚起见,可夸大附图中的元件的形状和尺寸,并且在附图中,由相同附图标记表示的元件是相同元件。

[0022] 图1是示出根据本公开的示例性实施例的多层陶瓷电容器的示意性透视图。

[0023] 图2是示出图1的陶瓷主体的外观的透视图。

[0024] 图3是示出图2的陶瓷主体的在烧结操作之前的陶瓷生片层叠体的透视图。

[0025] 图4是沿着图2的线I-I'截取的截面图。

[0026] 参照图1至图4,根据示例性实施例的多层陶瓷电容器100可包括陶瓷主体110以及形成在陶瓷主体110的一个或多个外表面上的外电极131和132,陶瓷主体110包括形成在陶瓷主体110中的多个内电极121和122。

[0027] 陶瓷主体110可具有彼此相对的第一表面1和第二表面2、彼此相对并且连接第一表面和第二表面的第三表面3和第四表面4以及作为陶瓷主体110的上表面和下表面的第五表面5和第六表面6。

[0028] 第一表面1和第二表面2可定义为在陶瓷主体110的宽度方向上彼此相对的表面,第三表面3和第四表面4可定义为在纵向方向或长度方向上彼此相对的表面,第五表面5和第六表面6可定义为在厚度方向上彼此相对的表面。

[0029] 陶瓷主体110的形状没有特别限制,但可以是如附图中所示的矩形平行六面体形状。

[0030] 形成在陶瓷主体110中的多个内电极121和122均可具有通过陶瓷主体的第三表面3或第四表面4暴露的一端。

[0031] 内电极121和122可具有成对设置的具有不同极性的第一内电极121和第二内电极122。

[0032] 每个第一内电极121的一端可通过第三表面3暴露,每个第二内电极122的一端可通过第四表面4暴露。

[0033] 第一内电极121的另一端(例如,第一内电极121的与第一内电极121的所述一端相对设置的端部)和第二内电极122的另一端(例如,第二内电极122的与第二内电极122的所述一端相对设置的端部)可形成为分别以规则的间隔与第四表面4和第三表面3间隔开。

[0034] 第一外电极131可形成在陶瓷主体的第三表面3上,以电连接到第一内电极121。第二外电极132可形成在陶瓷主体的第四表面4上,以电连接到第二内电极122。

[0035] 根据本公开的示例性实施例的多层陶瓷电容器100可包括:多个内电极121和122,设置在陶瓷主体110中,均通过第一表面1和第二表面2暴露,并且均具有通过第三表面3或第四表面4暴露的一端;以及第一侧边缘部112和第二侧边缘部113,分别布置在内电极121和122的通过第一表面1暴露的端部和通过第二表面2暴露的端部上。

[0036] 多个内电极121和122可形成在陶瓷主体110中。多个内电极121和122中的每者的端部可通过第一表面1和第二表面2(陶瓷主体110的在宽度方向上彼此相对的表面)暴露,并且第一侧边缘部112和第二侧边缘部113可分别布置在暴露的端部上。

[0037] 第一侧边缘部112和第二侧边缘部113中的每者的平均厚度可为 $2\mu\text{m}$ 至 $15\mu\text{m}$ 。

[0038] 根据本公开的示例性实施例,陶瓷主体110可包括其中层叠有多个介电层111的层叠体,第一侧边缘部112和第二侧边缘部113分别布置在层叠体的两个侧表面上。

[0039] 多个介电层111可处于烧结状态,并且相邻介电层之间的边界可被一体化到不能用肉眼辨认的程度。

[0040] 陶瓷主体110的长度可对应于陶瓷主体的从第三表面3到第四表面4的距离。

[0041] 介电层111的长度可对应于陶瓷主体的第三表面3与第四表面4之间的距离。

[0042] 根据本公开的示例性实施例,陶瓷主体的长度可为400 μm 至1400 μm 。特别地,陶瓷主体的长度可为400 μm 至800 μm 或600 μm 至1400 μm 。

[0043] 内电极121和122可形成在介电层111上,并且内电极121和122可在单个介电层111介于内电极121和122中的每个相邻对之间的情况下通过烧结工艺形成在陶瓷主体110中。

[0044] 参照图3,第一内电极121可形成在介电层111上。第一内电极121可不沿着介电层的整个纵向方向形成。例如,每个第一内电极121的一端可形成为与陶瓷主体的第四表面4相距预定间隔(例如,间隔开预定间隔),每个第一内电极121的另一端(例如,与所述一端相对的端部)可形成为直到第三表面3并且通过第三表面3暴露。

[0045] 第一内电极121的通过陶瓷主体的第三表面3暴露的端部可连接到第一外电极131。

[0046] 按照与第一内电极的方式不同的方式,每个第二内电极122的一端可形成为与第三表面3相距预定间隔(例如,间隔开预定间隔),并且每个第二内电极122的另一端(例如,与所述一端相对的端部)可通过第四表面4暴露并且连接到第二外电极132。

[0047] 为了实现高电容多层陶瓷电容器,内电极可层叠400层或更多层,但不限于此。

[0048] 每个介电层111的宽度可等于第一内电极121的宽度。例如,第一内电极121可形成在介电层111的整个宽度方向上。

[0049] 根据本公开的示例性实施例,介电层111的宽度以及内电极121和122的宽度可为100 μm 至900 μm ,但不限于此。特别地,介电层的宽度和内电极的宽度可为100 μm 至500 μm 。

[0050] 由于陶瓷主体被小型化,因此侧边缘部112和113的厚度可影响多层陶瓷电容器的电特性。根据本公开的示例性实施例,侧边缘部的厚度可形成为15 μm 或更小,以改善小型化的多层陶瓷电容器的特性。

[0051] 例如,由于侧边缘部可形成为具有15 μm 或更小的厚度,因此高电容和小型化的多层陶瓷电容器可通过最大程度地确保形成电容的内电极的叠置区域来实现。

[0052] 陶瓷主体110可包括:有效部,用作对电容器的电容形成有贡献的部分;以及上覆盖部和下覆盖部,分别形成在有效部的上表面和下表面上,作为上边缘部和下边缘部。

[0053] 有效部可通过重复地层叠多个第一内电极121和多个第二内电极122且介电层111介于第一内电极121与第二内电极122之间而形成。

[0054] 除了上覆盖部和下覆盖部不包括内电极之外,上覆盖部和下覆盖部可具有与介电层111的材料和构造相同的材料和构造。例如,上覆盖部和下覆盖部可分别设置在电容器主体的最上面的内电极上方和最下面的内电极下方。

[0055] 例如,上覆盖部和下覆盖部可包括陶瓷材料,例如,钛酸钡(BaTiO_3)基陶瓷材料。

[0056] 上覆盖部和下覆盖部中的每者的厚度可为20 μm 或更小,但不限于此。

[0057] 在本公开的示例性实施例中,内电极和介电层可同时被切割,并且内电极的宽度和介电层的宽度可因此而形成为相同。稍后将描述其更具体的细节。

[0058] 介电层的宽度可形成为等于内电极的宽度。因此,内电极121和122的端部可通过陶瓷主体110的在宽度方向上彼此相对的第一表面1和第二表面2暴露。

[0059] 第一侧边缘部112和第二侧边缘部113可分别形成在陶瓷主体110的相对侧表面上,内电极121和122的端部通过所述相对侧表面暴露。

[0060] 第一侧边缘部112和第二侧边缘部113中的每者的厚度可为15 μm 或更小。第一侧边缘部112和第二侧边缘部113中的每者的厚度越小,形成在陶瓷主体中的内电极的叠置区域越大。

[0061] 第一侧边缘部112和第二侧边缘部113的厚度没有特别限制,只要它们具有可防止通过陶瓷主体110的侧表面暴露的内电极的短路的厚度即可。例如,第一侧边缘部112和第二侧边缘部113中的每者的厚度可为2 μm 或更大。

[0062] 当第一侧边缘部和第二侧边缘部中的每者的厚度小于2 μm 时,抵抗外部冲击的机械强度可能降低。当第一侧边缘部和第二侧边缘部中的每者的厚度超过15 μm 时,内电极的叠置区域可能相对减小,并且可能难以确保多层陶瓷电容器的高电容。

[0063] 为了使多层陶瓷电容器的电容最大化,已考虑了使介电层纤薄化的方法、以相对高的密度层叠纤薄化的介电层的方法、改善内电极的覆盖范围的方法等。

[0064] 此外,已考虑了增大形成电容的内电极的叠置区域的方法。

[0065] 为了增大内电极的叠置区域,应使没有形成内电极的边缘部的区域最小化。

[0066] 特别地,当将多层陶瓷电容器小型化时,为了增大内电极的叠置区域,应使边缘部的区域最小化。

[0067] 根据示例性实施例,其特征可在于:每个内电极在宽度方向上形成在整个介电层上,侧边缘部的厚度被设置为15 μm 或更小,并且内电极的叠置区域相对大。

[0068] 通常,当介电层以相对高的密度的方式层叠时,介电层和内电极中的每个的厚度变得较薄。因此,可能频繁出现内电极短路的现象。此外,当内电极仅形成在介电层的一部分上时,可能出现由于内电极导致的台阶差,使得寿命和绝缘电阻的可靠性劣化。

[0069] 然而,根据示例性实施例,即使当形成薄膜的内电极和介电层时,由于内电极可在宽度方向上形成在整个介电层上,因此内电极的叠置区域变大,从而增大多层陶瓷电容器的电容。

[0070] 此外,通过减小由于内电极导致的台阶差来改善绝缘电阻的加速寿命,可提供具有改善的可靠性和优异的电容特性的多层陶瓷电容器。

[0071] 根据示例性实施例,第一侧边缘部112和第二侧边缘部113包含锡(Sn),并且第一侧边缘部112和第二侧边缘部113中包括的Sn的量不同于有效部的介电层111中包括的Sn的量。具体地,第一侧边缘部112和第二侧边缘部113中包括的Sn的量大于有效部的介电层111中包括的Sn的量。应理解的是,在本发明中,在相同基准(例如,均相对于其各自的主成分)下比较二者的含量。

[0072] 可通过将第一侧边缘部112和第二侧边缘部113调节为包含Sn并且将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为大于有效部的介电层111中包括的Sn的量来改善防潮可靠性。

[0073] 特别地,根据示例性实施例,有效部的介电层111可不包含Sn或者包含极少量的Sn。

[0074] 相比之下,为了改善防潮可靠性并且为第一侧边缘部112和第二侧边缘部113提供抗冲击性和抗裂性,将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为大于有效部的介电层111中包括的Sn的量。

[0075] 当将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为大于有效部的

介电层111中包括的Sn的量时,可将第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的尺寸控制为小于有效部的介电层111中包括的介电晶粒的尺寸,从而赋予第一侧边缘部112和第二侧边缘部113与有效部的介电层111相比高的韧性。

[0076] 因此,可减少在将多层陶瓷电容器安装在基板上时第一侧边缘部112和第二侧边缘部113的破裂的发生。

[0077] 在常规多层陶瓷电容器的情况下,内电极在产生电容的有效部中彼此叠置。当制造包括边缘部的陶瓷主体时,边缘部是其中没有形成内电极的部分。通常,边缘部使用具有与在有效部中使用的介电组合物相同的介电组合物的陶瓷生片形成。就此而言,通常有效部的介电组合物和边缘部的介电组合物是相同的。

[0078] 在这种常规多层陶瓷电容器的情况下,通过层叠具有相同介电组合物的陶瓷生片来制造包括有效部和边缘部的陶瓷主体,这产生了不能将不同介电组合物施加到两个部分的结构。

[0079] 为了实现如本公开的示例性实施例中的小型化和高电容的多层陶瓷电容器,使用一种包括如下步骤的制造方法:通过无边缘的设计,使内电极在陶瓷主体的宽度方向上暴露,以使内电极在宽度方向上的面积最大化,并且在片制备之后在预烧结期间,单独地将侧边缘部附着到内电极的在片的宽度方向上的暴露表面。

[0080] 然而,当制造如前所述的多层陶瓷电容器时,用于形成侧边缘部的介电层通常与陶瓷主体的介电层没有区别,并且陶瓷主体的介电组合物按原样使用。

[0081] 通常,陶瓷主体的介电组合物按原样使用,并且与用于形成侧边缘部的介电组合物没有区别,因此,两个部分的介电组合物相同,并且没有进行不同的应用。

[0082] 然而,根据示例性实施例,第一侧边缘部112和第二侧边缘部113中包括的介电组合物与有效部的介电层111的介电组合物不同,并且第一侧边缘部112和第二侧边缘部113中包括的Sn的量大于有效部的介电层111中包括的Sn的量。

[0083] 第一侧边缘部112和第二侧边缘部113以及有效部的介电层111中包括的介电陶瓷组合物可包括包含Ba和Ti的主成分。

[0084] 主成分可包括BaTiO₃或其中部分地包含Ca、Zr、Sn等的表示为(Ba,Ca)(Ti,Ca)O₃、(Ba,Ca)(Ti,Zr)O₃、Ba(Ti,Zr)O₃、(Ba,Ca)(Ti,Sn)O₃的主成分。主成分可以以粉末的形式被包括。

[0085] 根据示例性实施例,除了包括Ba和Ti的主成分之外,第一侧边缘部112和第二侧边缘部113还可包含Sn。

[0086] 基于100mol的钛酸钡(BaTiO₃)(第一侧边缘部和第二侧边缘部的主成分),第一侧边缘部112和第二侧边缘部113中包括的Sn的量可为0.1mol至3.0mol。

[0087] 通过将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为0.1mol至3.0mol(基于第一侧边缘部和第二侧边缘部中包括的100mol的BaTiO₃),可改善防潮可靠性。

[0088] 此外,与有效部的介电层111相比,第一侧边缘部112和第二侧边缘部113可具有较高的韧性,从而使在将多层陶瓷电容器安装在基板上时第一侧边缘部112和第二侧边缘部113破裂的发生率降低。

[0089] 当基于第一侧边缘部和第二侧边缘部中包括的100mol的BaTiO₃,第一侧边缘部

112和第二侧边缘部113中包括的Sn的量小于0.1mol时,由外部冲击导致的断裂和破裂的发生可能由于少量的Sn而增加。

[0090] 相比之下,当基于第一侧边缘部112和第二侧边缘部113中包括的100mol的BaTiO₃,第一侧边缘部112和第二侧边缘部113中包括的Sn的量大于3.0mol时,Sn之间形成网络,从而导致抗冲击性劣化。

[0091] 此外,常规多层陶瓷电容器可能具有低的防潮可靠性。

[0092] 根据示例性实施例,基于第一侧边缘部和第二侧边缘部中包括的100mol的BaTiO₃,第一侧边缘部和第二侧边缘部中包括的Sn的量可为0.25mol至3.0mol。

[0093] 当第一侧边缘部和第二侧边缘部中包括的Sn的量被调节为0.25mol至3.0mol(基于第一侧边缘部和第二侧边缘部中包括的100mol的BaTiO₃)时,防潮可靠性以及抗冲击性和抗裂性可以是优异的。

[0094] 当基于第一侧边缘部和第二侧边缘部中包括的100mol的BaTiO₃,第一侧边缘部112和第二侧边缘部113中包括的Sn的量小于0.25mol时,第一侧边缘部112和第二侧边缘部113可能不具有高的韧性和良好的防潮可靠性,从而导致破裂和其他缺陷。

[0095] 根据示例性实施例,基于有效部的介电层111中包括的100mol的BaTiO₃,有效部的介电层中包括的锡(Sn)的量可小于0.1mol。

[0096] 特别地,根据示例性实施例,有效部的介电层111可不包含Sn或者包含极少量的Sn。

[0097] 另外,根据示例性实施例,第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的尺寸可小于有效部的介电层111中包括的介电晶粒的尺寸。

[0098] 当将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为大于有效部的介电层111中包括的Sn的量时,可将第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的尺寸调节为小于有效部的介电层111中包括的介电晶粒的尺寸,从而向第一侧边缘部112和第二侧边缘部113提供与有效部的介电层111相比高的韧性。

[0099] 因此,可减少在将多层陶瓷电容器安装在基板上时第一侧边缘部112和第二侧边缘部113的破裂的发生。

[0100] 具体地,第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的平均尺寸可为90nm至700nm。

[0101] 更优选地,第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的平均尺寸可为100nm至410nm。

[0102] 换言之,根据示例性实施例,第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的平均尺寸被调节为90nm至700nm(优选为100nm至410nm),以与有效部的介电层111相比具有高的韧性。

[0103] 有效部的介电层111中包括的介电晶粒的尺寸与常规多层陶瓷电容器的介电层中包括的介电晶粒的尺寸相同,并且可为例如300nm至900nm,但不限于此。

[0104] 特别地,根据示例性实施例,当第一侧边缘部112和第二侧边缘部113中包括的Sn的量增加时,介电晶粒的尺寸可在侧边缘部的外部界面处朝向靠近内电极的内部区域减小。

[0105] 也就是说,Sn减小了第一侧边缘部112和第二侧边缘部113中的介电晶粒的直径,

并且进一步减小了靠近内电极的内部区域中的介电晶粒尺寸,使得侧边缘部可具有高的韧性。

[0106] 可通过测量从相应区域中提取的介电晶粒的长轴和短轴上的长度来获得第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的尺寸,以计算介电晶粒的平均尺寸。

[0107] 当假设介电晶粒的形状为椭圆形时,介电晶粒的长轴上的长度可对应于作为介电晶粒的尺寸测量的各点之中的测量最长的点处的介电晶粒的颗粒尺寸,并且介电晶粒的短轴上的长度可对应于作为介电晶粒的尺寸测量的各点之中的测量最短的点处的介电晶粒的颗粒尺寸。

[0108] 在下面的表1中,根据第一侧边缘部112和第二侧边缘部113中包括的Sn的量,示出了:侧边缘部的孔隙的数量、侧边缘部的内侧和外侧中的介电晶粒的尺寸以及可靠性的测量结果。

[0109] [表1]

	Sn 的量 (mol)	孔隙的 数量	侧边缘部的内部的介 电晶粒的尺寸 (nm)	侧边缘部的外部的介 电晶粒的尺寸 (nm)	可靠性
1*	0.00	22	495	248	X
2	0.10	24	215	227	O
3	0.25	29	195	176	O
4	1.00	21	231	243	O
5	2.50	12	217	326	O
6*	3.50	73	199	149	X

[0111] *比较示例

[0112] 样品1是比较示例(侧边缘部不包含Sn的常规情况),并且示出了:侧边缘部内部的介电晶粒大,并且在防潮可靠性、耐冲击性和抗裂性测试中观察到多个缺陷。

[0113] 满足本公开的第一侧边缘部112和第二侧边缘部113中基于100mol主成分包括的Sn的量的范围的样品2至样品5是本公开的发明示例,并且示出了由于侧边缘部内部的小的介电晶粒而满足防潮可靠性、耐冲击性和抗裂性。

[0114] 相比之下,样品6(第一侧边缘部和第二侧边缘部中包括过量的Sn的比较示例)由于大量的孔隙而具有防潮可靠性的问题。此外,由于Sn之间的网络形成,抗冲击性劣化。

[0115] 根据示例性实施例,小型化多层陶瓷电容器的介电层111可具有0.4 μ m或更小的厚度,并且小型化多层陶瓷电容器的内电极121和122可具有0.4 μ m或更小的厚度。

[0116] 如在示例性实施例中,在应用了厚度为0.4 μ m或更小的薄膜介电层111以及厚度为0.4 μ m或更小的内电极121和122的情况下,根据降低的防潮可靠性和破裂导致的可靠性问题成为关键问题。

[0117] 换言之,在常规多层陶瓷电容器的情况下,即使在不调整根据本公开的示例性实施例的多层陶瓷电容器包括的侧边缘部的介电晶粒的尺寸的情况下,可靠性也不是问题。

[0118] 然而,对于应用了薄膜介电层和内电极的产品(如本公开的示例性实施例中),需要调节侧边缘部中包括的介电晶粒的尺寸,以防止防潮性的劣化和破裂的发生。

[0119] 也就是说,当将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为大于有效部的介电层111中包括的Sn的量时,可将第一侧边缘部112和第二侧边缘部113中包括的介电晶粒的尺寸调节为小于有效部的介电层111中包括的介电晶粒的尺寸,从而使第一侧边缘部112和第二侧边缘部113的韧性高于有效部的介电层111的韧性。

[0120] 就此而言,可减少在将多层陶瓷电容器安装在基板上时第一侧边缘部112和第二侧边缘部113的破裂的发生。

[0121] 在示例性实施例中,可将第一侧边缘部和第二侧边缘部中包括的介电晶粒的尺寸调节为小于有效部的介电层111中包括的介电晶粒的尺寸。即使在介电层111以及第一内电极121和第二内电极122的厚度为0.4 μm 或更小的薄膜的情况下,这也有助于防潮可靠性的改善。

[0122] 然而,表述“薄膜”不要求厚度为0.4 μm 或更小的膜,而是可更普遍地理解为具有比常规的介电层和内电极薄的介电层和内电极。

[0123] 图5A至图5F是示意性地示出根据另一示例性实施例的用于制造多层陶瓷电容器的方法的截面图和透视图。

[0124] 根据另一示例性实施例,一种制造多层陶瓷电容器的方法包括:制备均具有以预定间隔形成的多个第一内电极图案的第一陶瓷生片和均具有以预定间隔形成的多个第二内电极图案的第二陶瓷生片;通过将第一陶瓷生片和第二陶瓷生片堆叠并层叠为使得第一内电极图案和第二内电极图案在堆叠方向上彼此叠置来形成陶瓷生片层叠体;切割陶瓷生片层叠体,以具有第一内电极图案的端部和第二内电极图案的端部在宽度方向上所暴露的侧表面;在第一内电极图案和第二内电极图案两者所暴露的相应的相对侧表面上形成第一侧边缘部和第二侧边缘部;以及烧结切割的层叠体,以制备包括介电层以及第一内电极和第二内电极的陶瓷主体,其中,陶瓷主体包括有效部和形成在有效部的上部和下部上的覆盖部,有效部包括被布置为彼此叠置且介电层介于内电极之间以形成电容的多个内电极,并且第一侧边缘部和第二侧边缘部包括锡(Sn),且第一侧边缘部和第二侧边缘部中包括的Sn的量大于有效部的介电层中包括的Sn的量。

[0125] 在下文中,将描述根据另一示例性实施例的用于制造多层陶瓷电容器的方法。

[0126] 如图5A中所示,呈条形的多个第一内电极图案221以预定间隔形成在陶瓷生片211上。多个条形第一内电极图案221可彼此平行地形成在陶瓷生片211上。

[0127] 陶瓷生片211可形成为包含陶瓷粉末、有机溶剂和有机粘合剂的陶瓷膏。

[0128] 陶瓷粉末颗粒可以是具有高介电常数的材料,但不限于此。其示例可包括钛酸钡(BaTiO_3)基材料、铅复合钙钛矿基材料、钛酸锶(SrTiO_3)基材料等。优选可使用 BaTiO_3 基粉末颗粒。当烧结时,陶瓷生片211成为构成陶瓷主体110的介电层111。

[0129] 条形第一内电极图案221可利用包含导电金属的内电极膏形成。导电金属可以是镍(Ni)、铜(Cu)、钯(Pd)或它们的合金,但不限于此。

[0130] 在陶瓷生片211上形成条形第一内电极图案221的方法没有特别限制,而是可包括诸如丝网印刷法或凹版印刷法的印刷方法。

[0131] 尽管未示出,但是可在一个或更多其他陶瓷生片211上以预定间隔形成多个条形第二内电极图案222。

[0132] 在下文中,其上形成有第一内电极图案221的陶瓷生片可被称为第一陶瓷生片,其

上形成有第二内电极图案222的陶瓷生片可被称为第二陶瓷生片。

[0133] 如图5B中所示,可将第一陶瓷生片和第二陶瓷生片交替地堆叠和层叠,以使条形第一内电极图案221和条形第二内电极图案222交替地层叠。

[0134] 条形第一内电极图案221可成为第一内电极121,条形第二内电极图案222可成为第二内电极122。

[0135] 根据另一个实施例,第一陶瓷生片和第二陶瓷生片中的每个的厚度 t_d 可为 $0.6\mu\text{m}$ 或更小,并且第一内电极图案和第二内电极图案中的每个的厚度 t_e 可为 $0.5\mu\text{m}$ 或更小。

[0136] 由于本公开的小型化和高电容的多层陶瓷电容器具有厚度为 $0.4\mu\text{m}$ 或更小的介电层和厚度为 $0.4\mu\text{m}$ 或更小的内电极,因此第一陶瓷生片和第二陶瓷生片中的每个的厚度 t_d 为 $0.6\mu\text{m}$ 或更小,并且第一内电极图案和第二内电极图案中的每个的厚度 t_e 为 $0.5\mu\text{m}$ 或更小。

[0137] 图5C是示出根据本公开的示例性实施例的层叠有第一陶瓷生片和第二陶瓷生片的陶瓷生片层叠体220的截面图,图5D是示出层叠有第一陶瓷生片和第二陶瓷生片的陶瓷生片层叠体220的透视图。

[0138] 参照图5C和图5D,可将其上印刷有多个平行的条形第一内电极图案221的第一陶瓷生片和其上印刷有多个平行的条形第二内电极图案222的第二陶瓷生片交替地层叠。

[0139] 更具体地,可将第一陶瓷生片和第二陶瓷生片层叠为使得印刷在第一陶瓷生片上的条形第一内电极图案221的中央部分和印刷在第二陶瓷生片上的条形第二内电极图案222之间的间隔叠置。

[0140] 如图5D中所示,可切割陶瓷生片层叠体220以穿过多个条形第一内电极图案221和第二内电极图案222。例如,陶瓷生片层叠体220可通过沿着彼此正交的切割线C1-C1和C2-C2执行切割而成为层叠体210。

[0141] 特别地,条形第一内电极图案221和条形第二内电极图案222可被划分为在纵向方向上(沿着切割线C1-C1)被切割并且具有相同宽度的多个内电极。在这种情况下,层叠的陶瓷生片也可与内电极图案一起被切割。因此,介电层可形成为具有与内电极的宽度相同的宽度。

[0142] 也可沿着切割线C2-C2按照单个陶瓷主体尺寸切割条形第一内电极图案221和条形第二内电极图案222。例如,可在形成第一侧边缘部和第二侧边缘部之前通过沿着切割线C2-C2将棒形层叠体切割成单个陶瓷主体尺寸来形成多个层叠体210。

[0143] 例如,可沿着第一内电极的中央部分和第二内电极之间的预定间隔彼此叠置处的切割线C2-C2切割棒形层叠体。因此,第一内电极中的每个的一端和第二内电极中的每个的一端可通过相应的切割表面暴露。

[0144] 随后,可在层叠体210的第一侧表面上形成第一侧边缘部,可在层叠体210的第二侧表面上形成第二侧边缘部。

[0145] 如图5E中所示,可在层叠体210的第一侧表面上形成第一侧边缘部212。

[0146] 具体地,形成第一侧边缘部212的方法包括将用于侧表面的陶瓷生片设置在橡胶材料的冲压弹性材料300上。

[0147] 随后可将层叠体210旋转90度,使得层叠体210的第一侧表面面向用于侧表面的陶瓷生片,随后可将层叠体210紧密地压靠在用于侧表面的陶瓷生片上。

[0148] 当将叠层体210压靠在用于侧表面的陶瓷生片上以将用于侧表面的陶瓷生片转印到叠层体210上时,由于橡胶材料的冲压弹性材料300,可将用于侧表面的陶瓷生片形成为直到叠层体210的侧边缘部,并且可切割剩余部分。

[0149] 因此,如图5F中所示,可在层叠体210的第一侧表面上形成第一侧边缘部212。

[0150] 通过旋转层叠体210,可在层叠体210的第二侧表面上形成第二侧边缘部。

[0151] 可通过焙烧和烧结在两个侧表面上形成有第一侧边缘部和第二侧边缘部的层叠体来形成包括介电层以及第一内电极和第二内电极的陶瓷主体。

[0152] 可在陶瓷主体的其上暴露第一内电极的第三侧表面上以及陶瓷主体的其上暴露第二内电极的第四侧表面上形成外电极。

[0153] 根据另一示例性实施例,用于侧表面的陶瓷生片相对薄,并且厚度偏差相对小,从而能够确保相对大尺寸的电容形成部。

[0154] 具体地,由于在烧结之后第一侧边缘部112和第二侧边缘部113的平均厚度为 $2\mu\text{m}$ 至 $15\mu\text{m}$ 并且第一侧边缘部112的厚度偏差和第二侧边缘部113的厚度偏差相对小,因此可确保相对大尺寸的电容形成部。

[0155] 这有助于高电容多层陶瓷电容器的实现。

[0156] 此外,除了包括钡(Ba)和钛(Ti)的主成分之外,第一侧边缘部112和第二侧边缘部113还可包含Sn。

[0157] 基于 100mol 的 BaTiO_3 (第一侧边缘部和第二侧边缘部的主成分),第一侧边缘部112和第二侧边缘部113中包括的Sn的量可为 0.1mol 至 3.0mol 。

[0158] 通过将第一侧边缘部112和第二侧边缘部113中包括的Sn的量调节为 0.1mol 至 3.0mol (基于第一侧边缘部和第二侧边缘部中包括的 100mol 的 BaTiO_3),可改善防潮可靠性。

[0159] 这里将省略与本公开的以上示例性实施例的特征相同的特征的描述,以避免重复。

[0160] 在下文中,将参照试验示例更详细地描述本公开。这样的试验示例可提供对本公开的具体理解,并且本公开不受试验示例限制。

[0161] 试验示例

[0162] 根据本公开的示例性实施例,制备了侧边缘部形成为具有不包括锡的介电组合物(诸如,常规侧边缘部)的比较示例和侧边缘部形成为具有包括锡的介电组合物的发明示例。

[0163] 如在上述比较示例和发明示例中,将用于侧表面的陶瓷生片附着到陶瓷生片堆叠体的使内电极在宽度方向上从其暴露的电极暴露部分,以形成侧边缘部,来形成陶瓷生片层叠体。

[0164] 通过在使片的变形最小化的条件下对陶瓷生片层叠体施加恒定温度和恒定压力,将用于侧表面的陶瓷生片附着到陶瓷生片层叠体的两个侧表面,以制备尺寸为0603(长 \times 宽 \times 高: $0.6\text{mm}\times 0.3\text{mm}\times 0.3\text{mm}$)的多层陶瓷电容器生片。

[0165] 使由此制备的多层陶瓷电容器生片在氮气气氛下且在 400°C 或更低的温度下经受焙烧处理,在 1200°C 或更低的烧结温度以及 0.5% 或更低的 H_2 浓度的条件下进行烧结以获得多层陶瓷电容器样品,并且确认了多层陶瓷电容器样品的电特性(诸如,绝缘电阻)、外观

缺陷、防潮性等。

[0166] 图6是示出根据本公开的发明示例和比较示例的侧边缘部的韧性的测量结果的曲线图。

[0167] 基于图6,与侧边缘部形成为具有不包括Sn的介电组合物的比较示例相比,侧边缘部形成为具有包括Sn的介电组合物的发明示例具有更高的韧性。

[0168] 图7A和图7B是示出根据发明示例和比较示例的防潮可靠性测试的结果的曲线图。

[0169] 图7A示出了侧边缘部具有如常规装置中那样的不包括Sn的介电组合物的比较示例,图7B示出了侧边缘部具有包括Sn的介电组合物的发明示例。

[0170] 可以看出,比较示例具有防潮可靠性低的问题,而发明示例具有优异的防潮可靠性。

[0171] 根据本公开的示例性实施例,将第一侧边缘部和第二侧边缘部中包括的Sn的量调节为大于有效部的介电层中包括的Sn的量,从而改善防潮可靠性。

[0172] 此外,当将第一侧边缘部和第二侧边缘部中包括的Sn的量调节为大于有效部的介电层中包括的Sn的量时,可将第一侧边缘部和第二侧边缘部中包括的介电晶粒的尺寸调节为小于有效部的介电层中包括的介电晶粒的尺寸,从而使第一侧边缘部和第二侧边缘部与有效部的介电层相比具有更高的韧性。

[0173] 这可使得第一侧边缘部和第二侧边缘部的破裂得到改善。

[0174] 虽然上面已经示出和描述了示例实施例,但是对于本领域技术人员将显而易见的是,在不脱离本公开的如由所附的权利要求限定的范围的情况下,可做出变型和改变。

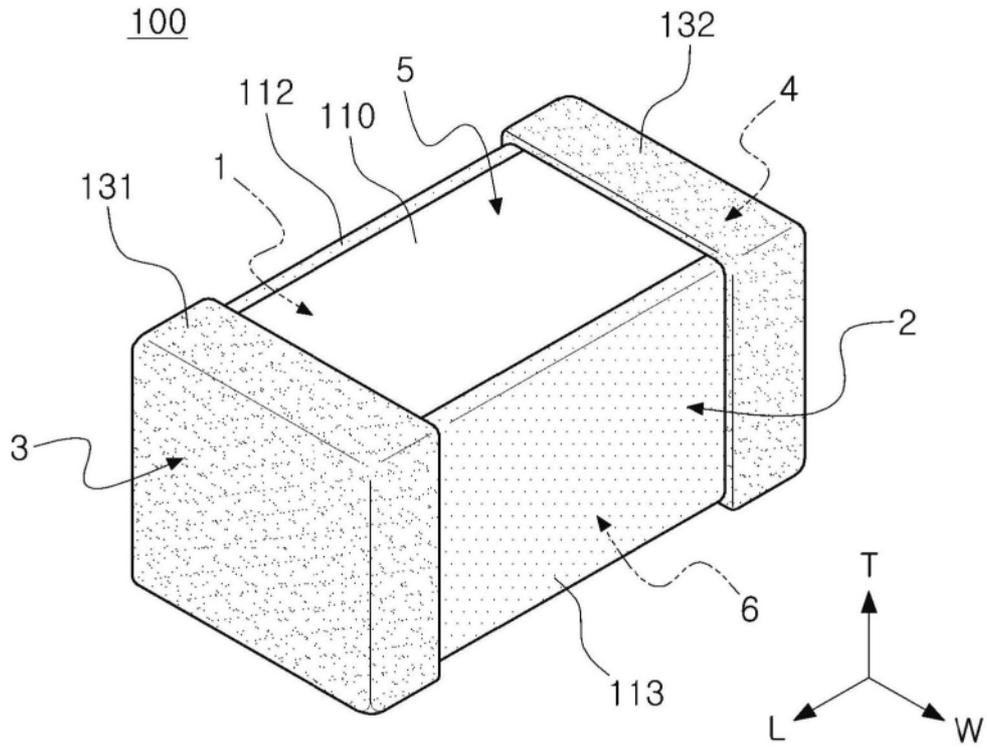


图1

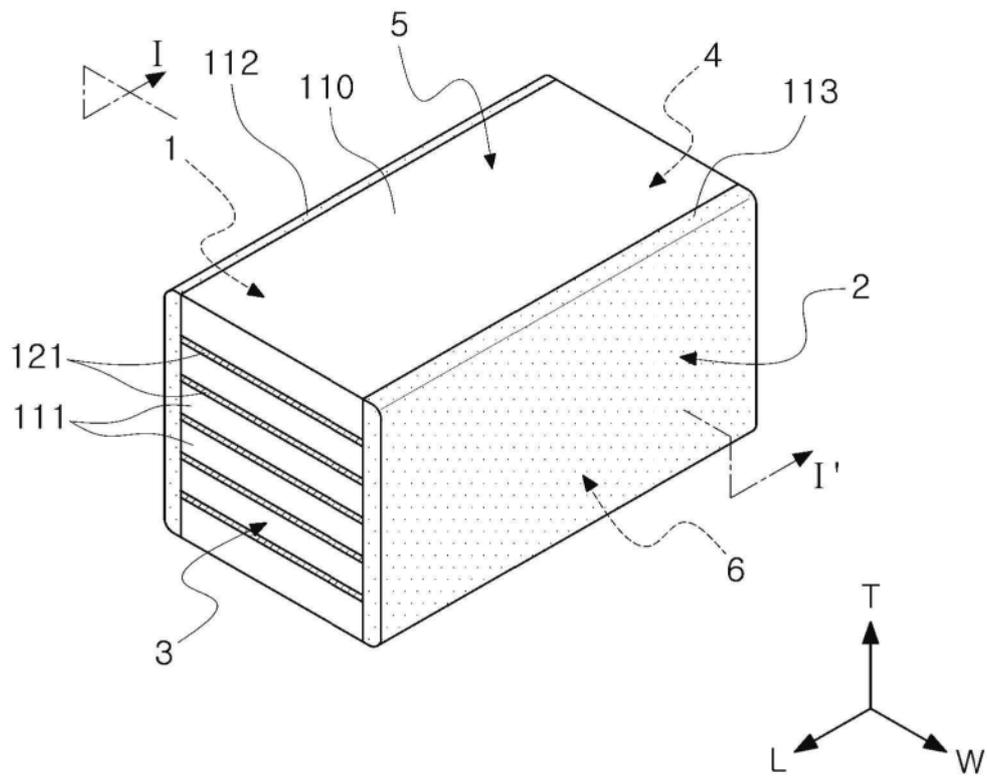


图2

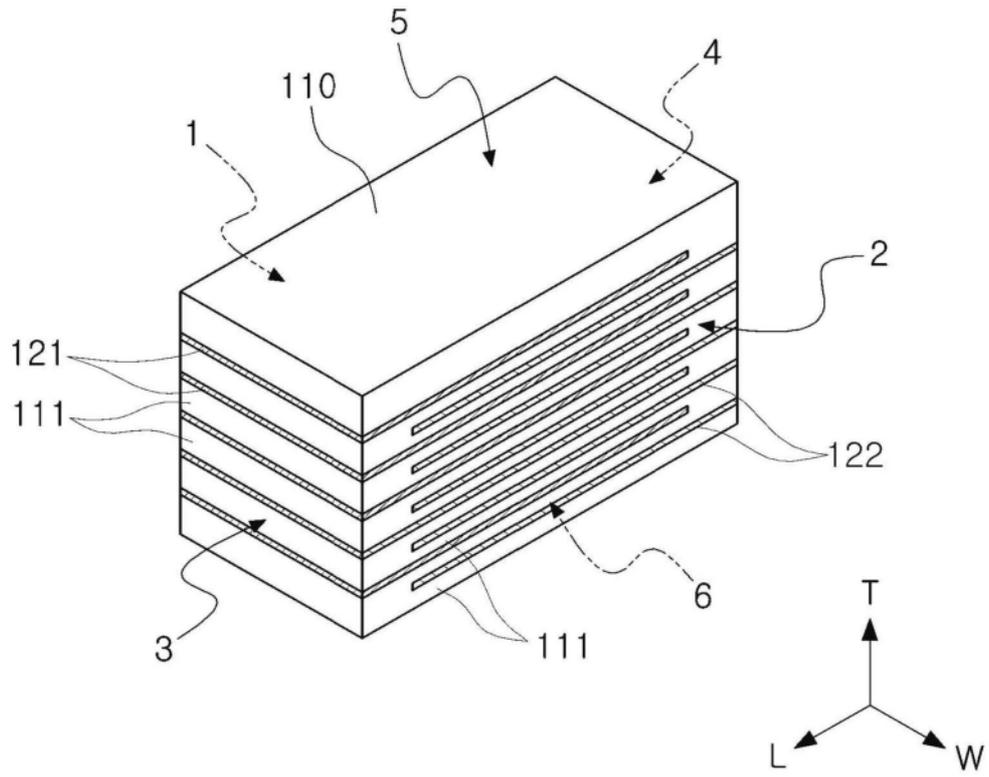


图3

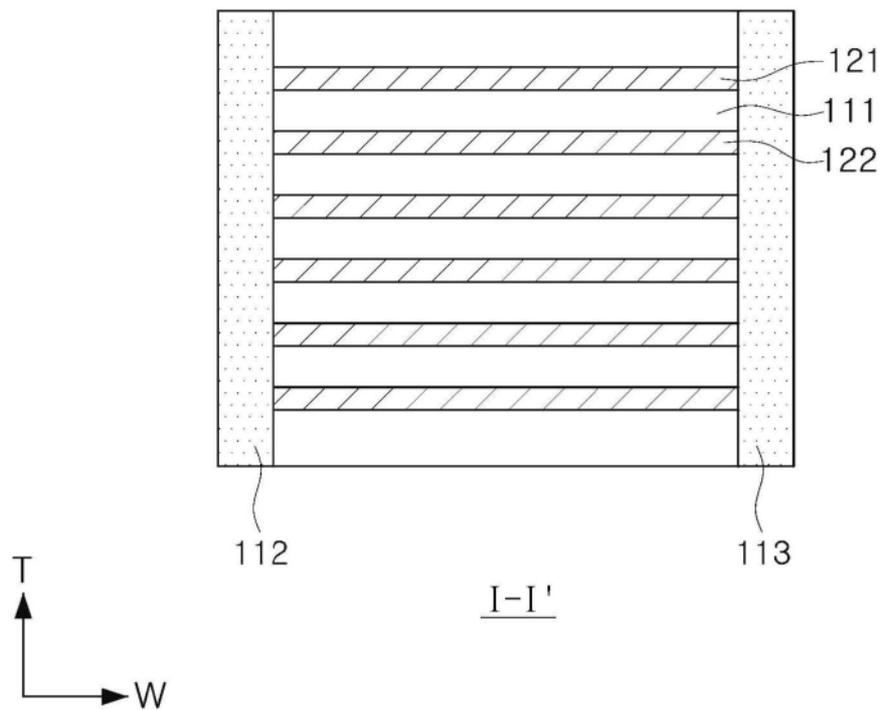


图4

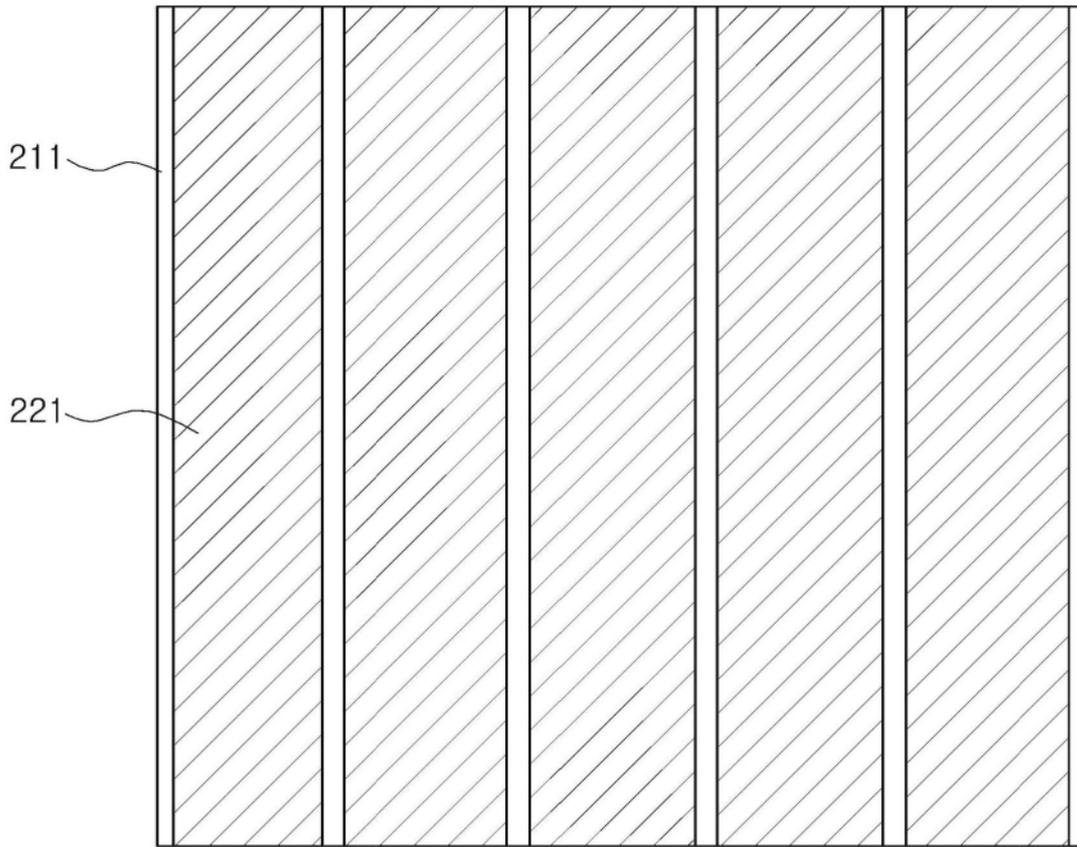


图5A

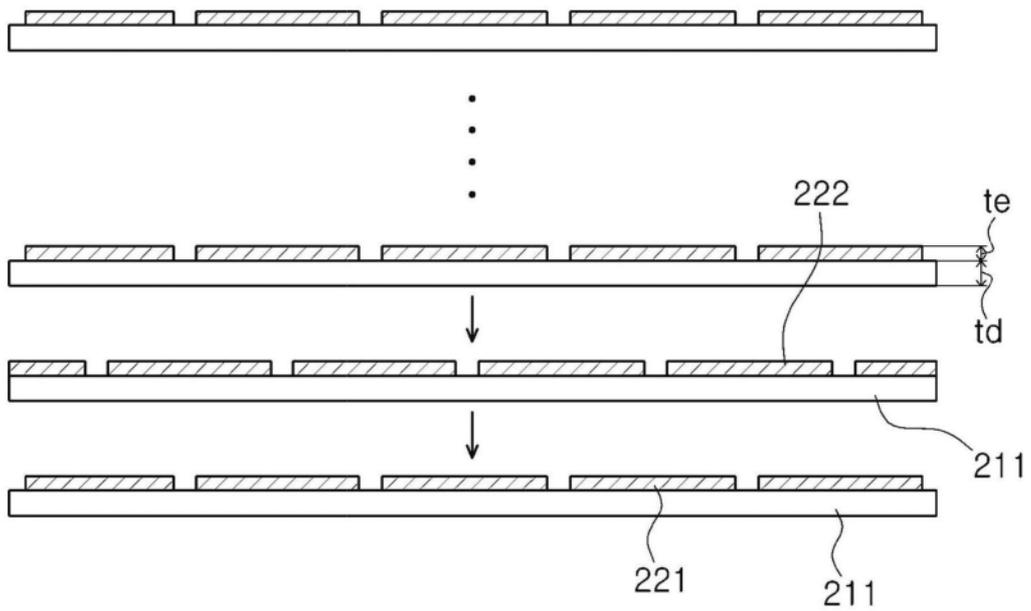


图5B

220

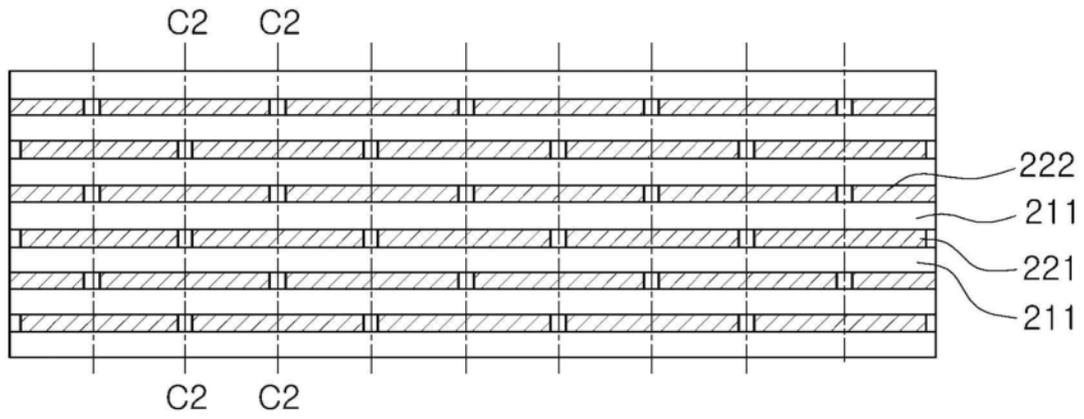


图5C

220

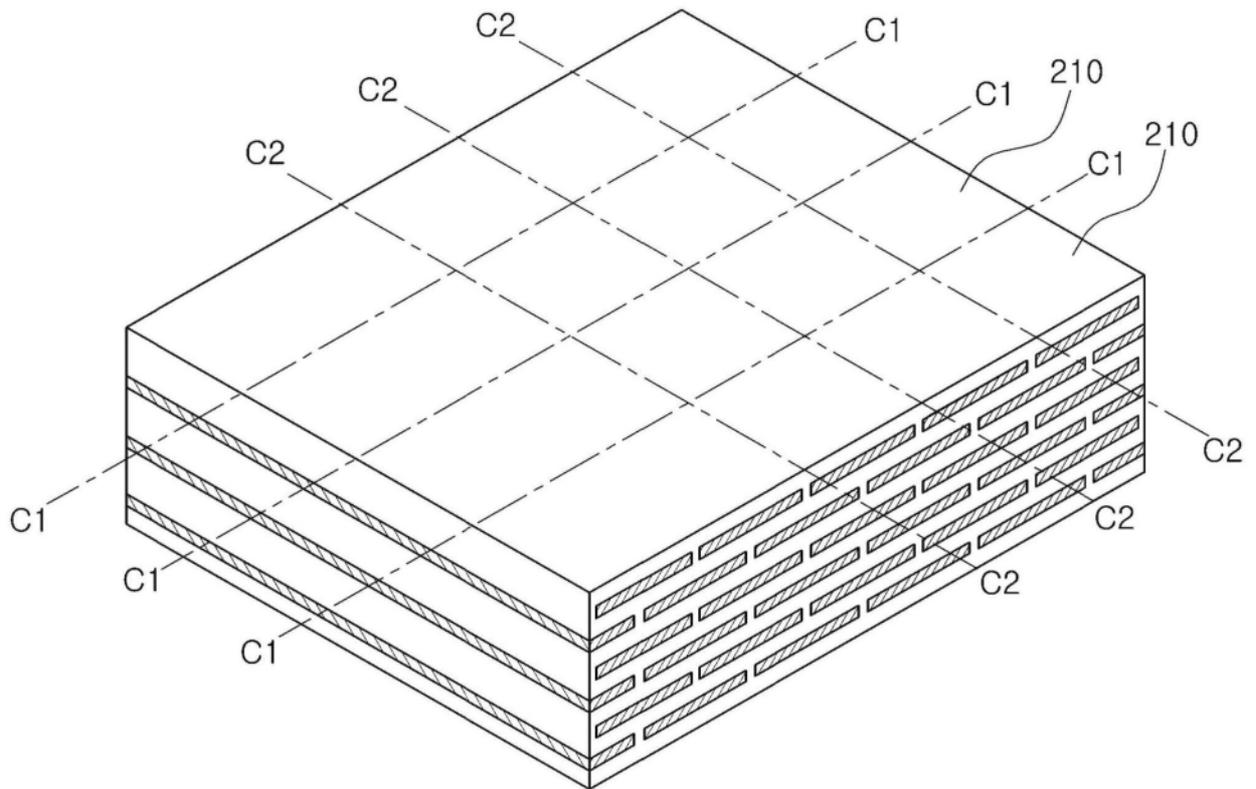


图5D

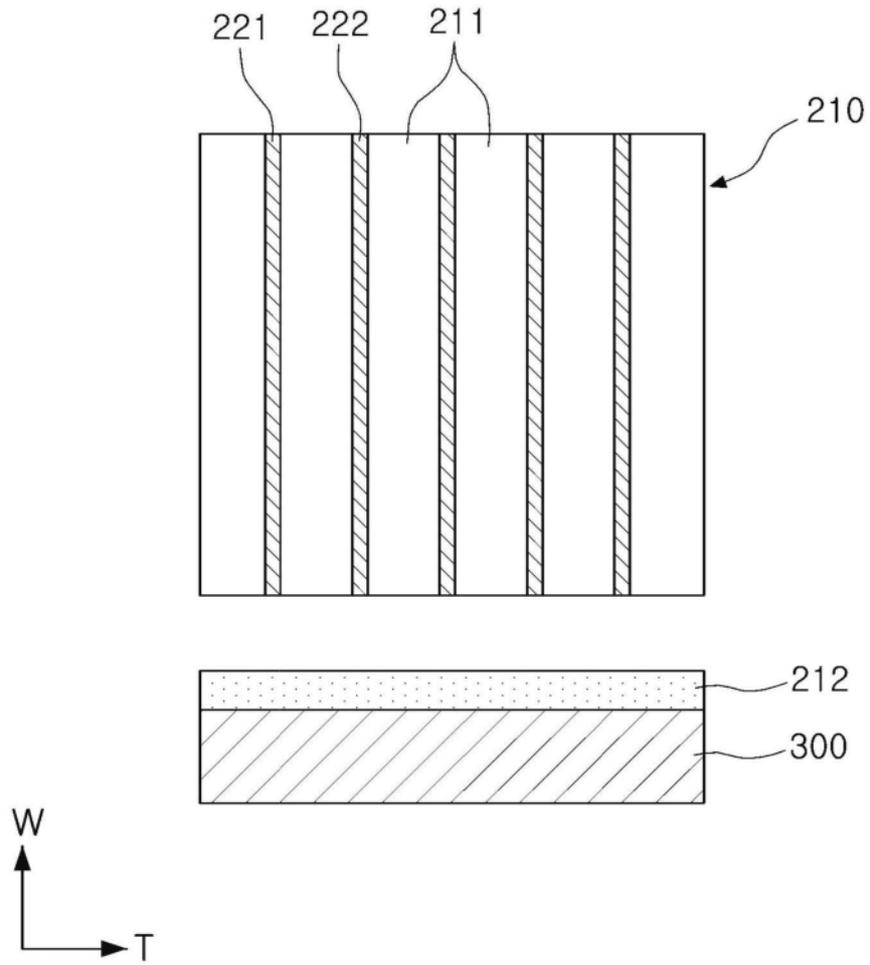


图5E

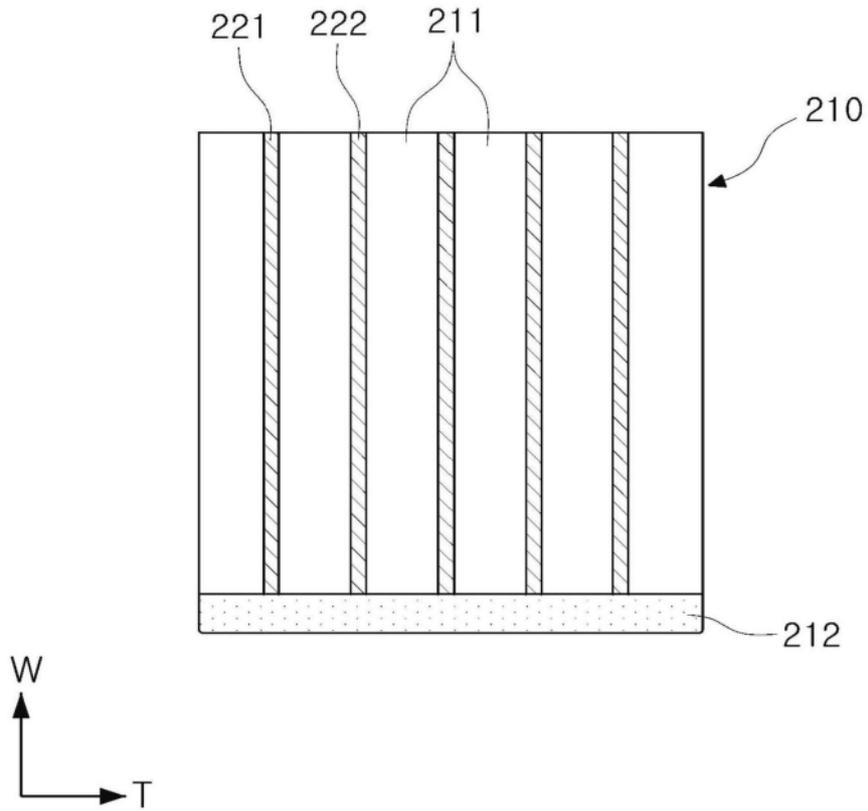


图5F

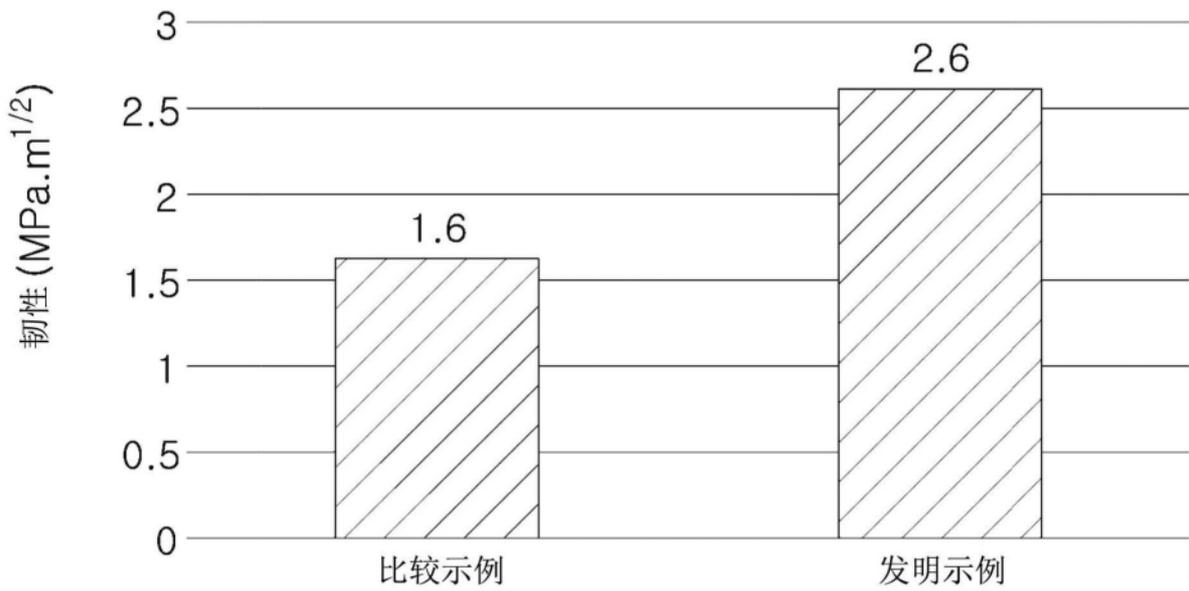


图6

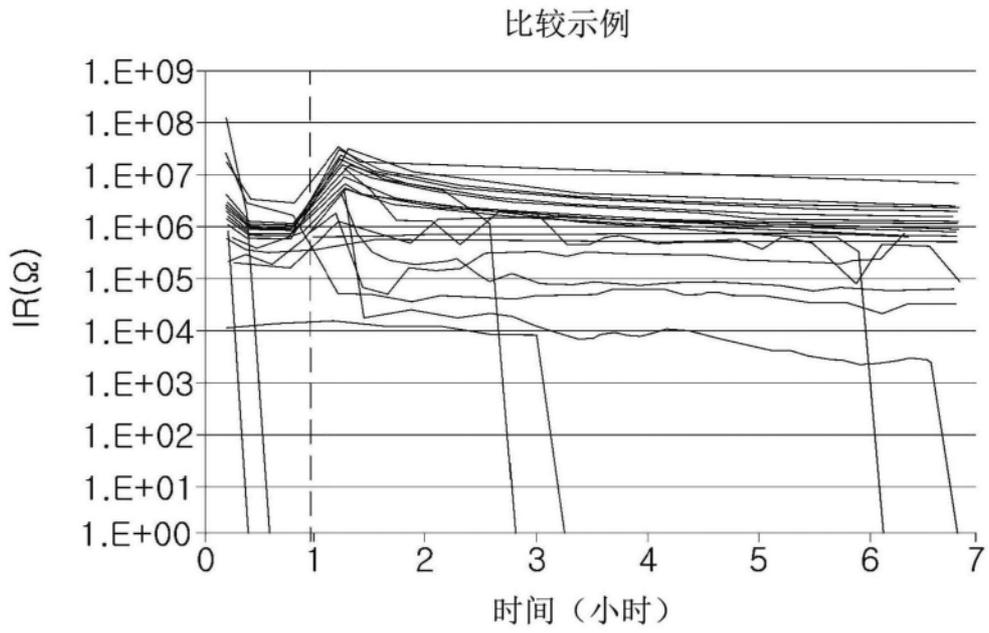


图7A

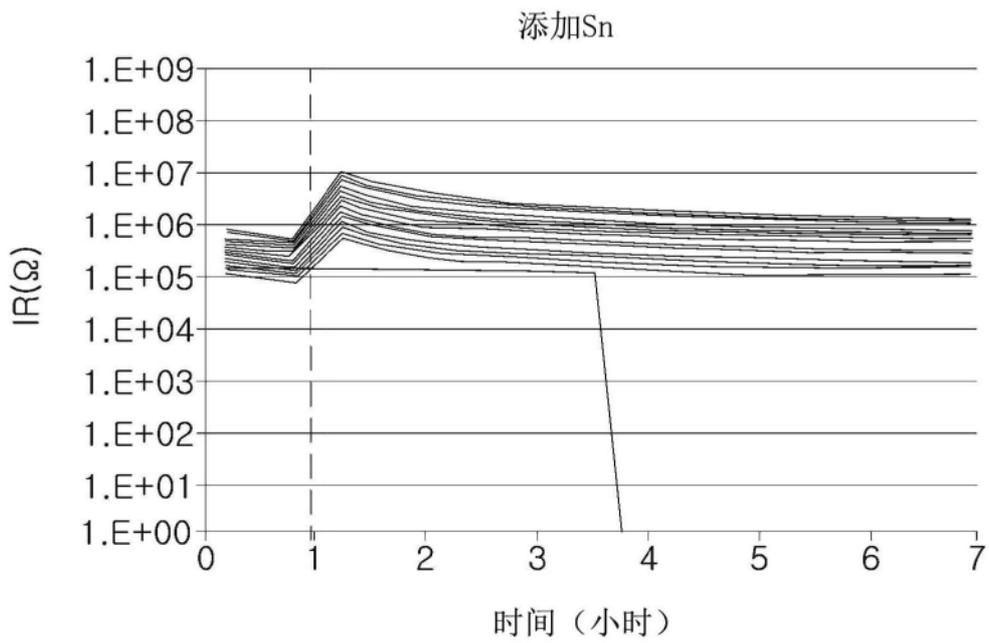


图7B