

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年10月3日(03.10.2024)

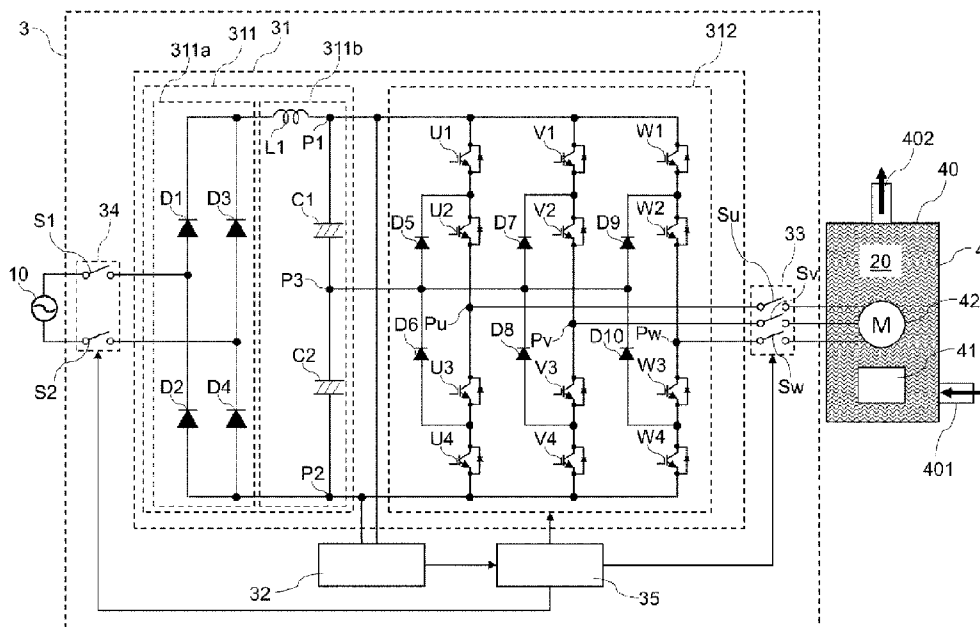


(10) 国際公開番号
WO 2024/203858 A1

- (51) 国際特許分類:
H02M 7/48 (2007.01) *F25B 49/02* (2006.01)
F25B 1/00 (2006.01)
- (21) 国際出願番号: PCT/JP2024/011313
- (22) 国際出願日: 2024年3月22日(22.03.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2023-059379 2023年3月31日(31.03.2023) JP
- (71) 出願人: パナソニックIPマネジメント株式会社 (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) [JP/JP]; 〒5710057 大阪府門真市元町2番6号 Osaka (JP).
- (72) 発明者: 角山 寛規 (TSUNOYAMA, Hironori). 長尾 宣明 (NAGAO, Nobuaki). 林 直毅 (HAYASHI, Naoki). 橋元 任彦 (HASHIMOTO, Takahiko). 鷗田 晃 (HIWATA, Akira).
- (74) 代理人: 山尾 憲人, 外 (YAMAOKA, Norihito et al.); 〒5300017 大阪府大阪市北区角田町8番1号 大阪梅田ツインタワーズ・ノース 青山特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: INVERTER CIRCUIT, DRIVE CIRCUIT, CONTROL DEVICE, REFRIGERATION CYCLE DEVICE, CONTROL METHOD, AND PROGRAM

(54) 発明の名称: インバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法、プログラム



(57) Abstract: Provided are an inverter circuit, a drive circuit, a control device, a refrigeration cycle device, a control method, and a program with which it is possible to shorten the time from the occurrence of an abnormal current to the restriction or stop of the output of AC output power and to improve the suppression of disproportionation reaction. The inverter circuit is included in the drive circuit for driving a compressor of a refrigeration cycle circuit in which a working medium circulates. The inverter circuit includes a plurality of semiconductor switching elements and outputs the AC



WO 2024/203858 A1

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

output power to the compressor on the basis of DC output power. The plurality of semiconductor switching elements include one or more protection semiconductor switching elements having a maximum allowable current of less than 135A.

(57) 要約: 異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にするインバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法、及び、プログラムを提供する。インバータ回路は、作動媒体が循環する冷凍サイクル回路の圧縮機を駆動する駆動回路に含まれる。インバータ回路は、複数の半導体スイッチング素子を含み、直流出力電力に基づいて交流出力電力を圧縮機に出力する。複数の半導体スイッチング素子は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含む。

明 細 書

発明の名称：

インバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法、プログラム

技術分野

[0001] 本開示は、インバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法、及び、プログラムに関する。

背景技術

[0002] 従来から、冷凍サイクル装置用の作動媒体（熱媒体、冷媒）としては、R410Aが多く用いられている。しかしながら、R410Aの地球温暖化係数（Global Warming Potential：GWP）は2090と大きい。そのため、地球温暖化防止の観点から、よりGWPが小さい作動媒体の研究開発が行われている。特許文献1は、R410AよりもGWPが小さい作動媒体として、1, 1, 2-トリフルオロエチレン（HFO1123）を開示する。特許文献2は、R410AよりもGWPが小さい作動媒体として、1, 2-ジフルオロエチレン（HFO1132）を開示する。

[0003] HFO1123及びHFO1132は、R410AよりもGWPが小さいが、それによって、R410Aよりも安定性が低い。例えば、ラジカルの発生により、HFO1123又はHFO1132の不均化反応が進行し、HFO1123及びHFO1132が別の化合物に変化する可能性がある。

[0004] 特許文献3には、「不均化反応は、冷媒が過度に高温高圧となった雰囲気の下で（特に、圧縮機内において）、冷媒に高エネルギーが付加され、又は、レイヤーショート等での放電により冷媒分子と電子との過剰な衝突が発生すると、これらが起点となって発生する。」と記載されている。

[0005] 特許文献3には、「本開示は、圧縮機内の冷媒に高エネルギーが付加されることを防止し、又は、放電空間での冷媒分子と電子との過剰な衝突を防止して、不均化反応の発生を抑制する。これにより、二重結合を有するエチレン

系フッ化炭化水素を含む作動媒体を用いた、信頼性の高い冷凍サイクル装置を提供する。」と記載されている。

[0006] 特許文献3に記載の冷凍サイクル装置は、圧縮機の電動機の入力電流の電流値が、圧縮機の始動時以外の通常運転時における最大電流値の3倍以上に設定された第1の所定値を超えた場合、圧縮機の電動機の入力電流の電流値が、圧縮機の始動時における電流値の2倍以上に設定された第2の所定値を超えた場合、及び、圧縮機の電動機の入力電流の電流値の変化量に基づいて算出された、放電空間での放電電子数が、 1.0×10^{19} 個/秒以上に設定された第3の所定値を超えた場合、の少なくともいずれかの場合に、圧縮機への電力供給の停止、及び、圧縮機の回転数の低下、の少なくともいずれかを行う防護装置を有する。

先行技術文献

特許文献

[0007] 特許文献1：国際公開第2012/157764号

特許文献2：国際公開第2012/157765号

特許文献3：国際公開第2019/172008号

発明の概要

発明が解決しようとする課題

[0008] 特許文献1に開示された冷凍サイクル装置は、圧縮機の電動機の入力電流の電流値を用いて不均化反応の予兆を検出し、防護装置により、圧縮機への電力供給の停止、及び、圧縮機の回転数の低下、の少なくともいずれかを行うことで不均化反応を抑制する。

[0009] 本開示は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にするインバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法、及び、プログラムを提供する。

課題を解決するための手段

- [0010] 本開示の一態様にかかるインバータ回路は、作動媒体が循環する冷凍サイクル回路の圧縮機を駆動する駆動回路に含まれる。インバータ回路は、複数の半導体スイッチング素子を含み、直流出力電力に基づいて交流出力電力を圧縮機に出力する。複数の半導体スイッチング素子は、最大許容電流が135 A未満である1以上の保護用半導体スイッチング素子を含む。
- [0011] 本開示の一態様にかかる駆動回路は、上記のインバータ回路と、電源からの入力電力に基づいて直流出力電力をインバータ回路に出力するコンバータ回路と、を備える。
- [0012] 本開示の一態様にかかる制御装置は、上記の駆動回路と、駆動回路を制御する制御回路と、を備え、制御回路は、圧縮機と駆動回路との少なくとも一方の異常の検出に応じて駆動回路の動作を停止又は制限する。
- [0013] 本開示の一態様にかかる冷凍サイクル装置は、上記の制御装置と、上記の冷凍サイクル回路と、を備える。
- [0014] 本開示の一態様にかかる制御方法は、作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置で実行される制御方法である。駆動回路は、電源からの入力電力に基づいて直流出力電力を出力するコンバータ回路と、複数の半導体スイッチング素子を含み、直流出力電力に基づいて交流出力電力を圧縮機に出力するインバータ回路と、を備える。複数の半導体スイッチング素子は、最大許容電流が135 A未満である1以上の保護用半導体スイッチング素子を含む。制御方法は、圧縮機と駆動回路との少なくとも一方の異常の検出に応じて駆動回路の動作を停止又は制限する。
- [0015] 本開示の一態様にかかるプログラムは、作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置が備えるコンピュータシステムで実行されるプログラムである。駆動回路は、電源からの入力電力に基づいて直流出力電力を出力するコンバータ回路と、複数の半導体スイッチング素子を含み、直流出力電力に基づいて交流出力電力を圧縮機に出力するインバータ回路と、を備える。複数の半導体スイッチング素子は、最大許容電流が135 A未満である1以上の保護用半導体スイッチング素子を含む。プログラムは、コ

ンピュータシステムに、圧縮機と駆動回路との少なくとも一方の異常の検出に応じて駆動回路の動作を停止又は制限させる。

発明の効果

[0016] 本開示の態様は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

図面の簡単な説明

[0017] [図1]実施の形態にかかる冷凍サイクル装置のブロック図

[図2]実施の形態にかかる冷凍サイクル装置の圧縮機及び制御装置の概略図

[図3]実施の形態にかかる制御装置の駆動回路の平滑回路の電圧の波形図

[図4]実施の形態にかかる制御装置の動作のフローチャートの一部

[図5]実施の形態にかかる制御装置の動作のフローチャートの一部

[図6]実施の形態にかかる制御装置の動作のフローチャートの一部

[図7]実施の形態にかかる制御装置の動作のフローチャートの一部

[図8]実施の形態にかかる制御装置の動作のフローチャートの一部

[図9]実施の形態にかかる制御装置の動作のフローチャートの一部

[図10]変形例1にかかる冷凍サイクル装置の圧縮機及び制御装置の概略図

[図11]変形例2にかかる冷凍サイクル装置の圧縮機及び制御装置の概略図

[図12]変形例3にかかる冷凍サイクル装置の圧縮機及び制御装置の概略図

発明を実施するための形態

[0018] [1. 実施の形態]

以下、場合によって図面を参照しながら、本開示の実施の形態について説明する。ただし、以下の実施の形態は、本開示を説明するための例示であり、本開示を以下の内容（例えば、各構成要素の形状、寸法、配置等）に限定する趣旨ではない。上下左右等の位置関係は、特に断らない限り、図面に示す位置関係に基づくものとする。以下の実施の形態において説明する各図は、模式的な図であり、各図中の各構成要素の大きさ及び厚さそれぞれの比が、必ずしも実際の寸法比を反映しているとは限らない。また、各要素の寸法比率は図面に図示された比率に限られるものではない。

[0019] なお、以下の説明において、複数ある構成要素を互いに区別する必要がある場合には、「第1」、「第2」等の接頭辞を構成要素の名称に付すが、構成要素に付した符号により互いに区別可能である場合には、文章の読みやすさを考慮して、「第1」、「第2」等の接頭辞を省略する場合がある。

[0020] [1.1 構成]

図1は、本実施の形態にかかる冷凍サイクル装置1のブロック図である。冷凍サイクル装置1は、例えば、冷房運転及び暖房運転が可能な空気調和器を構成する。冷凍サイクル装置1は、冷凍サイクル回路2と、制御装置3とを備える。

[0021] 冷凍サイクル回路2は、作動媒体が循環する流路を構成する。本実施の形態において、作動媒体は、冷媒成分として、エチレン系フルオロオレフィンを含む。エチレン系フルオロオレフィンは、不均化反応が生じるエチレン系フルオロオレフィンであるとよい。不均化反応が生じるエチレン系フルオロオレフィンの例としては、1,1,2-トリフルオロエチレン(HFO1123)、トランス-1,2-ジフルオロエチレン(HFO1132(E))、シス-1,2-ジフルオロエチレン(HFO-1132(Z))、1,1-ジフルオロエチレン(HFO-1132a)、テトラフルオロエチレン($CF_2=CF_2$, FO1114)、モノフルオロエチレン(HFO-1141)が挙げられる。

[0022] 作動媒体は、複数種類の冷媒成分を含んでよい。作動媒体は、エチレン系フルオロオレフィンを主冷媒成分として、エチレン系フルオロオレフィン以外の化合物を副冷媒成分として含んでもよい。副冷媒成分の例としては、ハイドロフルオロカーボン(HFC)、ハイドロフルオロオレフィン(HFO)、飽和炭化水素、二酸化炭素等が挙げられる。ハイドロフルオロカーボン(HFC)の例としては、ジフルオロメタン、ジフルオロエタン、トリフルオロエタン、テトラフルオロエタン、ペンタフルオロエタン、ペンタフルオロブタン、ヘプタフルオロシクロペンタン等が挙げられる。ハイドロフルオロオレフィン(HFO)の例としては、モノフルオロプロペン、トリフルオ

ロプロペン、テトラフルオロプロペン、ペンタフルオロプロペン、ヘキサフルオロブテン等が挙げられる。飽和炭化水素の例としては、エタン、*n*-プロパン、シクロプロパン、*n*-ブタン、シクロブタン、イソブタン（2-メチルプロパン）、メチルシクロプロパン、*n*-ペンタン、イソペンタン（2-メチルブタン）、ネオペンタン（2, 2-ジメチルプロパン）、メチルシクロブタン等が挙げられる。

[0023] 作動媒体は、エチレン系フルオロオレフィンの不均化反応を抑制する不均化抑制剤を、更に含んでもよい。不均化抑制剤の例としては、飽和炭化水素又はハロアルカンが挙げられる。飽和炭化水素の例としては、エタン、*n*-プロパン、シクロプロパン、*n*-ブタン、シクロブタン、イソブタン（2-メチルプロパン）、メチルシクロプロパン、*n*-ペンタン、イソペンタン（2-メチルブタン）、ネオペンタン（2, 2-ジメチルプロパン）、メチルシクロブタン等が挙げられる。上記の例においては、*n*-プロパンが好ましい。ハロアルカンの例としては、炭素数が1又は2のハロアルカンが挙げられる。炭素数が1のハロアルカン（すなわちハロメタン）の例としては、（モノ）ヨードメタン（ CH_3I ）、ジヨードメタン（ CH_2I_2 ）、ジブロモメタン（ CH_2Br_2 ）、ブロモメタン（ CH_3Br ）、ジクロロメタン（ CH_2Cl_2 ）、クロロヨードメタン（ CH_2ClI ）、ジブロモクロロメタン（ CHBr_2Cl ）、四ヨウ化メタン（ Cl_4 ）、四臭化炭素（ CBr_4 ）、ブロモトリクロロメタン（ CBrCl_3 ）、ジブロモジクロロメタン（ CBr_2Cl_2 ）、トリブロモフルオロメタン（ CBr_3F ）、フルオロジヨードメタン（ CHF_2I ）、ジフルオロジヨードメタン（ CF_2I_2 ）、ジブロモジフルオロメタン（ CBr_2F_2 ）、トリフルオロヨードメタン（ CF_3I ）、ジフルオロヨードメタン（ CHF_2I ）等が挙げられる。炭素数が2のハロアルカン（すなわちハロエタン）の例としては、1, 1, 1-トリフルオロ-2-ヨードエタン（ $\text{CF}_3\text{CH}_2\text{I}$ ）、モノヨードエタン（ $\text{CH}_3\text{CH}_2\text{I}$ ）、モノブロモエタン（ $\text{CH}_3\text{CH}_2\text{Br}$ ）、1, 1, 1-トリヨードエタン（ CH_3Cl_3 ）等が挙げられる。作動媒体は、炭素数が1又は2のハロアルカンの1種類又は

2種類以上を含んでよい。つまり、炭素数が1又は2のハロアルカンは、1種類のみが用いられてもよいし2種類以上が適宜組み合わせられて用いられてもよい。

[0024] ここで、1, 1, 2-トリフルオロエチレン (HF O 1 1 2 3) を含む作動媒体を用いて不均化反応の発生の有無を検証する実験を行った。不均化反応の実験においては、密閉型の耐圧容器 (ステンレス密閉容器、内部容積50 mL) に対して、当該耐圧容器内の内部圧力を測定する圧力センサ (長野計器株式会社製GC 6 1)、当該耐圧容器内の内部温度を測定する熱電対 (Conax Technologies製PL熱電対グランドPL-18-K-A 4-T)、並びに、当該耐圧容器内で放電を発生させるための放電装置を取り付けた。さらに、1, 1, 2-トリフルオロエチレンのガスボンベを圧力調整可能となるように接続した。そして、耐圧容器全体を加熱するためにマントルヒータを設置するとともに、配管部分も加熱できるようにリボンヒータ (株式会社東京技術研究所製フレキシブルリボンヒータ1 m、200 W) を設置した。これにより、不均化反応の実験系を構築した。

[0025] 下表1は、1, 1, 2-トリフルオロエチレン単体、および1, 1, 2-トリフルオロエチレンの含有量が80質量%、n-プロパンの含有量が20質量%となるように調整した混合ガス、および1, 1, 2-トリフルオロエチレンの含有量が91.5質量%、n-プロパンの含有量が7.5質量%、ジフルオロヨードメタンの含有量が1.0質量%となるように調整した混合ガス、および1, 1, 2-トリフルオロエチレンの含有量が69.5質量%、ジフルオロメタンの含有量が22質量%、n-プロパンの含有量が7.5質量%、ジフルオロヨードメタンの含有量が1.0質量%となるように調整した混合ガスを作動媒体とした場合の、不均化反応の発生の有無を示す。例1~2は圧力が2 MP a、例3~5は圧力が6 MP aになる様に調整した。表1におけるピーク電流は、放電時に流れた電流の極大値である。放電回数は、当該条件で一定間隔で放電した回数であり、その回数後に不均化反応を示した場合には、不均化反応の有無に“有”と記載、不均化反応が見られな

い場合には“無”と記載した。

[0026] [表1]

| | ガス種 | GWP | ピーク電流 [A] | 放電回数 | 不均化反応の有無 |
|----|---|-------|-----------|-------|----------|
| 例1 | HF01123 (100 質量%) | < 10 | 80 | > 15回 | 無 |
| 例2 | HF01123 (100 質量%) | < 10 | 135 | 2回 | 有 |
| 例3 | HF01123/n-プロパン =80/20 質量% | < 10 | 100 | >70回 | 無 |
| 例4 | HF01123/n-プロパン/ ジフルオロヨードメタン =91.5/7.5/1.0 質量% | < 10 | 100 | >27回 | 無 |
| 例5 | HF01123/ジフルオロメタン/n-プロ パン/ ジフルオロヨードメタン =69.5/22/7.5/1.0 質量% | < 150 | 100 | >66回 | 無 |

[0027] 表1から、例1においては不均化反応が確認されていない。したがって、ピーク電流が80 A程度の放電を連続的に複数回行ったとしても不均化反応が起こらない。例2に示すように、ピーク電流が大きい場合には、2回の連続放電の後に不均化反応を示す結果が得られた。したがって、ピーク電流の大小によって不均化反応の有無に違いが生じる。不均化反応を抑制するには、ピーク電流を135 A未満にとどめることが好ましい。

[0028] 表1から、例3においては、不均化抑制剤としてn-プロパンを含んだ混合ガスの作動媒体で不均化反応が確認されていない。したがって、不均化抑制剤としてn-プロパンを含んだ作動媒体においても、ピーク電流が100 A程度の放電を連続的に複数回行ったとしても不均化反応が発生する可能性が非常に低いことが確認された。これは、不均化抑制剤を含んだ混合ガスの作動媒体において不均化反応を抑制するには、ピーク電流を135 A未満にとどめることが好ましいことを示している。

[0029] 表1から、例4においては、不均化抑制剤としてn-プロパンとジフルオロヨードメタンを含んだ混合ガスの作動媒体で不均化反応が確認されていない。したがって、不均化抑制剤としてn-プロパンとジフルオロヨードメタンを含んだ作動媒体においても、ピーク電流が100 A程度の放電を連続的に複数回行ったとしても不均化反応が発生する可能性が非常に低いことが確認された。これは、2つ以上の不均化抑制剤を含んだ混合ガスの作動媒体に

において不均化反応を抑制するには、ピーク電流を135 A未満にとどめることが好ましいことを示している。

[0030] 表1から、例5においては、不均化抑制剤としてn-プロパンと異なる不均化抑制剤としてジフルオロメタンと副冷媒成分としてジフルオロヨードメタンとを含んだ混合ガスの作動媒体で不均化反応が確認されていない。したがって、2つ以上の不均化抑制剤と不均化を発生しない副冷媒成分とを含む作動媒体においても、ピーク電流が100 A程度の放電を連続的に複数回行ったとしても不均化反応が発生する可能性が非常に低いことが確認された。これは、2つ以上の不均化抑制剤を含み、1種類以上の副冷媒を含む混合ガスの作動媒体において不均化反応を抑制するには、ピーク電流を135 A未満にとどめることが好ましいことを示している。

[0031] 冷凍サイクル回路2は、圧縮機4と、第1熱交換器5と、膨張弁6と、第2熱交換器7と、四方弁8とを備える。

[0032] 冷凍サイクル装置1は、室外機1aと、室内機1bとを含む。室外機1aは、制御装置3と、圧縮機4と、第1熱交換器5と、膨張弁6と、四方弁8とを含む。室外機1aは、更に、第1熱交換器5での熱交換を促進するための第1送風機5aを備える。室内機1bは、第2熱交換器7を含む。室内機1bは、更に、第2熱交換器7での熱交換を促進するための第2送風機7aを備える。

[0033] 冷凍サイクル回路2において、圧縮機4は、作動媒体を圧縮し、作動媒体の圧力を高くする。圧縮機4については後に詳しく説明する。第1熱交換器5及び第2熱交換器7は、冷凍サイクル回路2を循環する作動媒体と外部の空気（例えば、外気又は室内空気）との間で熱交換を行う。膨張弁6は、作動媒体の圧力（蒸発圧力）の調整及び作動媒体の流量の調整を行う。四方弁8は、冷凍サイクル回路2を循環する作動媒体の方向を、冷房運転に対応する第1方向と、暖房運転に対応する第2方向とで切り替える。

[0034] 本実施の形態において、第1方向は、図1において実線の矢印A1で示すように、作動媒体が、冷凍サイクル回路2を、圧縮機4、第1熱交換器5、

膨張弁 6、第 2 熱交換器 7 の順に循環する方向である。

[0035] 冷房運転では、圧縮機 4 はガス状の作動媒体を圧縮して吐出し、これによりガス状の作動媒体は四方弁 8 を介して第 1 熱交換器 5 に送出される。第 1 熱交換器 5 は外気とガス状の作動媒体との熱交換を行い、ガス状の作動媒体は凝縮して液化する。液状の作動媒体は膨張弁 6 により減圧され、第 2 熱交換器 7 に送出される。第 2 熱交換器 7 では、液状の作動媒体と室内空気との熱交換を行い、ガス状の作動媒体が蒸発してガス状の作動媒体となる。ガス状の作動媒体は、四方弁 8 を介して圧縮機 4 に戻る。冷房運転において、第 1 熱交換器 5 が凝縮器として機能し、第 2 熱交換器 7 が蒸発器として機能する。したがって、室内機 1 b は、冷房時には第 2 熱交換器 7 での熱交換により冷却された空気を室内に送風する。

[0036] 本実施の形態において、第 2 方向は、図 1 において破線の矢印 A 2 で示すように、作動媒体が、冷凍サイクル回路 2 を、圧縮機 4、第 2 熱交換器 7、膨張弁 6、第 1 熱交換器 5 の順に循環する方向である。

[0037] 暖房運転では、圧縮機 4 はガス状の作動媒体を圧縮して吐出し、これによりガス状の作動媒体は四方弁 8 を介して第 2 熱交換器 7 に送出される。第 2 熱交換器 7 は室内空気とガス状の作動媒体との熱交換を行い、ガス状の作動媒体は凝縮して液化する。液状の作動媒体は膨張弁 6 により減圧され、第 1 熱交換器 5 に送出される。第 1 熱交換器 5 では、液状の作動媒体と外気との熱交換を行い、ガス状の作動媒体が蒸発してガス状の作動媒体となる。ガス状の作動媒体は、四方弁 8 を介して圧縮機 4 に戻る。暖房運転において、第 1 熱交換器 5 が蒸発器として機能し、第 2 熱交換器 7 が凝縮器として機能する。したがって、室内機 1 b は、暖房時には第 2 熱交換器 7 での熱交換により暖められた空気を室内に送風する。

[0038] 制御装置 3 は、冷凍サイクル回路 2 の圧縮機 4 を制御する。図 2 は、圧縮機 4 及び制御装置 3 の概略図である。

[0039] 圧縮機 4 は、例えば、密閉圧縮機である。圧縮機 4 は、ロータリ式、スクロール式、又はその他の周知の方式であってよい。圧縮機 4 は、密閉容器 4

0と、圧縮機構41と、電動機42とを備える。

[0040] 密閉容器40は、作動媒体20の流路を構成する。密閉容器40は、吸入管401及び吐出管402を有する。作動媒体20は、吸入管401から密閉容器40内に吸入され、圧縮機構41により圧縮された後に、吐出管402から密閉容器40外に吐出される。密閉容器40の内部は高温高压の作動媒体20と潤滑油で満たされる。密閉容器40の底部は、作動媒体20と潤滑油との混合液を溜める貯油部を構成する。

[0041] 圧縮機構41は、密閉容器40内に位置し、作動媒体を圧縮する。圧縮機構41は、従来周知の構成であってよい。圧縮機構41は、例えば、圧縮室を形成するシリンダと、シリンダ内の圧縮室に配置したローリングピストンと、ローリングピストンに結合されるクランクシャフトとを有する。

[0042] 電動機42は、密閉容器40内に位置し、圧縮機構41を動作させる。電動機42は、例えば、ブラシレスモータ（三相ブラシレスモータ）である。電動機42は、例えば、圧縮機構41のクランクシャフトに固定された回転子と、回転子の周囲に設けられた固定子とを備える。固定子は、例えば、固定子鉄心（電磁鋼板等）に絶縁紙等の絶縁部材を介して固定子巻線（マグネットワイヤ等）を集中又は分散巻し構成される。固定子巻線は絶縁部材によって被覆される。絶縁部材の例としては、ポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、アラミドポリマー、ポリフェニレンサルファイド（PPS）、ポリテトラフルオロエチレン（PTFE）等が挙げられる。

[0043] 圧縮機4は、圧縮機構41の圧縮室での液圧縮を防止するためにアキュムレータを備えてよい。アキュムレータは、作動媒体をガス状の作動媒体と液状の作動媒体とに分離し、ガス状の作動媒体だけを吸入管401から密閉容器40の内部に導く。

[0044] 制御装置3は、駆動回路31と、状態検出回路32と、第1防護装置33と、第2防護装置34と、制御回路35とを備える。

[0045] 駆動回路31は、電源10からの入力電力に基づいて電動機42を駆動す

る。本実施の形態において、電源10は交流電源であり、入力電力は交流電力である。駆動回路31は、コンバータ回路311と、インバータ回路312とを含む。

[0046] コンバータ回路311は、電源10からの入力電力に基づいて直流出力電力を出力する。より詳細には、コンバータ回路311は、電源10からの入力電力に基づいて電圧が第1電圧となるように直流出力電力を出力する。つまり、コンバータ回路311は、直流出力電力の電圧が第1電圧となるように、入力電力を直流出力電力に変換する。第1電圧は、駆動回路31の定格電圧に対応する。

[0047] コンバータ回路311は、整流回路311a及び平滑回路311bを含む。

[0048] 整流回路311aは、複数のダイオードD1～D4で構成されるダイオードブリッジである。整流回路311aの入力端子（ダイオードD1，D2の接続点、及び、ダイオードD3，D4の接続点）間に電源10が接続され、整流回路311aの出力端子（ダイオードD1，D3の接続点、及び、ダイオードD2，D4の接続点）間に平滑回路311bが接続される。

[0049] 平滑回路311bは、整流回路311aの出力端子間の電圧を平滑して出力する。平滑回路311bにより、直流出力電力の電圧が第1電圧に設定される。平滑回路311bは、インダクタL1及び平滑コンデンサC1，C2の直列回路を備える。平滑回路311bでは、インダクタL1と平滑コンデンサC1との接続点が、第1電圧に対応する電圧を出力する第1出力点P1である。平滑回路311bでは、ダイオードD2，D4の接続点と平滑コンデンサC2との接続点が、第1出力点P1での電圧より低い電圧を出力する第2出力点P2である。第1出力点P1と第2出力点P2は、直流出力電力の電圧を規定する。つまり、第1及び第2出力点P1，P2間の電圧が、直流出力電力の電圧に対応する。平滑回路311bでは、平滑コンデンサC1と平滑コンデンサC2との接続点が、第1出力点P1での電圧と第2出力点P2での電圧との間の電圧を出力する第3出力点P3である。第1出力点P

1、第2出力点P2及び第3出力点P3の関係においては、第1出力点P1は高電圧側の出力点（高電圧点）、第2出力点P2は低電圧側の出力点（低電圧点）、第3出力点P3は中間電圧点である。平滑回路311bにおいて、平滑コンデンサC1と平滑コンデンサC2とは静電容量が等しい。そのため、第1出力点P1での電圧と第3出力点P3での電圧との間の電圧と、第2出力点P2での電圧と第3出力点P3での電圧との間の電圧とは等しい。第1出力点P1と第2出力点P2との間の電圧（これは第1電圧に対応する）をEとすると、第1出力点P1と第3出力点P3との間の電圧は $E/2$ であり、同様に、第2出力点P2と第3出力点P3との間の電圧は $E/2$ である。これにより、駆動回路31は、E、 $E/2$ 、0、 $-E/2$ 、 $-E$ の5レベルの電圧を与えることができる。

[0050] インバータ回路312は、コンバータ回路311からの直流出力電力に基づいて、電動機42に交流出力電力を出力する。本実施の形態では、交流出力電力は、三相交流電力である。インバータ回路312は、複数の半導体スイッチング素子U1～U4、V1～V4、W1～W4を備える。

[0051] 半導体スイッチング素子U1～U4、V1～V4、及び、W1～W4は、各々、直列回路を構成し、第1出力点P1と第2出力点P2との間に接続される。

[0052] 半導体スイッチング素子U1、U2の接続点、半導体スイッチング素子V1、V2の接続点及び半導体スイッチング素子W1、W2の接続点は、ダイオードD5、ダイオードD7及びダイオードD9を介して第3出力点P3に、それぞれ接続される。

[0053] ダイオードD5、D7、D9のアノードは第3出力点P3に接続され、ダイオードD5、D7、D9のカソードは半導体スイッチング素子U1、U2の接続点、半導体スイッチング素子V1、V2の接続点及び半導体スイッチング素子W1、W2の接続点にそれぞれ接続される。

[0054] 半導体スイッチング素子U2、U3の接続点は、電動機42のU相の入力端子に接続されるU相出力端子Puを構成する。半導体スイッチング素子V

2, V3の接続点は、電動機42のV相の入力端子に接続されるV相出力端子P_vを構成する。半導体スイッチング素子W2, W3の接続点は、電動機42のW相の入力端子に接続されるW相出力端子P_wを構成する。

[0055] 半導体スイッチング素子U3, U4の接続点、半導体スイッチング素子V3, V4の接続点及び半導体スイッチング素子W3, W4の接続点は、ダイオードD6、ダイオードD8及びダイオードD10を介して第3出力点P3に、それぞれ接続される。

[0056] ダイオードD6, D8, D10のカソードは第3出力点P3に接続され、ダイオードD6, D8, D10のアノードは半導体スイッチング素子U3, U4の接続点、半導体スイッチング素子V3, V4の接続点及び半導体スイッチング素子W3, W4の接続点にそれぞれ接続される。

[0057] 本実施の形態では、複数の半導体スイッチング素子U1~U4, V1~V4, W1~W4の最大許容電流は、駆動回路31又は圧縮機4での異常（アーク放電、レイヤーショート等）に起因する瞬間的な異常電流、例えば、瞬間的な放電電流に基づいて設定される。本発明者らは、試験等により、 μs ~サブms程度の瞬間的な異常電流の電流値が135Aである場合が多いとの知見を得た。そこで、複数の半導体スイッチング素子U1~U4, V1~V4, W1~W4は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含むように構成される。つまり、瞬間的な異常電流が生じた場合には、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。これによって、駆動回路31から電動機42への交流出力電力の出力が制限又は停止される。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体20の不均化反応の抑制の向上が可能になる。保護用半導体スイッチング素子の最大許容電流は、130A以下であってよく、120A以下であってよく、110A以下であってよく、100A以下であってよい。最大許容電流が小さいほど、異常電流によって保護用半導体スイッチング素子が破損するまでの時間が短くなり、異常電流によ

て保護用半導体スイッチング素子が破損する可能性が高くなることが期待される。ただし、保護用半導体スイッチング素子の最大許容電流は、通常時には破損しないように設定されることが望ましい。

[0058] 本実施の形態では、半導体スイッチング素子U1, U4, V1, V4, W1, W4の最大許容電流が135A未満であり、半導体スイッチング素子U2, U3, V2, V3, W2, W3の最大許容電流は135A以上である。半導体スイッチング素子U1, U4, V1, V4, W1, W4が、保護用半導体スイッチング素子として機能する。

[0059] インバータ回路312において、半導体スイッチング素子U1, U2, V1, V2, W1, W2は、第1出力点P1と電動機42との間に接続される第1半導体スイッチング素子群を構成する。半導体スイッチング素子U3, U4, V3, V4, W3, W4は、第2出力点P2と電動機42との間に接続される第2半導体スイッチング素子群を構成する。

[0060] 半導体スイッチング素子U1, U2は、第1出力点P1と電動機42のU相入力端子との間に接続されるU相第1半導体スイッチング素子群を構成する。U相第1半導体スイッチング素子群は、半導体スイッチング素子U1, U2の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子U1を含む。半導体スイッチング素子U1は、半導体スイッチング素子U1, U2のうち、第1出力点P1側の半導体スイッチング素子である。

[0061] 半導体スイッチング素子U3, U4は、第2出力点P2と電動機42のU相入力端子との間に接続されるU相第2半導体スイッチング素子群を構成する。U相第2半導体スイッチング素子群は、半導体スイッチング素子U3, U4の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子U4を含む。半導体スイッチング素子U4は、半導体スイッチング素子U3, U4のうち、第2出力点P2側の半導体スイッチング素子である。

[0062] 下表2は、半導体スイッチング素子U1~U4のオンオフと、U相出力端

子 P_u での U 相出力電圧 V_u との関係を示す。表 2 において、半導体スイッチング素子 $U_1 \sim U_4$ について、「1」はオン、「0」はオフを示す。第 1 出力点 P_1 と第 2 出力点 P_2 との電位差を E 、第 3 出力点 P_3 での電圧を 0 として、U 相出力電圧 V_u を表している。

[0063] [表2]

| U_1 | U_2 | U_3 | U_4 | V_u |
|-------|-------|-------|-------|--------|
| 1 | 1 | 0 | 0 | $E/2$ |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | $-E/2$ |

[0064] 上表 2 から、半導体スイッチング素子 U_1 、 U_4 を保護用半導体スイッチング素子とすることで、効率的に異常電流を防止できることがわかる。

[0065] 半導体スイッチング素子 V_1 、 V_2 は、第 1 出力点 P_1 と電動機 4 2 の V 相入力端子との間に接続される V 相第 1 半導体スイッチング素子群を構成する。V 相第 1 半導体スイッチング素子群は、半導体スイッチング素子 V_1 、 V_2 の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子 V_1 を含む。半導体スイッチング素子 V_1 は、半導体スイッチング素子 V_1 、 V_2 のうち、第 1 出力点 P_1 側の半導体スイッチング素子である。

[0066] 半導体スイッチング素子 V_3 、 V_4 は、第 2 出力点 P_2 と電動機 4 2 の V 相入力端子との間に接続される V 相第 2 半導体スイッチング素子群を構成する。V 相第 2 半導体スイッチング素子群は、半導体スイッチング素子 V_3 、 V_4 の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子 V_4 を含む。半導体スイッチング素子 V_4 は、半導体スイッチング素子 V_3 、 V_4 のうち、第 2 出力点 P_2 側の半導体スイッチング素子である。

[0067] 下表 3 は、半導体スイッチング素子 $V_1 \sim V_4$ のオンオフと、V 相出力端子 P_v での V 相出力電圧 V_v との関係を示す。表 3 において、半導体スイッチング素子 $V_1 \sim V_4$ について、「1」はオン、「0」はオフを示す。第 1 出力点 P_1 と第 2 出力点 P_2 との電位差を E 、第 3 出力点 P_3 での電圧を 0

として、V相出力電圧 V_v を表している。

[0068] [表3]

| V 1 | V 2 | V 3 | V 4 | V v |
|-----|-----|-----|-----|------|
| 1 | 1 | 0 | 0 | E/2 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | -E/2 |

[0069] 上表3から、半導体スイッチング素子V 1, V 4を保護用半導体スイッチング素子とすることで、効率的に異常電流を防止できることがわかる。

[0070] 半導体スイッチング素子W 1, W 2は、第1出力点P 1と電動機4 2のW相入力端子との間に接続されるW相第1半導体スイッチング素子群を構成する。W相第1半導体スイッチング素子群は、半導体スイッチング素子W 1, W 2の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子W 1を含む。半導体スイッチング素子W 1は、半導体スイッチング素子W 1, W 2のうち、第1出力点P 1側の半導体スイッチング素子である。

[0071] 半導体スイッチング素子W 3, W 4は、第2出力点P 2と電動機4 2のW相入力端子との間に接続されるW相第2半導体スイッチング素子群を構成する。W相第2半導体スイッチング素子群は、半導体スイッチング素子W 3, W 4の直列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子W 4を含む。半導体スイッチング素子W 4は、半導体スイッチング素子W 3, W 4のうち、第2出力点P 2側の半導体スイッチング素子である。

[0072] 下表4は、半導体スイッチング素子W 1~W 4のオンオフと、W相出力端子P wでのW相出力電圧 V_w との関係を示す。表3において、半導体スイッチング素子W 1~W 4について、「1」はオン、「0」はオフを示す。第1出力点P 1と第2出力点P 2との電位差をE、第3出力点P 3での電圧を0として、W相出力電圧 V_w を表している。

[0073]

[表4]

| W 1 | W 2 | W 3 | W 4 | W v |
|-----|-----|-----|-----|------|
| 1 | 1 | 0 | 0 | E/2 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | -E/2 |

[0074] 上表4から、半導体スイッチング素子W 1, W 4を保護用半導体スイッチング素子とすることで、効率的に異常電流を防止できることがわかる。

[0075] 半導体スイッチング素子U 2, U 3, V 2, V 3, W 2, W 3は、第3出力点P 3と電動機4 2との間に接続される第3半導体スイッチング素子群を構成する。特に、半導体スイッチング素子U 2, U 3は、第3出力点P 3と電動機4 2のU相入力端子との間に接続されるU相第3半導体スイッチング素子群を構成する。半導体スイッチング素子V 2, V 3は、第3出力点P 3と電動機4 2のV相入力端子との間に接続されるV相第3半導体スイッチング素子群を構成する。半導体スイッチング素子W 2, W 3は、第3出力点P 3と電動機4 2のW相入力端子との間に接続されるW相第3半導体スイッチング素子群を構成する。

[0076] コンバータ回路3 1 1は、第1～第3出力点P 1～P 3を含む複数の出力点を有する。インバータ回路3 1 2は、第1出力点P 1と電動機4 2との間に接続される第1半導体スイッチング素子群（半導体スイッチング素子U 1, U 2, V 1, V 2, W 1, W 2）と、第2出力点P 2と電動機4 2との間に接続される第2半導体スイッチング素子群（半導体スイッチング素子U 3, U 4, V 3, V 4, W 3, W 4）と、第3出力点P 3と電動機4 2との間に接続される第3半導体スイッチング素子群（半導体スイッチング素子U 2, U 3, V 2, V 3, W 2, W 3）とを含む複数の半導体スイッチング素子群を有する。駆動回路3 1は、いわゆるマルチレベルインバータ、特に、3レベルインバータである。

[0077] 上述したように、複数の半導体スイッチング素子U 1～U 4, V 1～V 4, W 1～W 4は、交流出力電力の相毎に、第1出力点P 1と電動機4 2との間に接続される第1半導体スイッチング素子群と、第2出力点P 2と電動機

4 2 との間に接続される第 2 半導体スイッチング素子群と、を含む。第 1 半導体スイッチング素子群と第 2 半導体スイッチング素子群との各々は、1 以上の保護用半導体スイッチング素子の 1 以上を含む。この構成は、交流出力電力のいずれの相においても、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。そのため、異常電流による異常現象の発生の可能性を低減でき、作動媒体 20 の不均化反応の抑制の向上が可能になる。

[0078] インバータ回路 3 1 2 において、半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 は、例えば、トランジスタである。トランジスタとしては、IGBT (絶縁ゲート型バイポーラトランジスタ)、MOSFET (金属酸化膜半導体電界効果トランジスタ)、バイポーラトランジスタが挙げられる。IGBT としては、Si-IGBT、SiC-IGBT が挙げられる。MOSFET としては、Si-MOSFET、SiC-MOSFET が挙げられる。本実施の形態では、半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 は、いずれも、IGBT である。

[0079] 状態検出回路 3 2 は、駆動回路 3 1 の状態を検出する。駆動回路 3 1 の状態は、コンバータ回路 3 1 1 の直流出力電力の電圧である。本実施の形態において、状態検出回路 3 2 は、コンバータ回路 3 1 1 の直流出力電力を検出し、直流出力電力の電圧を示す検出電圧を出力する電圧検出器である。本実施の形態では、状態検出回路 3 2 は、コンバータ回路 3 1 1 の平滑回路 3 1 1 b の出力端間、つまり、第 1 出力点 P 1 と第 2 出力点 P 2 との間に接続される分圧回路を含み、分圧回路から得られる電圧に基づいて、検出電圧を出力する。また、状態検出回路 3 2 は、分圧回路及び差動アンプの出力に基づいて、検出電圧を出力してもよい。一例として、差動アンプの非反転入力端子及び反転入力端子は、分圧回路の抵抗の両端にそれぞれ接続され、差動アンプは、当該抵抗にかかる電圧を検出電圧として出力でき得る。差動アンプを用いることでフローティング状態の電位差を検出することができ、検出電圧の精度の向上が可能になる。状態検出回路 3 2 が駆動回路 3 1 に接続され

る位置は、特に限定されず、コンバータ回路311の直流出力電力を検出できる位置であればよい。コンバータ回路311の直流出力電力を検出できる位置は、コンバータ回路311内に限らず、インバータ回路312内において、第1出力点P1及び第2出力点P2それぞれと回路的に等価な位置であってよい。分圧回路は、従来周知の構成を採用できるから、詳細な説明は省略する。

[0080] 第1防護装置33は、交流出力電力の出力を停止するために設けられる。第1防護装置33は、駆動回路31と電動機42との間に介在されるスイッチSu, Sv, Swを備える。スイッチSu, Sv, Swは、電動機42のU相、V相、W相の入力端子と、U相出力端子Pu, Pv, Pwとの間にそれぞれ接続される。スイッチSu, Sv, Swは、例えば、半導体スイッチ、電磁リレー等の制御可能なスイッチであればよい。第1防護装置33は、スイッチSu, Sv, Swが閉じているオン状態では、駆動回路31から電動機42への交流出力電力の出力を可能にし、スイッチSu, Sv, Swが開いているオフ状態では、駆動回路31から電動機42への交流出力電力の出力を停止する。

[0081] 第2防護装置34は、入力電力の入力を停止するために設けられる。第2防護装置34は、駆動回路31と電源10との間に介在されるスイッチS1, S2を備える。スイッチS1, S2は、整流回路311aの入力端子と電源10との間にそれぞれ接続される。スイッチS1, S2は、例えば、半導体スイッチ、電磁リレー等の制御可能なスイッチであればよい。第2防護装置34は、スイッチS1, S2が閉じているオン状態では、電源10から駆動回路31への入力電力の入力を可能にし、スイッチS1, S2が開いているオフ状態では、電源10から駆動回路31への入力電力の入力を停止する。

[0082] 制御回路35は、例えば、1以上のプロセッサ（マイクロプロセッサ）と1以上のメモリとを少なくとも含むコンピュータシステムにより実現され得る。コンピュータシステムは、1以上のA/Dコンバータを含んでいてもよ

い。例えば、1以上のA/Dコンバータは、状態検出回路32からの検出電圧をアナログ形式からデジタル形式に変換するために用いられる。制御回路35は、駆動回路31、第1防護装置33及び第2防護装置34を制御する。特に、制御回路35は、駆動回路31が電動機42を動作させるように駆動回路31のインバータ回路312の複数の半導体スイッチング素子群のPWM制御を実行する。より詳細には、制御回路35は、インバータ回路312が、平滑回路311bからの直流出力電力に基づいて、電動機42に交流出力電力（三相交流電力）を供給するように、駆動回路31のインバータ回路312の複数の半導体スイッチング素子U1～U4，V1～V4，W1～W4のスイッチングを制御する。

[0083] 半導体スイッチング素子U1～U4については、半導体スイッチング素子U1，U2がオン、半導体スイッチング素子U3，U4がオフの第1状態と、半導体スイッチング素子U3，U4がオン、半導体スイッチング素子U1，U2がオフの第2状態と、半導体スイッチング素子U2，U3がオン、半導体スイッチング素子U1，U4がオフの第3状態とがある。U相出力端子Puの電圧は、第1状態では $E/2$ 、第2状態では $-E/2$ 、第3状態では0となる。

[0084] 半導体スイッチング素子V1～V4については、半導体スイッチング素子V1，V2がオン、半導体スイッチング素子V3，V4がオフの第1状態と、半導体スイッチング素子V3，V4がオン、半導体スイッチング素子V1，V2がオフの第2状態と、半導体スイッチング素子V2，V3がオン、半導体スイッチング素子V1，V4がオフの第3状態とがある。V相出力端子Pvの電圧は、第1状態では $E/2$ 、第2状態では $-E/2$ 、第3状態では0となる。

[0085] 半導体スイッチング素子W1～W4については、半導体スイッチング素子W1，W2がオン、半導体スイッチング素子W3，W4がオフの第1状態と、半導体スイッチング素子W3，W4がオン、半導体スイッチング素子W1，W2がオフの第2状態と、半導体スイッチング素子W2，W3がオン、半

導体スイッチング素子W1, W4がオフの第3状態とがある。W相出力端子Pwの電圧は、第1状態では $E/2$ 、第2状態では $-E/2$ 、第3状態では0となる。

[0086] このように、駆動回路31は、 E 、 $E/2$ 、0、 $-E/2$ 、 $-E$ の5レベルの電圧を与えることができる。

[0087] 制御回路35は、例えば、三相交流のU相、V相及びW相の正弦波交流電圧にそれぞれ対応するU相、V相及びW相出力電圧指令値、並びに、第1及び第2キャリア三角波に基づいて、駆動回路31のインバータ回路312の半導体スイッチング素子U1~U4, V1~V4, W1~W4のスイッチングを制御する。第1キャリア三角波の値は0以上であり、第2キャリア三角波の値は0以下である。駆動回路31は、 E 、 $E/2$ 、0、 $-E/2$ 、 $-E$ の5レベルの電圧を与えることができるため、電動機42のU相入力端子とV相入力端子との間の電圧、電動機42のV相入力端子とW相入力端子との間の電圧、及び、電動機42のW相入力端子とU相入力端子との間の電圧のそれぞれをより正弦波に近付けることができる。

[0088] 制御回路35は、さらに、状態検出回路32からの検出電圧に基づいて、冷凍サイクル回路2を循環する作動媒体20の不均化反応を抑制するための処理を実行する。

[0089] 作動媒体20の不均化反応の要因は、熱とラジカルであると考えられる。例えば、高温高圧下でラジカルが生成された場合に、作動媒体20の不均化反応が進行すると考えられる。ラジカルは、例えば、圧縮機4又は駆動回路31で何らかの異常が発生した場合に生じ得る放電現象により生成される可能性がある。

[0090] 本発明者らは、圧縮機4において放電現象が発生した場合に、コンバータ回路311の直流出力電力の電圧、つまり、駆動回路31の平滑回路311bの電圧に急峻な変化が生じることを見出した。図3は、コンバータ回路311の直流出力電力の電圧の波形図である。図3では、時間 $t_{11} \sim t_{12}$, $t_{21} \sim t_{22}$, $t_{31} \sim t_{32}$, $t_{41} \sim t_{42}$, $t_{51} \sim t_{52}$ において

直流出力電流の電圧が緩やかに低下しているが、この電圧の低下は、インバータ回路312の半導体スイッチング素子U1~U4, V1~V4, W1~W4のスイッチングによる。インバータ回路312のスイッチング周波数は、例えば、1.0kHz~5.0kHzである場合、時間t11と時間t21との間の時間は、約0.2~1.0ms程度である。ここで、時間t33において、直流出力電流の電圧の急峻な低下が見られ、これは、放電現象の発生に起因すると考えられる。

[0091] このような観点から、制御回路35は、状態検出回路32からの検出電圧に基づいて放電現象が生じたかどうかの判定をし、放電現象が生じていると判定した場合には、冷凍サイクル回路2を循環する作動媒体の不均化反応を抑制するため、駆動回路31の動作を停止又は制限する。

[0092] 制御装置3では、駆動回路31から電動機42に実際に流れている電流に生じる変化ではなく、駆動回路31の内部の直流出力電力（平滑回路311bの電圧）に生じる変化に基づいて、不均化反応の予兆の検出を行う。放電現象の時間スケールは、駆動回路31での平滑化（整流化）の時間スケールより短い。例えば、放電現象の時間スケールは、 μ sオーダーである。そのため、駆動回路31の内部の直流出力電力により、放電現象が生じているかどうかを判定できる。そして、駆動回路31から電動機42に実際に流れている電流の計測よりも、駆動回路31の内部の直流出力電力（平滑回路311bの電圧）の計測のほうがより短時間、短周期で行える。これは、作動媒体20の不均化反応の予兆の検出の早期化を可能にする。このように作動媒体20の不均化反応の予兆をより早期に検出できれば、不均化反応の抑制をより早期に行うことのできるから、不均化反応の抑制の向上が可能になる。

[0093] 本実施の形態では、制御回路35は、検出電圧が第1電圧以下の第2電圧未満になると駆動回路31の動作を停止又は制限する。第2電圧は、圧縮機4又は駆動回路31で何らかの異常が発生した場合に生じ得る放電現象が起きたかどうかを判定するために設定される。図3を参照すると、直流出力電流の通常時の電圧（第1電圧）をEとすれば、放電現象によって直流出力電

流の電圧は、 $0.8E$ 以下、さらには $0.3E$ 以下になることが観測された。この点から、第2電圧は、第1電圧の 0.3 倍以上 0.8 倍以下であることが好ましい。本実施の形態では、第2電圧は、第1電圧の 0.8 倍である。

[0094] 駆動回路31の動作の停止は、交流出力電力の出力の停止、直流出力電力の出力の停止、又は、入力電力の入力の停止のいずれかにより実現可能である。駆動回路31の動作の制限は、交流出力電力の振幅の設定値の低下、又は、交流出力電力の周波数の設定値の低下により実現可能である。

[0095] 本実施の形態では、制御回路35は、第1防護装置33をオフ状態に設定して電動機42を駆動回路31から電氣的に分離し、交流出力電力の出力を停止させる。交流出力電力の出力を再開させる場合、制御回路35は、第1防護装置33をオン状態に設定して電動機42を駆動回路31に接続する。

[0096] 本実施の形態では、制御回路35は、駆動回路31を制御して、交流出力電力の振幅の設定値を低下させる。本実施の形態では、駆動回路31は、 E 、 $E/2$ 、 0 、 $-E/2$ 、 $-E$ の5レベルの電圧を与えることができるため、交流出力電力の振幅の設定値を、 E から $E/2$ に変更する。この場合、交流出力電力の振幅の設定値が E であるときよりも、電動機42の回転速度が低下する。

[0097] 入力電力の入力を停止すると、結果として交流出力電力の出力が停止する。本実施の形態では、制御回路35は、第2防護装置34をオフ状態に設定して電源10を駆動回路31から電氣的に分離し、交流出力電力の出力を停止させる。入力電力の入力を再開させる場合、制御回路35は、第2防護装置34をオン状態に設定して電源10を駆動回路31に接続する。

[0098] 制御回路35は、検出電圧が第2電圧未満になった回数に応じて、異なる方法で駆動回路31の動作を停止又は制限する。特に、制御回路35は、検出電圧が第2電圧未満になった回数が増えるほど、不均化反応の抑制の度合いがより高い処理を実行する。これによって、制御装置3は、短時間に連続的に比較的軽微な放電現象が起きた場合であっても、不均化反応の抑制を可

能にする。例えば、低エネルギーの異常状態（放電）が連続的に起こることで所定のエネルギーを超えて不均化反応が誘起されることを防止し、作動媒体 20 の利用の安全性を向上できる。

[0099] 制御回路 35 は、最初に検出電圧が第 2 電圧未満になった第 1 時間と次に検出電圧が第 2 電圧未満になった第 2 時間との時間差に応じて、異なる方法で駆動回路 31 の動作を停止又は制限する。特に、制御回路 35 は、時間差が短いほど、不均化反応の抑制の度合いがより高い処理を実行する。これによって、制御装置 3 は、短時間に連続的に比較的軽微な放電現象が起きた場合であっても、不均化反応の抑制を可能にする。これによって、例えば、低エネルギーの異常状態（放電）が連続的に起こることで所定のエネルギーを超えて不均化反応が誘起されることを防止し、作動媒体 20 の利用の安全性を向上できる。

[0100] 不均化反応を抑制するための処理は、例えば、第 1 処理～第 3 処理を含む。第 1 処理は、交流出力電力の出力を停止し、待機時間の経過後に交流出力電力の出力を再開する処理である。第 2 処理は、交流出力電力の出力を停止し、待機時間の経過後に交流出力電力の振幅の設定値を低下させて動作させる処理である。第 3 処理は、交流出力電力の出力を停止し、入力電力の入力を停止する処理である。第 1 処理～第 3 処理であれば、第 3 処理、第 2 処理、第 1 処理の順に、不均化反応の抑制の度合いが高い。第 1 処理又は第 2 処理においても、待機時間が長いほど、不均化反応の抑制の度合いが高い。

[0101] 次に、制御装置 3 の制御回路 35 の動作の一例について図 4～図 9 を参照して簡単に説明する。図 4～図 9 の各々は制御装置 3 の制御回路 35 の動作のフローチャートの一部であり、図 4～図 9 を組み合わせて一つのフローチャートが完成する。

[0102] 図 4 を参照する。制御回路 35 は、駆動回路 31 により電源 10 の入力電力に基づいて交流出力電力を電動機 42 に出力し、圧縮機 4 を駆動させる。制御回路 35 は、異常回数を 0 に設定する (S10)。異常回数は、検出電圧が第 2 電圧未満となった回数を示す。異常回数の多さは不均化反応の発生

の可能性の高さの指標となる。

- [0103] 制御回路35は、状態検出回路32から検出電圧を取得する(S11)。
制御回路35は、検出電圧が第2電圧未満かどうかを判定する(S12)。
- [0104] 検出電圧が第2電圧未満でない場合(S12:NO)、ステップS10に戻る。ステップS11、S12により、制御回路35は、所定周期で検出電圧が第2電圧未満かどうかを判定する。ここでの所定周期は、インバータ回路312の基準周波数(例えば、1000~5000Hz)に対応する周期より短いことが好ましい。
- [0105] ステップS12において、検出電圧が第2電圧未満である場合(S12:YES)、制御回路35は、異常回数を1加算し(S13)、異常回数が1以下かどうかを判定する(S14)。
- [0106] ステップS14において、異常回数が1以下である場合(S14:YES)、制御回路35は、第1防護装置33をオフ状態に設定して交流出力電力の出力を停止させる(S15)。制御回路35は、交流出力電力の出力の停止から第1待機時間が経過したかどうかを判定する(S16)。第1待機時間は、例えば、1sである。第1待機時間が経過すると(S16:YES)、制御回路35は、第1防護装置33をオン状態に設定して交流出力電力の出力を再開させ(S17)、これによって、圧縮機4の運転を再開する(S18)。その後は、ステップS11に戻る。
- [0107] このように、制御回路35は、検出電圧が第2電圧未満になると交流出力電力の出力を停止し、交流出力電力の出力の停止から第1待機時間が経過すると交流出力電力の出力を再開する。
- [0108] ステップS14において、異常回数が1以下でない場合(S14:NO)、図5を参照すると、制御回路35は、最初に検出電圧が第2電圧未満になった第1時間と次に検出電圧が第2電圧未満になった第2時間との時間差が第1所定時間以内かどうかを判定する(ステップS19)。時間差の短さは不均化反応の発生の可能性の高さの指標となる。第1所定時間は、例えば、インバータ回路312の基準周波数に対応する周期の100倍程度であり、

20～100ms程度である。

- [0109] ステップS19において、時間差が第1所定時間以内である場合（ステップS19：YES）、制御回路35は、第1防護装置33をオフ状態に設定して交流出力電力の出力を停止させる（S20）。制御回路35は、第2防護装置34をオフ状態に設定して入力電力の入力を停止させる（S21）。制御回路35は、第1異常通知を出力する（S22）。第1異常通知は、冷凍サイクル装置1において不均化反応が生じる可能性が非常に高い異常が起きていることを示す。第1異常通知は、例えば、室内機1bの制御回路及びリモートコントローラ等へ出力される。この後、制御回路35は、圧縮機4の運転を停止する（S23）。
- [0110] このように、制御回路35は、第1待機時間の経過後の交流出力電力の出力の再開（S17）から所定時間（第1所定時間）が経過する前に検出電圧が第2電圧未満になると（S19：YES）、交流出力電力の出力を停止し（S20）、入力電力の入力を停止する（S21）。
- [0111] ステップS19において、時間差が第1所定時間以内でない場合（ステップS19：NO）、図6を参照すると、制御回路35は、時間差が、第1所定時間より長い第2所定時間以内かどうかを判定する（ステップS24）。第2所定時間は、例えば、インバータ回路312の基準周波数に対応する周期の1000倍程度であり、200ms～1s程度である。
- [0112] ステップS24において、時間差が第2所定時間以内である場合（ステップS24：YES）、制御回路35は、第1防護装置33をオフ状態に設定して交流出力電力の出力を停止させる（S25）。制御回路35は、交流出力電力の振幅の設定値がEからE/2に低下するように駆動回路31の半導体スイッチング素子のスイッチング制御を変更する（S26）。制御回路35は、第2異常通知を出力する（S27）。第2異常通知は、冷凍サイクル装置1において不均化反応が生じる可能性が高い異常が起きていることを示す。第2異常通知は、例えば、室内機1bの制御回路及びリモートコントローラ等へ出力される。

- [0113] 制御回路35は、交流出力電力の出力の停止から第4待機時間が経過したかどうかを判定する(S28)。第4待機時間は、第1待機時間より長い。第4待機時間は、例えば、60sである。第4待機時間が経過すると(S28: YES)、図7に示すように、制御回路35は、第1防護装置33をオン状態に設定して交流出力電力の出力を再開させ(S29)、これによって、圧縮機4の運転を再開する(S30)。この場合、交流出力電力の振幅の設定値がEからE/2に低下したままである。
- [0114] このように、制御回路35は、第1待機時間の経過後の交流出力電力の出力の再開(S17)から所定時間(第2所定時間)が経過する前に検出電圧が第2電圧未満になると、交流出力電力の出力を停止し(S25)、交流出力電力の振幅の設定値を低下させる(S26)。制御回路35は、交流出力電力の出力の停止から第1待機時間より長い第4待機時間が経過すると、交流出力電力の振幅の設定値を低下させたままで交流出力電力の出力を再開する(S29)。
- [0115] その後、制御回路35は、状態検出回路32から検出電圧を取得する(S31)。制御回路35は、検出電圧が第2電圧未満かどうかを判定する(S32)。
- [0116] ステップS32において、検出電圧が第2電圧未満である場合(S32: YES)、図5のステップS20に進む。
- [0117] ステップS32において、検出電圧が第2電圧未満でない場合(S32: NO)、制御回路35は、圧縮機4の運転の再開から第2監視時間が経過したかどうかを判定する(S33)。
- [0118] ステップS33において、圧縮機4の運転の再開から第2監視時間が経過していれば(S33: YES)、制御回路35は、交流出力電力の振幅の設定値の低下を解除して、交流出力電力の振幅の設定値をEに戻して(S34)、図4のステップS11に進む。
- [0119] ステップS33において、圧縮機4の運転の再開から第2監視時間が経過していなければ(S33: NO)、ステップS31に戻る。

- [0120] ステップS 3 1～S 3 3では、圧縮機4の運転の再開から第2監視時間が経過するまでに検出電圧が第2電圧未満になると、図5のステップS 2 0に進み、圧縮機4の運転の再開から第2監視時間が経過するまでに検出電圧が第2電圧未満にならなければ、ステップS 3 4に進むことになる。
- [0121] このように、制御回路3 5は、第4待機時間の経過後の交流出力電力の出力の再開（S 2 9）から第2監視時間の間検出電圧が第2電圧未満にならなければ（S 3 3：YES）、交流出力電力の振幅の設定値の低下を解除する（S 3 4）。制御回路3 5は、第4待機時間の経過後の交流出力電力の出力の再開（S 2 9）から第2監視時間の経過前に検出電圧が第2電圧未満になると（S 3 2：YES）、交流出力電力の出力を停止し（S 2 0）、入力電力の入力を停止する（S 2 1）。
- [0122] 図6に戻り、ステップS 2 4で時間差が第2所定時間以内でない場合（ステップS 2 4：NO）、図8を参照すると、制御回路3 5は、時間差が、第2所定時間より長い第3所定時間以内かどうかを判定する（ステップS 3 5）。第3所定時間は、例えば、インバータ回路3 1 2の基準周波数に対応する周期の1 0 0 0 0倍程度であり、2 s～1 0 s程度である。
- [0123] ステップS 3 5において、時間差が第3所定時間以内でない場合（ステップS 3 5：NO）、ステップS 1 0に戻り、制御回路3 5は、異常回数を0に設定する（図4参照）。つまり、異常検知から、十分に時間が経過した場合には、放電現象の発生の可能性が低いと考えられるため、異常回数を0にリセットする。
- [0124] ステップS 3 5において、時間差が第3所定時間以内である場合（ステップS 3 5：YES）、制御回路3 5は、異常回数が2以下かどうかを判定する（S 3 6）。
- [0125] ステップS 3 6において、異常回数が2以下である場合（S 3 6：YES）、制御回路3 5は、第1防護装置3 3をオフ状態に設定して交流出力電力の出力を停止させる（S 3 7）。制御回路3 5は、第3異常通知を出力する（S 3 8）。第3異常通知は、冷凍サイクル装置1において不均化反応が生

じる可能性がある異常が起きていることを示す。第3異常通知は、例えば、室内機1bの制御回路及びリモートコントローラ等に出力される。制御回路35は、交流出力電力の出力の停止から第2待機時間が経過したかどうかを判定する(S39)。第2待機時間は、第1待機時間より長い。第2待機時間は、例えば、10sである。第2待機時間が経過すると(S39: YES)、制御回路35は、第1防護装置33をオン状態に設定して交流出力電力の出力を再開させ(S40)、これによって、圧縮機4の運転を再開する(S41)。その後は、ステップS11に戻る。

[0126] このように、制御回路35は、第1待機時間の経過後の交流出力電力の出力の再開(S17)から所定時間(第3所定時間)が経過する前に検出電圧が第2電圧未満になると、交流出力電力の出力を停止する。制御回路35は、交流出力電力の出力の停止から第1待機時間より長い第2待機時間が経過すると交流出力電力の出力を再開する(S40)。

[0127] ステップS36において、異常回数が2以下でない場合(S36: NO)、つまり、異常回数が3以上である場合、制御回路35は、第1防護装置33をオフ状態に設定して交流出力電力の出力を停止させる(S42)。制御回路35は、交流出力電力の振幅の設定値がEからE/2に低下するように駆動回路31の半導体スイッチング素子のスイッチング制御を変更する(S43)。制御回路35は、第2異常通知を出力する(S44)。

[0128] 制御回路35は、交流出力電力の出力の停止から第3待機時間が経過したかどうかを判定する(S45)。第3待機時間は、第2待機時間より長い。第3待機時間は、例えば、60sである。第3待機時間が経過すると(S45: YES)、図9に示すように、制御回路35は、第1防護装置33をオン状態に設定して交流出力電力の出力を再開させ(S46)、これによって、圧縮機4の運転を再開する(S47)。この場合、交流出力電力の振幅の設定値がEからE/2に低下したままである。

[0129] このように、制御回路35は、第2待機時間の経過後の交流出力電力の出力の再開(S40)から所定時間(第3所定時間)が経過する前に検出電圧

が第2電圧未満になると、交流出力電力の出力を停止し（S42）、交流出力電力の振幅の設定値を低下させる（S43）。制御回路35は、交流出力電力の出力の停止から第2待機時間より長い第3待機時間が経過すると、交流出力電力の振幅の設定値を低下させたままで交流出力電力の出力を再開する（S47）。

[0130] その後、制御回路35は、状態検出回路32から検出電圧を取得する（S48）。制御回路35は、検出電圧が第2電圧未満かどうかを判定する（S49）。

[0131] ステップS49において、検出電圧が第2電圧未満である場合（S49：YES）、図5のステップS20に進む。

[0132] ステップS49において、検出電圧が第2電圧未満でない場合（S49：NO）、制御回路35は、圧縮機4の運転の再開から第1監視時間が経過したかどうかを判定する（S50）。第1監視時間は、ステップS33の第2監視時間と同じであってもよいし、異なってもよい。

[0133] ステップS50において、圧縮機4の運転の再開から第1監視時間が経過していれば（S50：YES）、制御回路35は、交流出力電力の振幅の設定値の低下を解除して、交流出力電力の振幅の設定値をEに戻して（S51）、図4のステップS11に進む。

[0134] ステップS50において、圧縮機4の運転の再開から第1監視時間が経過していなければ（S50：NO）、ステップS48に戻る。

[0135] ステップS48～S50では、圧縮機4の運転の再開から第1監視時間が経過するまでに検出電圧が第2電圧未満になると、図5のステップS20に進み、圧縮機4の運転の再開から第1監視時間が経過するまでに検出電圧が第2電圧未満にならなければ、ステップS51に進むことになる。

[0136] このように、制御回路35は、第3待機時間の経過後の交流出力電力の出力の再開（S47）から第1監視時間の間検出電圧が第2電圧未満にならなければ（S50：YES）、交流出力電力の振幅の設定値の低下を解除する（S51）。制御回路35は、第3待機時間の経過後の交流出力電力の出力

の再開（S 4 7）から第 1 監視時間の経過前に検出電圧が第 2 電圧未満になると（S 4 9：Y E S）、交流出力電力の出力を停止し（S 2 0）、入力電力の入力を停止する（S 2 1）。

[0137] 以上述べた制御装置 3 では、インバータ回路 3 1 2 の複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 は、最大許容電流が 1 3 5 A 未満である保護用半導体スイッチング素子（半導体スイッチング素子 U 1, U 4, V 1, V 4, W 1, W 4）を含む。そのため、瞬間的な異常電流が生じた場合には、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。これによって、駆動回路 3 1 から電動機 4 2 への交流出力電力の出力が制限又は停止される。さらに、制御回路 3 5 は、異常電流の発生時には、駆動回路 3 1 の動作を停止又は制限し、交流出力電力の出力の制限又は停止をする。ここで、異常電流が生じた場合、制御回路 3 5 が駆動回路 3 1 の動作を停止又は制限するよりも先に保護用半導体スイッチング素子が破壊される。したがって、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体 2 0 の不均化反応の抑制の向上が可能になる。特に、保護用半導体スイッチング素子が破壊されることで、ゼロ遅延で作動媒体 2 0 の不均化反応の抑制が可能になる。さらに、制御回路 3 5 が駆動回路 3 1 の動作の停止又は制限をするから、異常時に駆動回路 3 1 から電動機 4 2 にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、制御回路 3 5 によって、作動媒体 2 0 の不均化反応の抑制が可能になる。

[0138] [1. 2 効果等]

以上述べたインバータ回路 3 1 2 は、作動媒体 2 0 が循環する冷凍サイクル回路 2 の圧縮機 4 を駆動する駆動回路 3 1 に含まれる。インバータ回路 3 1 2 は、複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 を含み、直流出力電力に基づいて交流出力電力を圧縮機 4 に出力する。複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 は、最大

許容電流が135A未満である1以上の保護用半導体スイッチング素子（半導体スイッチング素子U1, U4, V1, V4, W1, W4）を含む。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0139] インバータ回路312において、直流出力電力の電圧は、第1及び第2出力点P1, P2で規定される。複数の半導体スイッチング素子U1~U4, V1~V4, W1~W4は、交流出力電力の相毎に、第1出力点P1と圧縮機4との間に接続される第1半導体スイッチング素子群と、第2出力点P2と圧縮機4との間に接続される第2半導体スイッチング素子群と、を含む。第1半導体スイッチング素子群は、1以上の保護用半導体スイッチング素子の少なくとも一つを含み、第2半導体スイッチング素子群との各々は、1以上の保護用半導体スイッチング素子の別の少なくとも一つを含む。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0140] インバータ回路312において、第1半導体スイッチング素子群及び第2半導体スイッチング素子群の各々は、半導体スイッチング素子の直列回路を構成する。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0141] インバータ回路312において、1以上の保護用半導体スイッチング素子（半導体スイッチング素子U1, U4, V1, V4, W1, W4）は、IGBTである。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0142] インバータ回路312において、1以上の保護用半導体スイッチング素子（半導体スイッチング素子U1, U4, V1, V4, W1, W4）は、MOSFETであってよい。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0143] インバータ回路312において、1以上の保護用半導体スイッチング素子

(半導体スイッチング素子U1, U4, V1, V4, W1, W4)は、バイポーラトランジスタであってよい。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0144] 以上述べた駆動回路31は、インバータ回路312と、電源10からの入力電力に基づいて直流出力電力をインバータ回路312に出力するコンバータ回路311と、を備える。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0145] 以上述べた制御装置3は、駆動回路31と、駆動回路31を制御する制御回路35と、を備える。制御回路35は、圧縮機4と駆動回路31との少なくとも一方の異常の検出に応じて駆動回路31の動作を停止又は制限する。この構成は、異常時に駆動回路31から圧縮機4にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、作動媒体20の不均化反応の抑制が可能になる。

[0146] 制御装置3は、圧縮機4と駆動回路31との少なくとも一方の状態を検出する状態検出回路32を更に備える。コンバータ回路311は、直流出力電力の電圧が第1電圧となるように直流出力電力を出力する。状態検出回路32は、直流出力電力を検出し、直流出力電力の電圧を示す検出電圧を出力する。制御回路35は、検出電圧が第1電圧以下の第2電圧未満になると駆動回路31の動作を停止又は制限する。この構成は、作動媒体20の不均化反応の予兆の検出の早期化を可能にし、不均化反応の抑制の向上を可能にする。

[0147] 制御装置3において、第2電圧は、第1電圧の0.3倍以上0.8倍以下である。この構成は、作動媒体20の不均化反応の予兆の検出の早期化を可能にし、不均化反応の抑制の向上を可能にする。

[0148] 以上述べた冷凍サイクル装置1は、制御装置3と、冷凍サイクル回路2と

、を備える。この構成は、不均化反応の抑制の向上を可能にする。

[0149] 冷凍サイクル装置 1 において、作動媒体は、エチレン系フルオロオレフィンを含む。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0150] 冷凍サイクル装置 1 において、エチレン系フルオロオレフィンは、1, 1, 2-トリフルオロエチレン、トランス-1, 2-ジフルオロエチレン、シス-1, 2-ジフルオロエチレン、1, 1-ジフルオロエチレン、テトラフルオロエチレン、又は、モノフルオロエチレンである。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0151] 冷凍サイクル装置 1 において、作動媒体 20 は、ジフルオロメタンを更に含む。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0152] 冷凍サイクル装置 1 において、作動媒体 20 は、飽和炭化水素を更に含む。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0153] 冷凍サイクル装置 1 において、作動媒体 20 は、エチレン系フルオロオレフィンの不均化反応を抑制する不均化抑制剤として、炭素数が 1 又は 2 のハロアルカンを含む。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0154] 冷凍サイクル装置 1 において、飽和炭化水素は、*n*-プロパンを含む。この構成は、作動媒体 20 の不均化反応の抑制の向上を可能にする。

[0155] 以上述べた制御装置 3 は、以下の制御方法を実行しているといえる。制御方法は、作動媒体 20 が循環する冷凍サイクル回路 2 の圧縮機 4 を制御する制御装置 3 で実行される。駆動回路 31 は、電源 10 からの入力電力に基づいて直流出力電力を出力するコンバータ回路 311 と、複数の半導体スイッチング素子 U1~U4, V1~V4, W1~W4 を含み、直流出力電力に基づいて交流出力電力を圧縮機 4 に出力するインバータ回路 312 と、を備える。複数の半導体スイッチング素子 U1~U4, V1~V4, W1~W4 は、最大許容電流が 135 A 未満である 1 以上の保護用半導体スイッチング素子 U1, U4, V1, V4, W1, W4 を含む。制御方法は、圧縮機 4 と駆

動回路 3 1 との少なくとも一方の異常の検出に応じて駆動回路 3 1 の動作を停止又は制限する。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体 2 0 の不均化反応の抑制の向上が可能になる。さらに、この構成は、異常時に駆動回路 3 1 から圧縮機 4 にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、作動媒体 2 0 の不均化反応の抑制が可能になる。

[0156] 制御装置 3 が実行する制御方法は、コンピュータシステムがプログラムを実行することにより実現され得る。このプログラムは、作動媒体 2 0 が循環する冷凍サイクル回路 2 の圧縮機 4 を制御する制御装置 3 が備えるコンピュータシステムで実行される。駆動回路 3 1 は、電源 1 0 からの入力電力に基づいて直流出力電力を出力するコンバータ回路 3 1 1 と、複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 を含み、直流出力電力に基づいて交流出力電力を圧縮機 4 に出力するインバータ回路 3 1 2 と、を備える。複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 は、最大許容電流が 1 3 5 A 未満である 1 以上の保護用半導体スイッチング素子 U 1, U 4, V 1, V 4, W 1, W 4 を含む。プログラムは、コンピュータシステムに、圧縮機 4 と駆動回路 3 1 との少なくとも一方の異常の検出に応じて駆動回路 3 1 の動作を停止又は制限させる。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体 2 0 の不均化反応の抑制の向上が可能になる。さらに、この構成は、異常時に駆動回路 3 1 から圧縮機 4 にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、制御回路 3 5 によって、作動媒体 2 0 の不均化反応の抑制が可能になる。

[0157] [2. 変形例]

本開示の実施の形態は、上記実施の形態に限定されない。上記実施の形態は、本開示の課題を達成できれば、設計等に応じて種々の変更が可能である

。以下に、上記実施の形態の変形例を列挙する。以下に説明する変形例は、適宜組み合わせで適用可能である。

[0158] [2. 1 変形例1]

図10は、変形例1にかかる冷凍サイクル装置の圧縮機4及び制御装置3Aの概略図である。図10においては、図示の簡略化のため、圧縮機4においては電動機42のみを図示し、第1防護装置33及び第2防護装置34を簡略化している。

[0159] 制御装置3Aは、駆動回路31Aと、状態検出回路32と、第1防護装置33と、第2防護装置34と、制御回路35とを備える。

[0160] 駆動回路31Aは、コンバータ回路311Aと、インバータ回路312Aとを含む。

[0161] コンバータ回路311Aは、整流回路311a及び平滑回路311cを含む。

[0162] 平滑回路311cは、整流回路311aの出力端子間の電圧を平滑して出力する。平滑回路311cにより、直流出力電力の電圧が第1電圧に設定される。平滑回路311cは、インダクタL1及び平滑コンデンサC3の直列回路を備える。平滑回路311cでは、インダクタL1と平滑コンデンサC1との接続点が、第1電圧に対応する電圧を出力する第1出力点P1である。平滑回路311cでは、ダイオードD2、D4の接続点と平滑コンデンサC3との接続点が、第1出力点P1での電圧より低い電圧を出力する第2出力点P2である。第1出力点P1と第2出力点P2は、直流出力電力の電圧を規定する。

[0163] インバータ回路312Aは、コンバータ回路311Aからの直流出力電力に基づいて、電動機42に交流出力電力を出力する。交流出力電力は、三相交流電力である。インバータ回路312Aは、複数の半導体スイッチング素子U5、U6、V5、V6、W5、W6を備える。

[0164] 半導体スイッチング素子U5、U6、V5、V6、及び、W5、W6は、各々、直列回路を構成し、第1出力点P1と第2出力点P2との間に接続さ

れる。

- [0165] 半導体スイッチング素子U5, U6の接続点は、電動機42のU相の入力端子に接続されるU相出力端子Puを構成する。半導体スイッチング素子V5, V6の接続点は、電動機42のV相の入力端子に接続されるV相出力端子Pvを構成する。半導体スイッチング素子W5, W6の接続点は、電動機42のW相の入力端子に接続されるW相出力端子Pwを構成する。
- [0166] 本変形例では、半導体スイッチング素子U5, U6, V5, V6, W5, W6の最大許容電流が135A未満であり、半導体スイッチング素子U5, U6, V5, V6, W5, W6の全てが、保護用半導体スイッチング素子として機能する。
- [0167] 半導体スイッチング素子U5, V5, W5は、第1出力点P1と電動機42との間に接続される第1半導体スイッチング素子群を構成する。特に、半導体スイッチング素子U5, V5, W5は、第1出力点P1と電動機42のU, V, W相入力端子との間に接続されるU, V, W相第1半導体スイッチング素子群を構成する。つまり、第1半導体スイッチング素子群は、単一の半導体スイッチング素子で構成されてよい。
- [0168] 半導体スイッチング素子U6, V6, W6は、第2出力点P2と電動機42との間に接続される第2半導体スイッチング素子群を構成する。特に、半導体スイッチング素子U6, V6, W6は、第2出力点P2と電動機42のU, V, W相入力端子との間に接続されるU, V, W相第2半導体スイッチング素子群を構成する。つまり、第2半導体スイッチング素子群は、単一の半導体スイッチング素子で構成されてよい。
- [0169] 制御装置3Aでは、インバータ回路312Bの複数の半導体スイッチング素子U5, U6, V5, V6, W5, W6は、最大許容電流が135A未満である保護用半導体スイッチング素子（半導体スイッチング素子U5, U6, V5, V6, W5, W6）を含む。そのため、瞬間的な異常電流が生じた場合には、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。これによって、駆

動回路 3 1 A から電動機 4 2 への交流出力電力の出力が制限又は停止される。さらに、制御回路 3 5 は、異常電流の発生時には、駆動回路 3 1 A の動作を停止又は制限し、交流出力電力の出力の制限又は停止をする。ここで、異常電流が生じた場合、制御回路 3 5 が駆動回路 3 1 A の動作を停止又は制限するよりも先に保護用半導体スイッチング素子が破壊される。したがって、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体 2 0 の不均化反応の抑制の向上が可能になる。特に、保護用半導体スイッチング素子が破壊されることで、ゼロ遅延で作動媒体 2 0 の不均化反応の抑制が可能になる。さらに、制御回路 3 5 が駆動回路 3 1 A の動作の停止又は制限をするから、異常時に駆動回路 3 1 A から電動機 4 2 にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、制御回路 3 5 によって、作動媒体 2 0 の不均化反応の抑制が可能になる。

[0170] 以上述べたインバータ回路 3 1 2 A は、作動媒体 2 0 が循環する冷凍サイクル回路 2 の圧縮機 4 を駆動する駆動回路 3 1 A に含まれる。インバータ回路 3 1 2 A は、複数の半導体スイッチング素子 U 5, U 6, V 5, V 6, W 5, W 6 を含み、直流出力電力に基づいて交流出力電力を圧縮機 4 に出力する。複数の半導体スイッチング素子 U 5, U 6, V 5, V 6, W 5, W 6 は、最大許容電流が 1 3 5 A 未満である 1 以上の保護用半導体スイッチング素子（半導体スイッチング素子 U 5, U 6, V 5, V 6, W 5, W 6）を含む。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0171] インバータ回路 3 1 2 A において、直流出力電力の電圧は、第 1 及び第 2 出力点 P 1, P 2 で規定される。複数の半導体スイッチング素子 U 5, U 6, V 5, V 6, W 5, W 6 は、交流出力電力の相毎に、第 1 出力点 P 1 と電動機 4 2 との間に接続される第 1 半導体スイッチング素子群と、第 2 出力点 P 2 と電動機 4 2 との間に接続される第 2 半導体スイッチング素子群と、を含む。第 1 半導体スイッチング素子群は、1 以上の保護用半導体スイッチン

グ素子の少なくとも一つ（半導体スイッチング素子U5, V5, W5）を含み、第2半導体スイッチング素子群との各々は、1以上の保護用半導体スイッチング素子の別の少なくとも一つ（半導体スイッチング素子U6, V6, W6）を含む。この構成は、交流出力電力のいずれの相においても、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。そのため、異常電流による異常現象の発生の可能性を低減でき、作動媒体20の不均化反応の抑制の向上が可能になる。

[0172] [2.2 変形例2]

図11は、変形例2にかかる冷凍サイクル装置の圧縮機4及び制御装置3Bの概略図である。図11においては、図示の簡略化のため、圧縮機4においては電動機42のみを図示し、第1防護装置33及び第2防護装置34を簡略化している。

[0173] 制御装置3Bは、駆動回路31Bと、状態検出回路32と、第1防護装置33と、第2防護装置34と、制御回路35とを備える。

[0174] 駆動回路31Bは、コンバータ回路311Aと、インバータ回路312Bとを含む。

[0175] インバータ回路312Bは、コンバータ回路311Aからの直流出力電力に基づいて、電動機42に交流出力電力を出力する。交流出力電力は、三相交流電力である。インバータ回路312Bは、複数の半導体スイッチング素子U7~U10, V7~V10, W7~W10を備える。

[0176] 半導体スイッチング素子U7, U8及びU9, U10の各々は、並列回路を構成する。半導体スイッチング素子U7, U8の並列回路と半導体スイッチング素子U9, U10の並列回路とは、直列回路を構成し、第1出力点P1と第2出力点P2との間に接続される。半導体スイッチング素子U7, U8は同時にオン又はオフされ、半導体スイッチング素子U7, U8の並列回路が一つの半導体スイッチング素子として用いられる。半導体スイッチング素子U9, U10は同時にオン又はオフされ、半導体スイッチング素子U9

， U 1 0 の並列回路が一つの半導体スイッチング素子として用いられる。

[0177] 半導体スイッチング素子 V 7 ， V 8 及び V 9 ， V 1 0 の各々は、並列回路を構成する。半導体スイッチング素子 V 7 ， V 8 の並列回路と半導体スイッチング素子 V 9 ， V 1 0 の並列回路とは、直列回路を構成し、第 1 出力点 P 1 と第 2 出力点 P 2 との間に接続される。半導体スイッチング素子 V 7 ， V 8 は同時にオン又はオフされ、半導体スイッチング素子 V 7 ， V 8 の並列回路が一つの半導体スイッチング素子として用いられる。半導体スイッチング素子 V 9 ， V 1 0 は同時にオン又はオフされ、半導体スイッチング素子 V 9 ， V 1 0 の並列回路が一つの半導体スイッチング素子として用いられる。

[0178] 半導体スイッチング素子 W 7 ， W 8 及び W 9 ， W 1 0 の各々は、並列回路を構成する。半導体スイッチング素子 W 7 ， W 8 の並列回路と半導体スイッチング素子 W 9 ， W 1 0 の並列回路とは、直列回路を構成し、第 1 出力点 P 1 と第 2 出力点 P 2 との間に接続される。半導体スイッチング素子 W 7 ， W 8 は同時にオン又はオフされ、半導体スイッチング素子 W 7 ， W 8 の並列回路が一つの半導体スイッチング素子として用いられる。半導体スイッチング素子 W 9 ， W 1 0 は同時にオン又はオフされ、半導体スイッチング素子 W 9 ， W 1 0 の並列回路が一つの半導体スイッチング素子として用いられる。

[0179] 半導体スイッチング素子 U 7 ， U 8 の並列回路と、半導体スイッチング素子 U 9 ， U 1 0 の並列回路との接続点は、電動機 4 2 の U 相の入力端子に接続される U 相出力端子 P u を構成する。半導体スイッチング素子 V 7 ， V 8 の並列回路と、半導体スイッチング素子 V 9 ， V 1 0 の並列回路との接続点は、電動機 4 2 の V 相の入力端子に接続される V 相出力端子 P v を構成する。半導体スイッチング素子 W 7 ， W 8 の並列回路と、半導体スイッチング素子 W 9 ， W 1 0 の並列回路との接続点は、電動機 4 2 の W 相の入力端子に接続される W 相出力端子 P w を構成する。

[0180] 本変形例では、半導体スイッチング素子 U 7 ~ U 1 0 ， V 7 ~ V 1 0 ， W 7 ~ W 1 0 の最大許容電流が 1 3 5 A 未満であり、半導体スイッチング素子 U 7 ~ U 1 0 ， V 7 ~ V 1 0 ， W 7 ~ W 1 0 の全てが保護用半導体スイッチ

ング素子として機能する。

- [0181] 半導体スイッチング素子U7, U8, V7, V8, W7, W8は、第1出力点P1と電動機42との間に接続される第1半導体スイッチング素子群を構成する。半導体スイッチング素子U9, U10, V9, V10, W9, W10は、第2出力点P2と電動機42との間に接続される第2半導体スイッチング素子群を構成する。
- [0182] 半導体スイッチング素子U7, U8は、第1出力点P1と電動機42のU相入力端子との間に接続されるU相第1半導体スイッチング素子群を構成する。U相第1半導体スイッチング素子群は、半導体スイッチング素子U7, U8の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子U7, U8を含む。
- [0183] 半導体スイッチング素子U9, U10は、第2出力点P2と電動機42のU相入力端子との間に接続されるU相第2半導体スイッチング素子群を構成する。U相第2半導体スイッチング素子群は、半導体スイッチング素子U9, U10の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子U9, U10を含む。
- [0184] 半導体スイッチング素子V7, V8は、第1出力点P1と電動機42のV相入力端子との間に接続されるV相第1半導体スイッチング素子群を構成する。V相第1半導体スイッチング素子群は、半導体スイッチング素子V7, V8の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子V7, V8を含む。
- [0185] 半導体スイッチング素子V9, V10は、第2出力点P2と電動機42のV相入力端子との間に接続されるV相第2半導体スイッチング素子群を構成する。V相第2半導体スイッチング素子群は、半導体スイッチング素子V9, V10の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子V9, V10を含む。
- [0186] 半導体スイッチング素子W7, W8は、第1出力点P1と電動機42のW相入力端子との間に接続されるW相第1半導体スイッチング素子群を構成す

る。W相第1半導体スイッチング素子群は、半導体スイッチング素子W7，W8の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子W7，W8を含む。

[0187] 半導体スイッチング素子W9，W10は、第2出力点P2と電動機42のW相入力端子との間に接続されるW相第2半導体スイッチング素子群を構成する。W相第2半導体スイッチング素子群は、半導体スイッチング素子W9，W10の並列回路を構成しており、保護用半導体スイッチング素子である半導体スイッチング素子W9，W10を含む。

[0188] インバータ回路312Bでは、半導体スイッチング素子U7，U8の並列回路が一つの半導体スイッチング素子として用いられる。半導体スイッチング素子U7，U8の最大許容電流は、半導体スイッチング素子U7，U8の並列回路の最大許容電流が135A未満となるように設定される。半導体スイッチング素子U7，U8の最大許容電流は、半導体スイッチング素子U7，U8の内部抵抗の比率に応じて設定されてよい。この点は、半導体スイッチング素子U9，U10の並列回路、半導体スイッチング素子V7，V8の並列回路、半導体スイッチング素子V9，V10の並列回路、半導体スイッチング素子W7，W8の並列回路、及び、半導体スイッチング素子W9，W10の並列回路においても同様である。

[0189] 制御装置3Bでは、インバータ回路312Bの複数の半導体スイッチング素子U7～U10，V7～V10，W7～W10は、最大許容電流が135A未満である保護用半導体スイッチング素子（半導体スイッチング素子U7～U10，V7～V10，W7～W10）を含む。そのため、瞬間的な異常電流が生じた場合には、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。これによって、駆動回路31Bから電動機42への交流出力電力の出力が制限又は停止される。さらに、制御回路35は、異常電流の発生時には、駆動回路31Bの動作を停止又は制限し、交流出力電力の出力の制限又は停止をする。ここで、異常電流が生じた場合、制御回路35が駆動回路31Bの動作を

停止又は制限するよりも先に保護用半導体スイッチング素子が破壊される。したがって、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、作動媒体 20 の不均化反応の抑制の向上が可能になる。特に、保護用半導体スイッチング素子が破壊されることで、ゼロ遅延で作動媒体 20 の不均化反応の抑制が可能になる。さらに、制御回路 35 が駆動回路 31 B の動作の停止又は制限をするから、異常時に駆動回路 31 B から電動機 42 にエネルギーが継続的に投入されることが抑制され、安全性を向上できる。また、仮に、保護用半導体スイッチング素子が破壊されなかった場合でも、制御回路 35 によって、作動媒体 20 の不均化反応の抑制が可能になる。

[0190] 以上述べたインバータ回路 312 B は、作動媒体 20 が循環する冷凍サイクル回路 2 の圧縮機 4 を駆動する駆動回路 31 B に含まれる。インバータ回路 312 B は、複数の半導体スイッチング素子 U7~U10, V7~V10, W7~W10 を含み、直流出力電力に基づいて交流出力電力を圧縮機 4 に出力する。複数の半導体スイッチング素子 U7~U10, V7~V10, W7~W10 は、最大許容電流が 135 A 未満である 1 以上の保護用半導体スイッチング素子（半導体スイッチング素子 U7~U10, V7~V10, W7~W10）を含む。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0191] インバータ回路 312 B において、直流出力電力の電圧は、第 1 及び第 2 出力点 P1, P2 で規定される。複数の半導体スイッチング素子 U7~U10, V7~V10, W7~W10 は、交流出力電力の相毎に、第 1 出力点 P1 と電動機 42 との間に接続される第 1 半導体スイッチング素子群と、第 2 出力点 P2 と電動機 42 との間に接続される第 2 半導体スイッチング素子群と、を含む。第 1 半導体スイッチング素子群は、1 以上の保護用半導体スイッチング素子の少なくとも一つ（半導体スイッチング素子 U7, U8, V7, V8, W7, W8）を含み、と第 2 半導体スイッチング素子群は、1 以上

の保護用半導体スイッチング素子の別の少なくとも一つ（半導体スイッチング素子U9, U10, V9, V10, W9, W10）を含む。この構成は、交流出力電力のいずれの相においても、異常電流によって保護用半導体スイッチング素子が破壊され、保護用半導体スイッチング素子において電流が遮断される。そのため、異常電流による異常現象の発生の可能性を低減でき、作動媒体20の不均化反応の抑制の向上が可能になる。

[0192] インバータ回路312Bにおいて、第1半導体スイッチング素子群及び第2半導体スイッチング素子群の各々は、半導体スイッチング素子の並列回路を構成する。並列回路の最大許容電流は、135A未満である。この構成は、異常電流の発生から交流出力電力の出力の制限又は停止までの時間を短縮でき、不均化反応の抑制の向上を可能にする。

[0193] [2.3 変形例3]

図12は、変形例3にかかる冷凍サイクル装置の圧縮機4及び制御装置3Cの概略図である。図12においては、図示の簡略化のため、圧縮機4においては電動機42のみを図示する。

[0194] 制御装置3Cは、駆動回路31と、状態検出回路32と、第1防護装置33と、第2防護装置34と、制御回路35と、第3防護装置36と、を備える。

[0195] 第3防護装置36は、直流出力電力の出力を停止するために設けられる。第3防護装置36は、駆動回路31のコンバータ回路311とインバータ回路312との間に介在されるスイッチS3, S4, S5を備える。スイッチS3は、第1出力点P1と、半導体スイッチング素子U1, V1, W1との間に共通に接続される。スイッチS4は、第2出力点P2と、半導体スイッチング素子U4, V4, W4との間に共通に接続される。スイッチS5は、第3出力点P3と、ダイオードD5, D6間の接続点、ダイオードD7, D8間の接続点、及び、ダイオードD9, D10間の接続点との間に共通に接続される。スイッチS3, S4, S5は、例えば、半導体スイッチ、電磁リレー等の制御可能なスイッチであればよい。第3防護装置36は、スイッチ

S 3, S 4, S 5 が閉じているオン状態では、コンバータ回路 3 1 1 からインバータ回路 3 1 2 への直流出力電力の出力を可能にし、スイッチ S 3, S 4, S 5 が開いているオフ状態では、コンバータ回路 3 1 1 からインバータ回路 3 1 2 への直流出力電力の出力を停止する。

[0196] 圧縮機 4 への電力の出力を停止する場合、入力電力の入力の停止、直流出力電力の出力の停止、交流出力電力の出力の停止は、この順番に、安全度が高い。そのため、第 1 防護装置 3 3 の動作後、第 2 防護装置 3 4 を動作させる前に、第 3 防護装置 3 6 を動作させてよい。なお、第 3 防護装置 3 6 がある場合には、第 2 防護装置 3 4 を省略してもよい。

[0197] [2. 4 その他の変形例]

一変形例において、駆動回路 3 1 のインバータ回路 3 1 2 では、複数の半導体スイッチング素子 U 1 ~ U 4, V 1 ~ V 4, W 1 ~ W 4 の全てが保護用半導体スイッチング素子として用いられてもよい。

[0198] 一変形例において、駆動回路 3 1 B のインバータ回路 3 1 2 B では、複数の半導体スイッチング素子 U 7 ~ U 1 0, V 7 ~ V 1 0, W 7 ~ W 1 0 の全てが保護用半導体スイッチング素子として用いられなくてもよい。例えば、並列回路を構成する半導体スイッチング素子 U 7, U 8 の一方の最大許容電流が 1 3 5 A 未満であり、他方の最大許容電流が 1 3 5 A 以上であってよい。この場合でも、並列回路の最大許容電流は、1 3 5 A 未満となるように設定される。並列回路を構成する半導体スイッチング素子 U 7, U 8 の一方が破損した場合でも、交流出力電力の相間のバランスが崩れるため、電動機 4 2 の回転が停止されることになる。ただし、半導体スイッチング素子を並列的に動作させることを考慮すれば、一般的には、半導体スイッチング素子の並列回路では、同じ性能の半導体スイッチング素子を並列に接続することが望まれる。並列回路を構成する半導体スイッチング素子の一方だけを保護用半導体スイッチング素子とする場合には、半導体スイッチング素子の特性（スイッチング速度等のスイッチング特性、C - E 間の内部抵抗等の内部抵抗）が実質的に一致し、最大許容電流が異なるように、半導体スイッチング素

子を選択することが望ましい。

- [0199] 一変形例において、半導体スイッチング素子U1～U4, V1～V4, W1～W4は、いずれも、MOSFETであってよい。一般に、MOSFETは、IGBTより耐久性が低い。例えば、最大許容電流が同じであっても、MOSFETのほうがIGBTよりも早く破壊され得る。そのため、保護用半導体スイッチング素子としてMOSFETを用いることで、IGBTを用いる場合よりも、保護用半導体スイッチング素子が破壊されるまでの時間を短縮でき得る。
- [0200] 一変形例において、制御回路35において、駆動回路31の動作の停止は、交流出力電力の出力の停止、直流出力電力の出力の停止、又は、入力電力の入力の停止のいずれか1以上を含んでよい。駆動回路31の動作の制限は、交流出力電力の振幅の設定値の低下、又は、交流出力電力の周波数の設定値の低下のいずれか1以上を含んでよい。
- [0201] 一変形例において、制御回路35は、電動機42の停止・減速を段階的に実行してもよい。一例として、制御回路35は、交流出力電力の振幅又は周波数の少なくとも一方を段階的に低下させることで、電動機42に供給される交流出力電力の実効値を段階的に低下させてよい。
- [0202] 一変形例において、制御回路35の動作は、必ずしも、図4～図9に示すフローチャートで示される動作に限定されない。図4～図9に示すフローチャートは、あくまでも、一例である。
- [0203] 例えば、制御回路35の動作において、ステップS19～S23の処理、つまり、交流出力電力の出力を停止し、入力電力の入力を停止する処理は必須ではない。制御回路35の動作において、ステップS24～S28の処理、つまり、交流出力電力の出力を停止し、待機時間の経過後に交流出力電力の振幅の設定値を低下させて動作させる処理は必須ではない。同様に、制御回路35の動作において、ステップS29～S34の処理、ステップS35～S41の必須、又は、ステップS42～S51の処理は必須ではない。
- [0204] 制御回路35は、必ずしも、最初に検出電圧が第2電圧未満になった第1

時間と次に検出電圧が第2電圧未満になった第2時間との時間差、又は、検出電圧が第2電圧未満になった回数に応じて、異なる方法で駆動回路31の動作の停止又は制限しなくてもよい。

[0205] 一変形例において、第1防護装置33は、スイッチ S_u 、 S_v 、 S_w を備える回路構成に限定されず、駆動回路31から電動機42に出力される交流出力電力の大きさ、例えば、電圧の大きさを調整する回路構成を含んでよい。第1防護装置33は、駆動回路31内に配置されてよい。

[0206] 一変形例において、第2防護装置34は、スイッチ S_1 、 S_2 を備える回路構成に限定されず、電源10から駆動回路31に入力される入力電力の大きさ、例えば、電圧の大きさを調整する回路構成を含んでよい。第2防護装置34は、駆動回路31内に配置されてよい。

[0207] 一変形例において、第3防護装置36は、スイッチ S_3 、 S_4 、 S_5 を備える回路構成に限定されず、コンバータ回路311からインバータ回路312に出力される直流出力電力の大きさ、例えば、電圧の大きさを調整する回路構成を含んでよい。

[0208] 一変形例において、制御装置3は、必ずしも第1防護装置33と第2防護装置34との両方を含んでいる必要はなく、第1防護装置33と第2防護装置34との一方を含んでもよいし、駆動回路31が交流出力電力を調整する機能を有していれば、第1及び第2防護装置33、34は省略できる。例えば、制御回路35は、インバータ回路312の半導体スイッチング素子 $V_1 \sim V_4$ をオン、残りの半導体スイッチング素子 $U_1 \sim U_4$ 、 $W_1 \sim W_4$ をオフにすることで、電動機42への交流出力電力の出力を停止してよい。この場合、第1防護装置33は省略されてよい。

[0209] 一変形例において、状態検出回路32は、コンバータ回路311の直流出力電力の電圧値を検出する構成に限定されない。状態検出回路32は、圧縮機4と駆動回路31との少なくとも一方の状態を検出するように構成されてよい。

[0210] 例えば、駆動回路31の状態は、駆動回路31に流れる電流の電流値であ

ってよい。一例として、駆動回路31に流れる電流の電流値は、駆動回路31のU相、V相及びW相のレグの出力交流電流の電流値の少なくとも一つを含んでよい。この場合、駆動回路31の異常は、電流異常である。制御回路35は、状態検出回路32で検出された駆動回路31に流れる電流の電流値が所定電流値を超えたことに応答して、電流異常を検出してよい。別例として、駆動回路31に流れる電流の電流値は、駆動回路31のコンバータ回路311とインバータ回路312との間に流れる直流電流の電流値を含んでよい。この場合、制御回路35は、駆動回路31のコンバータ回路311とインバータ回路312との間に流れる直流電流の電流値が所定電流値を超えていれば、駆動回路31の電流異常が発生していると判定してよい。制御回路35は、駆動回路31の電流異常が発生していると判定すると（つまり、駆動回路31の電流異常を検出すると）、駆動回路31の動作を停止又は制限してよい。

[0211] 例えば、圧縮機4の状態は、圧縮機4の相電流と圧縮機4の電動機42の回転数との少なくとも一方を含んでよい。圧縮機4の相電流の電流値は、U相、V相及びW相それぞれの電流の電流値を含み得る。この場合、圧縮機4の異常は、圧縮機4のレイヤーショート（layer short）に関連する異常を含み得る。圧縮機4のレイヤーショートに関連する異常は、圧縮機4のレイヤーショートそれ自体、圧縮機4のレイヤーショートを引き起こす可能性がある異常、及び、圧縮機4のレイヤーショートが引き起こす可能性がある異常を含み得る。圧縮機4のレイヤーショートに関連する異常の具体例としては、圧縮機4のレイヤーショート、圧縮機4の漏電、圧縮機4の欠相運転等が挙げられる。圧縮機4の相電流の不均衡が生じている場合には、圧縮機4のレイヤーショートに関連する異常が生じている可能性がある。制御回路35は、状態検出回路32で検出された圧縮機4の状態に基づいて、圧縮機4の異常が発生しているかどうかを判定してよい。例えば、制御回路35は、圧縮機4の相電流の不均衡が発生していれば、圧縮機4のレイヤーショートに関連する異常が発生していると判定してよい。また、圧縮機4の電動機42

の回転数のずれが発生している場合には、圧縮機４のレイヤーショートに関連する異常が生じている可能性がある。制御回路３５は、圧縮機４にレイヤーショートに関連する異常が発生していると判定すると（つまり、圧縮機４のレイヤーショートに関連する異常を検出すると）、駆動回路３１の動作を停止又は制限してよい。

[0212] 一変形例において、電源１０は、種々の交流電源、特に、商用電源であってよい。商用電源の電圧及び周波数は国等によって異なるが、駆動回路３１は、種々の商用電源により電動機４２を駆動可能に構成され得る。

[0213] 一変形例において、駆動回路３１は、電動機４２の種類等に対応する交流出力電力を供給するように構成され得る。交流出力電力は、三相交流電力に限らず、単相交流電力であり得る。

[0214] 一変形例において、コンバータ回路３１１は、複数の第３出力点を有してよい。複数の第３出力点は、互いに異なる電圧を出力し得る。インバータ回路３１２は、複数の第３出力点と電動機４２との間にそれぞれ接続される複数の第３半導体スイッチング素子群を有してよい。第１出力点Ｐ１、第２出力点Ｐ２及び複数の第３出力点Ｐ３の合計数を n とすれば、駆動回路３１は、 $(2 \times n - 1)$ レベルの電圧を与えることができる。 n を増やすことによって、駆動回路３１により電動機４２に印加される電圧波形を正弦波により近付けることができる。

[0215] 一変形例において、インバータ回路３１２の回路構成は、図２の回路構成に限定されない。図２のインバータ回路３１２の回路構成は、いわゆるNPC (Neutral-Point-Clamped) 方式であるが、ANPC (Advanced-NPC) 方式であってもよい。インバータ回路３１２は、電圧が異なる複数の出力点と電動機との間にそれぞれ接続される複数の半導体スイッチング素子群を有していればよい。複数の半導体スイッチング素子群を構成する複数の半導体スイッチング素子は、２以上の半導体スイッチング素子群に共通に含まれる半導体スイッチング素子を含んでよい。

[0216] 一変形例において、冷凍サイクル装置は、１台の室外機に１台の室内機が

接続された構成の空気調和器（いわゆるルームエアコン（RAC））に限定されない。冷凍サイクル装置は、1又は複数の室外機に複数の室内機が接続された構成の空気調和器（いわゆるパッケージエアコン（PAC）、ビル用マルチエアコン（VRF））であってもよい。あるいは、冷凍サイクル装置は、空気調和器に限定されず、冷蔵庫又は冷凍庫等の冷凍又は冷蔵装置であってもよい。

[0217] 一変形例において、第1～第3異常通知等の異常通知は、直接発出又は間接発出されてよい。直接発出は、空気調和器が、直接的に、室外機1a、室内機1b、又はリモートコントローラ等を用いて出力することである。例えば、異常通知は、空気調和器の室外機1a、室内機1b、又はリモートコントローラに備えられた光源装置（LED、赤色灯、警告表示ランプ等）による光、音発生装置（スピーカ、ブザー、アラーム、発音器、警報機等）による音、又は表示装置（ディスプレイ、表示パネル等）による視覚表示（メッセージ表示、バックライト点滅等）を利用して出力されてよい。間接発出は、インターネット等の通信ネットワーク又はサーバを通じて、空気調和器の外部に出力及び／又は保存することである。間接発出は、プッシュ通知（携帯電話、スマートフォンへの通知）、音声アシスタント（Alexa echo、Google home等）への通知、メーカー又はメンテナンス会社への自動通報、管理会社の監視機器へのメッセージ送信、サービスセンタ等への通知、消防車又は警備会社等への通報、記憶装置の異常履歴への保存等が挙げられる。

[0218] 一変形例において、制御装置3は、冷凍サイクル回路2の異常の診断を実行するにあたっては、様々な指標値（状態値）を取得してよい。例えば、冷凍サイクル回路2の異常の診断に用いられる指標値としては、吸入圧力／蒸発飽和温度、吐出圧力／凝集飽和温度、吸入ガス冷媒温度、吐出ガス冷媒温度、凝縮器出口冷媒温度、蒸発器入口冷媒温度、蒸発器出口冷媒温度、負荷側吹出空気温度、レシーバの液面高さ、放電予兆検知回数、警告発出回数、運転制限回数、運転停止回数が挙げられる。なお、制御装置3による診断の結果は、制御装置3の内部のメモリ又は外部のサーバ等に所定期間（例えば

1～3年) 以上は保管されることが好ましい。また、制御装置3での異常通知の履歴も同様に、制御装置3の内部のメモリ又は外部のサーバ等に所定期間(例えば1～3年) 以上は保管されることが好ましい。

[0219] [3. 態様]

上記実施の形態及び変形例から明らかなように、本開示は、下記の態様を含む。

[0220] [態様1]

作動媒体が循環する冷凍サイクル回路の圧縮機を駆動する駆動回路に含まれるインバータ回路であって、

前記インバータ回路は、複数の半導体スイッチング素子を含み、前記直流出力電力に基づいて交流出力電力を前記圧縮機に出力し、

前記複数の半導体スイッチング素子は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含む、

インバータ回路。

[0221] [態様2]

前記直流出力電力の電圧は、第1及び第2出力点で規定され、

前記複数の半導体スイッチング素子は、交流出力電力の相毎に、

前記第1出力点と前記圧縮機との間に接続される第1半導体スイッチング素子群と、

前記第2出力点と前記圧縮機との間に接続される第2半導体スイッチング素子群と、

を含み、

前記第1半導体スイッチング素子群は、前記1以上の保護用半導体スイッチング素子の少なくとも一つを含み、前記第2半導体スイッチング素子群は、前記1以上の保護用半導体スイッチング素子の別の少なくとも一つを含む、

態様1のインバータ回路。

[0222] [態様3]

前記第 1 半導体スイッチング素子群及び前記第 2 半導体スイッチング素子群の各々は、半導体スイッチング素子の直列回路を構成する、
態様 2 のインバータ回路。

[0223] [態様 4]

前記第 1 半導体スイッチング素子群及び前記第 2 半導体スイッチング素子群の各々は、半導体スイッチング素子の並列回路を構成し、
前記並列回路の最大許容電流は、135 A 未満である、
態様 2 のインバータ回路。

[0224] [態様 5]

前記 1 以上の保護用半導体スイッチング素子は、IGBT である、
態様 1 ~ 4 のいずれか一つのインバータ回路。

[0225] [態様 6]

前記 1 以上の保護用半導体スイッチング素子は、MOSFET である、
態様 1 ~ 4 のいずれか一つのインバータ回路。

[0226] [態様 7]

前記 1 以上の保護用半導体スイッチング素子は、バイポーラトランジスタである、
態様 1 ~ 4 のいずれか一つのインバータ回路。

[0227] [態様 8]

態様 1 ~ 7 のいずれか一つのインバータ回路と、
電源からの入力電力に基づいて前記直流出力電力を前記インバータ回路に出力するコンバータ回路と、
を備える、
駆動回路。

[0228] [態様 9]

態様 8 の駆動回路と、
前記駆動回路を制御する制御回路と、
を備え、

前記制御回路は、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限する、
制御装置。

[0229] [態様 10]

前記圧縮機と前記駆動回路との少なくとも一方の状態を検出する状態検出回路を更に備え、

前記コンバータ回路は、前記直流出力電力の電圧が第 1 電圧となるように前記直流出力電力を出力し、

前記状態検出回路は、前記直流出力電力を検出し、前記直流出力電力の電圧を示す検出電圧を出力し、

前記制御回路は、前記検出電圧が前記第 1 電圧以下の第 2 電圧未満になると前記駆動回路の動作を停止又は制限する、

態様 9 の制御装置。

[0230] [態様 11]

前記第 2 電圧は、前記第 1 電圧の 0.3 倍以上 0.8 倍以下である、
態様 10 の制御装置。

[0231] [態様 12]

前記圧縮機は、

前記作動媒体の流路を構成する密閉容器と、

前記密閉容器内に位置し、前記作動媒体を圧縮する圧縮機構と、

前記密閉容器内に位置し、前記圧縮機構を動作させる電動機と、

を備え、

前記インバータ回路は、前記交流出力電力を前記電動機に出力する、

態様 9～11 のいずれか一つの制御装置。

[0232] [態様 13]

態様 9～12 のいずれか一つの制御装置と、

前記冷凍サイクル回路と、

を備える、

冷凍サイクル装置。

[0233] [態様 14]

前記作動媒体は、エチレン系フルオロオレフィンを含む、
態様 13 の冷凍サイクル装置。

[0234] [態様 15]

前記エチレン系フルオロオレフィンは、1, 1, 2-トリフルオロエチレン、トランス-1, 2-ジフルオロエチレン、シス-1, 2-ジフルオロエチレン、1, 1-ジフルオロエチレン、テトラフルオロエチレン、又は、モノフルオロエチレンである、

態様 14 の冷凍サイクル装置。

[0235] [態様 16]

前記作動媒体は、ジフルオロメタンを更に含む、
態様 13 の冷凍サイクル装置。

[0236] [態様 17]

前記作動媒体は、飽和炭化水素を更に含む、
態様 13 の冷凍サイクル装置。

[0237] [態様 18]

前記作動媒体は、前記エチレン系フルオロオレフィンの不均化反応を抑制する不均化抑制剤として、炭素数が 1 又は 2 のハロアルカンを含む、
態様 14 の冷凍サイクル装置。

[0238] [態様 19]

前記飽和炭化水素は、n-プロパンを含む、
態様 17 の冷凍サイクル装置。

[0239] [態様 20]

作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置で実行される制御方法であって、

前記駆動回路は、

電源からの入力電力に基づいて直流出力電力を出力するコンバータ回路

と、

複数の半導体スイッチング素子を含み、前記直流出力電力に基づいて交流出力電力を前記圧縮機に出力するインバータ回路と、

を備え、

前記複数の半導体スイッチング素子は、最大許容電流が135 A未満である1以上の保護用半導体スイッチング素子を含み、

前記制御方法は、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限する、

制御方法。

[0240] [態様21]

作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置が備えるコンピュータシステムで実行されるプログラムであって、

前記駆動回路は、

電源からの入力電力に基づいて直流出力電力を出力するコンバータ回路と、

複数の半導体スイッチング素子を含み、前記直流出力電力に基づいて交流出力電力を前記圧縮機に出力するインバータ回路と、

を備え、

前記複数の半導体スイッチング素子は、最大許容電流が135 A未満である1以上の保護用半導体スイッチング素子を含み、

前記プログラムは、前記コンピュータシステムに、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限させる、

プログラム。

[0241] 態様2～7、態様10～12、態様14～19は、任意の要素であり、必須ではない。態様2～7、態様10～12、態様14～19は、態様20又は21に適宜組み合わせることが可能である。

産業上の利用可能性

[0242] 本開示は、インバータ回路、駆動回路、制御装置、冷凍サイクル装置、制御方法及びプログラムに適用可能である。具体的には、作動媒体が、冷媒成分としてエチレン系フルオロオレフィンを含む冷凍サイクル回路のためのインバータ回路、当該インバータ回路を備える駆動回路、当該駆動回路を備える制御装置、当該冷凍サイクル回路及び制御装置を含む冷凍サイクル装置、当該制御装置で実行される制御方法、及び、当該制御装置で用いられるプログラム（コンピュータプログラム）に、本開示は適用可能である。

符号の説明

- [0243]
- 1 冷凍サイクル装置
 - 2 冷凍サイクル回路
 - 3, 3 A, 3 B, 3 C 制御装置
 - 4 圧縮機
 - 10 電源
 - 20 作動媒体
 - 31, 31 A, 31 B 駆動回路
 - 32 状態検出回路
 - 35 制御回路
 - 40 密閉容器
 - 41 圧縮機構
 - 42 電動機
 - 311, 311 A コンバータ回路
 - P1 第1出力点
 - P2 第2出力点
 - 312, 312 A, 312 B インバータ回路
 - U1, U4 半導体スイッチング素子（保護用半導体スイッチング素子）
 - U2, U3 半導体スイッチング素子
 - V1, V4 半導体スイッチング素子（保護用半導体スイッチング素子）

)

V 2, V 3 半導体スイッチング素子

W 1, W 4 半導体スイッチング素子 (保護用半導体スイッチング素子

)

W 2, W 3 半導体スイッチング素子

U 5, U 6 半導体スイッチング素子 (保護用半導体スイッチング素子

)

V 5, V 6 半導体スイッチング素子 (保護用半導体スイッチング素子

)

W 5, W 6 半導体スイッチング素子 (保護用半導体スイッチング素子

)

U 7 ~ U 1 0 半導体スイッチング素子 (保護用半導体スイッチング素子)

V 7 ~ V 1 0 半導体スイッチング素子 (保護用半導体スイッチング素子)

W 7 ~ W 1 0 半導体スイッチング素子 (保護用半導体スイッチング素子)

請求の範囲

- [請求項1] 作動媒体が循環する冷凍サイクル回路の圧縮機を駆動する駆動回路に含まれるインバータ回路であって、
前記インバータ回路は、複数の半導体スイッチング素子を含み、直流出力電力に基づいて交流出力電力を前記圧縮機に出力し、
前記複数の半導体スイッチング素子は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含む、
インバータ回路。
- [請求項2] 前記直流出力電力の電圧は、第1及び第2出力点で規定され、
前記複数の半導体スイッチング素子は、交流出力電力の相毎に、
前記第1出力点と前記圧縮機との間に接続される第1半導体スイッチング素子群と、
前記第2出力点と前記圧縮機との間に接続される第2半導体スイッチング素子群と、
を含み、
前記第1半導体スイッチング素子群は、前記1以上の保護用半導体スイッチング素子の少なくとも一つを含み、
と前記第2半導体スイッチング素子群は、前記1以上の保護用半導体スイッチング素子の別の少なくとも一つを含む、
請求項1のインバータ回路。
- [請求項3] 前記第1半導体スイッチング素子群及び前記第2半導体スイッチング素子群の各々は、半導体スイッチング素子の直列回路を構成する、
請求項2のインバータ回路。
- [請求項4] 前記第1半導体スイッチング素子群及び前記第2半導体スイッチング素子群の各々は、半導体スイッチング素子の並列回路を構成し、
前記並列回路の最大許容電流は、135A未満である、
請求項2のインバータ回路。
- [請求項5] 前記1以上の保護用半導体スイッチング素子は、IGBTである、

- 請求項 1 のインバータ回路。
- [請求項6] 前記 1 以上の保護用半導体スイッチング素子は、MOSFETである、
- 請求項 1 のインバータ回路。
- [請求項7] 前記 1 以上の保護用半導体スイッチング素子は、バイポーラトランジスタである、
- 請求項 1 のインバータ回路。
- [請求項8] 請求項 1 ～ 7 のいずれか一つのインバータ回路と、
- 電源からの入力電力に基づいて前記直流出力電力を前記インバータ回路に出力するコンバータ回路と、
- を備える、
- 駆動回路。
- [請求項9] 請求項 8 の駆動回路と、
- 前記駆動回路を制御する制御回路と、
- を備え、
- 前記制御回路は、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限する、
- 制御装置。
- [請求項10] 前記圧縮機と前記駆動回路との少なくとも一方の状態を検出する状態検出回路を更に備え、
- 前記コンバータ回路は、前記直流出力電力の電圧が第 1 電圧となるように前記直流出力電力を出力し、
- 前記状態検出回路は、前記直流出力電力を検出し、前記直流出力電力の電圧を示す検出電圧を出力し、
- 前記制御回路は、前記検出電圧が前記第 1 電圧以下の第 2 電圧未満になると前記駆動回路の動作を停止又は制限する、
- 請求項 9 の制御装置。
- [請求項11] 前記第 2 電圧は、前記第 1 電圧の 0.3 倍以上 0.8 倍以下である

- 、
請求項 10 の制御装置。
- [請求項12] 請求項 9 の制御装置と、
前記冷凍サイクル回路と、
を備える、
冷凍サイクル装置。
- [請求項13] 前記作動媒体は、エチレン系フルオロオレフィンを含む、
請求項 12 の冷凍サイクル装置。
- [請求項14] 前記エチレン系フルオロオレフィンは、1, 1, 2-トリフルオロエチレン、トランス-1, 2-ジフルオロエチレン、シス-1, 2-ジフルオロエチレン、1, 1-ジフルオロエチレン、テトラフルオロエチレン、又は、モノフルオロエチレンである、
請求項 13 の冷凍サイクル装置。
- [請求項15] 前記作動媒体は、ジフルオロメタンを更に含む、
請求項 12 の冷凍サイクル装置。
- [請求項16] 前記作動媒体は、飽和炭化水素を更に含む、
請求項 12 の冷凍サイクル装置。
- [請求項17] 前記作動媒体は、前記エチレン系フルオロオレフィンの不均化反応を抑制する不均化抑制剤として、炭素数が 1 又は 2 のハロアルカンを含む、
請求項 13 の冷凍サイクル装置。
- [請求項18] 前記飽和炭化水素は、n-プロパンを含む、
請求項 16 の冷凍サイクル装置。
- [請求項19] 作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置で実行される制御方法であって、
前記制御装置は、駆動回路を備え、
前記駆動回路は、
電源からの入力電力に基づいて直流出力電力を出力するコンバー

タ回路と、

複数の半導体スイッチング素子を含み、前記直流出力電力に基づいて交流出力電力を前記圧縮機に出力するインバータ回路と、

を備え、

前記複数の半導体スイッチング素子は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含み、

前記制御方法は、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限する、

制御方法。

[請求項20]

作動媒体が循環する冷凍サイクル回路の圧縮機を制御する制御装置が備えるコンピュータシステムで実行されるプログラムであって、

前記制御装置は、駆動回路を備え、

前記駆動回路は、

電源からの入力電力に基づいて直流出力電力を出力するコンバータ回路と、

複数の半導体スイッチング素子を含み、前記直流出力電力に基づいて交流出力電力を前記圧縮機に出力するインバータ回路と、

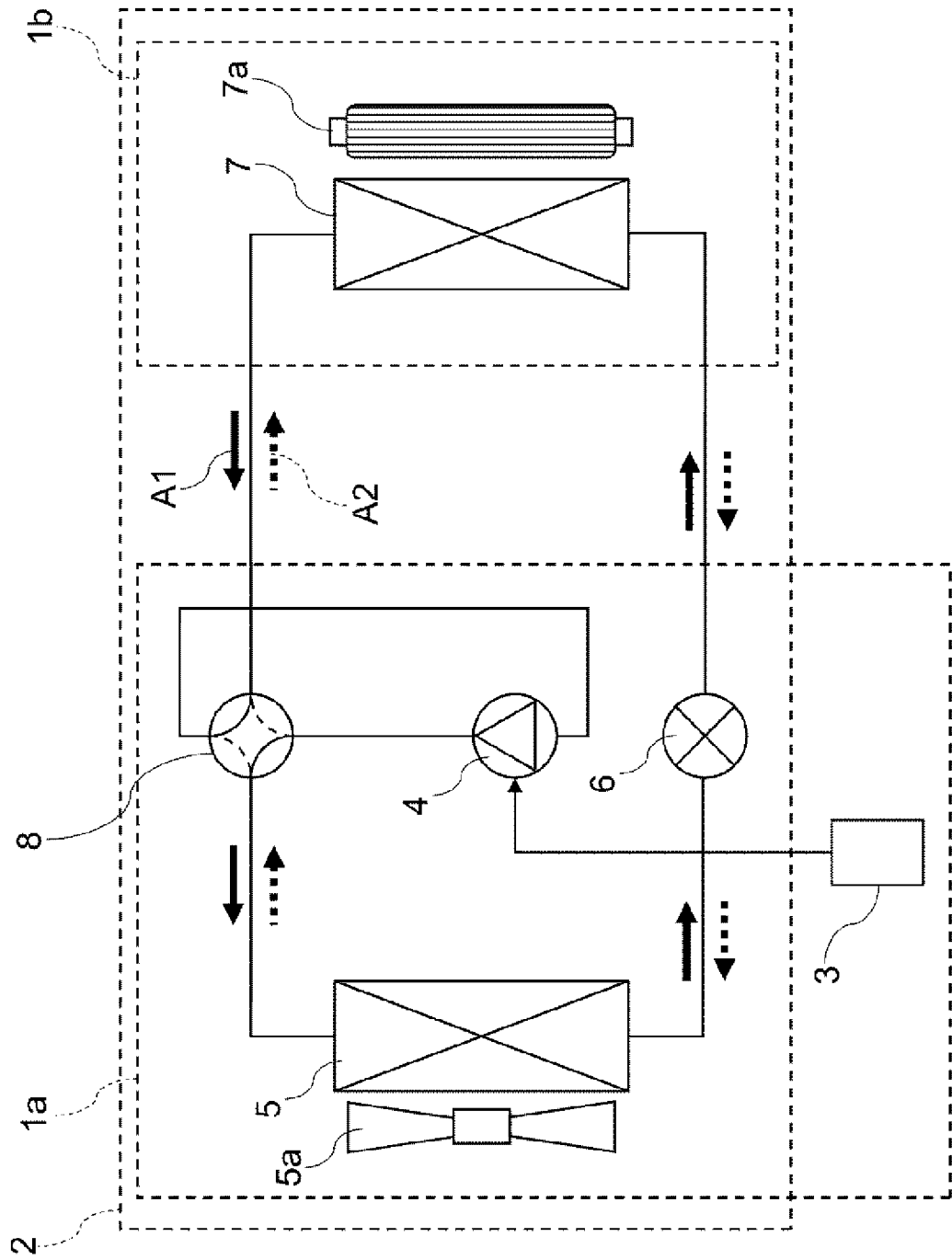
を備え、

前記複数の半導体スイッチング素子は、最大許容電流が135A未満である1以上の保護用半導体スイッチング素子を含み、

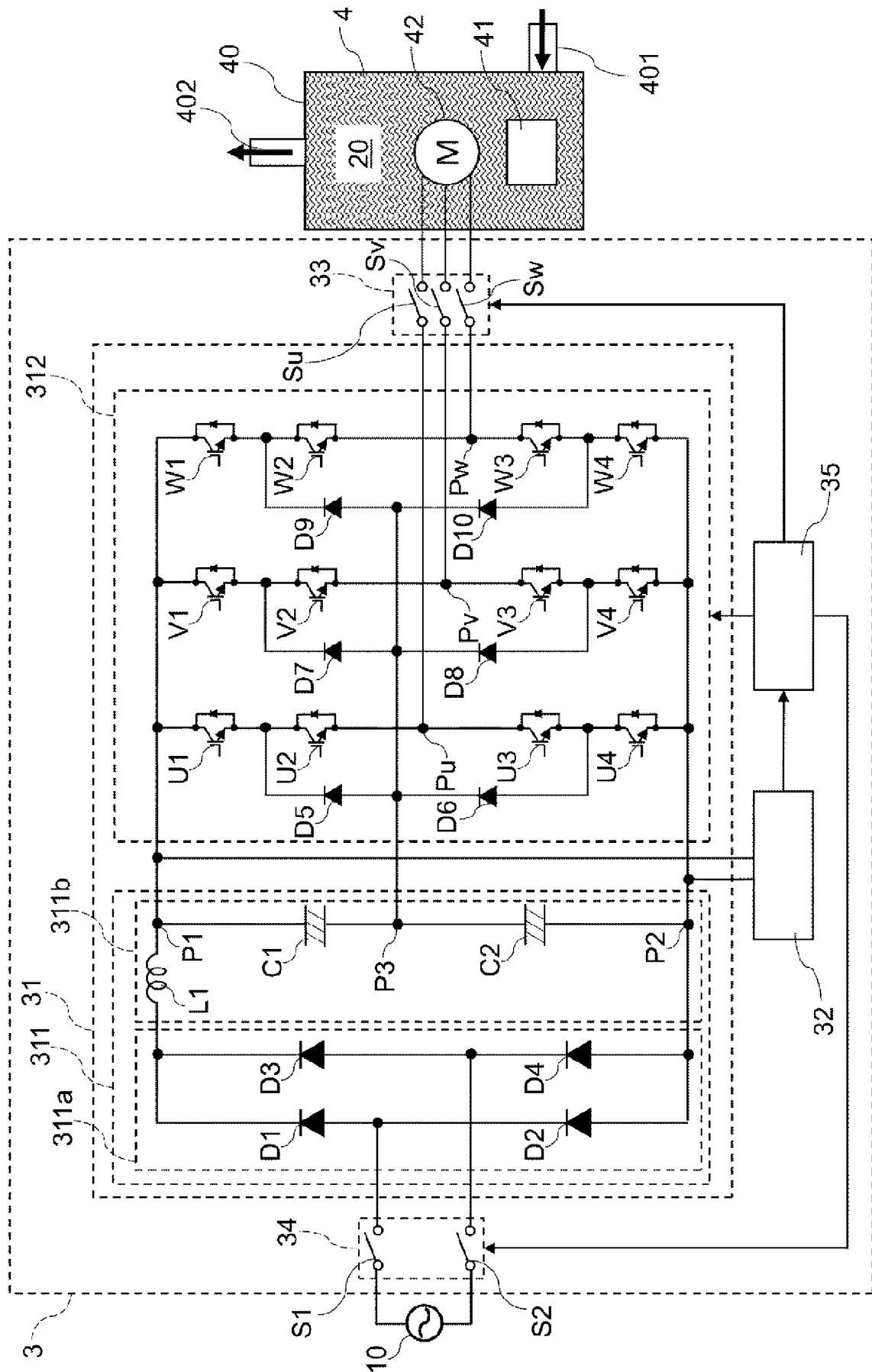
前記プログラムは、前記コンピュータシステムに、前記圧縮機と前記駆動回路との少なくとも一方の異常の検出に応じて前記駆動回路の動作を停止又は制限させる、

プログラム。

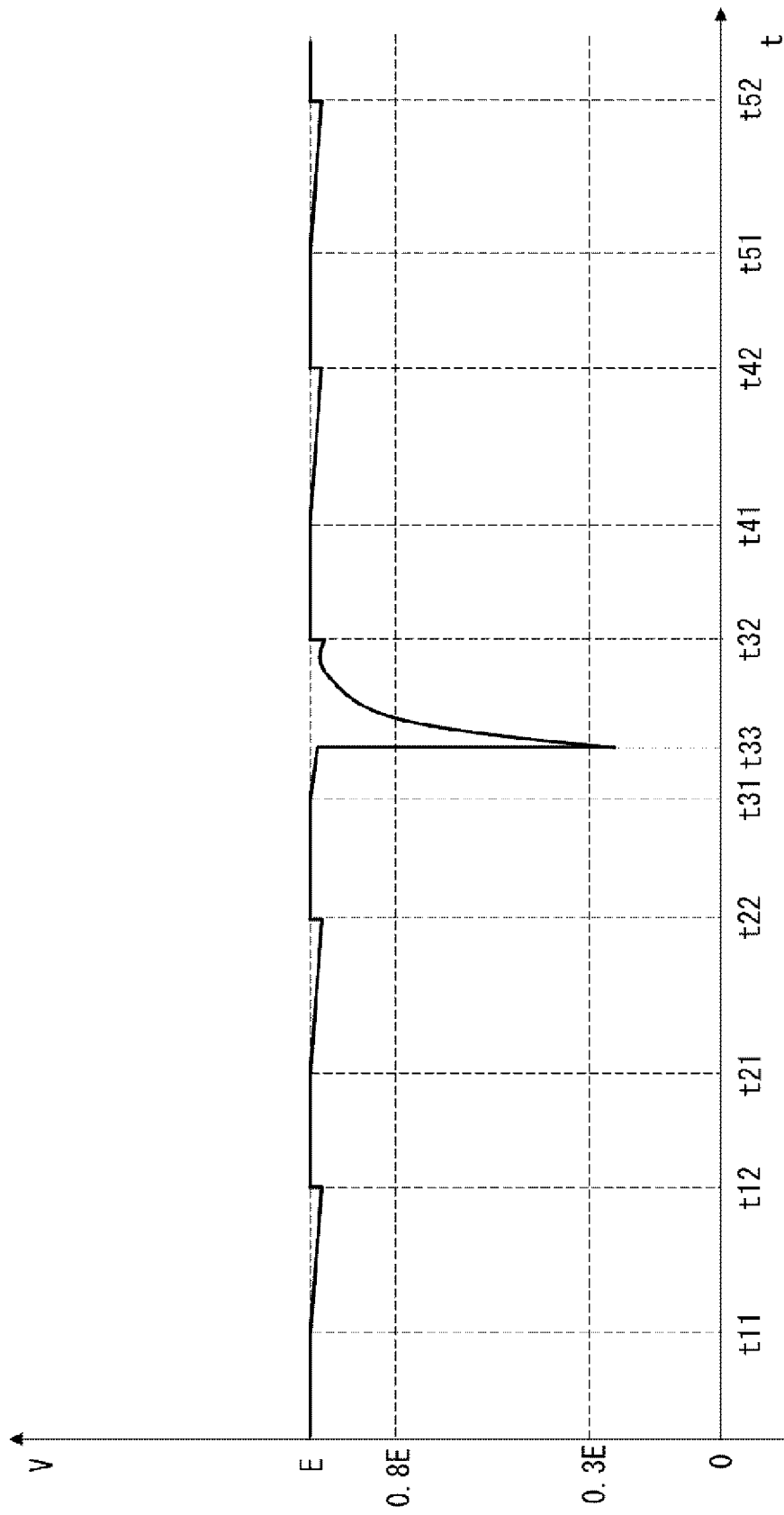
[図1]



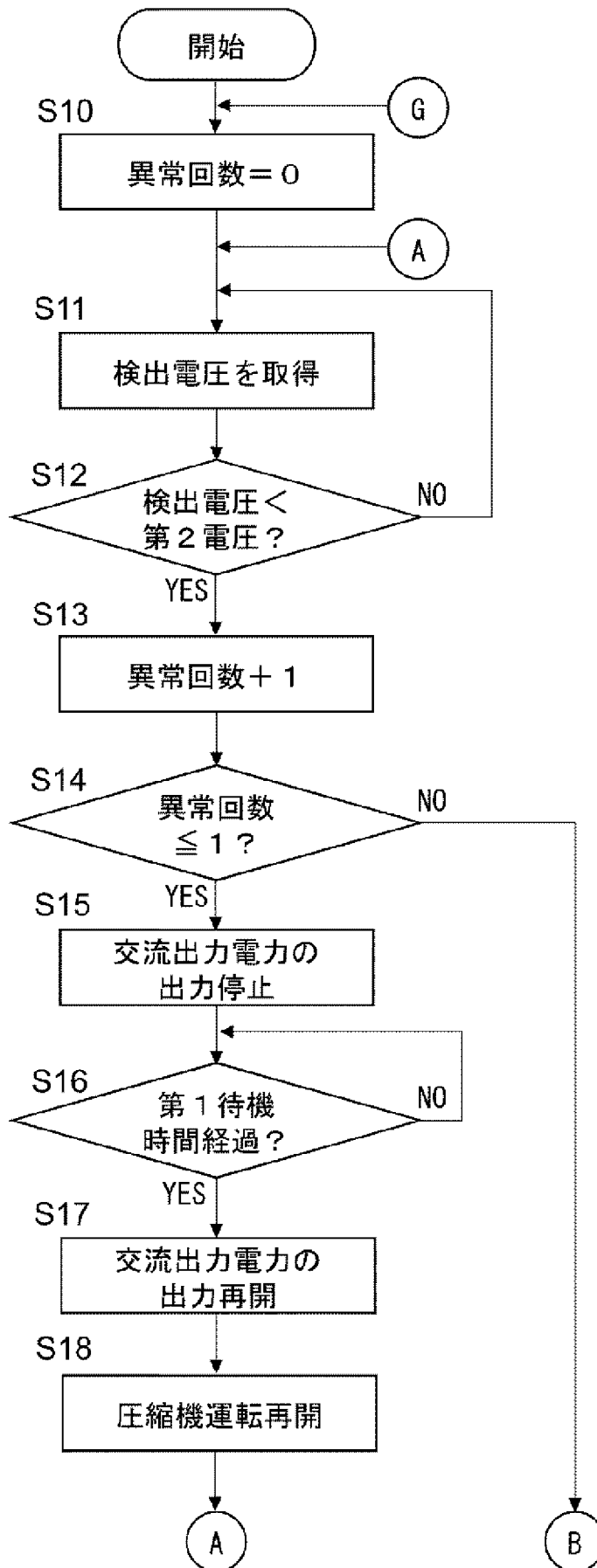
[図2]



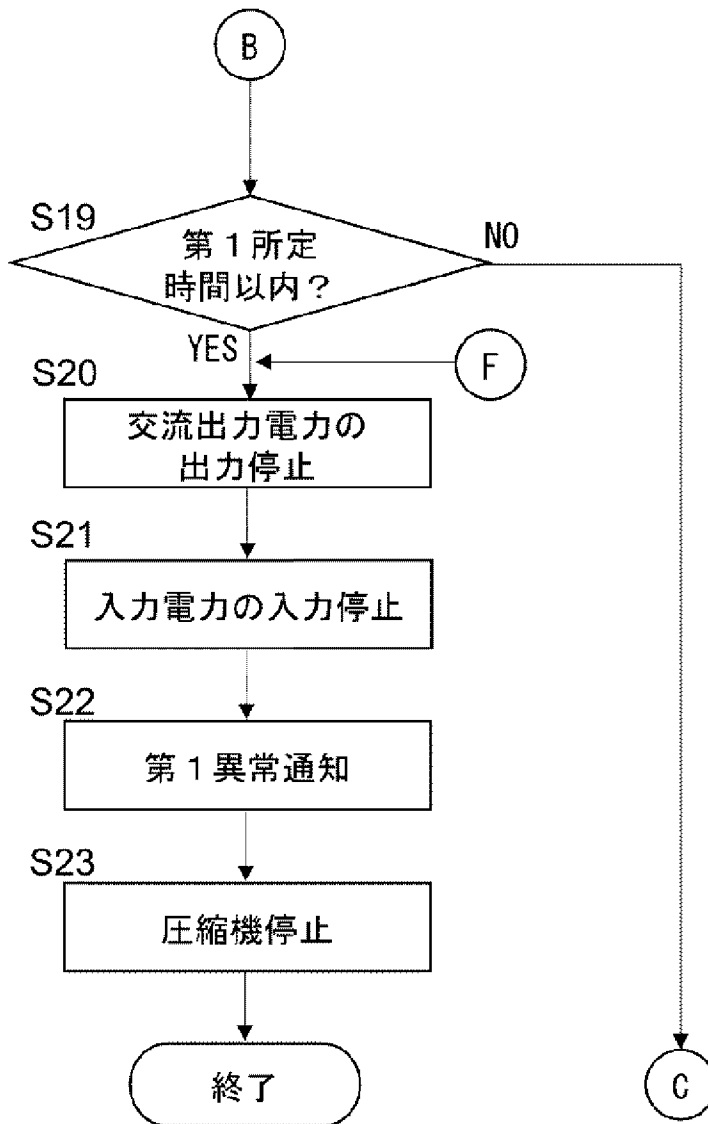
[図3]



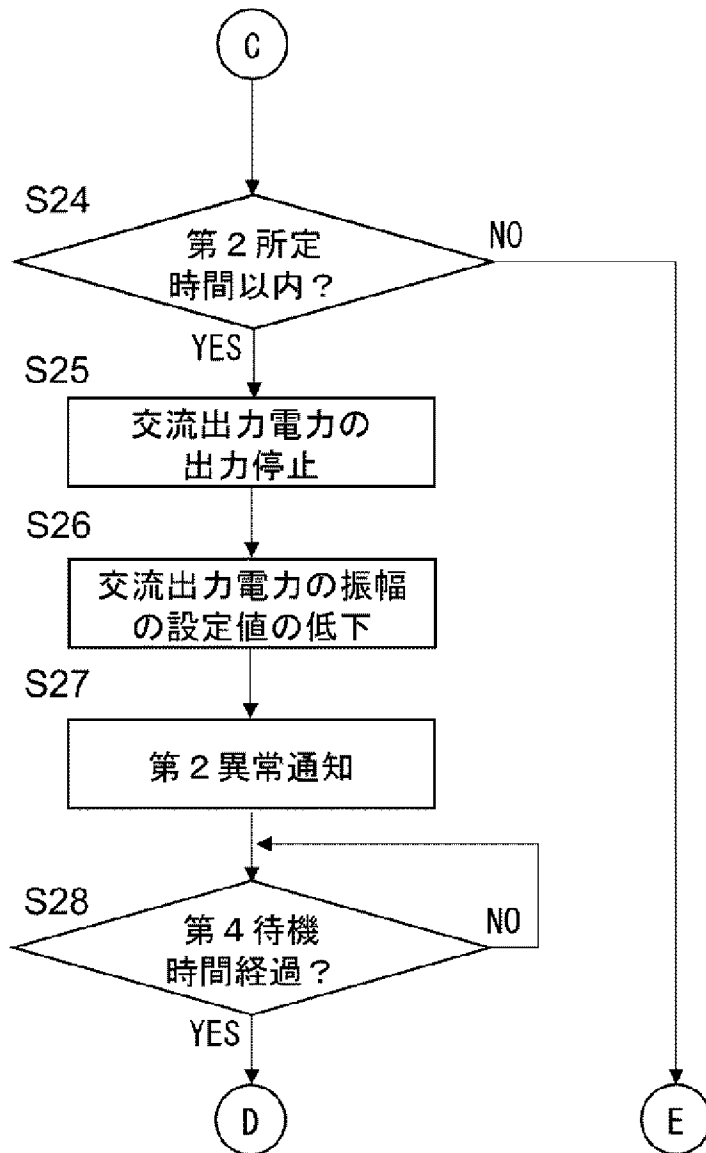
[図4]



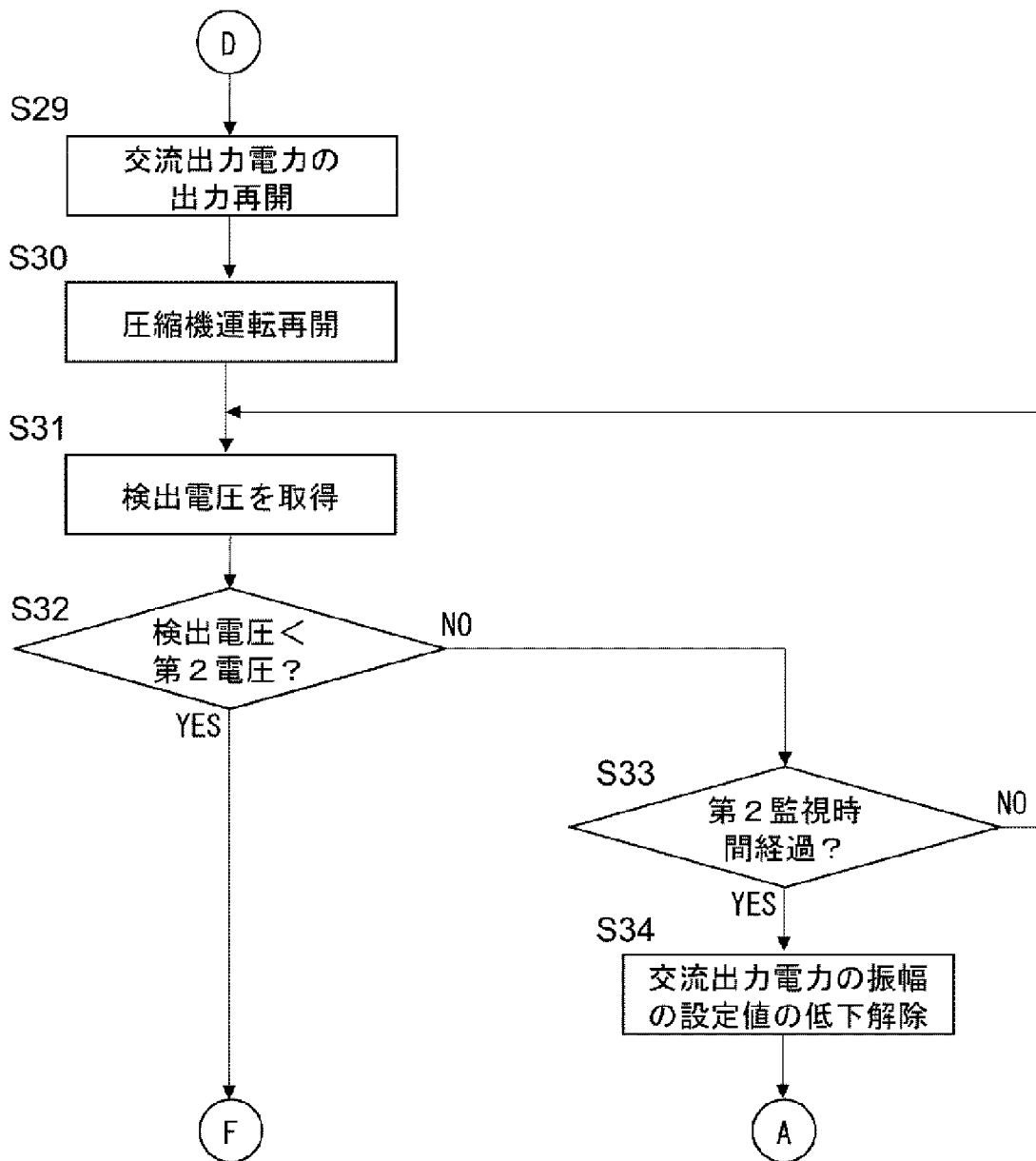
[図5]



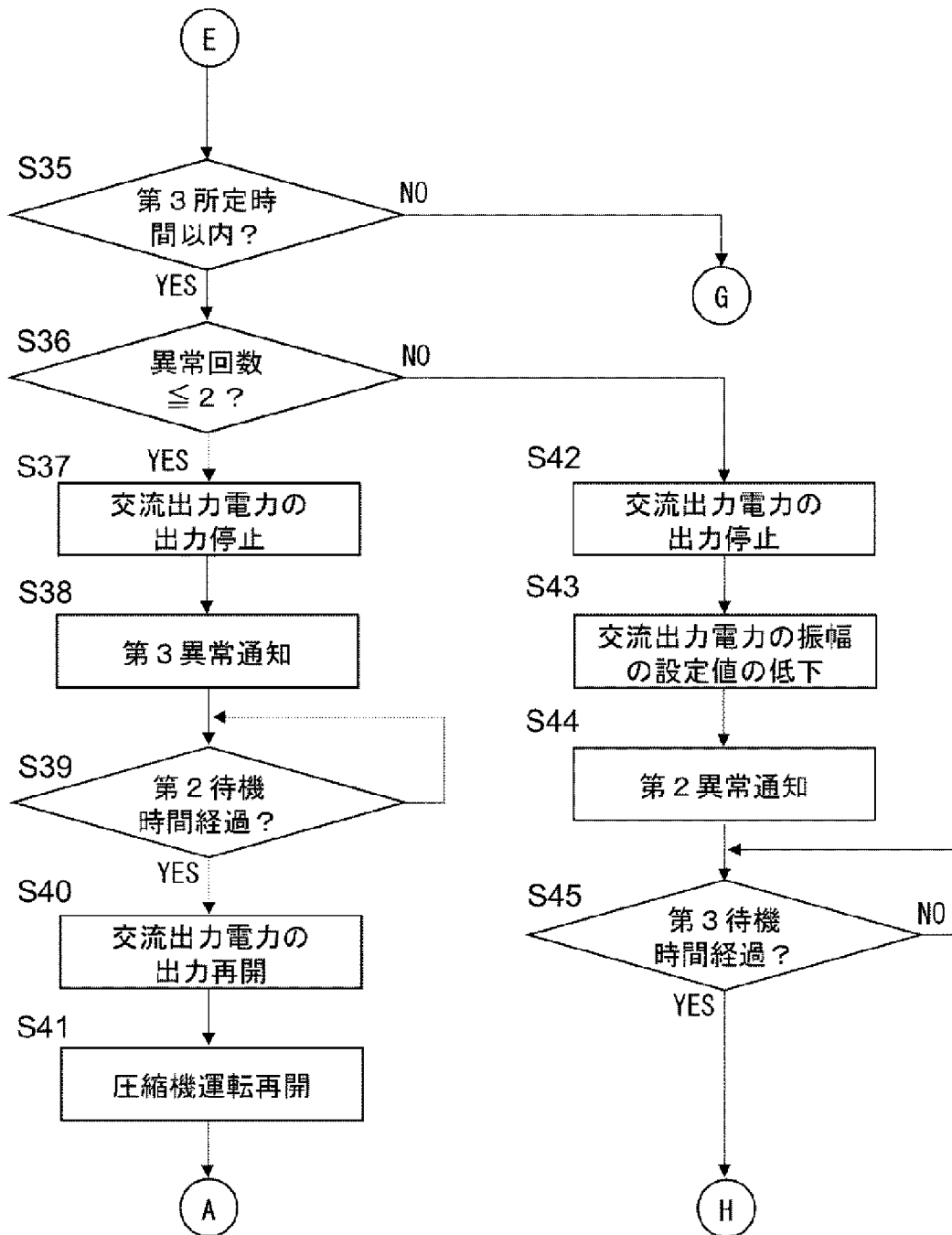
[図6]



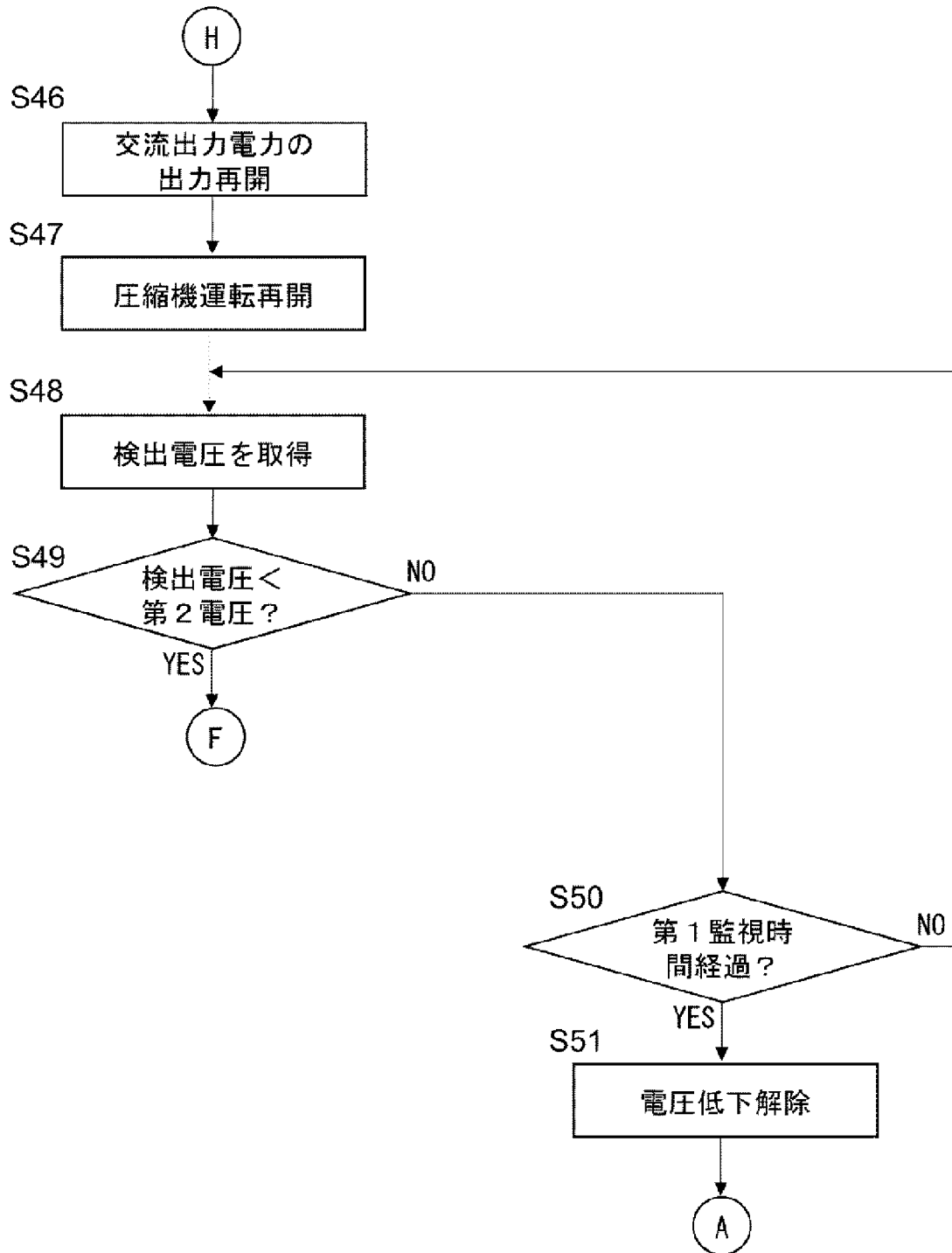
[図7]



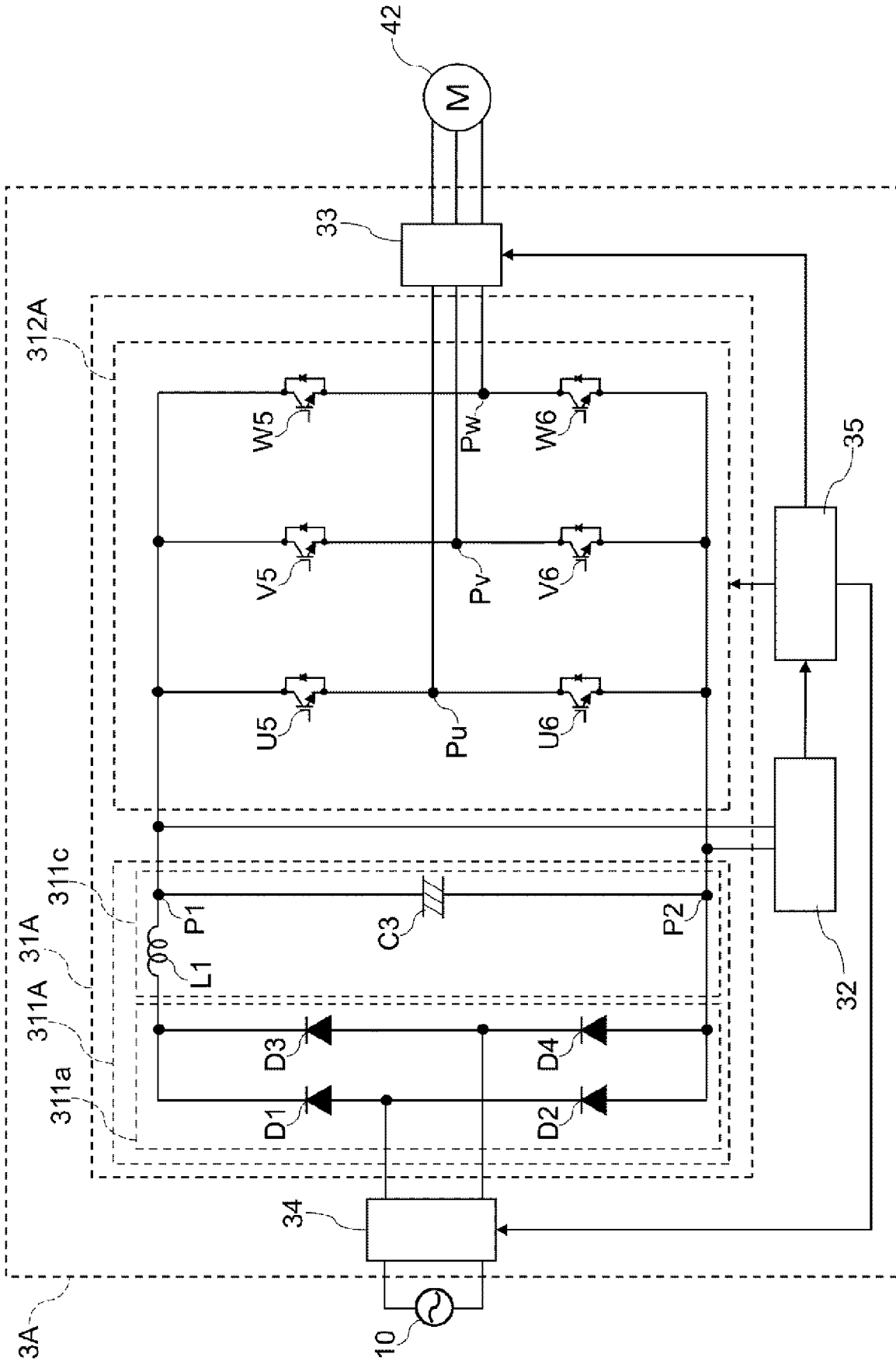
[図8]



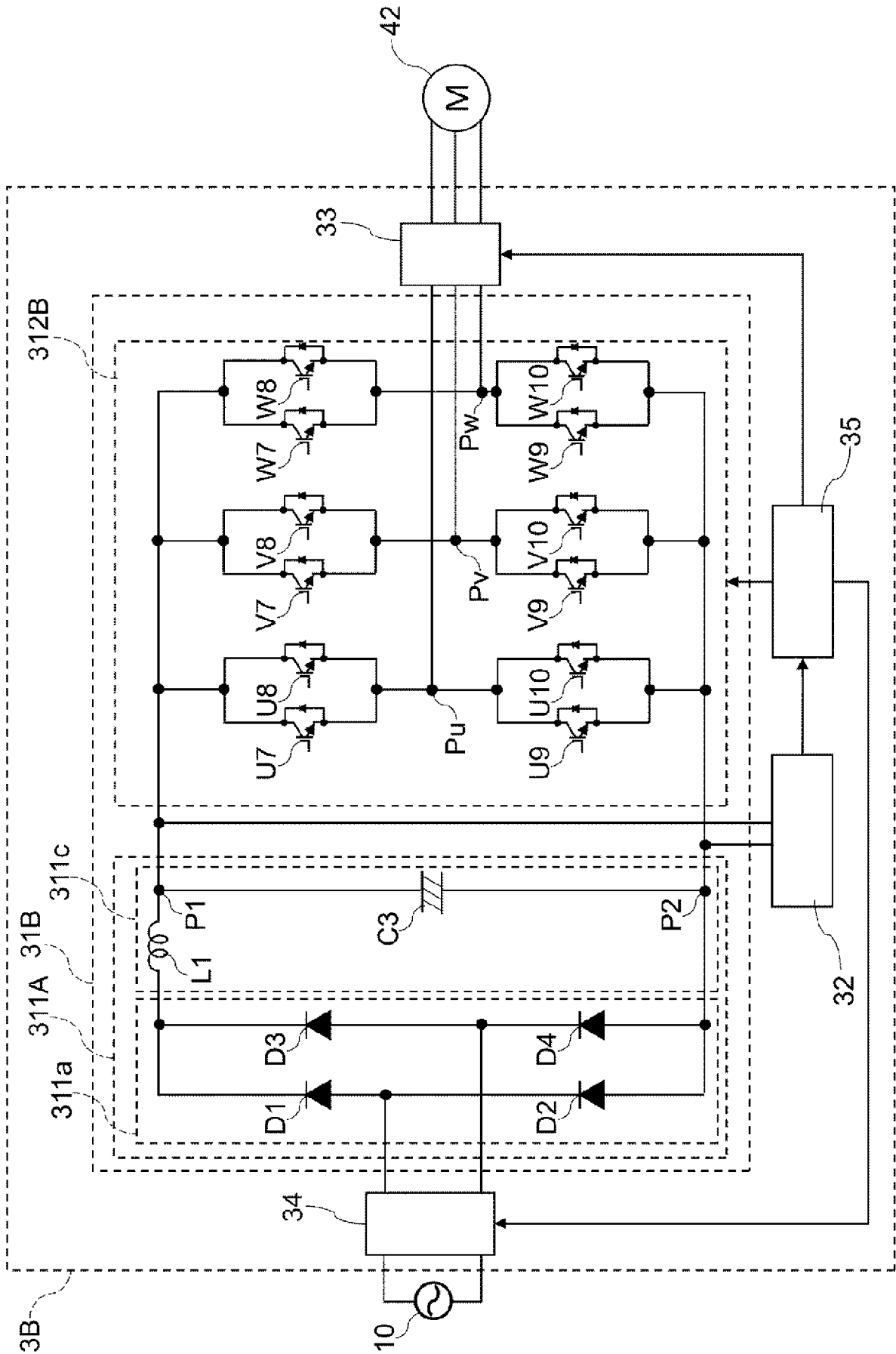
[図9]



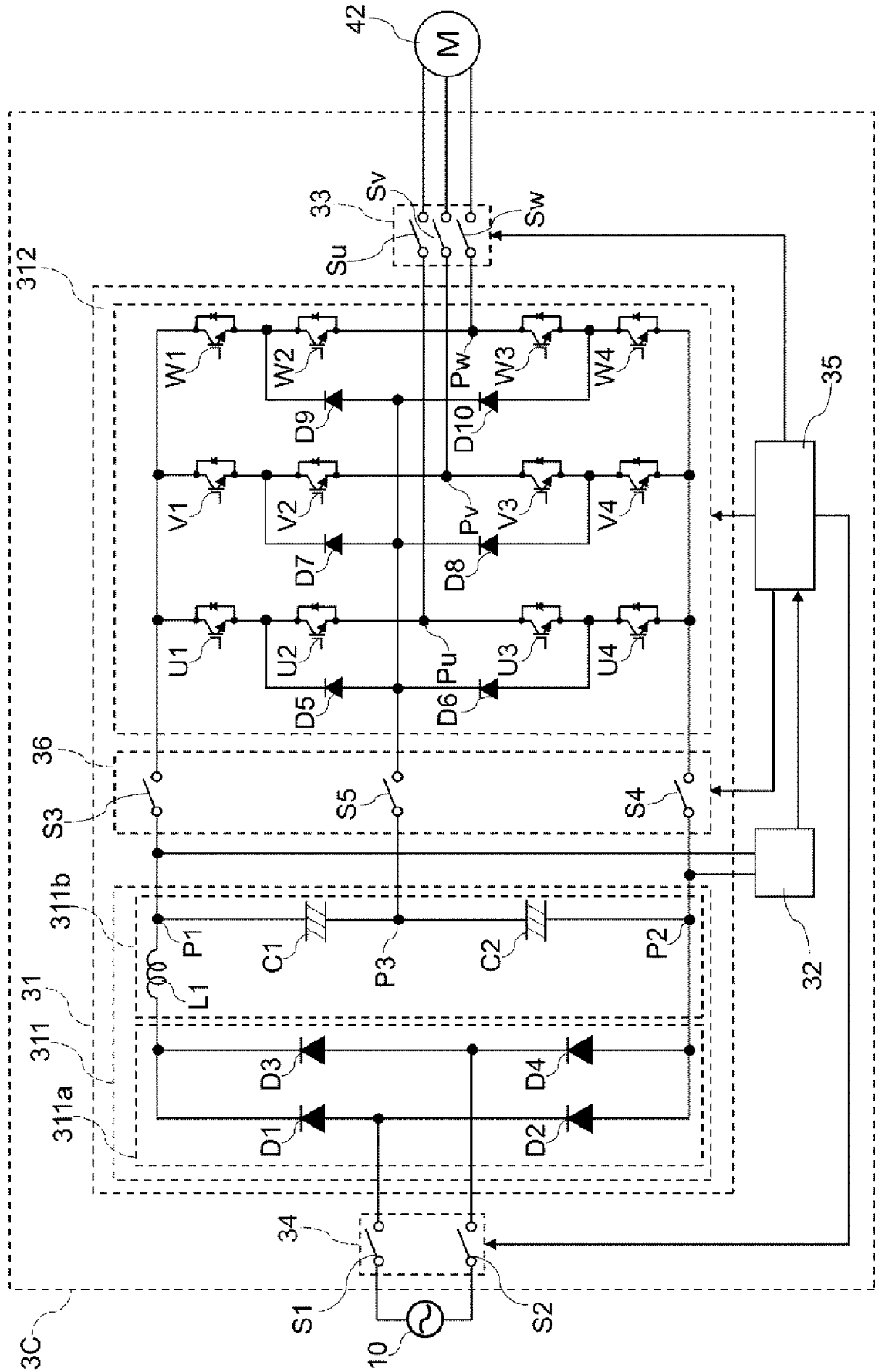
[10]



[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/011313

| A. CLASSIFICATION OF SUBJECT MATTER | | |
|--|--|---|
| <i>H02M 7/48</i> (2007.01)i; <i>F25B 1/00</i> (2006.01)i; <i>F25B 49/02</i> (2006.01)i FI: H02M7/48 M; F25B1/00 396Z; F25B1/00 396E; F25B1/00 396G; F25B49/02 D; F25B49/02 570Z | | |
| According to International Patent Classification (IPC) or to both national classification and IPC | | |
| B. FIELDS SEARCHED | | |
| Minimum documentation searched (classification system followed by classification symbols) H02M7/48; F25B1/00; F25B49/02 | | |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2024 Registered utility model specifications of Japan 1996-2024 Published registered utility model applications of Japan 1994-2024 | | |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) | | |
| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| X | JP 2009-106036 A (TOSHIBA CARRIER CORPORATION) 14 May 2009 (2009-05-14) paragraphs [0010]-[0023], fig. 1 | 1, 6, 8-9, 12, 19-20 |
| Y | | 1-20 |
| Y | JP 2012-182921 A (MITSUBISHI ELECTRIC CORPORATION) 20 September 2012 (2012-09-20) paragraphs [0010]-[0011], [0013], [0029], fig. 1-2 | 1-20 |
| Y | JP 54-111645 A (MITSUBISHI ELECTRIC CORPORATION) 01 September 1979 (1979-09-01) claims (1), p. 2, upper left column, lines 4-7, p. 2, lower right column, lines 2-9, p. 3, upper left column, line 16- upper right column, line 2, page 3, upper right column, lines, 15-19, fig. 2, 6 | 4 |
| Y | JP 2018-61328 A (DAIKIN INDUSTRIES, LTD.) 12 April 2018 (2018-04-12) paragraphs [0037]-[0038], [0041], fig. 1 | 5, 7 |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex. | | |
| * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "D" document cited by the applicant in the international application "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family | | |
| Date of the actual completion of the international search 06 June 2024 | | Date of mailing of the international search report 18 June 2024 |
| Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan | | Authorized officer Telephone No. |

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/011313

| C. DOCUMENTS CONSIDERED TO BE RELEVANT | | |
|---|---|-----------------------|
| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
| Y | JP 2017-3197 A (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) 05 January 2017 (2017-01-05) paragraphs [0007]-[0008], [0073], [0106], fig. 5 | 10-11, 13-18 |
| Y | JP 2022-122870 A (PANASONIC INTELLECTUAL PROPERTY MANAGEMENT CO., LTD.) 23 August 2022 (2022-08-23) paragraphs [0067], [0076], [0078], fig. 1-2 | 15-18 |

INTERNATIONAL SEARCH REPORT
Information on patent family members

| |
|---|
| International application No. PCT/JP2024/011313 |
|---|

| Patent document cited in search report | | | Publication date (day/month/year) | Patent family member(s) | | | Publication date (day/month/year) |
|--|-------------|---|-----------------------------------|---|--------------|----|-----------------------------------|
| JP | 2009-106036 | A | 14 May 2009 | CN | 101488700 | A | |
| ----- | | | | | | | |
| JP | 2012-182921 | A | 20 September 2012 | (Family: none) | | | |
| ----- | | | | | | | |
| JP | 54-111645 | A | 01 September 1979 | (Family: none) | | | |
| ----- | | | | | | | |
| JP | 2018-61328 | A | 12 April 2018 | CN | 107896070 | A | |
| ----- | | | | | | | |
| JP | 2017-3197 | A | 05 January 2017 | US | 2018/0156217 | A1 | |
| | | | | paragraphs [0008]-[0009], [0064], [0097], fig. 5 | | | |
| | | | | WO | 2016/199396 | A1 | |
| | | | | CN | 107532825 | A | |
| ----- | | | | | | | |
| JP | 2022-122870 | A | 23 August 2022 | (Family: none) | | | |
| ----- | | | | | | | |

| A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/48(2007.01)i; F25B 1/00(2006.01)i; F25B 49/02(2006.01)i FI: H02M7/48 M; F25B1/00 396Z; F25B1/00 396E; F25B1/00 396G; F25B49/02 D; F25B49/02 570Z | | |
|--|--|----------------------|
| B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H02M7/48; F25B1/00; F25B49/02 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年 | | |
| 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語） | | |
| C. 関連すると認められる文献 | | |
| 引用文献の カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| X | JP 2009-106036 A（東芝キャリア株式会社）14.05.2009（2009 - 05 - 14） 段落 [0010] - [0023]、図1 | 1, 6, 8-9, 12, 19-20 |
| Y | | 1-20 |
| Y | JP 2012-182921 A（三菱電機株式会社）20.09.2012（2012 - 09 - 20） 段落 [0010] - [0011]、[0013]、[0029]、図1-2 | 1-20 |
| Y | JP 54-111645 A（三菱電機株式会社）01.09.1979（1979 - 09 - 01） 特許請求の範囲（1）、第2ページ左上欄第4 - 7行、第2ページ右下欄第2 - 9行、第3ページ左上欄第16行 - 右上欄第2行、第3ページ右上欄第15 - 19行、図2, 6 | 4 |
| Y | JP 2018-61328 A（ダイキン工業株式会社）12.04.2018（2018 - 04 - 12） 段落 [0037] - [0038]、[0041]、図1 | 5, 7 |
| Y | JP 2017-3197 A（パナソニックIPマネジメント株式会社）05.01.2017（2017 - 01 - 05） 段落 [0007] - [0008]、[0073]、[0106]、図5 | 10-11, 13-18 |
| <input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。 | | |
| * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 | | |
| 国際調査を完了した日 06.06.2024 | 国際調査報告の発送日 18.06.2024 | |
| 名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号 | 権限のある職員（特許庁審査官） 清水 康 3H 3732 電話番号 03-3581-1101 内線 3316 | |

| C. 関連すると認められる文献 | | |
|-----------------|--|----------------|
| 引用文献の カテゴリ* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する 請求項の番号 |
| Y | JP 2022-122870 A (パナソニック IP マネジメント株式会社) 23.08.2022 (2022 - 08 - 23) 段落 [0067] , [0076] , [0078] 、図1-2 | 15-18 |
| ----- | | |

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/011313

| 引用文献 | 公表日 | パテントファミリー文献 | 公表日 |
|------------------|------------|---|-----|
| JP 2009-106036 A | 14.05.2009 | CN 101488700 A | |
| JP 2012-182921 A | 20.09.2012 | (ファミリーなし) | |
| JP 54-111645 A | 01.09.1979 | (ファミリーなし) | |
| JP 2018-61328 A | 12.04.2018 | CN 107896070 A | |
| JP 2017-3197 A | 05.01.2017 | US 2018/0156217 A1 段落 [0008] - [0009], [0064], [0097]、図5 WO 2016/199396 A1 CN 107532825 A | |
| JP 2022-122870 A | 23.08.2022 | (ファミリーなし) | |