



⑫ A **Terinzagelegging** ⑪ **8600967**

Nederland

⑲ NL

-
- ⑤④ **Televisiesignaalgeheugeninschrijfschakeling.**
⑤① Int.Cl⁴: H04N 5/907.
⑦① Aanvrager: N.V. Philips' Gloeilampenfabrieken te Eindhoven.
⑦④ Gem.: Ir. P.J.P.G. Simons c.s.
Internationaal Octroobureau B.V.
Prof. Holstlaan 6
5656 AA Eindhoven.

-
- ②① Aanvraag Nr. 8600967.
②② Ingediend 17 april 1986.
③② --
③③ --
③① --
⑥② --

-
- ④③ Ter inzage gelegd 16 november 1987.

De aan dit blad gehechte stukken zijn een afdruk van de oorspronkelijk ingediende beschrijving met conclusie(s) en eventuele tekening(en).

N.V. Philips' Gloeilampenfabrieken te Eindhoven.
Televisiesignaalgeheugeninschrijfschakeling.

De uitvinding heeft betrekking op een televisiesignaalgeheugeninschrijfschakeling met een geheugenkloksignaalgenerator die met een inschrijfkloksignaalingang van een geheugen is gekoppeld voor het in het geheugen
5 inschrijven van aan een datasignaalingang ervan toe te voeren monsters van een televisiesignaal die met behulp van een door een datakloksignaalgenerator opgewekt datakloksignaal zijn verkregen, welk datakloksignaal een frequentie heeft die door middel van een regellus koppelbaar is met de lijnfrequentie van het televisiesignaal.

10 Uit het Duitse octrooischrift 31 28 727 is een televisiesignaalgeheugeninschrijfschakeling van de bovengenoemde soort bekend waarbij met het datakloksignaal ook een inschrijf- en een uitleeskloksignaal van het geheugen in frequentie zijn gekoppeld. Daardoor is een eenvoudige inschrijfschakeling zonder buffergeheugen
15 mogelijk en kunnen tussen twee inschrijf-acties bijvoorbeeld drie uitleesacties van het geheugen worden uitgevoerd zodat het geheugen gebruikt kan worden voor het met een verhoogde rasterfrequentie weergeven van een televisiesignaal. Bij variaties van de lijnfrequentie van het televisiesignaal die bijvoorbeeld kunnen voorkomen bij
20 televisiesignalen die afkomstig zijn van videorecorders, blijkt het moeilijk te zijn de beeldpunten van de opvolgende rasters op dezelfde plaatsen op het scherm van een beeldweergeefbuis te krijgen.

De uitvinding heeft ten doel een correcte weergave van een via het geheugen gevoerd televisiesignaal op eenvoudige wijze
25 mogelijk te maken.

Een televisiesignaalgeheugeninschrijfschakeling van de in de aanhef genoemde soort volgens de uitvinding heeft daarom tot kenmerk, dat de geheugenkloksignaalgenerator vrijlopend is op een frequentie hoger dan de hoogste bij eventuele variaties voorkomende frequentie van
30 het datakloksignaal, terwijl met de datasignaalingang een dataverschuivingsschakeling en met de inschrijfkloksignaalingang een impulsonderdrukkingsschakeling is gekoppeld welke

80 70 367

dataverschuivingsschakeling en impulsonderdrukkingsschakeling zijn gekoppeld met een uitgangsschakeling van een met de datakloksignaalgenerator en de geheugenkloksignaalgenerator gekoppelde fase-detectieschakeling voor het verschuiven van het datasignaal en het
5 onderdrukken van een geheugenkloksignaalimpuls bij het overschrijden van een bepaalde faseverhouding tussen het datakloksignaal en het geheugenkloksignaal.

Hierdoor wordt bereikt dat elke inschrijfkloksignaalimpuls die aan het geheugen wordt aangeboden,
10 correspondeert met een televisiesignaalmonster en wanneer per televisiesignaalmonster twee inschrijfkloksignaalimpulsen dreigen op te treden één daarvan onderdrukt wordt. De inschrijfkloksignaalimpulsen liggen daarbij in een frequentieraster dat niet met een variërende frequentie is gekoppeld en dus zo stabiel mogelijk kan worden gemaakt en
15 met een stabiele uitleeskloksignaalfrequentie kan zijn gekoppeld waardoor een stabiele weergave op een beeldweergeefbuis mogelijk wordt.

De uitvinding zal nu aan de hand van de tekening worden toegelicht.

In de tekening illustreert
20 figuur 1 met een principeschema een mogelijke uitvoering van een televisiesignaalgeheugeninschrijfschakeling volgens de uitvinding,

figuur 2 met een aantal golfvormen een aantal signalen zoals die in de schakeling van figuur 1 optreden,

25 figuur 3 met een principeschema een andere mogelijke uitvoering van een televisiesignaalgeheugenschakeling volgens de uitvinding en

figuur 4 met een aantal golfvormen een aantal signalen zoals die in de schakeling van figuur 3 optreden.

30 In figuur 1 wordt aan een ingang 1, die verbonden is met een ingang 3 van een als analoog-digitaalomzetter uitgevoerde bemonsteringsschakeling 5 en met een ingang 7 van een synchronisatiesignaalafscheider 9, een televisiesignaal toegevoerd.

Een uitgang 11 van de bemonsteringsschakeling 5 levert
35 aan een ingang 13 van een dataverschuivingsschakeling 15 een bemonsterd televisiesignaal dat in het vervolg datasignaal zal worden genoemd. De uitgang 11 is meervoudig als de bits van het datasignaal per

televisiesignaalmonster gelijktijdig ter beschikking staan en enkelvoudig als deze bits serieel worden afgegeven. Duidelijkheidshalve is de dataverschuivingsschakeling enkelvoudig getekend. De werking van de schakeling is in beide gevallen in principe dezelfde.

5 Een uitgang 17 van de dataverschuivingsschakeling 15 levert aan een datasignaalingang 19 van een geheugen 21 een datasignaal dat in positie is gecorrigeerd zoals verderop zal worden verklaard.

Een bemonsteringssignaalingang 23 van de bemonsteringsschakeling 5 is verbonden met een uitgang 25 van een datakloksignaalgenerator 27 die verder aan een datakloksignaalingang 29 van de dataverschuivingsschakeling 15, aan een datakloksignaalingang 31 van een fasedetectieschakeling 33 en aan een ingang 35 van een frequentiedeler 37 ligt.

Een regelsignaalingang 39 van de datakloksignaaloscillator 27 is verbonden met een uitgang van een fasedetector 41 waarvan een ingang aan een uitgang van de frequentiedeler 37 ligt en een andere ingang is verbonden met een uitgang 43 van de synchronisatiesignaalafscheider 9 waaraan synchronisatiesignalen H met de lijnfrequentie van het televisiesignaal optreden. Deze synchronisatiesignalen worden ook toegevoerd aan een ingang 45 van het geheugen 21 aan een ingang 47 waarvan verder synchronisatiesignalen V met de rasterfrequentie van het televisiesignaal afkomstig van een uitgang 49 van de synchronisatiesignaalafscheider 9 worden toegevoerd.

25 Tengevolge van de regellus met de frequentiedeler 37 en de fasedetector 41 is het datakloksignaal aan de uitgang 25 van de datakloksignaalgenerator 27 in frequentie gekoppeld aan de lijnfrequentie van het televisiesignaal. De golfvorm S1 van dit datakloksignaal is in figuur 2 geschetst.

30 De fasedetectieschakeling 33 heeft een geheugenkloksignaalingang 51 waaraan een van een uitgang 53 van een geheugenkloksignaalgenerator 55 afkomstig geheugenkloksignaal wordt toegevoerd waarvan de golfvorm in figuur 2 met S2 is aangeduid. De geheugenkloksignaalgenerator 55 is vrijlopend dat wil zeggen niet in frequentie gekoppeld met de lijnfrequentie en met het datakloksignaal. De frequentie van het geheugenkloksignaal wordt bij voorkeur zeer stabiel gehouden en wordt iets hoger gekozen dan de hoogste bij

8600967

variaties optredende dataklokfrequentie. Een verdere uitgang 57 van de geheugenkloksignaalgenerator 55 levert aan een uitleeskloksignaalingang 59 een uitleeskloksignaal dat op een gewenste manier in frequentie en fase aan het geheugenkloksignaal is gekoppeld afhankelijk van het doel 5 waarvoor het geheugen 21 wordt gebruikt.

De fasedetectieschakeling 33 heeft een uitgangscombinatie 59, 61 waaraan signalen met een in figuur 2 met S3 en S4 geschetste golfvorm optreden. Deze uitgangscombinatie 59, 61 is verbonden met een ingangscombinatie 63, 65 van de dataverschuivingsschakeling 15 en met 10 een ingangscombinatie 67, 69 van een impulsonderdrukkingsschakeling 71 waarvan een geheugenkloksignaalingang 73 is verbonden met de uitgang 53 van de geheugenkloksignaalgenerator 55 en een uitgang 75 is verbonden met een inschrijfkloksignaalingang 77 van het geheugen 21.

In de fasedetectieschakeling 33 is de 15 datakloksignaalingang 31 verbonden met de D-ingang van een D-flip-flop 79 waarvan de kloksignaalingang C een geïnverteerd geheugenkloksignaal ontvangt van de geheugenkloksignaalingang 51. De Q-uitgang van de D-flip-flop 79 ligt aan de uitgang 59 en de \bar{Q} -uitgang aan de uitgang 61 van de fasedetectieschakeling 33. Omdat de D-flip-flop 79 op de positief 20 gaande flanken van zijn kloksignaal en dus op de negatief gaande flanken van het geheugenkloksignaal S2 de waarde van het datakloksignaal S1 aan zijn D-ingang opslaat, ontstaat de golfvorm S3 die laag is wanneer S1 laag is en die hoog is wanneer S1 hoog is als de negatief gaande flanken van S2 optreden. De golfvorm S3 vertoont dus telkens wanneer de negatief 25 gaande flank van S2 een flank van S1 passeert een sprong op het moment dat de betreffende negatieve flank van S2 optreedt. Na de passage van een negatieve flank van S1 een positieve sprong en na de passage van een positieve flank van S1 een negatieve sprong.

In de impulsonderdrukkingsschakeling 71 is de ingang 67 30 verbonden met een ingang van een niet-EN-poort 81 waarvan een verdere ingang aan de \bar{Q} -uitgang van een D-flip-flop 83 ligt waarvan de D-ingang is verbonden met de ingang 69 en de kloksignaalingang C met de geheugenkloksignaalingang 73 van de fasedetectieschakeling 71. De uitgang van de niet-EN-poort 81 is verbonden met een ingang van een EN- 35 poort 85 waarvan een verdere ingang met de geheugenkloksignaalingang 73 en de uitgang met de uitgang 75 van de impulsonderdrukkingsschakeling 71 is verbonden.

De \bar{Q} -uitgang van de D-flip-flop 83 geeft een over een geheugenkloksignaalperiode vertraagd geïnverteerd ingangssignaal af dat in figuur 2 met een golfvorm S5 is geschetst. Hierdoor ontstaat aan de uitgang van de niet-EN-poort 81 een signaal dat in figuur 2 met 5 de golfvorm S6 is geschetst en dat telkens optreedt gedurende een geheugenkloksignaalperiode nadat een passage van een negatieve S2-flank voorbij een positieve S1-flank heeft plaats gevonden. Door de EN-poort 85 wordt dan een geheugenkloksignaalimpuls onderdrukt hetgeen in de in figuur 2 geschetste golfvorm S7 is geschetst. In die periode wordt dus 10 geen inschrijfkloksignaalimpuls aan de inschrijfkloksignaalingang 77 van het geheugen 21 tegevoerd.

De dataverschuivingsschakeling 15 heeft een D-flip-flop 87 waarvan de kloksignaalingang C een geïnverteerd datakloksignaal krijgt toegevoerd van de ingang 29 en waarvan de D-ingang is verbonden 15 met de datasignaalingang 13 van de dataverschuivingsschakeling 15 die tevens aan een ingang van een EN-poort 89 ligt. De Q-uitgang van de D-flip-flop 87 ligt aan een ingang van een EN-poort 91. Een verdere ingang van de EN-poort 89 respectievelijk 91 is verbonden met de ingang 63 respectievelijk 65 van de dataverschuivingsschakeling 15. De uitgangen 20 van de EN-poorten 89 en 91 zijn elk verbonden met een ingang van een OF-poort 93 waarvan de uitgang aan de uitgang 17 van de dataverschuivingsschakeling 15 ligt.

In de perioden tussen telkens twee positieve flanken van het datakloksignaal treedt het datasignaal aan de ingang 13 van de 25 dataverschuivingsschakeling 15 op. Deze perioden zijn in figuur 2 bij D aangegeven met D1, D2, ... D7. In de perioden tussen telkens twee negatieve flanken van het datakloksignaal treedt aan de Q-uitgang van de D-flip-flop een over een halve rasterkloksignaalperiode vertraagd datasignaal op. Deze perioden zijn in figuur 2 bij Dd aangegeven met 30 D1, D2, ..., D7.

Gedurende de tijd dat S4 hoog is, verschijnt het vertraagde datasignaal Dd aan de uitgang 17 van de dataverschuivingsschakeling 15 en gedurende de tijd dat S3 hoog is het onvertraagde datasignaal D. Hierdoor wordt verhinderd dat de positieve 35 flanken van het inschrijfkloksignaal S7 te dicht bij de uiteinden van een datasignaalperiode komen of dat er twee van deze flanken in eenzelfde datasignaalperiode kunnen vallen. In figuur 2 is met pijlen

aangegeven bij D en Dd met welke datasignaalperioden de betreffende positieve flanken van het inschrijfkloksignaal S7 corresponderen.

Met behulp van de beschreven schakeling wordt bereikt dat elke volgende werkzame inschrijfkloksignaalimpulsflank correspondeert met slechts een werkzaam datasignaalinterval en omgekeerd.

Als tengevolge van zeer hoge kloksignaal- en datasignaal frequenties de stijgtijden van de signalen zo groot worden dat het gevaar bestaat dat de correspondentie tussen geheugeninschrijfmomenten en in te schrijven data verloren gaat, kan bijvoorbeeld een schakeling volgens figuur 3 worden toegepast.

In figuur 3 en figuur 4 zijn voor overeenkomstige delen en golfvormen dezelfde verwijzingscijfers gebruikt als in figuur 1 en figuur 2. De delen die niet van die van figuur 1 hoeven te verschillen zijn duidelijkheidshalve weggelaten.

Het van de uitgang 25 van de datakloksignaalgenerator 27 afkomstige datakloksignaal wordt nu via een inverter 95 aan een ingang 97 van een omschakelaar 99 toegevoerd die een tweedeler 101 en twee EN-poorten 103 en 105 bevat van elk waarvan een ingang aan de ingang 97 ligt. De andere ingangen van de EN-poorten 103, 105 liggen elk aan een andere uitgang van de tweedeler 101 zodat aan de uitgang van de EN-poort 103, die met een uitgang 107 van de omschakelaar 99 is verbonden, om de andere datakloksignaalimpuls verschijnt. Dit is in figuur 4 met de golfvorm S8 geschetst, de golfvorm S9 van die figuur 4 stelt het uitgangssignaal van de EN-poort 105 voor waaraan de tussengelegen datakloksignaalimpulsen optreden die aan een uitgang 109 van de omschakelaar 99 worden toegevoerd.

De uitgang 107 respectievelijk 109 van de omschakelaar 99 is met een ingang 111 respectievelijk 113 van de fase detectieschakeling 33 en met een ingang 115 respectievelijk 117 van de dataverschuivingsschakeling 15 verbonden. De ingang 111 respectievelijk 113 ligt aan een kloksignaalingang C van een D-flip-flop 119 respectievelijk 121 waarvan de D-ingang aan een hoge potentiaal ligt zodat bij het optreden van een voorflank van het signaal aan de ingang 111 respectievelijk 113 de Q-uitgang van de D-flip-flop 119 respectievelijk 121 hoog wordt. De golfvormen aan de Q-uitgangen van de D-flip-flops 119 en 121 zijn in figuur 4 met S10 respectievelijk S11 aangegeven.

8300007

De Q-uitgang van de D-flip-flop 119 respektievelijk 121 is verbonden met de D-ingang van een D-flip-flop 123 respektievelijk 125 waarvan de kloksignaalingangen C het geïnverteerde geheugenkloksignaal S2 krijgen toegevoerd van de geheugenkloksignaalingang 31 van de 5 fase-detectieschakeling 33. Hierdoor wordt op de eerste negatieve flank van S2 die volgt op de positieve flank van S8 respektievelijk S9 waardoor de Q-uitgang van de D-flip-flop 119 respektievelijk 121 hoog werd, de Q-uitgang van de D-flip-flop 123 respektievelijk 125 hoog.

De Q-uitgang van de D-flip-flop 123 respektievelijk 125 10 is verbonden met een ingang van een EN-poort 127 respektievelijk 129 waarvan de andere ingang is verbonden met de geheugenkloksignaalingang 31 van de fase-detectieschakeling 33. De Q-uitgang van de D-flip-flop 123 respektievelijk 125 geeft verder aan een uitgang 131 respektievelijk 133 van de fase-detectieschakeling 33 een signaal af dat in figuur 4 met de 15 golfvorm S11 respektievelijk S13 is geschetst.

De uitgang van de EN-poort 127 respektievelijk 129 die aan de kloksignaalingang C van een D-flip-flop 135 respektievelijk 137 ligt, wordt bij het optreden van de eerste positieve flank van S2 volgend op de negatieve flank van S2 waardoor de Q-uitgang van de D-flip-flop 123 respektievelijk 125 hoog werd, ook hoog, waardoor de \bar{Q} -uitgang van de D-flip-flop 135 respektievelijk 137 laag wordt. Deze \bar{Q} -uitgang van de D-flip-flop 135 respektievelijk 137 is via een inverter verbonden met de resetingang R van de D-flip-flop 119 respektievelijk 121 die dan gereset wordt waardoor zijn Q-uitgang, die 25 via een inverter met de resetingang R van de D-flip-flop 135 respektievelijk 137 is verbonden, laag wordt en de D-flip-flop 135 respektievelijk 137 reset. De EN-poort 127 respektievelijk 129 vormt met de D-flip-flop 135 respektievelijk 137 een resetschakeling. De EN-poort 127 respektievelijk 129 zorgt er voor dat de D-flip-flop 119 30 respektievelijk 121 pas een halve geheugenkloksignaalperiode na het optreden van een negatieve geheugenkloksignaalflank kan worden gereset zodat de D-flip-flop 123 respektievelijk 125 voldoende tijd krijgt om de signaalwaarde aan zijn D-ingang in te schrijven. Tengevolge van de aanwezigheid van de D-flip-flop 135 respektievelijk 137 blijft het 35 resetsignaal voor de D-flip-flop 119 respektievelijk 121 slechts aanwezig totdat de resetactie is beëindigd zodat een snelle bereidheid voor een volgende inschrijfactie wordt verkregen.

Op de dan volgende tweede negatieve flank van S2 na een positieve flank van S8 respektievelijk S9 wordt de Q-uitgang van de D-flip-flop 123 respektievelijk 125 laag en dus de golfvorm S11 respektievelijk S13. Valt tengevolge van een flankpassage de derde
5 negatieve flank van S2 na het optreden van een positieve flank van S8 respektievelijk S9 waardoor de D-flip-flop 119 respektievelijk 121 geset was, vóór het optreden van de volgende positieve flank van S8 respektievelijk S9, dan blijft S11 respektievelijk S12 laag totdat de vierde negatieve flank van S2 optreedt die dan na de volgende positieve
10 flank van S8 zal vallen. Heeft er geen flankpassage plaats gevonden, dan wordt op die derde negatieve flank S11 respektievelijk S12 weer hoog omdat intussen de D-flip-flop 119 respektievelijk 121 weer geset was door de volgende positieve flank van S8 respektievelijk S9.

De uitgang 131 respektievelijk 133 van de
15 fasedetectieschakeling 33 is verbonden met een ingang 139; 141 van de dataverschuivingsschakeling 15 en met een ingang 143 respektievelijk 145 van de impulsonderdrukkingsschakeling 71.

Van de dataverschuivingsschakeling 15 is de ingang 115 respektievelijk 117 verbonden met de kloksignaalingang C van een D-flip-
20 flop 147 respektievelijk 149 van elk waarvan de D-ingang is verbonden met de datasignaalingang 13 van de dataverschuivingsschakeling 15. Hierdoor treedt aan de Q-uitgang van de D-flip-flop 147 respektievelijk 149 telkens na het optreden van een positieve flank van S8 respektievelijk S9 gedurende twee perioden van het datakloksignaal,
25 waarvan de perioden in figuur 4 met D1, 2, 3, ... zijn aangegeven, een vertraagd datasignaal op waarvan de perioden in figuur 4 met D1, 3, 5, ... respektievelijk D2, 4, 6, ... zijn aangegeven.

De Q-uitgang van de D-flip-flop 147 respektievelijk 149 is verbonden met een ingang van een EN-poort 151 respektievelijk 153
30 waarvan de andere ingang aan de ingang 139 respektievelijk 141 van de fasedetectieschakeling 33 ligt en van elk waarvan de uitgang is verbonden met een ingang van een OF-poort 155 waarvan de uitgang aan de uitgang 17 van de dataverschuivingsschakeling 15 ligt. Aan de uitgang 17 treedt nu telkens gedurende een gehele periode van het
35 geheugenkloksignaal S2 volgende op een negatieve flank daarvan een datasignaal op. Wanneer de signalen S11 en S13 beide nul zijn, wordt aan deze uitgang 17 geen signaal afgegeven. In de

8600967

impulsonderdrukkingsschakeling 71 wordt dan een geheugenkloksignaalimpuls onderdrukt.

De impulsonderdrukkingsschakeling 71 bevat een OF-poort 157 waarvan de ingangen zijn verbonden met de ingangen 143 en 145 van de 5 impulsonderdrukkingsschakeling 71 en waarvan de uitgang aan een ingang van een EN-poort 159 ligt waarvan de andere ingang is verbonden met de ingang 73 en de uitgang met de uitgang 75 van de impulsonderdrukkingsschakeling 75. Het uitgangssignaal van de OF-poort 157 is in figuur 4 met de golfvorm S14 geschetst waaruit te zien is dat 10 gedurende de perioden van het geheugenkloksignaal S2 dat zowel het signaal S11 aan de ingang 143 als het signaal S13 aan de ingang 145 van de impulsonderdrukkingsschakeling 71 laag zijn, ook S12 laag wordt en de EN-poort 159 geen kloksignaalimpuls kan doorlaten naar de uitgang 75 van de impulsonderdrukkingsschakeling 71 waaraan in de rest van de tijd het 15 inschrijfkloksignaal optreedt.

Het geheugen 21 kan een willekeurig toegankelijk geheugen (RAM) zijn met een vervlochten inschrijving en uitlezing, of een serieel werkende schakeling. Er kan in het geheugen desgewenst een serie-parallel-omzetting plaats vinden.

20 Wat in het voorgaande datasignaal werd genoemd kan een bit voor bit optredend signaal zijn waarin een aantal bits bij een signaalmonster horen of een signaal met een aantal parallel te verwerken bits per monster. Bij een parallelverwerking moet per bit een dataverschuivingsschakeling worden toegepast.

25 Vanzelfsprekend kunnen andere dataverschuivingsschakelingen, fasedetectieschakelingen of impulsonderdrukkingsschakelingen worden toegepast die gelijksoortige functies vervullen als die hier zijn beschreven.

Conclusies:

1. Televisiesignaalgeheugeninschrijfschakeling met een geheugenkloksignaalgenerator (55) die met een inschrijfkloksignaalingang (77) van een geheugen (21) is gekoppeld voor het in het geheugen inschrijven van aan een datasignaalingang (19) ervan toe te voeren
5 monsters van een televisiesignaal die met behulp van een door een datakloksignaalgenerator (27) opgewekt datakloksignaal zijn verkregen, welk datakloksignaal een frequentie heeft die door middel van een regellus koppelbaar is met de lijnfrequentie van het televisiesignaal met het kenmerk, dat de geheugenkloksignaalgenerator (55) vrijlopend is
10 op een frequentie hoger dan de hoogste bij eventuele variaties voorkomende frequentie van het datakloksignaal, terwijl met de datasignaalingang (19) een dataverschuivingsschakeling (15) en met de inschrijfkloksignaalingang (77) een impulsonderdrukkingsschakeling (71) is gekoppeld welke dataverschuivingsschakeling en
15 impulsonderdrukkingsschakeling zijn gekoppeld met een uitgangsschakeling (59, 61) van een met de datakloksignaalgenerator (25) en de geheugenkloksignaalgenerator (55) gekoppelde fase-detectieschakeling (33) voor het verschuiven van het datasignaal en het onderdrukken van een geheugenkloksignaalimpuls bij het overschrijden van een bepaalde
20 faseverhouding tussen het datakloksignaal en het geheugenkloksignaal (figuur 1).

2. Televisiesignaalgeheugeninschrijfschakeling volgens conclusie 1, met het kenmerk, dat de fase-detectieschakeling (33) een door het datakloksignaal (aan 31) en het geheugenkloksignaal (aan 51)
25 stuurbare schakeling is die na een onderlinge flankpassage van deze kloksignalen een verandering van zijn uitgangssignaalwaarde (aan 59, 61) veroorzaakt en na een volgende onderlinge flankpassage een terugkeer naar de uitgangssignaalwaarde (aan 59, 61) van voor de eerstgenoemde flankpassage, de dataverschuivingsschakeling (15) een omschakelaar (89,
30 91, 93) bevat waarmee een onvertraagd (aan 13) of een, een halve datakloksignaalperiode vertraagd (via 87), datasignaal kiesbaar is en de impulsonderdrukkingsschakeling (71) een slechts op een van de twee flankpassages reagerende schakeling is (figuur 1).

3. Televisiesignaalgeheugeninschrijfschakeling volgens conclusie 1, met het kenmerk, dat de dataverschuivingsschakeling (15) twee afwisselend door opvolgende datakloksignaalimpulsen (aan 115
35 respektievelijk 117) inschrijfbaar en afwisselend door een

uitgangssignaalcombinatie (aan 131 respectievelijk 133) van de
fasedetectieschakeling (33) uitleesbare geheugenelementen (147, 149)
bevat terwijl de fasedetectieschakeling (33) twee afwisselend door
opvolgende datakloksignaalimpulsen setbare flip-flops (119, 121) bevat
5 van elk waarvan een uitgangssignaal door het geheugenkloksignaal in een
corresponderend geheugenelement (123, 125) inschrijfbaar is en waarbij
elk van de flip-flops via een resetschakeling (127, 135; 129, 137) met
een combinatie van een van zijn uitgangssignalen, een uitgangssignaal
van het corresponderende geheugenelement en het geheugenkloksignaal
10 resetbaar is en de corresponderende geheugenelementen de
uitgangssignaalcombinatie (aan 131, 133) van de fasedetectieschakeling
(33) leveren (figuur 2).

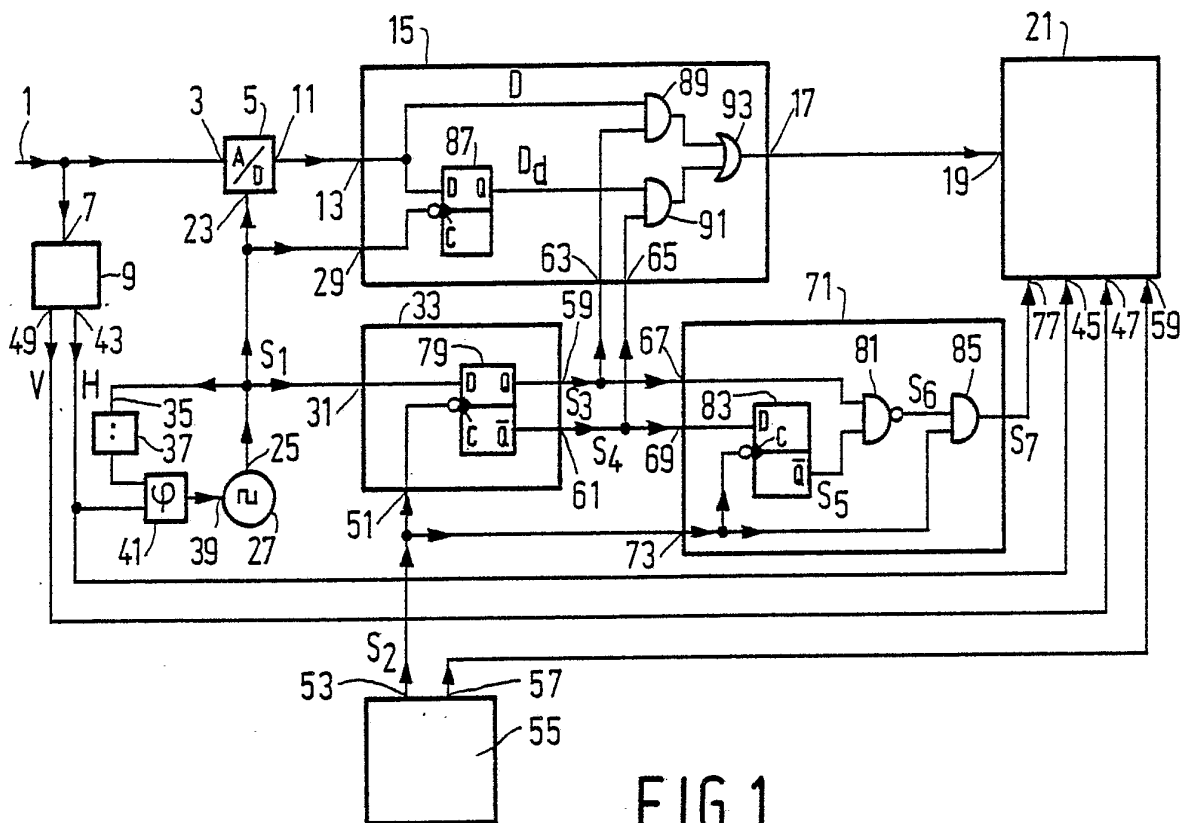


FIG. 1

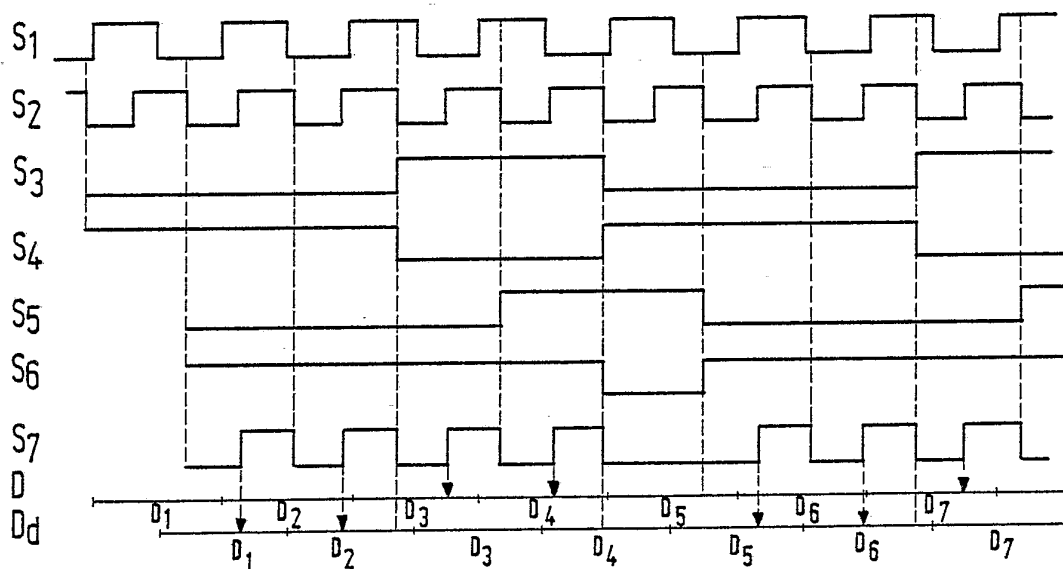


FIG. 2

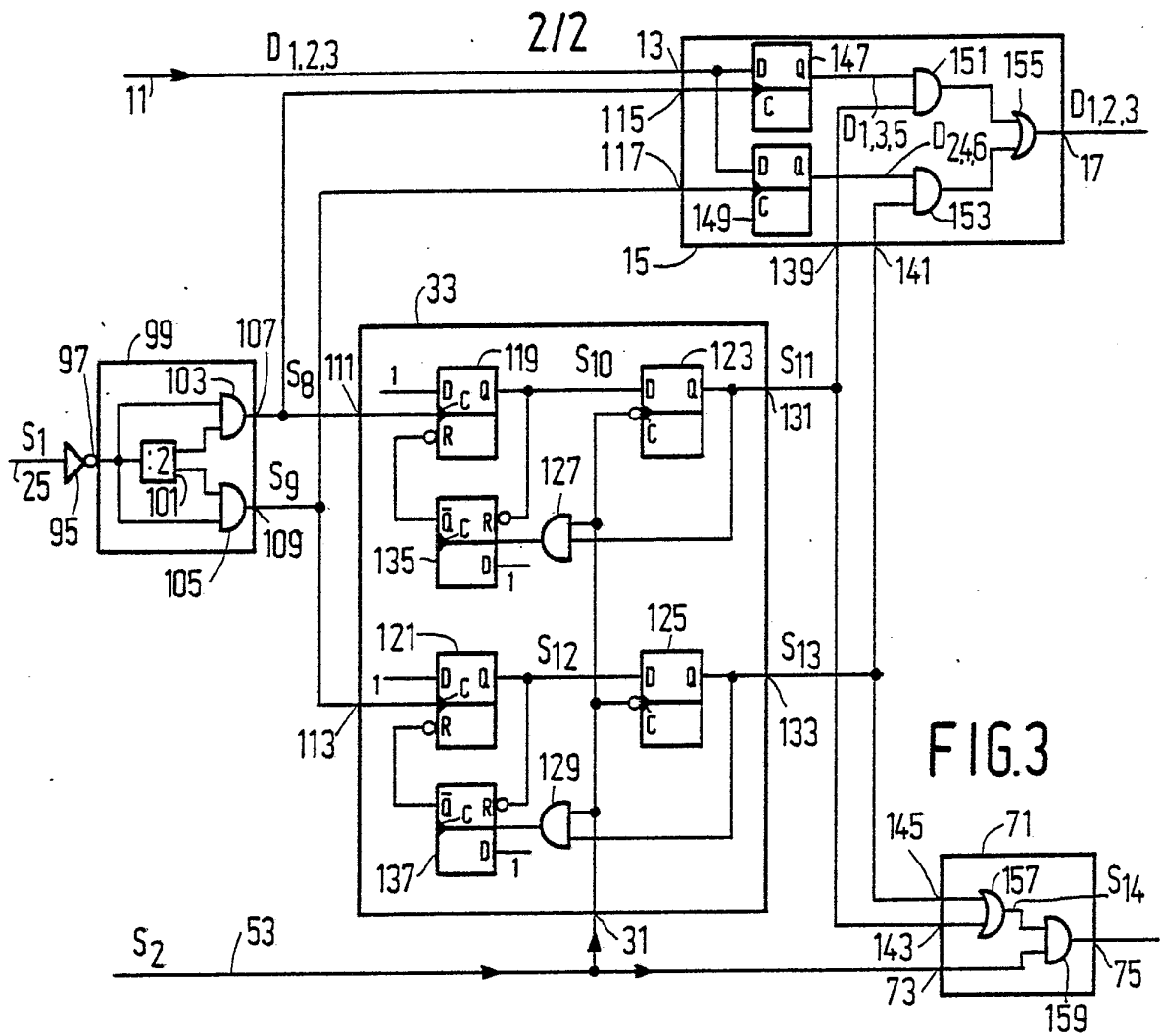


FIG. 3

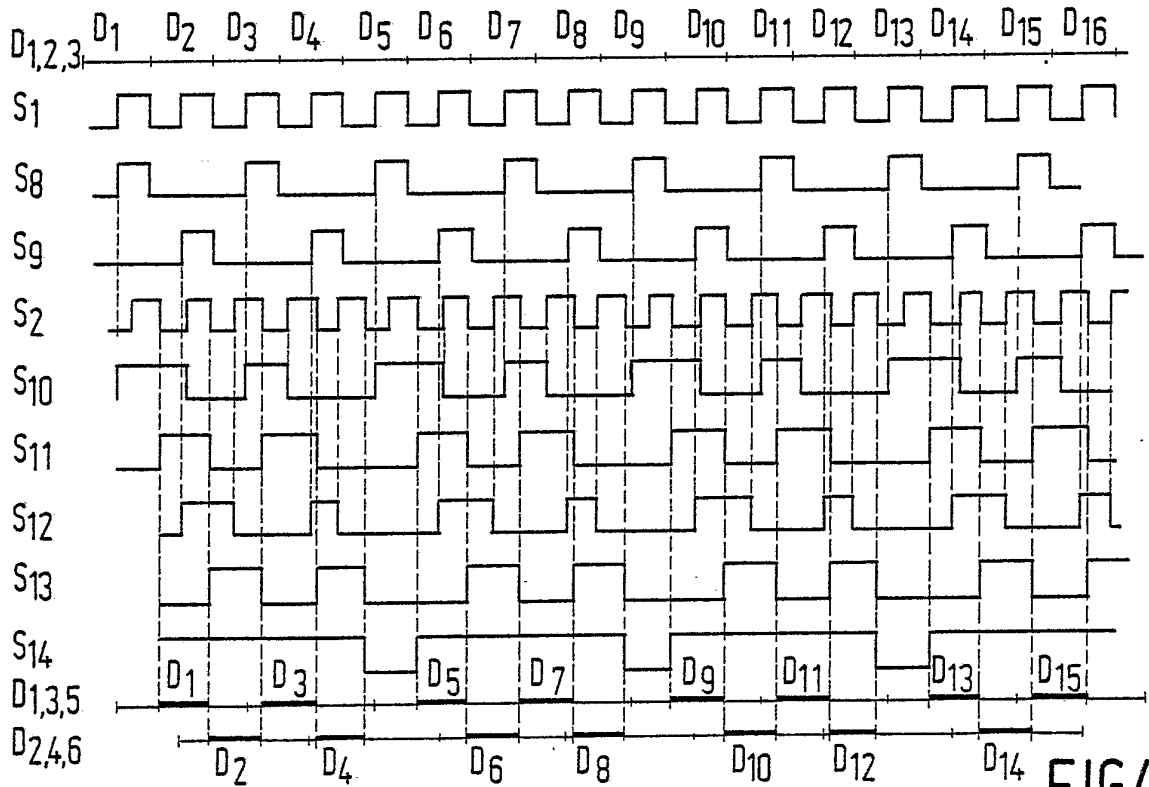


FIG. 4

8800352

2-III-PHN 11727