

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021年9月30日 (30.09.2021)



(10) 国际公布号
WO 2021/189232 A1

- (51) 国际专利分类号:
H01L 23/482 (2006.01)
- (21) 国际申请号: PCT/CN2020/080830
- (22) 国际申请日: 2020年3月24日 (24.03.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路10号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区(西区)合作路1188号, Sichuan 611731 (CN)。
- (72) 发明人: 张波 (ZHANG, Bo); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。董向丹 (DONG, Xiangdan); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。王蓉 (WANG, Rong); 中国北京市北京经济技术开发区地泽路9号, Beijing 100176 (CN)。
- (74) 代理人: 北京市柳沈律师事务所 (LIU, SHEN & ASSOCIATES); 中国北京市海淀区彩和坊路10号1号楼10层, Beijing 100080 (CN)。
- (81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU,

(54) Title: DISPLAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 显示基板以及显示装置

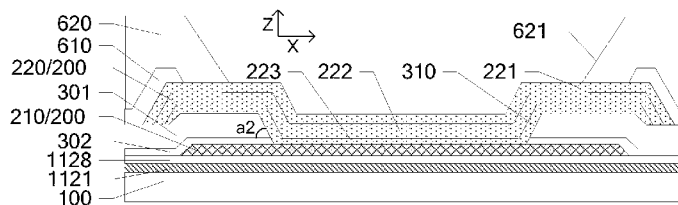


图 6

(57) Abstract: A display substrate and a display device. The display substrate comprises: a base substrate, conductive strips, and an interlayer insulating layer. The base substrate comprises a bonding area; the plurality of conductive strips are located in the bonding area on the base substrate, each conductive strip comprises a first sub-conductive strip and a second sub-conductive strip which are stacked, and each second sub-conductive strip is located on one side of each first sub-conductive strip distant from the base substrate; the interlayer insulating layer is located between each first sub-conductive strip and each second sub-conductive strip. The interlayer insulating layer comprises a strip-shaped hole extending in an extension direction of the conductive strips, and the strip-shaped hole is configured to expose the first sub-conductive strips, so that the second sub-conductive strips are electrically connected to the first sub-conductive strips. The strip-shaped hole exposing the first sub-conductive strips is formed in the interlayer insulating layer, thereby ensuring a large contact area between the first sub-conductive strips and the second sub-conductive strips, reducing the probability of breakage of the second sub-conductive strips at the edge position of the strip-shaped hole, and improving the yield of the display substrate.

(57) 摘要: 一种显示基板以及显示装置。显示基板包括: 衬底基板、导电条以及层间绝缘层。衬底基板包括邦定区; 多个导电条位于衬底基板上的邦定区, 各导电条包括层叠设置的第一子导电条和第二子导电条, 第二子导电条位于第一子导电条远离衬底基板的一侧; 层间绝缘层位于第一子导电条与第二子导电条之间。层间绝缘层包括沿导电条的延伸方向延伸的条形孔, 且条形孔被配置为暴露第一子导电条, 以使第二子导电条与第一子导电条电连接。通过在层间绝缘层中设置暴露第一子导电条的条形孔, 既可以保证第一子导电条与第二子导电条之间具有较大的接触面积, 还可以降低位于条形孔边缘位置处的第二子导电条发生断裂的几率, 从而提高显示基板的良率。

CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

显示基板以及显示装置

5 技术领域

本公开至少一个实施例涉及一种显示基板以及显示装置。

背景技术

10 目前，超薄、超窄边框甚至无边框的显示器越来越受到广泛的关注，因此很多厂家向制作超窄边框甚至无边框的显示器的方向发展。有机发光二极管显示装置可以通过采用覆晶薄膜（Chip On Film，COF）或者 COP（Chip On Plastic）等技术实现窄边框。

发明内容

本公开的实施例提供一种显示基板以及显示装置。

15 本公开的实施例提供一种显示基板，包括：衬底基板，包括显示区和位于所述显示区至少一侧的邦定区；多个子像素，位于所述显示区中；多条数据线，位于所述显示区中，且与所述多个子像素连接以向所述多个子像素提供数据信号；多条数据引线，位于所述邦定区中且与所述多条数据线电连接；至少一组导电条，位于所述邦定区且位于所述多条数据引线远离所述显示区的一侧，所述至少一组导电条包括多个导电条，所述多
20 个导电条中的至少一个包括第一子导电条和第二子导电条，所述第二子导电条位于所述第一子导电条远离所述衬底基板的一侧；层间绝缘层，位于所述第一子导电条与所述第二子导电条之间。所述第一子导电条与所述多条数据引线中的一条电连接；所述层间绝缘层包括沿所述多个导电条的延伸方向延伸的条形孔，且所述条形孔被配置为暴露所述第一子导电条，以使所述第二子导电条与所述第一子导电条电连接。

25 例如，在本公开的实施例中，所述条形孔的长宽比不小于5。

例如，在本公开的实施例中，所述条形孔的宽度在3~5微米范围内。

例如，在本公开的实施例中，所述条形孔的内侧表面与所述衬底基板之间的坡度角的范围为30°~40°。

30 例如，在本公开的实施例中，沿所述多个导电条的至少一个的延伸方向，所述条形孔的长度比所述第二子导电条延伸方向的长度小1~10微米。

例如，在本公开的实施例中，所述条形孔为沿所述多个导电条的至少一个的延伸方向延伸的连续的条形孔。

35 例如，在本公开的实施例中，所述条形孔包括沿所述多个导电条中至少一个的延伸方向排列的多个子条形孔，所述多个子条形孔中相邻两个子条形孔之间具有间隔，且所述多个子条形孔的至少一个的长度在15~30微米范围内。

例如，在本公开的实施例中，所述多个子条形孔沿所述多个导电条中至少一个的延

伸方向均匀设置。

例如，在本公开的实施例中，所述第二子导电条包括依次层叠设置的第一导电层、第二导电层以及第三导电层。

5 例如，在本公开的实施例中，所述第一导电层和所述第三导电层的材料包括钛，所述第二导电层的材料包括铝。

例如，在本公开的实施例中，所述至少一组导电条包括两组导电条，且所述两组导电条沿远离所述显示区的方向排列。

10 例如，在本公开的实施例中，所述多个子像素中至少一个包括像素电路和发光元件，所述像素电路位于所述衬底基板和所述发光元件之间；所述发光元件包括依次层叠设置的第一电极、发光层以及第二电极，所述第二电极位于所述发光层面向所述衬底基板的一侧；所述像素电路包括至少一个薄膜晶体管，所述薄膜晶体管包括位于所述衬底基板上栅极、位于所述栅极远离所述衬底基板一侧的源极和漏极，所述薄膜晶体管的源极或漏极与所述第二电极电连接；所述栅极与所述第一子导电条同层设置。

15 例如，在本公开的实施例中，所述多条数据线沿第一方向延伸，所述显示基板还包括：沿第二方向延伸的多条栅线，所述多条数据线位于所述多条栅线远离所述衬底基板的一侧，所述第一方向和所述第二方向相交。所述第二子导电条与所述多条数据线、所述源极或所述漏极同层设置。

20 例如，在本公开的实施例中，所述多个子像素中至少一个还包括存储电容，所述存储电容包括两个电容电极，所述多条数据引线中至少一条、所述存储电容的两个电容电极之一与所述栅极同层设置。

例如，在本公开的实施例中，所述多个导电条的至少一个的延伸方向与所述第一方向和所述第二方向均不平行。

25 例如，在本公开的实施例中，沿所述第二方向，所述第一子导电条的最大宽度小于所述第二子导电条的最大宽度，且所述条形孔在所述第二方向上的最大宽度小于所述第一子导电条的最大宽度。

例如，在本公开的实施例中，所述两组导电条包括第一导电条组和第二导电条组，所述第一导电条组和所述第二导电条组均包括沿所述第二方向排列的一行导电条，所述第一导电条组位于所述第二导电条组靠近所述显示区的一侧。

30 例如，在本公开的实施例中，所述多条数据引线包括与所述第一导电条组连接的多条第一数据引线以及与所述第二导电条组连接的多条第二数据引线，所述多条第一数据引线和所述多条第二数据引线交替排列，且所述多条第二数据引线的每条穿过所述第一导电条组中相邻导电条之间的间隔。

35 本公开的实施例提供一种显示装置，包括电路结构以及上述显示基板。所述电路结构包括第三子导电条，所述第三子导电条通过导电胶与所述第二子导电条电连接以对所述第二子导电条写入信号。

附图说明

为了更清楚地说明本公开实施例的技术方案，下面将对实施例的附图作简单地介绍，显而易见地，下面描述中的附图仅仅涉及本公开的一些实施例，而非对本公开的限制。

图 1 为一种显示基板中的邦定区内的条状电极的局部平面结构示意图；

5 图 2 为沿图 1 所示的 AA' 线所截的局部截面结构示意图；

图 3 为本公开实施例提供的显示基板的平面结构示意图；

图 4 为图 3 所示的显示基板中的邦定区的局部放大示意图；

图 5 为图 4 所示的局部 C 在一示例中的放大图；

图 6 为沿图 5 所示的 BB' 所截的局部截面结构示意图；

10 图 7 为图 3 所示的显示基板中的显示区的局部截面结构示意图；

图 8 为图 3 所示的局部 C 在另一示例中的放大图；以及

图 9 为根据本公开实施例提供的显示装置的局部截面结构示意图。

具体实施方式

15 为使本公开实施例的目的、技术方案和优点更加清楚，下面将结合本公开实施例的附图，对本公开实施例的技术方案进行清楚、完整地描述。显然，所描述的实施例是本公开的一部分实施例，而不是全部的实施例。基于所描述的本公开的实施例，本领域普通技术人员在无需创造性劳动的前提下所获得的所有其它实施例，都属于本公开保护的

20 范围。除非另外定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同，而不排除其他元件或者物件。

25 图 1 为一种显示基板中的邦定区内的条状电极的局部平面结构示意图，图 2 为沿图 1 所示的 AA' 线所截的局部截面结构示意图。如图 1 和图 2 所示，显示基板的邦定区（非显示区）包括多个条状电极（接触垫），各条状电极包括电连接的第一子导电条 10 和第二子导电条 20，第二子导电条 20 位于第一子导电条 10 远离衬底基板 40 的一侧，第一子导电条 10 的延伸方向与第二子导电条 20 的延伸方向相同，且第一子导电条 10 和第二子导电条 20 之间设置有层间绝缘层 30。层间绝缘层 30 中设置有用暴露第一子导电条 10 的过孔 31 以使位于层间绝缘层 30（图 2 仅示出了第一子导电条 10 与第二子导电条 20 之间的层间绝缘层 30）上的第二子导电条 20 通过过孔 31 与第一子导电条 10 电连接。第二子导电条 20 远离第一子导电条 10 的一侧设置有钝化层 50 以及平坦层 60，条状电极被配置为通过各向异性导电胶与覆晶薄膜（COF）等电路结构的电极邦定。

35 例如，如图 2 所示，第二子导电条 20 包括层叠设置的第一金属层 21、第二金属层 22 以及第三金属层 23，第一金属层 21 和第三金属层 23 的材料可以包括钛，第二金属层

22 的材料可以包括铝。

在研究中,本申请的发明人发现:过孔 31 的平行于衬底基板 40 尺寸为 2.1 微米~2.5 微米,该尺寸较小。由此,在通过刻蚀、曝光等工艺形成过孔 31 的过程中,过孔 31 的内侧面形成为斜坡,该内侧面与衬底基板 40 之间的夹角 α_1 (图 2 所示) 大于 50° , 也就是,过孔 31 内侧面形成的斜坡的坡度角 α_1 大于 50° , 例如 $70^\circ\sim 80^\circ$ 。在一定应力作用下,上述尺寸较小的过孔 31 由于其斜坡的坡度角较大,也就是斜坡较陡,容易导致沉积在过孔 31 内的第二子导电条 20 在过孔 31 边缘位置处发生断裂。例如,第二子导电条 20 中距离衬底基板 40 最远的第一金属层 21 在过孔 31 边缘位置处容易发生断裂,导致第二金属层 22 被暴露,例如金属铝层被暴露。

在图 1-图 2 所示的显示基板的制作工艺中,图案化平坦层 60 形成暴露第二子导电条 20 的开口 61 以后,在平坦层 60 远离衬底基板 40 的一侧形成机发光元件的阳极膜层,该阳极膜层既形成在显示区,也形成在非显示区。采用湿刻工艺对位于非显示区的阳极膜层进行刻蚀以形成位于显示区的阳极图案的过程中,刻蚀阳极膜层的酸性刻蚀液会进行循环使用,且该酸性刻蚀液中存在大量的银离子。当过孔 31 边缘位置处的第二子导电条 20 中的第一金属层 21 发生断裂而暴露第二金属层 22 后,第二金属层 22 中的铝会与上述酸性刻蚀液中的银离子会发生置换反应,析出银。在后续清洗过程中,析出的银会发生不规则流动,造成显示基板上形成银颗粒。该银颗粒可能会造成相邻两个条状电极发生短路,影响包括上述显示基板的面板正常点亮,也会产生 Mura 现象,降低产品的良率。

本公开的实施例提供一种显示基板以及显示装置。显示基板包括:衬底基板、位于衬底基板上的多个子像素、多条数据线、多条数据引线、至少一组导电条以及层间绝缘层。衬底基板包括显示区和位于显示区至少一侧的邦定区;多个子像素位于显示区中;多条数据线位于显示区中,且与多个子像素连接以向多个子像素提供数据信号;多条数据引线位于邦定区中且与多条数据线电连接;至少一组导电条位于邦定区且位于多条数据引线远离显示区的一侧,至少一组导电条包括多个导电条,多个导电条中的至少一个包括第一子导电条和第二子导电条,第二子导电条位于第一子导电条远离衬底基板的一侧;层间绝缘层,位于第一子导电条与第二子导电条之间。第一子导电条与多条数据引线中的一条电连接;层间绝缘层包括沿多个导电条的延伸方向延伸的条形孔,且条形孔被配置为暴露第一子导电条,以使第二子导电条与第一子导电条电连接。本公开实施例通过在层间绝缘层中设置暴露第一子导电条的条形孔,既可以保证第一子导电条与第二子导电条之间具有较大的接触面积,还可以降低位于条形孔边缘位置处的第二子导电条发生断裂的几率,从而提高显示基板的良率。

下面结合附图对本公开实施例提供的显示基板以及显示装置进行描述。

图 3 为根据本公开实施例提供的显示基板的平面结构示意图,图 4 为图 3 所示的显示基板中的邦定区的局部放大示意图,图 5 为图 4 所示的局部 C 在一示例中的放大图,图 6 为沿图 5 所示的 BB' 所截的局部截面结构示意图。如图 3-图 6 所示,本公开实施例提供的显示基板包括衬底基板 100、位于衬底基板 100 上的多个导电条 200,各导电条 200

包括层叠设置的第一子导电条 210 和第二子导电条 220, 第二子导电条 220 位于第一子导电条 210 远离衬底基板 100 的一侧, 第一子导电条 210 和第二子导电条 220 的延伸方向相同, 第一子导电条 210 和第二子导电条 220 之间设置有层间绝缘层 301。衬底基板 100 包括显示区 110 以及位于显示区 110 周边的周边区, 周边区包括将显示基板与覆晶薄膜 (COF) 等电路结构邦定的邦定区 120。包括第一子导电条 210 和第二子导电条 220 的导电条 200 位于邦定区 120, 第二子导电条 220 在衬底基板 100 上的正投影与第一子导电条在 210 衬底基板 100 上的正投影有交叠。如图 3-图 6 所示, 层间绝缘层 301 包括沿导电条 200 的延伸方向延伸的条形孔 310, 且条形孔 310 被配置为暴露第一子导电条 210, 以使第二子导电条 220 与第一子导电条 210 电连接。本公开实施例通过在层间绝缘层中设置暴露第一子导电条的条形孔, 既可以保证第一子导电条与第二子导电条之间具有较大的接触面积, 还可以降低位于条形孔边缘位置处的第二子导电条发生断裂的几率, 从而提高显示基板的良率。

上述导电条的平行于衬底基板的平面形状为条状, 导电条的延伸方向即为平面形状中长边的延伸方向。上述条形孔的平行于衬底基板的平面形状为条状, 后续条形孔的长和宽指平行于衬底基板的平面形状的长和宽。

上述层间绝缘层中设置有多个条形孔, 多个条形孔与多个导电条一一对应, 各条形孔用于暴露每个导电条中的第一子导电条。

例如, 层间绝缘层 301 的材料可以包括硅氧化物或硅氮化物等绝缘材料。

例如, 如图 3 所示, 显示区 110 设置有沿第一方向 (Y 方向) 延伸的数据线 400 和沿第二方向 (X 方向) 延伸的栅线 500, 数据线 400 位于栅线 500 远离衬底基板 100 的一侧, 数据线 400 与栅线 500 之间可以设置有层间绝缘层 301。

例如, 第一方向和第二方向相交, 例如, 第一方向和第二方向垂直。本公开实施例中的第一方向和第二方向可以互换。

例如, 如图 3-图 6 所示, 导电条 200 的延伸方向与第一方向和第二方向均不平行。例如, 导电条 200 的延伸方向与第一方向可以具有例如 8° ~ 10° 的夹角。例如, 导电条 200 靠近显示区 110 的一端相对于导电条 200 远离显示区的一端更靠近显示基板的沿第一方向延伸的中心线, 从而方便与数据线进行连接。例如, 位于显示基板的沿第一方向延伸的中心线两侧的导电条 200 可以相对于该中心线对称分布。

例如, 邦定区 120 位于显示区 110 的一侧, 用于通过邦定工艺将外部电路与显示基板电连接。例如, 外部电路可以包括安装芯片的柔性电路板 (例如, Chip On Film, 简称 COF), 该柔性电路板上设置控制芯片或驱动芯片等。该邦定区也可以用于直接与芯片电连接。

例如, 位于邦定区 120 的导电条 200 可以为与驱动芯片直接邦定的接触垫, 衬底基板 100 可以为柔性衬底, 通过将邦定区 120 位置处的柔性衬底向该柔性衬底远离数据线 400 的背面弯折, 可以实现窄边框。例如, 位于邦定区 120 的导电条 200 也可以为用于与覆晶薄膜邦定的接触垫。

例如，数据线 400 可以通过位于邦定区 120 的多条数据引线 410 与多个导电条 200 一一对应连接，以使数据线 400 与驱动芯片或者柔性电路板等电路结构电连接。

例如，如图 3-图 4 所示，多个导电条 200 包括第一导电条组 2201 和第二导电条组 2202，第一导电条组 2201 和第二导电条组 2202 均包括沿第二方向排列的一行导电条 200，
5 第一导电条组 2201 位于第二导电条组 2202 靠近显示区 110 的一侧。本公开实施例以导电条沿第二方向排列为两行为例，但不限于此，还可以是一行或者更多行，即导电条可以排列为一个或更多个导电条组。

例如，为了减小邦定区沿 Y 方向的尺寸，可以设置一行导电条，即一个导电条组。

例如，如图 3-图 4 所示，多条数据引线 410 包括与第一导电条组 2201 连接的多条第一数据引线 411 以及与第二导电条组 2202 连接的多条第二数据引线 412，多条第一数据
10 引线 411 和多条第二数据引线 412 沿第二方向交替排列，即，第一数据引线 411 可以与奇数条数据线 400 连接，第二数据引线 412 可以与偶数条数据线 400 连接。本公开实施例不限于此，还可以第一数据引线与偶数条数据线连接，第二数据引线与奇数条数据线连接。

例如，如图 3-图 4 所示，各导电条组中的相邻两个导电条 200 之间设置有间隔，且各第二数据引线 412 穿过第一导电条组 2201 中相邻导电条 200 之间的间隔以与数据线
15 400 连接。本公开实施例通过设置两个导电条组，且各第二数据引线穿过第一导电条组中相邻导电条之间的间隔以与数据线连接，可以减小相邻两条数据引线之间的距离，尽量避免出现扇形布线区，以实现窄边框设计。

例如，第一导电条组面向第二导电条组的一侧也可以设置第三数据引线（图中未示出），该第三数据引线从第一导电条组中的导电条远离显示区的一侧延伸至穿过第二导电条组中的相邻两个导电条之间的间隔，即沿第二方向，第三数据引线
20 与第二数据引线交替设置，以保证第一导电条组与第二导电条组之间的数据引线均匀设置。上述第三数据引线仅与第一导电条组中的导电条连接。

例如，在第一导电条远离衬底基板的一侧设置有源半导体层时，各导电条远离显示区的一侧可以设置防静电部，该防静电部中包括第一导电条远离显示区的一部分以及有源半导体层，该部分与有源半导体层连接以增加电阻，起到防静电的作用。

例如，如图 3-图 6 所示，第二子导电条 220 与数据线 400 同层，例如，第二子导电条 220 与数据线 400 可以同层设置且材料相同。这里以及后续出现的“同层”指同一材料在经过同一步骤（例如一步图案化工艺）后形成的多个膜层之间的关系。这里的“同层”并不总是指多个膜层的厚度相同或者多个膜层在截面图中的高度相同。
30

例如，第一子导电条 210 与栅线 500 可以同层且材料相同。

例如，第一数据引线 411 中的至少一部分可以与第一导电条组 2201 中的导电条 200 的第一子导电条 210 同层设置，第二数据引线 412 的至少一部分可以与第二导电条组 2202 中的导电条 200 的第一子导电条 210 同层设置。也就是，各导电条 200 可以通过第一子导电条 210 与数据引线 410 相连而实现与相应的数据线 400 相连，以实现电路结构为数
35

据线提供数据信号。

例如，如图 3-图 6 所示，第二子导电条 220 远离衬底基板 100 的一侧设置有钝化层 610 以及平坦层 620。钝化层 610 和平坦层 620 中设置有暴露第二子导电条 220 的开口 621，覆晶薄膜（COF）等电路结构中的电极条通过上述开口 621 实现与第二子导电条 220 的邦定。

例如，钝化层 610 以及平坦层 620 覆盖第二子导电条 220 的四周边缘，以防止第二子导电条 220 的四周边缘在后续制作显示基板的工艺中受到损伤。

例如，如图 5-图 6 所示，沿第二方向，第一子导电条 210 的尺寸小于第二子导电条 220 的尺寸，也就是，沿第二方向，第一子导电条 210 的宽度小于第二子导电条 220 的宽度。沿第二方向，第二子导电条 220 覆盖了第一子导电条 210 的边缘，减少位于第二子导电条 220 边缘的钝化层 610 和平坦层 630 与第一子导电条 210 的交叠面积，从而防止位于第二子导电条 220 边缘的钝化层 610 和平坦层 620 覆盖的膜层厚度较大而影响显示基板的厚度。

例如，图 7 为图 3 所示的显示基板中的显示区的局部截面结构示意图。如图 7 所示，显示基板还包括位于衬底基板 100 的显示区 110 的发光元件 700 以及驱动发光元件 700 的像素电路 1120。例如，像素电路位于发光元件与衬底基板之间。例如，像素电路可以包括薄膜晶体管、存储电容等，可以实现为各种不同类型，例如为 2T1C 型（即包括两个薄膜晶体管和一个存储电容），还可以在 2T1C 型的基础上进一步包括更多的晶体管和/或电容以具有补偿、复位、发光控制、检测等功能，本公开的实施例对于像素电路不作限制。例如，在一些实施例中，与发光元件直接电连接的薄膜晶体管可以为驱动晶体管或发光控制晶体管等。

例如，如图 6-图 7 所示，显示基板还包括位于衬底基板 100 上的缓冲层 1121，像素电路 1120 包括位于缓冲层 1121 上的有源层 1122、位于有源层 1122 远离衬底基板 100 一侧的第一栅绝缘层 1128、位于第一栅绝缘层 1128 上的栅极 11211，该栅极 11211 为与发光元件直接连接薄膜晶体管（例如驱动晶体管或者发光控制晶体管）的栅极，该栅极与第一子导电条 210 同层设置。因此，栅极 11211 和第一子导电条 210 可以在同一制备工艺中形成，例如采用同一材料层通过构图工艺形成。

例如，如图 6-图 7 所示，像素电路还包括位于栅极 11211 远离衬底基板 100 一侧的第二栅绝缘层 302，位于第二栅绝缘层 302 上的层间绝缘层 301 以及位于层间绝缘层 301 上的源极 1125 及漏极 1126。显示区 110 与邦定区 120 中的缓冲层 1121 可以为一体结构，也可以为彼此分离且位于同层的膜层。显示区 110 与邦定区 120 中第一栅绝缘层 1128 可以为一体结构，也可以为彼此分离且位于同层的膜层；显示区 110 与邦定区 120 中的第二栅绝缘层 302 可以为一体结构，也可以为彼此分离且位于同层的膜层；显示区 110 与邦定区 120 中的层间绝缘层 301 可以为一体结构，也可以为彼此分离且位于同层的膜层。缓冲层 1121 作为过渡层，既可以防止衬底基板中的有害物质侵入显示基板的内部，又可以增加显示基板中的膜层在衬底基板上的附着力。

例如,缓冲层 1121 可以包括氧化硅、氮化硅、氮氧化硅等绝缘材料。层间绝缘层 301、第二栅绝缘层 302 以及第一栅绝缘层 1128 可以包括氧化硅、氮化硅、氮氧化硅等绝缘材料。层间绝缘层 301、第二栅绝缘层 302 以及第一栅绝缘层 1128 的材料可以相同也可以不相同。

5 例如,在本公开上述实施例一些示例中,如图 7 所示,有源层 1122 可以包括源极区 1123 和漏极区 1124,以及包括位于源极区 1123 和漏极区 1124 之间的沟道区。层间绝缘层 301、第二栅绝缘层 302 以及第一栅绝缘层 1128 具有过孔,以暴露源极区 1123 和漏极区 1124。源极 1125 及漏极 1126 分别通过过孔与源极区 1123 和漏极区 1124 电连接。上述漏极 1126 和源极 1125 分别为与发光元件 700 直接电连接的薄膜晶体管的第一极和第二极,例如,薄膜晶体管的漏极与发光元件 700 电连接。上述漏极 1126 和源极 1125 中
10 位于层间绝缘层 301 远离衬底基板 100 的部分与第二子导电条 220 同层设置。

本公开的实施例中的薄膜晶体管可以包括氧化物半导体薄膜晶体管、非晶硅薄膜晶体管或多晶硅薄膜晶体管等。薄膜晶体管的源极、漏极在结构上可以是对称的,所以其源极、漏极在物理结构上可以是没有区别的。本公开的实施例中全部或部分薄膜晶体管的漏极和漏极可以根据实际需要而互换。
15

例如,如图 7 所示,栅极 11211 在垂直于衬底基板 100 的方向上与有源层 1122 中位于源极区 1123 和漏极区 1124 之间的沟道区重叠。平坦层 620 和钝化层 610 位于源极 1125 及漏极 1126 的上方,用于平坦化像素电路远离衬底基板一侧的表面。平坦层 620 和钝化层 610 中形成过孔 1131,以暴露源极 1125 或漏极 1126 (图中示出的情况)。钝化层可以保护像素电路的源极和漏极不被水汽腐蚀。
20

例如,有源层 1122 的材料可以包括多晶硅或氧化物半导体(例如,氧化铟镓锌)。栅极 11211 的材料可以包括金属材料或者合金材料,例如钼、铝及钛等形成的金属单层或多层结构,例如,该多层结构可以为多金属层叠层(如钛、铝及钛三层金属叠层(Ti/Al/Ti))。源极 1125 及漏极 1126 的材料可以包括金属材料或者合金材料,例如由钼、铝及钛等形成的金属单层或多层结构。本公开的实施例对各功能层的材料不做具体限定。
25 图 7 示意性的示出有源层 1122 位于栅极 11211 面向衬底基板的一侧,但不限于此,还可以是有源层位于栅极远离衬底基板的一侧。

例如,钝化层 610 的材料可以包括有机绝缘材料或无机绝缘材料,例如,氮化硅材料,由于其具有较高的介电常数且具有很好的疏水功能,能够很好的保护像素电路不被水汽腐蚀。
30

例如,如图 6-图 7 所示,在平坦化层 620 上形成发光元件 700,即发光元件 700 设置在平坦化层 620 远离衬底基板 100 一侧。发光元件 700 包括依次层叠设置的第一电极 710、发光层 730 以及第二电极 720,第二电极 720 位于发光层 730 面向衬底基板 100 的一侧,且被配置为于薄膜晶体管连接。显示基板还包括像素限定层 630,像素限定层 630 的开口暴露部分第二电极 720,当发光层 730 形成在上述像素限定层 630 的开口中时,发光层 730 与第二电极 720 接触,从而这部分能够驱动发光层 730 进行发光以形成有效发
35

光区。

此外，显示基板还包括存储电容器 1160，存储电容器 1160 可以包括第一电容电极 1161 和第二电容电极 1162。第一电容电极 1161 设置在第一栅绝缘层 1128 与第二栅绝缘层 302 之间，第二电容电极 1162 设置在第二栅绝缘层 302 与层间绝缘层 301 之间。第一电容电极 1161 和第二电容电极 1162 叠置，在垂直于衬底基板 100 的方向上至少部分重叠。第一电容电极 1161 和第二电容电极 1162 以第二栅绝缘层 302 作为介电材料来形成存储电容器。第一存储电容电极 1161 与像素电路 1120 中的栅极 11211、邦定区 120 中的第一子导电条 210 同层设置。例如，第一存储电容电极 1161 与像素电路 1120 中的栅极 11211、多条数据引线中的至少一条同层设置。本公开实施例不限于此，例如，存储电容器的第一电容电极和第二电容电极还可以位于其他层中，从而得到不同结构的子像素。例如，存储电容器的第一电容电极可以仍然与栅极同层设置，而存储电容器的第二电容电极可以与薄膜晶体管中的源极和漏极同层设置，由此第一电容电极和第二电容电极以第二栅绝缘层以及层间绝缘层的叠层来作为介电材料来形成存储电容器。

例如，如图 7 所示，显示基板还可以包括设置在发光元件 700 上的封装层 1150。封装层 1150 将发光元件 700 密封，从而可以减少或防止由环境中包括的湿气和/或氧引起的发光元件 700 的劣化。封装层 1150 可以为单层结构，也可以为复合层结构，该复合层结构包括无机层和有机层堆叠的结构，例如，封装层 1150 可以包括依次设置的第一无机封装层 1151、有机封装层 1152 以及第二无机封装层 1153。封装层 1150 可以延伸至邦定区，在上述示例中，该封装层未覆盖导电条。

例如，该封装层的材料可以包括氮化硅、氧化硅、氮氧化硅、高分子树脂等绝缘材料。氮化硅、氧化硅、氮氧化硅等无机材料的致密性高，可以防止水、氧等的侵入；有机封装层的材料可以为含有干燥剂的高分子材料或可阻挡水汽的高分子材料等，例如高分子树脂等以对显示基板的表面进行平坦化处理，并且可以缓解第一无机封装层和第二无机封装层的应力，还可以包括干燥剂等吸水性材料以吸收侵入内部的水、氧等物质。

例如，如图 6-图 7 所示，第二电极 720 所在膜层位于第二子导电条 220 远离衬底基板 100 的一侧，即，第二电极 720 位于平坦层 620 远离第二子导电条 220 的一侧。

例如，如图 6-图 7 所示，用于形成发光元件 700 的第二电极 720 的膜层可以沉积在平坦层 620 远离衬底基板 100 的一侧，由于平坦层 620 的开口 621 暴露了第二子导电条 220，所以用于形成第二电极的膜层包括沉积在显示区和非显示区的部分，位于非显示区的部分包括位于第二子导电条 220 上的部分。在采用湿刻工艺对用于形成第二电极的膜层进行刻蚀以形成位于显示区的阳极图案的过程中，对待形成第二电极的膜层刻蚀的酸性刻蚀液会进行循环使用，且该酸性刻蚀液中存在大量的银离子。

例如，如图 3-图 6 所示，第二子导电条 220 包括层叠设置的三层导电层，三层导电层中的第二导电层 222 的材料包括铝。例如，三层导电层中的第一导电层 221 和第三导电层 223 的材料包括钛。本公开实施例中的第二子导电条 220 的层叠结构以及各层材料可以与图 1-图 2 所示的显示基板中的第二子导电条 20 的层叠结构以及各层材料均相同。

例如，如图 3-图 6 所示，条形孔 310 的长宽比不小于 5。例如，条形孔 310 的宽度在 3~5 微米范围内。上述条形孔 310 的“长宽比”可以指条形孔 310 的沿导电条 200 的延伸方向的长度与条形孔 310 的沿导电条 200 的排列方向（例如，第二方向）的宽度的比值。本公开实施例以导电条的延伸方向为条形孔以及导电条的长边的延伸方向，第二方向为条形孔以及导电条的短边的延伸方向，则条形孔在第二方向上的尺寸也可以称为条形孔在第二方向上的宽度，导电条在第二方向上的尺寸也可以称为导电条在第二方向上的宽度。

相对于图 2 所示的显示基板中位于两层导电条之间的层间绝缘层 30 中尺寸较小的过孔 31，本公开实施例中，将第一子导电条和第二子导电条之间的层间绝缘层 301 中的过孔设置为条形孔 310，且条形孔 310 的长宽比不小于 5，条形孔 310 的宽度在 3~5 微米范围内。由此，在增大第一子导电条 210 与第二子导电条 220 的接触面积以减小导电条阻抗的同时，还可以降低第一导电层 221 在条形孔 310 边缘位置处发生断裂的几率，防止第二导电层 222 与后续酸性刻蚀液中的银离子发生置换，影响显示基板的良率。

例如，如图 3-图 6 所示，沿第二子导电条 220 的延伸方向，条形孔 310 的长度比第二子导电条 220 的长度小 1~10 微米。例如，第二子导电条 220 的长度可以为 145 微米，则条形孔 310 的长度可以为 135 微米。例如，第二子导电条 220 的长度可以为 650 微米，则条形孔 310 的长度可以为 640 微米。例如沿第二子导电条 210 的延伸方向，条形孔 310 的长度比第二子导电条 220 的长度小 4~6 微米。

图 1-图 2 所示的平坦层 30 中的过孔 31 的尺寸较小，会导致形成在过孔 31 内的第二子导电条 20 不能与后续电路结构有效接触，从而，第二子导电条 20 与电路结构的接触面积小，接触电阻大，连接性不好。本公开实施例中的条形孔 310 的尺寸较大，位于条形孔 310 内的第二子导电条 220 可以通过各向异性导电胶实现与后续电路结构的较好的电连接效果。此外，相对于图 2 所示的过孔 31，本公开实施例中的条形孔 310 内可以容纳较多的各向异性导电胶，增加了各向异性导电胶与第二子导电条的接触面积，因而增加了各向异性导电胶与第二子导电条之间的结合强度，从而保证了显示基板的品质。

例如，如图 3-图 6 所示，条形孔 310 的内侧表面与衬底基板 100 之间的夹角 a_2 （图 6 所示）的范围为 $30^\circ\sim 40^\circ$ 。例如，通过刻蚀、曝光等工艺形成条形孔 310 的过程中，条形孔 310 的内侧表面形成为斜坡，该斜坡的坡度角 a_2 的范围为 $30^\circ\sim 40^\circ$ 。例如，条形孔 310 被垂直于衬底基板的表面所截的截面包括斜边，该斜边与衬底基板之间的夹角 a_2 的范围为 $30^\circ\sim 40^\circ$ 。条形孔 310 的内侧表面可以为平面，也可以为曲面，当条形孔的内侧表面为平面时，上述斜边即为直边；当条形孔的内侧表面为曲面时，上述斜边即为曲线边，此时，以条形孔的高度的一半的位置处中点与条形孔的曲线边与第一子导电条的交点的连线的斜率作为条形孔的斜边的斜率为例，则上述连线与衬底基板的夹角为内侧面的倾斜角度 a_2 。相对于图 2 所示的层间绝缘层 30 中的过孔 31 的内侧面与衬底基板 40 之间的夹角在 $70^\circ\sim 80^\circ$ 范围的情况，本公开实施例将条形孔 310 的长度和宽度设计的较大，可以使得条形孔 310 的内侧面与衬底基板 100 之间的夹角变小，即条形孔 310 的内侧面的倾

斜角度变小，条形孔 310 的内侧面形成的斜坡变缓，可以防止后续形成在条形孔 310 内的第二子导电条 220 在条形孔 310 的边缘位置处发生断裂，提高显示基板的良率。

例如，如图 3-图 6 所示，条形孔 310 为沿第一子导电条 210 的延伸方向延伸的连续的条形孔。也就是，每个第一子导电条 210 对应一个连续的条形孔 310，第一子导电条 210 通过该连续的条形孔 310 实现与第二子导电条 220 的电连接。

例如，如图 3-图 6 所示，条形孔 310 在衬底基板 100 上的正投影位于第一子导电条 210 在衬底基板 100 上的正投影内。例如，条形孔 310 在衬底基板 100 上的正投影位于第二子导电条 220 在衬底基板 100 上的正投影的中部，从而，位于条形孔 310 内的第二子导电条 220 与第一子导电条 210 可以具有良好的电连接关系。

图 8 为图 3 所示的局部 C 在另一示例中的放大图。图 8 所示的示例与图 5 所示的示例的不同之处在于，图 8 所示的条形孔 310 包括沿第一子导电条 210 的延伸方向排列的多个子条形孔 311，相邻子条形孔 311 之间具有间隔，且至少一个子条形孔 311 的长度在 15~30 微米范围内。相对于图 2 所示的显示基板的平坦层中设置多个小尺寸过孔的情况，本公开实施例在平坦层中设置的多个子条形孔既可以增大第一子导电条与第二子导电条的接触面积以减小导电条阻抗，还可以降低第二子导电条的第一导电层在子条形孔边缘位置处发生断裂的几率，防止第二导电层与后续酸性刻蚀液中的银离子发生置换。

例如，子条形孔 311 的内侧表面与衬底基板 100 之间的夹角的范围为 $30^{\circ}\sim 40^{\circ}$ ，即子条形孔 311 的内侧表面的倾斜角度为 $30^{\circ}\sim 40^{\circ}$ 。本公开实施例将子条形孔的长度设置在 15~30 微米范围内，可以使得子条形孔的内侧面与衬底基板之间的夹角变小，即子条形孔的内侧面的倾斜角度变小，可以防止后续形成在子条形孔内的第二子导电条在子条形孔的边缘位置处发生断裂，提高显示基板的良率。

本公开实施例中，子条形孔的尺寸较大，位于子条形孔内的第二子导电条可以通过各向异性导电胶实现与电路结构的较好的电连接效果。此外，本公开实施例中的各子条形孔内可以容纳较多的各向异性导电胶，增加了各向异性导电胶与第二子导电条的接触面积，因而增加了各向异性导电胶与第二子导电条之间的结合强度，从而保证了显示基板的品质。

例如，如图 8 所示，多个子条形孔 311 沿第一子导电条 210 的延伸方向均匀设置，从而可以保证电路结构的电极条与第二子导电条的电连接的均匀性。

本公开另一实施例提供一种显示装置，该显示装置可以包括上述任一实施例的显示基板。图 9 为根据本公开实施例提供的显示装置的局部截面结构示意图。如图 9 所示，显示装置包括上述显示基板以及电路结构 800，电路结构 800 包括第三子导电条 810，第三子导电条 810 通过导电胶 900 与第二子导电条 220 电连接以对第二子导电条 220 写入信号。

例如，如图 9 所示，电路结构 800 包括多个第三子导电条 810，且多个第三子导电条 810 与多个第二子导电条 220 一一对应连接。图 9 仅示意性示出一个第三子导电条 810 与一个第二子导电条 220 的电连接。

例如，如图 9 所示，电路结构 800 的第三子导电条 810 伸入平坦层 620 限定的开口中，以通过各向异性导电胶 900 实现与第二子导电条 220 的电连接。

例如，电路结构 800 可以包括柔性电路板。例如，柔性电路板可以邦定到显示基板的邦定区，控制芯片可以安装在柔性电路板上，由此与显示区电连接。例如，电路结构
5 可以包括覆晶薄膜。

例如，显示装置可以采用 COP (Chip On Plastic) 技术，电路结构 800 可以包括控制芯片，控制芯片可以直接邦定到邦定区，由此与显示区电连接。例如，衬底基板可以为柔性衬底，通过将邦定区位置处的柔性衬底向该柔性衬底远离数据线的一侧弯折，即将柔性衬底向背面弯折，可以最大限度减少显示装置对“下巴”空间的占用，从而实现窄
10 边框。

例如，控制芯片可以为中央处理器、数字信号处理器、系统芯片 (SoC) 等。例如，控制芯片还可以包括存储器，还可以包括电源模块等，且通过另外设置的导线、信号线等实现供电以及信号输入输出功能。例如，控制芯片还可以包括硬件电路以及计算机可
15 执行代码等。硬件电路可以包括常规的超大规模集成 (VLSI) 电路或者门阵列以及诸如逻辑芯片、晶体管之类的现有半导体或者其它分立的元件；硬件电路还可以包括现场可编程门阵列、可编程阵列逻辑、可编程逻辑设备等。

例如，本公开至少一个实施例提供的显示装置可以为手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

有以下几点需要说明：

20 (1) 本公开的实施例附图中，只涉及到与本公开实施例涉及到的结构，其他结构可参考通常设计。

(2) 在不冲突的情况下，本公开同一实施例及不同实施例中的特征可以相互组合。

以上所述仅是本公开的示范性实施方式，而非用于限制本公开的保护范围，本公开的保护范围由所附的权利要求确定。

25

权利要求书

- 1、一种显示基板，包括：
 - 衬底基板，包括显示区和位于所述显示区至少一侧的邦定区；
 - 5 多个子像素，位于所述显示区中；
 - 多条数据线，位于所述显示区中，且与所述多个子像素连接以向所述多个子像素提供数据信号；
 - 多条数据引线，位于所述邦定区中且与所述多条数据线电连接；
 - 至少一组导电条，位于所述邦定区且位于所述多条数据引线远离所述显示区的一侧，
 - 10 所述至少一组导电条包括多个导电条，所述多个导电条中的至少一个包括第一子导电条和第二子导电条，所述第二子导电条位于所述第一子导电条远离所述衬底基板的一侧；
 - 层间绝缘层，位于所述第一子导电条与所述第二子导电条之间；
 - 其中，所述第一子导电条与所述多条数据引线中的一条电连接；
 - 所述层间绝缘层包括沿所述多个导电条的延伸方向延伸的条形孔，且所述条形孔被
 - 15 配置为暴露所述第一子导电条，以使所述第二子导电条与所述第一子导电条电连接。
- 2、根据权利要求1所述的显示基板，其中，所述条形孔的长宽比不小于5。
- 3、根据权利要求2所述的显示基板，其中，所述条形孔的宽度在3~5微米范围内。
- 4、根据权利要求1-3任一项所述的显示基板，其中，所述条形孔的内侧表面与所述衬底基板之间的坡度角的范围为30°~40°。
- 20 5、根据权利要求1-4任一项所述的显示基板，其中，沿所述多个导电条的至少一个的延伸方向，所述条形孔的长度比所述第二子导电条延伸方向的长度小1~10微米。
- 6、根据权利要求5所述的显示基板，其中，所述条形孔为沿所述多个导电条的至少一个的延伸方向延伸的连续的条形孔。
- 7、根据权利要求1-4任一项所述的显示基板，其中，所述条形孔包括沿所述多个导电条中至少一个的延伸方向排列的多个子条形孔，所述多个子条形孔中相邻两个子条形孔之间具有间隔，且所述多个子条形孔的至少一个的长度在15~30微米范围内。
- 25 8、根据权利要求7所述的显示基板，其中，所述多个子条形孔沿所述多个导电条中至少一个的延伸方向均匀设置。
- 9、根据权利要求1-8任一项所述的显示基板，其中，所述第二子导电条包括依次层
- 30 叠设置的第一导电层、第二导电层以及第三导电层。
- 10、根据权利要求9所述的显示基板，其中，所述第一导电层和所述第三导电层的材料包括钛，所述第二导电层的材料包括铝。
- 11、根据权利要求9或10所述的显示基板，其中，所述至少一组导电条包括两组导电条，且所述两组导电条沿远离所述显示区的方向排列。
- 35 12、根据权利要求11所述的显示基板，其中，所述多个子像素中至少一个包括像素电路和发光元件，所述像素电路位于所述衬底基板和所述发光元件之间；

所述发光元件包括依次层叠设置的第一电极、发光层以及第二电极，所述第二电极位于所述发光层面向所述衬底基板的一侧；

所述像素电路包括至少一个薄膜晶体管，所述薄膜晶体管包括位于所述衬底基板上栅极、位于所述栅极远离所述衬底基板一侧的源极和漏极，所述薄膜晶体管的源极或漏极与5 所述第二电极电连接；

所述栅极与所述第一子导电条同层设置。

13、根据权利要求 12 所述的显示基板，其中，所述多条数据线沿第一方向延伸，所述显示基板还包括：

沿第二方向延伸的多条栅线，所述多条数据线位于所述多条栅线远离所述衬底基板10 的一侧，所述第一方向和所述第二方向相交，

其中，所述第二子导电条与所述多条数据线、所述源极或所述漏极同层设置。

14、根据权利要求 13 所述的显示基板，其中，所述多个子像素中至少一个还包括存储电容，所述存储电容包括两个电容电极，

所述多条数据引线中至少一条、所述存储电容的两个电容电极之一与所述栅极同层15 设置。

15、根据权利要求 13 或 14 所述的显示基板，其中，所述多个导电条的至少一个的延伸方向与所述第一方向和所述第二方向均不平行。

16、根据权利要求 13-15 任一项所述的显示基板，其中，沿所述第二方向，所述第一子导电条的最大宽度小于所述第二子导电条的最大宽度，且所述条形孔在所述第二方向20 向上的最大宽度小于所述第一子导电条的最大宽度。

17、根据权利要求 11-16 任一项所述的显示基板，其中，所述两组导电条包括第一导电条组和第二导电条组，所述第一导电条组和所述第二导电条组均包括沿所述第二方向排列的一行导电条，所述第一导电条组位于所述第二导电条组靠近所述显示区的一侧。

18、根据权利要求 17 所述的显示基板，其中，所述多条数据引线包括与所述第一导电条组连接的多条第一数据引线以及与所述第二导电条组连接的多条第二数据引线，所述多条第一数据引线和所述多条第二数据引线交替排列，且所述多条第二数据引线的每条穿过所述第一导电条组中相邻导电条之间的间隔。25

19、一种显示装置，包括电路结构以及权利要求 1-18 任一项所述的显示基板，

其中，所述电路结构包括第三子导电条，所述第三子导电条通过导电胶与所述第二子导电条电连接以对所述第二子导电条写入信号。30

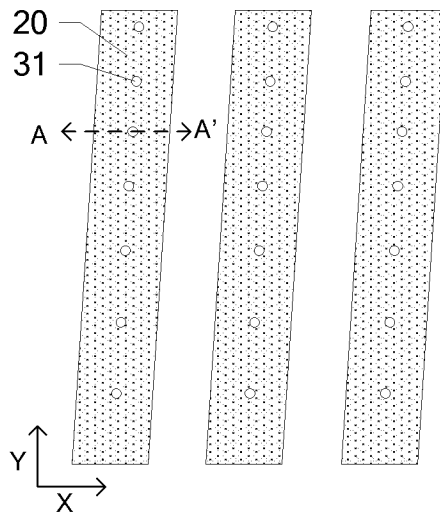


图 1

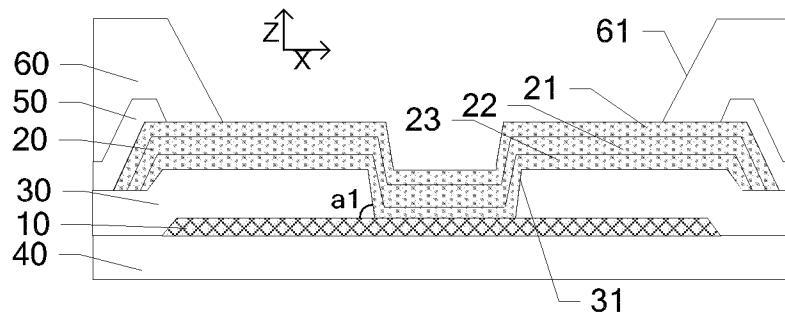


图 2

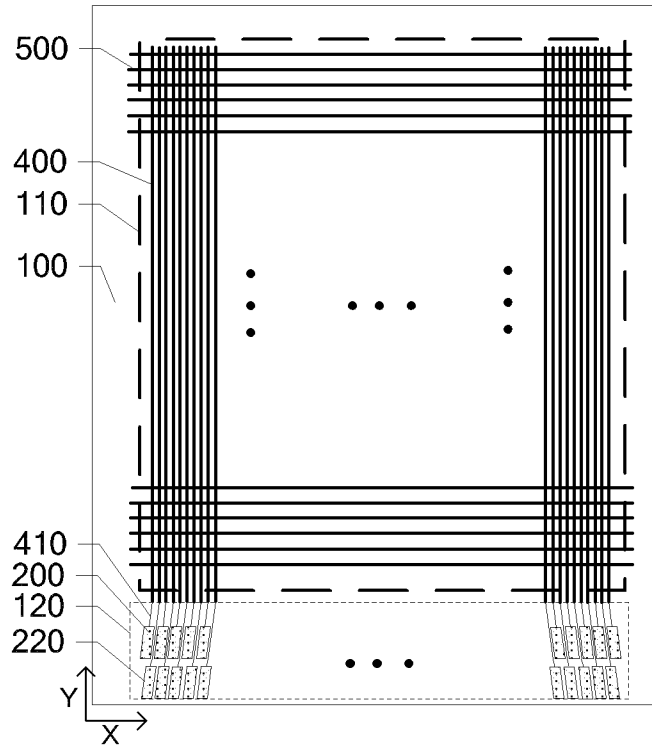


图 3

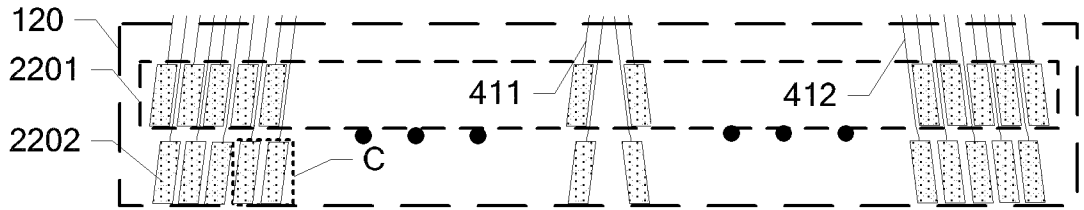


图 4

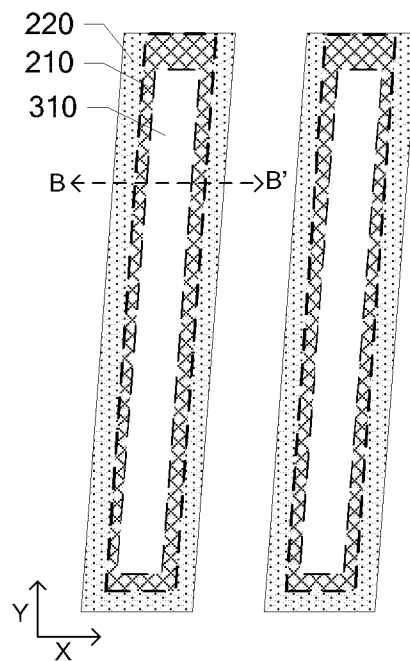


图 5

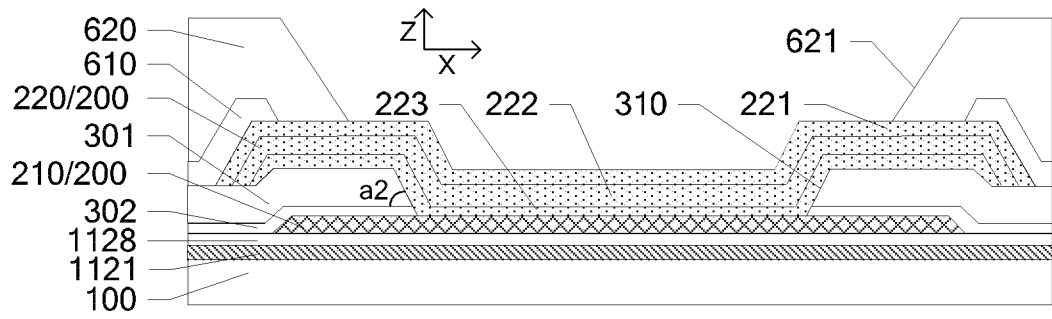


图 6

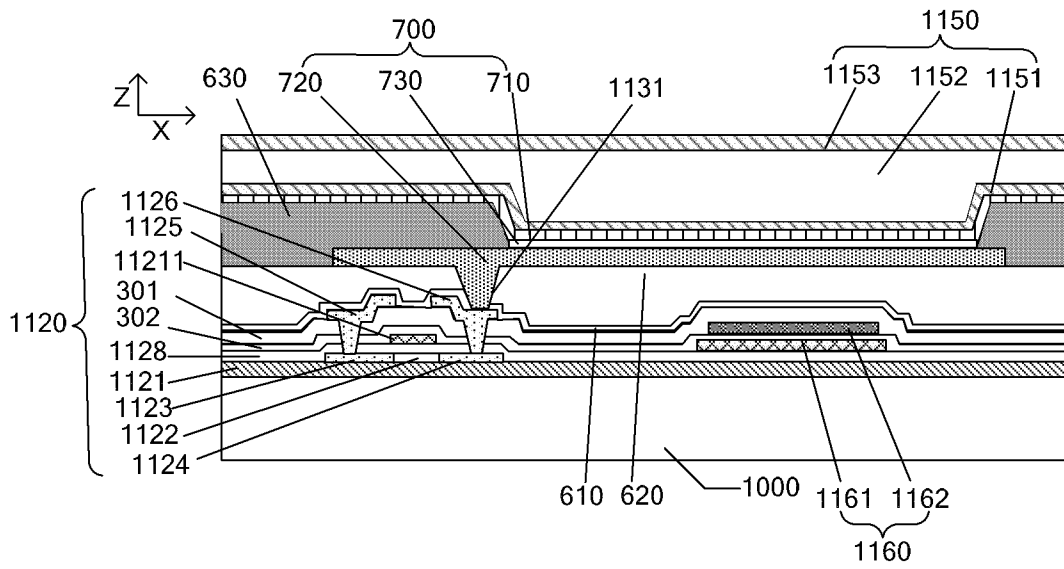


图 7

4/4

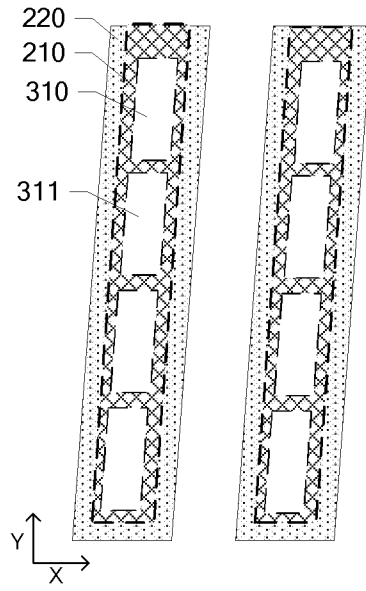


图 8

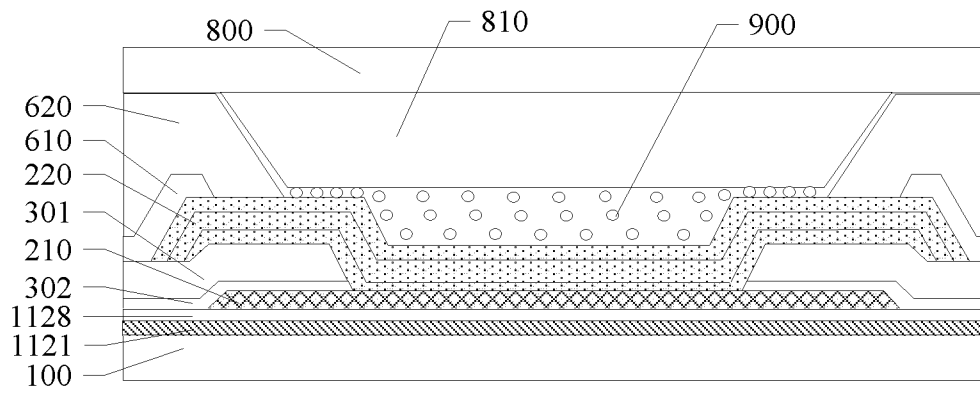


图 9

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/080830

A. CLASSIFICATION OF SUBJECT MATTER

H01L 23/482(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI; SIPOABS; CNABS; CNKI; CNTXT: 显示, 绑定, 条形, 条状, 孔, 金属, 数据线, 信号, display, binding, strip, hole, metal, data, line, signal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	CN 109523912 A (XIAMEN TIANMA MICROELECTRONICS CO., LTD.) 26 March 2019 (2019-03-26) description, paragraphs 31-54, figures 2-12	1-19
Y	CN 1922730 A (SIEMENS AG.) 28 February 2007 (2007-02-28) description, page 7 line 19 to page 9 line 9, figures 1-7	1-19
A	JP 2007128688 A (TOSHIBA MATSUSHITA DISPLAY TECHNOLOGY CO., LTD.) 24 May 2007 (2007-05-24) entire document	1-19

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

20 November 2020

Date of mailing of the international search report

09 December 2020

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Authorized officer

Facsimile No. (86-10)62019451

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No. PCT/CN2020/080830

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
CN	109523912	A	26 March 2019	None	
<hr/>					
CN	1922730	A	28 February 2007	CN	100511659 C
				WO	2005083785 A1
				DE	102004009296 A1
				JP	2007524249 A
				EP	1719172 A1
				HK	1104379 A1
				KR	101124112 B1
				KR	20070019696 A
				DE	102004009296 B4
				US	2008001244 A1
<hr/>					
JP	2007128688	A	24 May 2007	None	
<hr/>					

国际检索报告

国际申请号

PCT/CN2020/080830

<p>A. 主题的分类</p> <p>H01L 23/482(2006.01) i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p>														
<p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>H01L</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>DWPI; SIPOABS; CNABS; CNKI; CNTXT: 显示, 绑定, 条形, 条状, 孔, 金属, 数据线, 信号, display, binding, strip, hole, metal, data, line, signal</p>														
<p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>CN 109523912 A (厦门天马微电子有限公司) 2019年 3月 26日 (2019 - 03 - 26) 说明书第31-54段, 附图2-12</td> <td>1-19</td> </tr> <tr> <td>Y</td> <td>CN 1922730 A (西门子公司) 2007年 2月 28日 (2007 - 02 - 28) 说明书第7页第19行至第9页第9行, 附图1-7</td> <td>1-19</td> </tr> <tr> <td>A</td> <td>JP 2007128688 A (TOSHIBA MATSUSHITA DISPLAY TEC) 2007年 5月 24日 (2007 - 05 - 24) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类型*	引用文件, 必要时, 指明相关段落	相关的权利要求	Y	CN 109523912 A (厦门天马微电子有限公司) 2019年 3月 26日 (2019 - 03 - 26) 说明书第31-54段, 附图2-12	1-19	Y	CN 1922730 A (西门子公司) 2007年 2月 28日 (2007 - 02 - 28) 说明书第7页第19行至第9页第9行, 附图1-7	1-19	A	JP 2007128688 A (TOSHIBA MATSUSHITA DISPLAY TEC) 2007年 5月 24日 (2007 - 05 - 24) 全文	1-19
类型*	引用文件, 必要时, 指明相关段落	相关的权利要求												
Y	CN 109523912 A (厦门天马微电子有限公司) 2019年 3月 26日 (2019 - 03 - 26) 说明书第31-54段, 附图2-12	1-19												
Y	CN 1922730 A (西门子公司) 2007年 2月 28日 (2007 - 02 - 28) 说明书第7页第19行至第9页第9行, 附图1-7	1-19												
A	JP 2007128688 A (TOSHIBA MATSUSHITA DISPLAY TEC) 2007年 5月 24日 (2007 - 05 - 24) 全文	1-19												
<p><input type="checkbox"/> 其余文件在C栏的续页中列出。 <input checked="" type="checkbox"/> 见同族专利附件。</p>														
<p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p>														
<p>国际检索实际完成的日期</p> <p>2020年 11月 20日</p>		<p>国际检索报告邮寄日期</p> <p>2020年 12月 9日</p>												
<p>ISA/CN的名称和邮寄地址</p> <p>中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p>		<p>受权官员</p> <p>柴春英</p> <p>电话号码 62089870</p>												

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2020/080830

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	109523912	A	2019年 3月 26日	无	
CN	1922730	A	2007年 2月 28日	CN	100511659 C 2009年 7月 8日
				WO	2005083785 A1 2005年 9月 9日
				DE	102004009296 A1 2005年 9月 22日
				JP	2007524249 A 2007年 8月 23日
				EP	1719172 A1 2006年 11月 8日
				HK	1104379 A1 2010年 4月 1日
				KR	101124112 B1 2012年 3月 21日
				KR	20070019696 A 2007年 2月 15日
				DE	102004009296 B4 2011年 1月 27日
				US	2008001244 A1 2008年 1月 3日
JP	2007128688	A	2007年 5月 24日	无	