



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I575361 B

(45) 公告日：中華民國 106 (2017) 年 03 月 21 日

(21) 申請案號：101136090 (22) 申請日：中華民國 101 (2012) 年 09 月 28 日
 (51) Int. Cl. : G06F1/26 (2006.01) G06F9/28 (2006.01)
 (30) 優先權：2011/10/14 美國 13/273,898
 (71) 申請人：蘋果公司 (美國) APPLE INC. (US)
 美國
 (72) 發明人：派特爾 沛林 PATEL, PARIN (US)
 (74) 代理人：陳長文
 (56) 參考文獻：
 US 2008/0238407A1 US 2009/0039855A1
 審查人員：黃泰淵
 申請專利範圍項數：19 項 圖式數：3 共 17 頁

(54) 名稱

用於處理核心之電源供應閘控配置

POWER SUPPLY GATING ARRANGEMENT FOR PROCESSING CORES

(57) 摘要

一電力閘耦接至一電力供應電路以選擇性地將電力提供至一處理核心。一切換器具有一本端狀態及一遠端狀態以交替地將(i)在該電力閘之一供應側上的一本端感測點及(ii)在該電力閘之一負載側上的一遠端感測點選徑至該電力供應電路之一負載電壓回饋輸入端。時序邏輯及驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。亦描述其他實施例。

A power gate is coupled to a power supply circuit to selectively provide power to a processing core. A switch has a local state and a remote state to alternately route (i) a local sense point on a supply side of the power gate and (ii) and a remote sense point on a load side of the power gate, to a load voltage feedback input of the power supply circuit. Timing logic and driver circuitry control the power gate and the switch in response to a processing core enable signal. Other embodiments are also described.

指定代表圖：

符號簡單說明：

- 2 . . . 經調節電源供應器/電源供應器
- 3 . . . 處理核心/核心
- 4 . . . 電力管理器
- 5 . . . 補償網路
- 7 . . . 電力開
- 8 . . . 切換器
- 10 . . . 時序邏輯與切換器驅動器電路/時序邏輯與驅動器電路

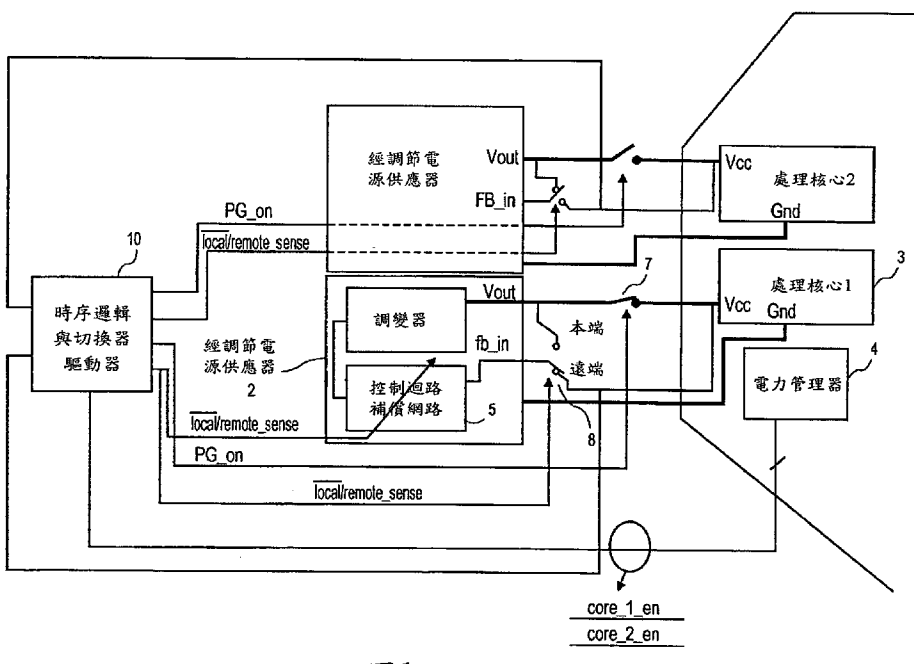


圖1

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：101136090

※申請日：101. 9. 28

※IPC 分類：G06F 1/36

(2006.01)

一、發明名稱：(中文/英文)

1/38

(2006.01)

用於處理核心之電源供應閘控配置

POWER SUPPLY GATING ARRANGEMENT FOR PROCESSING
CORES

二、中文發明摘要：

一電力閘耦接至一電力供應電路以選擇性地將電力提供至一處理核心。一切換器具有一本端狀態及一遠端狀態以交替地將(i)在該電力閘之一供應側上的一本端感測點及(ii)在該電力閘之一負載側上的一遠端感測點選徑至該電力供應電路之一負載電壓回饋輸入端。時序邏輯及驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。亦描述其他實施例。

三、英文發明摘要：

A power gate is coupled to a power supply circuit to selectively provide power to a processing core. A switch has a local state and a remote state to alternately route (i) a local sense point on a supply side of the power gate and (ii) and a remote sense point on a load side of the power gate, to a load voltage feedback input of the power supply circuit. Timing logic and driver circuitry control the power gate and the switch in response to a processing core enable signal. Other embodiments are also described.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

- | | |
|----|-----------------------------|
| 2 | 經調節電源供應器/電源供應器 |
| 3 | 處理核心/核心 |
| 4 | 電力管理器 |
| 5 | 補償網路 |
| 7 | 電力閘 |
| 8 | 切換器 |
| 10 | 時序邏輯與切換器驅動器電路/電路/時序邏輯與驅動器電路 |

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)

六、發明說明：

【發明所屬之技術領域】

本發明之實施例係關於經電力閘控之微處理器核心中的電壓感測及電壓調節。亦描述其他實施例。

【先前技術】

多核心微處理器為具有讀取及執行程式指令之兩個或兩個以上大體獨立之處理單元或處理器核心的計算組件。製造商通常將該等核心整合至單一積體電路晶粒上或者整合至單一積體電路封裝中的多個晶粒中。舉例而言，由Cupertino, California的Apple, Inc.設計的Apple A5系統單晶片(SoC)含有雙核心中央處理單元及雙核心圖形處理單元。

為了減小不在作用中的核心上之洩漏功率，多核心系統使用至特定核心之電力供應被電力閘切斷的電力閘控概念，以使得核心電力供應電壓將衰減至基本上為零伏特。可繼續在剩餘的作用中核心之電力供應輸入端處向其供應一適當之電壓位準。電力閘與電源供應器及核心之電力供應接針抑或接地接針串聯耦接，且耦接於電源供應器與核心之電力供應接針抑或接地接針之間，以便將電力提供至處理核心。每一核心之電力閘通常由大量固態電晶體切換器製成，該等固態電晶體切換器並聯連接且一起受某種電力管理器區塊或程式常式控制。

通常用以向多核心微處理器供電之電力供應電路係經調節之切換器模式DC電源供應器，其經設計以遞送所需電

流以便對作用中之特定核心供電，同時將核心供應電壓維持在一經調節DC位準。電力供應電路中之調節器執行一控制演算法，該控制演算法基於自正驅動之負載獲得電壓回饋來維持正確之調節電壓而不管變化之負載電流。可將來自處理核心之供應接針的電壓感測線選徑至調節器之回饋輸入端以便監視負載電壓且使用該負載電壓來維持調節。此種所謂的對負載電壓之遠端或下游感測係需要的，因為否則電力閘及位於調節器接針與核心之電力供應接針或接地接針之間的路徑中之任何其他寄生阻抗將引起可觀之電壓降(尤其在高電流下)，藉此減小了提供至處理核心的電力供應電壓(若將本端感測點用於回饋輸入)。

【發明內容】

本發明之一實施例為一種電子系統，其具有一處理核心及一電力供應電路，該電力供應電路具有一負載電壓回饋輸入端。一電力閘耦接至該電力供應電路以選擇性地將電力提供至該處理核心。一切換器具有一本端狀態及一遠端狀態以將在該電力閘之一供應側上的一本端感測點抑或在該電力閘之一負載側上的一遠端感測點選徑至該電力供應電路之該回饋輸入端。時序邏輯與驅動器電路控制該電力閘及該切換器。該時序邏輯與驅動器電路回應於一處理核心啟用信號而控制該電力閘及該切換器，該處理核心啟用信號可由一電力管理器產生，該電力管理器負責進行關於該處理核心是否應在作用中的決策。可針對多個處理核心重複以上配置。

在控制該電力閘及該切換器的同時，該時序邏輯與驅動器電路維持在(一方面)該電力閘之打開及關閉與(另一方面)在該切換器之本端狀態及遠端狀態之間進行選擇之間的一預定義時序。舉例而言，回應於該處理核心啟用信號經確證，在選擇該切換器之該遠端狀態之前打開該電力閘。相對照地，當該處理核心啟用信號被撤銷確證時(意指該處理核心將不在作用中)，在已選擇了該切換器之該本端狀態之後關閉該電力閘。該時序幫助避免歸因於在處理核心之作用中狀態及不在作用中狀態之間回饋電壓之突然改變的電力供應電路之劇烈轉變。

在一實施例中，電力供應電路包括一切換器模式電壓調節器控制迴路，負載電壓回饋輸入端耦接至該控制迴路中。此控制迴路具有一可調諧補償網路，其可根據切換器之狀態而在現場(亦即，當正由終端使用者操作時)調整。換言之，在補償網路中至少兩個不同轉換函數(transfer function)可用，一者用於在遠端感測期間使用且另一者用於在本端感測期間使用。此可使得電壓調節器能夠更穩定或更不易受振盪影響。

在另一實施例中，時序邏輯及切換器驅動器電路具有直接耦接至遠端感測點之另一輸入端。切換器驅動器電路含有額外電路，該額外電路基於在該另一輸入端處之一信號(其表示負載側之電壓)控制電力閘以便限制在電力閘之負載側上的電壓之變化率。此情形允許電力閘更溫和地接通，藉此減小突入電流。

上述概述並不包括本發明之所有態樣之詳盡清單。預期本發明包括可根據上文概述的各種態樣以及以下實施方式中所揭示且在連同本申請案一同提交的申請專利範圍中特別指出之彼等態樣的所有合適組合來加以實踐的所有系統及方法。該等組合具有未在上述概述中特別敘述之特定優點。

【實施方式】

在隨附圖式之諸圖中舉例而非限制性地說明本發明之實施例，在隨附圖式之諸圖中，相似參考數字指示類似元件。應注意，在本揭示內容中對本發明之「一」實施例的引用未必針對同一實施例，且其意謂至少一個。

現解釋參看附加圖式的本發明之若干實施例。雖然闡述了眾多細節，但應理解，可在無此等細節的情況下實踐本發明之一些實施例。在其他情況下，未詳細展示熟知之電路、結構及技術以免混淆對此描述之理解。

圖1為根據本發明之一實施例之電源供應器及電力開配置的電路示意圖。展示具有一處理核心3之電子系統的一部分，該處理核心3具有耦接至經調節電源供應器2之電力輸出端Vout的電力供應輸入端Vcc。亦展示了可基本上類似於此處所描述之核心的第二處理核心及相關聯之電源供應器及開控電路。處理核心3亦具有一電力返回或接地接針，其亦耦接至經調節電源供應器2之電力返回或接地接針。電力開7耦接於Vout與Vcc之間以便將電力遞送至處理核心3。作為一替代例，電力開7可耦接於處理核心3及電

源供應器2之接地接針之間-參見以下所描述之圖3。系統亦具有一切換器8，該切換器8具有至少兩個狀態，即，本端狀態及遠端狀態。如可見：該切換器將電力閘7之供應側上的本端感測點抑或電力閘7之負載側上的遠端感測點選徑至經調節電源供應器2之負載電壓回饋輸入端FB_in。

對電力閘7及切換器8之控制係藉由時序邏輯與切換器驅動器電路10進行。電路10含有時序邏輯，該時序邏輯幫助維持在(一方面)電力閘7之打開及關閉與(另一方面)對本端感測抑或遠端感測的選擇之間的預定義時序。電路10亦包括控制切換器8及電力閘7所需要的驅動器。舉例而言，可將電力閘7實施為直接並聯連接之眾多場效電晶體(FET)切換器之一群組，其中電路10將含有使FET切換器之閘電極電壓擺動所需的類比驅動器。當然，其他固態切換器技術為可能的。就切換器8而言，因為與電力閘7相比較而言其僅僅使極少電流通過，所以可使用(例如)用於每一感測點之單一FET切換器來實施切換器8。切換器8及電力閘7之其他更複雜固態電路設計為可能的。

時序邏輯與驅動器電路10回應於接收到一處理核心啟用信號而控制電力閘7及切換器8。此信號可為圖1中描繪為core_1_en之數位控制信號，該core_1_en已由電力管理器4產生。電力管理器4可為通常存在於多核心微處理器或系統單晶片中的習知資料處理區塊，其(例如)視當前執行之程式是否可適當地由單一核心執行而決定任何特定處理核心是否應不在作用中以便省電。電力管理器4亦可進行包

括處理核心之動態電壓按比例調整及動態頻率按比例調整的其他決策以省電。電力管理器可與處理核心3處在相同的積體電路晶粒中。

在圖2中給出(一方面)電力閘7之打開及關閉與(另一方面)切換器之本端或遠端狀態之選擇之間的預定義時序的實例。彼圖展示圖1中所展示之三個數位控制信號的時序圖，即，處理核心啟用信號 `core_en`、電力閘控制信號 `PG_on` 及針對切換器8之控制信號(即，`local#/remote_sense`)。後兩個控制信號可關於處理核心啟用信號進行定義，使得(例如) `core_en` 之上升邊緣(意指該核心在作用中或啟用)使電力閘7被打開且使遠端感測點被選擇。然而，應注意打開(或接通)電力閘與選定遠端感測之間的相對時序；換言之，在經調節電源供應器2之回饋輸入端仍處於本端感測的同時接通電力閘。在 `PG_on` 經確證與 `remote_sense` 經確證之間的相對延遲可相對較短以便確保當核心活動增多(藉此增大電源供應器2上之負載)時，負載電壓回饋已切換至 `remote_sense`，使得核心3之供應輸入端的電壓迅速穩定至其經指定或所需之最小值(而不展現由電力閘7中之寄生所引起的典型電壓降)。

圖2亦展示在 `core_en` 信號被撤銷確證時(其指示核心3將被撤銷啟動)之時序的實例。在此，回應於 `core_en` 之下降邊緣，在電力閘關閉或關斷之前，電源供應器2之回饋輸入端被切換至本端感測。應注意，在此，當電力閘關閉(或關斷)時，在核心3之電力供應接針處的電壓將衰減。然

而，此情形對於電源供應器2不重要，因為恰好在衰減開始時或在衰減開始之前，回饋輸入端已切換至本端感測，藉此維持電源供應器2之穩定行為。在local#_sense經確證與PG_on經撤銷確證之間的相對延遲可適當地短，只要電源供應器2在切換至本端感測點時穩定即可。

圖3為本發明之另一實施例的電路示意圖，其中電力閘7在此情形下直接連接於處理核心3之接地接針與電力供應電路之接地接針之間。此與圖1形成對比，在圖1中電力閘7直接連接於電源供應器2之Vout接針與核心3之電力供應接針Vcc之間。在圖3之「低側」實施例中，切換器8仍在遠端感測點與本端感測點之間進行選擇，然而，在此情形下，遠端感測點及本端感測點處在接地點或參考點，而非處在Vcc點或Vout點。又，雖然未圖示，但在圖3之低側實施例中，通常用於經調節電源供應器中(用以比較經由FB_in接收之負載電壓與參考電壓)的誤差放大器電路可與在圖1之「高側」實施例中的情況不同。

以上所描述之電源供應器及電力閘配置可支援用於操作電子系統之以下方法。當接收到處理核心啟用信號時且回應於該信號經確證，以信號通知電力閘打開，藉此將電力自電力供應電路遞送至處理核心。僅在電力閘已打開之後才將電力供應電路之回饋輸入端自本端感測點切換至遠端感測點。現在，當接著做出撤銷啟動核心之決策，使得處理核心啟用信號被撤銷確證時，在以信號通知電力閘關閉(且藉此停止將電力遞送至處理核心)之前，將電力供應電

104年4月28日修(更)正替換頁

第 101136090 號專利申請案
中文說明書替換頁(104 年 4 月)

路之回饋輸入端自遠端感測點切換回本端感測點。該時序可幫助維持電源供應器穩定，因為電源供應器重複地承擔著經由電力閘提供電力的任務，該電力閘可在多核心微處理器之操作期間打開及關閉多次(以便省電)。

在一實施例中，經調節電源供應器為具有控制迴路之切換器模式dc電壓調節器，負載電壓回饋輸入端fb_in耦接至該控制迴路中。如圖1中所展示，該控制迴路包括一調變器及一補償網路5。該補償網路5可調諧，此係因為其可根據本端/遠端切換器之狀態而在現場(亦即，當正由終端使用者操作時)調整。換言之，在補償網路5中有至少兩個不同轉換函數(transfer function)可用，即，一者用於在遠端感測期間使用且另一者用於在本端感測期間使用。此可使得電壓調節器在驅動顯著不同負載時(亦即，當處理核心3不在作用中時及當該處理核心在作用中且執行繁重計算任務時)能夠更穩定(或較不易受振盪影響)。

在另一實施例中(亦展示於圖1中)，時序邏輯與切換器驅動器電路10具有直接耦接至遠端感測點之另一輸入端。在彼情形下，電路10之切換器驅動器部分含有額外電路，該額外電路基於在該另一輸入端處之一信號(其表示負載側之電壓)控制電力閘7以便限制在電力閘7之負載側上的電壓之變化率。此情形允許電力閘7更溫和地接通，藉此減小突入電流。

雖然在隨附圖式中已描述且展示了某些實施例，但應理解，該等實施例僅說明而非限制本發明的廣泛範疇，且本

發明不限於所展示且描述之特定建構及配置，因為一般熟習此項技術者可想到各種其他修改。

【圖式簡單說明】

圖1為根據本發明之一實施例之電源供應器及電力開電路的電路示意圖。

圖2展示在圖1之電源供應器及電力開配置中之相關控制信號的實例波形。

圖3為另一實施例之電路示意圖。

【主要元件符號說明】

- | | |
|----|---------------------------------|
| 2 | 經調節電源供應器/電源供應器 |
| 3 | 處理核心/核心 |
| 4 | 電力管理器 |
| 5 | 補償網路 |
| 7 | 電力開 |
| 8 | 切換器 |
| 10 | 時序邏輯與切換器驅動器電路/電路/時序邏輯
與驅動器電路 |

七、申請專利範圍：

104年4月28日修(更)正本

1. 一種電子系統，其包含：

一處理核心；

一電力供應電路，其具有一負載電壓回饋輸入端；

一電力閘，其耦接至該電力供應電路以選擇性地將電力提供至該處理核心；

一切換器，其具有一本端狀態及一遠端狀態以交替地將(i)在該電力閘之一供應側上的一本端感測點及(ii)在該電力閘之一負載側上的一遠端感測點選徑至該電力供應電路之該回饋輸入端；及

時序邏輯與驅動器電路，其經耦接以控制該電力閘及該切換器，其中該時序邏輯與驅動器電路經組態以控制該電力閘以限制提供至該處理核心之該電力之一變化率(slew rate)；

其中該電力供應電路包含一控制迴路，該控制迴路經組態以回應於該切換器之該本端狀態提供一第一轉換函數(transfer function)且回應於該切換器之該遠端狀態提供一第二轉換函數。

2. 如請求項1之系統，其中該時序邏輯與切換器驅動器電路包含直接耦接至該遠端感測點之另一輸入端，且其中為了限制提供至該處理核心之該電力之該變化率，該切換器驅動器電路進一步經組態以基於在該另一輸入端處之一信號來控制該電力閘以限制該電力閘之該負載側上的變化率。

3. 如請求項1之系統，其中該電力閘直接連接於該電力供應電路之一電力輸出端與該處理核心之一電力供應接針之間。
4. 如請求項1之系統，其中該電力閘直接連接於該處理核心之一接地接針與該供應電路之一接地接針之間。
5. 如請求項1之系統，其中在控制該電力閘及該切換器的同時，該時序邏輯與驅動器電路維持在該電力閘之打開及關閉與選擇該切換器之該本端狀態及該遠端狀態之間的一預定義時序。
6. 如請求項5之系統，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號經確證而在選擇該切換器之該遠端狀態之前打開該電力閘。
7. 如請求項6之系統，其中該時序邏輯與驅動器電路回應於該處理核心啟用信號被撤銷確證而在選擇該切換器之該本端狀態之後關閉該電力閘。
8. 如請求項5之系統，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。
9. 如請求項8之系統，其中該預定義時序係關於該處理核心啟用信號。
10. 如請求項1之系統，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。
11. 如請求項8之系統，其進一步包含：
 - 一電力管理器，其產生該處理核心啟用信號，其中該處理核心及該電力管理器在同一積體電路晶粒中。

12. 一種電子電路，其包含：

一電力閘，其待耦接至一電力供應電路以選擇性地將電力提供至一微處理器核心；

一切換器，其具有一本端狀態及一遠端狀態以交替地將(i)在該電力閘之一供應側上的一本端感測點及(ii)在該電力閘之一負載側上的一遠端感測點選徑至該電力供應電路之一回饋輸入端；及

時序邏輯與驅動器電路，其經耦接以控制該電力閘及該切換器，其中該時序邏輯與驅動器電路經組態以控制該電力閘以限制提供至該處理核心之該電力之一變化率；

其中該電力供應電路包含一控制迴路，該控制迴路經組態以回應於該切換器之該本端狀態提供一第一轉換函數(transfer function)且回應於該切換器之該遠端狀態提供一第二轉換函數。

13. 如請求項12之電路，其中在控制該電力閘及該切換器的同時，該時序邏輯與驅動器電路維持在該電力閘之打開及關閉與選擇該切換器之該本端狀態及該遠端狀態之間的一預定義時序。

14. 如請求項13之電路，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號經確證而在選擇該切換器之該遠端狀態之前打開該電力閘。

15. 如請求項14之電路，其中該時序邏輯與驅動器電路回應於該處理核心啟用信號被撤銷確證而在選擇該切換器之

該本端狀態之後關閉該電力閘。

16. 如請求項13之電路，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。

17. 如請求項16之電路，其中該預定義時序係關於該處理核心啟用信號。

18. 如請求項12之電路，其中該時序邏輯與驅動器電路回應於一處理核心啟用信號來控制該電力閘及該切換器。

19. 一種用於操作一電子系統之方法，其包含：

對一相應處理核心接收一處理核心啟用信號；及

回應於該經接收之處理核心啟用信號經確證：

限制一電力閘之一變化率藉此控制自一電力供應電路至該相應處理核心之電力遞送；

將該電力供應電路之一回饋輸入端自一本端感測點切換至一遠端感測點；及

回應於該本端感測點使用一第一轉換函數(transfer function)修改該電力供應電路之該回饋輸入且回應於該遠端感測點使用一第二轉換函數修改該電力供應電路之該回饋輸入。

八、圖式：

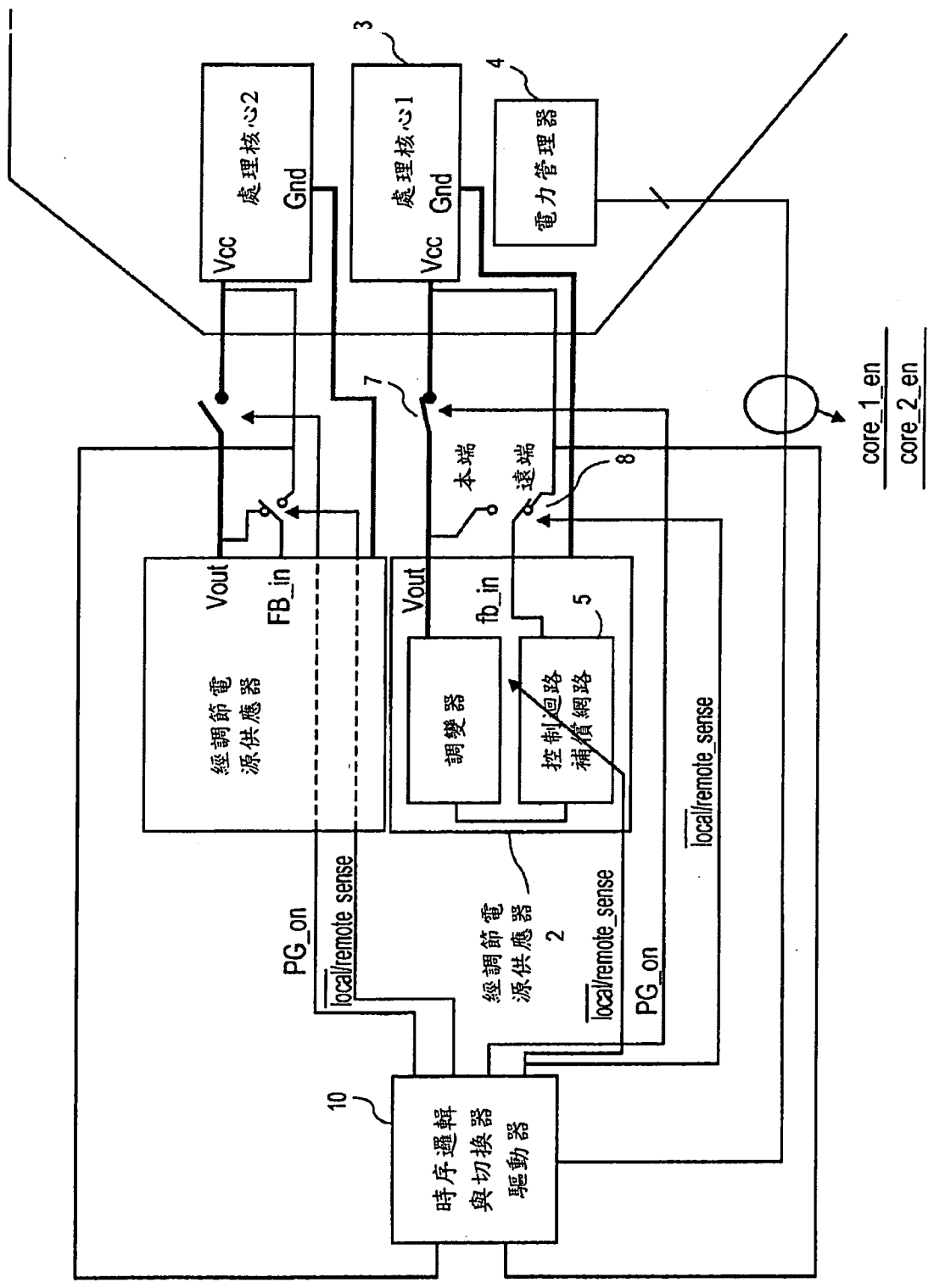


圖1

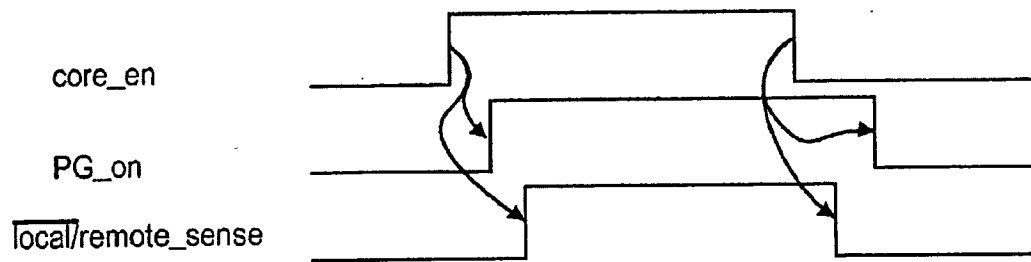


圖2

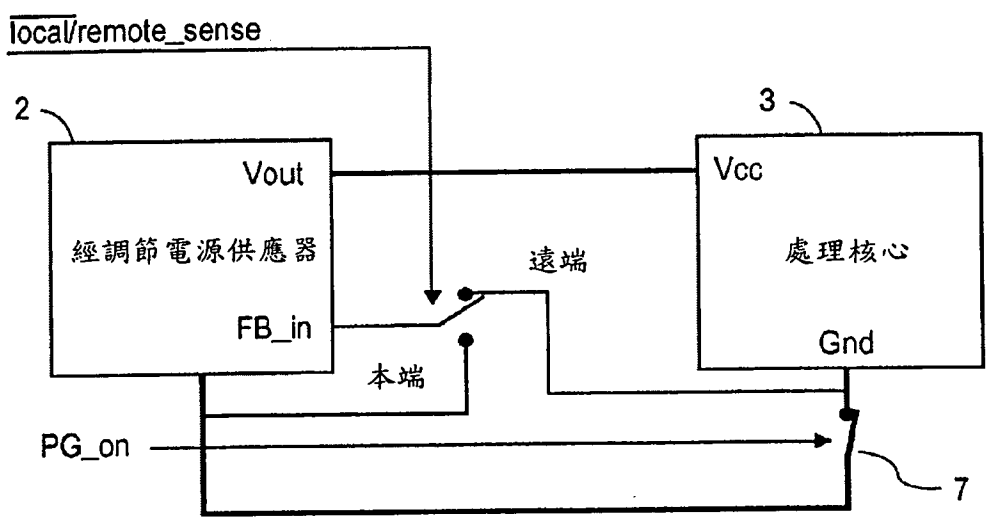


圖3