



(12) 发明专利申请

(10) 申请公布号 CN 119781177 A

(43) 申请公布日 2025. 04. 08

(21) 申请号 202411885381.6

(22) 申请日 2018.08.31

(30) 优先权数据

62/552,455 2017.08.31 US

(62) 分案原申请数据

201880071477.5 2018.08.31

(71) 申请人 梅特兰兹股份有限公司

地址 美国

(72) 发明人 G·N·J·莱丽 R·德芙琳

A·埃尔利赫 P·拉塔维茨

J·格拉夫

(74) 专利代理机构 中国贸促会专利商标事务所

有限公司 11038

专利代理师 申发振

(51) Int. Cl.

G02B 27/09 (2006.01)

G02B 1/00 (2006.01)

G02B 27/10 (2006.01)

G02B 6/42 (2006.01)

G02B 27/12 (2006.01)

G02B 6/24 (2006.01)

H10F 39/12 (2025.01)

H01S 5/42 (2006.01)

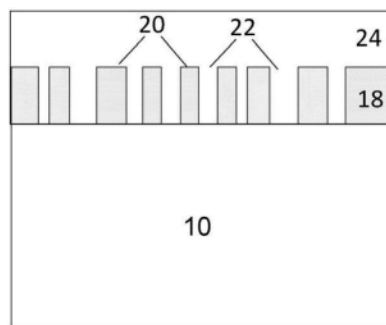
权利要求书3页 说明书27页 附图29页

(54) 发明名称

透射型超表面透镜集成

(57) 摘要

本公开涉及透射型超表面透镜集成。提供超表面元件、将这种超表面元件与光源和/或检测器结合的集成系统、以及这种光学装置和集成系统的制造和操作方法。还提供用于将透射型超表面与其他半导体器件或附加的超表面元件集成的系统和方法,尤其是将这种超表面与基板、照明源和传感器集成的系统和方法。所提供的超表面元件可用于整形来自照明源的输出光或收集从场景反射的光,以使用光的偏振形成两个独特的图案。在这些实施方案中,整形发射和收集可合并为单独共同设计的探测和传感光学系统。



1. 一种启用超表面的照明或传感器阵列,包括:

至少一个照明源或传感器元件;

多个超表面元件,所述多个超表面元件布置在平面阵列中,使得从所述至少一个照明源发射的光或入射到所述至少一个传感器元件中的每一个上的光穿过所述超表面元件的平面阵列;

其中,所述多个超表面元件被配置为不对称的,使得所述超表面元件被配置为基于穿过所述超表面元件的光在所述传感器元件的照明之前,从所述至少一个照明源压印至少两个远场函数中的至少一个或将光从入射光引导到所述至少两个远场函数中的至少一个中。

2. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中所述不对称是所述超表面元件沿着两个正交方向的不同间距的结果。

3. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中,所述至少两个远场函数具有不同的偏振。

4. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中,所述至少两个远场函数是线性偏移的。

5. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中,第一间隔层设置在所述至少一个照明源上方,并且被配置为在从所述至少一个照明源发出的光中产生发散,或者在入射到所述至少一个传感器元件上的光中产生会聚,并且其中所述多个超表面元件设置在所述第一间隔层上方。

6. 根据权利要求5所述的启用超表面的照明或传感器阵列,还包括:

在与所述多个第一超表面元件一定距离处设置多个第二超表面元件,所述多个第二超表面元件被配置为将另一远场函数压印在入射到其上的光场上;和

在所述第一超表面元件和第二超表面元件之间的第二间隔层,使得在它们之间形成偏移距离。

7. 根据权利要求1所述的启用超表面的照明或传感器阵列,还包括:

与所述多个第一超表面元件分离的至少一个折射透镜,所述折射透镜被配置为准直所述照明源;和

在所述超表面元件和折射元件之间的第二间隔层,使得在它们之间形成偏移距离。

8. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中,所述至少一个照明源或传感器元件包括多个相同或唯一的照明源或传感器元件,布置在平面阵列中;并且

其中,在从所述多个照明源中的每一个发射的光或入射到所述多个传感器元件中的每一个上的光的阵列中,所述多个超表面元件中的至少一个与所述多个照明源或传感器元件中的每一个相关联。

9. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中,每个所述超表面元件上的多个超表面特征是不均匀的,并且基于所述超表面特征的尺寸从理想形状偏离可预定的量。

10. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中所述至少一个照明源是偏振的或非偏振的,并且选自VCSEL、固态激光器、量子级联激光器、LED和超发光LED构成的组中。

11. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中所述至少两个远场函

数是唯一的。

12. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中所述至少两个远场函数将至少一个点图案施加在所述入射光上。

13. 根据权利要求12所述的启用超表面的照明或传感器阵列,其中所述至少一个点图案具有高达60,000个结合点。

14. 根据权利要求12所述的启用超表面的照明或传感器阵列,其中将至少两种图案施加在所述入射光上。

15. 根据权利要求14所述的启用超表面的照明或传感器阵列,其中至少第一点图案被配置为获取场景的前景的度量,并且其中至少第二点图案被配置为获取场景的背景的度量。

16. 根据权利要求14所述的启用超表面的照明或传感器阵列,其中至少两个点图案相对于彼此是对角偏振的。

17. 根据权利要求12所述的启用超表面的照明或传感器阵列,其中施加具有多于两个不同偏振的多于两个点图案。

18. 根据权利要求14所述的启用超表面的照明或传感器阵列,其中,所述图案被配置为投影到两个不同的光学平面上。

19. 一种启用超表面元件的单平台成像/传感系统,包括:

至少一个传感器元件和至少一个照明源;

至少一个照明超表面元件和至少一个传感器超表面元件,所述至少一个传感器超表面元件以从所述至少一个照明超表面偏移一定距离设置,其中,所述至少一个传感器超表面元件设置在所述至少一个传感器元件上方且所述至少一个照明超表面设置在所述至少一个照明源上方,并且其中所述至少一个照明超表面元件和所述至少一个传感器超表面元件各自具有相关联的至少一个间隔层;

其中每个所述超表面元件包括设置在对于在指定工作带宽上的光是透明的基板顶部的超表面特征的阵列,所述超表面特征的阵列具有的特征尺寸小于指定工作带宽内的光的波长,并且其中与所述照明源相关联地设置的至少一个照明超表面元件被配置为在多个超表面特征的平面内从其发射的光场上施加辐射图案,并且其中与所述至少一个传感器元件相关联地设置的至少一个传感器超表面元件被配置为在场景照明之后接收光场的辐射图案;并且

其中与所述照明源相关联的所述至少一个照明超表面元件基于从所述至少一个照明源发射的光将两个远场函数中的至少一个压印在所述光场上,并且其中,与所述传感器元件相关联的所述至少一个传感器超表面元件基于接收的光将所述接收的光引导到所述至少两个远场函数中的至少一个中。

20. 根据权利要求17所述的启用超表面的照明或传感器阵列,其中所述至少两个远场函数产生至少两个具有正交偏振并且在照明场景的光场上彼此线性偏移的图案,使得能够收集关于场景的三维信息。

21. 根据权利要求1所述的启用超表面的照明或传感器阵列,其中所述不对称是所述多个超表面元件的不对称截面的结果。

22. 根据权利要求21所述的启用超表面的照明或传感器阵列,其中所述不对称是所述

超表面元件的至少两个不同旋转角度的进一步结果。

透射型超表面透镜集成

[0001] 本申请是申请日为2018年8月31日、申请号为201880071477.5、发明名称为“透射型超表面透镜集成”的中国发明专利申请的分案申请。

技术领域

[0002] 本公开涉及超表面元件的光学装置、引入具有这种超表面元件的光源和/或检测器的集成系统、以及这种光学装置和集成系统的制造方法。

背景技术

[0003] 超表面元件是衍射光学器件,其中各个波导元件具有亚波长间隔并具有平面轮廓。最近已经开发了超表面元件,以用于UV-IR波段(300-10,000nm)。与传统的折射光学器件相比,超表面元件突然将相移引入光场。这使超表面元件的厚度约为其设计工作波长的波长级别,而传统的折射面的厚度比其设计工作所在的光的波长大10-100倍(或更多)。另外,超表面元件在组成元件中的厚度没有变化,因此能够如折射光学器件所要求的那样使光整形而没有任何曲率。与传统的衍射光学元件(DOE)(例如二元衍射光学元件)相比,超表面元件具有在入射光场上赋予一定范围的相移的能力,至少,超表面元件的相移至少可以在0之间 -2π ,且该范围内至少有5个不同的值,而二进制DOE只能提供两个不同的相移值,并且通常限于0或 1π 的相移。与多层DOE相比,超表面元件不需要沿光轴改变其组成元素的高度,而只需改变超表面元件特征的平面几何形状即可。

发明概述

[0004] 本申请涉及超表面元件的光学装置、引入具有这种超表面元件的光源和/或检测器的集成系统、以及这种光学装置和集成系统的制造方法。

[0005] 许多实施方案涉及一种制造一个或多个超表面元件或系统的方法,包括:

[0006] 在基板的至少一个表面上沉积硬掩模材料层,其中所述基板对于在指定工作带宽上的光是透明的;

[0007] 在所述硬掩模材料层上沉积图案材料层;

[0008] 图案化所述图案材料以在硬掩模层顶上形成阵列图案,所述阵列图案包括超表面特征阵列的正向或负向复制中的一种,所述超表面特征阵列包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且被配置为在所述多个超表面特征的平面内的撞击光上施加相移;

[0009] 使用各向异性刻蚀工艺刻蚀所述硬掩模层,以形成与所述硬掩模中的阵列图案相对应的多个空隙和凸起特征;和

[0010] 从所述硬掩模层的顶部去除任何残留的图案材料。

[0011] 在多种其他的实施方案中,所述基板由选自以下的材料形成:熔融石英、蓝宝石、硼硅酸盐玻璃和稀土氧化物玻璃。

[0012] 在甚至多种其他的实施方案中,所述硬掩模材料层由选自以下的材料形成:硅、各

种化学计量的氮化硅、二氧化硅、二氧化钛、氧化铝,并使用选自以下的沉积工艺进行沉积:溅射、化学气相沉积和原子层沉积。

[0013] 在多种其他的实施方案中,所述图案材料层由使用光刻工艺图案化的光致抗蚀剂或使用纳米压印工艺图案化的聚合物中的一种形成。

[0014] 在甚至另外多种其他实施方案中,阵列图案使用选自以下的组的反应性离子蚀刻工艺来蚀刻: SF_6 、 Cl_2 、 BCl_3 、 C_4F_8 或其任何静态或多路混合的混合物。

[0015] 在甚至另外多种其他实施方案中,所述残留的图案材料使用选自化学溶剂、化学蚀刻剂和等离子体蚀刻剂的工艺去除。

[0016] 在甚至另外多种其他实施方案中,所述图案化的硬掩模材料是电介质,并且形成所述超表面元件的超表面特征。

[0017] 在甚至另外多种其他实施方案中,该方法还包括:

[0018] 在图案化的硬掩模材料层上沉积电介质超表面材料层,使得所述超表面材料层填充所述硬掩模材料层中的空隙并在所述硬掩模材料层的凸起特征上方延伸,从而在所述硬掩模层的顶部形成超表面材料的覆盖层;和

[0019] 平面化所述覆盖层,使得所述超表面材料层和所述硬掩模层在所述基板上方的均匀高度处终止。

[0020] 在甚至另外多种其他实施方案中,所述超表面材料层由选自硅、各种化学计量的氮化硅、二氧化硅、二氧化钛、氧化铝的材料形成,并使用选自以下的共形工艺进行沉积:化学气相沉积和原子层沉积。

[0021] 在甚至另外多种其他实施方案中,平面化使用选自自由湿法蚀刻和等离子体蚀刻组成的组的蚀刻工艺或化学机械平面化技术中的方法。

[0022] 在甚至另外多种其他实施方案中,设置在所述空隙中的超表面材料形成所述超表面元件的超表面特征,并且其中所述硬掩模材料被配置为在所述指定工作带宽处具有比所述超表面材料低的折射率的包埋材料。

[0023] 在甚至另外多种其他实施方案中,所述硬掩模材料在所述指定工作带宽上的吸收可忽略,并且在所述指定工作带宽处的折射率在大约1到大约2.4之间。

[0024] 在甚至另外多种其他实施方案中,该方法还包括:使用选择性蚀刻去除所述硬掩模材料层,使得在去除所述硬掩模材料层之后,设置在所述图案化的硬掩模的空隙中的超表面材料层保留在所述基板的表面上,以形成由多个气隙隔开的多个隔离的超表面特征。

[0025] 在甚至另外多种其他实施方案中,该方法还包括:在所述隔离的超表面特征上沉积包埋材料层,使得特征之间的气隙被填充,并且使得所述包埋材料层在所述超表面材料层的表面上方延伸,其中所述包埋材料层在所述指定工作带宽处的折射率比所述超表面材料低。

[0026] 在甚至另外多种其他实施方案中,所述包埋材料是选自聚(甲基丙烯酸甲酯)、SU8和苯并环丁烯的聚合物。

[0027] 在甚至另外多种其他实施方案中,所述包埋材料是选自二氧化硅、氧化铝、二氧化钛、氮化硅、氧化钨、氧化锌和旋涂玻璃的固态膜。

[0028] 在甚至另外多种其他实施方案中,该方法还包括:平面化所述包埋材料层,使得所述超表面材料层和所述包埋材料层在所述基板上方的均匀高度处终止。

[0029] 在甚至另外多种其他实施方案中,该方法还包括:在所述包埋材料层和与所述超表面元件相对设置的基板的侧面中的一者或两者顶部沉积抗反射涂层。

[0030] 在甚至另外多种其他实施方案中,所述抗反射涂层由选自二氧化硅、二氧化钛、氧化铝、氮化硅、氮化铝和无定形硅的材料的任意组合的交替层组成,其中每个交替层的厚度小于工作带宽内的光波长。

[0031] 在甚至另外多种其他实施方案中,所述基板是设置在照明器或传感器顶部的一种,或者本身是照明器或传感器。

[0032] 在甚至另外多种其他实施方案中,所述基板的基板厚度不适合与目标光学系统一起使用,并且还包括以下至少之一:

[0033] 通过研磨或化学刻蚀中的一种或两种去除所述基板背面的至少一部分;和

[0034] 将另外的基板对准并熔合到所述超表面元件的基板。

[0035] 在甚至另外多种其他实施方案中,所述另外的基板本身在其一个表面上设置超表面元件,并且其中所述基板和另外的基板沿着与设置相对的超表面元件的表面相对的表面熔合。

[0036] 在甚至另外多种其他实施方案中,熔合方法使用热预算低于600°C的粘合工艺。

[0037] 在甚至另外多种其他实施方案中,所述粘合工艺是使用的选自光学环氧树脂、苯并环丁烯、UV固化聚合物、SU8和等离子活化二氧化硅膜的粘合剂的晶片粘合工艺。

[0038] 在甚至另外多种其他实施方案中,该方法还包括:在熔合之前去除一个或两个基板的背面的至少一部分。

[0039] 在甚至另外多种其他实施方案中,该方法还包括:在第一基板的第一侧上形成至少第一超表面元件,以及在第二基板的第一侧上形成至少第二超表面元件,并且使用具有低于600°C的热预算的粘合工艺沿着与所述基板的第一侧相反的侧面将所述第一和第二基板熔合在一起。

[0040] 在甚至另外多种其他实施方案中,所述多个超表面特征是不均匀的。

[0041] 在甚至另外多种其他实施方案中,所述多个超表面特征基于所述超表面特征的尺寸从理想形状偏离预定的量。

[0042] 在甚至另外多种其他实施方案中,所述超表面元件被嵌入并被平面化,并且包括两层超表面特征,所述两层彼此偏移的距离小于或等于所述指定工作带宽内的光的波长,使得所述两层超表面特征一并操作以对撞击光施加相移。

[0043] 在甚至另外多种其他实施方案中,所述多个超表面特征是不均匀的,并且基于所述超表面特征的尺寸从理想形状偏离预定的量,并且其中所述理想形状是正方形,并且其中所述理想正方形的侧面尺寸小于200nm,所述超表面特征形成为圆形,并且其中所述理想正方形的侧面尺寸小于300nm,所述超表面特征形成为具有圆形边缘的正方形。

[0044] 在甚至另外多种其他实施方案中,该方法还包括:

[0045] 形成多个相同或唯一的超表面元件;

[0046] 提供设置在平面阵列中的多个相同或唯一的照明源,并将多个超表面元件中的至少一个与所述阵列中的多个照明源中的每个集成,使得来自所述多个照明源中的每个的光穿过所述超表面元件中的至少一个,并由此施加角偏转;

[0047] 在照明源的平面阵列和所述超表面元件之间设置第一间隔层,所述第一间隔

层被配置为在撞击相应的第一超表面元件之前,使从所述平面阵列的每个照明源发出的光产生发散,

[0048] 在与所述多个第一超表面元件一定距离处设置第二超表面元件,所述第二超表面元件被配置为将远场照明图案压印在由所有多个照明源的发射形成的光场上;和

[0049] 在所述第一和第二超表面元件之间设置第二间隔层,使得在它们之间形成偏移距离。

[0050] 多种实施方案涉及一种形成多个超表面元件的方法,包括:在第一基板的第一侧上形成至少第一超表面元件,以及在第二基板的第一侧上形成至少第二超表面元件,并且使用具有低于600°C的热预算的粘合工艺沿着与所述基板的第一侧相反的侧面将所述第一和第二基板熔合在一起。

[0051] 在多种其他实施方案中,所述粘合工艺是使用的选自光学环氧树脂、苯并环丁烯、UV固化聚合物、SU8和等离子活化二氧化硅膜的粘合剂的晶片粘合工艺。

[0052] 在甚至多种其他实施方案中,该方法还包括:在熔合之前去除一个或两个基板的背面的至少一部分。

[0053] 在甚至多种其他实施方案中,该方法还包括:

[0054] 嵌入和平面化所述第一和第二超表面元件中的至少一个;

[0055] 在第三基板的第一侧上形成至少第三超表面元件;和

[0056] 使用具有低于600°C的热预算的粘合工艺将与所述第一侧相对的第三基板的侧面熔合到平面化的第一或第二超表面。

[0057] 在甚至其他多种其他实施方案中,所述平面化还包括将所述第一和第二超表面元件中的至少一个嵌入聚合物或固态粘合剂中的一种中。

[0058] 在甚至其他多种其他实施方案中,该方法还包括:迭代形成、嵌入和熔合的步骤,以形成四个或更多个超表面元件的分层堆叠。

[0059] 在甚至其他多种其他实施方案中,所述分层堆叠的一端的至少一层是照明器或传感器之一。

[0060] 在甚至其他多种其他实施方案中,该方法还包括:

[0061] 在与所述超表面元件相对的第一和第二基板的侧面之间插入间隔基板,所述间隔基板具有至少一个设置穿过其中的孔;和

[0062] 使用具有低于600°C的热预算的粘合工艺将所述间隔基板熔合到所述第一和第二基板,使得所述至少一个孔在所述第一和第二基板之间形成气隙。

[0063] 在甚至其他多种其他实施方案中,所述间隔基板由选自聚合物、SiO₂和玻璃的低折射率材料制成。

[0064] 在甚至其他多种其他实施方案中,间隔材料涂有黑色铬。

[0065] 在甚至其他多种其他实施方案中,该方法还包括:迭代形成、插入和熔合的步骤,以形成三个或更多个超表面元件的分层堆叠。

[0066] 在甚至其他多种其他实施方案中,所述分层堆叠的一端的至少一层是照明器或传感器之一。

[0067] 在甚至其他多种其他实施方案中,所述多个超表面特征是不均匀的。

[0068] 在甚至其他多种其他实施方案中,所述多个超表面特征基于所述超表面特征的尺

寸从理想形状偏离预定的量。

[0069] 另外实施方案涉及一种形成复合超表面元件的方法,包括:在基板的顶部形成两层超表面特征,其中所述两层彼此偏移的距离小于或等于所述指定工作带宽内的光的波长,使得所述两层超表面特征一并操作以对撞击光施加相移。

[0070] 另外实施方案涉及一种形成超表面元件的方法,包括:

[0071] 形成多个相同或唯一的第一超表面元件;

[0072] 提供设置在平面阵列中的多个相同或唯一的照明源,并将多个第一超表面元件中的至少一个与所述阵列中的多个照明源中的每个集成,使得来自所述多个照明源中的每个的光穿过所述第一超表面元件中的至少一个,并由此施加角偏转;

[0073] 在照明源的平面阵列和所述第一超表面元件之间设置第一间隔层,所述第一间隔层被配置为在撞击相应的第一超表面元件之前,使从所述平面阵列的每个照明源发出的光产生发散;

[0074] 在与所述多个第一超表面元件一定距离处设置第二超表面元件,所述第二超表面元件被配置为将远场照明图案压印在由所有多个照明源的发射形成的光场上;和

[0075] 在所述第一和第二超表面元件之间设置第二间隔层,使得在它们之间形成偏移距离。

[0076] 在另外其他实施方案中,至少所述第一间隔层包括固态材料。

[0077] 在另外其他实施方案中,至少所述第二间隔层包括气隙。

[0078] 在甚至另外其他实施方案中,所述多个超表面特征是不均匀的。

[0079] 在甚至另外其他实施方案中,所述多个超表面特征基于所述超表面特征的尺寸从理想形状偏离预定的量。

[0080] 在甚至另外其他实施方案中,该方法还包括:

[0081] 形成多个相同或唯一的第一超表面元件;

[0082] 提供设置在平面阵列中的多个相同或唯一的传感器元件,并将多个第一超表面元件中的至少一个与所述阵列中的多个传感器元件中的每个集成,使得入射到所述多个传感器元件中的每个上的光穿过所述第一超表面元件中的至少一个,并由此施加角偏转;

[0083] 在传感器元件的平面阵列和所述第一超表面元件之间设置第一间隔层,所述第一间隔层被配置为在撞击所述平面阵列的相应传感器元件之前,使撞击到每个第一超表面元件上的光产生发散;

[0084] 在与所述多个第一超表面元件一定距离处设置第二超表面元件,所述第二超表面元件被配置为将远场照明图案压印在撞击到其上的光场上;和

[0085] 在所述第一和第二超表面元件之间设置第二间隔层,使得在它们之间形成偏移距离。

[0086] 多种其他实施方案涉及一种形成超表面元件的方法,包括:

[0087] 形成多个相同或唯一的第一超表面元件;

[0088] 提供设置在平面阵列中的多个相同或唯一的传感器元件,并将多个第一超表面元件中的至少一个与所述阵列中的多个传感器元件中的每个集成,使得入射到所述多个传感器元件中的每个上的光穿过所述第一超表面元件中的至少一个,并由此施加角偏转;

[0089] 在传感器元件的平面阵列和所述第一超表面元件之间设置第一间隔层,所述第一

间隔层被配置为在撞击所述平面阵列的相应传感器元件之前,使撞击到每个第一超表面元件上的光产生发散;

[0090] 在与所述多个第一超表面元件一定距离处设置第二超表面元件,所述第二超表面元件被配置为将远场照明图案压印在撞击到其上的光场上;和

[0091] 在所述第一和第二超表面元件之间设置第二间隔层,使得在它们之间形成偏移距离。

[0092] 几个实施方案涉及超表面元件,包括:

[0093] 设置在对于在指定工作带宽上的光是透明的基板顶部的超表面特征的阵列,所述阵列包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且被配置为在所述多个超表面特征的平面内的撞击光上施加相移;

[0094] 其中所述多个超表面特征是不均匀的,并且基于所述超表面特征的尺寸从理想形状偏离预定的量。

[0095] 在一些其他实施方案中,所述理想形状是正方形,并且其中所述理想正方形的侧面尺寸小于200nm,所述超表面特征形成为圆形,并且其中所述理想正方形的侧面尺寸小于300nm,所述超表面特征形成为具有圆形边缘的正方形。

[0096] 多种实施方案涉及启用超表面的照明或传感器阵列,包括:

[0097] 布置在平面阵列中的多个相同或唯一的照明源或传感器元件;

[0098] 第一间隔层,设置在照明源的平面阵列上方,并且被配置为在从所述平面阵列的每个照明源发出的光中产生发散,或者在入射到每个传感器元件上的光中会聚;

[0099] 在所述第一间隔层上方设置的多个相同或唯一的第一超表面元件,所述多个第一超表面元件中的至少一个与所述阵列中的多个照明源或传感器元件中的每一个相关联,使得从所述多个照明源中的每一个发射的光或入射到所述多个传感器元件中的每一个上的光穿过第一超表面元件中的至少一个,从而施加角偏转;

[0100] 在与所述多个第一超表面元件一定距离处设置第二超表面元件,所述第二超表面元件被配置为将远场照明图案压印在撞击到其上的光场上;和

[0101] 在所述第一和第二超表面元件之间设置第二间隔层,使得在它们之间形成偏移距离。

[0102] 在多种其他的实施方案中,每个超表面元件上的多个超表面特征是不均匀的,并且基于所述超表面特征的尺寸从理想形状偏离预定的量。

[0103] 在甚至多种其他的实施方案中,至少第一或第二超表面元件上的多个超表面特征被配置为具有不对称的横截面并且被设置为至少两个不同的旋转角度,使得所述超表面元件被配置为将至少两个具有正交偏振并且彼此线性偏移的图案压印在照明源上,或在所述传感器元件照明之前从撞击光中检测此类图案,所述阵列被配置为使得所述阵列以单次从场景中获取三维信息。

[0104] 在多种其他的实施方案中,所述照明源是偏振的或非偏振的,并且选自VCSEL、固态激光器、量子级联激光器、LED和超发光LED。

[0105] 在甚至另外多种其他实施方案中,两种图案是唯一的。

[0106] 在甚至另外多种其他实施方案中,两种图案具有至少50,000个结合点。

[0107] 在甚至另外多种其他实施方案中,至少第一图案被配置为获取场景的前景的度

量,并且其中至少第二图案被配置为获取场景的背景的度量。

[0108] 在甚至另外多种其他实施方案中,两种图案相对于激光偏振是对角偏振的。

[0109] 在甚至另外多种其他实施方案中,使用具有两个以上不同偏振的两个以上图案。

[0110] 另外实施方案涉及启用超表面元件的传感器,包括:

[0111] 至少一个传感器元件;

[0112] 至少一个第一和至少一个第二超表面元件,在至少一个传感器元件上方偏移一定距离设置,并且在它们之间设置第一间隔层;

[0113] 其中所述至少一个第一和第二超表面元件中的每一个均包括在对于在指定工作带宽上的光是透明的至少一个基板顶部设置的超表面特征的阵列,所述阵列包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且被配置为在所述多个超表面特征的平面内的撞击光上施加相移;和

[0114] 其中所述至少一个第一和第二超表面元件中的每个上的超表面特征的阵列被配置为在指定的视场上聚集指定工作带宽的光,并移动入射光,使得其以零度或接近零度的主光线角撞击所述传感器元件。

[0115] 在多种其他实施方案中,所述第一间隔层是固态间隔材料或气隙中的一种。

[0116] 在甚至多种其他实施方案中,视场为 ± 44 度。

[0117] 在甚至多种其他实施方案中,传感器还包括在所述超表面元件和所述传感器元件之间设置的窄带宽滤光器。

[0118] 在甚至其他多种其他实施方案中,所述窄带宽滤光器由选自二氧化硅、二氧化钛、无定形硅、氮化硅和氧化铝的低折射率和高折射率的交替层组成。

[0119] 在甚至其他多种其他实施方案中,传感器还包括在所述超表面元件和所述传感器元件之间设置的多个相同的微透镜。

[0120] 在甚至其他多种其他实施方案中,所述至少一个第一超表面元件和所述至少一个第二超表面元件设置在同一基板的相对侧,并且其中所述基板包括所述第一间隔层。

[0121] 在甚至其他多种其他实施方案中,所述基板两侧上的两个超表面元件的高度相同。

[0122] 在甚至其他多种其他实施方案中,所述两个超表面元件使用选自压力化学气相沉积和原子层沉积的共形沉积工艺由同时沉积在相同基板的前表面和后表面上的膜形成。

[0123] 在甚至其他多种其他实施方案中,所述至少一个第一超表面元件和所述至少一个第二超表面元件被设置成彼此向内面向由气隙隔开的分开的基板。

[0124] 在甚至其他多种其他实施方案中,传感器还包括集成在所述至少一个第二超表面的基板的朝外表面中的光学带通滤波器。

[0125] 在甚至其他多种其他实施方案中,传感器还包括至少第三超表面元件,设置在所述第一和第二超表面元件与CMOS传感器之间,并被配置为使所述入射光的路径成角度发散,使得撞击CMOS传感器上的光的主光线角不为零。

[0126] 在甚至其他多种其他实施方案中,至少三个超表面被配置为在指定视场范围内将网格畸变最小化到小于5%。

[0127] 在甚至其他多种其他实施方案中,所述传感器元件是CMOS传感器。

[0128] 另外实施方案涉及启用超表面元件的单平台成像/传感系统,包括:

- [0129] 至少一个传感器元件和至少一个照明源；
- [0130] 至少一个分离的超表面元件,该超表面元件在所述至少一个传感器元件和所述至少一个照明源中的每一个上方以偏移一定距离设置,并分别各自具有至少一个间隔层；
- [0131] 其中每个超表面元件包括设置在对于在指定工作带宽上的光是透明的基板顶部的超表面特征的阵列,所述阵列包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且其中与所述照明源相关联地设置的至少一个照明超表面元件被配置为在多个超表面特征的平面内从其发射的光场上施加辐射图案,并且其中与所述至少一个传感器元件相关联地设置的至少一个传感器超表面元件被配置为在场景照明之后检测光场的辐射图案。
- [0132] 在甚至另外实施方案中,系统还包括与照明源和传感器元件中的每一个相关联的多个分离的超表面元件和间隔层。
- [0133] 在甚至另外实施方案中,与照明源相关联的超表面元件在所述光场上施加两个正交偏振,以产生至少两个具有正交偏振并且在照明场景的光场上彼此线性偏移的图案,并且其中与所述传感器元件相关联的超表面元件被配置为检测至少两种图案,使得能够收集关于场景的三维信息。
- [0134] 多种实施方案涉及一种用于在照明源上压印所需远场强度的超表面元件的制造方法,包括:
- [0135] 计算照明源远场；
- [0136] 计算目标远场,其中所述目标是超表面元件；
- [0137] 计算所述目标远场的最小二乘拟合以获得伪远场,使得所述伪远场和所述照明源远场的卷积产生目标远场；
- [0138] 将初始超表面特征阵列网格和相位设置为初始条件；
- [0139] 确定一个或多个目标代价函数,并为所述超表面元件的多个像素中的每个计算一个或多个代价函数中的每个的梯度函数；
- [0140] 将所述一个或多个对数函数和所述梯度函数的结果输入优化算法；
- [0141] 为所述超表面元件的多个像素中的每个更新相位,并重复梯度计算和优化,直到所述目标代价函数收敛为止；和
- [0142] 输出计算的超表面元件相位轮廓。
- [0143] 在多种其他实施方案中,所述代价函数选自:距目标的平方距离、最近邻距离、超表面元件在照明下的远场投影的平方误差和计算的远场的平滑度。
- [0144] 在甚至多种其他实施方案中,所述优化算法是共轭梯度或L-Broyden-Fletcher-Goldfarb-Shannon中的一种。
- [0145] 多种实施方案还涉及一种在基板上形成超表面元件的方法,包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且被配置为在所述多个超表面特征的平面内的撞击光上施加相移,其中所述基板的基板厚度不适合与目标光学系统一起使用,并且还包括以下至少之一:
- [0146] 通过研磨或化学刻蚀中的一种或两种去除所述基板背面的至少一部分；和
- [0147] 将另外的基板对准并融合到所述超表面元件的基板。
- [0148] 在一些其他实施方案中,所述另外的基板本身在其一个表面上设置超表面元件,

并且其中所述基板和另外的基板沿着与设置相对的超表面元件的表面相对的表面熔合。

[0149] 在甚至多种其他实施方案中,熔合方法使用热预算低于600°C的粘合工艺。

[0150] 在甚至多种其他实施方案中,所述粘合工艺是使用的选自光学环氧树脂、苯并环丁烯、UV固化聚合物、SU8和等离子活化二氧化硅膜的粘合剂的晶片粘合工艺。

[0151] 在甚至其他几个其他实施方案中,该方法还包括在熔合之前去除一个或两个基板的背面的至少一部分。

[0152] 在甚至其他几个其他实施方案中,该方法还包括在第一基板的第一侧上形成至少第一超表面元件,以及在第二基板的第一侧上形成至少第二超表面元件,并且使用具有低于600°C的热预算的粘合工艺沿着与所述基板的第一侧相反的侧面将所述第一和第二基板熔合在一起。

[0153] 在甚至其他几个其他实施方案中,所述多个超表面特征是不均匀的。

[0154] 在甚至其他几个其他实施方案中,所述多个超表面特征基于所述超表面特征的尺寸从理想形状偏离预定的量。

[0155] 在甚至其他几个其他实施方案中,该方法还包括:

[0156] 嵌入和平面化所述第一和第二超表面元件中的至少一个;

[0157] 在第三基板的第一侧上形成至少第三超表面元件;和

[0158] 使用具有低于600°C的热预算的粘合工艺将与所述第一侧相对的第三基板的侧面熔合到平面化的第一或第二超表面。

[0159] 在甚至其他几个其他实施方案中,所述平面化还包括将所述第一和第二超表面元件中的至少一个嵌入聚合物或固态粘合剂中的一种中。

[0160] 在甚至其他几个其他实施方案中,包括迭代形成、嵌入和熔合的步骤,以形成四个或更多个超表面元件的分层堆叠。

[0161] 在甚至其他几个其他实施方案中,所述分层堆叠的一端的至少一层是照明器或传感器之一。

[0162] 在甚至其他几个其他实施方案中,该方法还包括:

[0163] 在与所述超表面元件相对的第一和第二基板的侧面之间插入间隔基板,所述间隔基板具有至少一个设置穿过其中的孔;和

[0164] 使用具有低于600°C的热预算的粘合工艺将所述间隔基板熔合到所述第一和第二基板,使得所述至少一个孔在所述第一和第二基板之间形成气隙。

[0165] 多种其他实施方案涉及超表面元件,包括:

[0166] 设置在对于在指定工作带宽上的光是透明的基板顶部的超表面特征的阵列,所述阵列包括多个超表面特征,具有的特征尺寸小于指定工作带宽内的光的波长,并且被配置为在所述多个超表面特征的平面内的撞击光上施加相移,并且其中所述多个超表面特征由以下之一组成:

[0167] 嵌入SiO₂中的无定形-Si超表面特征,以及柱高为500至1000nm并且柱直径为100至300nm;

[0168] 嵌入SiO₂中的无定形-Si超表面特征,以及柱高为600nm并且柱直径为100至300nm;

[0169] 无定形-Si超表面特征,其间设置有气隙,以及柱高度为1至500nm并且柱直径为

100至350nm;

[0170] 无定形-Si超表面特征,其间设置有气隙,以及柱高度为480nm并且柱直径为100至280nm;

[0171] TiO_2 超表面特征,其间设置有气隙,以及柱高度为300至1000nm并且柱直径为100至350nm;

[0172] TiO_2 超表面特征,其间设置有气隙,以及柱高度为975nm并且柱直径为100至300nm;

[0173] 嵌入苯并环丁烷中的无定形-Si超表面特征,以及柱高为590nm并且柱直径为100至300nm;

[0174] 嵌入 SiO_2 中的无定形-Si超表面特征,以及柱高为600nm并且柱直径为100至275nm;

[0175] 嵌入SU8中的无定形-Si超表面特征,以及柱高为675nm并且柱直径为100至300nm;和

[0176] 空气中的无定形-Si超表面特征,以及具有600nm的柱高和100至300nm的柱直径并且450nm的元件间距。

[0177] 在许多其他选择无定形硅的实施方案中,与其中结构中不存在氢的无定形硅相比,无定形硅可被氢化,从而导致更高的光学透射率。

[0178] 附加的实施例和特征部分地在下面的描述中阐述,并且在阅读说明书时对于本领域技术人员将部分地变得显而易见,或者可以通过本公开的实践而获悉。通过参考构成本公开的一部分的说明书和附图的其余部分,可以实现对本公开的性质和优点的进一步理解。

附图简述

[0179] 参考以下附图,将更全面地理解本说明书,这些附图是作为本发明的示例性实施方案呈现的,并且不应解释为对本发明范围的完整叙述,其中:

[0180] 图1A至图1G提供示出根据本发明实施方案的超表面元件的制造过程的示意图。

[0181] 图2A提供示出根据本发明的实施方案的具有抗反射涂层的嵌入式超表面元件的示意图。

[0182] 图2B提供示出根据本发明的实施方案的具有抗反射涂层的平坦化的嵌入式超表面元件的示意图。

[0183] 图3提供示出根据本发明实施方案的用于制造超表面元件的过程的示意性流程图。

[0184] 图4A至图4C提供根据本发明的实施方案的具有变化的横截面特征的超表面元件的示意图。

[0185] 图5提供示出根据本发明实施方案的具有超表面元件的多个基板的组合的示意图。

[0186] 图6提供示出根据本发明实施方案的具有多个超表面元件的多个基板的组合的示意图。

[0187] 图7提供示出根据本发明实施方案的具有多个引入气隙的超表面元件的多个基板

的组合的示意图。

[0188] 图8A提供示出根据本发明的实施方案的并入有与传感器/照明器部件集成在一起的间隔件的超表面元件的示意图。

[0189] 图8B提供示出根据本发明实施方案的引入间隔件的超表面元件的示意图。

[0190] 图9提供示出根据本发明实施方案的多个超表面元件基板的示意图。

[0191] 图10A提供根据本发明实施方案的使用超表面元件从VCSEL或VCSEL阵列中产生任意辐射图案的流程图。

[0192] 图10B和10C提供使用根据本发明的实施方案的图10A的方法获得的相(10B)和强度(10C)的图。

[0193] 图11提供示出根据本发明实施方案的耦合一组像素化的传感器元件或照明源(将第二超表面结合到集成封装中)的阵列超表面元件的示意图。

[0194] 图12A至图12C提供示出根据本发明实施方案的在VCSEL阵列中产生两个独特的辐射图案的偏振分裂超表面元件的示意图。

[0195] 图13提供示意图,其示出根据本发明的实施方案的与第二元件(例如截止滤光片)组合的两个超表面元件,其中聚焦光的主光线角度相对于滤光片平面为0度。

[0196] 图14提供示出根据本发明实施方案的两个超表面元件系统的示意图,其中每个超表面元件形成在唯一的基板上。

[0197] 图15提供示出根据本发明的实施方案的被设计为校正多个单色像差的三个超表面元件系统的示意图。

[0198] 图16提供示意图,其示出根据本发明的实施方案的在图像传感器平面处与图15的超表面元件系统的图像高度成函数的主光线角度。

[0199] 图17提供示出根据本发明的实施方案的来自图15的超表面元件系统的网格畸变的示例的示意图。

[0200] 图18提供示出根据本发明实施方案的在照明器和检测器上具有超表面元件的集成系统的示意图。

[0201] 图19提供示出根据本发明实施方案的在照明器和检测器上具有超表面元件的集成系统的示意图,其中光的偏振提供额外的自由度。

[0202] 图20提供数据图,其示出了根据本发明的实施方案的超表面特征的相位和透射响应,该超表面特征包括由嵌入在 SiO_2 中的无定形硅组成的圆柱状柱。

[0203] 图21提供根据本发明实施方案的数据图,其示出包括由无定形硅组成的圆柱状柱的超表面特征的相位和透射响应。

[0204] 图22提供数据图,其示出根据本发明的实施方案的超表面特征的相位和透射响应,该超表面特征包括由空气中的无定形 TiO_2 组成的圆柱状柱。

[0205] 图23提供数据图,其示出根据本发明的实施方案的超表面特征的相位和透射响应,该超表面特征包括由无定形硅组成的圆柱状柱,该无定形硅封装在聚合物中,波长为850nm。

[0206] 图24提供数据图,其示出根据本发明的实施方案的超表面特征的相位和透射响应,该超表面特征包括由Si组成的圆柱状柱,该Si封装在 SiO_2 中,波长为850nm。

发明详述

[0207] 现在回答附图,提供超表面元件、将这种超表面元件与光源和/或检测器结合的集成系统、以及这种光学装置和集成系统的制造和操作方法。多种实施方案涉及用于将透射型超表面元件与其他半导体器件或附加的超表面元件集成在一起的系统和方法,并且更具体地涉及将此类超表面与基板、照明源和传感器集成。在一些实施方案中,超表面元件可用于使用光的偏振以整形来自照明源的输出光或收集从场景反射的光,从而形成两个独特的图案。在这些实施方案中,整形发射和收集可合并为单独共同设计的探测和传感光学系统。

[0208] 在多种实施方案中,超表面元件可以引入包括两个或更多个超表面光学元件的组合的多层超表面元件。在多种这样的实施方案中,多层超表面元件可是独立式的(即未与特定的照明器或传感器直接集成到系统中)。在一些这样的实施方案中,该光学系统可以由单个物理组件或具有超表面元件(该超表面元件位于任一侧)的基板组成。在一些实施方案中,具有多个超表面元件的多个基板可以组合以形成更复杂的系统。在这些实施方案中,基板的厚度可以由光学系统的要求、制造限制以及两个超表面的具体设计来确定。在多种实施方案中,可以通过在独特的基板上对每个单独的超表面元件进行图案化、然后通过合适的技术(例如晶片粘合、光学粘合剂)将这些基板熔合在一起来形成多层超表面元件。然而,通常,根据实施方案,可以使用CMOS或相关工艺通过任意数量的步骤来组合任意数量的超表面元件。

[0209] 在多种实施方案中,超表面元件可以是独立式的,或可以嵌入另一种材料中。在多种实施方案中,包埋材料的选择包括折射率和吸收特性的适当选择。在多种这样实施方案中,包埋材料可提供机械稳定性和保护,以及使超表面执行所需光学功能的附加设计自由度。

[0210] 在多种实施方案中,超表面元件可以以阵列形式直接安装或制造在LED、VCSEL面或VCSEL的每个面上,以最小化器件厚度并优化超表面照明器/传感器的对准。在一些这样的实施方案中,所得系统可以用于将自然Lambertian或某些任意光分布转换为宽范围和基本上任意的分布,包括例如所谓的高顶礼帽、所谓的蝙蝠翼轮廓、或任何其他所需的结构化光图案。

[0211] 在一些实施方案中,可以在CMOS图像传感器、LED、VCSEL等上沉积限定厚度(例如工作距离)的间隔层,以实现适合于期望的照相机设计,照明器设计或最佳系统性能的光学距离。在多种实施方案中,间隔层材料可以是有机或无机的,并且可以具有比构成超表面的介电元件低的折射率。在一些这样的实施方案中,可以修改间隔层的厚度,以为特定的光学系统提供适当的光学间隔。

[0212] 各种实施方案还涉及制造超表面元件的方法。在一些这样的实施方案中,该方法涉及在结合有其他装置(例如传感器或照明器)的晶片上制造超表面元件,从而在一些实施方案中避免昂贵的制造过程,例如小尺寸元件的机械组装或光学元件与传感器的主动对准。在一些这样的实施方案中,超表面元件可以在半导体工厂的一系列操作中与传感器(或照明器)集成在一起。在许多这样的实施方案中,顺序可以包括:(i) 传感器或照明器;(ii) 可选的微透镜阵列/准直仪、可选的滤光片、可选的间隔层、可选的超表面元件、可选的附加间隔层、可选的超表面元件、可选的防反射(AR)层,可选的保护层。在许多这样的实施方案中,一系列元件可以包括:(i) 传感器或照明器;(ii) 可选的微透镜阵列/准直仪、可选的滤

光片、可选的间隔层、可选的超表面元件、可选的附加间隔层、可选的超表面元件、可选的防反射 (AR) 层、可选的保护层。

[0213] 制造超表面元件的实施方案

[0214] 当前,超表面元件的制造需要使用与大规模制造不兼容的专用工艺和系统,从而限制了这种超表面元件在CMOS器件中的实现和采用。用于形成超表面元件的常规方法的示例性描述可以在例如美国专利号8,848,273中找到,该专利的公开内容通过引用并入本文。通过标准半导体工艺生产超表面的能力,将使超表面光学器件与功能元件直接集成,例如发光二极管(LED)、垂直腔表面发射激光器(VCSSEL)、互补金属氧化物半导体(CMOS)图像传感器、微机电(MEM)器件等,其中直接集成是指使用与制造功能性CMOS元件相同或相似的单元工艺将超表面元件和传感器/照明器组合在一起。

[0215] 因此,多种实施方案涉及用于制造超表面元件和系统的方法,并且更具体地涉及能够在常规半导体铸造厂内实施的方法。在多种实施方案中,适用于制造超表面元件的常规工艺可包括光刻、纳米压印、各种化学气相沉积(CVD)、原子层沉积(ALD)和物理气相沉积(PVD)传质工艺以及化学和等离子蚀刻(和CMC)等等。转向附图,在图1A至1G的示意图中示出为超表面元件的实施方案的各个方面的制造而量身定制的一组示例性制造工艺。

[0216] 超表面光学元件由电介质构成,其特征尺寸从10纳米到微米尺度,或者通常小于使用超表面的光的波长。参照图1A至1C,在多种实施方案中,制造超表面元件的初始步骤包括图案化和形成超表面特征的阵列。在多种这样实施方案中,如图1A所示,通过在厚度为 t (t 是膜的厚度和最终超表面的高度)的适当硬掩模材料(12)(本身放置在合适的基板(10)上)上沉积图案化材料(14)来完成该超表面特征形成过程。可以使用任何适当的沉积技术来形成这些层,包括例如溅射、化学气相沉积(CVD)或原子层沉积(ALD)。

[0217] 尽管在整个本公开中将相对于具体实施例讨论示例性材料,但是应当理解,图案化材料、硬掩模材料和基板的任何合适的组合可以用于这些目的。例如,在多种实施方案中,选择基板材料以提供合适的结构支撑并对所需带宽的光透明。已经使用实施方式中描述的方法成功实现的示例性基板材料包括例如熔融石英、蓝宝石、硼硅酸盐玻璃和稀土氧化物玻璃。类似地,硬掩模材料可以选自适用于半导体铸造厂的任何容易获得的材料。示例性硬质材料包括例如、硅、各种化学计量的氮化硅、二氧化硅、二氧化钛、氧化铝等。在多种实施方案中,例如,在硬掩模材料形成包埋材料的情况下(如下文更详细描述),可以选择硬掩模材料在特定的光的波长下具有较低的折射率(例如,从1到2.4)。最后,根据实施方案的图案化材料可以由任何合适的光致抗蚀剂形成,例如,针对能够形成期望尺寸的超表面特征的光刻波长进行调谐的光致裂蚀剂。示例性光刻工艺包括例如紫外和深紫外(DUV)光刻。在其他实施方案中,图案化层可以是适用于纳米压印光刻的聚合物材料。与所使用的特定材料无关,图案化材料必须能够再现从10纳米到微米级的所需特征图案,并且必须在后续步骤中适当保护选定区域中的下层硬掩模膜。

[0218] 特别地,如图1B所示,一旦基板(10)、硬掩模(12)和图案化材料(14)层就位,图案化材料就被图案化以再现特征(16)的阵列,其对应于最终预期的超表面特征阵列结构的负或正再现。生成该特征图案的过程可以采用适合于生成所需特征尺寸的任何形式。例如,在用于可见光或近红外应用的超表面元件的实施方案中,可以使用UV光刻(例如,其中UV光刻步骤的操作波长低于193nm)。在甚至其他实施方案中,可以在纳米压印光刻工艺中通过主

压模物理地压印图案。

[0219] 如图1C所示,一旦所需特征阵列图案(16)就位,就使用各向异性刻蚀工艺将所需特征图案转移到硬掩模层(12)中。根据实施方案使用的示例性各向异性刻蚀工艺是反应性离子蚀刻工艺。将理解的是,在反应性离子蚀刻工艺中可以使用多种可能的化学物质,包括例如SF₆气体、Cl₂气体、BCl₃气体、C₄F₈或这些气体的任何混合物。此外,气体混合物可以是静态的或定时的,其中引入一种或多种气体,然后在一定的时间段之后引入第二种独特的一种或多种气体。无论使用哪种特定的各向异性刻蚀工艺,一旦将图案蚀刻到硬涂层中,就可以使用任何合适的方法(例如化学溶剂、化学蚀刻剂、等离子蚀刻剂等)去除剩余的光致抗蚀剂。注意,在各种实施方案中,可期望使用在硬掩模材料(14)中形成的特征阵列(16)作为最终的超表面元件。在这些实施方案中,可以在此停止该过程,或者与例如图1G中所述的合适的AR涂层或机械保护嵌入层的沉积相结合。

[0220] 如图1D所示,其中在最终的超表面元件中将使用特定的超表面材料,在蚀刻的硬掩模(12)中形成的特征图案(16)(如在图1C中所描述的)可以用作最终的超表面结构中的模板。在这些实施方案中,分离的超表面材料(18)使用合适的共形涂覆方法沉积,例如化学气相沉积(CVD)、原子层沉积(ALD)等,以填充掩模负片并产生超表面元件。如图所示,超表面材料(18)填满由在硬掩模(12)中蚀刻的特征图案(16)形成的空间,从而完全填充空隙。除了填充空隙(20)之外,此过程还会在剩余的硬掩模上方留下超表面材料的覆盖层。再次,尽管将始终讨论特定的超表面材料,但是将理解,根据实施方案的超表面材料可以选自具有期望的折射率并且适用于半导体铸造厂的任何容易获得的介电材料。示例性超表面材料包括例如硅、各种化学计量的氮化硅、二氧化硅、二氧化钛、氧化铝等。

[0221] 参考图1E,一旦沉积超表面材料(18)的过量填充物,就可以根据实施方式进行蚀刻或化学机械平面化以去除过量填充层,从而为图案化的硬掩模(12)和超表面材料(12)提供均匀的高度。在需要嵌入的超表面材料的实施方案中,并且其中已经选择了合适的硬涂层材料作为包埋材料(如前所述),可以停止该过程,并使用嵌入的具有硬涂层材料结构的所得超表面材料作为最终的超表面元件。然后,该超表面元件可以可选地涂覆有合适的AR涂层或机械保护层,如下所述。

[0222] 在多种实施方案中,如图1E所示,移除硬掩模材料(12),从而留下独立的超表面元件(20)。在这些实施方案中,可以使用选择性蚀刻化学方法来去除硬掩模,该化学方法以比超表面材料(18)高得多的速率(例如100:1或1000:1或更高)蚀刻硬掩模材料(12)。如本领域技术人员将理解的,这样的过程取决于超表面材料和硬掩模材料的具体选择。例如,在其中硬硬度是硅且超表面是TiO₂的实施例, XeF₂蚀刻化学物质将选择性地去除硅,同时使超表面材料基本上保持不变。注意,在超表面元件被设计为独立的实施例,即,超表面元件特征从基板的端部突出,只有气隙(22)将它们分开,该过程在该步骤完成。

[0223] 最后,如前所述,在某些需要超表面具有AR涂层或机械保护层的实施例中,需要额外的步骤来完成最终的超表面元件。参考图1G,在各种实施例中,也可以沉积AR涂层或机械保护层或平面化层(24),以在超表面特征(20)之间填充空隙(22),并在超表面材料层(18)的表面上方延伸。将理解的是,具有适合于特定光学系统设计的光学特性的任何材料,例如在所需的波长或感兴趣的带宽上具有合适的折射率和最小的光吸收(平面化层可以为复杂的光学系统提供多层超表面元件)可在此过程中使用。

[0224] 如上所述,为了保护超表面并提供改进的功能,在许多实施例中,超表面组成元件和基板面被涂覆一种或多种材料或材料层。参考图2A,示出嵌入式超表面的示意图。如图所示,超表面特征(20)可以是具有如上所述的所需光学特性的任何材料,被嵌入通常具有较低折射率的嵌入介质(24)中。示例性包埋材料包括例如聚(甲基丙烯酸甲酯)、SU8、苯并环丁烯;和/或固态膜,例如:二氧化硅、氧化铝、二氧化钛、氮化硅、氧化铪、氧化锌或旋涂玻璃。低折射率嵌入介质封装了超表面特征,并可在超表面特征之上延伸一定的厚度。在这些实施方案中,低折射率介质可充当超表面元件的保护屏障(即提供机械稳定性)。包埋材料还可以为系统提供额外的设计自由度,该自由度允许优化某些属性,例如以提高超表面的整体透射率或效率,并且在某些情况下不需要单独的AR涂层。这里示出嵌入式超表面被制造在基板上,但是超表面也可以从传感器/照明器延伸,如下面将详细描述。组合的元件(超表面、嵌入介质和基板)也可以在包含超表面(26')的基板的侧面和/或基板(26)的背面涂上合适的抗反射涂层。在多种实施方案中,AR涂层可以包括二氧化硅、二氧化钛、氧化铝、氮化硅、氮化铝或无定形硅的任意组合的交替层,其中每个层的厚度小于超表面的工作范围内的光的波长。另外,如上所述,嵌入介质本身可以潜在地用作抗反射涂层。

[0225] 尽管上面描述了某些嵌入式超表面实施例,但是在各种其他实施例中,如图2B所示,可以将超表面嵌入式和平面化。在这些实施方案中,可以将超表面元件嵌入到合适的低折射率材料中(如上所述),然后在另一步骤中对嵌入介质(24)进行蚀刻或平坦化,使其高度与超表面元件(20)相称。可选的抗反射涂层也可以包括在裸露的基板表面(26)或带图案的超表面一侧(未显示)。

[0226] 在常规基板上制造超表面元件的实施方案

[0227] 尽管上面的讨论已经详细描述了能够使用常规CMOS制造技术形成各种独立式或嵌入式超表面元件的制造工艺,但实际上可能无法使用铸造厂中已有的设备来适应常规的超表面元件以经济地生产超表面元件。例如,传统上用来定制超表面元件的光学特性的设计标准之一是基板厚度。改变此基板厚度可为超表面元件设计师提供获得所需光学特性的另一个自由度。然而,大多数铸造厂中的现有设备具有局限性,导致对要制造超表面元件的基板的特定机械要求。对于铸造厂内的标准基板直径,例如200毫米和300毫米,基板的厚度分别限制为725微米和775微米。这些固定的基板厚度继而对形成在基板上的超表面或在这样的基板上形成的多个超表面的系统的光学功能以及因此的设计提出特定要求(在批量生产中,例如,在一个或多个芯片上形成5,000个超表面)。

[0228] 因此,多种实施方案涉及使超表面元件或系统的制造适应于要在其上生产超表面或超表面系统的特定基板厚度的工艺。例如,在各种实施例中,需要由超表面元件施加以赋予整个光学元件特定功能的相移将特定于在其上形成元件的基板厚度。因此,在一些实施例中,用于设计和制造超表面元件的过程包括:(1)考虑超表面元件的器件规格,(2)考虑要在其上形成超表面的基板的厚度和光学特性(折射率和吸收率),(3)优化超表面的相位差轮廓以获得所需的基板性能规格,以及(4)确定再现相位轮廓所需的超表面元件的厚度和平面尺寸。

[0229] 参考图3,提供根据使用标准基板厚度生产超表面的示例性工艺。如图所示,在超表面材料的沉积以及光刻图案化和蚀刻之后(如上面的图1A至1G所述),如果将超表面层设计为标准基板厚度,则在发送至进一步的后端处理之前,可以在超表面层上设置额外的保

护层或AR涂层。在多种这样实施方案中,后端处理可以包括使用划片工艺将在整个基板上形成的数千个超表面单片化。此外,在期望产生最终表面厚度不同于上文讨论的标准厚度的超表面的实施例中,可以执行改变下面的基板的厚度的附加步骤。在这些实施方案中,超表面最初将在半导体工艺中以标准基板直径(分别为725或775微米)和厚度标准(分别为725或775微米)形成于直径为200毫米或300毫米的基板上,这再次与工业标准保持一致。在标准厚度的基板上初步定义超表面之后,随后将执行后续的后端处理以更改基板的厚度。根据实施例的用于改变基板的厚度的合适方法包括例如研磨或研磨与化学处理的组合以逐渐去除基板材料。在这些实施方案中,已经形成超表面的最终基板厚度可以是小于起始标准厚度的任何值。可替代地,如果需要更厚的基板,则根据实施例,可以组合两个独立的晶片,每个晶片包括任意数量的超表面(1,000至10,000个单独的超表面),以通过晶片粘合工艺获得所需的厚度,使得最终的整体单元(在两侧均具有一组超表面)具有最终设计所需的总厚度。如果所需的最终厚度是标准厚度的2倍,则可以对两个具有标准厚度的基板执行根据此类实施例的处理,或者可以对两个变薄的基板执行此操作,以使组合单元的最终厚度具有任何所需的厚度。在这些实施方案中,“后端处理”可以包括附加的晶片粘合步骤,其中每个单独的基板可以在组合之前彼此对准。

[0230] 制造具有非理想特征的超表面元件的实施方案

[0231] 在用于设计超表面的常规过程中,从设计的超表面到所制造的形状的保真度通常被假定为1到1对应或保持在某个误差范围内。这种方法导致超表面框架通常由一组形状组成,其中该组形状的一个特征发生变化,例如,在整个超表面上直径变化的圆。但是,用于潜在的大规模生产超表面的制造技术,例如如上所述的UV光刻,通常不能进行某些几何形状的忠实复制。这样,多种实施方案涉及超表面元件和超表面制造工艺,其中使用非理想且不均匀的形状来再现超表面的功能。

[0232] 例如,图4A提供超表面的示例性截面的横截面示意图,其中一组不均匀的形状分布在超表面上。在该特定实施例中,期望方形支柱。然而,在制造之后,在给定的超表面内实际形成的是具有变化的边长(例如, s_1)的正方形的阵列,具有变化的半径 r_0 的圆角的正方形和具有变化的半径 r_1 或 r_2 的圆。具体而言,此处较大的特征被设计为正方形或带有圆角的正方形;但是,当正方形的边长减小到一些最小边长以下时,正方形变成圆形。在根据实施例的过程中,在每个所需的超表面特征形状上模拟制造限制,然后将这些非理想或不均匀的特征元素用于确定最终的超表面元件阵列结构。

[0233] 例如,图4B和4C提供说明来自超表面元件掩模版的印刷和设计图案的变化的图。如图所示,在用于侧面200nm和周期450nm的设计方形特征的实施例中,印刷制造技术将实际上复制直径为200nm的圆(图4B)。相比之下,对于侧面296nm且间距为450nm的正方形特征,所制造的特征是带有圆角的正方形(图4C)。因此,设计有正方形超表面特征的超表面元件的许多实施例可以用小于约300nm的圆形正方形和小于约200nm的圆形代替,以允许使用工业标准CMOS复制技术。

[0234] 制造多个超表面元件的实施方案

[0235] 如先前所论述,各种实施例针对用于将结合有超表面元件的两个基板晶片结合的方法。可以修改这样的实施例以允许容易地制造多个超表面元件,例如双峰和三重态(例如,包括两个或三个分离的超表面特征阵列的超表面元件)。尤其是,尽管存在许多晶片粘

合工艺,但每个都对要连接的基板施加特定的热预算。由于超表面元件的许多实施例使用无定形Si作为超表面材料,因此基板的过度加热会导致Si结晶。因此,提出允许使用低温方法形成超表面双峰和三重态的实施方案,例如使用UV固化的聚合物(例如苯并环丁烷(BCB)等)或等离子体活化的SiO₂允许在低温下将两个或多个超表面元件进行晶片粘合。

[0236] 参考图5,示出根据实施例的用于形成超表面双峰的示意图。如图所示,在多种这样实施方案中,在两个不同的基板(34和36)上制造了多个独特的超表面元件(30和32)。然后,通过熔合每个独特基板的底部(例如,没有任何超表面元件的基板表面的一部分)将超表面元件制成组合系统。如上所述,可以通过晶片粘合技术,光学密钥或用于将两个独特元素组合成所使用的超表面材料的允许热预算内的单个元素的任何合适方法来熔融基板。在许多实施例中,粘合材料(38)可以是粘合剂,例如苯并环丁烯、固化的聚合物SU8或有助于玻璃粘合的二氧化硅膜。如果超表面材料的热预算较低(低于600°C),则二氧化硅键可以是低温等离子体活化的SiO₂键。另外,尽管未示出,但是可以如图2A和2B所示的实施例中所描述的那样嵌入超表面。另外,如参考图3所示,可以另外改变最终构成超表面之间的空间的总厚度的两个基板的厚度,以优化组合系统的某些特性。

[0237] 尽管到目前为止,本公开具有仅结合了两个超表面元件的详细实施例,但是该过程可以推广到任意数量的超表面元件。例如,某些应用可能需要将三个或更多的超表面组合为一个整体单元。在这种情况下,包括分离的超表面元件的两个基板可以形成初始的未结合单元。在图6中提供了这种过程的示例性实施例的图示。如图所示,在多个这样的实施方案中,至少一个超表面基板(40)只有一侧被图案化有超表面元件(42),而基板的另一面可以完全没有图案,也可以包含一个用于特定波长的带通滤光片(44)。在这些实施方案中,滤光器可以由一种或多种合适的材料形成,包括例如低折射率和高折射率材料的交替层,例如二氧化硅、二氧化钛、无定形硅、氮化硅和氧化铝。至少第二超表面基板(46)在基板的每个面上都具有两个独特的超表面元件(48和50)(该第二超表面基板也可以通过其自身的中间结合步骤形成,如上面关于图5所述)。超表面基板(40&46)然后通过熔合每个独特基板的底部而制成组合系统(例如,第一基板(40)的表面部分没有任何超表面元件,而第二基板(46)的表面部分包含两个超表面元件(48和50)中的一个)。如上所述,可以通过晶片粘合技术、光学密钥或用于将两个独特元素组合成所使用的超表面材料的允许热预算内的单个元素的任何合适方法来熔融基板。在许多实施例中,粘合材料可以是粘合剂,例如苯并环丁烯、固化的聚合物SU8或有助于玻璃粘合的二氧化硅膜。在超表面材料的热预算较低(低于600°C)的情况下,二氧化硅键可以是低温等离子体活化的SiO₂键。该粘合材料设置在要接合的两个基板的表面上或表面之间。在某些实施方式中,各种超表面元件可以可选地被封装(52和54),如上所述。然而,在许多实施例中,为了促进粘合工艺,至少在组合三重态装置中靠近裸基板表面或带通滤波器(44)的超表面元件(48)被嵌入聚合物和/或固态粘合剂(56)中。

[0238] 尽管以上结合超表面元件的实例已经使每个超表面元件被固体基板分开,但是在一些实施例中,每个超表面元件可以被气隙分开。参考图7,示出包括气隙的超表面双层的示意图。如图所示,在多个这样的实施方案中,使用合适的方法,例如以上关于图5所描述的方法,在唯一的基板(64和66)上形成两个或更多个超表面元件(60和62)。然后,将独特的超表面元件与第三基板或间隔基板(68)组合在一起,第三基板或间隔基板(68)包含一个或多

个被蚀刻以形成单片单元的单孔单元 (70), 超孔之间的孔内空间未被填充 (即, 从而在超表面元件 (60&62) 之间形成气隙)。超表面之间的空间为系统级优化提供了额外的设计工具。例如, 在许多实施例中, 通过调节间隔晶片的厚度, 可以实现多种不同的设计。另外, 在各种实施方案中, 如图7所示, 可以增加额外的间隔基板 (72) 以引入其他系统元件, 例如照明器和/或传感器 (74)。

[0239] 在引入这种间隔基板的实施例中, 可以使用任何合适的基板材料。例如, 在许多实施例中, 间隔基板可以是任何低折射率材料, 例如聚合物、 SiO_2 、玻璃等。另外, 在其他实施例中, 间隔材料可以涂有黑色铬。超表面元件也可以由针对特定带宽进行了优化的任何材料形成, 例如硅、 TiO_2 、氧化铝、金属等。超表面元件也可以使用如图1A至1G中所述的方法或使用通常半导体制造工艺来制造。

[0240] 上面的实施例描述组合两个和三个超表面的过程; 然而, 这样的实施例可以扩展到仅两个或三个超表面之外。例如, 通过对以上相对于图5至图7描述的步骤进行迭代, 实施例允许堆叠任何数量的超表面元件。参考图8A, 在各种实施例中, 一组超表面 (80、82、84等) 和间隔层 (86、88等) 可以直接与照明器或传感器集成。在这些实施方案中, 首先, 通过适当的沉积工艺在传感器/照明器 (92) 上形成可选的间隔层 (90), 如例如参照图1A至1G所述。在间隔层 (90) 之后, 可以根据需要制造任意数量的超表面元件 (80至超表面 $n+1$) 以执行期望的功能。每个随后的超表面也可以由间隔层 (86到间隔件 $n+1$) 隔开, 并且每个间隔层的厚度可以根据光学设计的要求而变化。如前所述, 在这些实施方案中的间隔层可以是任何低折射率材料, 例如聚合物、 SiO_2 、玻璃。同样如前所述, 在这些实施方案中的超表面元件也可以是针对特定带宽进行了优化的任何材料, 例如硅、 TiO_2 、氧化铝、金属等。超表面元件可以通常使用图1A至1G所示的方法或使用其他合适的半导体制造工艺来制造。

[0241] 尽管以上描述假定与传感器或照明器 (92) 集成, 但是如图8B所示, 一组超表面元件和间隔层也可以迭代地制造在基板 (90) 上。如图所示, 在这些实施方案中, 该过程如关于图8A所示, 而不是将超表面/间隔物堆叠集成到传感器/照明器 (92) 上, 而是在独立的基板 (90) 上生产该堆叠。然后, 根据这样的实施例的组合物和堆叠可以被集成到光学系统中或者被用作独立的光学部件。

[0242] 多层超表面元件及其制造的实施方案

[0243] 虽然在先前详细的实施例中, 每个超表面元件被设计为在较大的光学系统中执行独特的光学功能, 并且通常在宏观距离 (10个或更多个波长的距离) 之间隔开超表面元件, 但是在各种实施例中, 可以以彼此之间的一定距离提供多个两层图案化材料的微观距离 (例如, 彼此之间的距离小于或等于光的波长), 使得该层组合形成单个超表面元件执行单个光学功能。当需要光学功能需要非常复杂的超表面特征时, 这可能是特别有利的。这种复杂的特征可超出了标准CMOS制造技术的制造能力。在这样的情况下, 根据实施例的以微观距离布置的简单特征的组合可以用于复制复杂特征形状的光学功能。参考图9, 提供一种超表面元件的实施例的示意图, 该超表面元件包括由距离 $t_{\text{偏移}}$ 分开的两层图案化材料。尽管仅示出用于两层系统的示意图, 但是将理解的是, 可以提供任何数量的这样的层, 只要距离 $t_{\text{偏移}}$ 足够小以允许多个层的光学功能的组合即可。这些特征层可以使用关于图1至8所述的制造步骤的任何适当的组合来形成和组合。将超表面元件与VCSEL引入的实施方案

[0244] 根据实施例的制造超表面元件的技术和工艺还直接使它们能够与照明源集成。特

别令人感兴趣的是超表面元件与VCSEL和VCSEL阵列的结合。通常,透射型超表面元件可以在电磁波上刻印任意的相位差轮廓,从而在远场中产生任何辐射图案。根据实施例的用于超表面元件的制造技术使得能够与VCSEL、固态激光器、量子级联激光器、LED、超发光LED或任何固态光源直接集成。

[0245] VCSEL可以被概念化为单模(或少模)激光器,该激光器在单个波长处产生近似准直的激光束。通常,为了产生足够的功率或空间范围,设备将不包含一个VCSEL,而是包含VCSEL的二维阵列。该光在实际空间和角空间中具有分布(或照明)。正确地与VCSEL阵列共同设计和集成的超表面具有转换VCSEL或VCSEL阵列的实空间和角空间分布的能力。特别地,将超表面元件与VCSEL配对可以使超表面元件在源上压印任意辐射图案(例如,蝙蝠翼、高顶礼帽、超高斯图案或本领域已知的其他图案)。

[0246] 图10A示出根据实施方案的用于制造超表面以从VCSEL阵列产生任何所需远场强度的工艺的流程。为了获得真实空间中的照明,根据实施方案,假定VCSEL在远场状态下操作。根据实验数据,VCSEL的特征远场(VCSEL-FF)会在照明下传播到表面,在这种情况下是如上定义的超表面元件。在VCSEL阵列的情况下,来自多个VCSEL的通孔(VCSEL-FF)的输出在不相干的假设下在表面求和以生成照明。然后,该表面照明会给出超表面元件(I-MS)的强度分布。从VCSEL远场角度分布中得出,此照明表面上的每个点还具有入射光角度分布。在简化的情况下,根据实施方案,可以考虑在所有被照亮的点都具有该相同的VCSEL远场角分布的情况下,尽管每个点具有略微不同的角分布。

[0247] 为了产生在设计中考虑到超表面元件处的角度分布的超表面元件,该方法的实施方案的目标远场分布(目标_FF)构造具有卷积的属性的伪-远场(伪-FF):

$$[0248] \quad ((\text{伪-FF}) * (\text{VCSEL-FF})) (x, y) = (\text{目标-FF}) (x, y) \quad (\text{EQ. 1})$$

[0249] 即,根据实施方案,与VCSEL远场卷积的伪远场再现目标远场。在这些实施方案中,通过将曲线拟合到目标函数来计算伪远场。然后(伪-FF)在其余过程中用作目标(或目标函数)。

[0250] 在多种实施方案中,通过离散化超表面网格并将相位设置为某个初始条件来初始化该过程。在多种实施方案中,确定代价函数。在多种实施方案中,选择该值作为VCSEL照射至(伪-FF)时超表面远场投影的平方误差。在一些实施方案中,还可以选择设置其他目标,例如计算出的远场中结果的平滑度。对于每个物镜,还导出相应的梯度函数。然后,该梯度函数和代价函数的计算结果在实施方案中用作根据实施方案的优化算法的输入,如在图10A中总结的。根据实施方案,优化算法更新像素相位的结果并继续直到目标函数满足一些标准(即收敛)。在代价函数收敛后,根据波长和所需材料(例如如下所述),输出所需的超表面相位轮廓,并选择超表面元件设计,并且可以为超表面元件创建物理设计。

[0251] 样本数据图示出在针对示例情况采用上述算法之后根据实施方案的阶段(10B)和强度(10C)的过程的输出。如图所示,在这些实施方案中,相位由超表面元件编码,并且在激光源通过超表面元件并投射到远场之后产生右侧的强度分布。因此,使用这样的过程,可以在期望的操作条件下获得拟议的超表面元件的预测性能数据,并举例说明通过修改超表面元件设计的各个方面来优化性能的方法,例如元件的尺寸、高度和间距等。

[0252] 将超表面元件引入照明阵列的实施方案

[0253] 尽管上述过程集中于将超表面元件与单个照明源集成,例如如图7和8A所示,超表

面元件也可以与一组像素化和分布式光源集成。如图11所示,各种实施方案可以包括一组照明源 p_1, p_2, \dots, p_n (虽然以1D示出,但是应当理解,该系统可以扩展到2D阵列,并且通常该阵列不需要周期性地间隔开)旨在照亮场景(110)。尽管每个照明器可以是相同的,但是在许多实施例中,每个照明器的特征通常可以是唯一的。例如,每个照明器可以具有不同的波长、带宽、甚至可以输出唯一驱动的光学波形。在特定的应用中,图11中的阵列可以是VCSEL的阵列。在其他应用中,可存在三种颜色(例如红色、绿色和蓝色),然后在阵列内周期性地对其进行重复。因为每个包括阵列的照明器可以具有独特的特性,所以具有每个具有独特设计的特性的超表面元件的阵列也是有利的。在这些实施方案中,超表面阵列(100)可以通过间隔层(104) (与图7或8B类似)从照明器阵列(102)偏移。如前所述,间隔层(104)的厚度将取决于具体设计,但是在许多实施方案中,该厚度被配置为允许来自照明源的光在与超表面阵列(100)相互作用之前充分发散。再次,阵列中的每个超表面元件的功能通常可以是唯一的,但是在某些实施方案中,每个超表面元件可以提供下面的照明器像素的准直,或者每个超表面元件可以用来进一步混合每个下面的照明器像素。

[0254] 除了第一超表面阵列(100)之外,各种实施方案可以引入第二超表面元件(106)以进一步成形从照明器阵列(102)发出的光。在多种实施方案中,第二超表面元件(106)也被第二间隔层(108)偏移。尽管该第二间隔层(108)在图11中示出作为气隙间隔层,但是应当理解该间隔层也可以是固态材料,如在上述其他实施例中一样。在多种实施方案中,第一超表面阵列(100)被配置为在照明器阵列(102)中引入附加的角度发散,而第二超表面元件(106)将特定的远场辐射图案压印到光场上。在其他实施方案中,第二超表面元件(106)也可以由每个具有独特功能的超表面元件的阵列形成。在所有这样的实施例中,可以使用图10A中描述的算法的实施例来设计系统中的超表面元件,尤其是第二超表面元件。尽管在这种特定情况下,该系统已被描述为由超表面阵列/元件整形以照亮场景(110)的像素化照明器(102)的阵列;然而在此不再赘述。该系统也可以反过来考虑。例如,像素化的照明源可以代替地是CMOS图像传感器的像素,并且代替被投射到场景上的光,该系统可以被配置为收集来自场景的光(110)并将光向下聚焦到像素。

[0255] 在照明源是VCSEL的所有实施例中,应当理解,本公开内容也可以应用于VCSEL的阵列(VCSEL阵列)。在这样的VCSEL阵列中,许多具有可设计属性的单独的孔VCSEL组合在单个芯片上。这种VCSEL阵列用于增加照明源的总输出功率。该阵列可以由单个VCSEL的一维行或单个VCSEL的2D网格组成,其中每种情况下VCSEL的特定属性(例如,功率、波长、孔径、光束发散度等)以及单个VCSEL的布置(例如,中心到中心的距离、周期性或非周期性的间隔等)都可以自由选择。

[0256] 在超表面元件集成的背景下,可以利用本文概述的任何技术,在阵列中的每个单独的VCSEL的顶部上图案化具有通常(但不是必须)唯一设计的特性的超表面元件的实施例。例如,可以将超表面直接制造在阵列中每个单独的VCSEL的端面上,或者可以在VCSEL上沉积合适的介电垫片,然后将超表面集成在组合介电层和VCSEL的顶部。在这些实施方案中,超表面可以为每个VCSEL提供特定的辐射图案,并且整个系统(VCSEL属性、几何参数和启用超表面的辐射图案)可以针对一组特定的性能参数进行迭代优化。

[0257] 在多种其他实施方案中,可以沉积和平坦化具有比构成的VCSEL材料的折射率低的折射率的电介质材料,使得可以在电介质材料的顶部上构图单个超表面。这与其中阵列

中的每个VCSEL具有在其小面上图案化的独特超表面的实施例形成对比。再次,在这些实施方案中,可以优化组合系统以实现所需的性能。最后,在所有上述实施例中,可以使用晶片级光学工艺来实现超表面与VCSEL阵列的集成。在这些实施方案中,类似于图7所示的装置,间隔层可以是空气而不是固体电介质。

[0258] 将超表面元件引入3D应用程序中的实施方案

[0259] 在某些3D结构的灯光应用中,伪随机二进制数组 (PSBA) 被投影到场景上。典型的PSBA是通过离散2D空间(例如在正方形网格中)构建的。 $x-y$ 平面中的每个网格点都可以由唯一索引 (i, j) 来表征,其中 i 和 j 是整数。在每个点 (i, j) , 使用伪随机算法来确定网格点是否具有点(表示二进制值1)或没有点(表示二进制值0)。

[0260] 通常,衍射光学元件 (DOE) 用于将入射的激光(例如来自VCSEL或VCSEL阵列的激光)转换为单点图案。这样的转换方案仅依赖于投影场中的两个强度值(点或无点)。然而,通常期望将多个模式赋予单个场景,并且使多个模式中的每一个存在于可分离的信息通道上(即具有从单个元素投影到场景上的两个图案,并具有一种在传感器平面上唯一标识每个图案的方法)。在某些3D成像方案中,多个模式会以不同的时间片(时间变化)投影到场景上。这些方案使用多个不同的照明图案或某些有源元件(例如空间光调制器),可以对其进行静电调谐,以更改不同时间点的投影图案。然而,这些方案不允许单次采集,增加复杂度并因此增加系统成本,并且往往比集成激光器/DOE大得多。因此,多种实施方案涉及超表面元件,其被配置为3D结构光应用提供单次采集。

[0261] 参考图12A至12C,由多个具有非对称横截面(例如矩形或椭圆形),固定高度和旋转轴的超表面特征(122)组成的超表面元件(120)的示例性实施方式提供能够将具有两个正交极化的两个独特的点图案压印到照明源(124)上的“光点”图案。尽管将参考固定偏振的激光器来讨论该示例性实施例,但是实施例也可以被配置为在非偏振源(例如,发光二极管(LED))上操作,其中超表面元件的功能是将未偏振的光分成两个不同的偏振(如图12B所示),并将任何所需的任意图案压印到投射的光上。根据本公开中描述的实施例,无论照明源如何,在多种实施方案中,超表面元件都可以与照明源(例如LED、VCSEL、VCSEL阵列等)集成。例如,参考图12A所示,可以将超表面元件(120)制造在所需厚度的基板(126)上,然后可以使用随后粘合到照明源(124)的间隔层粘合,直接粘合到照明源或在其上形成超表面元件的基板粘合,然后将其切割成单个单元并通过后端包装与激光源组合。对于3D成像系统的各种实施例,照明源可以在近红外(NIR)中(例如,在850或940nm的波长处)。

[0262] 不管所使用的超表面元件的具体配置和制造如何,在这些实施方案中,超表面元件不仅通过成形强度,而且通过成形照明源发出的光的偏振来工作。具体而言,除了强度变化之外,光还具有称为偏振的矢量。给定偏振照明源,可以将照明偏振分解为两个正交偏振或通道的基础。由于这些偏振基的正交性,还可以通过配置为分离这些偏振通道的合适检测器来独立感测印在这些不同偏振通道上的任何图案。

[0263] 作为具体示例,请考虑以下情况。对于发出水平偏振光 $|H\rangle$ 的照明源(在此示例中为偏振照明源,例如激光器),可以根据以下公式将输出分解为两个偏振:

$$[0264] \quad |H\rangle = \frac{|A\rangle + |D\rangle}{\sqrt{2}} \quad (\text{EQ. 2})$$

[0265] 其中 $|A\rangle$ 和 $|D\rangle$ 在该示例中是对角线和反对角线偏振(尽管应当理解,根据实施例

可以使用任何一组偏振)。在这种情况下,如图12C所示,设置在照明源(124)上的超表面元件(120)的超表面特征(122)的图案被配置为使得它将单独的点图案(如图12B所示)印在这两个偏振光的每一个上。根据实施例,为清楚起见,这些点图案对于每个偏振可以是唯一的,如图12B的示例性示意图所示,或它们可以部分重叠。然而,不管点的具体配置如何,在实施例中,这些图案都投影在相同的空间区域上(即,它们的网格具有相同的空间原点)。在多种实施方案中,可以使用互补的点阵图形,这样,对于每个在点阵1中存在一个点的点,在点阵2中都不存在一个点,反之亦然,但是,这并不是必须的。这样的互补点图案配置具有以下优点:如果在捕获期间丢失了场景的单个点(例如,区域),则存在可以捕获它的单独极化的互补点,从而提供了一定的冗余度。另外,尽管相对于该特定示例性实施例描述了正方形网格上的点的两种图案,但是应当理解,投影的图案可以是具有任何合适的几何形状和形状的任何构造。类似地,尽管已经描述了特定的照明偏振和在其上分解了照明偏振的偏振的数量,但是应当理解,根据实施例,可以使用任何偏振和任何数量的不同偏振。

[0266] 如上所述,实施例是由于在其上印有每个图案的偏振通道的正交性而操作的。由于这种正交性,可以使用合适的检测器分离来自给定场景的反射光,以创建同一场景的多个图像,一个图像的偏振1对应于模式1,一个偏振2对应于模式2,如图12B所示。最终结果是,这种系统的实施例提供了对从场景反射的失真图案的两个名义上独立的测量,而无需进行时间复用。因此,这种系统的实施例可以用于在3D成像系统中提供单次,多次测量,从而减少歧义并提高准确性。

[0267] 例如,在移动设备中使用的典型图案投影系统对它们可以投影到场景上的点的总数有限制。这种限制是由于VCSEL阵列中组成VCSEL的数量(不能通过产生图案的光学器件的任何操作而改变)以及产生结构化光图案以创建包含VCSEL阵列的每个VCSEL的多个副本的光学器件的能力的组合。在实际的实现中,这将模式中的投影点数限制为特定的数N(通常约为30,000)。根据上述偏振相关的超表面系统的实施例,由于单个超表面元件具有为每个正交偏振创建多个完全唯一的图案的能力,即使在上述限制内,给定图案中的点总数可以增加一倍(例如2N),从而在典型的系统中,单个投影图案中的点数最多可以达到60,000点。通过检查图案的性质可以理解这种加倍。从概念上讲,典型的投影图案具有一组由某个周期p隔开的网格点。在距投影机一定距离的地方,图案跨越了垂直和水平距离H和Y给出的视场。对于传统投影仪,最多30,000个网格点将填充该视场,从而使积 $\frac{H}{p} \left(\frac{Y}{p} \right) = 30,000$ 。

在基于超表面偏振的解决方案的实施例中,光学器件投射具有周期p的一个图案,以及也以周期p但具有p+p/2的线性偏移的第二图案,从而每个半周期将投影一个新的网格点。最终结果是,在相同的视场H和Y范围内,根据实施例,使用启用超表面的3D系统可以将网格点的密度加倍。

[0268] 最后,由于根据实施例可以从系统生成两个独特且可区分的图案,因此还可以针对短距离(<1m)和长距离(>1m) 3D成像优化此类系统。例如,某些模式可以被配置为区分距设备短距离的对象,而不同模式可以被配置为区别距设备较远距离的对象。在这些实施方案中,可以使用单个设备以单次创建例如具有极化1的图案1用于短距离测量和具有极化2的图案2用于长距离测量。

[0269] 将超表面元件引入成像系统中的实施方案s

[0270] 在一些实施方案中,使用诸如图7和8中所描述的那些方法来集成多个超表面元件(例如,两个或更多个)允许组合的系统实现实际CMOS相机成像所需的功能。具体地说,CMOS相机(例如用于手机、计算机、平板电脑等中的相机,用于收集可见光场景或红外图像以进行生物识别)要求成像系统具有增大的视场(FOV),作为CMOS图像传感器视场高的函数的主光线角(CRA)的独立控制以及要成像的场景的最小光学失真。这些术语将被理解为具有本领域技术人员常规的含义。对于由折射透镜组成的传统成像系统,必须组合多达五个或六个独特的透镜才能执行此功能。而且,在这样的成像系统中实现一个超表面元件并不能提供足够的自由度来充分控制这些参数(CRA、FOV和最小化失真)。然而,根据实施例,通过组合多个超表面,每个超表面具有唯一且独立的相位差轮廓,可以实现具有宽FOV,可控失真和可控CRA的成像系统。

[0271] 参考图13,提供根据实施例的通过具有在单个基板(134)上结合的两个超表面元件(130和132)的系统的示例性实施方式的射线追踪图。在多种这样的实施方案中,基板两侧的超表面元件形成为具有相同的高度。(尽管这里没有详细描述,但是应该理解,这些超表面元件可以使用之前的任何附图中描述的方法制造,并且可以使用诸如图5中描述的工艺进行组合。在许多这样的实施例中,超表面元件可以由膜通过使用合适的共形沉积工艺同时沉积在基板的两侧上的膜形成,例如低压化学气相沉积或原子层沉积。)在该示例性实施例中,两个超表面元件已被配置为使得它们能够组合起来在宽的FOV(在此示例中为 ± 44 度)上形成良好的图像,但是应理解,这并不是限制情况)。如图所示,令人惊讶地发现,这种两个超表面系统的实施例在滤光器平面和像平面处远心地(即,具有0度CRA)自然地产生聚焦射线。简而言之,尽管传统的折射设计需要复杂的多元件系统来实现这种远心设计,但是根据实施例,仅需要两个超表面元件来实现类似的远心设计。这种远心性又导致改善的光学性能。特别地,低(例如,零度或接近零度的CRA)允许用于窄带应用的光学滤波器(136)的带宽变窄。在传统的折光设计中,尤其是对于紧凑型移动应用,CRA通常约为15度到30度。这些较大的CRA依次需要大幅增加滤光器带宽,以允许更多的环境光进入检测器。在窄带应用(例如,近IR VCSEL阵列)中,这种环境光可能是持续的噪声源。因此,诸如图13中所示的组合的超表面/过滤器系统的实施例的实施会允许更好的环境光性能。

[0272] 这种远心设计的实施例的附加属性是超表面系统在图像传感器处提供更均匀的照明(本领域技术人员称为“相对照明”)。超表面系统的实施例还提供相对于传统折射透镜系统的附加设计变型。典型的CMOS图像传感器(CIS)需要将微透镜与每个像素相关联。由于在给定的传感器平面上CRA的变化很大,这是折射光学系统固有的,因此CIS上的微透镜阵列也需要复杂的CRA规范。然而,在本文所述的超表面系统的实施例中,微透镜阵列的CRA可以被配置为跨CIS为恒定的0度,从而允许在微透镜阵列的设计和制造中更加简单。可替代地,在某些实施方式中,可以将微透镜阵列从CIS中完全移除,从而节省了CIS生产中的工艺步骤。

[0273] 尽管到目前为止已经示出用于CMOS传感器的超表面系统的实施例在单个基板的相对侧上具有两个超表面元件,但是在各种其他实施例中,两个超表面元件可以设置在单独的基板上。这种系统的示例性实施例在图14中示出。如图所示,在许多这样的实施例中,超表面元件设置在两个单独的基板(138和140)上,气隙(142)设置在两个元件之间。这种结合有气隙的实施例的一个优点是,在空气中,光线可以比在玻璃基板中在更短的距离d上弯

曲得更远,从而允许更大的照明范围加宽,而在超表面元件之间的间隔更短,因此允许减小超表面光学系统的整体尺寸。如图14所示,在各种实施例中,超表面元件设置在基板(138和140)的面对气隙(142)的表面上。这种实施方式允许保护超表面元件免受环境污染。另外,这样的实施例允许成像器侧基板(140)的外表面保持无图案,从而允许将光学滤光器(144)直接集成在基板上。尽管在图14所示的实施例中,将超表面元件布置成相对于它们之间的气隙面向内,但是应当理解,它们可以布置在两个基板的任一表面上。图15中所示的超表面系统的生产被实施。图15中所示的超表面系统的产生可以遵循上述过程,例如与图7相关联的过程。

[0274] 尽管以上讨论已经描述了被配置为提供远心光学特性的超表面系统,但是在某些情况下(例如,在需要失真校正的情况下),有必要引入非零的CRA。因此,实施例还针对包括至少三个能够同时控制FOV、失真和CRA的超表面的超表面系统。在图15中示出包括三个具有独特的相位轮廓的超表面元件的超表面系统的示例性实施例的射线追踪图。与由等效数量的折射元件组成的典型系统相比,引入额外的超表面元件或每个元件都允许实现单独的任意的相位差轮廓,从而提供了更大的自由度来控制光线的路径。例如,根据实施例,要复制由三个超表面组成的系统的功能,在常规系统中可能需要6-7个折射光学元件。这样,比较的超表面系统可以将这种成像系统的整体厚度减小至少50%,同时实现等效甚至改善的性能。

[0275] 转到图15所示的超表面系统本身,这种成像系统可以包括布置在两个或更多个基板(156和158)上的三个或更多个超表面元件(150、152和154)。如前所述,这些超表面元件可以由任何合适的介电材料组成,尤其是在感兴趣的波长处具有最小吸收的那些。如图所示,在各种实施例中,前两个超表面元件(150和152)可以在入射光上赋予远心光学特性,而第三超表面元件(154)(例如,最靠近滤光器(156)和成像器)可以使光进一步散布或弯曲,从而将非零CRA施加到撞击成像器的光。尽管在图15所示的系统中示出了超表面元件和基板的具体布置,但是这样的图旨在用作示例,并且不将当前公开内容限于该确切的系统响应。不管元件的具体布置如何,这种超表面元件的制造都可以遵循上述过程,例如关于图6所示和所述的过程。

[0276] 使用根据实施例的这种三个超表面元件系统,可以控制CRA,从而最小化CMOS图像传感器中的网格畸变。例如,图16提供了数据图,该数据图示出了基于图15所示的实施例的成像系统的CMOS图像传感器处的CRA的最终控制与场高的函数。这是示例性案例,作为场高函数的CRA控制可以采用其他函数形式,而不是下面所示的线性案例。同样,图17提供了基于图15所示实施例的成像系统的网格畸变图。如图所示,这种成像系统的实施例允许在成像系统的整个FOV上将网格畸变最小化到小于5%。

[0277] 将超表面元件引入成像/传感系统的实施方案

[0278] 鉴于所描述的在感测光学器件和投影光学器件上使用根据实施例的超表面元件的优点,各种实施例针对配置用于组合式照明感测模块中的超表面系统。参考图18,提供根据实施例的集成照明器和传感器系统的示意图。如图所示,在这些实施方案中,照明器(160)具有多个隔离件(162和162')以及超表面元件(164和164'),单独地或与配置有折射元件的折射元件组合以提供特定的辐射图案用于照明某些物体或场景(166)。具有相应的超表面系统的传感器(168)(例如,CMOS图像传感器)用于检测辐射或从场景的图像中检测

辐射。在这些实施方案中,整个系统-超表面元件(162和162')、传感器(168)、照明器(160) - 可以配置为在某些特定带宽上或在感兴趣的特定波长下运行,并且可以组合到单一平台上(170)。照明器和传感器超表面元件(162和162')可以配置为对电场进行任何极化。这种组合系统的实施例可以用在计算机、手机、电视监视器、壁挂式单元、信用卡、平板电脑、镜子等上。

[0279] 如以上关于图12A至12C所讨论的,超表面还允许将独特的功能印在两个正交极化上。因此,也可以将偏振作为额外的优化变量来共同设计超表面照明器传感系统的各种实施例。参考图19,提供也作用于辐射场的偏振的集成照明器系统的示意图。如图所示,在一个这样的示例性实施例中,照明器(172)带有一个或多个超表面元件(174和174')以及合适的间隔件(176和176')、以及可选的折射元件用于照亮场景或物体(178)。在这些实施方案中,对超表面元件进行了设计,使得对于光的任何两个正交偏振,可以生成两个唯一且独立的辐射图案。具有对应的一组超表面元件的传感器(180)用于收集从场景反射的光。如图所示,照明器和传感器超表面元件已配置为协同工作,以使用于产生辐射图案的两个正交偏振在传感器上形成两个唯一的图像。根据实施例的系统-超表面(174和174')、传感器(180)、照明器(172) - 可以被优化用于在某些带宽上或在感兴趣的特定波长上的操作,并且可以被组合到单个平台(182)上。将理解的是,根据实施例的照明器和传感器超表面元件可以被配置为对电场进行任何极化。根据实施例的组合系统可以用在计算机、手机、电视监视器、壁挂式单元、信用卡、平板电脑、镜子等上。

[0280] 超表面元件材料系统的实施方案

[0281] 如先前所讨论的,任何光学系统中的每个单独的超表面元件,无论是组成该系统的一个还是多个超表面元件,都具有被执行的某些特定的2D相位和传输函数 $\varphi(x, y)$ 和 $t(x, y)$ 。虽然通常每个超表面元件都可以具有独特的相位和透射率分布,但包含嵌入相同材料,具有相同基础组成和特定波长的任何超表面元件的纳米结构特征是相同的。在大多数实际的单波长应用中,希望在超表面上实现最大透射率(接近1)并保持均匀,而相位仅需要取0到 2π 之间的值。总之,对于某些感兴趣的波长、材料系统(超表面材料和包埋材料)、固定的厚度和元素间距,只需找到一组包含纳米结构特征的面内尺寸,以便相位从0延迟到 2π 可以印在入射光场上。因此,对于在固定材料和波长条件下的超表面元件设计的各种实施例,从设计到设计的唯一变量是那些纳米结构特征在超表面元件上的分布。因此,描述了适合于在期望的波长范围上执行特定光学功能的超表面元件材料条件的各种实施例。尽管以下讨论阐述了超表面元件和系统的实施例,以及制造这种超表面元件和系统的过程。将理解的是,以下实施例仅出于示例性目的而提供,并不意味着是限制性的。

[0282] 参考图20,提供包括嵌入在 SiO_2 中的硅柱的超表面元件的实施例的相位和透射图。左上方的图提供了传输的热图,该图是柱直径和高度以及色标的函数,如右图所示。右上方的图提供作为柱直径和高度的函数的相位图。左下方提供了在固定高度为600nm时传输线扫描与柱直径的函数关系图。右下角提供相对相位的线扫描图,它是固定高度为600nm时柱直径的函数。将理解的是,根据实施例,使用这些图,可以针对所有合适的波长来确定针对特定透射率和相位的特定设定柱直径和高度,以及针对600nm高度的特定直径。在多种实施方案中,柱高度可以在500至1000nm之间变化,而柱直径可以在100至300nm之间变化。在各种其他实施方案中,柱直径可以在100至200nm之间变化,而柱高度可以在500至800nm

之间变化。在各种其他实施例中,在600nm的柱高度处,柱直径可以在100至300nm之间变化。特定的高度和直径表示对于元件的透射的局部最优,但是根据特定光学系统的设计的需要,在实施例中可以使用其他柱高。

[0283] 参考图21,提供在空气中包括硅柱的超表面元件的实施例的相位和透射图。左上方的图提供传输的热图,该图是柱直径和高度以及色标的函数,如右图所示。右上方的图提供作为柱直径和高度的函数的相位图。左下角提供在480nm固定高度处透射率的线扫描与柱直径的函数关系。对于480nm的固定高度,右下角提供相对相位的线扫描作为柱直径的函数。将理解的是,根据实施例,使用这些图,可以针对所有合适的波长来确定针对特定透射率和相位的特定设定柱直径和高度,以及针对480nm的高度来确定特定直径。在多种实施方案中,柱高度可以在~1至500nm之间变化,而柱直径可以在100至350nm之间变化。在各种其他实施方案中,柱直径可以在100至250nm之间变化,而柱高度可以在150至500nm之间变化。在各种其他实施例中,在480nm的柱高度处,柱直径可以在100至280nm之间变化。特定的高度和直径表示对于元件的透射的局部最优,但是根据特定光学系统的设计的需要,在实施例中可以使用其他柱高。

[0284] 参照图22,提供在空气中包括TiO₂柱的超表面元件的实施方案的相图和透射图。左上方的图提供传输的热图,该图是柱直径和高度以及色标的函数,如右图所示。右上方的图提供作为柱直径和高度的函数的相位图。左下图提供了在975nm固定高度处透射率的线扫描与柱直径的函数关系。对于975nm的固定高度,右下角提供相对相位的线扫描作为柱直径的函数。将理解的是,根据实施例,使用这些图,可以确定针对跨所有合适的波长的特定透射率和相位的特定设定柱直径和高度,以及针对975nm的高度的特定直径。在多种实施方案中,柱高度可以在300至1000nm之间变化,而柱直径可以在100至350nm之间变化。在各种其他实施方案中,柱直径可在100至300nm之间变化,柱高度可在300至400nm和/或700至1000nm之间变化。在各种其他实施例中,在975nm的柱高处,柱直径可以在100至300nm之间变化。特定的高度和直径表示对于元件的透射的局部最优,但是根据特定光学系统的设计的需要,在实施例中可以使用其他柱高。

[0285] 参照图23,提供包括嵌入在苯并环丁烷(BCB)聚合物中的无定形硅柱的超表面元件的实施方案的相图和透射图。顶图提供在590nm的固定高度和400nm的元素周期下,传输线的扫描与柱直径的函数关系。底部图提供在590nm的固定高度和400nm的元素周期下,相位的线扫描与柱直径的函数关系。将理解的是,根据实施例,使用这些图,可以确定针对跨所有合适的波长的特定透射和相位的特定设定的柱直径和高度,以及针对590nm的高度的特定直径。在多种实施方案中,在975nm的柱高处,柱直径可在100至300nm之间变化。在多种其他实施方案中,制成的柱直径在100至225nm之间。特定高度代表用于元件透射的局部最优,但是可以根据特定光学系统的设计要求使用其他柱高。

[0286] 参照图24,提供包括嵌入在二氧化硅中的无定形硅柱的超材料元素的实施例的相位和透射图。顶图提供透射线的扫描,该扫描是在固定高度为600nm和元素周期为350nm时柱直径的函数。底部图提供在固定高度为600nm和元素周期为350nm时,相位的线扫描与柱直径的函数关系。将理解的是,根据实施例,使用这些图,可以针对所有合适的波长来确定针对特定透射率和相位的特定设定柱直径和高度,以及针对600nm高度的特定直径。在多种实施方案中,在600nm的柱高度处,柱直径可在100至275nm之间变化。在各种其他实施方案

中,柱直径从100到175nm不等。特定高度代表用于元件透射的局部最优,但是可以根据特定光学系统的设计要求使用其他柱高。

[0287] 在其他实施例中,还对嵌入在SU8中的无定形-Si超表面特征进行了测试,并且发现这样的表面具有675nm的柱高和100-300nm的柱直径是合适的。另外,根据各种实施例,在空气中的无定形-Si超表面特征可以是合适的,所述空气具有600nm的柱高和100-300nm的柱直径,且元素间距为450nm。

[0288] 尽管上面描述了超材料和包埋材料的特定组合,但是将理解,根据本发明的实施例,可以制作超表面特征、透射率和相位的相似图。

[0289] 等效教义

[0290] 因此,尽管已经在某些特定方面描述了本发明,但是许多另外的修改和变化对于本领域技术人员将是显而易见的。因此,应当理解,可以以不同于具体描述的方式来实践本发明。因此,本发明的实施例在所有方面都应被认为是说明性的而非限制性的。

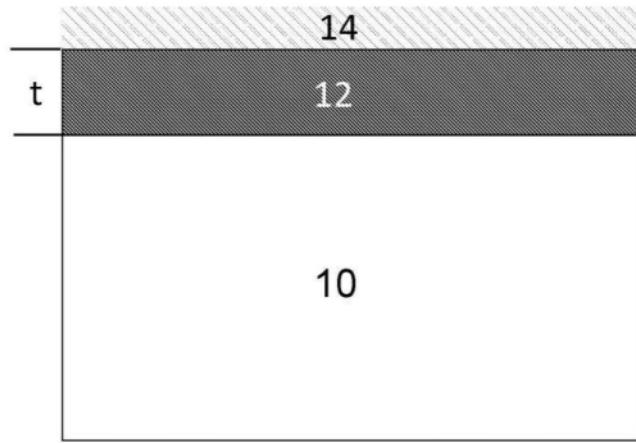


图1A

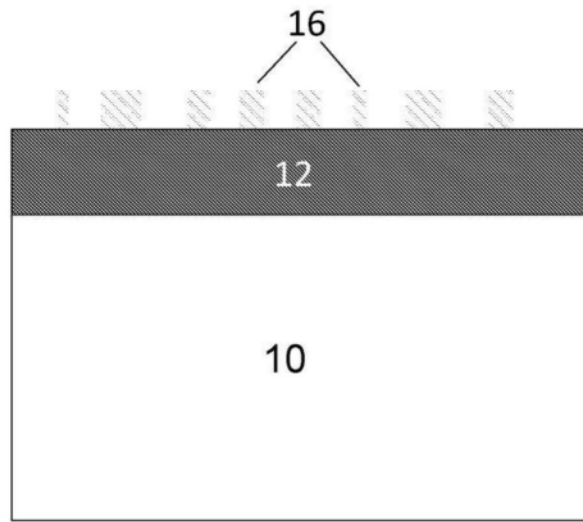


图1B

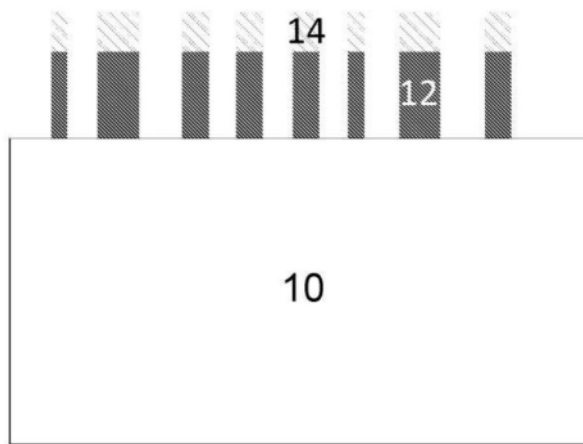


图1C

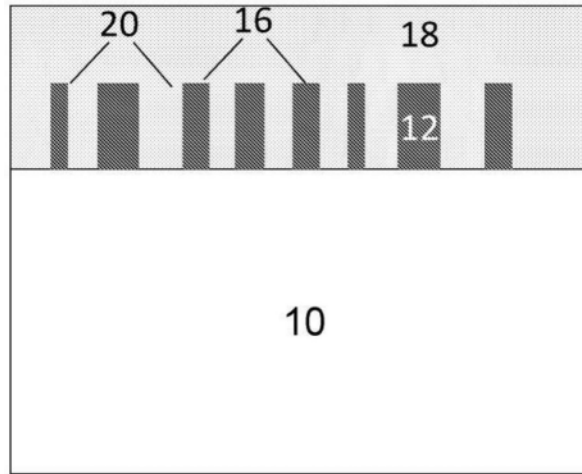


图1D

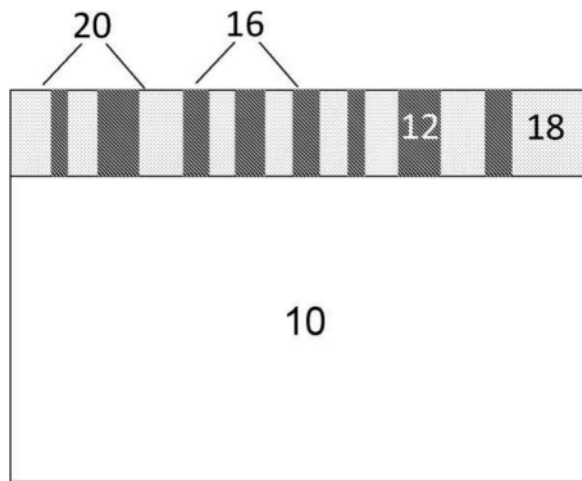


图1E

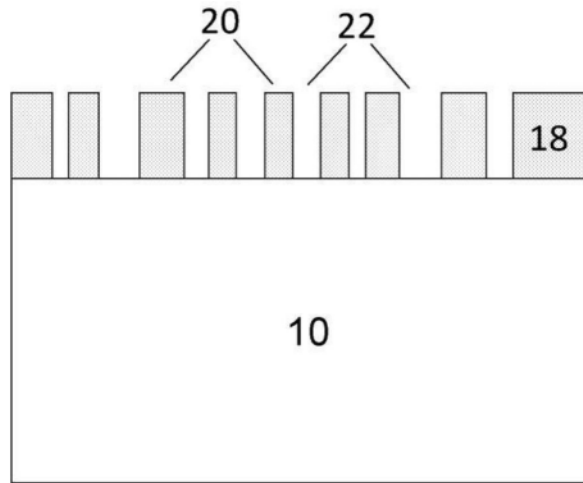


图1F

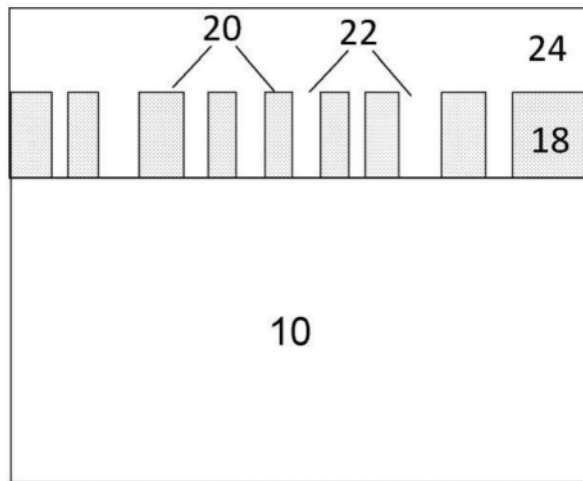


图1G

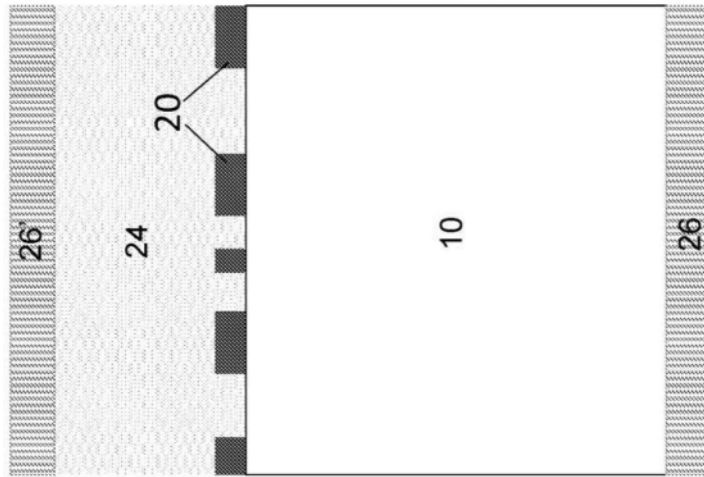


图2A

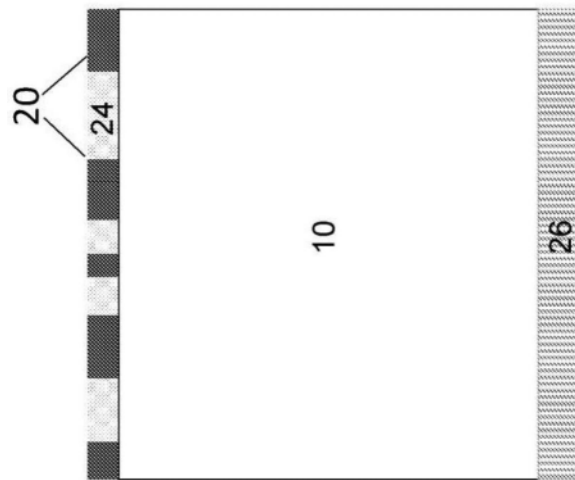


图2B

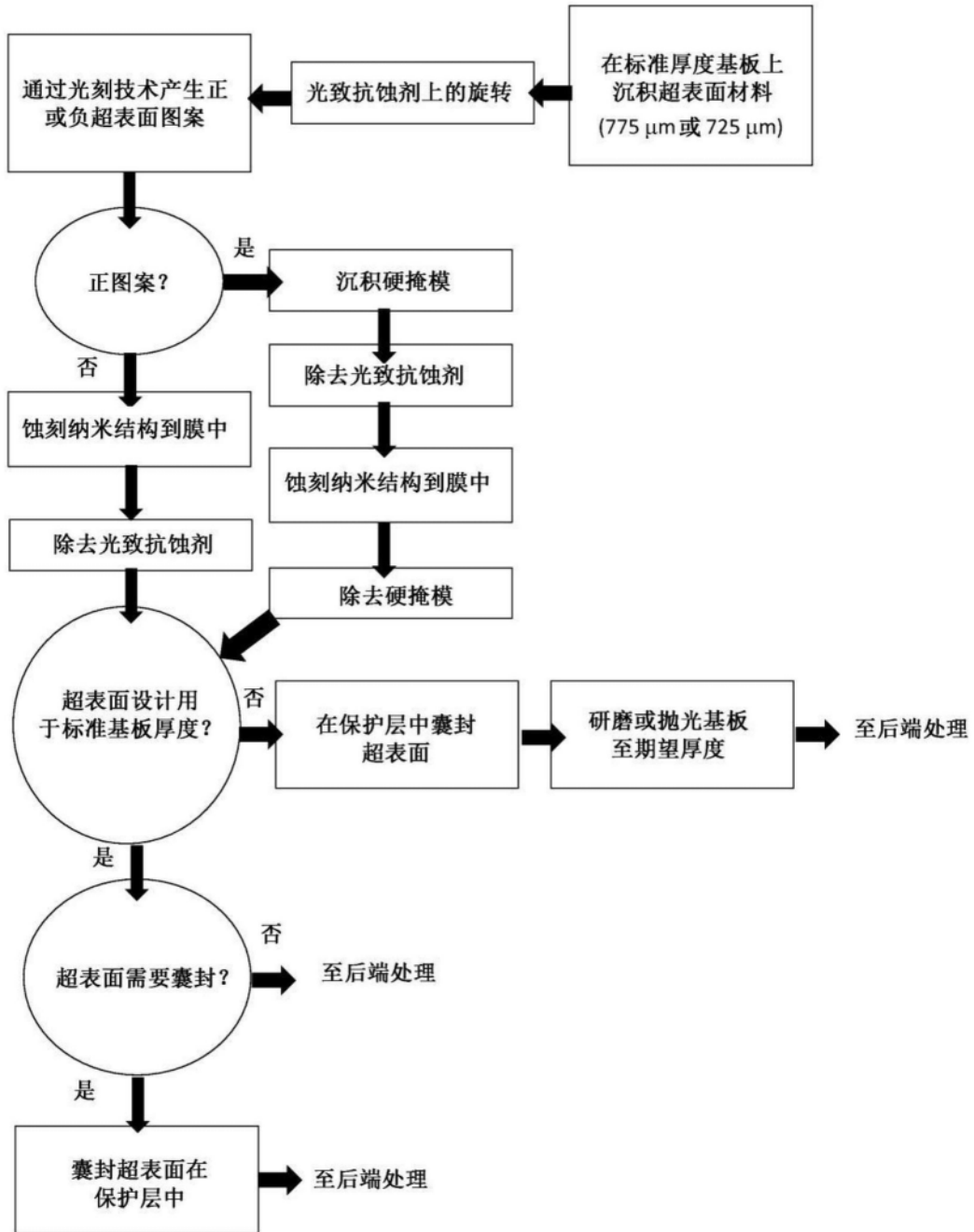


图3

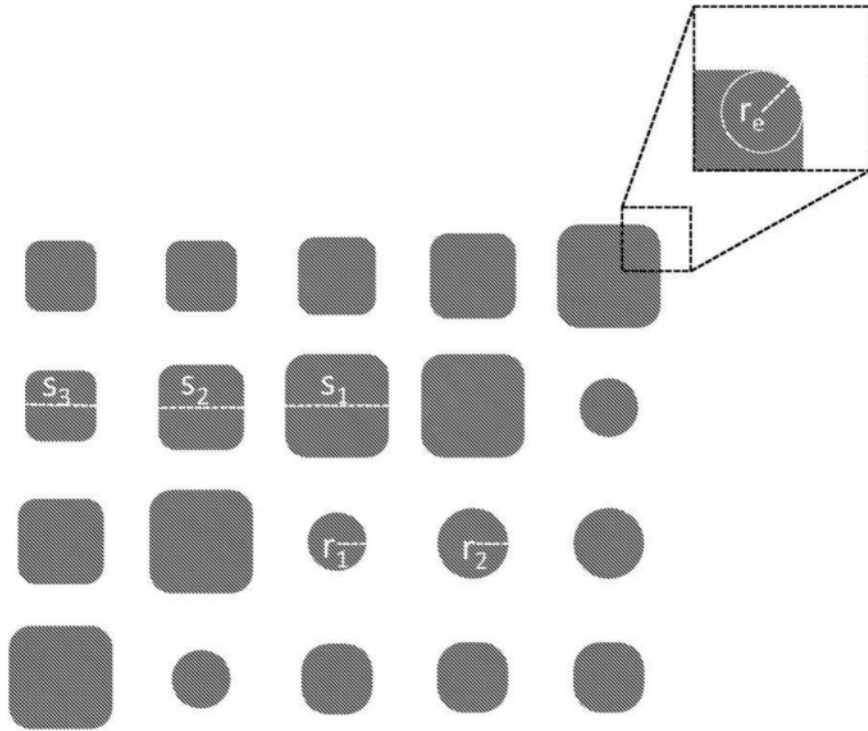


图4A

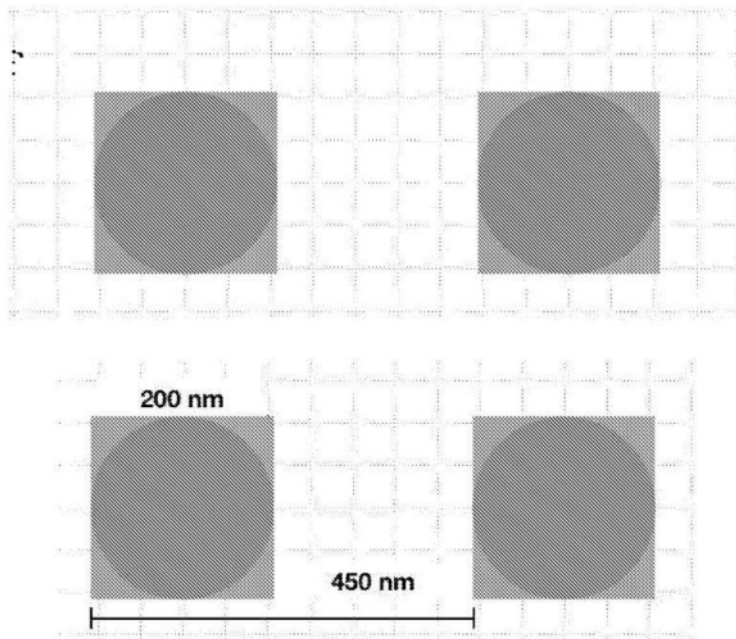


图4B

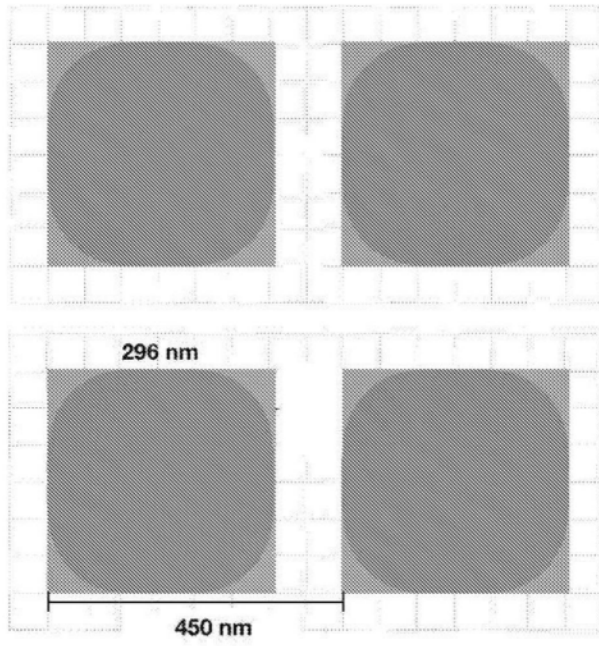


图4C

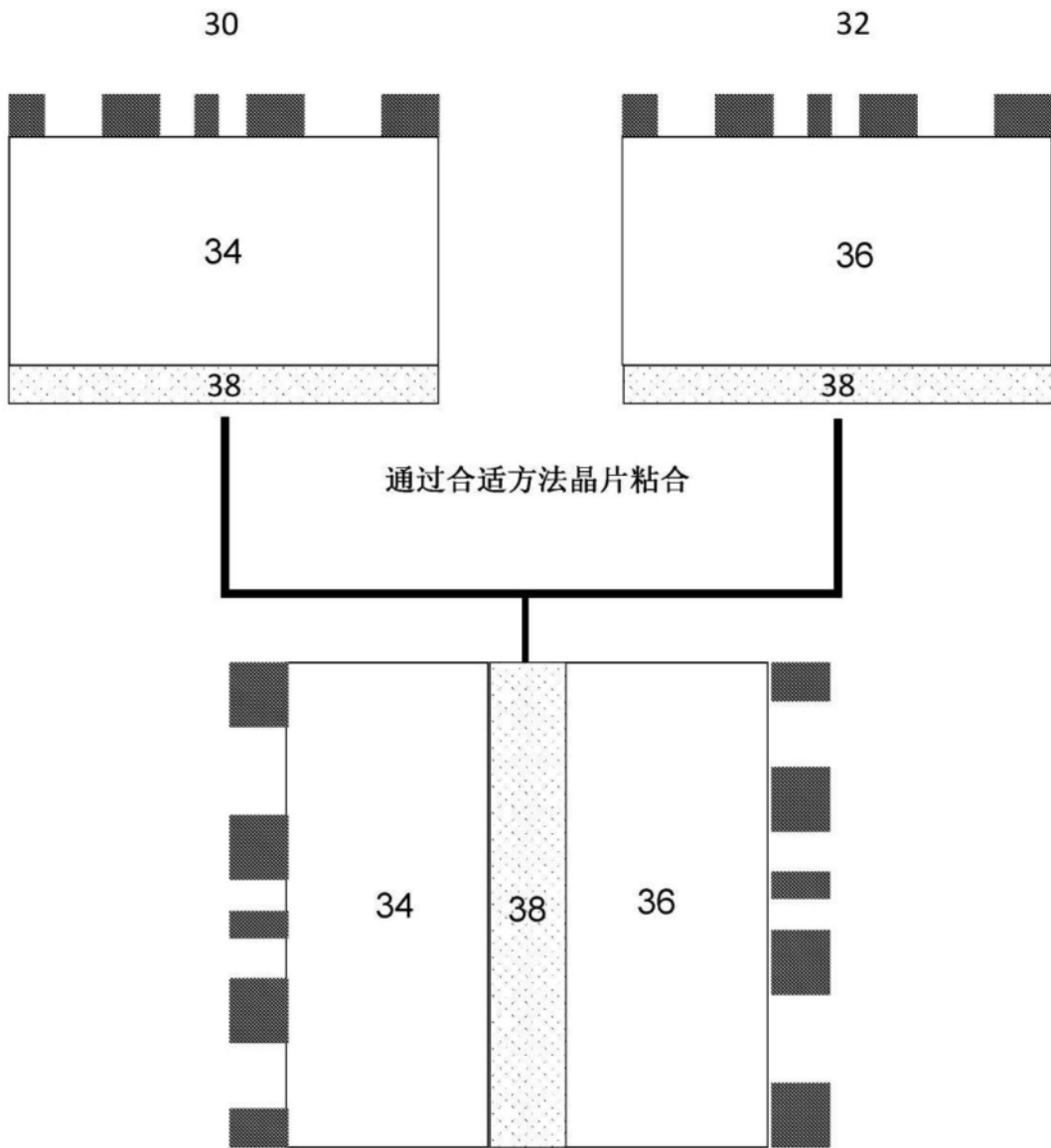


图5

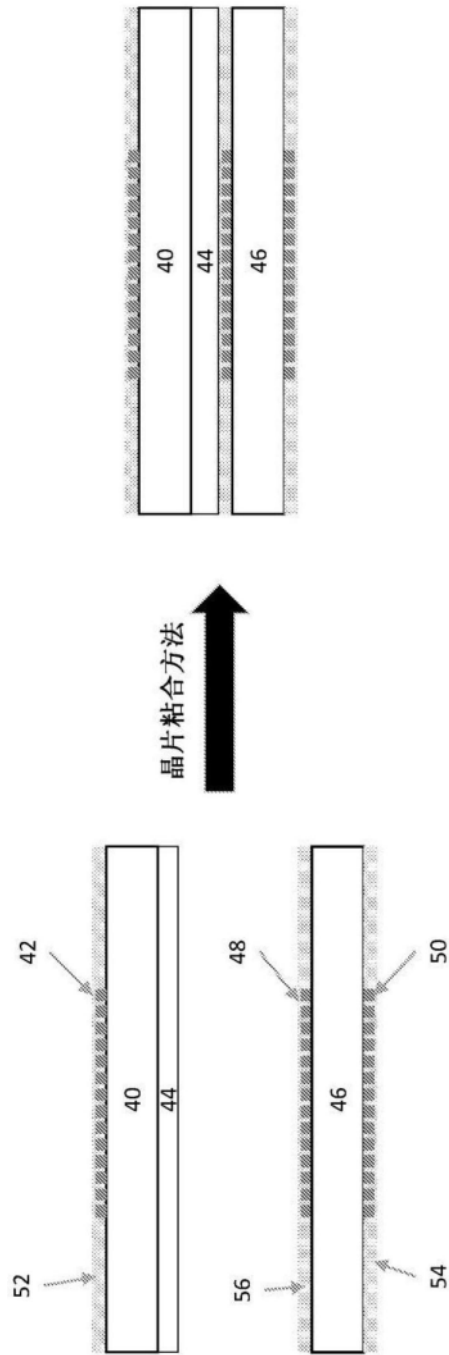


图6

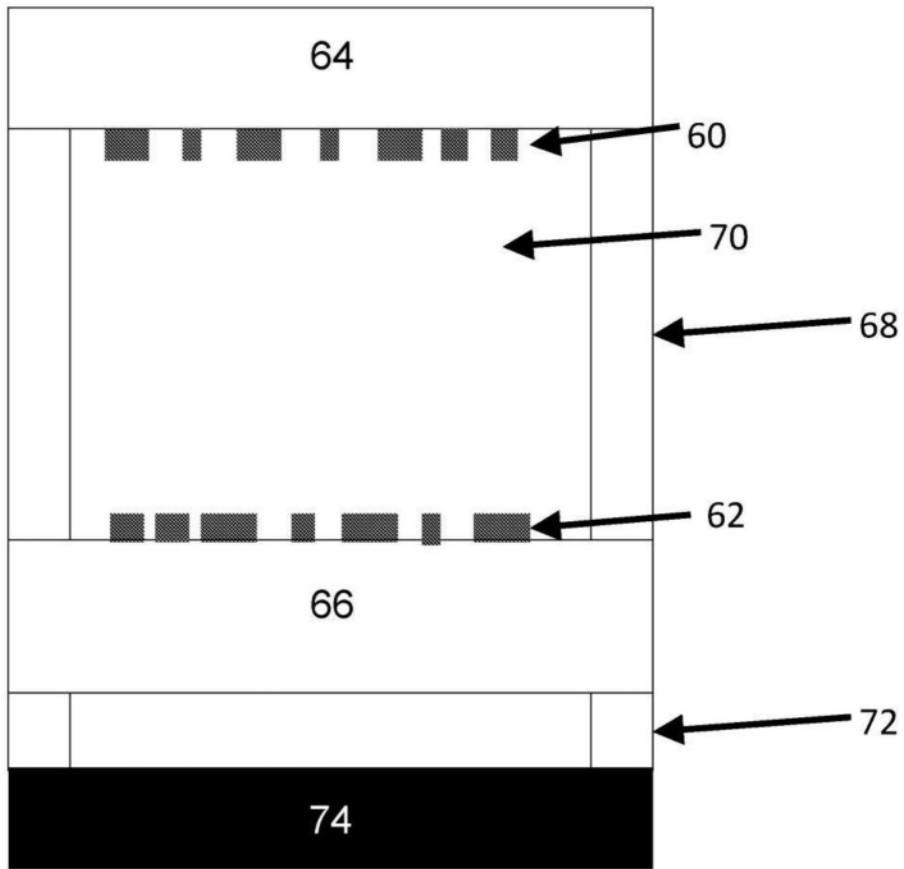
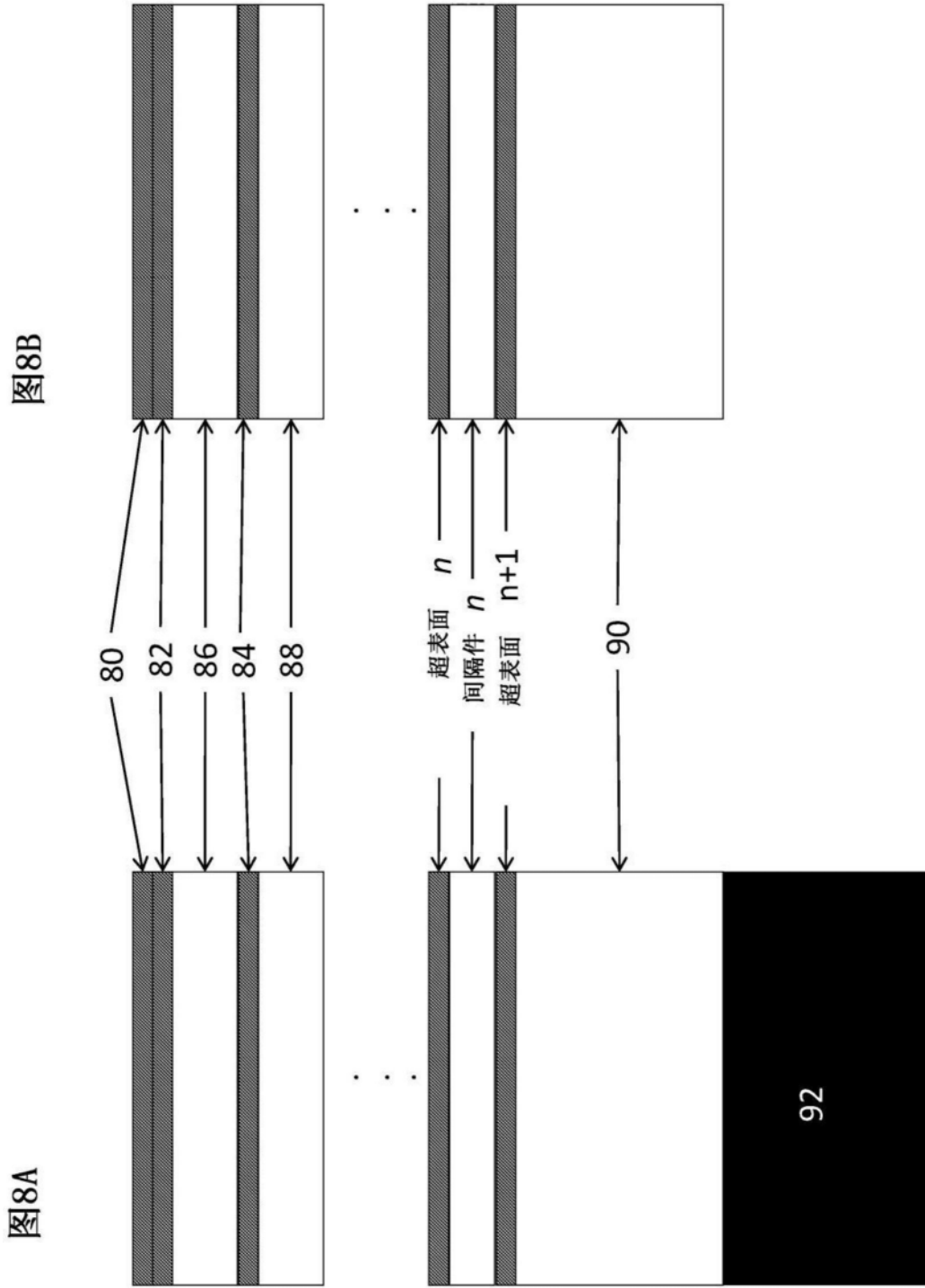


图7



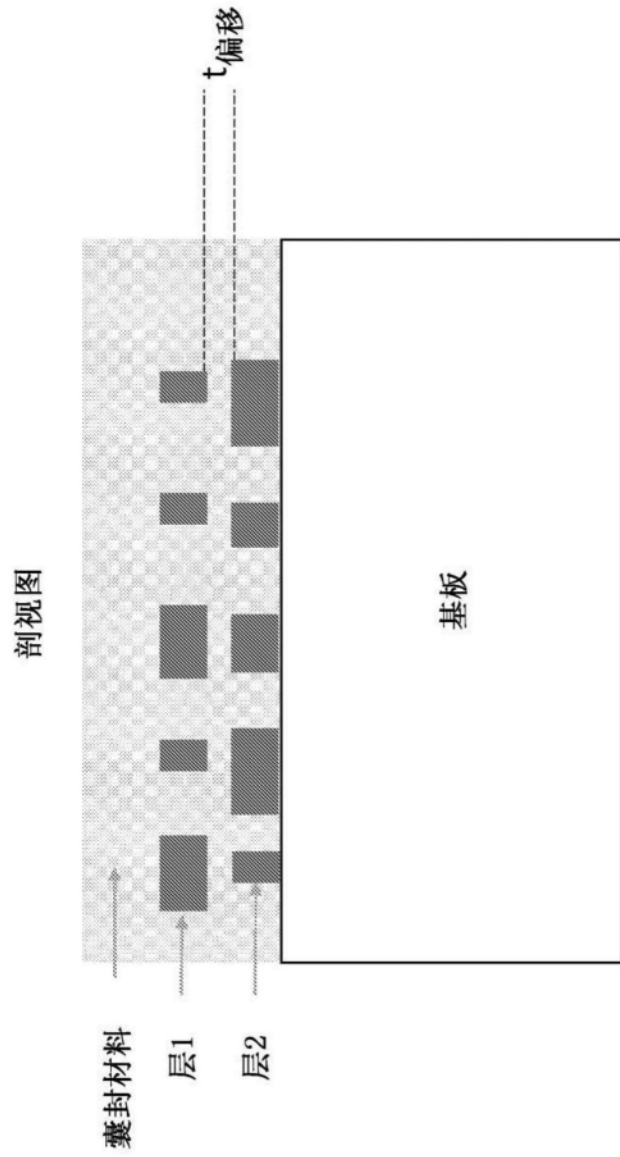


图9

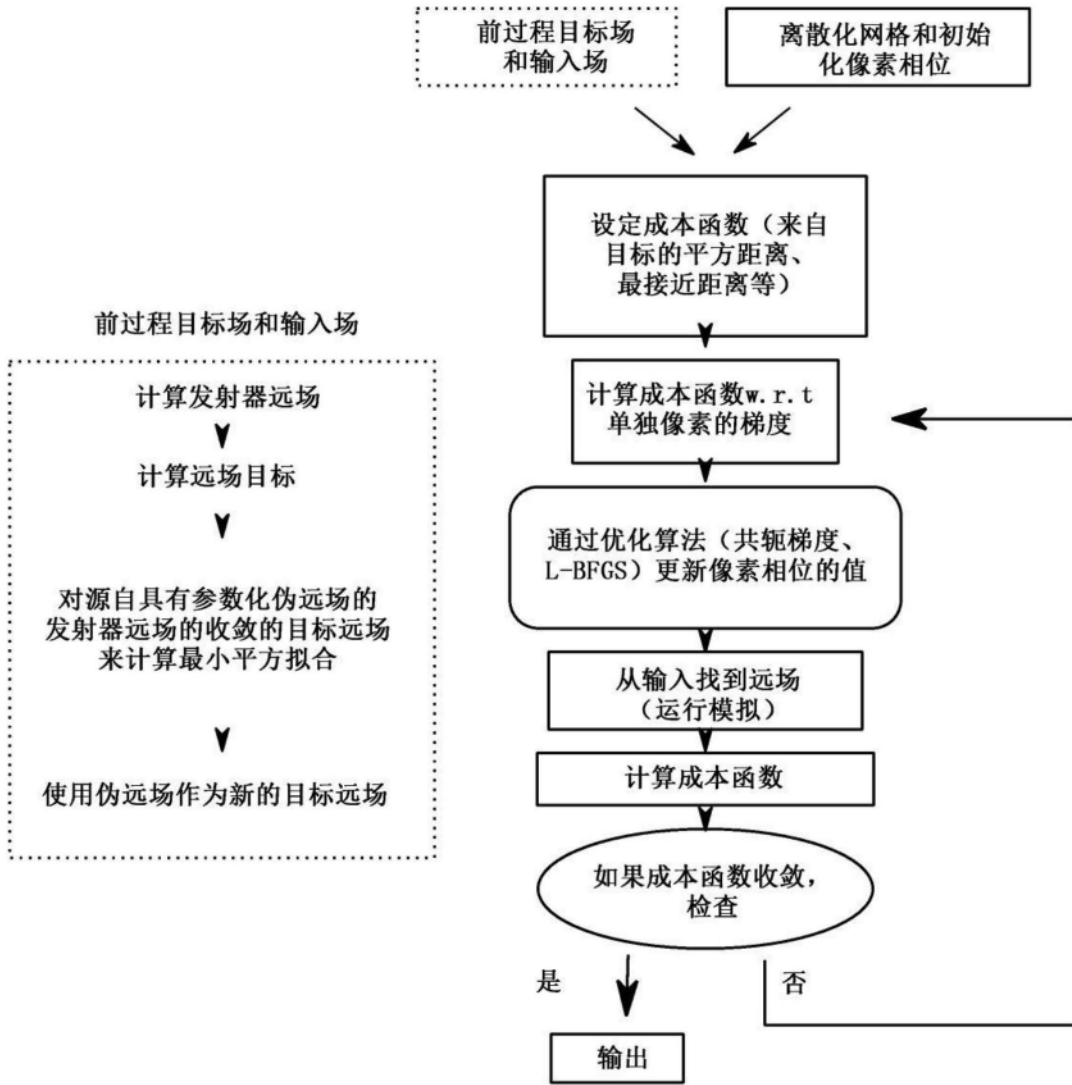


图10A

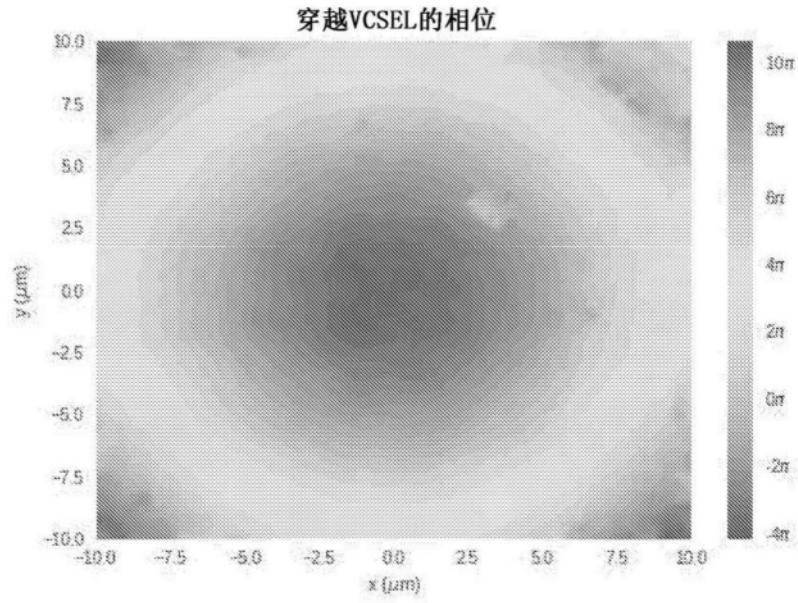


图10B

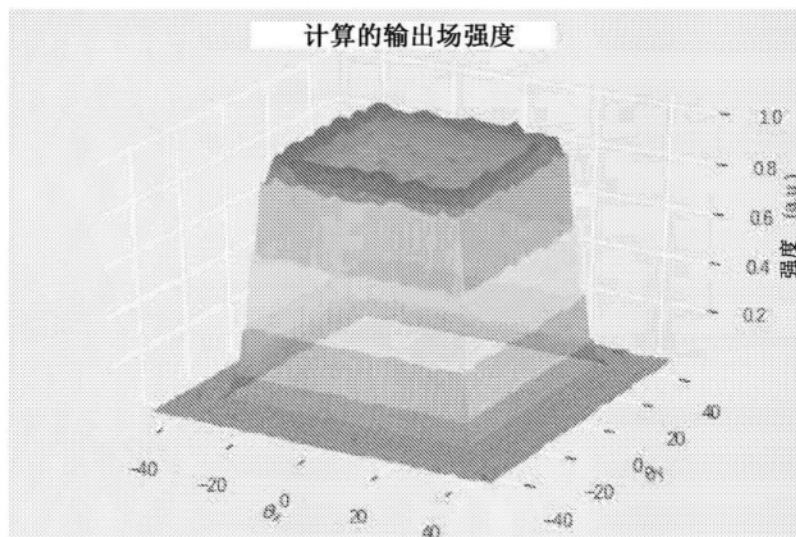


图10C

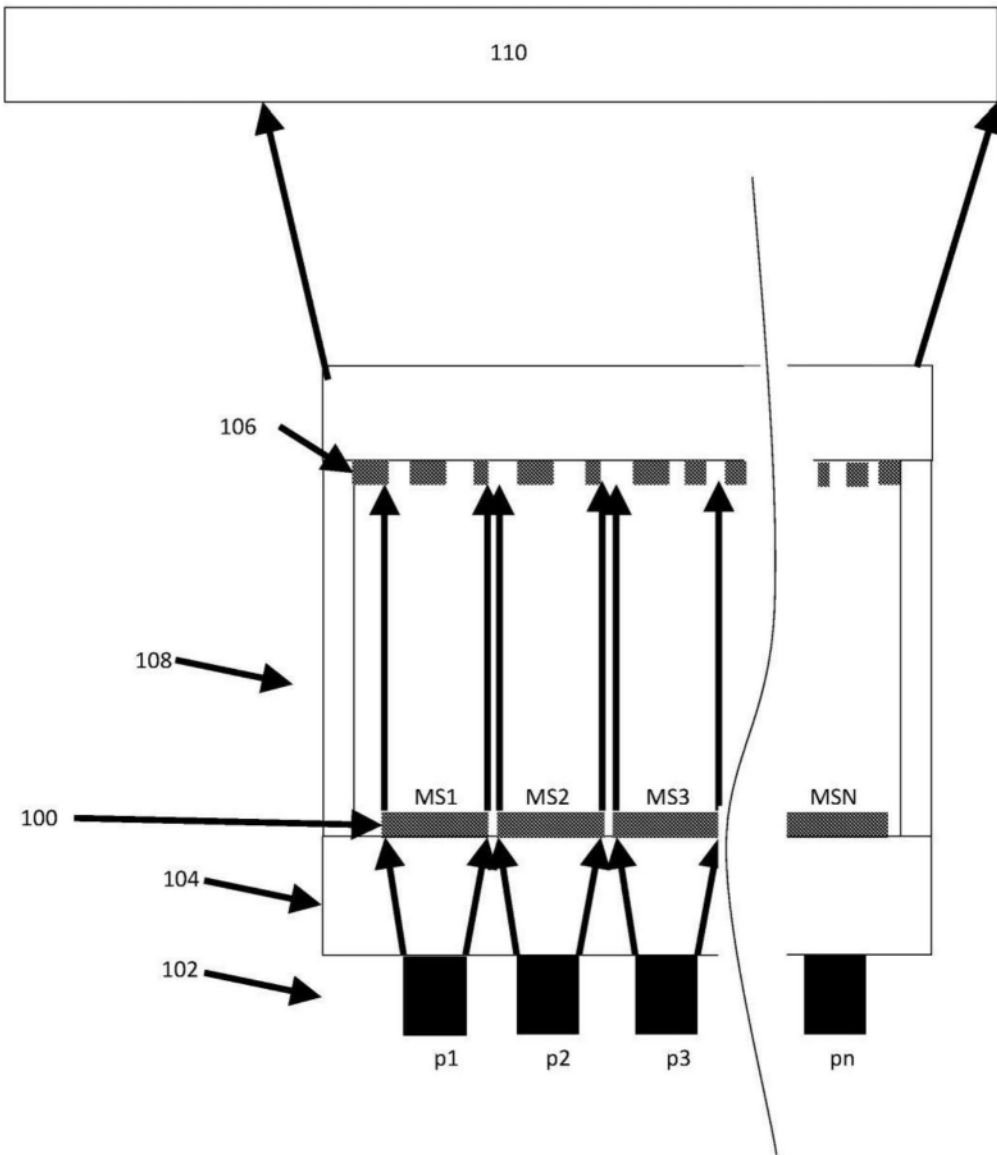


图11

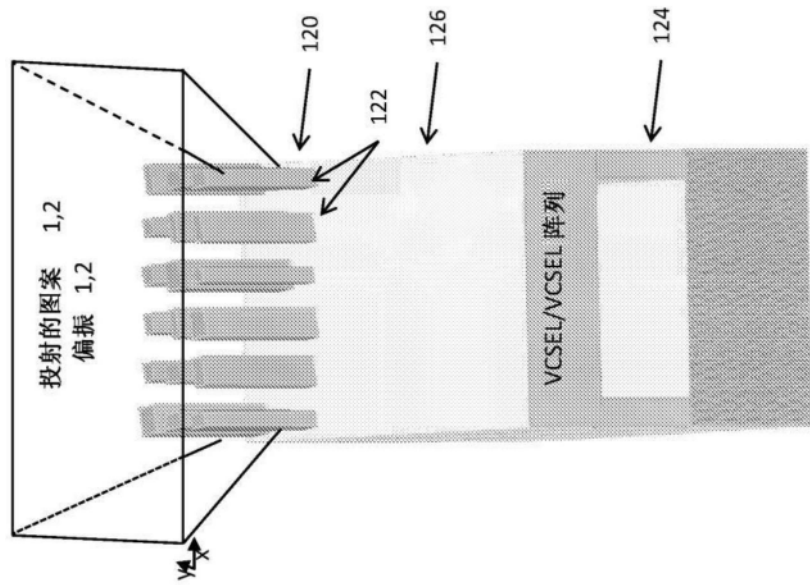


图12A

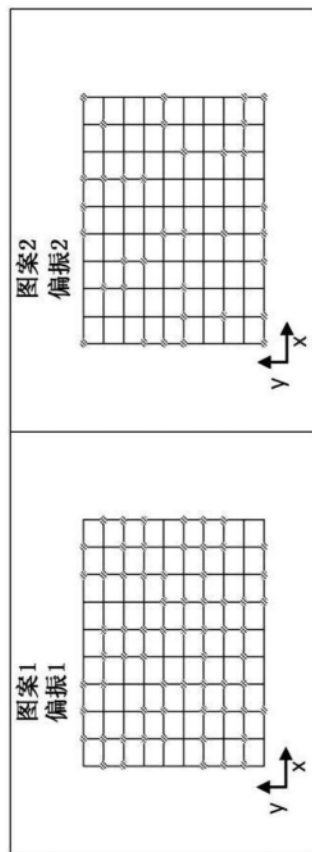


图12B

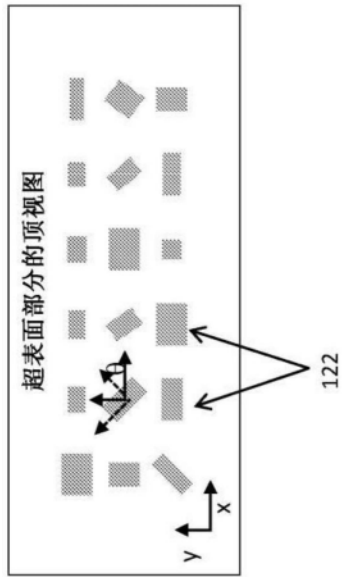


图12C

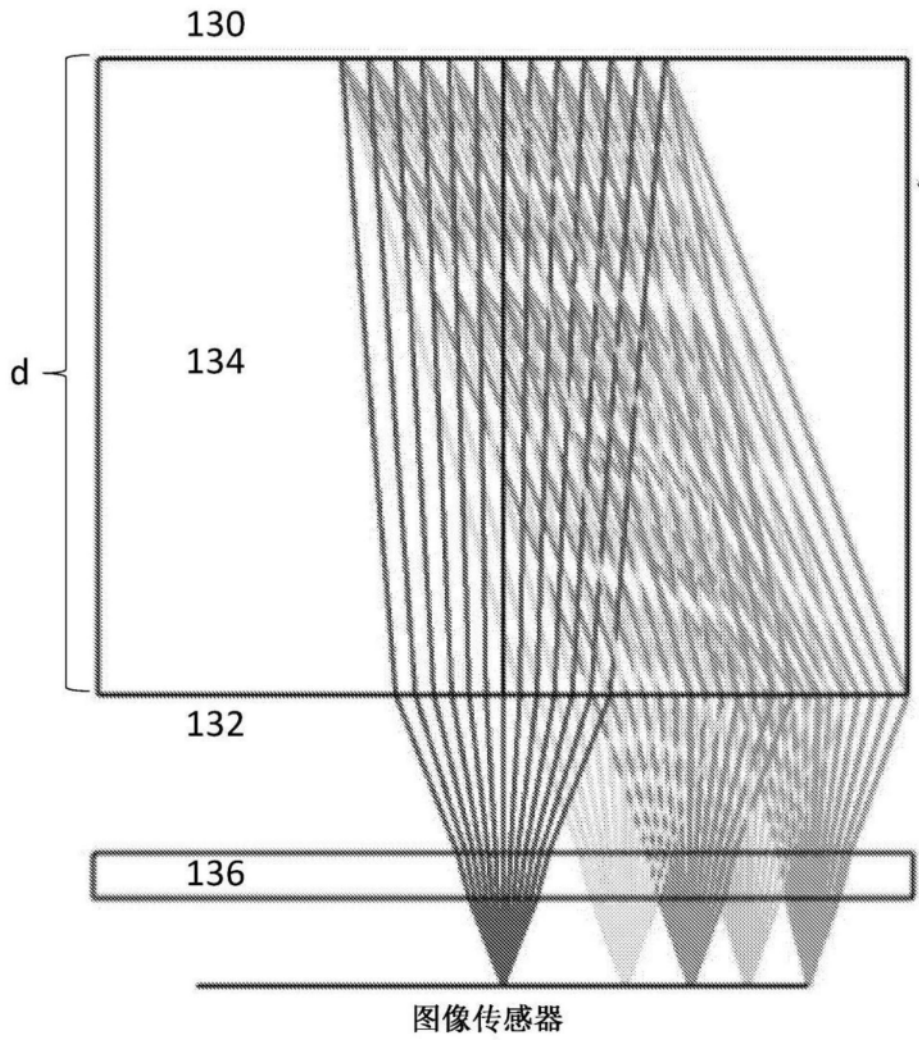


图13

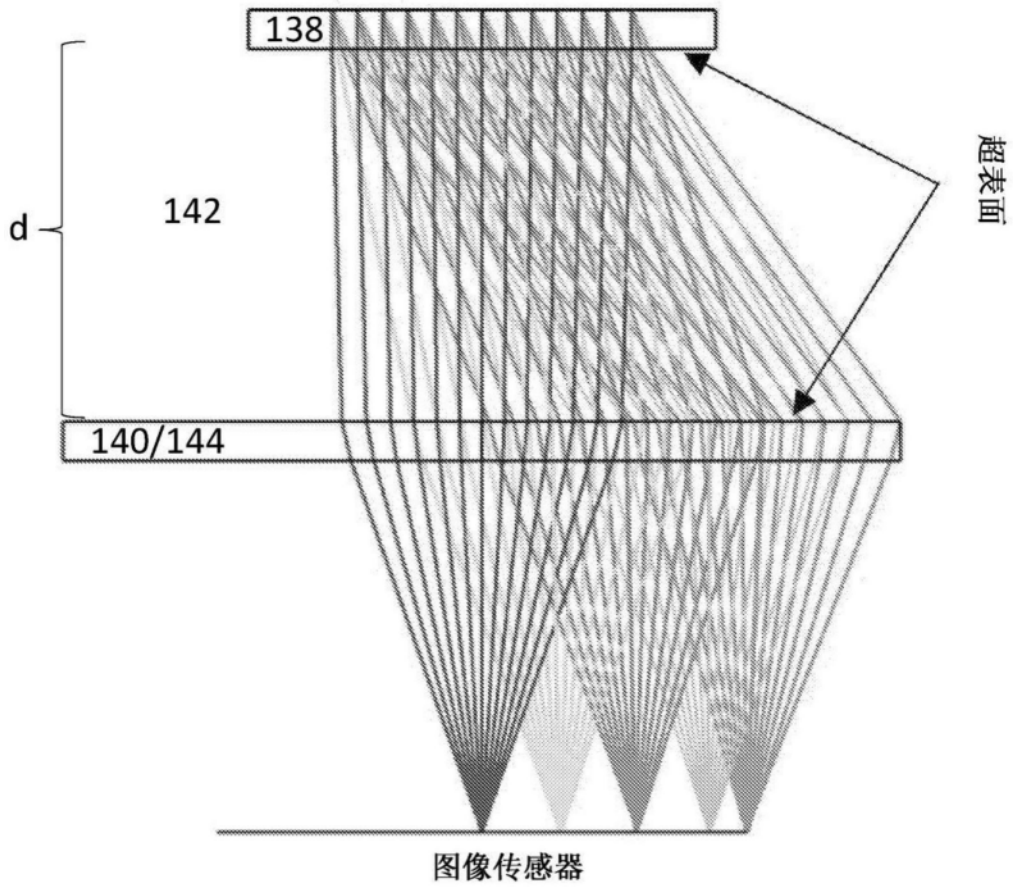


图14

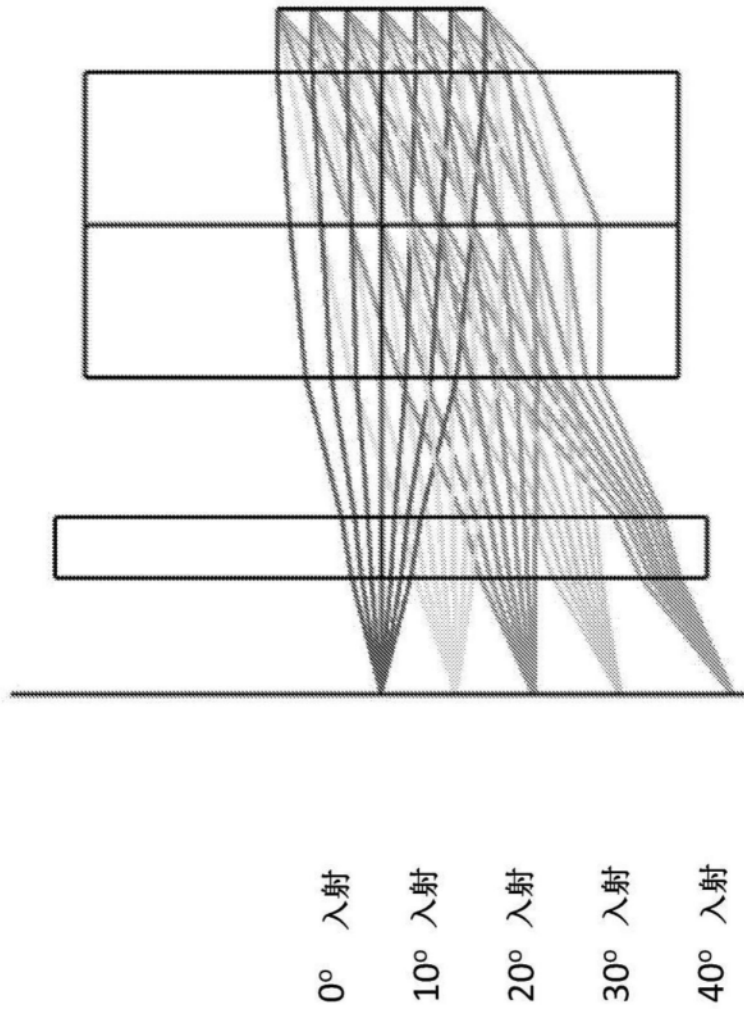


图15

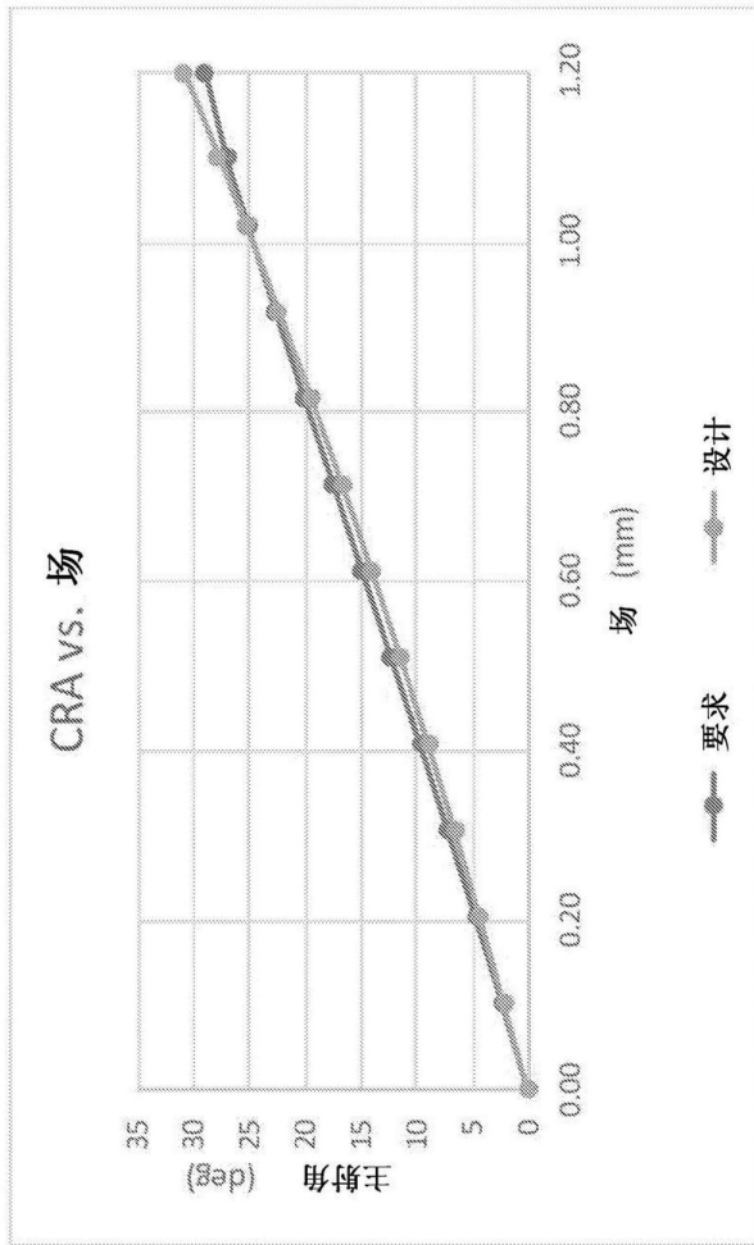


图16

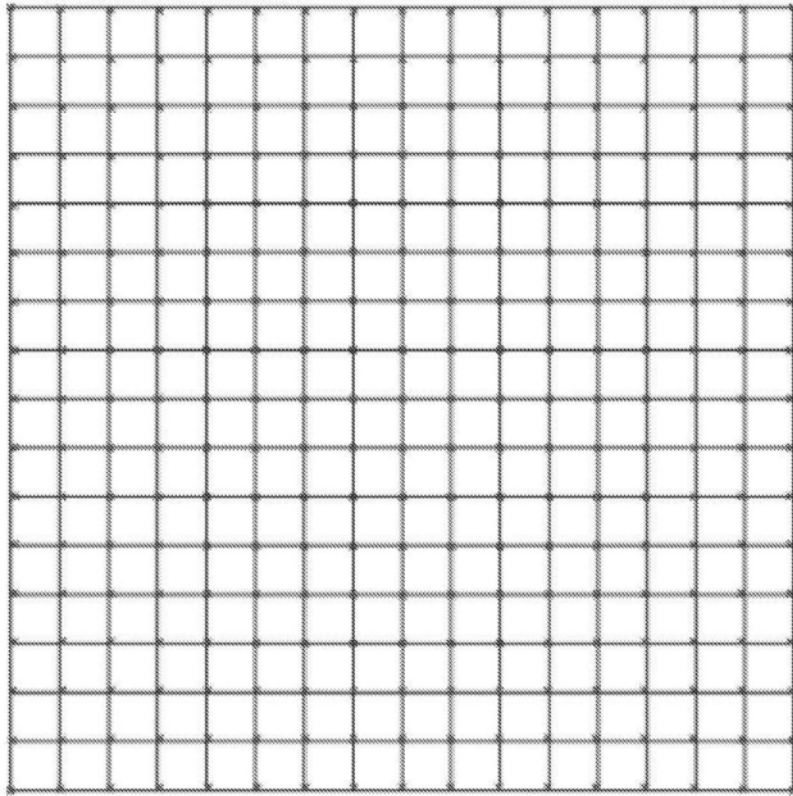


图17

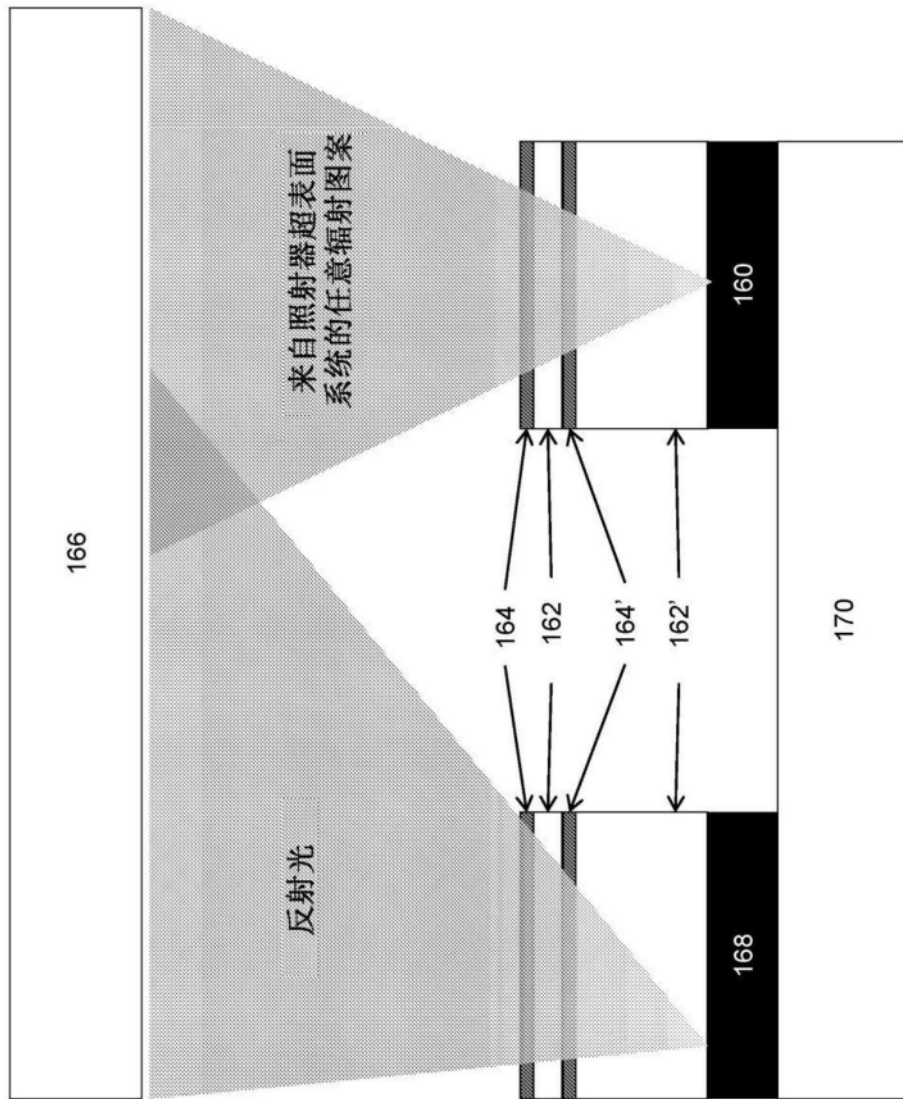


图18

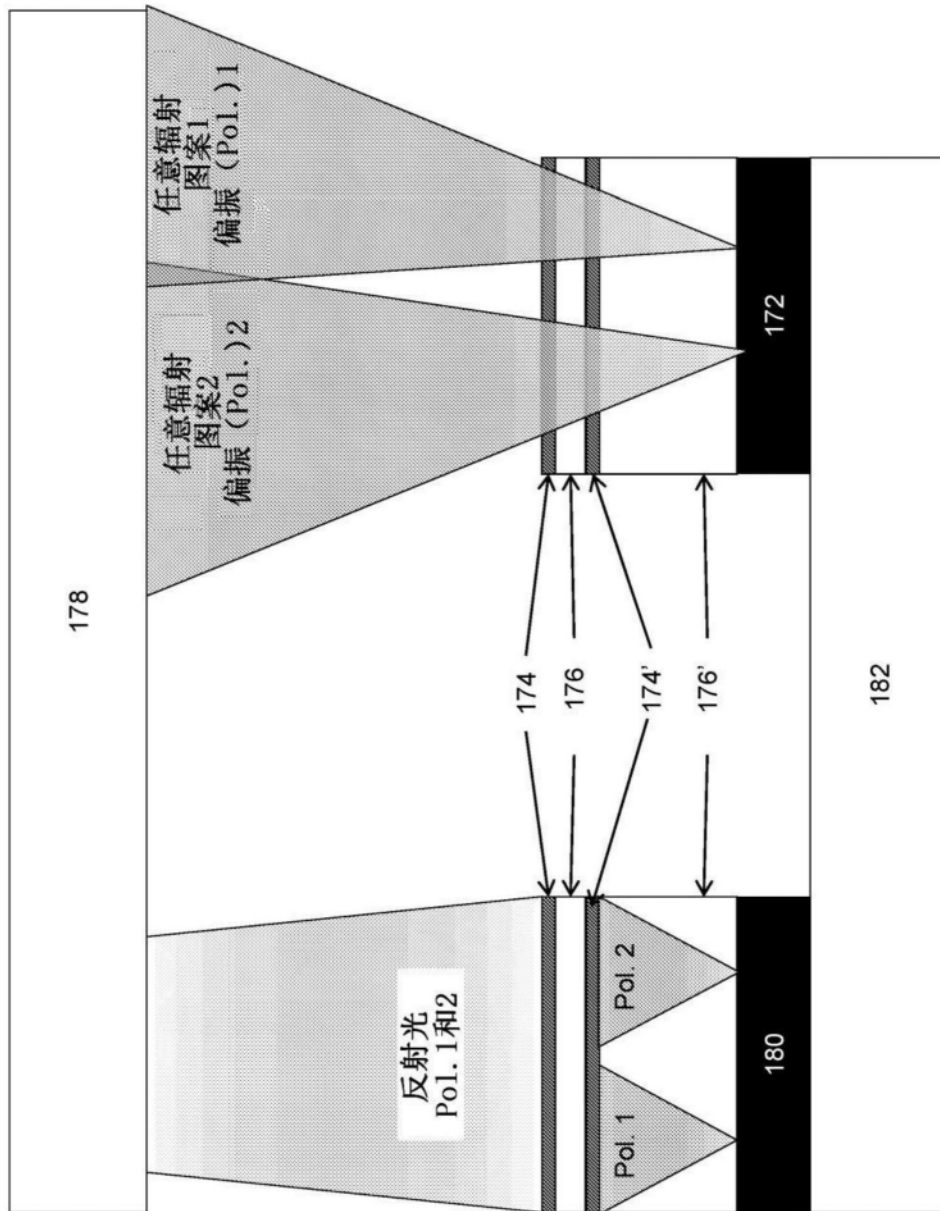


图19

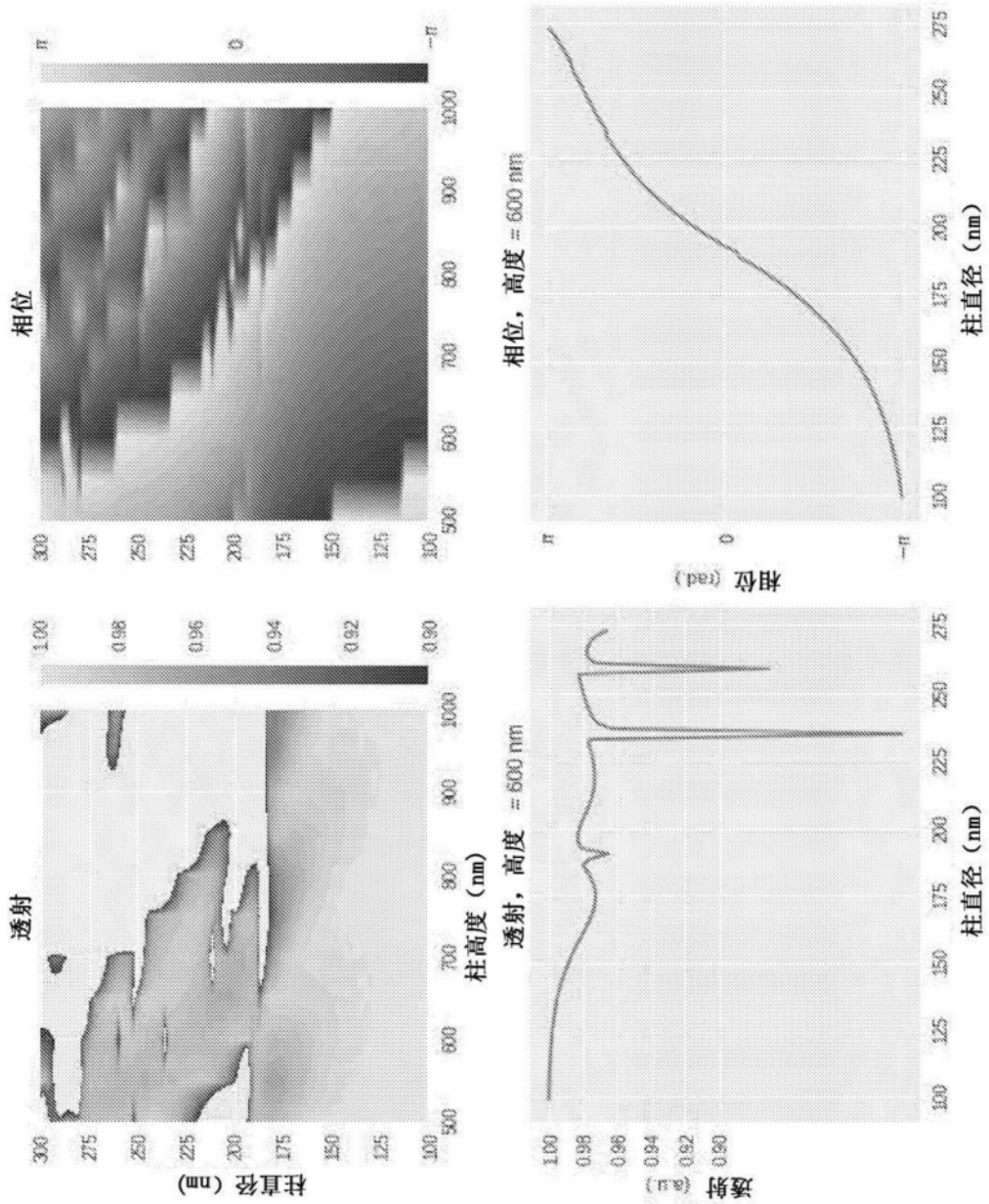


图20

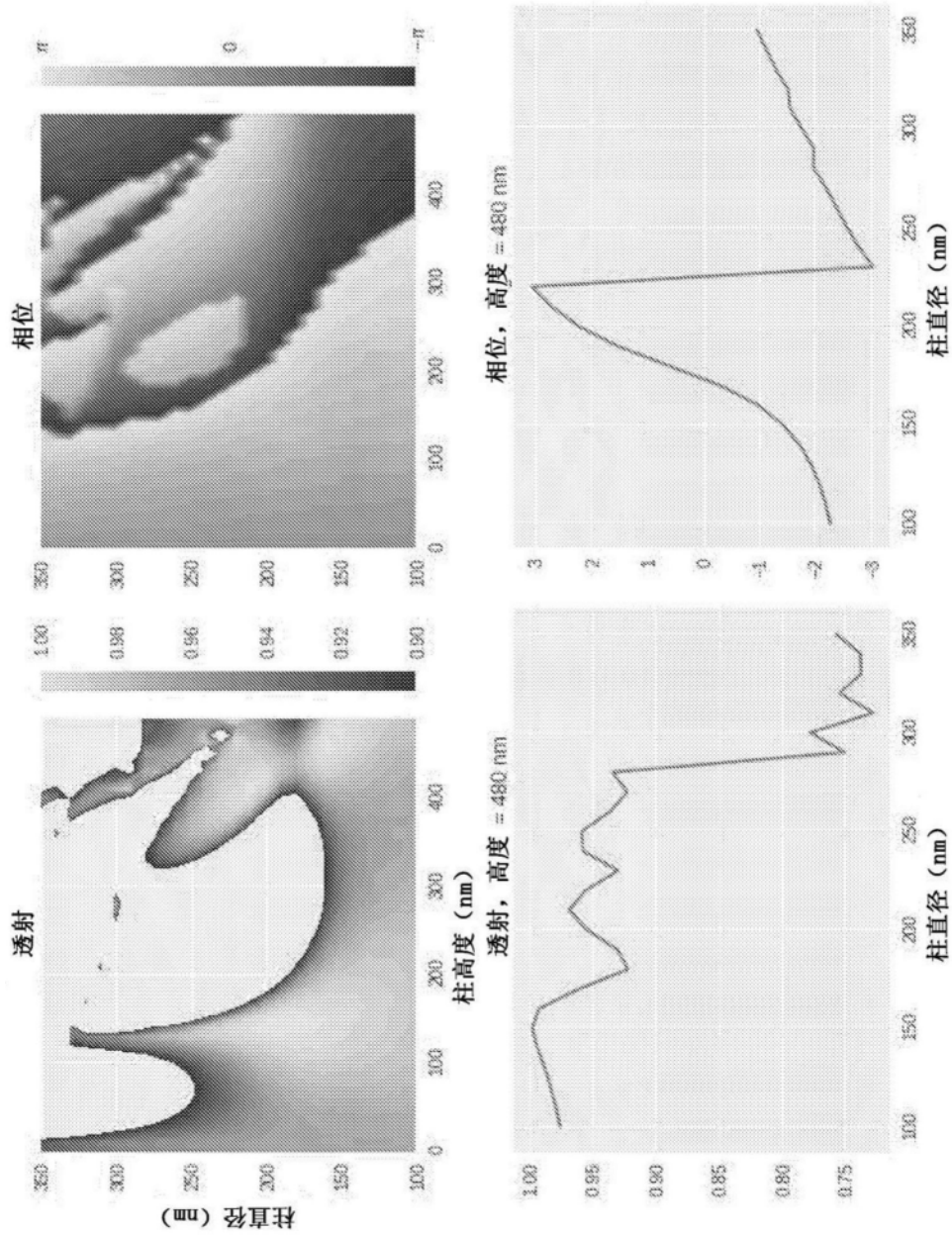


图21

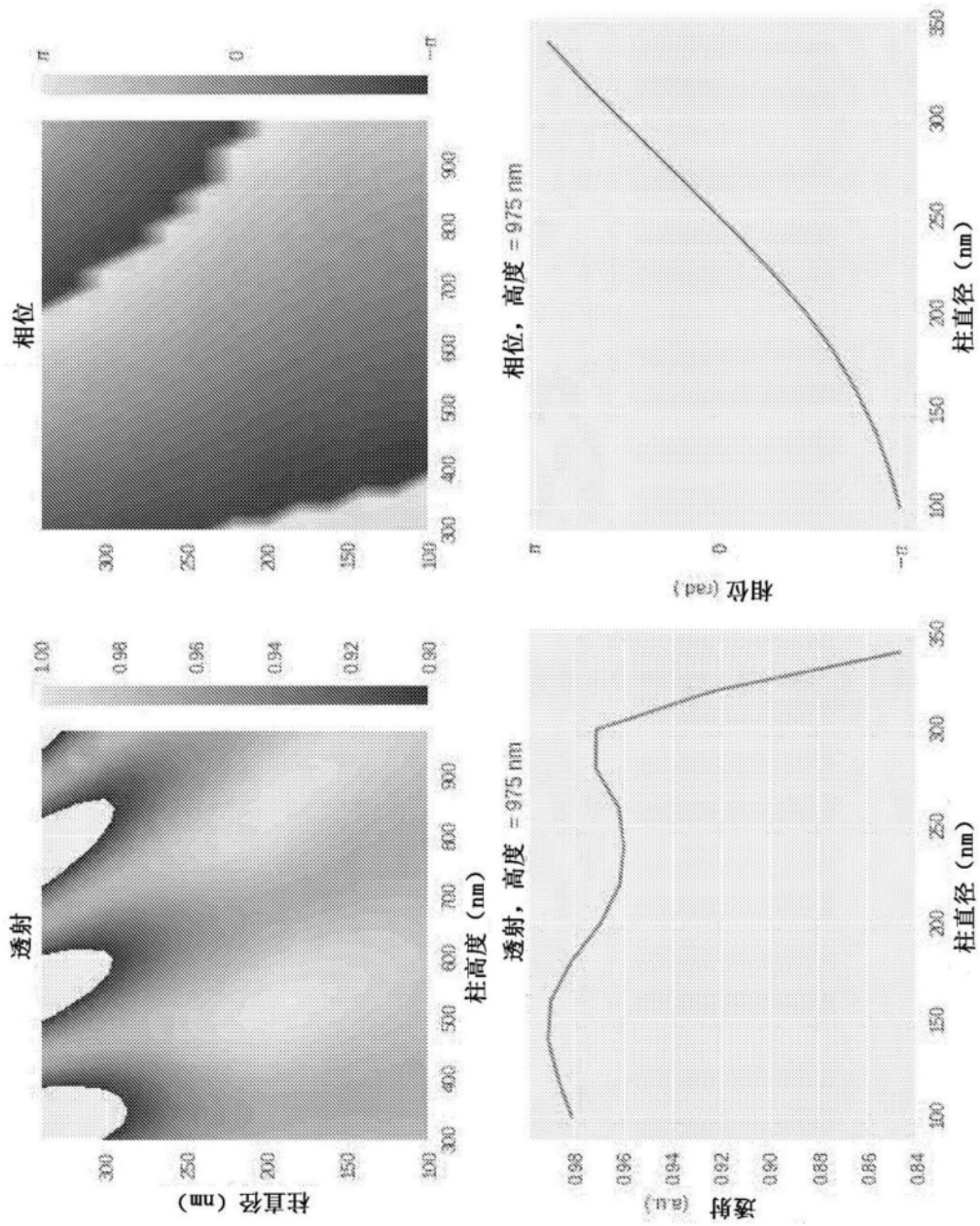


图22

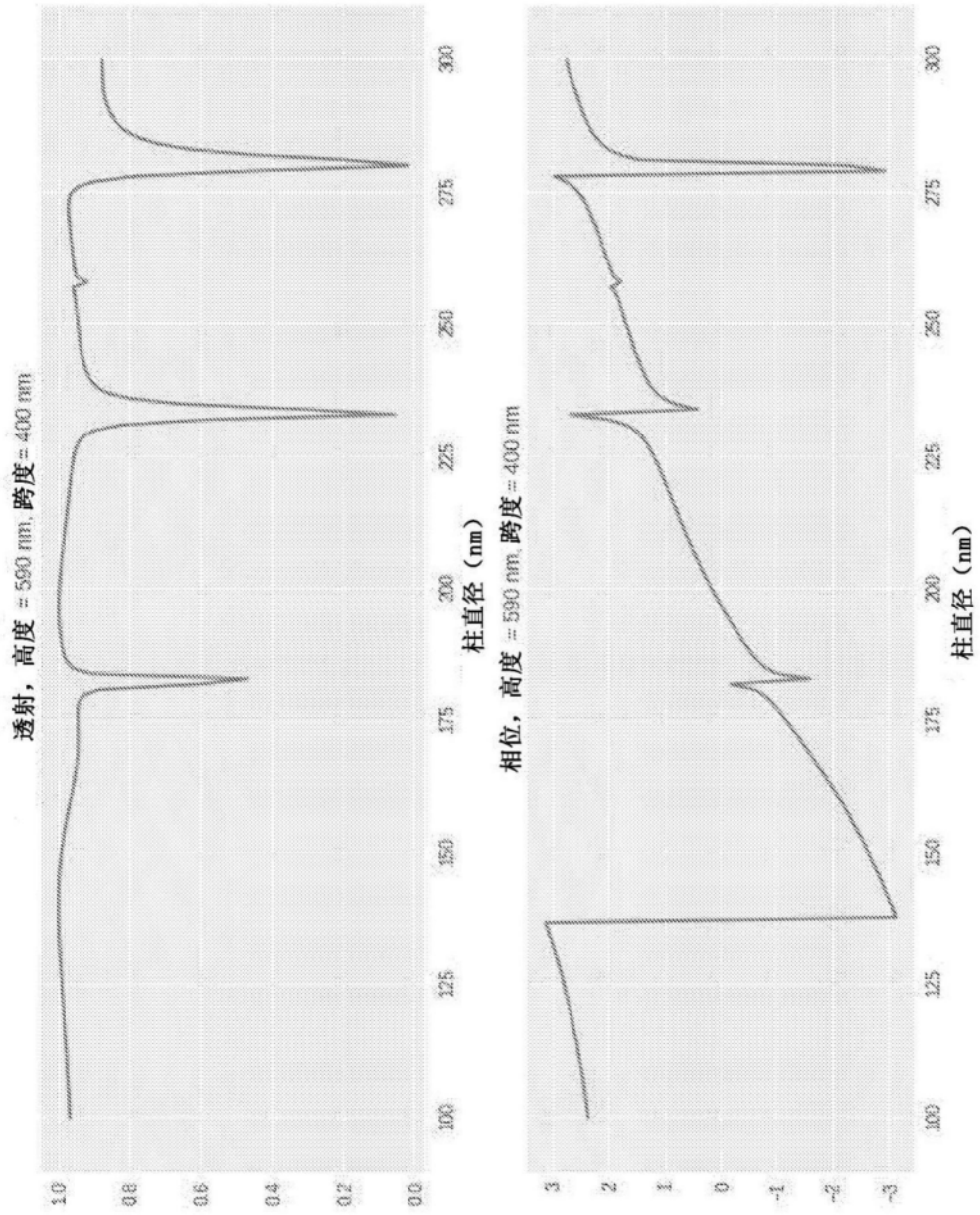


图23

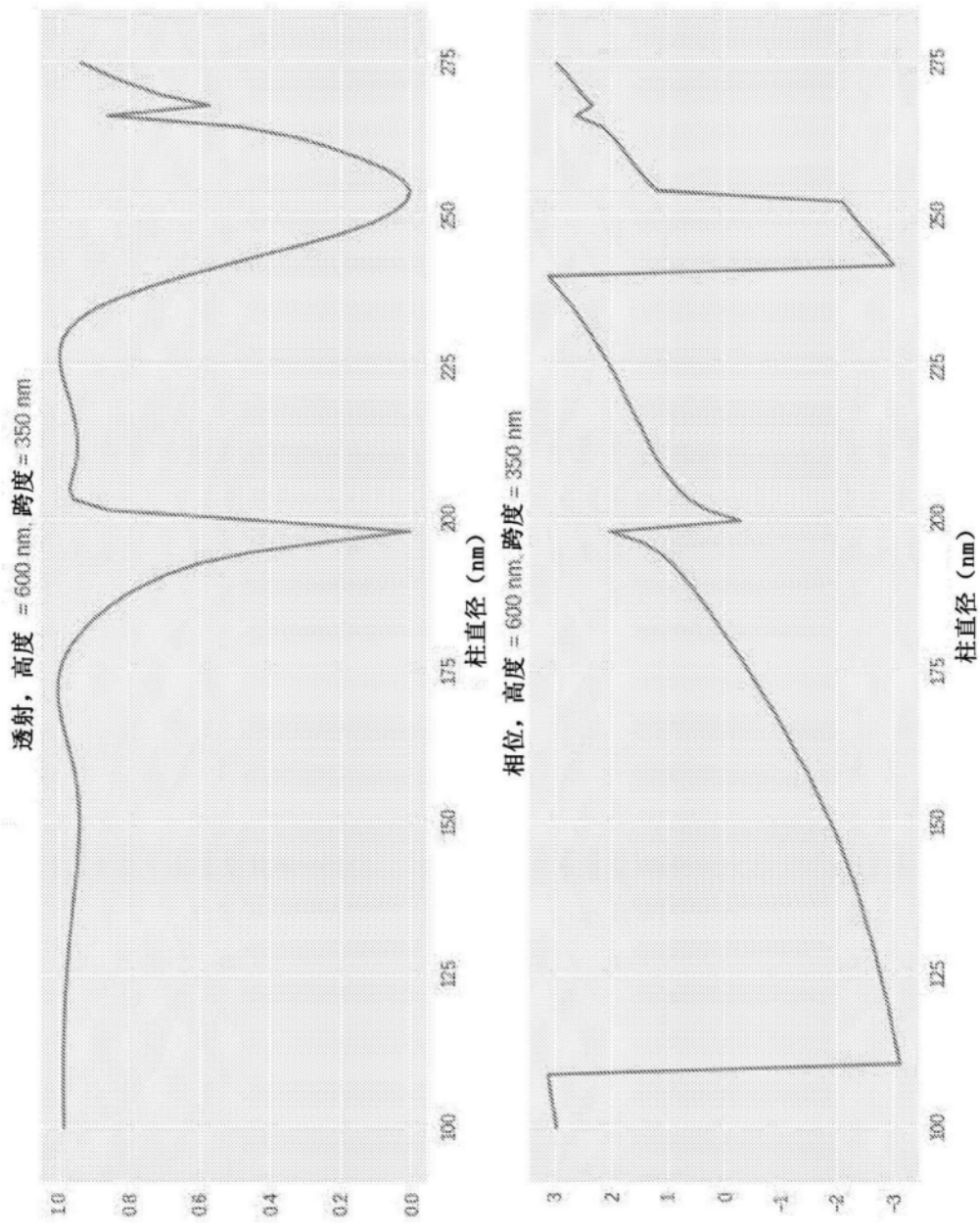


图24