

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2025年2月6日(06.02.2025)



(10) 国際公開番号

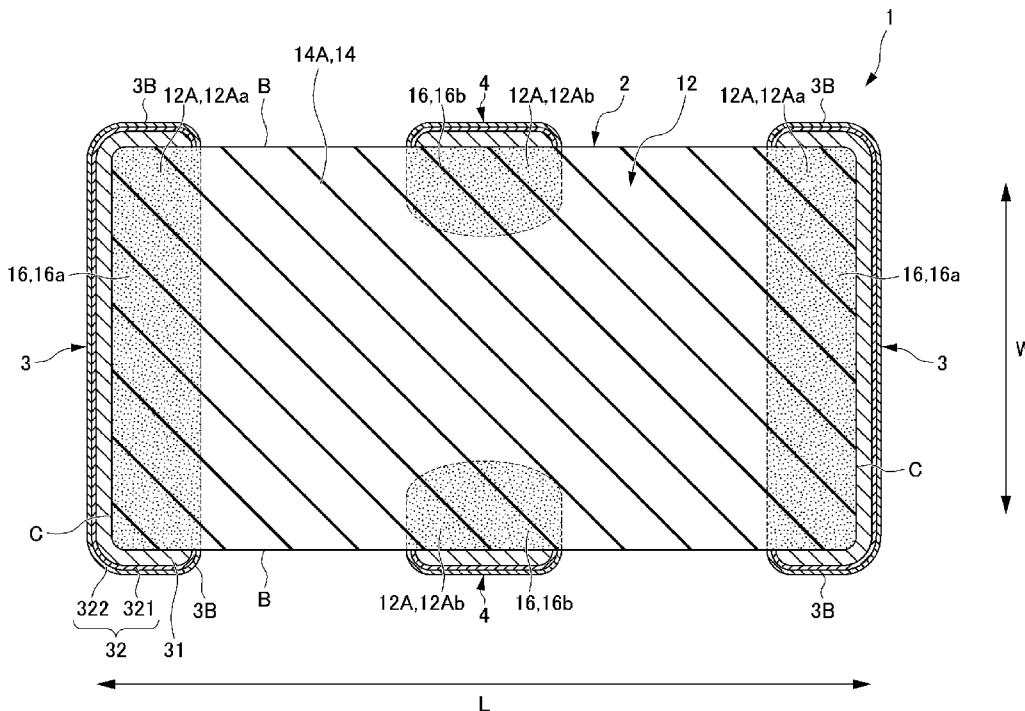
WO 2025/028131 A1

- (51) 国際特許分類:  
H01G 4/30 (2006.01) H01G 4/35 (2006.01)
- (21) 国際出願番号: PCT/JP2024/023950
- (22) 国際出願日: 2024年7月2日(02.07.2024)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2023-126521 2023年8月2日(02.08.2023) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 西林 和博 (NISHIBAYASHI Kazuhiro); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).  
澤田 隆司 (SAWADA Takashi); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 加藤 竜太, 外 (KATO Ryuta et al.); 〒1000005 東京都千代田区丸の内1-7-12 サピアタワー Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ

図6



(57) Abstract: The present invention provides a multilayer ceramic capacitor in which an external electrode does not readily peel away from the multilayer body. Provided is a multilayer ceramic capacitor 1 provided with a multilayer body 2 that has an inner layer part 11 in which a plurality of dielectric layers 14 and internal electrodes 15 are alternately stacked and outer layer parts 12 which are disposed on one side and on the other side of the inner layer part 11 in the stacking direction, and external electrodes 3, 4 that are provided on at least one surface of the multilayer body 2 in a direction



WO 2025/028131 A1

HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

intersecting the stacking direction and include main-surface-side folded-back sections 3A, 4A covering a portion of the outer layer parts 12, wherein a mixture layer 12A of a dielectric and a metal is provided in covered sections 16 of the outer layer parts 12 that are covered by the main-surface-side folded-back sections 3A, 4A.

(57) 要約 : 外部電極が積層体から剥がれにくい積層セラミックコンデンサを提供する。誘電体層 14 と内部電極 15 とが交互に複数積層された内層部 11、及び、前記内層部 11 の積層方向の一方と他方とに配置された外層部 12 を有する積層体 2 と、前記積層体 2 における、前記積層方向と交差する方向の少なくとも一方の面に設けられるとともに、前記外層部 12 の一部を覆う主面側折返部 3A, 4A を含む外部電極 3, 4 と、を備える積層セラミックコンデンサ 1 であって、前記外層部 12 における、前記主面側折返部 3A, 4A によって覆われている被覆部 16 に、誘電体と金属との混合層 12A が設けられている。

## 明 細 書

発明の名称：積層セラミックコンデンサ

### 技術分野

[0001] 本発明は、積層セラミックコンデンサに関する。

### 背景技術

[0002] 昨今、モバイル機器製品を中心として、電子回路ラインの低インピーダンス化が重要となってきた。そして、電子回路ラインの低インピーダンス化のために、デカップリング用途となる三端子の積層セラミックコンデンサが多く用いられる。

三端子の積層セラミックコンデンサは、端面に露出する端面露出内部電極が配置された誘電体層と側面に露出する側面内部電極が配置された誘電体層とが交互に複数層積層された内層部、及び、内層部における積層方向の一方と他方とに配置された外層部を備える積層体と、端面に配置され、端面露出内部電極と接続された端面外部電極、及び、側面に配置され、側面内部電極と接続された側面外部電極を含む外部電極と、を備える（特許文献1参照）。

三端子の積層セラミックコンデンサは、小型化することで、さらに高周波特性における低インピーダンス化が可能となる。小型化による低インピーダンス化は、積層セラミックコンデンサの持つ等価直列インダクタンス（Equivalent Series Inductance、以下「ESL」という）の低下に由来する。

### 先行技術文献

#### 特許文献

[0003] 特許文献1：特開2013-201417号公報

### 発明の概要

#### 発明が解決しようとする課題

[0004] しかし、積層セラミックコンデンサが小型化すると、外部電極と内部電極

との接触面積が小さくなる。ゆえに外部電極の積層体に対する接着力が低下し、外部電極が積層体から剥がれやすくなる。

本発明は、外部電極が積層体から剥がれにくい積層セラミックコンデンサを提供することを目的とする。

### 課題を解決するための手段

[0005] 上記課題を解決するために、本発明の積層セラミックコンデンサは、誘電体層と内部電極とが交互に複数積層された内層部、及び、前記内層部の積層方向の一方と他方とに配置された外層部を有する積層体と、前記積層体における、前記積層方向と交差する方向の少なくとも一方の面に設けられるとともに、前記外層部の一部を覆う主面側折返部を含む外部電極と、を備える積層セラミックコンデンサであって、前記外層部における、前記主面側折返部によって覆われている被覆部に、誘電体と金属との混合層が設けられている、積層セラミックコンデンサを提供する。

### 発明の効果

[0006] 本発明によれば、外部電極が積層体から剥がれにくい積層セラミックコンデンサを提供することができる。

### 図面の簡単な説明

[0007] [図1]積層セラミックコンデンサ1の概略斜視図である。

[図2]積層セラミックコンデンサ1の図1におけるI-I'方向に切断した実施形態の断面図である。

[図3]積層セラミックコンデンサ1の図1におけるII-II'方向に切断した実施形態の断面図である。

[図4]積層セラミックコンデンサ1の端面露出内部電極15Aに沿った断面図である。

[図5]積層セラミックコンデンサ1の側面露出内部電極15Bに沿った断面図である。

[図6]積層セラミックコンデンサ1の図1における、外層部12の部分をIV-IV'方向に切断した実施形態の断面図である。

[図7]積層セラミックコンデンサ1の製造方法における積層体2の製造工程を説明する図である。

[図8]積層セラミックコンデンサ1の製造方法を説明するフローチャートである。

### 発明を実施するための形態

[0008] 以下、本発明の実施形態の積層セラミックコンデンサ1について説明する。図1は、積層セラミックコンデンサ1の概略斜視図である。図2は、積層セラミックコンデンサ1の図1における $||-||$ 方向に切断した実施形態の断面図である。図3は、積層セラミックコンデンサ1の図1における $||-||-||$ 方向に切断した実施形態の断面図である。

[0009] (積層セラミックコンデンサ1)

積層セラミックコンデンサ1は、積層体2と、積層体2の長さ方向Lの両端面Cに設けられた端面外部電極3と、積層体2の幅方向Wの両側面Bに設けられた側面外部電極4とを備える、三端子構造の積層セラミックコンデンサ1である。積層体2は、誘電体層14と内部電極15とが積層された内層部11と、外層部12とを備える。

[0010] なお、本明細書において、積層セラミックコンデンサ1の向きを表わす用語として、積層セラミックコンデンサ1において、誘電体層14と内部電極15とが積層されている方向を積層方向Tとする。積層方向Tと交差し、一対の端面外部電極3が設けられている方向を長さ方向Lとする。長さ方向L及び積層方向Tのいずれにも交差する方向を幅方向Wとする。実施形態においては、積層方向Tと、長さ方向Lと、幅方向Wとは、互いに直交している。

[0011] また、以下の説明において、積層体2の6つの外表面のうち、積層方向Tの両側に設けられた一対の外表面を主面Aとし、積層方向Tに延び且つ幅方向Wの両側に設けられた一対の外表面を側面Bとし、積層方向Tに延び且つ長さ方向Lの両側に設けられた一対の外表面を端面Cとする。

[0012] 積層セラミックコンデンサ1は、図2又は図3に示す、

長さ方向Lの寸法LCが0.10mm以上0.70mm以下、  
幅方向Wの寸法WCが0.05mm以上0.40mm以下、  
積層方向Tの寸法TCが0.10mm以上0.55mm以下である。

[0013] さらに、積層セラミックコンデンサ1の静電容量は、0.022 $\mu$ F以上10 $\mu$ F以下であり、1.0 $\mu$ F以上2.2 $\mu$ F以下が好ましい。また、積層セラミックコンデンサ1のESLは、100MHzで65pH以下であり、1GHzで50pH以下が好ましい。

[0014] なお、積層セラミックコンデンサ1の静電容量は、LCRメーター（Agilent Technologies社製、型番：E4980A）を用いて、1kHz、0.5Vrmsの条件で得ることができる。また、積層セラミックコンデンサ1のESLはネットワークアナライザー（Agilent Technologies社製、型番：E5080A）により、所定の周波数のインピーダンスの測定値から算出して得ることができる。

[0015] （積層体2）

積層体2は、内層部11と、内層部11の積層方向Tの両側に配置される外層部12とを備える。積層体2は、角部及び稜線部に丸みが付けられていることが好ましい。角部は、積層体2の3面が交わる部分であり、稜線部は、積層体2の2面が交わる部分である。

[0016] 積層体2の寸法は、図2又は図3に示す、  
長さ方向Lの寸法LLが0.09mm以上0.69mm以下、  
幅方向Wの寸法WLが0.04mm以上0.39mm以下、  
積層方向Tの寸法TLが0.09mm以上0.54mm以下である。

[0017] （内層部11）

内層部11は、積層方向Tに沿って誘電体層14と内部電極15とが複数層積層されている。

[0018] （誘電体層14）

誘電体層14は、セラミック材料で製造されている。セラミック材料としては、Ca、Zr、Tiのうちの少なくともいずれか1つを含むセラミック

材料を主成分とするものが用いられる。具体的には、例えば、Ca及びZrを含む一般式 $ABO_3$ で表されるペロブスカイト構造を有するセラミック材料を主成分とする。そのようなペロブスカイト構造を有するセラミック材料としては、例えば、 $BaTiO_3$ （チタン酸バリウム）や $CaZrO_3$ （ジルコン酸カルシウム）など挙げられるが、これらに限定されない。また、誘電体層14を形成するセラミック材料の主成分としては、Ca、Zr、Tiの全てを含んでもよい。

[0019]（内部電極15）

内部電極15は、例えばNi、Cu、Ag、Pd、Ag-Pd合金、Au等に代表される金属材料により形成されていることが好ましい。

[0020] 内部電極15は、互いに交互に配置される複数の端面露出内部電極15Aと複数の側面露出内部電極15Bとを有する。端面露出内部電極15Aと側面露出内部電極15Bとを特に区別して説明する必要のない場合、まとめて内部電極15として説明する。

[0021] 図4は、積層セラミックコンデンサ1の端面露出内部電極15Aに沿った断面図である。図5は、積層セラミックコンデンサ1の側面露出内部電極15Bに沿った断面図である。

[0022]（端面露出内部電極15A）

図4に示すように、端面露出内部電極15Aは、積層体2の長さ方向Lの両端面Cの間を延び、幅方向Wの両側面Bからは一定の距離、離間している。端面露出内部電極15Aは、両端面Cの間の中央部に位置する端面对向部15Aaと、端面对向部15Aaから両側の端面Cに延びる端面引出部15Abとを有する。実施形態において端面对向部15Aaと端面引出部15Abとは、幅方向Wの寸法が等しく、端面露出内部電極15Aは端面对向部15Aaと端面引出部15Abとを合わせて全体として略長方形である。端面对向部15Aaから両側の端面Cに延びる端面引出部15Abは、両側の端面Cにそれぞれ延びて積層体2の端面Cに露出し、積層体2の長さ方向Lの両端面Cに設けられた端面外部電極3に接続されている。

[0023] (側面露出内部電極 1 5 B)

図 5 に示すように、側面露出内部電極 1 5 B は、両側面 B 間の中央に位置する側面对向部 1 5 B a と、側面对向部 1 5 B a から両側の側面 B にそれぞれ延びる側面引出部 1 5 B b とを有する。側面对向部 1 5 B a は、積層体 2 よりも一回り小さい略長方形で、幅方向 W の両側面 B からは一定の距離、離間している。

[0024] 側面引出部 1 5 B b の長さ方向 L の寸法は、側面对向部 1 5 B a の長さ方向 L の寸法より小さい。側面引出部 1 5 B b は、両側の側面 B にそれぞれ延びて積層体 2 の側面 B に露出し、積層体 2 の幅方向 W の両側面に設けられた側面外部電極 4 に接続されている。

[0025] 端面对向部 1 5 A a と側面对向部 1 5 B a とは互いに対向し、コンデンサ部を形成している。

[0026] 誘電体層 1 4 は、端面 C に露出する端面露出内部電極 1 5 A が配置された第 1 誘電体層 1 4 A と、側面 B の一部に露出する側面露出内部電極 1 5 B が配置された第 2 誘電体層 1 4 B と、が交互に複数層積層されている。

[0027] (外層部 1 2)

図 2 及び図 3 に戻り、外層部 1 2 は、内層部 1 1 の主面 A 側に配置されている誘電体層である。外層部 1 2 は、内層部 1 1 の誘電体層 1 4 と同じ材料で製造されている。

[0028] (端面外部電極 3)

積層体 2 の両端面 C には端面外部電極 3 が配置されている。端面外部電極 3 には端面露出内部電極 1 5 A の端面引出部 1 5 A b が接続されている。

[0029] (側面外部電極 4)

積層体 2 の両側面 B には側面外部電極 4 が配置されている。側面外部電極 4 には側面露出内部電極 1 5 B の側面引出部 1 5 B b が接続されている。

[0030] 端面外部電極 3 及び側面外部電極 4 は、下地電極層 3 1 と、下地電極層 3 1 上に配置されためっき層 3 2 とを含む。めっき層 3 2 は、下地電極層 3 1 の上に配置された Ni (ニッケル) めっき層 3 2 1 と、Ni めっき層 3 2 1

の上に配置されたSn（錫）めっき層322とを含む。ただし、これに限定されず、端面外部電極3及び側面外部電極4は、例えば、下地電極層31をNiで製造し、その上に、Cuめっき層、Niめっき層、Snめっき層を順に配置した構造であってもよい。

[0031]（折返部）

端面外部電極3は、端面Cだけでなく、主面Aの一部を覆う端面電極主面側折返部3Aと、側面B側の一部を覆う端面電極側面側折返部3Bとを含む。側面外部電極4は、側面Bだけでなく、主面Aの一部を覆う側面電極主面側折返部4Aを含む。端面電極主面側折返部3Aと側面電極主面側折返部4Aとを区別して説明する必要のない場合、まとめて折返部として説明する。

[0032]（混合層）

図6は、積層セラミックコンデンサ1の図1における、外層部12の部分をI-V-I-V方向に切断した実施形態の断面図である。外層部12における、端面外部電極3の端面電極主面側折返部3Aによって覆われた端面側被覆部16aには、端面側混合層12Aaが設けられている。外層部12における、側面外部電極4の側面電極主面側折返部4Aによって覆われた側面側被覆部16bには、側面側混合層12Abが設けられている。

[0033] なお、本明細書において端面側被覆部16aと側面側被覆部16bとを区別して説明する必要のない場合、まとめて被覆部16として説明する。端面側混合層12Aa及び側面側混合層12Abを区別して説明する必要のない場合、まとめて混合層12Aとして説明する。

[0034] 混合層12Aは、誘電体と金属とを含む。誘電体は、実施形態では外層部12を構成する誘電体と同じ誘電体であり、金属は、外部電極を構成する例えば、Cu、Niといった金属と同じ金属が好ましい。

[0035] 混合層12Aにおける、誘電体に対する金属の割合は、0.001mol%以上50mol%以下である。なお、混合層12Aの誘電体に対する金属の割合は、一例として、混合層12Aの断面を研磨によって露出させて、EDX（Energy Dispersive X-ray Spectroscopy）による組成分析を行い、分

析結果より得られた各組成の定量計算値より比率を算出することで測定することができる。

[0036] 図2に示す、幅方向Wの中央において積層方向T及び長さ方向Lを通る断面、図3に示す、長さ方向Lの中央において積層方向T及び幅方向Wを通る断面において、混合層12Aが占める面積は、外層部12における被覆部の全体面積の1%以上99%以下である。なお、図2及び図3においては、混合層12Aが占める面積が、外層部12における被覆部の全体面積の50%程度である場合を図示している。

[0037] なお、本明細書において「外層部12における被覆部」とは、図2及び図3に示した、外層部12のうちの、端面外部電極3の端面電極主面側折返部3Aによって覆われた領域である端面側被覆部16a、及び、側面外部電極4の側面電極主面側折返部4Aによって覆われた領域である側面側被覆部16bを指す。

[0038] (折返部の寸法)

図2に示すように、端面外部電極3の端面電極主面側折返部3Aの主面A上における、端面外部電極3が端面露出内部電極15Aと接続されている端面Cに対して垂直な、長さ方向Lの寸法L1は、0.05mm以上0.20mm以下である。

側面外部電極4の側面電極主面側折返部4Aの主面A上における、側面外部電極4が側面露出内部電極15Bと接続されている側面Bに対して垂直な、幅方向Wの寸法W1は、0.05mm以上0.20mm以下である。

[0039] (積層セラミックコンデンサ1の製造方法)

次に、実施形態の積層セラミックコンデンサ1の製造方法について説明する。図7は積層セラミックコンデンサ1の製造方法における積層体2の製造工程を説明する図である。図8は積層セラミックコンデンサ1の製造方法を説明するフローチャートである。

[0040] (内層部用シート形成工程S1)

第1誘電体層14Aとなるセラミックグリーンシート14A'に、導電性

ペーストにより端面露出内部電極 15 A を形成する。また、同じく第 2 誘電体層 14 B となるセラミックグリーンシート 14 B' に、導電性ペーストにより側面露出内部電極 15 B を形成する。

[0041] セラミックグリーンシート 14 A' 及びセラミックグリーンシート 14 B' は、セラミックス粉末、バインダ及び溶剤を含むセラミックスラリーがキャリアフィルム上においてダイコータ、グラビアコータ、マイクログラビアコータ等を用いてシート状に成形された帯状のシートである。

[0042] 端面露出内部電極 15 A、側面露出内部電極 15 B は、例えば、スクリーン印刷、グラビア印刷、凸版印刷等の印刷によって形成する。

[0043] (外層部用シート形成工程 S 2)

外層部 12 となるセラミックグリーンシートにおける、端面側被覆部 16 a となる部分 16 a' 及び側面側被覆部 16 b となる部分 16 b' に、例えばインクジェット印刷で微量の金属粉を印刷して積層前の外層部用セラミックグリーンシート 12' を作製する。

[0044] (積層工程 S 3)

端面露出内部電極 15 A が配置された第 1 誘電体層 14 A となるセラミックグリーンシート 14 A' と、側面露出内部電極 15 B が配置された第 2 誘電体層 14 B となるセラミックグリーンシート 14 B' とを交互に積層する。

[0045] 続いて、外層部用セラミックグリーンシート 12' を金属粉が印刷された面が外側になるようにして上下に配置して、熱圧着することでマザーブロックを形成する。

[0046] (マザーブロック切断工程 S 4)

次いで、マザーブロックを長さ方向 L と幅方向 W とに切断して分割し、直方体の積層体 2 を複数製造する。

[0047] (外部電極形成工程 S 5)

次に、積層体 2 の両側面 B に側面外部電極 4 を形成する。側面外部電極 4 には側面露出内部電極 15 B の側面引出部 15 B b が接続される。側面外部

電極 4 は、側面 B だけでなく、主面 A の側面 B 側の一部も覆うように形成する。このとき、積層体 2 における、金属粉が印刷された部分 16 b' は、側面外部電極 4 の側面電極主面側折返部 4 A によって覆われて側面側被覆部 16 b となる。

[0048] そして、積層体 2 の両端面 C に端面外部電極 3 を形成する。端面外部電極 3 には端面露出内部電極 15 A の端面引出部 15 A b が接続される。端面外部電極 3 は、端面 C だけでなく、主面 A 及び側面 B の端面 C 側の一部も覆うように形成する。このとき、積層体 2 における、金属粉が印刷された部分 16 a' は、端面外部電極 3 の端面電極主面側折返部 3 A によって覆われて端面側被覆部 16 a となる。

[0049] (焼成工程 S 6)

そして、設定された焼成温度で、窒素雰囲気中で所定時間加熱する。端面外部電極 3 及び側面外部電極 4 を積層体 2 に焼き付けると、外層部用セラミックグリーンシート 12' における、端面側被覆部 16 a 及び側面側被覆部 16 b に印刷された金属粉が、外層部 12 に拡散する。これにより、端面側被覆部 16 a に端面側混合層 12 A a が形成され、側面側被覆部 16 b に側面側混合層 12 A b が形成され、実施形態の積層セラミックコンデンサ 1 が製造される。

[0050] (実施形態の効果)

本実施形態の積層セラミックコンデンサ 1 によると、外層部 12 における、端面外部電極 3 の端面電極主面側折返部 3 A によって覆われた端面側被覆部に、端面側混合層 12 A a が形成される。外層部 12 における、側面外部電極 4 の側面電極主面側折返部 4 A によって覆われた側面側被覆部に、側面側混合層 12 A b が形成される。

[0051] このように、誘電体と金属とが混合された端面側混合層 12 A a が形成されると、端面側混合層 12 A a に含まれる金属が端面外部電極 3 に含まれる金属と結合し、端面外部電極 3 の端面電極主面側折返部 3 A と外層部 12 との密着強度が向上し、よって積層セラミックコンデンサ 1 としての外的応力

に対する強度耐性が向上する。

[0052] 誘電体と金属とが混合された側面側混合層 1 2 A b が形成されると、側面側混合層 1 2 A b に含まれる金属が側面外部電極 4 に含まれる金属と結合し、側面外部電極 4 の側面電極主面側折返部 4 A と外層部 1 2 との密着強度が向上し、よって積層セラミックコンデンサ 1 としての外的応力に対する強度耐性が向上する。

[0053] これにより、端面外部電極 3 及び側面外部電極 4 が、積層体 2 から剥がれにくい積層セラミックコンデンサ 1 を提供することができる。

[0054] 以上、本発明の実施形態について説明したが、本発明は前述した実施形態に限定されることなく、種々の変更及び変形が可能である。

[0055] 例えば、実施形態では三端子の積層セラミックコンデンサ 1 であって、混合層 1 2 A が 2 つの主面 A 側それぞれにおいて、2 つの端面外部電極 3 側及び 2 つの側面外部電極 4 側の 4 か所、合計 8 か所に設けられている例について説明した。しかし、これに限定されず、混合層 1 2 A は、2 つの主面 A 側の一方のみに設けられていてもよい。また、2 つの端面外部電極 3 側及び 2 つの側面外部電極 4 側の 4 か所のうちの全てではなく、一部に設けられていてもよい。

[0056] また、三端子の積層セラミックコンデンサ 1 でなく、二端子の積層セラミックコンデンサであってもよい。すなわち、端面外部電極 3、端面電極主面側折返部 3 A、端面側混合層 1 2 A a を含むが、側面外部電極 4、側面電極主面側折返部 4 A、側面側混合層 1 2 A b を含まない積層セラミックコンデンサであってもよい。

[0057] また、実施形態で混合層 1 2 A は外層部 1 2 に設けられている形態について説明したが、内層部 1 1 の誘電体層 1 4 における折返部により覆われている部分に混合層が形成されていてもよい。

[0058] さらに、本発明は以下のものも含む。

< 1 > 誘電体層と内部電極とが交互に複数積層された内層部、及び、前記内層部の積層方向の一方と他方とに配置された外層部を有する積層体と、

前記積層体における、前記積層方向と交差する方向の少なくとも一方の面に設けられるとともに、前記外層部の一部を覆う主面側折返部を含む外部電極と、

を備える積層セラミックコンデンサであって、

前記外層部における、前記主面側折返部によって覆われている被覆部に、誘電体と金属との混合層が設けられている、積層セラミックコンデンサ。

[0059] <2>前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、

前記内部電極は、

前記積層体の前記長さ方向の一方と他方の面である端面に露出する端面露出内部電極と、

前記積層体の前記幅方向の一方と他方の面である側面に露出する側面露出内部電極と、を備え、

前記外部電極は、

前記積層体の前記端面に設けられ、前記端面露出内部電極に接続される端面外部電極と、

前記積層体の前記側面に設けられ、前記側面露出内部電極に接続される側面外部電極と、

を備える三端子型である、<1>に記載の積層セラミックコンデンサ。

[0060] <3>前記混合層の、前記誘電体に対する前記金属の割合は、0.001m o 1%以上50m o 1%以下である、

<1>又は<2>に記載の積層セラミックコンデンサ。

[0061] <4>前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、

前記積層方向と前記長さ方向とを通る断面、前記積層方向と前記幅方向とを通る断面、及び前記長さ方向と前記幅方向を通る断面のそれぞれにおいて、前記混合層が占める面積は、前記被覆部の全体面積の、1%以上99%以

下である、

<1>から<3>のいずれかに記載の積層セラミックコンデンサ。

[0062] <5>前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、

前記内部電極は、

前記積層体の前記長さ方向の一方と他方の面である端面に露出する端面露出内部電極と、

前記積層体の前記幅方向の一方と他方の面である側面に露出する側面露出内部電極と、を備え、

前記外部電極は、

前記積層体の前記端面に設けられ、前記端面露出内部電極に接続される端面外部電極と、

前記積層体の前記側面に設けられ、前記側面露出内部電極に接続される側面外部電極と、

を備える三端子型であり、

前記主面側折返部は、

前記端面外部電極に含まれる端面電極主面側折返部と、

前記側面外部電極に含まれる側面電極主面側折返部とを有し、

前記被覆部は、

前記端面電極主面側折返部によって覆われた端面側被覆部と、

前記側面電極主面側折返部によって覆われた側面側被覆部とを有し、

前記混合層は、前記端面側被覆部と前記側面側被覆部との両方に設けられている、

<1>から<4>のいずれかに記載の積層セラミックコンデンサ。

[0063] <6>前記外部電極の前記主面側折返部は、前記主面上における、該外部電極が前記内部電極に接続されている面に対して垂直な方向の寸法が0.05~0.20mmである、

<1>から<5>のいずれかに記載の積層セラミックコンデンサ。

- [0064] <7>前記積層方向の寸法が、0.55mm以下である、  
<1>から<6>のいずれかに記載の積層セラミックコンデンサ。
- [0065] <8>前記積層方向と交差する長さ方向の寸法が、0.10mm以上0.70mm以下、  
前記積層方向及び前記長さ方向と交差する幅方向の寸法が、0.05mm以上0.40mm以下である、  
<1>から<7>のいずれかに記載の積層セラミックコンデンサ。
- [0066] <9>前記外部電極は、Niを含む、  
<1>から<8>のいずれかに記載の積層セラミックコンデンサ。
- [0067] <10>静電容量が、0.022 $\mu$ F以上、10 $\mu$ F以下である、  
<1>から<9>のいずれかに記載の積層セラミックコンデンサ。
- [0068] <11>等価直列インダクタンスが、100MHzで65pH以下、1GHzで50pH以下である、  
<1>から<10>のいずれかに記載の積層セラミックコンデンサ。

### 符号の説明

- [0069] 1 積層セラミックコンデンサ  
3 端面外部電極  
3A 端面電極主面側折返部  
3B 端面電極側面側折返部  
4 側面外部電極  
4A 側面電極主面側折返部  
11 内層部  
12 外層部  
12A 混合層  
12Aa 端面側混合層  
12Ab 側面側混合層  
14 誘電体層  
14A 第1誘電体層

- 1 4 B 第2誘電体層
- 1 5 内部電極
- 1 5 A 端面露出内部電極
- 1 5 A a 端面对向部
- 1 5 A b 端面引出部
- 1 5 B 側面露出内部電極
- 1 5 B a 側面对向部
- 1 5 B b 側面引出部
- 1 6 被覆部
- 1 6 a 端面側被覆部
- 1 6 b 側面側被覆部

## 請求の範囲

- [請求項1] 誘電体層と内部電極とが交互に複数積層された内層部、及び、前記内層部の積層方向の一方と他方とに配置された外層部を有する積層体と、
- 前記積層体における、前記積層方向と交差する方向の少なくとも一方の面に設けられるとともに、前記外層部の一部を覆う主面側折返部を含む外部電極と、
- を備える積層セラミックコンデンサであって、
- 前記外層部における、前記主面側折返部によって覆われている被覆部に、誘電体と金属との混合層が設けられている、
- 積層セラミックコンデンサ。
- [請求項2] 前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、
- 前記内部電極は、
- 前記積層体の前記長さ方向の一方と他方の面である端面に露出する端面露出内部電極と、
- 前記積層体の前記幅方向の一方と他方の面である側面に露出する側面露出内部電極と、を備え、
- 前記外部電極は、
- 前記積層体の前記端面に設けられ、前記端面露出内部電極に接続される端面外部電極と、
- 前記積層体の前記側面に設けられ、前記側面露出内部電極に接続される側面外部電極と、
- を備える三端子型である、請求項1に記載の積層セラミックコンデンサ。
- [請求項3] 前記混合層の、前記誘電体に対する前記金属の割合は、 $0.001 \text{ m o l } \%$ 以上 $50 \text{ m o l } \%$ 以下である、
- 請求項1または請求項2に記載の積層セラミックコンデンサ。

[請求項4] 前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、  
前記積層方向と前記長さ方向とを通る断面、前記積層方向と前記幅方向とを通る断面、及び前記長さ方向と前記幅方向を通る断面のそれぞれにおいて、前記混合層が占める面積は、前記被覆部の全体面積の、1%以上99%以下である、  
請求項1から請求項3のいずれか1項に記載の積層セラミックコンデンサ。

[請求項5] 前記積層体における、前記積層方向と交差する方向を長さ方向、前記積層方向及び前記長さ方向と交差する方向を幅方向としたときに、  
前記内部電極は、  
前記積層体の前記長さ方向の一方と他方の面である端面に露出する端面露出内部電極と、  
前記積層体の前記幅方向の一方と他方の面である側面に露出する側面露出内部電極と、を備え、  
前記外部電極は、  
前記積層体の前記端面に設けられ、前記端面露出内部電極に接続される端面外部電極と、  
前記積層体の前記側面に設けられ、前記側面露出内部電極に接続される側面外部電極と、  
を備える三端子型であり、  
前記主面側折返部は、  
前記端面外部電極に含まれる端面電極主面側折返部と、  
前記側面外部電極に含まれる側面電極主面側折返部とを有し、  
前記被覆部は、  
前記端面電極主面側折返部によって覆われた端面側被覆部と、  
前記側面電極主面側折返部によって覆われた側面側被覆部とを有し、

前記混合層は、前記端面側被覆部と前記側面側被覆部との両方に設けられている、

請求項1から請求項4のいずれか1項に記載の積層セラミックコンデンサ。

[請求項6] 前記外部電極の前記主面側折返部は、主面上における、該外部電極が前記内部電極に接続されている面に対して垂直な方向の寸法が0.05mm以上0.20mm以下である、  
請求項1から請求項5のいずれか1項に記載の積層セラミックコンデンサ。

[請求項7] 前記積層方向の寸法が、0.10mm以上0.55mm以下である、  
請求項1から請求項6のいずれか1項に記載の積層セラミックコンデンサ。

[請求項8] 前記積層方向と交差する長さ方向の寸法が、0.10mm以上0.70mm以下、  
前記積層方向及び前記長さ方向と交差する幅方向の寸法が、0.05mm以上0.40mm以下である、  
請求項1から請求項7のいずれか1項に記載の積層セラミックコンデンサ。

[請求項9] 前記外部電極は、Niを含む、  
請求項1から請求項8のいずれか1項に記載の積層セラミックコンデンサ。

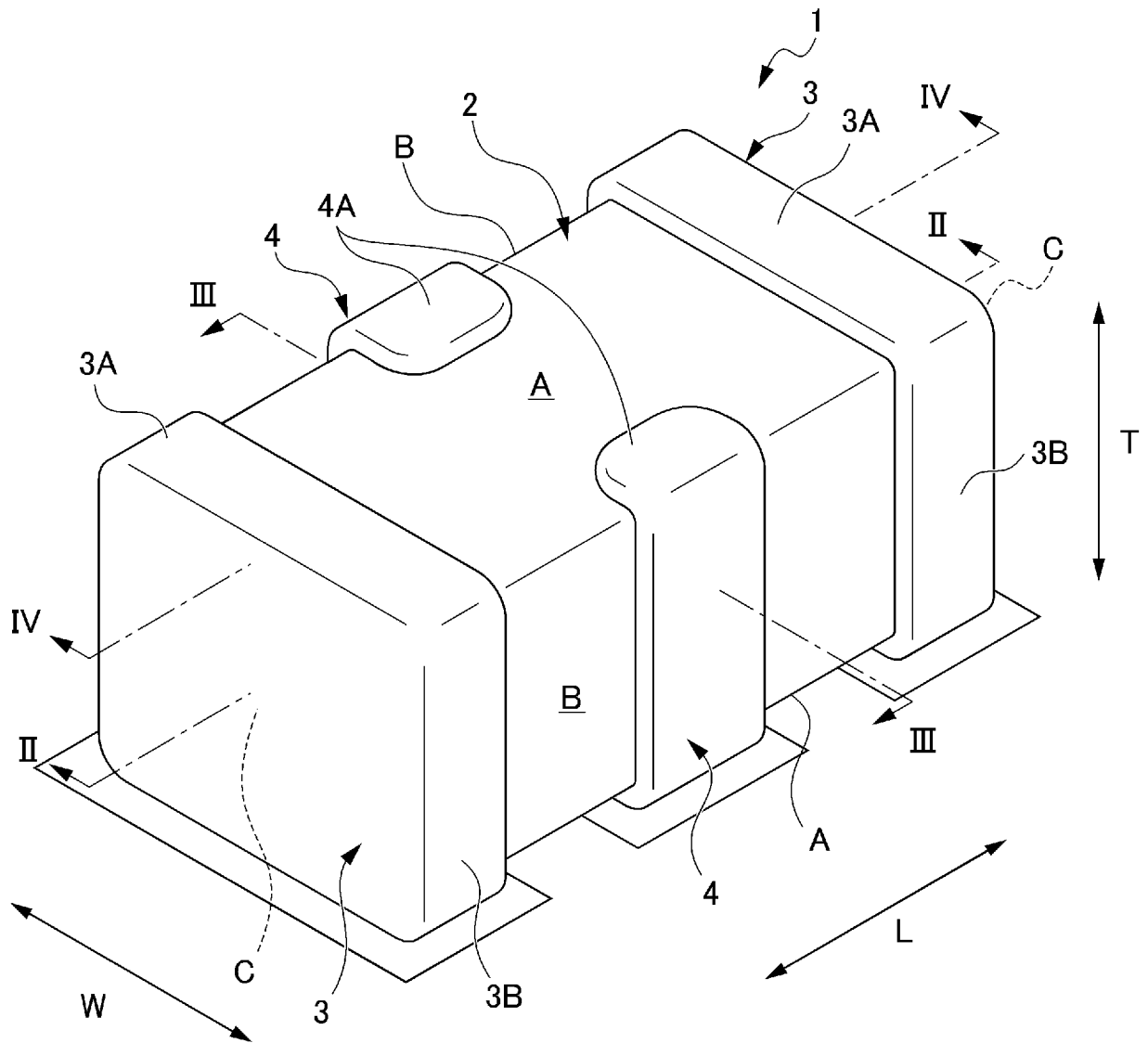
[請求項10] 静電容量が、0.022 $\mu$ F以上、10 $\mu$ F以下である、  
請求項1から請求項9のいずれか1項に記載の積層セラミックコンデンサ。

[請求項11] 等価直列インダクタンスが、100MHzで65pH以下、1GHzで50pH以下である、  
請求項1から請求項10のいずれか1項に記載の積層セラミックコン

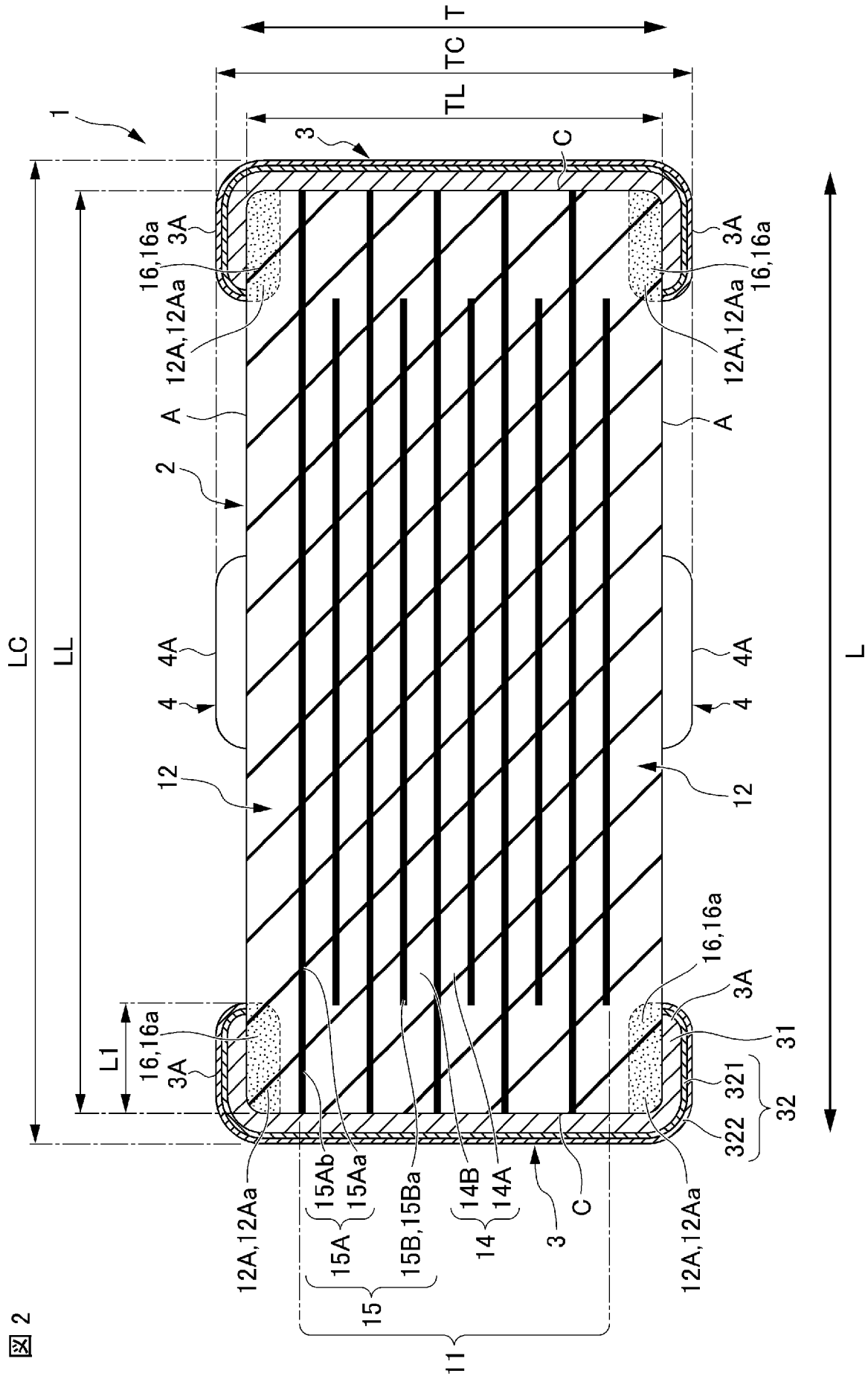
デンサ。

[図1]

図 1

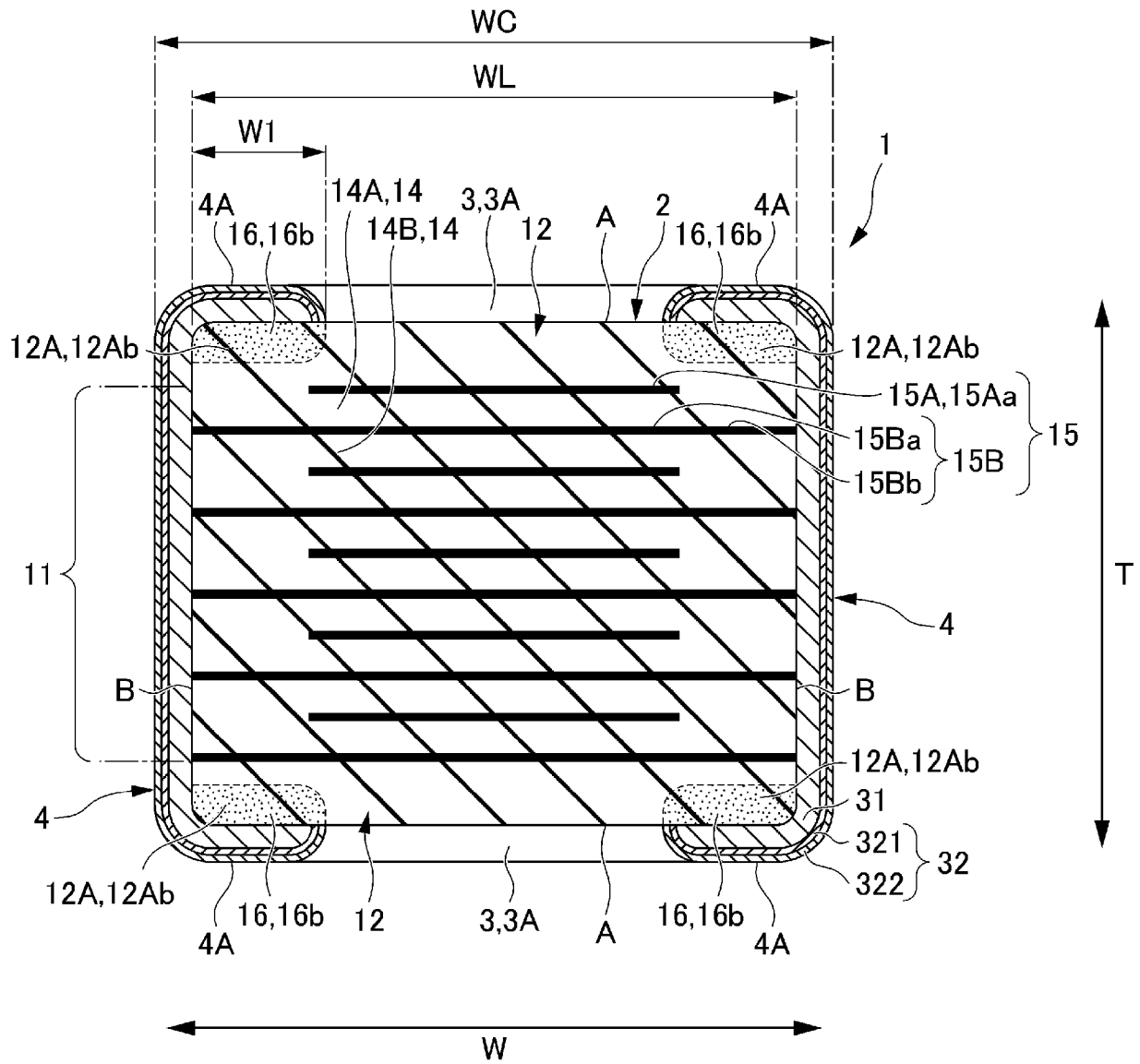


[図2]

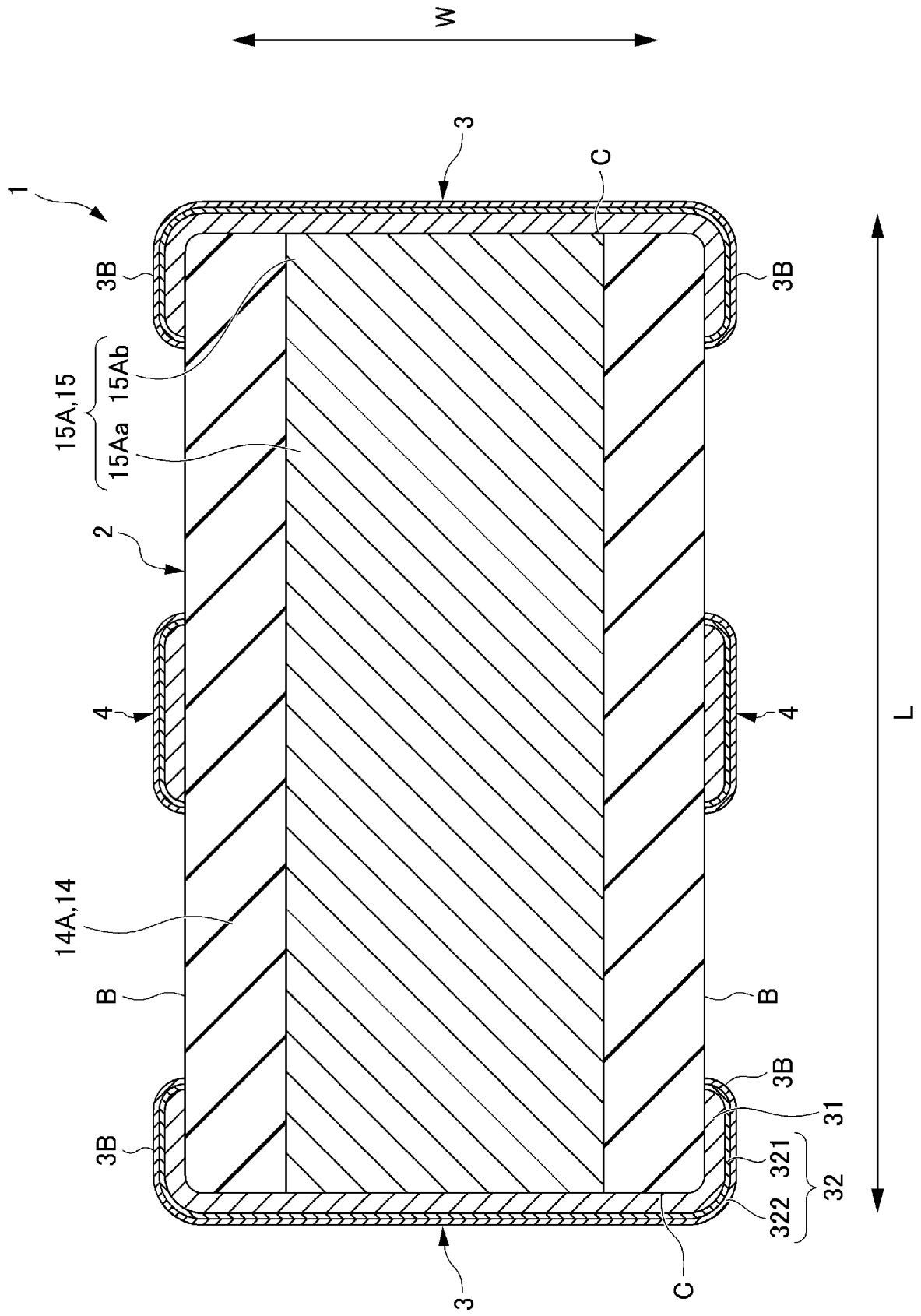


[図3]

図 3



[図4]



[図4]

[図5]

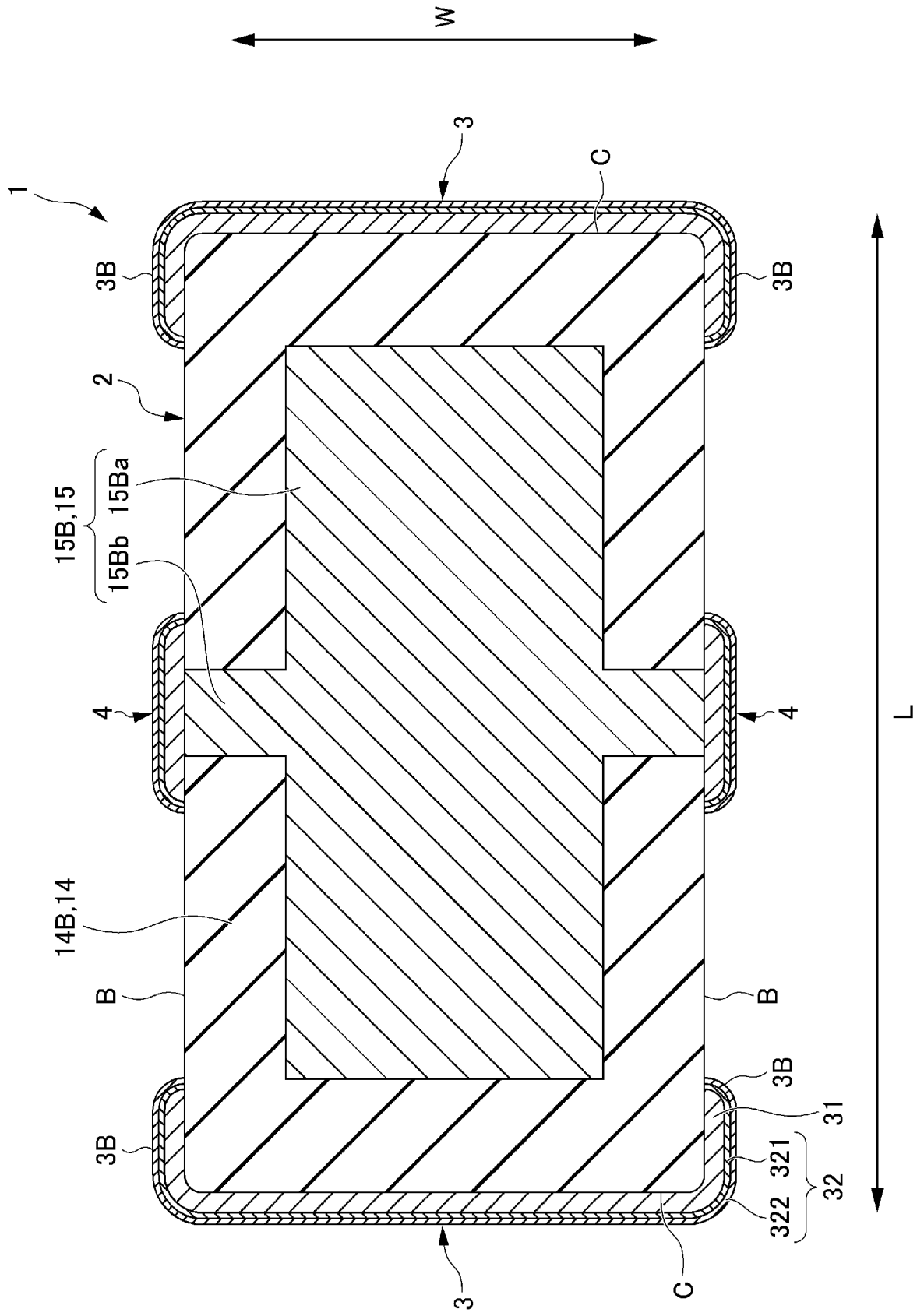
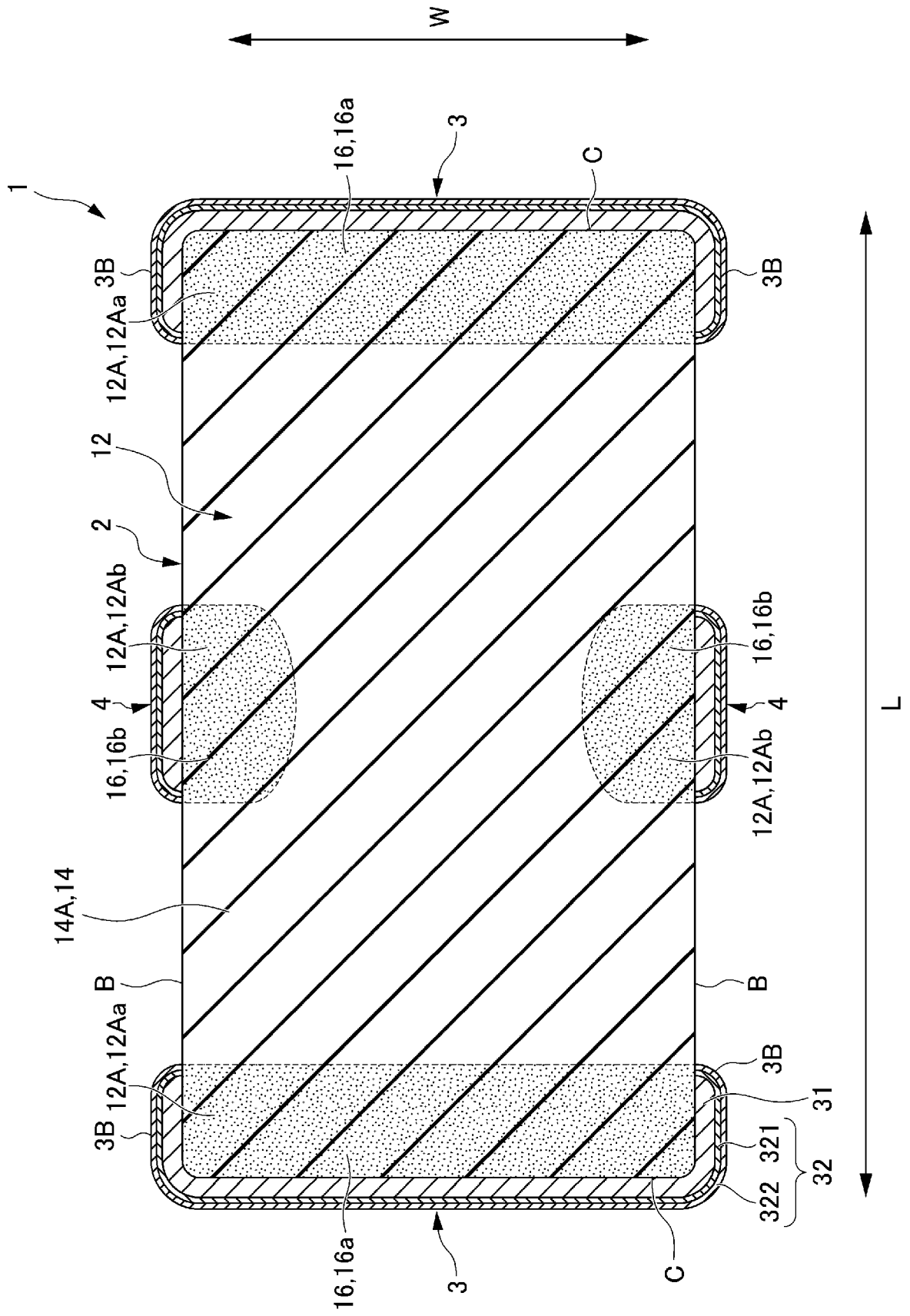


図5

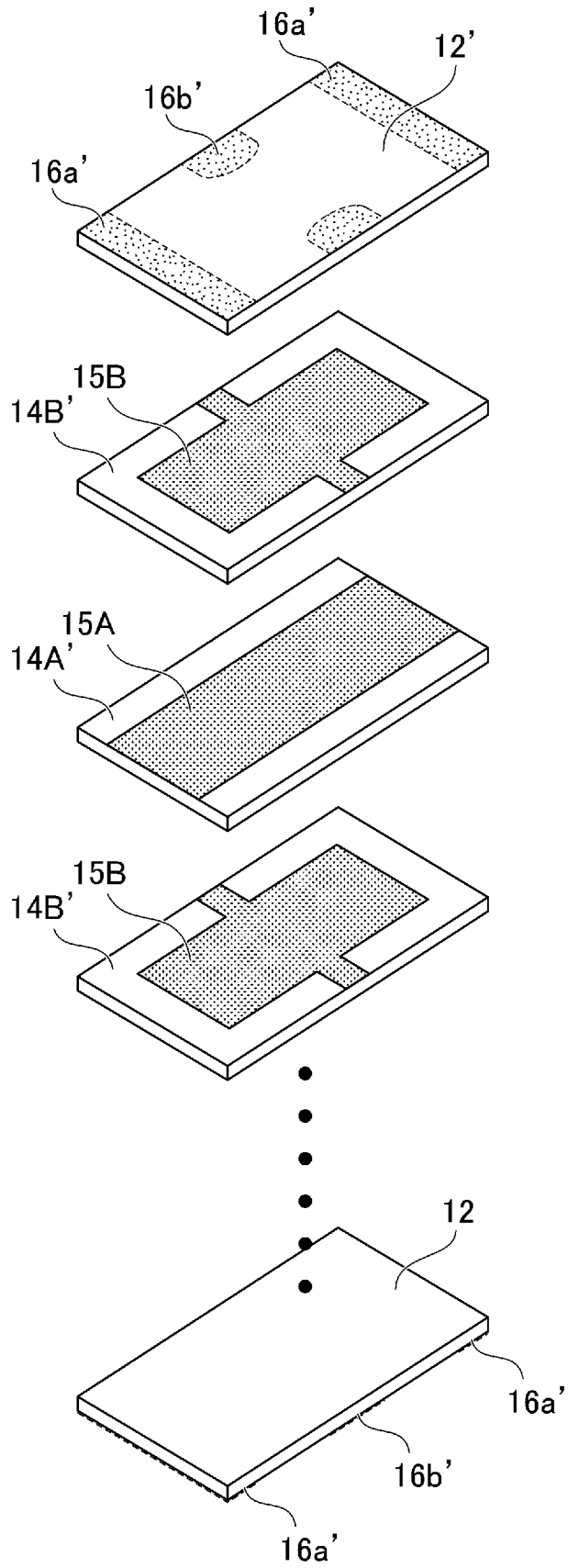
[図6]



[図6]

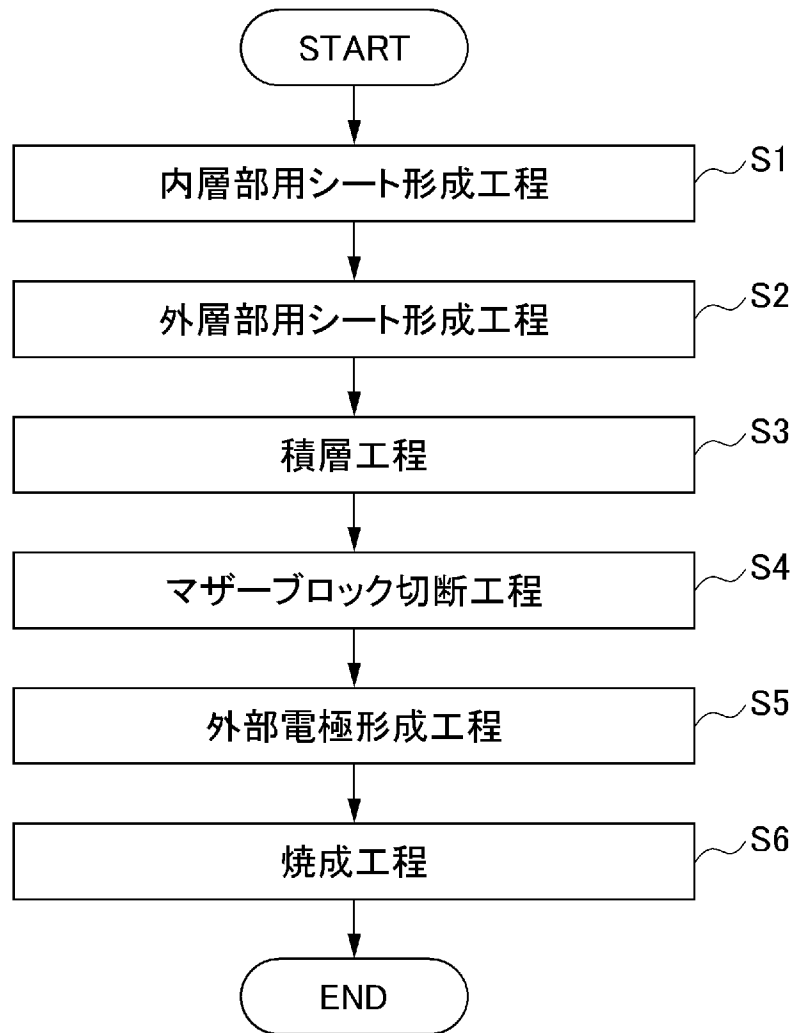
[図7]

図 7



[図8]

図 8



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/023950

**A. CLASSIFICATION OF SUBJECT MATTER****H01G 4/30**(2006.01)i; **H01G 4/35**(2006.01)i

FI: H01G4/30 201L; H01G4/30 201G; H01G4/30 201K; H01G4/30 512; H01G4/30 515; H01G4/30 516; H01G4/30 550; H01G4/35 331

According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**

Minimum documentation searched (classification system followed by classification symbols)

H01G4/30; H01G4/35

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996  
Published unexamined utility model applications of Japan 1971-2024  
Registered utility model specifications of Japan 1996-2024  
Published registered utility model applications of Japan 1994-2024

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 6-151234 A (TAIYO YUDEN CO., LTD.) 31 May 1994 (1994-05-31) paragraphs [0002]-[0022], fig. 1-4	1, 9
Y		2-8, 10-11
Y	JP 2022-187374 A (MURATA MANUFACTURING CO., LTD.) 19 December 2022 (2022-12-19) paragraphs [0195]-[0205], fig. 20-23	2-8, 10-11
A	JP 2023-33089 A (SAMSUNG ELECTRO MECH) 09 March 2023 (2023-03-09)	1-11
A	JP 2023-91706 A (SAMSUNG ELECTRO MECH) 30 June 2023 (2023-06-30)	1-11
A	JP 5-129152 A (TAIYO YUDEN CO., LTD.) 25 May 1993 (1993-05-25)	1-11
A	JP 7-201636 A (TAIYO YUDEN CO., LTD.) 04 August 1995 (1995-08-04)	1-11

 Further documents are listed in the continuation of Box C.
 See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“D” document cited by the applicant in the international application

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

03 September 2024

Date of mailing of the international search report

17 September 2024

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)  
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915  
Japan

Authorized officer

Telephone No.

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2024/023950</b>
---

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 6-151234 A	31 May 1994	(Family: none)	
JP 2022-187374 A	19 December 2022	US 2022/0392709 A1 paragraphs [0233]-[0243], fig. 20-23 CN 115512969 A	
JP 2023-33089 A	09 March 2023	US 2023/0070629 A1 CN 115719675 A KR 10-2023-0031615 A	
JP 2023-91706 A	30 June 2023	US 2023/0197349 A1 CN 116313517 A KR 10-2023-0093745 A	
JP 5-129152 A	25 May 1993	(Family: none)	
JP 7-201636 A	04 August 1995	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i; H01G 4/35(2006.01)i FI: H01G4/30 201L; H01G4/30 201G; H01G4/30 201K; H01G4/30 512; H01G4/30 515; H01G4/30 516; H01G4/30 550; H01G4/35 331		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30; H01G4/35 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922 - 1996年 日本国公開実用新案公報 1971 - 2024年 日本国実用新案登録公報 1996 - 2024年 日本国登録実用新案公報 1994 - 2024年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 6-151234 A (太陽誘電株式会社) 31.05.1994 (1994 - 05 - 31) 段落[0002]-[0022], 図1-4	1, 9
Y		2-8, 10-11
Y	JP 2022-187374 A (株式会社村田製作所) 19.12.2022 (2022 - 12 - 19) 段落[0195]-[0205], 図20-23	2-8, 10-11
A	JP 2023-33089 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 09.03.2023 (2023 - 03 - 09)	1-11
A	JP 2023-91706 A (サムソン エレクトロメカニクス カンパニーリミテッド.) 30.06.2023 (2023 - 06 - 30)	1-11
A	JP 5-129152 A (太陽誘電株式会社) 25.05.1993 (1993 - 05 - 25)	1-11
A	JP 7-201636 A (太陽誘電株式会社) 04.08.1995 (1995 - 08 - 04)	1-11
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “D” 国際出願で出願人が先行技術文献として記載した文献 “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日	03.09.2024	国際調査報告の発送日 17.09.2024
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官）  鈴木 駿平 5D 5588  電話番号 03-3581-1101 内線 3549	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2024/023950

引用文献	公表日	パテントファミリー文献	公表日
JP 6-151234 A	31.05.1994	(ファミリーなし)	
JP 2022-187374 A	19.12.2022	US 2022/0392709 A1 段落[0233]-[0243], 図 20-23 CN 115512969 A	
JP 2023-33089 A	09.03.2023	US 2023/0070629 A1 CN 115719675 A KR 10-2023-0031615 A	
JP 2023-91706 A	30.06.2023	US 2023/0197349 A1 CN 116313517 A KR 10-2023-0093745 A	
JP 5-129152 A	25.05.1993	(ファミリーなし)	
JP 7-201636 A	04.08.1995	(ファミリーなし)	