

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月18日(18.04.2024)



(10) 国際公開番号

WO 2024/079980 A1

(51) 国際特許分類:

H05B 45/54 (2020.01) H05B 47/105 (2020.01)
B60Q 11/00 (2006.01) H05B 47/16 (2020.01)
H05B 45/14 (2020.01) H05B 47/23 (2020.01)
H05B 45/325 (2020.01) H05B 47/25 (2020.01)
H05B 45/44 (2020.01)

(21) 国際出願番号: PCT/JP2023/029700

(22) 国際出願日: 2023年8月17日(17.08.2023)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2022-165470 2022年10月14日(14.10.2022) JP

(71) 出願人: ローム株式会社 (ROHM CO., LTD.)
[JP/JP]; 〒6158585 京都府京都市右京区西院
溝崎町2-1番地 Kyoto (JP).

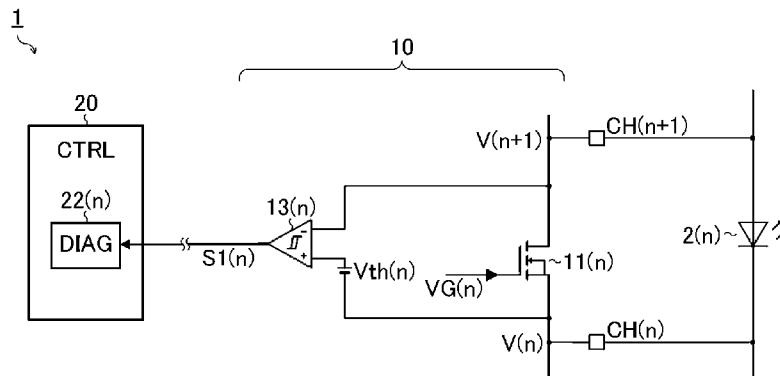
(72) 発明者: ▲高 ▼木元 伸輔 (TAKAGIMOTO
Shinsuke); 〒6158585 京都府京都市右京区西院
溝崎町2-1番地 ローム株式会社内 Kyoto (JP).

(74) 代理人: 弁理士法人 佐野特許事務所 (SANO
PATENT OFFICE); 〒5400032 大阪府大阪市
中央区天満橋京町2-6 天満橋八千代
ビル別館5F Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,
EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR,
HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,
KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, MG, MK, MN, MU, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,

(54) Title: SEMICONDUCTOR DEVICE, LIGHT EMITTING DEVICE, AND VEHICLE

(54) 発明の名称: 半導体装置、発光装置、車両



(57) Abstract: A semiconductor device 1 comprises: a switch element 11(n) connected in parallel to a light emitting element 2(n); a detection circuit 13(n) that compares the voltage $V(n+1)-V(n)$ between both ends of the switch element 11(n) to a prescribed threshold voltage V_{th} and generates a detection signal $S1(n)$; and a failure diagnosis circuit 22(n) that performs diagnosis of whether the switch element 11(n) is stuck in an OFF state by monitoring the detection signal $S1(n)$ at a timing when the drive signal $V_G(n)$ of the switch element 11(n) is at a logic level when ON.

(57) 要約: 半導体装置 1 は、発光素子 2 (n) に対して並列に接続されるスイッチ素子 11 (n) と、スイッチ素子 11 (n) の両端間電圧 $V(n+1) - V(n)$ と所定の閾値電圧 V_{th} とを比較して検出信号 $S1(n)$ を生成する検出回路 13 (n) と、スイッチ素子 11 (n) の駆動信号 $V_G(n)$ がオン時の論理レベルとされているタイミングで検出信号 $S1(n)$ を監視することによりスイッチ素子 11 (n) のオフ固着診断を行う故障診断回路 22 (n) と、を備える。

[続葉有]

SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：半導体装置、発光装置、車両

技術分野

[0001] 本開示は、半導体装置、及び、これを用いた発光装置並びに車両に関する。

背景技術

[0002] L E D [light emitting diode] 素子などの発光素子を点灯／消灯する半導体装置（例えばマトリクススイッチ I C [integrated circuit] 又はバイパススイッチ I C）には、発光素子の故障（短絡など）を検出するための検出回路が内蔵されている。

[0003] なお、上記に関連する従来技術の一例としては、特許文献 1 を挙げることができる。

先行技術文献

特許文献

[0004] 特許文献1：特開 2 0 1 6 － 1 7 5 5 8 2 号公報

発明の概要

発明が解決しようとする課題

[0005] しかしながら、従来の半導体装置は、故障検出率の向上について検討の余地があった。

課題を解決するための手段

[0006] 例えば、本明細書中に開示されている半導体装置は、発光素子に対して並列に接続されるように構成されたスイッチ素子と、前記スイッチ素子の両端間電圧と所定の閾値電圧とを比較して検出信号を生成するように構成された検出回路と、前記スイッチ素子の駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子のオフ固着診断を行うように構成された故障診断回路と、を備える。

[0007] また、例えば、本明細書中に開示されている半導体装置は、発光素子に対

して直列に接続されるように構成されたスイッチ素子又は電流源と、前記スイッチ素子又は前記電流源の両端間電圧と所定の閾値電圧とを比較して検出信号を生成するように構成された検出回路と、前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行うように構成された故障診断回路と、を備える。

[0008] また、例えば、本明細書中に開示されている半導体装置は、発光素子に対して直列に接続されるように構成されたスイッチ素子又は電流源と、前記スイッチ素子又は前記電流源に流れる駆動電流を検出するように構成された検出回路と、前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行い、前記スイッチ素子又は前記電流源の駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオフ固着診断を行うように構成された故障診断回路と、を備える。

[0009] なお、その他の特徴、要素、ステップ、利点、及び、特性については、以下に続く発明を実施するための形態及びこれに関する添付の図面によって、さらに明らかとなる。

発明の効果

[0010] 本開示によれば、故障検出率を高めることのできる半導体装置、及び、これを用いた発光装置並びに車両を提供することが可能となる。

図面の簡単な説明

[0011] [図1]図1は、発光装置の第1構成例を示す図である。

[図2]図2は、半導体装置の第1実施形態を示す図である。

[図3]図3は、故障診断の第1例（正常時）を示す図である。

[図4]図4は、故障診断の第2例（LED短絡時）を示す図である。

[図5]図5は、故障診断の第3例（SWオン固着時）を示す図である。

[図6]図6は、故障診断の第4例（SWオフ固着時）を示す図である。

[図7]図 7 は、発光装置の第 2 構成例を示す図である。

[図8]図 8 は、半導体装置の第 2 実施形態を示す図である。

[図9]図 9 は、故障診断の第 5 例（正常時）を示す図である。

[図10]図 10 は、故障診断の第 6 例（LED 短絡時）を示す図である。

[図11]図 11 は、故障診断の第 7 例（LED オープン時）を示す図である。

[図12]図 12 は、故障診断の第 8 例（CS オン固着時）を示す図である。

[図13]図 13 は、故障診断の第 9 例（CS オフ固着時）を示す図である。

[図14]図 14 は、半導体装置の第 3 実施形態を示す図である。

[図15]図 15 は、故障診断の第 10 例（正常時）を示す図である。

[図16]図 16 は、故障診断の第 11 例（CS オン固着時）を示す図である。

[図17]図 17 は、故障診断の第 12 例（CS オフ固着時）を示す図である。

[図18]図 18 は、発光装置が搭載され得る車両の外観（前面）を示す図である。

[図19]図 19 は、発光装置が搭載され得る車両の外観（背面）を示す図である。

発明を実施するための形態

[0012] <発光装置（第 1 構成例）>

図 1 は、発光装置の第 1 構成例を示す図である。本構成例の発光装置 100 は、半導体装置 1 と、発光素子 2（0）～2（7）と、を備える。発光装置 100 は、例えば、車両のヘッドランプ、テールランプ、ストップランプ、ターンランプ、又は、室内ランプ（インパネランプなど）であってもよい。

[0013] 半導体装置 1 は、発光素子 2（0）～2（7）それぞれの短絡／非短絡を切り替えるマトリクススイッチ IC（バイパススイッチ IC）である。なお、半導体装置 1 は、装置外部との電氣的な接続を確立するための手段として複数の外部端子（本図では外部端子 CH（0）～CH（8））を備えている。

[0014] 発光素子 2（0）～2（7）は、それぞれ、駆動電流 ILED の流れる電

流経路上に設けられた直列発光体である。発光素子 2 (0) ~ 2 (7) を個別に見た場合、それぞれを単一の LED 素子として理解することもできるし、或いは、複数の LED 素子を直列又は並列に組み合わせた発光素子集合体として理解することもできる。

[0015] なお、発光素子 2 (n) (ただし $n = 0, 1, \dots, 7$ 、以下も同様) のカソードは、半導体装置 1 の外部端子 CH (n) に接続されている。一方、発光素子 2 (n) のアノードは、半導体装置 1 の外部端子 CH (n + 1) に接続されている。

[0016] また、本図では明示されていないが、発光装置 100 は、上記の駆動電流 I LED を生成する半導体装置 (いわゆる LED ドライバ IC) を備えていてもよい。

[0017] <半導体装置>

引き続き、図 1 を参照しながら半導体装置 1 の内部構成について説明する。本構成例の半導体装置 1 には、スイッチ回路 10 と制御回路 20 が内蔵されている。

[0018] スwitch回路 10 は、スイッチ素子 11 (0) ~ 11 (7) (本図では、NMOSFET [N-channel type metal oxide semiconductor field effect transistor]) と、ドライバ 12 (0) ~ 12 (7) と、検出回路 13 (0) ~ 13 (7) と、レベルシフタ 14 (0) ~ 14 (7) を含む。また、制御回路 20 は、PWM [pulse width modulation] 調光回路 21 (0) ~ 21 (7) を含む。

[0019] スwitch素子 11 (n) は、発光素子 2 (n) に対して並列に接続されている。本図に即して具体的に述べると、スイッチ素子 11 (n) のソースは、外部端子 CH (n) に接続されている。スイッチ素子 11 (n) のドレインは、外部端子 CH (n + 1) に接続されている。スイッチ素子 11 (n) のゲートは、駆動信号 VG (n) の印加端 (=ドライバ 12 (n) の出力端) に接続されている。

[0020] このように接続されたスイッチ素子 11 (n) は、駆動信号 VG (n) が

ハイレベルであるときにオン状態となり、駆動信号 $V_G(n)$ がローレベルであるときにオフ状態となる。なお、スイッチ素子 $11(n)$ がオン状態であるときには、発光素子 $2(n)$ の両端間が短絡状態となる。従って、発光素子 $2(n)$ が消灯状態(=点灯不能状態)となる。一方、スイッチ素子 $11(n)$ がオフ状態であるときには、発光素子 $2(n)$ の両端間が非短絡状態となる。従って、発光素子 $2(n)$ が点灯状態(=点灯可能状態)となる。

[0021] ドライバ $12(n)$ は、PWM調光回路 $21(n)$ から出力される制御信号 $S4(n)$ (より正確には、レベルシフタ $14(n)$ から出力されるレベルシフト済みの制御信号 $S5(n)$)に応じて駆動信号 $V_G(n)$ を生成する。例えば、ドライバ $12(n)$ は、制御信号 $S4(n)$ がハイレベルであるときに駆動信号 $V_G(n)$ をハイレベルとし、制御信号 $S4(n)$ がローレベルであるときに駆動信号 $V_G(n)$ をローレベルとする。

[0022] また、ドライバ $12(n)$ は、検出回路 $13(n)$ から出力される検出信号 $S2(n)$ に応じて駆動信号 $V_G(n)$ の論理レベルを強制的に固定する機能も備えている。

[0023] 検出回路 $13(n)$ は、スイッチ素子 $11(n)$ の両端間電圧を監視して検出信号 $S1(n)$ 及び $S2(n)$ を生成する。スイッチ素子 $11(n)$ の両端間電圧は、外部端子 $CH(n)$ に現れるノード電圧 $V(n)$ と、外部端子 $CH(n+1)$ に現れるノード電圧 $V(n+1)$ との差分電圧 $V(n+1) - V(n)$ として検出される。なお、検出信号 $S1(n)$ 及び $S2(n)$ は、同一信号であってもよい。

[0024] レベルシフタ $14(n)$ は、制御回路 20 と、ドライバ $12(n)$ および検出回路 $13(n)$ との間に設けられている。レベルシフタ $14(n)$ は、PWM調光回路 $21(n)$ から出力される制御信号 $S4(n)$ の信号レベルをシフトさせることによりレベルシフト済みの制御信号 $S5(n)$ を生成する。そして、レベルシフタ $14(n)$ は、レベルシフト済みの制御信号 $S5(n)$ をドライバ $12(n)$ に出力する。また、レベルシフタ $14(n)$ は

、検出回路13 (n) から出力される検出信号S1 (n) の信号レベルをシフトさせることによりレベルシフト済みの検出信号S3 (n) を生成する。そして、レベルシフタ14 (n) は、レベルシフト済みの検出信号S3 (n) を制御回路20に出力する。

[0025] PWM調光回路21 (n) は、発光素子2 (n) の輝度に応じたオンデューティDon (=パルス周期に対するオン期間の比率) の制御信号S4 (n) を生成する。先にも述べたように、発光素子2 (n) は、スイッチ素子11 (n) がオン状態であるときに消灯状態 (=点灯不能状態) となり、スイッチ素子11 (n) がオフ状態であるときに点灯状態 (=点灯可能状態) となる。従って、発光素子2 (n) をフル点灯 (輝度100%) すべきときには、制御信号S4 (n) のオンデューティDonが0% (常にローレベル) に設定される。一方、発光素子2 (n) を消灯すべきときには、制御信号S4 (n) のオンデューティDonが100% (常にハイレベル) に設定される。

[0026] <故障検出率に関する考察>

ところで、半導体装置1が車載用途である場合には、機能安全に関する厳しい国際規格を満たさなければならない。例えば、上記国際規格の一つであるISO [international organization for standardization] 26262に準拠するためには、故障モード影響診断解析 (いわゆるFMEA [failure modes effects and diagnostics analysis]) による半導体装置1の故障分析が必要となる。

[0027] そのためには、システムで要求される安全レベルに応じて、半導体装置1に外付けされる発光素子2 (n) の故障検出 (LED短絡検出) を行うだけでなく、半導体装置1に内蔵される内部素子及び内部回路の故障検出率を高める必要がある。

[0028] なお、半導体装置1の故障検出率は、素子面積の案分で算出される。従って、例えば、素子面積の大きいスイッチ素子11 (n) の故障が検出できなければ、シングルポイントフォールトとなり、半導体装置1の故障検出率が

大きく低下してしまう。

[0029] 以下では、上記の考察に鑑み、半導体装置 1 の故障検出率を高めることのできる新規な実施形態を提案する。

[0030] <半導体装置（第 1 実施形態）>

図 2 は、半導体装置 1 の第 1 実施形態（特に故障診断に関連する構成要素群）を示す図である。本実施形態の半導体装置 1 では、先出の検出回路 13（ n ）としてヒステリシスコンパレータが用いられている。

[0031] 本図に即して述べると、検出回路 13（ n ）の非反転入力端（+）には、外部端子 CH（ n ）に現れるノード電圧 $V(n)$ と閾値電圧 $V_{th}(n)$ とを足し合わせた加算電圧 $V(n) + V_{th}(n)$ が入力されている。一方、検出回路 13（ n ）の反転入力端（-）には、外部端子 CH（ $n+1$ ）に現れるノード電圧 $V(n+1)$ が入力されている。

[0032] 従って、検出信号 $S1(n)$ は、 $V(n+1) > V(n) + V_{th}(n)$ であるときにローレベルとなり、 $V(n+1) < V(n) + V_{th}(n)$ であるときにハイレベルとなる。言い換えると、検出信号 $S1(n)$ は、 $V(n+1) - V(n) > V_{th}(n)$ であるときにローレベルとなり、 $V(n+1) - V(n) < V_{th}(n)$ であるときにハイレベルとなる。

[0033] 上記したように、検出回路 13（ n ）は、スイッチ素子 11（ n ）の両端間電圧 $V(n+1) - V(n)$ と所定の閾値電圧 $V_{th}(n)$ とを比較することにより、検出信号 $S1(n)$ を生成する。閾値電圧 $V_{th}(n)$ は、例えば、発光素子 2（ n ）の順方向降下電圧 V_f よりも低い電圧値に設定されている。

[0034] また、本実施形態の半導体装置 1 において、制御回路 20 は、故障診断回路 22（ n ）をさらに含む。

[0035] 故障診断回路 22（ n ）は、スイッチ素子 11（ n ）の駆動信号 $VG(n)$ がローレベル（＝オフ時の論理レベル）とされているタイミングで検出信号 $S1(n)$ を監視することによりスイッチ素子 11（ n ）のオン固着診断又はスイッチ素子 11（ n ）が並列に接続された発光素子 2（ n ）の短絡診

断を行う。

[0036] スイッチ素子 11 (n) のオン固着（以下では SW オン固着と呼ぶことがある）とは、スイッチ素子 11 (n) の駆動信号 $V_G(n)$ がローレベル（＝オフ時の論理レベル）とされているにもかかわらず、スイッチ素子 11 (n) がオフ状態とならず、オン状態に維持される故障モードのことを言う。

[0037] また、故障診断回路 22 (n) は、スイッチ素子 11 (n) の駆動信号 $V_G(n)$ がハイレベル（＝オン時の論理レベル）とされているタイミングで検出信号 $S_1(n)$ を監視することによりスイッチ素子 11 (n) のオフ固着診断を行う。

[0038] スイッチ素子 11 (n) のオフ固着（以下では SW オフ固着と呼ぶことがある）とは、スイッチ素子 11 (n) の駆動信号 $V_G(n)$ がハイレベル（＝オン時の論理レベル）とされているにもかかわらず、スイッチ素子 11 (n) がオン状態とならず、オフ状態に維持される故障モードのことを言う。

[0039] <故障診断（第 1 実施形態）>

図 3 は、故障診断の第 1 例（第 1 実施形態における正常時）を示す図である。なお、本図では、上から順に、駆動信号 $V_G(n)$ 、スイッチ素子 11 (n) のオン／オフ状態、発光素子 2 (n) の点灯／消灯状態、スイッチ素子 11 (n) の両端間電圧 $V(n+1) - V(n)$ 、及び、検出信号 $S_1(n)$ が描写されている。

[0040] 発光素子 2 (n) 及びスイッチ素子 11 (n) のいずれにも故障が生じていない正常時において、駆動信号 $V_G(n)$ がハイレベルであるときには、スイッチ素子 11 (n) がオン状態となる。このとき、発光素子 2 (n) がスイッチ素子 11 (n) によってバイパスされるので、発光素子 2 (n) には駆動電流 I_{LED} が流れなくなる。従って、発光素子 2 (n) が消灯状態（＝点灯不能状態）となる。また、スイッチ素子 11 (n) がオン状態であるときには、スイッチ素子 11 (n) の両端間電圧 $V(n+1) - V(n)$ が $0V (< V_{th}(n))$ となる。従って、検出信号 $S_1(n)$ がハイレベルとなる。

[0041] また、発光素子 2 (n) 及びスイッチ素子 1 1 (n) の正常時において、駆動信号 $V_G(n)$ がローレベルであるときには、スイッチ素子 1 1 (n) がオフ状態となる。このとき、スイッチ素子 1 1 (n) による発光素子 2 (n) のバイパスが解除されるので、発光素子 2 (n) に駆動電流 I_{LED} が流れる。従って、発光素子 2 (n) が点灯状態 (= 点灯可能状態) となる。また、スイッチ素子 1 1 (n) がオフ状態であるときには、スイッチ素子 1 1 (n) の両端間電圧 $V(n+1) - V(n)$ が発光素子 2 (n) の順方向降下電圧 $V_f (> V_{th}(n))$ となる。従って、検出信号 $S_1(n)$ がローレベルとなる。

[0042] 図 3 の挙動に鑑み、故障診断回路 2 2 (n) は、駆動信号 $V_G(n)$ がハイレベルであるときに検出信号 $S_1(n)$ がハイレベルであって、かつ、駆動信号 $V_G(n)$ がローレベルであるときに検出信号 $S_1(n)$ がローレベルであるときには、発光素子 2 (n) 及びスイッチ素子 1 1 (n) がいずれも正常であると診断する。

[0043] 図 4 は、故障診断の第 2 例 (第 1 実施形態における LED 短絡時) を示す図である。なお、本図では、先出の図 3 と同様、上から順に、駆動信号 $V_G(n)$ 、スイッチ素子 1 1 (n) のオン/オフ状態、発光素子 2 (n) の点灯/消灯状態、スイッチ素子 1 1 (n) の両端間電圧 $V(n+1) - V(n)$ 、及び、検出信号 $S_1(n)$ が描写されている。

[0044] 発光素子 2 (n) のアノードとカソードとの間が短絡しているときには、駆動信号 $V_G(n)$ がローレベルとされて、スイッチ素子 1 1 (n) がオフ状態となっても、発光素子 2 (n) に駆動電流 I_{LED} が流れない。従って、発光素子 2 (n) が消灯状態 (= 点灯不能状態) となる。また、発光素子 2 (n) に順方向降下電圧 V_f が生じないので、スイッチ素子 1 1 (n) の両端間電圧 $V(n+1) - V(n)$ が閾値電圧 $V_{th}(n)$ よりも低くなる。従って、検出信号 $S_1(n)$ がハイレベルとなる。

[0045] 図 5 は、故障診断の第 3 例 (第 1 実施形態における SW オン固着時) を示す図である。なお、本図では、先出の図 3 及び図 4 と同じく、上から順に、

駆動信号 $V_G(n)$ 、スイッチ素子 $11(n)$ のオン／オフ状態、発光素子 $2(n)$ の点灯／消灯状態、スイッチ素子 $11(n)$ の両端間電圧 $V(n+1) - V(n)$ 、及び、検出信号 $S1(n)$ が描写されている。

[0046] スwitch素子 $11(n)$ がオン固着しているときには、駆動信号 $V_G(n)$ がローレベルとされても、スイッチ素子 $11(n)$ がオフ状態とならずにオン状態のままとなる。そのため、発光素子 $2(n)$ がスイッチ素子 $11(n)$ によりバイパスされるので、発光素子 $2(n)$ には駆動電流 I_{LED} が流れなくなる。従って、発光素子 $2(n)$ が消灯状態（＝点灯不能状態）となる。また、スイッチ素子 $11(n)$ がオン状態であるときには、スイッチ素子 $11(n)$ の両端間電圧 $V(n+1) - V(n)$ が $0V (< V_{th}(n))$ となる。従って、検出信号 $S1(n)$ がハイレベルとなる。

[0047] 図4及び図5の挙動に鑑み、故障診断回路 $22(n)$ は、駆動信号 $V_G(n)$ のローレベル期間に検出信号 $S1(n)$ がハイレベルとなっているときには、発光素子 $2(n)$ の短絡（図4）又はスイッチ素子 $11(n)$ のオン固着（図5）が生じていると診断する。

[0048] 図6は、故障診断の第4例（第1実施形態におけるSWオフ固着時）を示す図である。本図では、先の図3～図5と同様、上から順に、駆動信号 $V_G(n)$ 、スイッチ素子 $11(n)$ のオン／オフ状態、発光素子 $2(n)$ の点灯／消灯状態、スイッチ素子 $11(n)$ の両端間電圧 $V(n+1) - V(n)$ 、及び、検出信号 $S1(n)$ が描写されている。

[0049] スwitch素子 $11(n)$ がオフ固着しているときには、駆動信号 $V_G(n)$ がハイレベルとされても、スイッチ素子 $11(n)$ がオン状態とならずにオフ状態のままとなる。そのため、発光素子 $2(n)$ がバイパスされないで、発光素子 $2(n)$ に駆動電流 I_{LED} が流れる。従って、発光素子 $2(n)$ が点灯状態（＝消灯不能状態）となる。また、スイッチ素子 $11(n)$ がオフ状態であるときには、スイッチ素子 $11(n)$ の両端間電圧 $V(n+1) - V(n)$ が発光素子 $2(n)$ の順方向降下電圧 $V_f (> V_{th}(n))$ となる。従って、検出信号 $S1(n)$ がローレベルとなる。

- [0050] 図6の挙動に鑑み、故障診断回路22(n)は、駆動信号VG(n)のハイレベル期間に検出信号S1(n)がローレベルとなっているときには、スイッチ素子11(n)のオフ固着が生じていると診断する。
- [0051] このように、故障診断回路22(n)は、発光素子2(n)の短絡診断だけでなく、スイッチ素子11(n)のオン固着及びオフ固着を診断することができる。
- [0052] 先にも述べたように、半導体装置1の故障検出率は、素子面積の案分で算出される。従って、素子面積の大きいスイッチ素子11(n)の故障が検出できれば、半導体装置1の故障検出率が大きく向上する。
- [0053] また、検出回路13(n)については、従前のLEDショート検出回路がそのまま流用可能である。従って、半導体装置1の回路規模が不必要に大きくなることはない。
- [0054] なお、故障診断回路22(n)は、故障診断結果を半導体装置1の外部に出力してもよい。例えば、故障診断結果は、フラグ出力であってもよいし、或いは、レジスタデータとして読み出されてもよい。
- [0055] このような構成であれば、半導体装置1から故障診断結果を受けたホスト（例えばECU[electronic control unit]）は、故障診断結果に応じて発光装置100を安全状態に移行することができる。なお、発光装置100の機能安全を実現するための手法としては、例えば、駆動電流ILEDを停止して全ての発光素子2(0)～2(7)を消灯させることにより、運転者に故障の発生を通知することが考えられる。
- [0056] また、故障診断回路22(n)は、ホストからの制御を待つことなく、故障診断結果に応じて自らで半導体装置1を安全状態に移行してもよい。なお、半導体装置1の機能安全を実現するための手法としては、例えば、全てのスイッチ素子11(0)～11(7)を通常時とは異なる挙動で点消灯（全点灯、全消灯、点滅又はシーケンシャル点灯など）させることにより、運転者に故障の発生を通知することが考えられる。
- [0057] <発光装置（第2構成例）>

図7は、発光装置の第2構成例を示す図である。本構成例の発光装置100は、半導体装置1と、発光素子2(0)~2(7)と、を備える。なお、発光素子2(n)のカソードは、半導体装置1の外部端子CH(n)に接続されている。一方、発光素子2(n)のアノードは、いずれも不図示の電源回路に接続されている。すなわち、発光素子2(0)~2(7)は、不図示の電源回路に対して並列に接続されている。

[0058] 半導体装置1には、スイッチ回路10と制御回路20が内蔵されている。スイッチ回路10は、電流源15(0)~15(7)と、検出回路16(0)~16(7)とを含む。

[0059] 電流源15(n)は、発光素子2(n)に対して直列に接続されている。本図に即して述べると、電流源15(n)は、外部端子CH(n)と接地端との間に接続されている。なお、電流源15(n)は、スイッチ素子に置き換えられてもよい。

[0060] このように接続された電流源15(n)は、制御回路20のPWM調光回路21(n)から出力される駆動信号S12(n)に応じてオン／オフ制御される。電流源15(n)がオン状態であるときには、発光素子2(n)に駆動電流ILED(n)が流れる。従って、発光素子2(n)が点灯状態となる。一方、電流源15(n)がオフ状態であるときには、発光素子2(n)に駆動電流ILED(n)が流れなくなる。従って、発光素子2(n)が消灯状態となる。

[0061] 検出回路16(n)は、電流源15(n)の両端間電圧(=外部端子CH(n)に印加されるノード電圧VC(n))を監視して検出信号S11(n)を生成する。なお、ノード電圧VC(n)は、発光素子2(n)のカソード電圧として理解され得る。

[0062] なお、ノード電圧VC(0)~VC(7)は、そのうちで最も低い電圧が所定の基準電圧Vfbと一致するように出力帰還制御されてもよい。

[0063] <半導体装置(第2実施形態)>

図8は、半導体装置1の第2実施形態(特に第2構成例(図7)の発光装

置 100 に用いられる検出回路 16 (n) の一例) を示す図である。本実施形態の半導体装置 1 において、検出回路 16 (n) は、コンパレータ 16 a (n) 及び 16 b (n) を含む。なお、検出回路 16 (n) は、先出の検出信号 S 11 (n) として、検出信号 S 11 a (n) 及び S 11 b (n) を出力する。

[0064] コンパレータ 16 a (n) は、非反転入力端 (+) に入力されるノード電圧 $V_C(n)$ と、反転入力端 (-) に入力される閾値電圧 V_{th1} とを比較することにより、検出信号 S 11 a (n) を出力する。従って、検出信号 S 11 a (n) は、 $V_C(n) > V_{th1}$ であるときにハイレベルとなり、 $V_C(n) < V_{th1}$ であるときにローレベルとなる。なお、閾値電圧 V_{th1} は、発光素子 2 (n) の短絡検出電圧に相当する。閾値電圧 V_{th1} は、基準電圧 V_{fb} よりも高い電圧値に設定される。

[0065] コンパレータ 16 b (n) は、反転入力端 (-) に入力されるノード電圧 $V_C(n)$ と非反転入力端 (+) に入力される閾値電圧 V_{th2} とを比較することにより、検出信号 S 11 b (n) を出力する。従って、検出信号 S 11 b (n) は、 $V_C(n) > V_{th2}$ であるときにローレベルとなり、 $V_C(n) < V_{th2}$ であるときにハイレベルとなる。なお、閾値電圧 V_{th2} は、発光素子 2 (n) のオープン検出電圧に相当する。閾値電圧 V_{th2} は、基準電圧 V_{fb} よりも低い電圧値に設定される。

[0066] 故障診断回路 22 (n) は、電流源 15 (n) の駆動信号 S 12 (n) がオン時の論理レベルとされているタイミングで検出信号 S 11 a (n) 及び S 11 b (n) をそれぞれ監視して発光素子 2 (n) の短絡診断及びオープン診断を行う。

[0067] また、故障診断回路 22 (n) は、電流源 15 (n) の駆動信号 S 12 (n) がオフ時の論理レベルとされているタイミングで検出信号 S 11 a (n) 及び S 11 b (n) の少なくとも一方を監視して電流源 15 (n) のオン固着診断又はオフ固着診断を行う。

[0068] 電流源 15 (n) のオン固着 (以下では CS オン固着と呼ぶことがある)

とは、電流源 15 (n) の駆動信号 S 1 2 (n) がオフ時の論理レベルとされているにもかかわらず、電流源 15 (n) がオフ状態とならず、オン状態に維持される故障モードのことを言う。

[0069] 電流源 15 (n) のオフ固着（以下ではCSオフ固着と呼ぶことがある）とは、電流源 15 (n) の駆動信号 S 1 2 (n) がオン時の論理レベルとされているにもかかわらず、電流源 15 (n) がオン状態とならず、オフ状態に維持される故障モードのことを言う。

[0070] <故障診断（第2実施形態）>

図9は、故障診断の第5例（第2実施形態における正常時）を示す図である。なお、本図では、上から順番に、電流源 15 (n) の駆動信号 S 1 2 (n)、発光素子 2 (n) の点灯／消灯状態、ノード電圧 V C (n)、及び、検出信号 S 1 1 a (n) 並びに S 1 1 b (n) が描写されている。

[0071] 発光素子 2 (n) 及び電流源 15 (n) のいずれにも故障が生じていない正常時において、電流源 15 (n) の駆動信号 S 1 2 (n) がオン時の論理レベルであるときには、電流源 15 (n) がオン状態となる。このとき、発光素子 2 (n) に駆動電流 I L E D が流れる。従って、発光素子 2 (n) が点灯状態となる。また、電流源 15 (n) がオン状態であるときには、ノード電圧 V C (n) が基準電圧 V f b と同値又は基準電圧 V f b の近傍値となる。すなわち、 $V_{th2} < V_C(n) < V_{th1}$ が成立する。従って、検出信号 S 1 1 a (n) 及び S 1 1 b (n) がいずれもローレベルとなる。

[0072] また、発光素子 2 (n) 及び電流源 15 (n) の正常時において、電流源 15 (n) の駆動信号 S 1 2 (n) がオフ時の論理レベルであるときには、電流源 15 (n) がオフ状態となる。このとき、発光素子 2 (n) には駆動電流 I L E D が流れない。従って、発光素子 2 (n) が消灯状態となる。また、電流源 15 (n) がオフ状態であるときには、ノード電圧 V C (n) が閾値電圧 V t h 1 よりも高くなる。つまり、 $V_{th2} < V_{th1} < V_C(n)$ が成立する。従って、検出信号 S 1 1 a (n) がハイレベルとなり、検出信号 S 1 1 b (n) がローレベルとなる。

[0073] 図9の挙動に鑑み、故障診断回路22(n)は、駆動信号S12(n)がオン時の論理レベルとされているタイミングで検出信号S11a(n)及びS11b(n)がいずれもローレベルであり、駆動信号S12(n)がオフ時の論理レベルとされているタイミングで検出信号S11a(n)がハイレベルであり検出信号S11b(n)がローレベルであるときには、発光素子2(n)及び電流源15(n)がいずれも正常であると診断する。

[0074] 図10は、故障診断の第6例(第2実施形態におけるLED短絡時)を示す図である。なお、本図では、先出の図9と同様、電流源15(n)の駆動信号S12(n)、発光素子2(n)の点灯/消灯状態、ノード電圧VC(n)、及び、検出信号S11a(n)並びにS11b(n)が描写されている。

[0075] 発光素子2(n)のアノードとカソードとの間が短絡しているときには、駆動信号S12(n)がオン時の論理レベルとされて電流源15(n)がオン状態となっても、発光素子2(n)に駆動電流ILEDが流れない。従って、発光素子2(n)が消灯状態(=点灯不能状態)となる。また、発光素子2(n)に順方向降下電圧Vfが生じないので、ノード電圧VC(n)が閾値電圧Vth1よりも高くなる。つまり、 $V_{th2} < V_{th1} < V_C(n)$ が成立する。従って、検出信号S11a(n)がハイレベルとなり、検出信号S11b(n)がローレベルとなる。

[0076] 図10の挙動に鑑み、故障診断回路22(n)は、駆動信号S12(n)がオン時の論理レベルとされているタイミングで検出信号S11a(n)がハイレベルとなっているときには、発光素子2(n)の短絡が生じていると診断する。

[0077] 図11は、故障診断の第7例(第2実施形態におけるLEDオープン時)を示す図である。なお、本図では、先出の図9及び図10と同様、電流源15(n)の駆動信号S12(n)、発光素子2(n)の点灯/消灯状態、ノード電圧VC(n)、及び、検出信号S11a(n)並びにS11b(n)が描写されている。

[0078] 外部端子CH(n)がオープン状態となっているときには、駆動信号S12(n)がオン時の論理レベルとされて電流源15(n)がオン状態となっても、発光素子2(n)に駆動電流ILEDが流れない。従って、発光素子2(n)が消灯状態(=点灯不能状態)となる。また、ノード電圧VC(n)が閾値電圧Vth2よりも低くなる。つまり、 $VC(n) < Vth2 < Vth1$ が成立する。従って、検出信号S11a(n)がローレベルとなり、検出信号S11b(n)がハイレベルとなる。

[0079] 図11の挙動に鑑み、故障診断回路22(n)は、駆動信号S12(n)がオン時の論理レベルとされているタイミングで検出信号S11b(n)がハイレベルとなっているときには、発光素子2(n)のオープンが生じていると診断する。

[0080] 図12は、故障診断の第8例(=第2実施形態におけるCSオン固着時)を示す図である。なお、本図では、先出の図9~図11と同じく、電流源15(n)の駆動信号S12(n)、発光素子2(n)の点灯/消灯状態、ノード電圧VC(n)、及び、検出信号S11a(n)並びにS11b(n)が描写されている。

[0081] 電流源15(n)がオン固着しているときには、駆動信号S12(n)がオフ時の論理レベルとされても、電流源15(n)がオフ状態とならずにオン状態のままとなる。そのため、発光素子2(n)には駆動電流ILEDが流れ続ける。従って、発光素子2(n)が点灯状態(=消灯不能状態)となる。また、電流源15(n)がオン状態であるときには、ノード電圧VC(n)が基準電圧Vfbと同値又は基準電圧Vfbの近傍値となる。つまり、 $Vth2 < VC(n) < Vth1$ が成立する。従って、検出信号S11a(n)及びS11b(n)がいずれもローレベルとなる。

[0082] 図12の挙動に鑑み、故障診断回路22(n)は、駆動信号S12(n)のオフ時の論理レベルとされているタイミングで検出信号S11a(n)がローレベルとなっているときには、電流源15(n)のオン固着が生じていると診断する。

[0083] 図13は、故障診断の第9例（＝第2実施形態におけるCSオフ固着時）を示す図である。なお、本図では、先出の図9～図12と同じく、電流源15（n）の駆動信号S12（n）、発光素子2（n）の点灯／消灯状態、ノード電圧VC（n）、及び、検出信号S11a（n）並びにS11b（n）が描写されている。

[0084] 電流源15（n）がオフ固着しているときには、駆動信号S12（n）がオン時の論理レベルとされても、電流源15（n）がオン状態とならずにオフ状態のままとなる。そのため、発光素子2（n）には駆動電流ILEDが流れない。従って、発光素子2（n）が消灯状態（＝点灯不能状態）となる。また、発光素子2（n）に順方向降下電圧Vfが生じないので、ノード電圧VC（n）が閾値電圧Vth1よりも高くなる。つまり、 $V_{th2} < V_{th1} < V_C(n)$ が成立する。従って、検出信号S11a（n）がハイレベルとなり、検出信号S11b（n）がローレベルとなる。

[0085] なお、電流源15（n）がオフ固着しているときの挙動（本図）と、発光素子2（n）が短絡しているときの挙動（図10）には差異が無い。そこで、故障診断回路22（n）は、駆動信号S12（n）がオン時の論理レベルとされているタイミングで検出信号S11a（n）がハイレベルとなっているときには、発光素子2（n）の短絡（図10）又は電流源15（n）のオフ固着（図13）が生じていると診断する。

[0086] <半導体装置（第3実施形態）>

図14は、半導体装置1の第3実施形態（特に第2構成例（図7）の発光装置100に用いられる電流源15（n）の具体例と検出回路16（n）の変形例）を示す図である。

[0087] 本実施形態の半導体装置1において、電流源15（n）は、トランジスタ15a（n）（本図の例ではNMOSFET）と、抵抗15b（n）と、アンプ15c（n）と、を含む。また、検出回路16（n）は、コンパレータ16c（n）を含む。なお、検出回路16（n）は、先出の検出信号S11（n）として、検出信号S11c（n）を出力する。

[0088] トランジスタ15a(n)のドレインは、外部端子CH(n)に接続されている。トランジスタ15a(n)のソースは、抵抗15b(n)の第1端に接続されている。抵抗15b(n)の第2端は、接地端に接続されている。

[0089] このように接続された抵抗15b(n)は、駆動電流ILED(n)に応じたセンス電圧Vs(n)(=ILED(n)×Rs、ただしRsは抵抗15b(n)の抵抗値)を生成する電流／電圧変換素子として機能する。

[0090] アンプ15c(n)は、非反転入力端(+)に入力される所定の参照電圧Vrefと、反転入力端(-)に入力されるセンス電圧Vs(n)とが一致するように、トランジスタ15a(n)のゲート制御を行う。従って、駆動電流ILEDは、参照電圧Vrefに応じた電圧値(=Vref/Rs)となる。なお、参照電圧Vrefは、DAC[digital-to-analog converter]などを用いて調整可能であってもよい。

[0091] コンパレータ16c(n)は、反転入力端(-)に入力されるセンス電圧Vs(n)と非反転入力端(+)に入力される閾値電圧Vth3とを比較することにより、検出信号S11c(n)を出力する。従って、検出信号S11c(n)は、Vs(n)>Vth3であるときにローレベルとなり、Vs(n)<Vth3であるときにハイレベルとなる。なお、閾値電圧Vth3は、参照電圧Vrefよりも低い電圧値(例えばVth3=Vref×n、ただし0<n<1)に設定される。

[0092] 故障診断回路22(n)は、電流源15(n)の駆動信号S12(n)がオフ時の論理レベルとされているタイミング及びオン時の論理レベルとされているタイミングの双方で検出信号S11c(n)を監視することにより、電流源15(n)のオン固着診断又はオフ固着診断を行う。

[0093] <故障診断(第3実施形態)>

図15は、故障診断の第10例(第3実施形態における正常時)を示す図である。本図では、上から順に、電流源15(n)の駆動信号S12(n)、発光素子2(n)の点灯／消灯状態、センス電圧Vs(n)、及び、検出

信号 $S_{11c}(n)$ が描写されている。

[0094] 発光素子 2 (n) 及び電流源 15 (n) のいずれにも故障が生じていない正常時において、電流源 15 (n) の駆動信号 $S_{12}(n)$ がオン時の論理レベルであるときには、電流源 15 (n) がオン状態となる。このとき、発光素子 2 (n) に駆動電流 I_{LED} が流れる。従って、発光素子 2 (n) が点灯状態となる。また、駆動電流 I_{LED} が流れるときには、センス電圧 $V_s(n)$ が閾値電圧 V_{th3} よりも高くなる。従って、検出信号 $S_{11c}(n)$ がローレベルとなる。

[0095] また、発光素子 2 (n) 及び電流源 15 (n) の正常時において、電流源 15 (n) の駆動信号 $S_{12}(n)$ がオフ時の論理レベルであるときには、電流源 15 (n) がオフ状態となる。このとき、発光素子 2 (n) には駆動電流 I_{LED} が流れない。従って、発光素子 2 (n) が消灯状態となる。また、駆動電流 I_{LED} が流れないときには、センス電圧 $V_s(n)$ が閾値電圧 V_{th3} よりも低くなる。従って、検出信号 $S_{11c}(n)$ がハイレベルとなる。

[0096] 図 15 の挙動に鑑み、故障診断回路 22 (n) は、駆動信号 $S_{12}(n)$ がオン時の論理レベルとされているタイミングで検出信号 $S_{11c}(n)$ がローレベルであり、駆動信号 $S_{12}(n)$ がオフ時の論理レベルとされているタイミングで検出信号 $S_{11c}(n)$ がハイレベルであるときには、発光素子 2 (n) 及び電流源 15 (n) がいずれも正常であると診断する。

[0097] 図 16 は、故障診断の第 11 例（第 3 実施形態における CS オン固着時）を示す図である。本図では、先出の図 15 と同じく、上から順に、電流源 15 (n) の駆動信号 $S_{12}(n)$ 、発光素子 2 (n) の点灯／消灯状態、センス電圧 $V_s(n)$ 、及び、検出信号 $S_{11c}(n)$ が描写されている。

[0098] 電流源 15 (n) がオン固着しているときには、駆動信号 $S_{12}(n)$ がオフ時の論理レベルとされても、電流源 15 (n) がオフ状態とならずにオン状態のままとなる。そのため、発光素子 2 (n) には駆動電流 I_{LED} が流れ続ける。従って、発光素子 2 (n) が点灯状態（＝消灯不能状態）とな

る。また、駆動電流 I_{LED} が流れるときには、センス電圧 $V_s(n)$ が閾値電圧 V_{th3} よりも高くなる。従って、検出信号 $S_{11c}(n)$ がローレベルとなる。

[0099] 図16の挙動に鑑み、故障診断回路22(n)は、駆動信号 $S_{12}(n)$ のオフ時の論理レベルとされているタイミングで検出信号 $S_{11c}(n)$ がローレベルとなっているときには、電流源15(n)のオン固着が生じていると診断する。

[0100] 図17は、故障診断の第12例(第3実施形態におけるCSオフ固着時)を示す図である。本図では、先出の図15及び図16と同じく、上から順に、電流源15(n)の駆動信号 $S_{12}(n)$ 、発光素子2(n)の点灯/消灯状態、センス電圧 $V_s(n)$ 、及び、検出信号 $S_{11c}(n)$ が描写されている。

[0101] 電流源15(n)がオフ固着しているときには、駆動信号 $S_{12}(n)$ がオン時の論理レベルとされても、電流源15(n)がオン状態とならずにオフ状態のままとなる。そのため、発光素子2(n)には駆動電流 I_{LED} が流れない。従って、発光素子2(n)が消灯状態(=点灯不能状態)となる。また、駆動電流 I_{LED} が流れないときには、センス電圧 $V_s(n)$ が閾値電圧 V_{th3} よりも低くなる。従って、検出信号 $S_{11c}(n)$ がハイレベルとなる。

[0102] 図17の挙動に鑑み、故障診断回路22(n)は、駆動信号 $S_{12}(n)$ のオン時の論理レベルとされているタイミングで検出信号 $S_{11c}(n)$ がハイレベルとなっているときには、電流源15(n)のオフ固着が生じていると診断する。

[0103] なお、第2実施形態(図8)及び第3実施形態(図14)は、組み合わせてもよい。両者の検出方法が組み合わせられることにより、発光素子2(n)及び電流源15(n)それぞれの故障モードを正しく診断することが可能となる。

[0104] <車両への適用>

図 18 及び図 19 は、それぞれ、先述の発光装置 100 が搭載され得る車両の外観（前面及び背面）を示す図である。発光装置 100 は、例えば、車両 X10 のヘッドランプ（ハイビーム／ロービーム／スモールランプ／フォグランプなどを適宜含む）X11、昼間走行用ランプ（DRL [daylight running lamps]）X12、テールランプ（スモールランプ又はバックランプなどを適宜含む）X13、ストップランプ X14、及び、ターンランプ X15 などとして好適に用いることができる。また、本図では明示していないが、発光装置 100 は、車両 X10 の室内ランプ（インパネランプなど）であってもよい。

[0105] <総括>

以下では、上記で説明した種々の実施形態について総括的に述べる。

[0106] 例えば、本明細書中に開示されている半導体装置は、発光素子に対して並列に接続されるように構成されたスイッチ素子と、前記スイッチ素子の両端間電圧と所定の閾値電圧とを比較して検出信号を生成するように構成された検出回路と、前記スイッチ素子の駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子のオフ固着診断を行うように構成された故障診断回路とを備える構成（第 1 の構成）とされている。

[0107] 上記第 1 の構成による半導体装置において、前記故障診断回路は、前記駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子のオン固着診断又は前記スイッチ素子が並列に接続された前記発光素子の短絡診断を行う構成（第 2 の構成）としてもよい。

[0108] 上記第 1 又は第 2 の構成による半導体装置において、前記故障診断回路は、故障診断結果を前記半導体装置の外部に出力する構成（第 3 の構成）としてもよい。

[0109] 上記第 1 ～第 3 いずれかの構成による半導体装置において、前記故障診断回路は、前記半導体装置を安全状態に移行する構成（第 4 の構成）としても

よい。

[0110] 上記第1～第4いずれかの構成による半導体装置は、制御信号を生成するように構成された制御回路と、前記制御信号に応じて前記駆動信号を生成するように構成されたドライバと、をさらに備える構成（第5の構成）としてもよい。

[0111] 上記第5の構成による半導体装置は、前記制御回路と前記ドライバとの間で前記制御信号の信号レベルをシフトさせるように構成されたレベルシフタをさらに備える構成（第6の構成）としてもよい。

[0112] また、例えば、本明細書中に開示されている半導体装置は、発光素子に対して直列に接続されるように構成されたスイッチ素子又は電流源と、前記スイッチ素子又は前記電流源の両端間電圧と所定の閾値電圧とを比較して検出信号を生成するように構成された検出回路と、前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行うように構成された故障診断回路を備える構成（第7の構成）とされている。

[0113] なお、上記第7の構成による半導体装置において、前記故障診断回路は、前記駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子若しくは前記電流源のオフ固着診断又は前記発光素子の短絡診断若しくはオープン診断を行う構成（第8の構成）としてもよい。

[0114] また、例えば、本明細書中に開示されている半導体装置は、発光素子に対して直列に接続されるように構成されたスイッチ素子又は電流源と、前記スイッチ素子又は前記電流源に流れる駆動電流を検出して検出信号を生成するように構成された検出回路と、前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行い、前記スイッチ素子又は前記電流源の駆動信号がオン時の論理レベルとされているタイ

ミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオフ固着診断を行うように構成された故障診断回路と、を備える構成（第 9 の構成）とされている。

[0115] また、例えば、本明細書中に開示されている発光装置は、前記発光素子と、上記第 1 ～第 9 いずれかの構成による半導体装置と、を備える構成（第 10 の構成）とされている。

[0116] なお、上記第 10 の構成による発光装置は、前記発光素子が LED 素子又は有機 EL 素子である構成（第 11 の構成）としてもよい。

[0117] また、例えば、本明細書中に開示されている車両は、上記第 10 又は第 11 の構成による発光装置を備える構成（第 12 の構成）とされている。

[0118] <その他の変形例>

なお、本明細書中に開示されている種々の技術的特徴は、上記実施形態のほか、その技術的創作の主旨を逸脱しない範囲で種々の変更を加えることが可能である。

[0119] 例えば、上記の実施形態では、発光素子として LED 素子を用いた構成を例に挙げて説明を行ったが、本開示の構成はこれに限定されるものではなく、例えば、発光素子として有機 EL [electro-luminescence] 素子を用いることも可能である。

[0120] このように、上記の実施形態は、全ての点で例示であって制限的なものではないと考えられるべきである。また、本開示の技術的範囲は、特許請求の範囲により規定されるものであって、特許請求の範囲と均等の意味及び範囲内に属する全ての変更が含まれると理解されるべきである。

符号の説明

[0121] 1 半導体装置
 2、2 (0) ～ 2 (7)、2 (n) 発光素子
 10 スイッチ回路
 11、11 (0) ～ 11 (7)、11 (n) スイッチ素子 (NMOSFET)

1 2 (0) ~ 1 2 (7)	ドライバ	
1 3、1 3 (0) ~ 1 3 (7)、1 3 (n)	検出回路	
1 4 (0) ~ 1 4 (7)	レベルシフタ	
1 5 (0) ~ 1 5 (7)	電流源	
1 5 a (n)	トランジスタ (N M O S F E T)	
1 5 b (n)	抵抗	
1 5 c (n)	アンプ	
1 6 (0) ~ 1 6 (7)	検出回路	
1 6 a (n)、1 6 b (n)	コンパレータ	
1 6 c (n)	コンパレータ	
2 0	制御回路	
2 1 (0) ~ 2 1 (7)	P W M 調光回路	
2 2、2 2 (n)	故障診断回路	
1 0 0	発光装置	
C H (0) ~ C H (8)、C H (n)、C H (n + 1)	外部端子	
X 1 0	車両	
X 1 1	ヘッドランプ	
X 1 2	昼間走行用ランプ	
X 1 3	テールランプ	
X 1 4	ストップランプ	
X 1 5	ターンランプ	

請求の範囲

- [請求項1] 発光素子に対して並列に接続されるように構成されたスイッチ素子と、
前記スイッチ素子の両端間電圧と所定の閾値電圧とを比較して検出信号を生成するように構成された検出回路と、
前記スイッチ素子の駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子のオフ固着診断を行うように構成された故障診断回路と、
を備える、半導体装置。
- [請求項2] 前記故障診断回路は、前記駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子のオン固着診断又は前記発光素子の短絡診断を行う、請求項1に記載の半導体装置。
- [請求項3] 前記故障診断回路は、故障診断結果を前記半導体装置の外部に出力する、請求項1又は2に記載の半導体装置。
- [請求項4] 前記故障診断回路は、故障診断結果に応じて前記半導体装置を安全状態に移行する、請求項1～3のいずれか一項に記載の半導体装置。
- [請求項5] 制御信号を生成するように構成された制御回路と、
前記制御信号に応じて前記駆動信号を生成するように構成されたドライバと、
をさらに備える、請求項1～4のいずれか一項に記載の半導体装置。
- [請求項6] 前記制御回路と前記ドライバとの間で前記制御信号の信号レベルをシフトさせるように構成されたレベルシフタをさらに備える、請求項5に記載の半導体装置。
- [請求項7] 発光素子に対して直列に接続されるように構成されたスイッチ素子又は電流源と、
前記スイッチ素子又は前記電流源の両端間電圧と所定の閾値電圧と

を比較して検出信号を生成するように構成された検出回路と、

前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行うように構成された故障診断回路と、

を備える、半導体装置。

[請求項8] 前記故障診断回路は、前記駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子若しくは前記電流源のオフ固着診断又は前記発光素子の短絡診断若しくはオープン診断を行う、請求項7に記載の半導体装置。

[請求項9] 発光素子に対して直列に接続されるように構成されたスイッチ素子又は電流源と、

前記スイッチ素子又は前記電流源に流れる駆動電流を検出して検出信号を生成するように構成された検出回路と、

前記スイッチ素子又は前記電流源の駆動信号がオフ時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオン固着診断を行い、前記スイッチ素子又は前記電流源の駆動信号がオン時の論理レベルとされているタイミングで前記検出信号を監視することにより前記スイッチ素子又は前記電流源のオフ固着診断を行うように構成された故障診断回路と、

を備える、半導体装置。

[請求項10] 前記発光素子と、

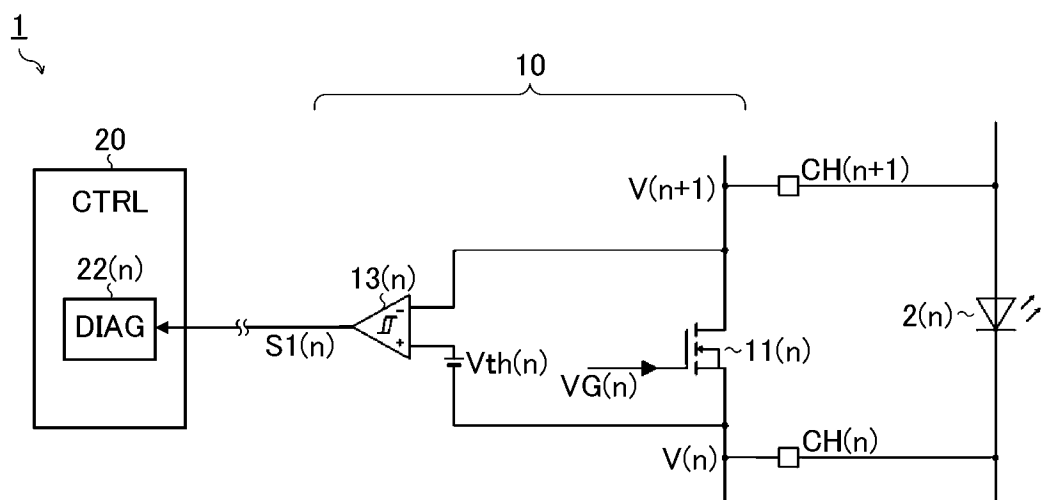
請求項1～9のいずれか一項に記載の半導体装置と、

を備える、発光装置。

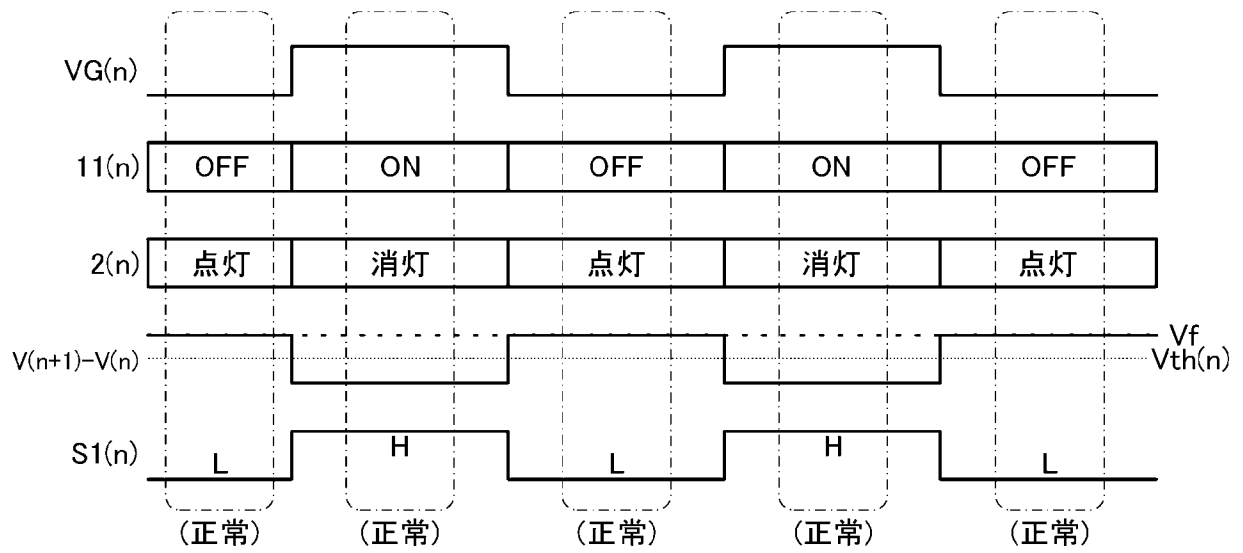
[請求項11] 前記発光素子は、LED素子又は有機EL素子である、請求項10に記載の発光装置。

[請求項12] 請求項10又は11に記載の発光装置を備える、車両。

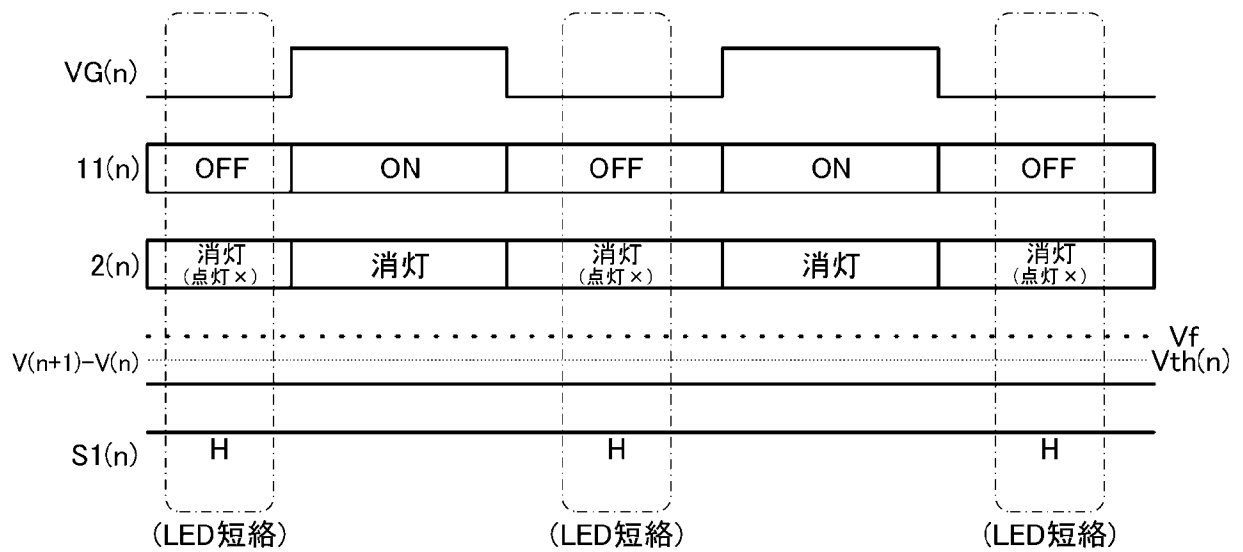
100



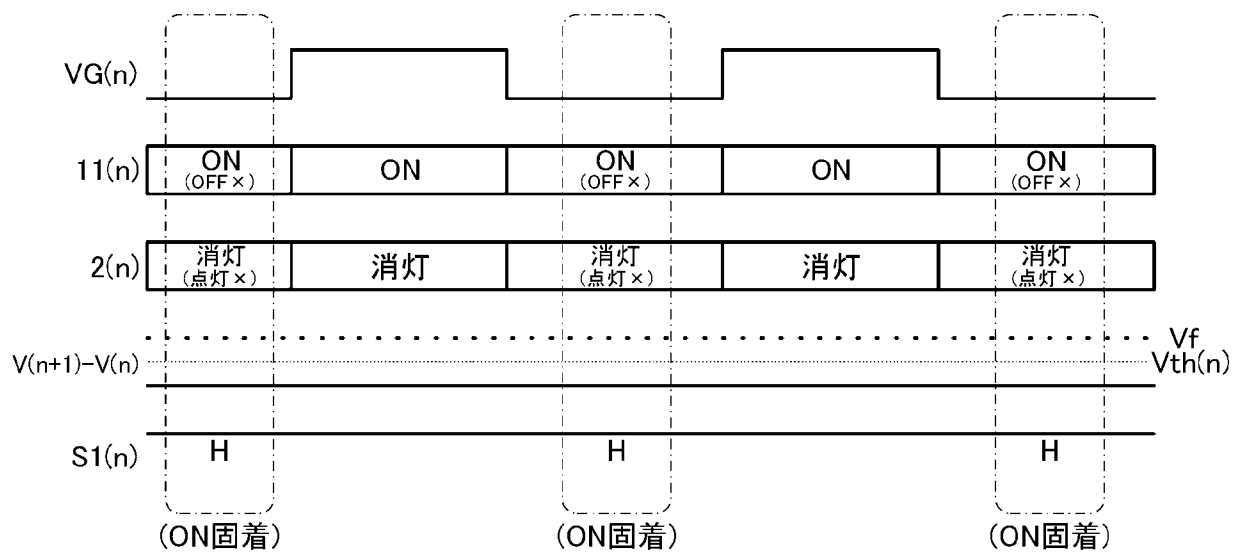
[図3]



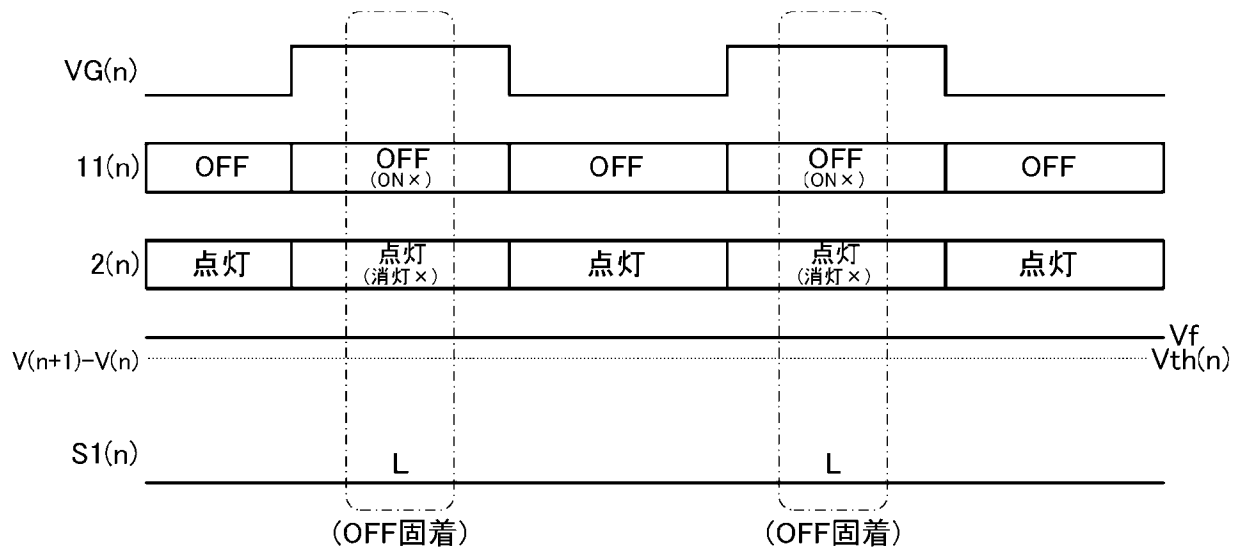
[図4]



[図5]

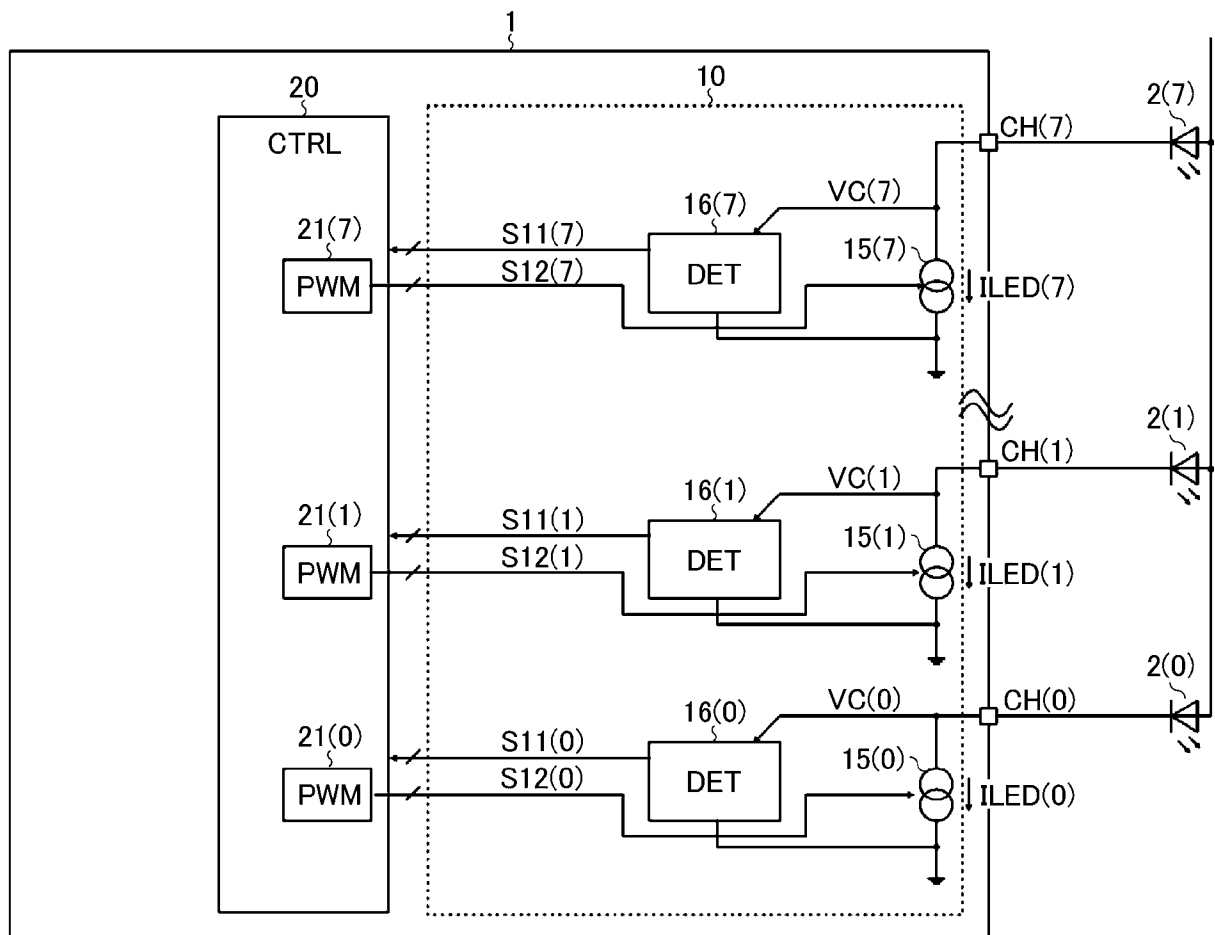


[図6]

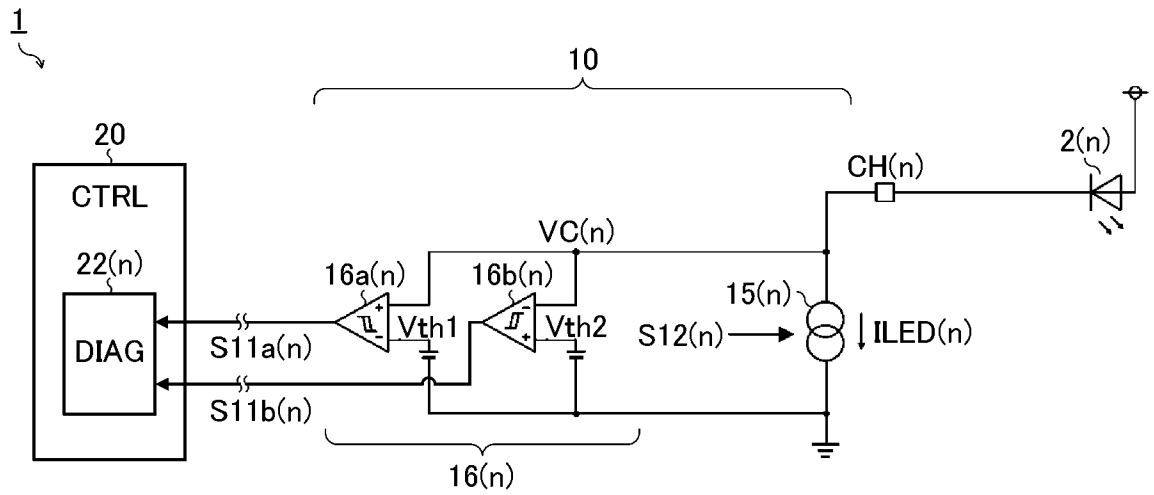


[図7]

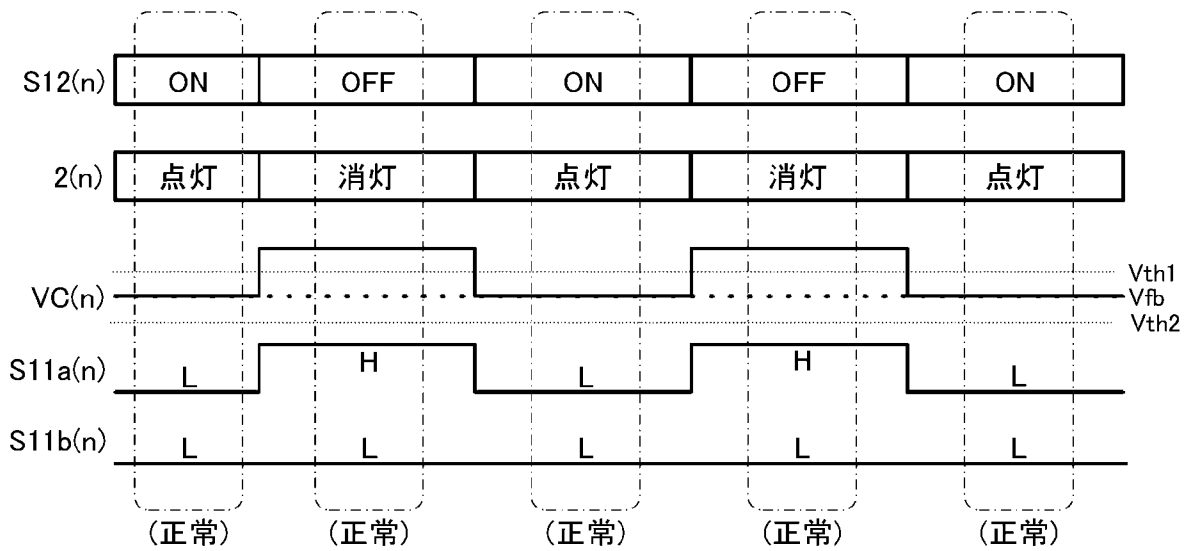
100



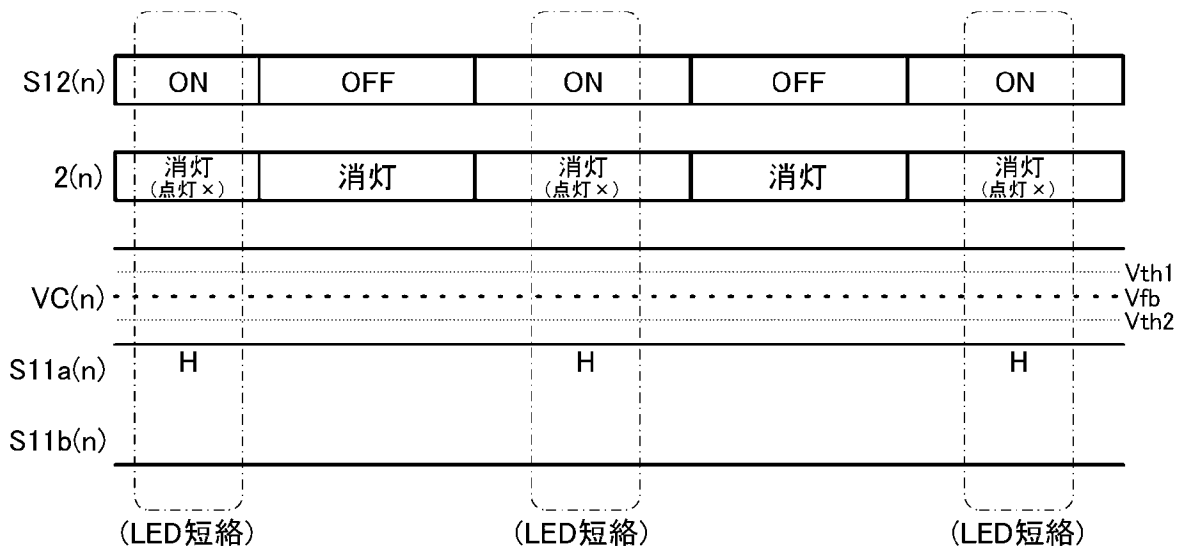
[図8]



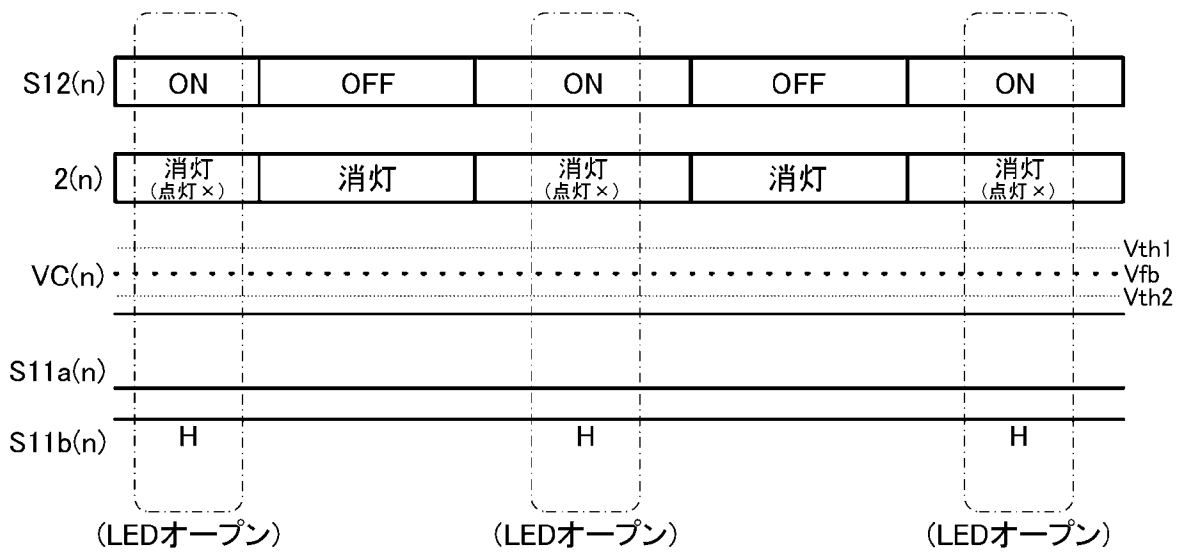
[図9]



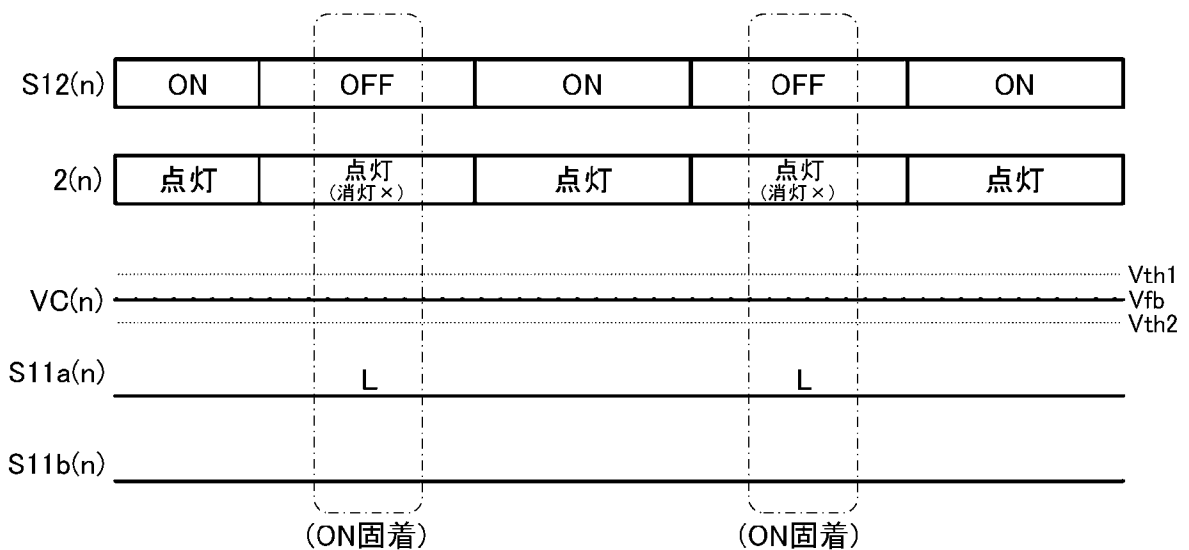
[図10]



[図11]



[図12]



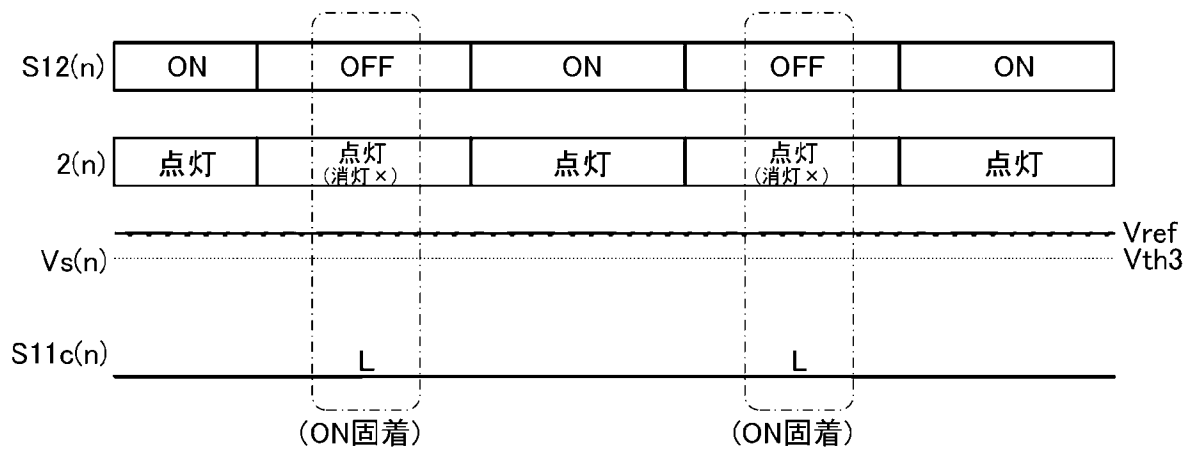
Timing diagram for the 12-bit shift register 120. The diagram shows the relationship between the clock signal S12(n), the data input 2(n), the output VC(n), and the control signals S11a(n) and S11b(n). The clock signal S12(n) is a periodic square wave. The data input 2(n) is a sequence of bits: 0, 1, 0, 1, 0. The output VC(n) is a square wave that is high when the data input 2(n) is 1 and low when it is 0. The control signals S11a(n) and S11b(n) are both high when the clock signal S12(n) is high and low when it is low. The diagram is divided into five clock cycles, each labeled with a number in parentheses: (OFF固着), (OFF固着), (OFF固着), (OFF固着), (OFF固着).

Timing diagram for the normal operation of the LED driver. The diagram shows five cycles of switching. The signals are:

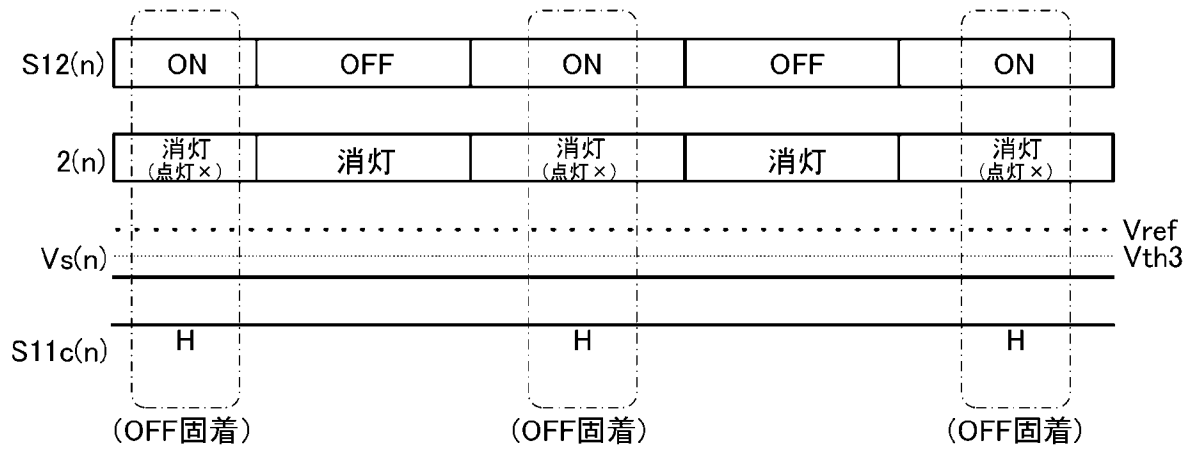
- $S12(n)$: ON, OFF, ON, OFF, ON
- $2(n)$: 点灯, 消灯, 点灯, 消灯, 点灯
- $V_s(n)$: High, Low, High, Low, High
- $S11c(n)$: L, H, L, H, L

The diagram is divided into five sections, each labeled "(正常)" (normal) at the bottom.

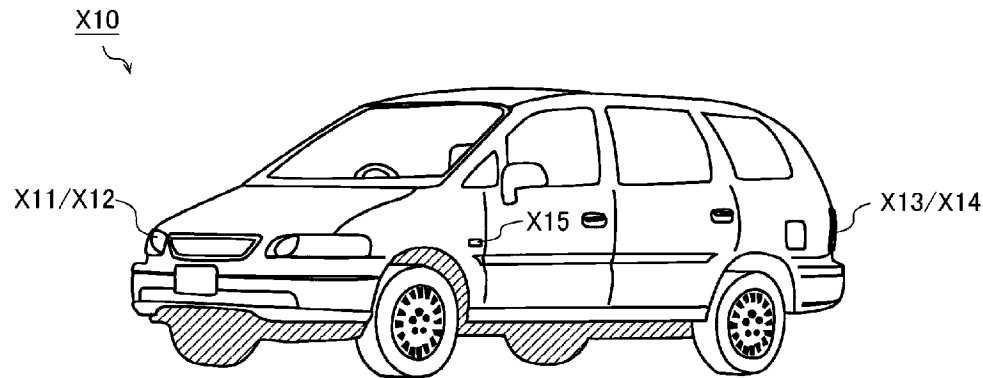
[図16]



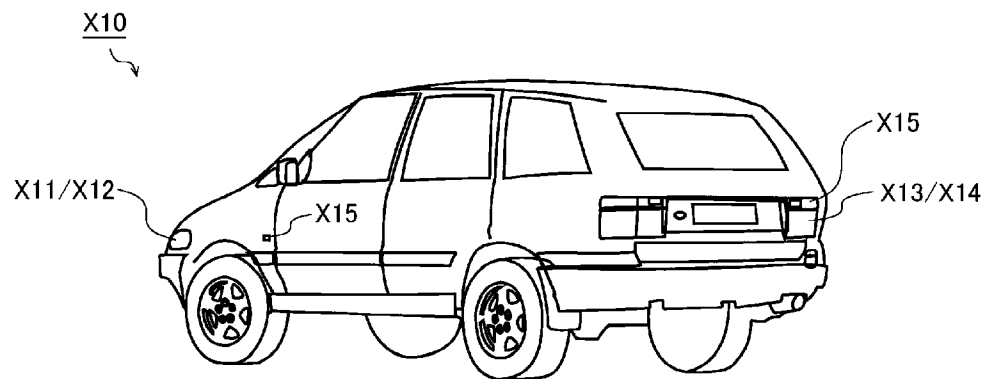
[図17]



[図18]



[図19]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/029700

A. CLASSIFICATION OF SUBJECT MATTER

H05B 45/54(2020.01)i; **B60Q 11/00**(2006.01)i; **H05B 45/14**(2020.01)i; **H05B 45/325**(2020.01)i; **H05B 45/44**(2020.01)i; **H05B 47/105**(2020.01)i; **H05B 47/16**(2020.01)i; **H05B 47/23**(2020.01)i; **H05B 47/25**(2020.01)i
 FI: H05B45/54; B60Q11/00 610B; B60Q11/00 610C; B60Q11/00 610D; B60Q11/00 625; H05B47/23; H05B47/25; H05B47/16; H05B45/44; H05B47/105; H05B45/14; H05B45/325

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05B45/54; B60Q11/00; H05B45/14; H05B45/325; H05B45/44; H05B47/105; H05B47/16; H05B47/23; H05B47/25

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2023
 Registered utility model specifications of Japan 1996-2023
 Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2020-031066 A (ROHM CO., LTD.) 27 February 2020 (2020-02-27) paragraphs [0035]-[0176], fig. 1-20	1-12
A	JP 2016-170931 A (MITSUBISHI MOTORS CORP.) 23 September 2016 (2016-09-23) paragraph [0030], fig. 6	1-12

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

04 September 2023

Date of mailing of the international search report

19 September 2023

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/029700

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-031066	A	27 February 2020	(Family: none)	
JP	2016-170931	A	23 September 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H05B 45/54(2020.01)i; B60Q 11/00(2006.01)i; H05B 45/14(2020.01)i; H05B 45/325(2020.01)i; H05B 45/44(2020.01)i; H05B 47/105(2020.01)i; H05B 47/16(2020.01)i; H05B 47/23(2020.01)i; H05B 47/25(2020.01)i FI: H05B45/54; B60Q11/00 610B; B60Q11/00 610C; B60Q11/00 610D; B60Q11/00 625; H05B47/23; H05B47/25; H05B47/16; H05B45/44; H05B47/105; H05B45/14; H05B45/325											
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H05B45/54; B60Q11/00; H05B45/14; H05B45/325; H05B45/44; H05B47/105; H05B47/16; H05B47/23; H05B47/25 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2023年	日本国実用新案登録公報	1996-2023年	日本国登録実用新案公報	1994-2023年	
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2023年										
日本国実用新案登録公報	1996-2023年										
日本国登録実用新案公報	1994-2023年										
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリー*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2020-031066 A（ローム株式会社） 27.02.2020（2020-02-27） 段落[0035]-[0176], 図1-20</td> <td>1-12</td> </tr> <tr> <td>A</td> <td>JP 2016-170931 A（三菱自動車工業株式会社） 23.09.2016（2016-09-23） 段落[0030], 図6</td> <td>1-12</td> </tr> </tbody> </table>			引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	JP 2020-031066 A（ローム株式会社） 27.02.2020（2020-02-27） 段落[0035]-[0176], 図1-20	1-12	A	JP 2016-170931 A（三菱自動車工業株式会社） 23.09.2016（2016-09-23） 段落[0030], 図6	1-12
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号									
A	JP 2020-031066 A（ローム株式会社） 27.02.2020（2020-02-27） 段落[0035]-[0176], 図1-20	1-12									
A	JP 2016-170931 A（三菱自動車工業株式会社） 23.09.2016（2016-09-23） 段落[0030], 図6	1-12									
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献											
国際調査を完了した日 04.09.2023		国際調査報告の発送日 19.09.2023									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 安食 泰秀 3X 3740 電話番号 03-3581-1101 内線 3371									

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2023/029700

引用文献			公表日	パテントファミリー文献	公表日
JP	2020-031066	A	27.02.2020	(ファミリーなし)	
JP	2016-170931	A	23.09.2016	(ファミリーなし)	