

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7304145号

(P7304145)

(45)発行日 令和5年7月6日(2023.7.6)

(24)登録日 令和5年6月28日(2023.6.28)

(51)国際特許分類

F I

H 0 1 L 23/50 (2006.01)

H 0 1 L 23/50 D

H 0 1 L 21/60 (2006.01)

H 0 1 L 23/50 R

H 0 1 L 23/50 A

H 0 1 L 21/60 3 1 1 Q

請求項の数 10 (全17頁)

(21)出願番号 特願2018-209997(P2018-209997)

(22)出願日 平成30年11月7日(2018.11.7)

(65)公開番号 特開2020-77747(P2020-77747A)

(43)公開日 令和2年5月21日(2020.5.21)

審査請求日 令和3年9月15日(2021.9.15)

(73)特許権者 000190688

新光電気工業株式会社

長野県長野市小島田町 8 0 番地

(74)代理人 110002147

弁理士法人酒井国際特許事務所

(72)発明者 林 真太郎

長野県長野市小島田町 8 0 番地 新光電

気工業株式会社内

審査官 豊島 洋介

最終頁に続く

(54)【発明の名称】 リードフレーム、半導体装置及びリードフレームの製造方法

(57)【特許請求の範囲】

【請求項 1】

第1部分と前記第1部分よりも薄い第2部分とを有するリード部と、

前記リード部の前記第2部分に位置する半導体素子の接続領域に設けられ、前記リード部の幅方向の両側まで延びるめっき層と、

前記リード部の前記第2部分上において前記めっき層を挟んで互いに対向し、前記リード部を幅方向に貫通する一対の凹部と、

前記リード部の前記一対の凹部を含む表面に設けられた酸化層とを備え、

前記めっき層の外周は、円弧状であり、

前記一対の凹部の各々は、前記リード部の幅方向に垂直な断面において、底面が曲面状であり、

前記一対の凹部の各々の内周は、円弧状であり且つ平面視で前記めっき層の外周と重なる位置に位置する

ことを特徴とするリードフレーム。

【請求項 2】

前記一対の凹部は、前記めっき層の周囲を囲うことを特徴とする請求項1に記載のリードフレーム。

【請求項 3】

前記リード部は、銅を材料とし、

10

20

前記めっき層は、銀を材料とする

ことを特徴とする請求項 1 又は 2 に記載のリードフレーム。

【請求項 4】

前記酸化層は、前記リード部の材料となる金属の酸化物からなることを特徴とする請求項 1 ～ 3 のいずれか一つに記載のリードフレーム。

【請求項 5】

第 1 部分と前記第 1 部分よりも薄い第 2 部分とを有するリード部と、

前記リード部の前記第 2 部分に位置する半導体素子の接続領域に設けられ、前記リード部の幅方向の両側まで延びるめっき層と、

前記リード部の前記第 2 部分上において前記めっき層を挟んで互いに対向し、前記リード部を幅方向に貫通する一対の凹部と、

前記リード部の前記一対の凹部を含む表面に設けられた酸化層と、

前記めっき層にはんだにより端子が接続された半導体素子と、

前記リード部及び前記半導体素子を被覆する封止樹脂と

を備え、

前記めっき層の外周は、円弧状であり、

前記一対の凹部の各々は、前記リード部の幅方向に垂直な断面において、底面が曲面状であり、

前記一対の凹部の各々の内周は、円弧状であり且つ平面視で前記めっき層の外周と重なる位置に位置する

ことを特徴とする半導体装置。

【請求項 6】

リードと、前記リードの半導体素子の接続領域の周囲に設けられた凹部とを形成する第 1 工程と、

前記接続領域にめっき層を形成する第 2 工程と、

前記リードの前記凹部を含む表面に酸化層を形成する第 3 工程と

を備え、

前記第 1 工程は、

金属基板に、エッチングレジスト層を形成する工程と、

前記エッチングレジスト層をマスクとして前記金属基板にハーフエッチングを施すことにより、前記金属基板における所定領域の隣接領域に凹部を有する前記リードを形成する工程と、

前記金属基板から前記エッチングレジスト層を除去する工程とを含み、

前記第 2 工程は、

前記リードの前記凹部及び前記所定領域を含む領域にめっきレジストを形成する工程と、

前記所定領域よりも面積が大きいマスクで所定領域を覆い前記めっきレジストを露光し次いで現像することで、前記所定領域のめっきレジストを除く工程と、

前記所定領域にめっき層を形成する工程とを含み、

前記第 3 工程は、

前記リードから前記めっきレジストを除去する工程と、

前記凹部を含み且つ前記所定領域を除く前記リード上の領域に酸化層を形成する工程とを含む

ことを特徴とするリードフレームの製造方法。

【請求項 7】

前記凹部は、底面が曲面状であることを特徴とする請求項 6 に記載のリードフレームの製造方法。

【請求項 8】

前記凹部は、前記めっき層の全周を囲うことを特徴とする請求項 6 又は 7 に記載のリードフレームの製造方法。

【請求項 9】

10

20

30

40

50

前記リードは、銅を材料とし、

前記めっき層は、銀を材料とする

ことを特徴とする請求項 6 ～ 8 のいずれか一つに記載のリードフレームの製造方法。

【請求項 10】

前記第 3 工程は、前記リードの基材となる金属を酸化処理することで前記酸化層を形成する工程を含むことを特徴とする請求項 6 ～ 9 のいずれか一つに記載のリードフレームの製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、リードフレーム、半導体装置及びリードフレームの製造方法に関する。

【背景技術】

【0002】

薄型の半導体装置として、F C (Flip Chip) - Q F N (Quad Flat Non-leaded package) 型の半導体装置が知られている。F C - Q F N 型の半導体装置では、リードフレームの載置面に載置した半導体素子が封止樹脂によって封止され、載置面とは反対側に位置する封止樹脂の裏面からリード部の一部が露出している。

【0003】

このような F C - Q F N 型の半導体装置の製造工程では、まず、金属基板に対してエッチング加工を行うことで、各半導体素子に対応する領域がマトリクス状に配置されたリードフレームを得る。リードフレームでは、各半導体素子に対応する領域がコネクティングバーによって区画されている。このコネクティングバーは、ソーイングバーとも呼称される。コネクティングバーには、各半導体素子の周囲に配置される複数のリード部が連結されている。

【0004】

続いて、F C - Q F N 型の半導体装置の製造工程では、半導体素子上に C u ピラーが配置され、その先端にはんだが塗布される。そして、C u ピラーの先端にはんだが塗布された半導体素子を反転してリードフレームに搭載し、はんだを溶融させて半導体素子とリードフレームとを接合する。続いて、封止樹脂を用いて半導体素子を封止するモールドイングが行われる。その後、封止樹脂及びコネクティングバーをソーイングブレードで切断して、各半導体素子を分離するソーイング加工が行われる。

【0005】

F C - Q F N 型の半導体装置の製造工程における半導体素子とリードフレームとの接合では、半導体素子を反転してリードフレームに搭載した後にリフローが行われる。その際、リードフレーム面が C u で形成されていると、はんだがリードフレーム上で濡れ拡がらず、半導体素子が移動して位置が安定しないことが考えられる。そこで、接合性の向上と、チップ位置ずれ対策として、接合面にはんだが濡れやすい A g めっきを配設し、A g めっきの周囲にはんだが濡れない酸化 C u 処理を施す技術が提供されている。

【先行技術文献】

【特許文献】

【0006】

【文献】特開 2004 - 349497 号公報

特開 2004 - 332105 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

しかしながら、接合面に部分的にめっき層を形成する処理は、エッチングなどでリードフレームの形状を成形した後に行われる。そのため、端子とめっき層の領域に位置ずれが生じる可能性がある。さらに、めっき層がリードフレーム端面付近に配置される場合、位置ずれによるめっき欠けが生じるおそれがある。

10

20

30

40

50

【 0 0 0 8 】

開示の技術は、上記に鑑みてなされたものであって、めっき層の欠けを抑えたリードフレーム、半導体装置及びリードフレームの製造方法を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 9 】

本願の開示するリードフレーム、半導体装置及びリードフレームの製造方法の一つの態様において、リードフレームは、リード部及び以下の各部を有する。めっき層は、前記リード部の半導体素子の接続領域に設けられる。凹部は、前記リード部の前記めっき層の周囲に設けられる。酸化層は、前記リード部の前記凹部を含む表面に設けられる。

【発明の効果】

10

【 0 0 1 0 】

1つの側面では、本発明は、めっき層の欠けを抑えることができる。

【図面の簡単な説明】

【 0 0 1 1 】

【図 1】図 1 は、リードフレームの概略平面図である。

【図 2】図 2 は、単位リードフレームの平面図である。

【図 3】図 3 は、リードの内側端部を拡大した図である。

【図 4】図 4 は、図 2 におけるリードフレームの I V - I V 断面図である。

【図 5】図 5 は、図 3 のリードフレームの V - V 断面図である。

【図 6】図 6 は、実施例に係るリードフレームを用いて作成された半導体装置の断面図である。

20

【図 7】図 7 は、半導体装置の半導体素子のリードとの接合部分の拡大図である。

【図 8 A】図 8 A は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 B】図 8 B は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 C】図 8 C は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 D】図 8 D は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 E】図 8 E は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 F】図 8 F は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 G】図 8 G は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 H】図 8 H は、実施例に係るリードフレームの製造方法を示す断面図である。

30

【図 8 I】図 8 I は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 J】図 8 J は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 K】図 8 K は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 8 L】図 8 L は、実施例に係るリードフレームの製造方法を示す断面図である。

【図 9】図 9 は、めっきレジストの除去を説明するための図である。

【図 1 0】図 1 0 は、めっきレジストの層が形成された状態のリードフレームにおけるめっき層部分の拡大断面図である。

【図 1 1】図 1 1 は、めっきレジスト除去後のリードフレーム上におけるめっき層部分の拡大断面図である。

【図 1 2 A】図 1 2 A は、実施例に係る半導体装置の製造方法を示す断面図である。

40

【図 1 2 B】図 1 2 B は、実施例に係る半導体装置の製造方法を示す断面図である。

【図 1 2 C】図 1 2 C は、実施例に係る半導体装置の製造方法を示す断面図である。

【図 1 3】図 1 3 は、接合面が円形の Cu ピラーと四角形のめっき層との接合状態を表す図である。

【図 1 4 A】図 1 4 A は、リードの幅方向の外縁まで届くめっき層の一例の図である。

【図 1 4 B】図 1 4 B は、リードの幅方向の外縁まで届くめっき層の一例の図である。

【発明を実施するための形態】

【 0 0 1 2 】

以下に、本願の開示するリードフレーム、半導体装置及びリードフレームの製造方法の実施例を図面に基づいて詳細に説明する。なお、以下の実施例により本願の開示するリー

50

ドフレーム、半導体装置及びリードフレームの製造方法が限定されるものではない。

【 0 0 1 3 】

[実施例]

[リードフレームの構成]

図 1 は、リードフレームの概略平面図である。図 1 に示すように、リードフレーム 1 は、平面視略矩形状の基板フレーム 2 を有する。基板フレーム 2 の材料としては、例えば銅 (C u)、C u をベースにした合金、鉄 - ニッケル (F e - N i) 又は F e - N i をベースにした合金等を用いることができる。基板フレーム 2 の厚さは、例えば 0 . 0 5 ~ 0 . 2 5 m m 程度とすることができる。

【 0 0 1 4 】

基板フレーム 2 には、複数の樹脂封止領域 3 が分離して画定される。本実施例では、基板フレーム 2 は、3 つの樹脂封止領域 3 を有する。各樹脂封止領域 3 には、単位リードフレーム 1 0 0 がマトリクス状に複数個連設して形成される。本実施例では、各樹脂封止領域 3 は、5 × 5 の単位リードフレーム 1 0 0 を含む。この単位リードフレーム 1 0 0 は、最終的に半導体素子が搭載されて個々の半導体装置 (パッケージ) として切り出されるものである。なお、各樹脂封止領域 3 の外周には、長手方向 (図中の左右方向) に延在されるレール部 4 と、幅方向 (図中の上下方向) に延在されるレール部 5 とが形成される。また、半導体装置の組み立てを行う際には、各単位リードフレーム 1 0 0 に半導体素子が搭載された後、各樹脂封止領域 3 毎に一括モルディング方式により樹脂封止が行われる。

【 0 0 1 5 】

図 2 は、単位リードフレーム 1 0 0 の平面図である。以下の説明では、単位リードフレーム 1 0 0 を単にリードフレーム 1 0 0 という。なお、以下の説明において、「表面」とは、後述する半導体素子 2 1 を載置するための載置面側に位置する面を示し、「裏面」とは、半導体素子 2 1 を載置するための載置面とは反対側に位置する面を示す。

【 0 0 1 6 】

リードフレーム 1 0 0 は、フレーム部 1 0 1 及びフレーム部 1 0 1 に支持された複数のリード 1 0 2 を含む。フレーム部 1 0 1 は、四角形枠状に形成される。リード 1 0 2 は、フレーム部 1 0 1 と直交してフレーム部 1 0 1 の内側に向かって伸びるように形成される。リード 1 0 2 は、切断線 L 1 にて切断され半導体装置における部材の 1 つとなる。

【 0 0 1 7 】

リード 1 0 2 は、内側端部にめっき層 2 3 を有する。図 3 は、リードの内側端部を拡大した図である。めっき層 2 3 は、リード 1 0 2 に半導体素子 2 1 を実装するために設けられる。めっき層 2 3 としては、例えば、銀 (A g) めっきを用いることができる。なお、めっき層 2 3 として、例えば、ニッケル (N i) めっき、パラジウム (P d) めっき又は金 (A u) めっきを用いてもよい。他にも、めっき層 2 3 は、例えば、N i めっき層と A g めっき層を重ねて形成されるなど、複数のめっき層により形成されてもよい。例えば、リード 1 0 2 側から順に N i めっき層と A u めっき層とを積層してめっき層 2 3 としてもよい。また、リード 1 0 2 側から順に N i めっき層と P d めっき層と A u めっき層とを積層してめっき層 2 3 としてもよい。さらに、めっき層 2 3 の周囲には凹部 2 4 が形成される。

【 0 0 1 8 】

図 4 は、図 2 におけるリードフレームの I V - I V 断面図である。図 4 に示すように、リード 1 0 2 は、金属板である基材 2 6 を有する。基材 2 6 は、導電性を有する。基材 2 6 の材料は、例えば、銅 (C u)、C u 合金、又は鉄とニッケルの合金である 4 2 アロイなどの金属を用いることができる。

【 0 0 1 9 】

基材 2 6 は、図 2 に示すフレーム部 1 0 1 から中央部に向かって伸びる長手方向の中央部付近が裏面側から薄く形成される。ここで、本実施例では、基材 2 6 の裏面側に段差が付くように形成したが、これに限らず、例えば、基材 2 6 の裏面を削らなくてもよいし、裏面全てを削ってもよい。

10

20

30

40

50

【 0 0 2 0 】

リード 1 0 2 は、基材 2 6 における図 2 におけるリードフレーム 1 0 0 の中央に向かう先端部付近の領域にめっき層 2 3 が形成される。また、リード 1 0 2 は、めっき層 2 3 の周囲に基材 2 6 の表面を凹ませた凹部 2 4 を有する。さらに、リード 1 0 2 は、表面側のめっき層 2 3 を除く領域に酸化層 2 5 を有する。酸化層 2 5 は、凹部 2 4 の領域にも形成される。酸化層 2 5 は、例えば、酸化銅の皮膜である。

【 0 0 2 1 】

図 5 は、図 3 のリードフレームの V - V 断面図である。本実施例では、めっき層 2 3 の領域は円形であり、且つ凹部 2 4 もめっき層 2 3 の周囲を囲む環状の形状である。そのため、図 5 に示す V - V 断面は、図 4 のめっき層 2 3 の近傍を拡大した図と同様となる。図 5 に示すように、凹部 2 4 は、断面が半円状の曲面である。そして、めっき層 2 3 の周囲の凹部 2 4 の全面を含む領域に酸化層 2 5 が形成される。

10

【 0 0 2 2 】

[半導体装置の構成]

次に、図 6 を参照して、本実施例に係るリードフレーム 1 0 0 を用いて作成された半導体装置 2 0 0 について説明する。図 6 は、実施例に係るリードフレームを用いて作成された半導体装置の断面図である。図 6 は、リード 1 0 2 に半導体素子 2 1 を搭載した状態の半導体装置 2 0 0 の図 2 における I V - I V 断面と同じ位置の断面を表す。

【 0 0 2 3 】

半導体素子 2 1 は、例えば、集積回路、大規模集積回路、トランジスタ、サイリスタ、ダイオード等である。半導体素子 2 1 は電極である C u ピラー 2 2 を有する。C u ピラー 2 2 は、例えば、めっき層 2 3 と同様の平面形状を有する。そして、C u ピラー 2 2 は、はんだ 3 0 を介してリード 1 0 2 のめっき層 2 3 に接続される。はんだ 3 0 は、例えば、はんだボールを用いることができる。

20

【 0 0 2 4 】

ここで、図 7 に示すように、めっき層 2 3 の周囲には、酸化層 2 5 が形成される。図 7 は、半導体装置の半導体素子のリードとの接合部分の拡大図である。酸化層 2 5 は、はんだ 3 0 が濡れにくい。そのため、リード 1 0 2 において、めっき層 2 3 の周囲が酸化層 2 5 により覆われることで、はんだ 3 0 の必要以上の広がり（ブリードアウト）を抑えることができる。

30

【 0 0 2 5 】

図 6 に戻って説明を続ける。半導体素子 2 1 及びリード 1 0 2 は、封止樹脂 2 7 により覆われる。封止樹脂 2 7 としては、例えばエポキシ樹脂やシリコン樹脂等を用いることが可能である。各リード 1 0 2 の外部端子部 2 8 は、半導体装置 2 0 0 の裏面において封止樹脂 2 7 から露出する。各リード 1 0 2 の外部端子部 2 8 は、半導体装置 2 0 の外装となる外装めっき層 2 9 によって覆われる。

【 0 0 2 6 】

[リードフレームの製造方法]

次に、図 2 に示すリードフレーム 1 0 0 の製造方法について、図 8 A ~ 8 K を参照して説明する。図 8 A ~ 8 K は、実施例に係るリードフレームの製造方法を示す断面図である。

40

【 0 0 2 7 】

まず、図 8 A に示すように、平板状の金属基板 4 1 を準備する。金属基板 4 1 の材料としては、銅や銅合金、R e - N i 合金等からなる金属を使用することができる。

【 0 0 2 8 】

次に、図 8 B に示すように、金属基板 4 1 の表面全体及び裏面全体にそれぞれ感光性レジスト 4 2 a 及び 4 3 a を形成する。例えば、感光性レジスト 4 2 a 及び 4 3 a は、金属基板 4 1 にドライフィルムレジストと呼ばれるフィルム上のレジストを張り付けることで形成される。また他にも、ドライフィルムレジストに代えて液状のレジスト剤を塗布及び完成させることで、感光性レジスト 4 2 a 及び 4 3 a を形成してもよい。

【 0 0 2 9 】

50

次に、図 8 C に示すように、所定のパターンを有するフォトマスク 4 4 及び 4 5 を用いて、感光性レジスト 4 2 a、4 3 a を露光する。

【 0 0 3 0 】

次に、図 8 D に示すように、露光された感光性レジスト 4 2 a 及び 4 3 a を現像することによって、所定の開口部を有するレジスト層 4 2 及び 4 3 を形成する。具体的には、金属基板 4 1 の表面側において、貫通エッチング加工が施される部分に開口部 4 2 b が形成される。また、金属基板 4 1 の表面側において、ハーフエッチング加工が施され凹部 2 4 が形成される部分に開口部 4 2 c が形成される。一方、金属基板 4 1 の裏面側において、貫通エッチング加工が施される部分及びハーフエッチング加工が施される部分に開口部 4 3 b が形成される。

10

【 0 0 3 1 】

次に、図 8 E に示すように、レジスト層 4 2 及び 4 3 をマスク（耐腐食マスク）として金属基板 4 1 に腐蝕液でエッチングを施すことで基材 2 6 を生成する。腐蝕液は、使用する金属基板 4 1 の材質に応じて適宜選択することができる。例えば、金属基板 4 1 として銅を用いる場合、塩化第二鉄水溶液や塩化第二銅水溶液等が使用される。金属基板 4 1 のエッチングは、例えば、金属基板 4 1 の表面及び裏面に腐蝕液をスプレーで吹き付けることによって、行われる。これにより、複数のリード 1 0 2 を有する基材 2 6 が形成される。また、リード 1 0 2 が形成される際に、基材 2 6 の表面側から凹む凹部 2 4 が形成される。ここで、開口部 4 2 c の大きさが小さいため、腐蝕液が供給される量が開口部 4 2 b に比べて少なくなる。そのため、凹部 2 4 は、基材 2 6 の裏面側に貫通しない程度のハーフエッチングにより形成される。この凹部 2 4 は、リード 1 0 2 の形成と同時に行われるため、リード 1 0 2 に対する位置ずれが発生せずに、所望の位置に形成される。

20

【 0 0 3 2 】

次に、図 8 F に示すように、レジスト層 4 2 層 4 3 を剥離して除去する。

【 0 0 3 3 】

次に、図 8 G に示すように、液レジストに図 8 F の状態のリードフレーム 1 0 0 を漬け込み、凹部 2 4 を含む領域にめっきレジスト 6 4 a を塗布し、乾燥させる。めっきレジスト 6 4 a は、ネガ型のレジストであり、露光された部分が残る。

【 0 0 3 4 】

次に、図 8 H に示すように、凹部 2 4 で囲われた領域を覆うフォトマスク 4 7 を用いて、めっきレジスト 4 6 a を露光する。

30

【 0 0 3 5 】

次に、図 8 I に示すように、露光されためっきレジスト 4 6 a を現像することによって、凹部 2 4 で囲われた領域を露出させる開口部 4 6 b を有するめっきレジスト層 4 6 を形成する。

【 0 0 3 6 】

次に、図 8 J に示すように、開口部 4 6 b で露出した基材 2 6 の表面にめっき層 2 3 を形成する。めっき層 2 3 は、例えば、基材 2 6 からの給電による電解めっき法により形成される。なお、電解めっき法に代えて、無電解めっき法により形成してもよい。

【 0 0 3 7 】

次に、図 8 K に示すように、めっきレジスト層 4 6 を剥離して除去する。

40

【 0 0 3 8 】

次に、図 8 L に示すように、基材 2 6 の表面に酸化層 2 5 を形成する。酸化層 2 5 は、基材 2 6 の表面の酸化処理により得ることができる。この酸化処理は、めっき層 2 3 に反応しない酸化処理である。例えば、酸化処理としては、黒化処理液中にリードフレーム 1 0 0 を浸漬して陽極酸化処理を行う強制酸化処理を用いることができる。この場合、リードフレーム 1 0 0 の表面側と裏面側とで表面側を陽極にして裏面側を陰極にすることで裏面の酸化を抑えて表面を酸化することができる。また、黒化処理液を、リードフレーム 1 0 0 に吹き付けることで酸化処理を行ってもよい。他にも、酸化させない領域にフィルムを張るなどして所定の領域を酸化するなどの方法を用いることができる。また、この酸化

50

処理においては、基材 2 6 の表面のみが酸化されてもよいし、基板 2 6 の表面及び側面が酸化されてもよい。

【 0 0 3 9 】

黒化処理液は、例えば、強アルカリ化合物と酸化剤の混合液である。強アルカリ化合物としては、例えば、水酸化ナトリウム、水酸化カリウム等を用いることができ、これらの単体、又は 2 種以上を混合して用いることができる。酸化剤としては、例えば、亜塩素酸ナトリウム等を用いることができる。なお、任意の添加物を追加的に用いることもできる。黒化処理液としては、例えば、亜塩素酸ナトリウム (NaClO_2) を $0 \sim 100 \text{ g/L}$ 、水酸化ナトリウム (NaOH) を $5 \sim 60 \text{ g/L}$ 、リン酸三ナトリウム (Na_3PO_4) を $0 \sim 200 \text{ g/L}$ 、含むものを用いることができる。処理条件としては、例えば、溶温を約 $50 \sim 80$ 度とし、処理時間を約 1 秒間 $\sim$ 2 秒間とし、陰極電流密度を約 $0.2 \sim 1.0 \text{ A/cm}^2$ とすることができる。

10

【 0 0 4 0 】

これにより、リード 1 0 2 を有するリードフレーム 1 0 0 が製造される。

【 0 0 4 1 】

ここで、図 9 を参照して、凹部 2 4 に囲われた領域のめっきレジストの除去について詳細に説明する。図 9 は、めっきレジストの除去を説明するための図である。

【 0 0 4 2 】

状態 6 1 は、めっきレジスト 4 6 a が基材 2 6 の表面に形成された状態である。状態 6 1 は、図 8 G に示す状態である。そして、状態 6 2 に示すように凹部 2 4 に囲われた領域を覆うフィルムやガラスで形成されたフォトマスク 4 7 を配置する。この状態が、図 8 H に示す状態である。

20

【 0 0 4 3 】

ここで、フォトマスク 4 7 は、凹部 2 4 の外周で囲われた領域よりも小さく、且つ、凹部 2 4 の内周で囲われた領域よりも大きいサイズである。具体的には、フォトマスク 4 7 は、めっき層 2 3 を形成することを所望する領域に対して、いずれの方向にもフォトマスク 4 7 を配置する装置の位置ずれの能力の 2 倍以上の幅の余裕を有することが好ましい。例えば、フォトマスク 4 7 を配置する装置において最大 $50 \mu\text{m}$ の位置ずれが発生するのであれば、本実施例の場合、フォトマスク 4 7 は直径が凹部 2 4 の内周で囲われた円形領域の直径よりも $100 \mu\text{m}$ 大きいことが好ましい。すなわち、フォトマスク 4 7 と凹部 2 4 の内周で囲われた円形領域との中心が一致した場合、フォトマスク 4 7 は、凹部 2 4 の内周から $50 \mu\text{m}$ 突き出す状態となる。

30

【 0 0 4 4 】

また、凹部 2 4 のサイズは、内周から外周までの距離がフォトマスク 4 7 を配置する装置の位置ずれの能力の 2 倍以上であることが好ましい。すなわち、フォトマスク 4 7 は、凹部 2 4 の外周と内周の間の半分の位置までの大きさを有してもよい。また、凹部 2 4 は、深いほど好ましい。ただし、凹部 2 4 の深さは、基材 2 6 の板厚に応じて決まり、およそ板厚の 50 % 程度である。

【 0 0 4 5 】

そして、フォトマスク 4 7 で凹部 2 4 の内周で囲われた領域を覆った状態で光を当てて露光すると状態 6 2 のようになる。この時、フォトマスク 4 7 と凹部 2 4 の外周との間に照射された光は、回折や屈折が発生し、また、凹部 2 4 の表面で反射することで、フォトマスク 4 7 と凹部 2 4 の内周の間の直接光が照射されない領域も露光する。これにより、状態 6 3 で示すように、フォトマスク 4 7 が接していた凹部 2 4 の内周で囲われた領域以外の部分をほとんど露光することができ、フォトマスク 4 7 が接していた凹部 2 4 の内周で囲われた領域のめっきレジスト 4 6 a を主に除去できる。これにより、状態 6 3 に示すように、凹部 2 4 の内周で囲われた領域を露出させる開口部 4 6 b を有するめっきレジスト 4 6 が形成される。この状態が、図 8 I で示す状態である。

40

【 0 0 4 6 】

次に、状態 6 3 となったリード 1 0 2 にめっき層 2 3 を形成すると、図 1 0 に示すよう

50

にめっきレジスト46の開口部46bの位置にめっき層23を形成することができ、リード102上の所望の位置にめっき層23を形成することができる。図10は、めっきレジストの層が形成された状態のリードフレームにおけるめっき層部分の拡大断面図である。これは、図8Jで示す状態である。

【0047】

そして、図10に示す状態のリード102からめっきレジストを除去することで、図11に示すように、リード102上の所望の位置にめっき層23が形成されたリード102を生成することができる。図11は、めっきレジスト除去後のリードフレーム上におけるめっき層部分の拡大断面図である。これは、図8Kで示す状態である。

【0048】

[半導体製造装置の製造方法]

図6に示した半導体装置200の製造方法について、図12A～12Cを参照して説明する。図12A～12Cは、実施例に係る半導体装置の製造方法を示す断面図である。

【0049】

図12Aに示す工程では、リード102に半導体素子21を実装する。リードフレーム100のめっき層23又は半導体素子21の電極であるCuピラー22の少なくとも一方にはんだ30を付着させる。なお、はんだボールを用いてはんだ30を付着させるようにしてもよい。次に、半導体素子21はCuピラー22が下になるように反転させられる。そして、めっき層23とCuピラー22とを位置合わせした後、リフロー処理によって溶融したはんだ13が硬化することにより、半導体素子21がリード102に接続される。この処理は、フリップチップボンディングと呼ばれる。

【0050】

ここで、本実施例に係るリードフレーム100では、リード102に対する位置ずれの発生し難い凹部24の内周の領域にめっき層23が形成される。そのため、めっき層23とCuピラー22とを結合する際に、双方に十分な結合面を確保することができ、確実に半導体素子21とリード102とを接合することができる。

【0051】

図12Bに示す工程では、リード102の一部と半導体素子21とを覆う封止樹脂27を形成する。封止樹脂27は、例えば、トランスファモールディング法、コンプレッションモールディング法やインジェクションモールディング法などの方法を用いて形成される。この状態で、リード102の外部端子部28が、封止樹脂27から露出する。

【0052】

図12Cに示す工程では、リード102の封止樹脂27から露出する外部端子部28に外装めっき層29を形成する。この外装めっき層29は、例えば、スズめっきである。外装めっき層29は、例えば、電解めっき法又は無電解めっき法により形成される。そして、個片化処理において切断線L1にて個片化されることで、図6に示す半導体装置200が得られる。

【0053】

以上に説明したように、本実施例に係るリードフレームは、めっき層を形成する所望領域の周囲に凹部を有する基板にめっきレジストが塗布され、所望領域よりも大きいマスクで所望領域を覆い露光が行われることで、所望領域のめっきレジストが除去されてそこにめっき層が形成される。これにより、めっき層を所望の位置に形成することができる。特にめっきをする所望領域の周りに凹部を設けることで、確実に所望領域にめっきを施すことができる。

【0054】

また、めっき層の周囲に酸化層を配置することで、めっき層とリードを結合するハンダの濡れ拡がりが抑制できる。これにより、リードの電極とリードとを結合する際の位置ずれを抑制でき、確実に接合することができる。

【0055】

さらに、凹部の底面を曲面にすることで、機械の位置ずれ精度を考慮して所望領域より

10

20

30

40

50

もサイズの大きいマスクを配置しても、反射などによりマスクの影の部分まで露光することができ、所望領域以外の部分に確実に酸化層を形成することができる。

【 0 0 5 6 】

また、本実施例では、銅でできたリードの所望領域上に例えば銀めっきを施す。これにより、はんだの濡れを所望領域に広げることができ、ＩＣチップなどの電子部品をリードに確実に接合することができる。

【 0 0 5 7 】

(変形例)

なお、上記実施例は、以下の態様で実施してもよい。なお、以下の説明では、上述した実施例と同様の部材については同じ符号を付し、説明の一部またはすべてを省略する場合がある。

10

【 0 0 5 8 】

上述した実施例では、Ｃｕピラー２２のはんだ付けされる面の形状が円形であることを想定して説明したが、Ｃｕピラー２２は、他の形状でもよい。例えば、Ｃｕピラー２２は、楕円形や四角形であってもよい。その場合、めっき層２３は、Ｃｕピラー２２と同型であることが好ましい。

【 0 0 5 9 】

また、はんだ３０がある程度流れることを許容できる場合であれば、めっき層２３は、Ｃｕピラー２２よりもはんだ３０の流れが許容できる範囲で大きくてもよい。

【 0 0 6 0 】

20

さらに、Ｃｕピラー２２がめっき層２３に含まれる大きさであり、且つ、はんだ３０の流れが許容できる範囲サイズの差であれば、Ｃｕピラー２２とめっき層２３との形状が異なってもよい。例えば、図１３に示すように、Ｃｕピラー２２の接続面が円形である場合に、めっき層２３がその円形を含む大きさの四角形の形状であってもよい。図１３は、接合面が円形のＣｕピラーと四角形のめっき層との関係を表す図である。

【 0 0 6 1 】

さらに、上述した実施例では、めっき層２３が、リード１０２の表面に含まれるサイズの場合で説明したが、めっき層２３は、リード１０２の幅方向、すなわち図２においてフレーム部１０１から中心に向かう方向に直交する方向でリード１０２の外縁まで届いてもよい。例えば、図１４Ａに示すように、めっき層２３がリード１０２の幅方向の両サイドに届く形状でもよい。その場合、凹部２４はリード１０２の幅方向に貫通する形状となる。また、図１４Ｂに示すように、凹部２４は直線で形成され、めっき層２３がリード１０２の幅方向の両サイドに届く四角形状であってもよい。図１４Ａ及び１４Ｂは、リードの幅方向の外縁まで届くめっき層の一例の図である。

30

【 0 0 6 2 】

以上に説明したように、めっき層とリードの電極の接合面の形状が円形でない場合や、リードの外縁までめっき層が届く場合であっても、凹部を設けることでめっき層を所望の位置に形成することができる。また、めっき層の周囲に酸化層を配置することで、めっき層とリードを結合するハンダの濡れ拡がりが抑制できる。これにより、リードの電極とリードとを結合する際の位置ずれを抑制でき、確実に接合することができる。

40

【 0 0 6 3 】

また、めっき層とリードの電極の接合面とが異なる形状を有する場合であっても、はんだの流れる量が許容範囲であれば、確実に接合することができる。

【 符号の説明 】

【 0 0 6 4 】

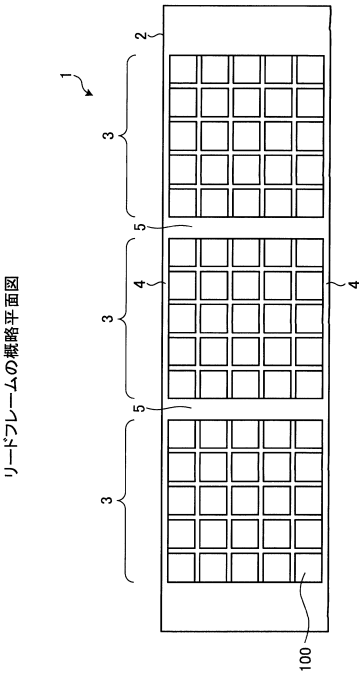
- １ リードフレーム
- ２ １ 半導体素子
- ２ ２ Ｃｕピラー
- ２ ３ めっき層
- ２ ４ 凹部

50

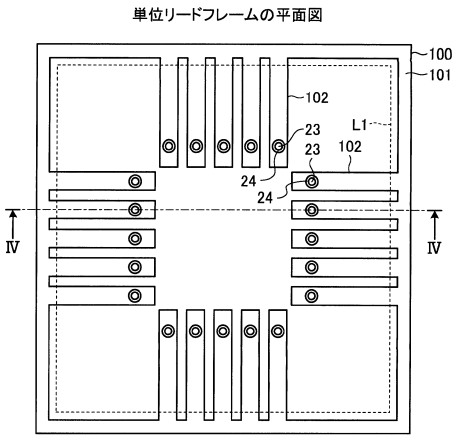
- 2 5 酸化層
- 3 0 はんだ
- 1 0 0 単位リードフレーム
- 1 0 2 リード
- 2 0 0 半導体装置

【図面】

【図 1】



【図 2】



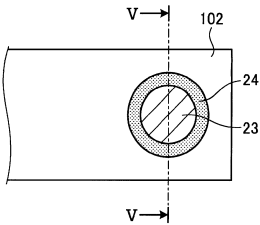
10

20

30

【図 3】

リードの内側端部を拡大した図



【図 4】

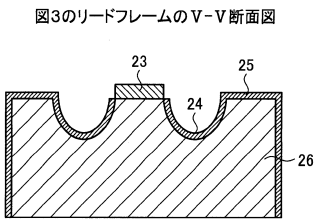
図2におけるリードフレームのIV-IV断面図



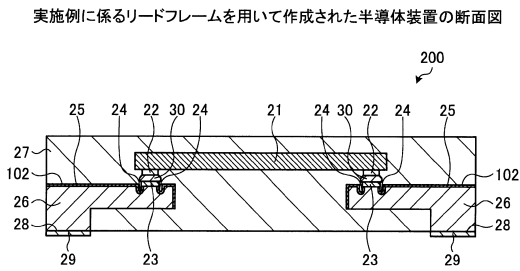
40

50

【図 5】



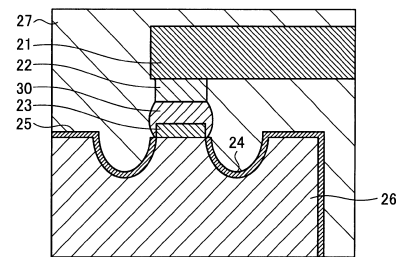
【図 6】



10

【図 7】

半導体装置の半導体素子のリードとの接合部分の拡大図



【図 8 A】

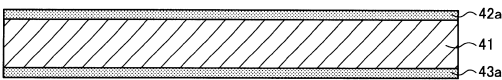
実施例に係るリードフレームの製造方法を示す断面図



20

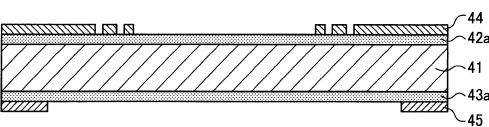
【図 8 B】

実施例に係るリードフレームの製造方法を示す断面図



【図 8 C】

実施例に係るリードフレームの製造方法を示す断面図

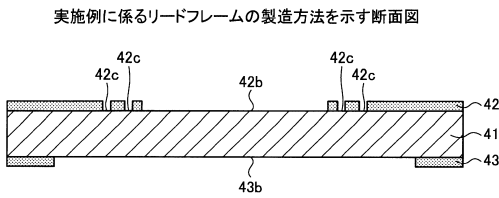


30

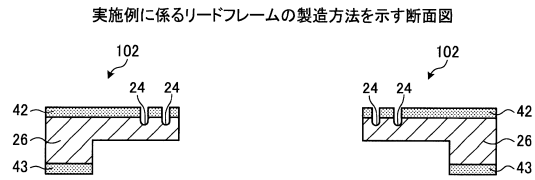
40

50

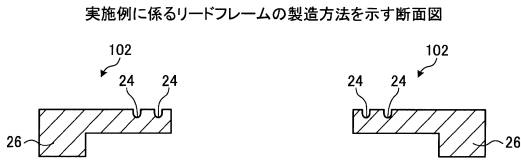
【図 8 D】



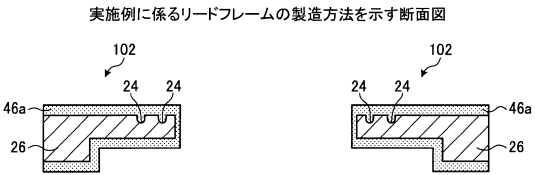
【図 8 E】



【図 8 F】

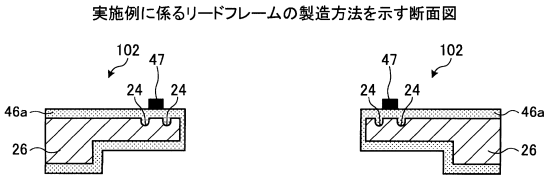


【図 8 G】

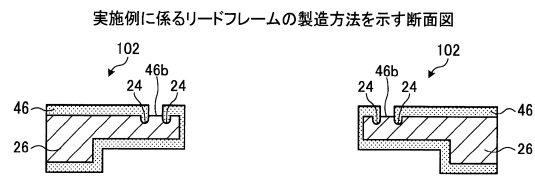


10

【図 8 H】

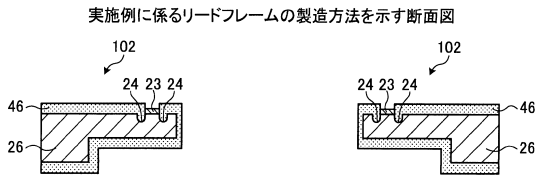


【図 8 I】

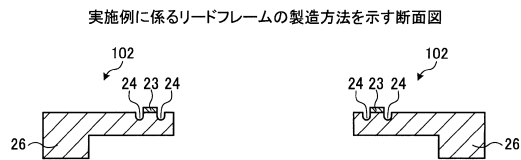


20

【図 8 J】



【図 8 K】



30

40

50

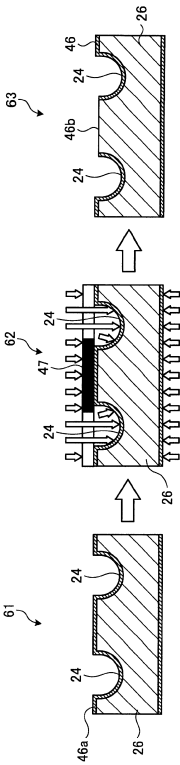
【図 8 L】

実施例に係るリードフレームの製造方法を示す断面図



【図 9】

めっきレジストの除去を説明するための図

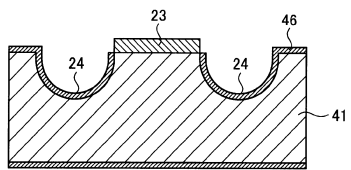


10

20

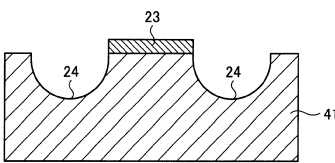
【図 1 0】

めっきレジストの層が形成された状態のリードフレームにおけるめっき層部分の拡大断面図



【図 1 1】

めっきレジスト除去後のリードフレーム上におけるめっき層部分の拡大断面図



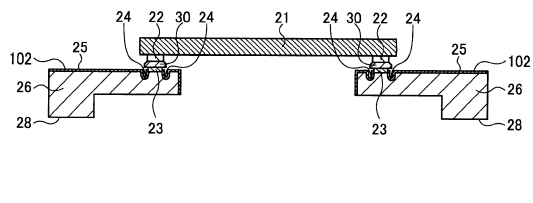
30

40

50

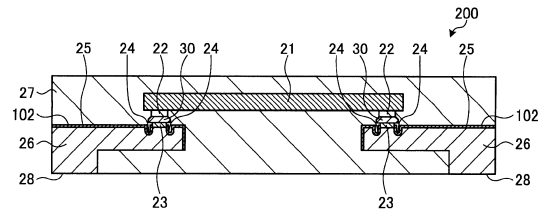
【 図 1 2 A 】

実施例に係る半導体装置の製造方法を示す断面図



【図 1 2 B】

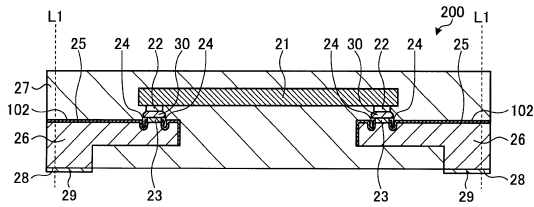
実施例に係る半導体装置の製造方法を示す断面図



10

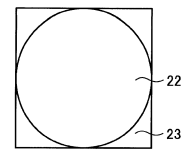
【 図 1 2 C 】

実施例に係る半導体装置の製造方法を示す断面図



【 図 1 3 】

接合面が円形のCuピラーと四角形のめっき層との接合状態を表す図



20

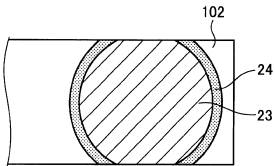
30

40

50

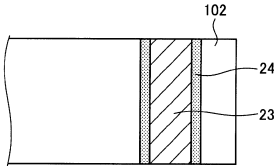
【 図 1 4 A 】

リードの幅方向の外縁まで届くめっき層の一例の図



【 図 1 4 B 】

リードの幅方向の外縁まで届くめっき層の一例の図



10

20

30

40

50

フロントページの続き

- (56)参考文献 特開 2 0 1 5 - 1 5 3 9 8 7 (J P , A)
 特開 2 0 1 8 - 0 5 6 3 8 6 (J P , A)
 特開平 1 0 - 0 4 1 3 2 5 (J P , A)
 特開 2 0 1 7 - 0 2 8 1 5 2 (J P , A)
- (58)調査した分野 (Int.Cl. , D B 名)
- H 0 1 L 2 1 / 4 4 7 - 2 1 / 4 4 9
 H 0 1 L 2 1 / 6 0 - 2 1 / 6 0 7
 H 0 1 L 2 3 / 5 0