

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2008 年 12 月 11 日 (11.12.2008)

PCT

(10) 国際公開番号
WO 2008/149988 A1

- (51) 国際特許分類:
H01L 21/3065 (2006.01) *H01L 21/027* (2006.01)
G03F 7/40 (2006.01)
- (21) 国際出願番号: PCT/JP2008/060482
- (22) 国際出願日: 2008 年 6 月 6 日 (06.06.2008)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2007-153184 2007 年 6 月 8 日 (08.06.2007) JP
- (71) 出願人 (米国を除く全ての指定国について): 東京エレクトロン株式会社 (TOKYO ELECTRON LIMITED)

[JP/JP]; 〒1076325 東京都港区赤坂五丁目 3 番 1 号
Tokyo (JP).

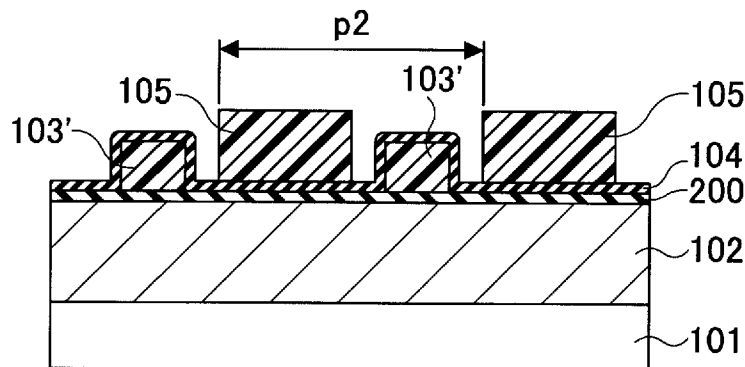
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 中島 滋 (NAKA-JIMA, Shigeru) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン東北株式会社内 Yamanashi (JP). 長谷部 一秀 (HASEBE, Kazuhide) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン東北株式会社内 Yamanashi (JP). 周 保華 (CHOU, Pao-Hwa) [—/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン東北株式会社内 Yamanashi (JP). 岩下 光秋 (IWASHITA, Mitsuki) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン九州株式会社内 Yamanashi (JP). 新納 礼二 (NIINO, Reiji) [JP/JP]; 〒4070192 山梨県韮崎市穂坂町三ツ沢 6 5 0 東京エレクトロン株式会社内 Yamanashi (JP).

[続葉有]

(54) Title: PATTERNING METHOD

(54) 発明の名称: パターニング方法

[[図5]]



(57) Abstract: A patterning method comprises a step for forming a first film on a substrate, a step for forming a first resist film on the first film, a step for processing the first resist film into a first resist pattern having a predetermined pitch by photolithography, a step for forming a silicon oxide film on the first resist pattern and the first film by supplying a first gas containing an organic silicon and a second gas containing an activated oxygen species alternately to the substrate, a step for forming a second resist film on the silicon oxide film, a step for processing the second resist film into a second resist pattern having a predetermined pitch by photolithography, and a step for processing the first film by using the first and second resist patterns as a mask.

(57) 要約: 開示されるパターニング方法は、基板上に第 1 の膜を形成する工程と、第 1 の膜上に第 1 レジスト膜を形成する工程と、第 1 レジスト膜をフォトリソグ

[続葉有]

WO 2008/149988 A1



(74) 代理人: 伊東 忠彦 (ITO, Tadahiko); 〒1506032 東京都渋谷区恵比寿 4 丁目 2 0 番 3 号 恵比寿ガーデン
プレイスタワー 3 2 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG,

SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

ラフィにより所定のピッチを持つ第 1 レジストパターンに加工する工程と、有機シリコンを含む第 1 のガスと活性化された酸素種を含む第 2 のガスとを当該基板へ交互に供給して、第 1 レジストパターン及び第 1 の膜上にシリコン酸化膜を形成する工程と、シリコン酸化膜上に第 2 レジスト膜を形成する工程と、第 2 レジスト膜をフォトリソグラフィにより所定のピッチを持つ第 2 レジストパターンに加工する工程と、第 1 レジストパターン及び第 2 レジストパターンをマスクに用いて、第 1 の膜を加工する工程と、を備える。

明 細 書

パターニング方法

技術分野

[0001] この発明は、半導体プロセスに用いられ、露光装置の解像限界以下のパターンを形成するパターニング方法に関する。

背景技術

[0002] 半導体デバイスの高集積度化に伴って、製造プロセスに要求される配線幅や分離幅は、微細化されてきている。一般的に、微細パターンは、フォトリソグラフィ技術を用いてレジストパターンを形成し、該レジストパターンをエッチングのマスクに用いて下地の各種薄膜をエッチングすることで形成される。

[0003] 微細パターンを形成するためにはフォトリソグラフィ技術が重要であるが、近時の半導体デバイスの微細化は、フォトリソグラフィ技術の解像限界以下の寸法を要求するまでに至っている。

[0004] 解像限界以下のパターンを形成する技術は、例えば、特許文献1に記載されている。

[0005] 特許文献1は、第1の感光膜パターン(以下第1のレジストパターンという)を形成し、該第1のレジストパターンをベークした後、該第1のレジストパターン上に酸化膜を形成する。その後、第1のレジストパターンどうしの中に第2の感光膜パターン(以下第2のレジストパターンという)を形成し、第1のレジストパターン及び第2のレジストパターンをエッチングマスクに用いて下地の薄膜をエッチングして微細パターンを形成する。

[0006] 特許文献1によれば、2つの露光マスクを利用して微細パターンを形成するので、1つの露光マスクを利用して微細パターンを形成する場合に比較して2倍以上の分解能を得ることができる。このため、解像限界以下の微細パターンを形成することができる。

[0007] また、レジストパターン上に酸化膜を形成する技術は、例えば、特許文献2に記載されている。

[0008] 特許文献2は、解像限界以下の微細パターンを形成する方法は記載していないが、レジストパターン上に酸化膜を形成しておくことで、レジストパターンの薄型化現象を防止でき、形成された微細パターンにストリーションやウィグリングが生ずることを防止できる技術が記載されている。

特許文献1:特許第2757983号公報

特許文献2:特開2004-80033号公報

発明の開示

発明が解決しようとする課題

[0009] 特許文献1によれば、解像限界以下の微細パターンを形成することはできる。しかしながら、微細パターンのクリティカルディメンション(CD)の均一性の要求は日を追って厳しくなっている。例えば、第1のレジストパターン上に形成する酸化膜の膜厚均一性が良好でないと、微細パターンに対する良好なCDコントロールが困難となる。

[0010] 特許文献2は、例えば、その段落0010に、レジストパターンに損傷が生じないように、酸化膜は常温～400℃の間の温度で形成することが望ましいことが記載され、このような酸化膜を実現する手法として原子層堆積法(ALD)を開示している。

[0011] しかしながら、特許文献2は、ALDよりも、さらに低温で、かつ、均一な膜厚をもって酸化膜を形成する技術については何等開示していない。

[0012] この発明は、解像限界以下のピッチを持つ微細パターンのCD均一性を、より良好にできるパターンニング方法を提供することを目的とする。

課題を解決するための手段

[0013] 上記課題を解決するために、この発明の第1態様に係るパターンニング方法は、基板上に第1の膜を形成する工程と、第1の膜上に第1レジスト膜を形成する工程と、第1レジスト膜をフォトリソグラフィにより所定のピッチを持つ第1レジストパターンに加工する工程と、有機シリコンを含む第1のガスと活性化された酸素種を含む第2のガスとを当該基板へ交互に供給して、第1レジストパターン及び第1の膜上にシリコン酸化膜を形成する工程と、シリコン酸化膜上に第2レジスト膜を形成する工程と、第2レジスト膜をフォトリソグラフィにより所定のピッチを持つ第2レジストパターンに加工する工程と、第1レジストパターン及び第2レジストパターンをマスクに用いて、第1の膜を加工

する工程と、を備える。

- [0014] また、この発明の第2態様に係るパターンニング方法は、基板上に第1の膜を形成する工程と、第1の膜上に、第1の膜とは異なる材料で構成されるハードマスク膜を形成する工程と、ハードマスク膜上に第1レジスト膜を形成する工程と、第1レジスト膜をフォトリソグラフィにより所定のピッチを持つ第1レジストパターンに加工する工程と、有機シリコンを含む第1のガスと活性化された酸素種を含む第2のガスとを当該基板へ交互に供給して、第1レジストパターン及びハードマスク膜上にシリコン酸化膜を形成する工程と、シリコン酸化膜上に第2レジスト膜を形成する工程と、第2レジスト膜をフォトリソグラフィにより所定のピッチを持つ第2レジストパターンに加工する工程と、第1レジストパターン及び第2レジストパターンをマスクに用いて、ハードマスク膜を加工する工程と、加工されたハードマスク膜をマスクに用いて、第1の膜を加工する工程と、を備える。

発明の効果

- [0015] この発明によれば、解像限界以下のピッチを持つ微細パターンのCD均一性を、より良好にできるパターンニング方法を提供できる。

図面の簡単な説明

- [0016] [図1]この発明の第1の実施形態に係るパターンニング方法を主要な製造工程毎に示す断面図
- [図2]この発明の第1の実施形態に係るパターンニング方法を主要な製造工程毎に示す断面図
- [図3]この発明の第1の実施形態に係るパターンニング方法を主要な製造工程毎に示す断面図
- [図4]この発明の第1の実施形態に係るパターンニング方法を主要な製造工程毎に示す断面図
- [図5]この発明の第1の実施形態に係る微細パターンの形成方法を主要な製造工程毎に示す断面図
- [図6]この発明の第1の実施形態に係るパターンニング方法を主要な製造工程毎に示す断面図

[図7]この発明の第1の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図8]この発明の第1の実施形態に係るパターニング方法に使用される成膜装置の一例を示す縦断面図

[図9]シリコン酸化膜104を形成するための成膜装置の一例を示す横断面図

[図10]シリコン酸化膜104を形成するための成膜方法におけるガスの供給のタイミングを示すタイミングチャート

[図11]シリコン酸化膜の成膜方法を実施する際の反応を説明するための模式図

[図12] O_2 ガスプラズマを用いて成膜した場合と、 O_3 ガスを用いて成膜した場合とで、不純物量を比較した図

[図13]この発明の第2の実施形態に係るパターニング方法の主要な製造工程を示す断面図

[図14]この発明の第2の実施形態に係るパターニング方法に使用される成膜装置の一例を示す縦断面図

[図15]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図16]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図17]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図18]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図19]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図20]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図21]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図22]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図23]この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24A]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24B]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24C]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24D]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24E]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24F]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24G]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24H]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図24I]この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図

[図25A]第1から第3の実施形態に係るパターニング方法に引き続いて実施することができる半導体装置の製造方法を説明するための断面図

[図25B]第1から第3の実施形態に係るパターニング方法に引き続いて実施することができる半導体装置の製造方法を説明するための断面図

[図26A]第1から第3の実施形態に係るパターニング方法に引き続いて実施することができる半導体装置の製造方法を説明するための断面図

[図26B]第1から第3の実施形態に係るパターニング方法に引き続いて実施することができる半導体装置の製造方法を説明するための断面図

[図27]第1から第3の実施形態に係るパターニング方法を利用して製造することができる半導体装置の一例を示す断面図

符号の説明

- [0017] 101:半導体基板
102:薄膜
103:フォトリソパターン
103':トリミングされたフォトリソパターン
104:シリコン酸化膜
105:フォトリソパターン
105':トリミングされたフォトリソパターン
106:ハードマスク膜
200、201:反射防止膜

発明を実施するための最良の形態

[0018] 以下、添付図面を参照してこの発明の実施形態について具体的に説明する。

[0019] (第1の実施形態)

図1乃至図6は、この発明の第1の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図である。

[0020] 第1の実施形態は、この発明に係るパターニング方法の基本的なプロセスフローを例示するものである。

[0021] まず、図1に示すように、半導体基板101上に、薄膜102を形成する。本明細書においては、半導体基板101は、半導体、例えば、シリコン基板のみを示すものではなく、半導体基板内、又は半導体基板上に形成された半導体素子や集積回路パターンに対応した導電膜、これらを絶縁する層間絶縁膜が形成された構造体を含む。薄膜102は後に微細パターンに加工される膜であり、SiNやSiO₂の絶縁膜であっても良いし、導電性ポリシリコンのような導電膜であっても良い。本例では、一例として、薄膜102をSiNとする。次いで、薄膜102上に反射防止材料を塗布し、反射防止膜(B

ARC) 200を形成する。

[0022] 次に、図2に示すように、反射防止膜200上にフォトレジストを塗布し、フォトレジスト膜を形成する。次いで、フォトリソグラフィ技術を用いて、フォトレジスト膜を、所定のピッチ $p1$ を持つレジストパターン103に加工する。本例では、レジストパターン103は、ライン・アンド・スペースパターンを有し、所定のピッチ $p1$ は、露光装置の解像限界程度とする。

[0023] 次に、図3に示すように、レジストパターン103をトリミングし、トリミングされたレジストパターン103'を得る(本明細書では第1回トリミング処理と呼ぶ)。トリミング処理は、例えば、酸素ラジカル又はオゾンガスを含む雰囲気中で、室温～100℃の温度で行われる。

[0024] 次に、図4に示すように、トリミングされたレジストパターン103'及び反射防止膜200上に、薄膜102、反射防止膜200、及びレジストパターン103'とは異なるシリコン酸化膜104を形成する。シリコン酸化膜104は、後に行われる2回目のフォトリソグラフィ工程から、レジストパターン103'を保護するために形成される。本明細書では、このようなシリコン酸化膜104の形成をハードニング処理と呼ぶ。本実施形態では、ハードニング処理を、有機シリコンを含むソースガスと、プラズマにより活性化(励起)された、酸素ラジカルなどの酸素種を含むガスとを交互に供給しながら、トリミングされたレジストパターン103'及び反射防止膜200上に、シリコン酸化膜104を形成する。

[0025] 次に、図5に示すように、シリコン酸化膜104上にフォトレジストを塗布し、フォトレジスト膜を形成する。次いで、フォトリソグラフィ技術を用いて、フォトレジスト膜を、所定のピッチ $p2$ を持つレジストパターン105に加工する。本例では、レジストパターン105は、トリミングされたレジストパターン103'と同様にライン・アンド・スペースパターンを有している。また、レジストパターン105の所定のピッチ $p2$ は、露光装置の解像限界程度とする。さらに、本例のレジストパターン105は、トリミングされたレジストパターン103'間に配置され、レジストパターン103'とレジストパターン105とが交互に配置される。

[0026] 次に、図6に示すように、レジストパターン105をトリミングし、トリミングされたレジストパターン105'を得る(本明細書では第2回トリミング処理と呼ぶ)。トリミング処理は、

例えば、酸素ラジカル又はオゾンガスを含む雰囲気中で、室温～100℃の温度で行うことができる。第2回トリミング処理により、レジストパターン103'、及び105'からなるレジストパターンが形成される。このレジストパターンは、パターン103'と105'とが交互に配置されたパターンであるので、そのピッチp3は、ピッチp1及びp2よりも狭いピッチ、本例では、ピッチp1及びp2のほぼ1/2のピッチとなる。このように、別々に形成されたレジストパターン103'と105'とを交互に配置することで、解像限界以下のピッチを持つレジストパターンを形成することができる。

[0027] 次に、図7に示すように、レジストパターン103'、及び105'をエッチングのマスクに用いて、反射防止膜200、シリコン酸化膜104、及び薄膜102をエッチングし、薄膜102を所望の微細パターンに加工する。加工された薄膜102のピッチp4は、レジストパターン103'及び105'のピッチp3とほぼ同じとなるので、薄膜102からなる微細パターンのピッチp4は、解像限界以下にできる。このようにして、第1の実施形態では、解像限界以下のピッチを持つ微細パターンを形成することができる。

[0028] さらに、第1の実施形態では、ハードニング処理の際、有機シリコンを含むソースガスと、プラズマにより励起された、酸素ラジカルなどの酸素種とを含むガスを交互に供給して反射防止膜200及びトリミングされたレジストパターン103'上に、シリコン酸化膜104を形成することで、解像限界以下のピッチを持つ微細パターンのCD均一性を、より良好にすることができる。この成膜について、以下、詳しく説明する。

[0029] 図8はシリコン酸化膜104の成膜に使用される成膜装置の一例を示す縦断面図、図9は図8の成膜装置を示す横断面図、図10は本実施形態におけるガスの供給のタイミングを示すタイミングチャートである。なお、図9においては、加熱装置を省略している。

[0030] 図8及び図9に示すように、成膜装置80は、下端が開口された有天井の円筒体状の処理容器1を有している。この処理容器1の全体は、例えば石英により形成されており、この処理容器1内の天井には、石英製の天井板2が設けられて封止されている。また、この処理容器1の下端開口部には、例えばステンレススチールにより円筒体状に成形されたマニホールド3がOリング等のシール部材4を介して連結されている。

[0031] 上記マニホールド3は処理容器1の下端を支持しており、このマニホールド3の下方

から被処理体として多数枚、例えば50～100枚の半導体ウエハWを多段に載置可能な石英製のウエハポート5が処理容器1内に挿入可能となっている。このウエハポート5は3本の支柱6を有し(図9参照)、支柱6に形成された溝により多数枚のウエハWが支持されるようになっている。

[0032] このウエハポート5は、石英製の保温筒7上に載置されており、保温筒7はテーブル8上に載置されている。テーブル8は、マニホールド3の下端開口部を開閉する例えばステンレススチール製の蓋部9を貫通する回転軸10上に支持される。

[0033] そして、この回転軸10の貫通部には、例えば磁性流体シール11が設けられており、回転軸10を気密にシールしつつ回転可能に支持している。また、蓋部9の周辺部とマニホールド3の下端部との間には、例えばOリングよりなるシール部材12が介設されており、これにより処理容器1内のシール性を保持している。

[0034] 上記の回転軸10は、例えばポートエレベータ等の昇降機構(図示せず)に支持されたアーム13の先端に取り付けられており、ウエハポート5および蓋部9等は、一体的に上昇されて処理容器1内に挿入され、降下されて処理容器1から取り出される。なお、上記テーブル8を上記蓋部9側へ固定して設け、ウエハポート5を回転させることなくウエハWの処理を行うようにしてもよい。

[0035] また、成膜装置80は、処理容器1内へ酸素含有ガス、例えば O_2 ガスを供給する酸素含有ガス供給機構14と、処理容器1内へSiソースガスを供給するSiソースガス供給機構15と、処理容器1内へパージガスとして不活性ガス、例えば N_2 ガスを供給するパージガス供給機構16とを有している。

[0036] 本実施形態においては、シリコン酸化膜104を成膜するためのSiソースガスとして有機シリコンを含むSiソースガスを用いる。有機シリコンを含むSiソースガスの例はアミノシラン系プリカーサーである。アミノシラン系プリカーサーの例は、1価または2価のアミノシラン系プリカーサーである。1価または2価のアミノシラン系プリカーサーの具体的な例は、BTBAS(ビスターシャリブチルアミノシラン)、BDMAS(ビスジメチルアミノシラン)、BDEAS(ビスジエチルアミノシラン)、DMAS(ジメチルアミノシラン)、DEAS(ジエチルアミノシラン)、DPAS(ジプロピルアミノシラン)、BAS(ブチルアミノシラン)、DIPAS(ジイソプロピルアミノシラン)、及びBEMAS(ビスエチルメチルアミ

シラン)である。また、有機シリコンを含むSiソースガスとして、上に列挙したプリカーサーのうちの一つを用いても良いし、これらの2以上を組み合わせて用いても良い。

[0037] また、アミノシラン系プリカーサーとしては、3価のアミノシラン系プリカーサーを用いることもできる。3価のアミノシラン系プリカーサーの例は、TDMAS (トリジメチルアミノシラン)である。

[0038] また、有機シリコンを含むSiソースガスとしては、アミノシラン系プリカーサーの他、エトキシシラン系プリカーサーを用いることもできる。エトキシシラン系プリカーサーの例は、例えば、TEOS (テトラエトキシシラン)である。

[0039] 酸素含有ガス供給機構14は、酸素含有ガス供給源17と、酸素含有ガス供給源17から酸素含有ガスを導く酸素含有ガス配管18と、この酸素含有ガス配管18に接続され、マニホールド3の側壁を内側へ貫通して上方向へ屈曲されて垂直に延びる石英管よりなる酸素含有ガス分散ノズル19とを有している。この酸素含有ガス分散ノズル19の垂直部分には、複数のガス吐出孔19aが所定の間隔を隔てて形成されており、各ガス吐出孔19aから水平方向に処理容器1に向けて略均一に酸素含有ガス、例えば O_2 ガスを吐出することができるようになっている。

[0040] また、Siソースガス供給機構15は、Siソースガス供給源20と、このSiソースガス供給源20からSiソースガスを導くSiソースガス配管21と、このSiソースガス配管21に接続され、マニホールド3の側壁を内側へ貫通して上方向へ屈曲されて垂直に延びる石英管よりなるSiソースガス分散ノズル22と、を有している。ここではSiソースガス分散ノズル22は2本設けられており(図9参照)、各Siソースガス分散ノズル22には、その長さ方向に沿って複数のガス吐出孔22aが所定の間隔を隔てて形成されており、各ガス吐出孔22aから水平方向に処理容器1内に略均一に有機シリコンを含むSiソースガスを吐出することができるようになっている。なお、Siソースガス分散ノズル22は1本のみであってもよい。

[0041] さらに、パージガス供給機構16は、パージガス供給源23と、パージガス供給源23からパージガスを導くパージガス配管24と、このパージガス配管24に接続され、マニホールド3の側壁を貫通して設けられたパージガスノズル25とを有している。パージガスとしては不活性ガス例えば N_2 ガスを好適に用いることができる。

- [0042] 酸素含有ガス配管18、Siソースガス配管21、パージガス配管24には、それぞれ開閉弁18a、21a、24aおよびマスフローコントローラのような流量制御器18b、21b、24bが設けられており、酸素含有ガス、Siソースガスおよびパージガスをそれぞれ流量制御しつつ供給することができる。
- [0043] このプラズマ生成機構30はプラズマ区画壁32を有している。プラズマ区画壁32は、処理容器1の側壁における所定の幅を持った縦長の部分を削りとることによって形成された細長い開口31を外側より覆うようにして処理容器1の外壁に気密に取り付けられている。また、プラズマ区画壁32は、断面凹部状をなし上下に細長く形成され、例えば石英で形成されている。また、プラズマ生成機構30は、このプラズマ区画壁32の両側壁の外面に上下方向に沿って互いに対向するようにして配置された細長い一対のプラズマ電極33と、このプラズマ電極33に給電ライン34を介して接続され高周波電力を供給する高周波電源35とを有している。そして、上記プラズマ電極33に高周波電源35から例えば13.56MHzの高周波電圧を印加することにより酸素含有ガスのプラズマが発生することができる。なお、この高周波電圧の周波数は13.56MHzに限定されず、他の周波数、例えば400kHz等を用いてもよい。
- [0044] 上記のようなプラズマ区画壁32を形成することにより、処理容器1の側壁の一部が凹部状に外側へ窪み、プラズマ区画壁32の内部空間が処理容器1の内部空間に一体的に連通される。また、開口31は、ウェハボート5における、ウェハWが保持される領域の縦方向の全体に対応した高さを有している。
- [0045] 上記酸素含有ガス分散ノズル19は、処理容器1内を上方向に延びていく途中で処理容器1の半径方向外方へ屈曲されて、上記プラズマ区画壁32内の最も奥の部分(処理容器1の中心から最も離れた部分)に沿って上方に向けて起立されている。このため、ガス吐出孔19aから吐出された酸素含有ガスは、高周波電源35がオンされて電極33間に生成される高周波電磁界によりプラズマ化されて処理容器1の内部空間へ流れ込む。
- [0046] プラズマ区画壁32の外側には、これを覆うようにして例えば石英よりなる絶縁保護カバー36が取り付けられている。また、この絶縁保護カバー36の内側部分には、図示しない冷媒通路が設けられており、例えば冷却された窒素ガスを流すことにより上

記プラズマ電極33を冷却することができる。

[0047] 2本のSiソースガス分散ノズル22は、処理容器1内において開口31の両側に位置するように起立しており、このSiソースガス分散ノズル22に形成された複数のガス噴射孔22aより処理容器1の内側に向けてSiソースガスとして1分子内に1個または2個のアミノ基を有するアミノシランガスを吐出し得るようになっている。

[0048] 一方、処理容器1の開口31の反対側には、処理容器1内を真空排気するための排気口37が設けられている。この排気口37は処理容器1の側壁の一部を縦長に削りとることによって形成されている。処理容器1のこの排気口37に対応する部分には、排気口37を覆うように断面凹部状に成形された排気口カバー部材38が溶接により取り付けられている。この排気口カバー部材38は、処理容器1の側壁に沿って上方に延びており、処理容器1の上方にガス出口39を規定している。そして、このガス出口39から図示しない真空ポンプ等を含む真空排気機構により真空引きされる。そして、この処理容器1の外周を囲むようにしてこの処理容器1およびその内部のウエハWを加熱する筒体状の加熱装置40が設けられている。

[0049] 成膜装置80の各構成部の制御、例えばバルブ18a、21a、24aの開閉による各ガスの供給・停止、マスフローコントローラ18b、21b、24bによるガス流量の制御、および高周波電源35のオン・オフ制御、加熱装置40の制御等は例えばマイクロプロセッサ(コンピュータ)からなるコントローラ50により行われる。コントローラ50には、工程管理者が成膜装置80を管理するためにコマンドの入力操作等を行うキーボードや、成膜装置80の稼働状況を表示するディスプレイ等からなるユーザーインターフェース51が接続されている。

[0050] また、コントローラ50には、成膜装置80で実行される各種処理をコントローラ50の制御にて実現するための制御プログラムや、処理条件に応じて成膜装置80の各構成部に処理を実行させるためのプログラムすなわちレシピが格納された記憶部52が接続されている。制御プログラムやレシピは記憶媒体52aに記憶されていて良く、記憶媒体52aから記憶部52へ格納される。記憶媒体52aは、ハードディスクや半導体メモリであってもよいし、CD-ROM、DVD、フラッシュメモリ等の可搬性のものであってもよい。また、制御プログラムやレシピは、他の装置から、例えば専用回線を介して

ダウンロードされて記憶部52に記憶されるようにしてもよい。

- [0051] そして、必要に応じて、ユーザーインターフェース51からの指示等にて任意のレシピを記憶部52から読み出してコントローラ50に実行させることで、コントローラ50の制御下で、成膜装置80での所望の処理が行われる。
- [0052] 次に、以上のように構成された成膜装置を用いて行なわれるシリコン酸化膜104の成膜方法の一例を、図10を参照して説明する。
- [0053] 例えば50～100枚のウエハWが搭載された状態のウエハボート5を予め所定の温度に制御された処理容器1内にその下方から上昇させることによりロードし、蓋部9でマニホールド3の下端開口部を閉じることにより処理容器1内を密閉空間とする。ウエハWは、例えば直径300mmを有していて良い。
- [0054] そして、処理容器1内を所定のプロセス圧力に維持するとともに、加熱装置40への供給電力を制御して、ウエハ温度を上昇させてプロセス温度に維持し、ウエハボート5を回転させた状態で成膜処理を開始する。
- [0055] この際の成膜処理の一例を、図10に示す。本一例は、有機シリコンを含むSiソースガスとして、アミノシランガス、例えば、BTBASを用いた場合であるが、他のアミノシランガスを用いた場合、及びエトキシシランガスを用いた場合においても同様に実施することができる。
- [0056] 図10に示すように、成膜処理の一例においては、有機シリコンを含むSiソースガスを処理容器1内に流してSiソースを吸着させる工程S1と、酸素含有ガスをプラズマで励起することにより形成された、酸素ラジカルなどの酸素種を含むガスを処理容器1に供給してSiソースガスを酸化させる工程S2とを交互に繰り返す。さらに、本一例においては、これら工程S1と工程S2との間で処理容器1内から処理容器1内に残留するガスを排出する工程S3を実施する。
- [0057] 具体的には、本一例においては、工程S1において、Siソースガス供給機構15のSiソースガス供給源20からSiソースガスとして1分子内に2個のアミノ基を有するアミノシランガス、例えばBTBASをSiソースガス配管21およびSiソースガス分散ノズル22を介してガス吐出孔22aから処理容器1内にT1の期間供給する。これにより、ウエハWにSiソースを吸着させる。このときの期間T1は1～60secが例示される。また、Siソ

ースガスの流量は10～500mL/min(sccm)が例示される。また、この際の処理容器1内の圧力は13.3～665Paが例示される。

[0058] プラズマにより生成された、酸素ラジカルなどの酸素種を含むガスを供給する工程S2においては、酸素含有ガス供給機構14の酸素含有ガス供給源17から酸素含有ガスとして例えば O_2 ガスを酸素含有ガス配管18および酸素含有ガス分散ノズル19を介してガス吐出孔19aから吐出し、このとき、プラズマ生成機構30の高周波電源35をオンにして高周波電界を形成し、この高周波電界により酸素含有ガス、例えば O_2 ガスをプラズマ化する。そして、このようにプラズマ化された酸素含有ガスを処理容器1内に供給する。これにより、ウエハWに吸着されたSiソースが酸化されて SiO_2 が形成される。この処理の期間T2は5～300secの範囲が例示される。また、酸素含有ガスの流量はウエハボート5に保持されるウエハWの枚数によっても異なるが、100～20000mL/min(sccm)が例示される。また、高周波電源35の周波数は13.56MHzであって良く、パワーとしては5～1000Wであって良い。また、この際の処理容器1内の圧力は13.3～665Paであって良い。

[0059] この場合に、酸素含有ガスとしては、 O_2 ガスの他、NOガス、 N_2O ガス、 H_2O ガス、 O_3 ガスを挙げることができ、これらを高周波電界によりプラズマ化して酸化剤として用いる。酸化剤としては、上記の酸素含有ガスのプラズマに限らず、他の酸素含有ガスのプラズマであっても良いが、その中でも O_2 プラズマが好ましい。酸化剤として、特に O_2 ガスプラズマ中の、酸素ラジカルを含む酸素種を用いることにより、 SiO_2 膜の成膜が300℃以下、さらには100℃以下、理想的には室温でも成膜が可能である。なお、酸素含有ガスとして、例示した酸素含有ガスのうち一つを用いても良いし、2以上を用いても良い。

[0060] また、工程S1と工程S2との間に行われる工程S3は、工程S1の後および工程S2の後に処理容器1内に残留するガスを排気して次の工程において所望の反応を生じさせる工程である。工程S3は、処理容器1内を真空排気しつつパージガス供給機構16のパージガス供給源23からパージガス配管24およびパージガスノズル25を介してパージガスとして不活性ガス例えば N_2 ガスを供給することにより行われる。この工程S3の期間T3としては1～60secが例示される。また、パージガス流量としては50～50

00mL/min(sccm)が例示される。なお、この工程S3は処理容器1内に残留しているガスを排気することができれば、パージガスを供給せずに全てのガスの供給を停止した状態で真空引きを継続して行うようにしてもよい。ただし、パージガスを供給することにより、短時間で処理容器1内の残留ガスを排出することができる。なお、この際の処理容器1内の圧力は13.3～665Paであって良い。

[0061] このようにして、工程S1と工程S2との間に処理容器1内からガスを除去する工程S3を挟んで交互に間欠的にSiソースガスと酸素ラジカルなどの酸素種を含む O_2 プラズマとを繰り返し供給することにより、 SiO_2 膜の薄い膜を一層ずつ繰り返し積層して所定の厚さとすることができる。

[0062] このときの反応例を図11に示す。図11には反応例が模式的に示される。本反応例では、一例としてSiソースガスにBTBASを用いたときを例示する。

[0063] 図11(a)に示すように、既に堆積された SiO_2 膜の表面にはOH基が存在しており、そこにSiソースとして例えばBTBASが供給される。そして、Siソースが吸着される工程(工程S1)においては、図11(b)に示すように、BTBASのSiが表面のOH基の酸素原子と結合してトリメチルアミノ基を離脱させる。このとき、2個のアミノ基を有するアミノシランであるBTBASはOHとの反応性が高く、また、アミノ基は、このようなSiとOH基との反応の構造的な障害になり難いため、Siの吸着反応が速やかに進行する。このとき脱離したトリメチルアミノ基は工程S3により処理容器1から排出される。そして、次の酸化工程(工程S2)においては、図11(c)に示すように、トリメチルアミノ基が離脱した後のSi化合物が、 O_2 ガスプラズマ中の、酸素ラジカルを含む酸素種によって酸化されて SiO_2 となる(ただし、表面にはHが吸着してOH基が形成されている)。このように、 O_2 ガスプラズマ中の、酸素ラジカルを含む酸素種を用いた酸化反応は、純粋な化学的反応と異なり高い温度が不要であるから低温での反応が可能である。

[0064] BTBASは、Siソースガスとして用いる1分子内に2個のアミノ基を有するアミノシランガスである。このようなアミノシランガスとしては、上記BTBASの他、BDEAS(ビスジエチルアミノシラン)、BDMAS(ビスジメチルアミノシラン)を挙げることができる。

[0065] なお、Siソースガスには、1分子内に3個以上のアミノ基を有するアミノシランガス、を用いることも可能であるし、1分子内に1個のアミノ基を有するアミノシランガスを用

いることも可能である。

[0066] 第1の実施形態は、Siソースとして有機シリコンを含むソースガスを用い、酸化処理において反応が温度を上昇させずに進行することが可能な O_2 ガスプラズマに含まれる酸素ラジカルを含む酸素種を用い、これらを交互に供給するので、良好な膜質の SiO_2 膜を $100^\circ C$ 以下、さらには室温といった従来では考えられない低温でかつ高い成膜レートで成膜することができる。

[0067] このように、本実施形態では、原理的に $100^\circ C$ 以下という極低温で成膜することができるが、それよりも高い温度であっても成膜が可能である。ただし、成膜温度が上昇するに従って膜厚ばらつきが大きくなることと、レジストパターン103'に与える熱的な影響とを考慮すると、成膜温度は $100^\circ C$ 以下であることが最も好ましい。

[0068] 次に、第1の実施形態に基づいて実際に成膜した結果について説明する。

まず、酸化剤について実験を行った。SiソースガスとしてBTBASを用い、酸化処理に O_2 ガスプラズマを用い、これらを交互に供給することで SiO_2 膜を成膜した。ここでは、処理容器内に300mmウェハを100枚挿入し、成膜温度を $100^\circ C$ とし、BTBASの供給量を $30 mL/min$ (sccm)、圧力を53Paにして工程S1を30sec行い、 O_2 ガスの供給量を $2000 mL/min$ (sccm)、圧力を665Pa、13.56MHzの高周波パワーを50Wにして工程S2を40sec行い、これを42サイクル繰り返して SiO_2 膜を成膜した。なお、処理容器内のパージのため、工程S1前には処理容器内の真空引きしながら $3500 mL/min$ (sccm)の流量でパージガスとして N_2 ガスを7secの間供給し、工程S2の前には処理容器内の真空引きしながら $3500 mL/min$ (sccm)の流量でパージガスとして N_2 ガスを6secの間供給した。

[0069] 比較のため、工程S2の酸化処理の際の酸化剤として O_3 ガスをプラズマ化せずに $250 g/Nm^3$ の流量で供給した以外は上記条件と同じにして SiO_2 膜を成膜した。

[0070] その結果、本発明の実施形態に基づいて、酸化剤として O_2 ガスプラズマ中の、酸素ラジカルを含む酸素種を用いた場合には、酸素をラジカル化しない O_3 ガスを用いた場合よりも5倍程度の成膜レート(速度)が得られることが確認された。また、 O_2 ガスプラズマを用いた場合には、膜厚の面内ばらつきも極めて小さいことも確認された。

[0071] 次に、成膜温度について実験を行った。

ここでは、SiソースガスとしてBTBASを用い、酸化処理に O_2 ガスプラズマを用いて、成膜温度以外は上記実験と同様にして成膜を行った。温度は、室温(25℃)、75℃、100℃、200℃、300℃と変化させて実験を行った。

[0072] その結果、100℃以下という低温においても高い成膜レートで成膜することができ、室温でも十分に実用的な成膜が可能であることが確認された。また、100℃以下、特に25℃(室温)～75℃という低温域においては、高い成膜レートで、均一性の高い膜厚を得られることが確認された。また、成膜温度が300℃を超えると膜厚ばらつきが大きくなり、成膜温度は300℃以下が好ましいことが確認された。特に、レジストパターンの上に成膜する場合には100℃以下が好ましいのは前述した通りである。

[0073] 次に、ハードニング処理時の不純物濃度を測定した。

ここでは、SiソースガスとしてBTBASを用い、酸化処理に O_2 ガスプラズマを用いて成膜した場合と、 O_3 ガスを用いて成膜した場合とで、不純物として炭素C、及び窒素Nの濃度を比較してみた。測定は、二次イオン質量分析(SIMS)を用いて行った。

[0074] その結果を図12に示す。この図に示すように、 O_2 ガスプラズマを用いて成膜した場合の炭素Cの濃度、及び窒素Nの濃度を、それぞれ“1”として規格化したとき、 O_3 ガスを用いて成膜した場合には、炭素Cの濃度は20倍、窒素Nの濃度は8倍という測定結果が得られた。この結果から、ハードニング処理に、 O_2 ガスプラズマを用いて成膜することが、不純物の低減に有効であることが確認された。フォトレジストは一般的にアンモニアに弱く、アンモニアの発生がフォトレジストポイズニングの一因となる。アンモニアの発生を抑制するためには、窒素Nの発生を抑制することが有効である。 O_2 ガスプラズマを用いて酸化処理すると、窒素Nの発生量を少なく抑えることができるため、フォトレジストポイズニングを抑制することが可能となる。これは、ハードニング処理に有利である。

[0075] このように第1の実施形態によれば、解像限界以下のピッチを持つ微細パターンを形成することができる。これとともに、シリコン酸化膜104を、有機シリコンを含むソースガスと、プラズマにより生成された、酸素ラジカルなどの酸素種を含むガスとを交互に供給して形成することで、レジストパターン103'の耐熱温度以下の極めて低い温度で、かつ、膜厚の制御性も良く形成することができる。さらに、窒素Nの発生を抑制

できるため、フォトリソグラフィを抑制することも可能となる。この結果、シリコン酸化膜104の膜厚を分子レベルで制御することができ、CD制御が容易となり、CD均一性の確保が良好になされる。

[0076] このようにして形成された薄膜102の微細パターンは、例えば、トランジスタのゲート電極や、半導体メモリのビット線のように、高密度に配置される集積回路パターンに利用することができる。

[0077] (第2の実施形態)

図13は、この発明の第2の実施形態に係るパターンニング方法の主要な製造工程を示す断面図である。

[0078] 図13に示すように、第2の実施形態は、第1の実施形態において説明した第1回トリミング処理とハードニング処理とを同じ成膜装置の中で連続処理するようにしたものである(in-situ処理)。

[0079] トリミング処理はエッチング装置またはアッシング装置等を用いて行われ、これに対してハードニング処理は成膜装置を用いて行われる。このため、一般に、トリミング処理を終えた半導体基板(ウエハ)は、アッシング装置から一旦引き出されたのち、成膜装置へと搬送される。

[0080] このように、トリミング処理後、ウエハが装置から引き出されてしまうため、レジストパターン103'の表面に埃等が付着してしまう可能性がある。レジストパターン103'の表面に埃等が付着してしまうと、レジストパターン103'上に形成されるシリコン酸化膜104においては、欠陥密度が増加し、またその膜厚の均一性が損なわれやすくなる。

[0081] これに対して、第2の実施形態によれば、トリミング処理を成膜装置において行い、かつ、トリミング処理とハードニング処理とを同じ成膜装置の中で連続的に行う。これにより、レジストパターン103'の表面を清浄に保ったまま、シリコン酸化膜104を成膜でき、その欠陥密度を低減させるとともに、膜厚の均一性を高めることが可能となる、という利点がもたらされる。

[0082] さらに、二つの処理を同一装置内で連続的に行うことにより搬送や待機時間(Queueing-time)を低減して、生産効率を向上させてコストを低減できるという効果もある。

。

[0083] この第2の実施形態に係るパターニング方法に使用される成膜装置の一例を図14に示す。

[0084] 図14に示すように、第2の実施形態に係るパターニング方法に使用される成膜装置80'の基本構成は図8に示した成膜装置80と同様であり、特に、酸素含有ガス供給機構14と、Siソースガス供給機構15と、プラズマ生成機構30を備えているので、第1の実施形態において説明したシリコン酸化膜104の成膜と同様の成膜を行うことができる。

[0085] さらに、成膜装置80'は、オゾン含有ガス供給機構14'を備えている。オゾン含有ガス供給機構14'はオゾン含有ガス供給源17'を備え、このオゾン含有ガス供給源17'は、流量制御器18d及び開閉弁18cを介して、例えば、酸素含有ガス配管18に接続されている。これにより、オゾン含有ガスを処理容器1内に供給することができる。

。

[0086] トリミング処理の際には、オゾン含有ガス、例えば、オゾンガスを用いる。オゾンガスを用いてトリミング処理するときにはプラズマを生成しなくても良い。このため、オゾン含有ガスは、例えば、プラズマ生成機構30においてはプラズマ電極33に高周波電圧を印加しない状態で、分散ノズル19を介して処理容器1内に供給するようにすればよい。

[0087] 図14に示す成膜装置80'によれば、酸素含有ガス供給機構14、Siソースガス供給機構15及びプラズマ生成機構30に加えてオゾン含有ガス供給機構14'を備えているので、処理容器1内においてオゾン含有ガスを用いてレジストパターン103'をトリミング処理した後、同じ処理容器1内において有機シリコンを含むソースガスと、プラズマに生成された、酸素ラジカルなどの酸素種を含むガスとを交互に供給しながらシリコン酸化膜104を成膜することができる。よって、レジストパターン103'の表面を清浄に保ったまま、第1の実施形態において説明した方法にてシリコン酸化膜104を成膜でき、第1の実施形態に比較して、シリコン酸化膜104の欠陥密度を低減させるとともに、膜厚の均一性を高めることができる、という利点がもたらされる。

[0088] (第3の実施形態)

図15乃至図23は、この発明の第3の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図である。

[0089] 第3の実施形態は、この発明に係るパターニング方法を、実際の半導体プロセスに、より好適に適用できる一例を示すものである。

[0090] まず、図15に示すように、第1の実施形態と同様に、半導体基板101上に、薄膜102、例えば、導電性シリコン膜を形成したのち、薄膜102上に、ハードマスク膜106を形成する。ハードマスク膜106は薄膜102と異なる膜からなり、かつ、薄膜102に対してエッチング選択比を実現できる膜からなる。例えば、薄膜102が導電性シリコン膜の場合には、ハードマスク膜106には、例えば、シリコン窒化膜などが選ばれる。次いで、ハードマスク膜106上に、反射防止膜200を形成する。

[0091] 次に、図16に示すように、反射防止膜200上にフォトレジストを塗布し、フォトレジスト膜を形成する。次いで、フォトリソグラフィ技術を用いて、フォトレジスト膜を、所定のピッチp1を持つレジストパターン103に加工する。本例では、第1の実施形態と同様に、レジストパターン103は、例えば、ライン・アンド・スペースパターンを有し、所定のピッチp1としては、露光装置の解像限界程度とする。

[0092] 次に、図17に示すように、レジストパターン103をトリミングし、トリミングされたレジストパターン103'を得る(第1回トリミング処理)。トリミング処理の条件は第1の実施形態と同様の条件で良い。

[0093] 次に、図18に示すように、トリミングされたレジストパターン103'及び反射防止膜200上にシリコン酸化膜104を形成する(ハードニング処理)。第2の実施形態においてもシリコン酸化膜104の形成は第1の実施形態と同様であり、有機シリコンを含むソースガスと、プラズマにより生成された、酸素ラジカルなどの酸素種を含むガスとを交互に供給しながら形成される。

[0094] 次に、図19に示すように、シリコン酸化膜104上に反射防止膜201を形成する。次いで、反射防止膜201上にフォトレジストを塗布し、フォトレジスト膜を形成する。次いで、フォトリソグラフィ技術を用いて、フォトレジスト膜、所定のピッチp2を持つレジストパターン105に加工する。本例では、レジストパターン105は、トリミングされたレジストパターン103'と同様にライン・アンド・スペースパターンを有する。またレジストパタ

ーン105の、所定のピッチ p_2 は、露光装置の解像限界程度とする。さらに本例のレジストパターン105は、トリミングされたレジストパターン103'間に配置され、レジストパターン103'とレジストパターン105とが交互に配置される。

[0095] 次に、図20に示すように、レジストパターン105をトリミングし、トリミングされたレジストパターン105'を得る(第2回トリミング処理)。トリミング処理の条件は第1の実施形態と同様の条件で良い。第2回トリミング処理により、レジストパターン103'、及び105'からなるレジストパターンが形成され、第1の実施形態と同様に、解像限界以下のピッチを持つレジストパターンが形成される。

[0096] 次に、図21に示すように、レジストパターン103'及び105'をエッチングのマスクに用いて反射防止膜201、200、及びシリコン酸化膜104をエッチングし、さらに、図22に示すようにハードマスク膜106をエッチングする。

[0097] 次に、図23に示すように、反射防止膜201、200、シリコン酸化膜104、レジストパターン103'及び105'を除去した後、ハードマスク膜106をエッチングのマスクに用いて薄膜102をエッチングし、薄膜102を所望の微細パターンに加工する。ハードマスク膜106のピッチ p_3' はレジストパターン103'及び105'のピッチ p_3 とほぼ同じであり、解像限界以下である。よって、ハードマスク膜106をエッチングのマスクに用いてエッチングされた薄膜102のピッチ p_4 は解像限界以下になる。このようにして、第1の実施形態では、解像限界以下のピッチを持つ微細パターンを形成することができる。

[0098] 第3の実施形態においても、ハードニング処理の際、有機シリコンを含むソースガスと、プラズマ励起された、酸素ラジカルなどの酸素種を含むガスとを交互に供給してシリコン酸化膜104を形成するので、第1の実施形態と同様に、解像限界以下のピッチを持つ微細パターンのCD均一性を、より良好にすることができる。

[0099] さらに、第3の実施形態によれば、薄膜102を、ハードマスク膜106をエッチングのマスクに用いてエッチングするので、レジストパターン103'及び105'をエッチングのマスクに用いてエッチングする場合に比較して、膜厚が厚い薄膜102を加工できる、という利点がもたらされる。

[0100] また、第3の実施形態は第2の実施形態と組み合わせることが可能であり、第1回ト

リミング処理(図17参照)とハードニング処理(図18参照)とを、同じ成膜装置の中で連続処理することができる。この場合には、第2の実施形態と同様に、レジストパターン103'の表面を清浄に保ったまま、シリコン酸化膜104を成膜できるので、シリコン酸化膜104の膜厚の均一性を、より高めることが可能となる。

[0101] (第4の実施形態)

図24A乃至図24Iは、この発明の第4の実施形態に係るパターニング方法を主要な製造工程毎に示す断面図である。

[0102] まず、図24Aに示すように、第1の実施形態と同様に、半導体基板101上に、薄膜102を形成する。本明細書においては、半導体基板101は、半導体、例えば、シリコン基板のみを示すものではなく、半導体基板内、又は半導体基板上に形成された半導体素子や集積回路パターンに対応した導電膜、これらを絶縁する層間絶縁膜が形成された構造体を含む。薄膜102は後に微細パターンに加工される膜であり、SiNやSiO₂の絶縁膜であっても良いし、導電性ポリシリコンのような導電膜であっても良い。本例では、一例として、薄膜102をSiNとする。次いで、薄膜102上に反射防止材料を塗布し、反射防止膜(BARC)200を形成する。

[0103] 次に、図24Bに示すように、反射防止膜200上にフォトレジストを塗布し、フォトレジスト膜を形成し、フォトリソグラフィ技術を用いてフォトレジスト膜を加工して、所定のピッチp1を持つレジストパターン103を得る。本例では、レジストパターン103は、ライン・アンド・スペースパターンを有し、所定のピッチp1は、露光装置の解像限界程度とする。

[0104] 次に、図24Cに示すように、レジストパターン103をトリミングし、トリミングされたレジストパターン103'を得る(本明細書では第1回トリミング処理と呼ぶ)。トリミング処理は、例えば、酸素ラジカル又はオゾンガスを含む雰囲気中で、室温～100℃の温度で行われる。

[0105] 次に、図24Dに示すように、トリミングされたレジストパターン103'及び反射防止膜200上に、薄膜102、反射防止膜200、及びレジストパターン103'とは異なるシリコン酸化膜104を形成する(ハードニング処理)。シリコン酸化膜104は、先行する実施形態と同様に、図8から図10を参照しつつ説明した成膜装置80又は図14を参照し

つつ説明した成膜装置80'を用いて形成することができる。

[0106] 次に、図24Eに示すように、シリコン酸化膜104上に反射防止材料を塗布し、反射防止膜(BARC)201を形成する。反射防止膜201の厚さは、その表面がほぼ平坦となる程度であり、これにより、レジストパターン103'により生じる高低差が十分に低減される。

[0107] 次いで、反射防止膜201上にフォトレジストを塗布し、フォトレジスト膜を形成する。この後、図24Fに示すように、フォトリソグラフィ技術によりフォトレジスト膜を加工して、所定のピッチp2を持つレジストパターン105を形成する。本例では、レジストパターン105は、トリミングされたレジストパターン103'と同様にライン・アンド・スペースパターンを有している。また、レジストパターン105の所定のピッチp2は、露光装置の解像限界程度とする。さらに、本例のレジストパターン105は、トリミングされたレジストパターン103'間に配置され、レジストパターン103'とレジストパターン105とが交互に配置される。

[0108] 次に、第2回目のトリミング処理を行う。すなわち、図24Gに示すように、レジストパターン105をトリミングし、トリミングされたレジストパターン105'を得る(図24H)。このトリミング処理は、例えば、酸素ラジカル又はオゾンガスを含む雰囲気中で、室温～100℃の温度で行うことができる。これまで説明した手順により、レジストパターン103'と、レジストパターン105'といった2つのレジストパターンが形成される。これら2つのレジストパターン103'、105'は、後述するように、実質的に一つのレジストパターンとして機能する。このレジストパターンは、パターン103'と105'とが交互に配置されたパターンであるので、そのピッチp3は、ピッチp1及びp2よりも狭いピッチ、本例では、ピッチp1及びp2のほぼ1/2のピッチとなる。このように、別々に形成されたレジストパターン103'と105'とを交互に配置することで、解像限界以下のピッチを持つレジストパターンを形成することができる。

[0109] 次に、図24Iに示すように、レジストパターン103'及び105'をエッチングのマスクに用いて、反射防止膜201、200、シリコン酸化膜104、及び薄膜102をエッチングし、薄膜102を所望の微細パターンに加工する。加工された薄膜102のピッチp4は、レジストパターン103'及び105'のピッチp3とほぼ同じとなるので、薄膜102からなる

微細パターンのピッチ p_4 は、解像限界以下にできる。このようにして、第4の実施形態では、解像限界以下のピッチを持つ微細パターンを形成することができる。

[0110] また、第4の実施形態による微細パターン形成方法によれば、レジストパターン103'の保護膜としてのシリコン酸化膜104の上に、表面が平坦になる程度の厚さを有する反射防止膜201が形成されるため、反射防止膜201上に、輪郭がより明確なレジストパターン105(105')を形成することが可能となる。したがって、レジストパターン103'及び105'をマスク層として用いた薄膜102のエッチングにおけるエッチング精度を全体として高くすることができる。

[0111] なお、本発明は上記実施形態に限定されることなく、種々変形可能である。例えば、上記実施形態では本発明を複数の半導体ウエハを搭載して一括して成膜を行うバッチ式の成膜装置に適用した例を示したが、これに限らず、一枚のウエハ毎に成膜を行う枚葉式の成膜装置に適用することもできる。また、エトキシシランガス、及びアミノシランガスとしては、上記実施形態に示したものに限らない。また、酸化剤として、種々の酸素含有ガスをプラズマ化することにより生成した酸素ラジカルなどを示したが、これに限らず、酸素ラジカルなどの酸素種を生成できる限り、どのようなガスでも利用することが可能である。さらに、上述の酸素種は、プラズマによらず、種々の酸素含有ガスにレーザー光や紫外域光(波長:約350nm以下)を照射して酸素分子等を活性化することにより生成して良く、また、酸素含有ガスを熱的に活性化することにより生成しても良い。

[0112] また、上記実施形態においては、Siソースガスとプラズマにより励起された酸素種を含むガスとを完全に交互に供給したが、Siソースガスを供給するときにもプラズマなどにより活性化(励起)された酸素種を含むガスを供給するようにしてもよい。

[0113] また、上記の実施形態で説明したパターンニング方法は、以下のプロセスを引き続いて行うことにより半導体装置を製造する方法に発展させることが可能である。すなわち、エッチング対象である薄膜102が酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁性の材料で形成される場合、薄膜102をエッチングして微細パターンを得るステップを行った後(図7、図23、図24I参照)、このエッチングにおいてエッチングマスクとして使用したレジストパターン103'、105'などを除去するステップを行うと、図25

Aに示すように、半導体基板101上に微細パターン(以下、便宜上、絶縁膜102aと記す)のみが残る。次いで、絶縁膜102aの隙間を半導体、例えばシリコンで埋め込むステップと、埋め込んだ半導体を平坦化して絶縁膜102aの上面を露出させるステップとを行うと、図25Bに示すように、絶縁膜102aとシリコン部110aとが交互に並んで形成される。このようにすれば、シリコン部110aを素子領域とし、絶縁膜102aを素子分離領域とする半導体装置を製造することが可能となる。なお、絶縁膜102aの隙間を半導体で埋め込む際、半導体に所定の不純物を添加して伝導制御(伝導型かつ/または伝導度の制御)を行っても良い。また、レジストパターン103'、105'などを除去するステップを行うことなく、半導体で埋め込むステップを行っても良い。このようにしても、平坦化するステップにおいてレジストパターン103'、105'などを除去することができるためである。ただし、レジストパターン103'、105'などを除去した方が、絶縁膜102aの隙間を半導体で埋め込む際にアスペクト比を小さくできる点で、好ましい。

- [0114] また、エッチング対象である薄膜102が半導体、例えばシリコンで形成される場合、薄膜102をエッチングして微細パターンを得るステップを行った後(図7、図23、図24I参照)、このエッチングにおいてエッチングマスクとして使用したレジストパターン103'、105'などを除去するステップを行うと、微細パターン(以下、便宜上、シリコン膜102bと記す)のみが半導体基板101上に残る。次いで、シリコン膜102bの隙間を、酸化シリコン、酸窒化シリコン、窒化シリコンなどの絶縁性の材料で埋め込むステップと、埋め込んだ絶縁性の材料を平坦化してシリコン膜102bの上面を露出させるステップとを行うと、図26Bに示すように、シリコン膜102bと絶縁部110bとが交互に並んで形成される。このようにすれば、シリコン膜102bを素子領域とし、絶縁部110bを素子分離領域とする半導体装置を製造することが可能となる。なお、薄膜102を半導体で形成する場合、予め、イオンインプラントレーションにより薄膜102に所定の不純物を添加して伝導制御(伝導型かつ/または伝導度の制御)を行っても良い。また、薄膜102をCVDなどにより形成する場合に所定のドーパントガスを用いて不純物を添加し、伝導制御を行っても構わない。さらに、レジストパターン103'、105'などを除去するステップを行うことなく、絶縁性の材料で埋め込むステップを行っても良い。

このようにしても、平坦化するステップにおいてレジストパターン103'、105'などを除去することができるためである。ただし、レジストパターン103'、105'などを除去した方が、シリコン膜102bの隙間を絶縁性の材料で埋め込む際にアスペクト比を小さくできる点で、好ましい。

[0115] さらにまた、第1から第3の実施形態に係るパターニング方法は、一例として、図27に示す半導体装置の製造に利用することができる。図27は、半導体で形成され、第1から第3の実施形態のいずれかのパターニング方法により形成された薄膜102と、この薄膜102を挟むように形成された絶縁層GOXと、絶縁層GOXに接する電極層Gと、を備える、所謂Fin型電界効果トランジスタ(FET)の断面図である。本発明の実施形態によるパターニング方法によれば、フォトリソグラフィに利用可能な露光装置の解像限界寸法よりも狭い幅を有する薄膜102を形成することができるため、Fin型FETを微細化することができ、集積密度の向上が可能となる。

[0116] さらに、上記実施形態においては、プラズマを形成する機構を処理容器に一体的に組み込んだ例について説明したが、これに限定されず、処理容器とは別体で設け処理容器の外で予めプラズマ化して処理容器に導入するリモートプラズマ装置を用いてもよい。

[0117] また、成膜装置80、80'のウエハボート5は、50～100枚のウエハWを搭載することができると説明したが、搭載ウエハ枚数はこの範囲に限られない。例えば、成膜装置80、80'は、比較的少ない枚数のウエハ、例えば、2～15枚程度、を搭載することができるウエハボート5を有していて良い。さらに、成膜装置80、80'は、2～15枚程度の比較的少ない枚数のウエハを一括に処理することを意図した、いわゆるセミ・バッチ(ミニ・バッチ)タイプの成膜装置として構成して良い。

[0118] さらに、被処理体としては、半導体ウエハに限定されず、LCDガラス基板等の他の基板にも本発明を適用することができる。

[0119] さらに、フォトリソ膜を形成する前に、反射防止膜200、201を形成したが、反射防止膜200、201は必要に応じて形成すれば良い。

[0120] さらに、レジストパターン103、及び105のトリミングも、必要に応じて行えば良い。

[0121] 本国際出願は2007年6月8日に出願された日本国特許出願2007-153184号

に基づく優先権を主張するものであり、2007-153184号の全内容をここに援用する。

請求の範囲

- [1] 基板上に第1の膜を形成する工程と、
前記第1の膜上に第1レジスト膜を形成する工程と、
前記第1レジスト膜をフォトリソグラフィにより所定のピッチを持つ第1レジストパターンに加工する工程と、
有機シリコンを含む第1のガスと活性化された酸素種を含む第2のガスとを当該基板へ交互に供給して、前記第1レジストパターン及び前記第1の膜上にシリコン酸化膜を形成する工程と、
前記シリコン酸化膜上に第2レジスト膜を形成する工程と、
前記第2レジスト膜をフォトリソグラフィにより所定のピッチを持つ第2レジストパターンに加工する工程と、
前記第1レジストパターン及び前記第2レジストパターンをマスクに用いて、前記第1の膜を加工する工程と、
を備えるパターニング方法。
- [2] 前記第1レジスト膜を前記第1レジストパターンに加工する工程の後に、前記第1レジストパターンをトリミングする工程と、
前記第2レジスト膜を前記第2レジストパターンに加工する工程の後に、前記第2レジストパターンをトリミングする工程と、
を更に備える、請求項1に記載のパターニング方法。
- [3] 前記第1レジストパターンをトリミングする工程と、前記シリコン酸化膜を形成する工程とが、同一の成膜装置内で行われる、請求項2に記載のパターニング方法。
- [4] 前記第1レジストパターンをトリミングする工程と前記第2レジストパターンをトリミングする工程とのうちの少なくとも一方において、酸素含有ガスプラズマ及びオゾンガスのいずれかを用いてレジストパターンをトリミングする、請求項2に記載のパターニング方法。
- [5] 前記有機シリコンがアミノシランである、請求項1に記載のパターニング方法。
- [6] 前記アミノシランが1価または2価のアミノシランである、請求項5に記載のパターニング方法。

- [7] 前記1価または2価のアミノシランが、
BTBAS (ビスターシャリブチルアミノシラン)、
BDMAS (ビスジメチルアミノシラン)、
BDEAS (ビスジエチルアミノシラン)、
DMAS (ジメチルアミノシラン)、
DEAS (ジエチルアミノシラン)、
DPAS (ジプロピルアミノシラン)、
BAS (ブチルアミノシラン)、
DIPAS (ジイソプロピルアミノシラン)、及び
BEMAS (ビスエチルメチルアミノシラン)
から選択された少なくとも一つである、請求項6に記載のパターニング方法。
- [8] 前記活性化された酸素種は酸素含有ガスをプラズマ化することにより生成される、
請求項1に記載のパターニング方法。
- [9] 前記酸素含有ガスプラズマは、 O_2 ガス、NOガス、 N_2O ガス、 H_2O ガス、 O_3 ガスのうちの少なくとも一つである、請求項8に記載のパターニング方法。
- [10] 前記シリコン酸化膜は真空保持可能な処理容器内で形成され、前記第1のガスを前記処理容器内へ供給する工程と、前記第2のガスを前記処理容器内へ供給する工程とを交互に実施して形成する、請求項1に記載のパターニング方法。
- [11] 前記第1のガスを前記処理容器内へ供給する工程と、前記第2のガスを前記処理容器内へ供給する工程との間に、前記処理容器内に残留しているガスを排気する工程を更に備える、請求項10に記載のパターニング方法。
- [12] 前記処理容器内に残留しているガスを排気する工程において、前記処理容器内が真空引きされながら前記処理容器内にパージガスが導入される、請求項1に記載のパターニング方法。
- [13] 前記シリコン酸化膜を形成する際の成膜温度が前記レジスト膜の耐熱温度以下である、請求項1に記載のパターニング方法。
- [14] 前記成膜温度は100℃以下である、請求項13に記載のパターニング方法。
- [15] 基板上に第1の膜を形成する工程と、

前記第1の膜上に、前記第1の膜とは異なる材料で構成されるハードマスク膜を形成する工程と、

前記ハードマスク膜上に第1レジスト膜を形成する工程と、

前記第1レジスト膜をフォトリソグラフィにより所定のピッチを持つ第1レジストパターンに加工する工程と、

有機シリコンを含む第1のガスと活性化された酸素種を含む第2のガスとを当該基板へ交互に供給して、前記第1レジストパターン及び前記ハードマスク膜上にシリコン酸化膜を形成する工程と、

前記シリコン酸化膜上に第2レジスト膜を形成する工程と、

前記第2レジスト膜をフォトリソグラフィにより所定のピッチを持つ第2レジストパターンに加工する工程と、

前記第1レジストパターン及び前記第2レジストパターンをマスクに用いて、前記ハードマスク膜を加工する工程と、

前記加工されたハードマスク膜をマスクに用いて、前記第1の膜を加工する工程と、を備えるパターンニング方法。

[16] 前記第1レジスト膜を形成する工程の前に、前記ハードマスク膜上に第1反射防止膜を形成する工程を更に備える、請求項15に記載のパターンニング方法。

[17] 前記第2レジスト膜を形成する工程の前に、前記シリコン酸化膜上に第2反射防止膜を形成する工程、を更に備える、請求項15に記載のパターンニング方法。

[18] 前記第1レジスト膜を前記第1レジストパターンに加工する工程の後に、前記第1レジストパターンをトリミングする工程と、

前記第2レジスト膜を前記第2レジストパターンに加工する工程の後に、前記第2レジストパターンをトリミングする工程と、

を更に備える、請求項15に記載のパターンニング方法。

[19] 前記第1レジストパターンをトリミングする工程と、前記シリコン酸化膜を形成する工程とが、同一の成膜装置内で行われる、請求項18に記載のパターンニング方法。

[20] 前記第1レジストパターンをトリミングする工程と前記第2レジストパターンをトリミングする工程とのうちの少なくとも一方において、酸素含有ガスプラズマ及びオゾンガス

のいずれかを用いてレジストパターンをトリミングする、請求項18に記載のパターニング方法。

[21] 前記有機シリコンがアミノシランである、請求項15に記載のパターニング方法。

[22] 前記アミノシランが1価または2価のアミノシランである、請求項21に記載のパターニング方法。

[23] 前記1価または2価のアミノシランが、
BTBAS (ビスターシャリブチルアミノシラン)、
BDMAS (ビスジメチルアミノシラン)、
BDEAS (ビスジエチルアミノシラン)、
DMAS (ジメチルアミノシラン)、
DEAS (ジエチルアミノシラン)、
DPAS (ジプロピルアミノシラン)、
BAS (ブチルアミノシラン)、
DIPAS (ジイソプロピルアミノシラン)、及び
BEMAS (ビスエチルメチルアミノシラン)

から選択された少なくとも一つである、請求項22に記載のパターニング方法。

[24] 前記活性化された酸素種は酸素含有ガスをプラズマ化することにより生成される、請求項15に記載のパターニング方法。

[25] 前記酸素含有ガスプラズマは、 O_2 ガス、NOガス、 N_2O ガス、 H_2O ガス、 O_3 ガスのうちの少なくとも一つである、請求項24に記載のパターニング方法。

[26] 前記シリコン酸化膜は真空保持可能な処理容器内で形成され、前記第1のガスを前記処理容器内へ供給する工程と、前記第2のガスを前記処理容器内へ供給する工程とを交互に実施して形成する、請求項15に記載のパターニング方法。

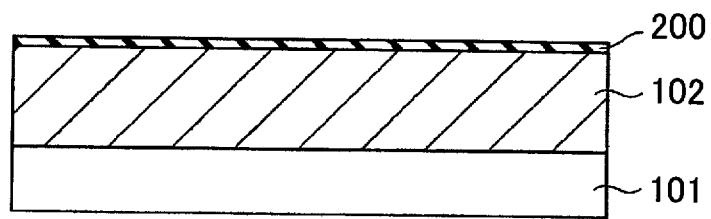
[27] 前記第1のガスを前記処理容器内へ供給する工程と、前記第2のガスを前記処理容器内へ供給する工程との間に、前記処理容器内に残留しているガスを排気する工程を更に備える、請求項26に記載のパターニング方法。

[28] 前記処理容器内に残留しているガスを排気する工程において、前記処理容器内が真空引きされながら前記処理容器内にパージガスが導入される、請求項15に記載

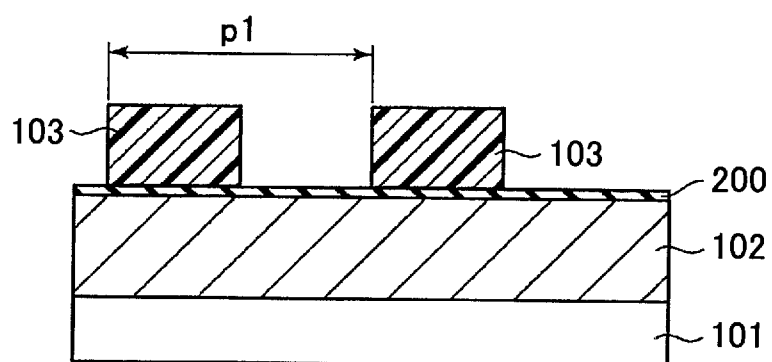
のパターニング方法。

- [29] 前記シリコン酸化膜を形成する際の成膜温度が前記レジスト膜の耐熱温度以下である、請求項15に記載のパターニング方法。
- [30] 前記成膜温度は100℃以下である、請求項29に記載のパターニング方法。

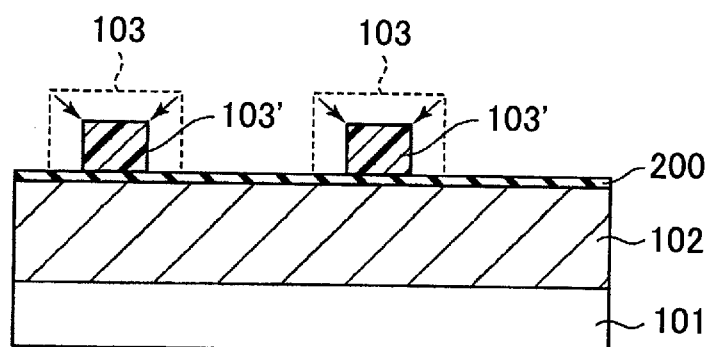
[図1]



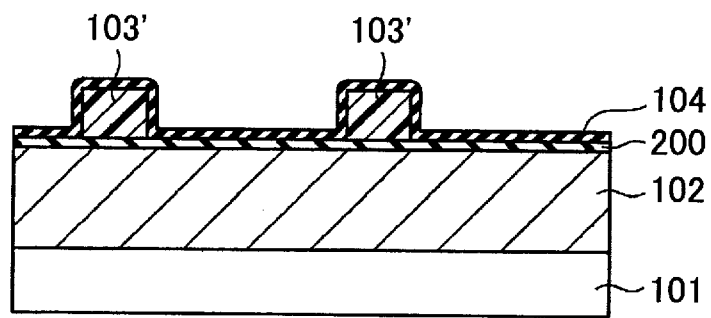
[図2]



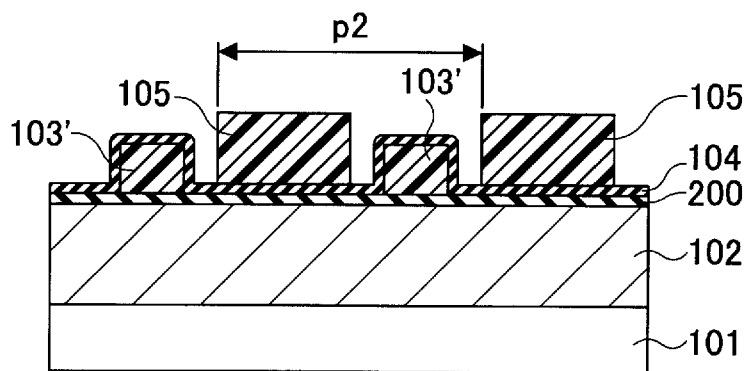
[図3]



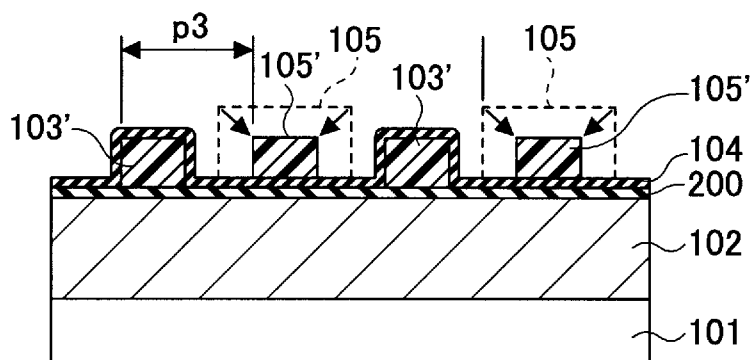
[図4]



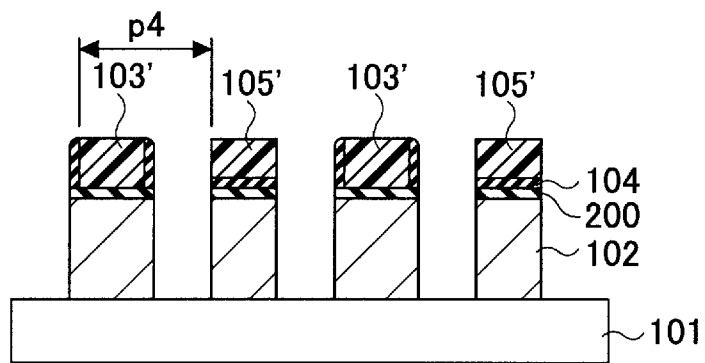
[図5]



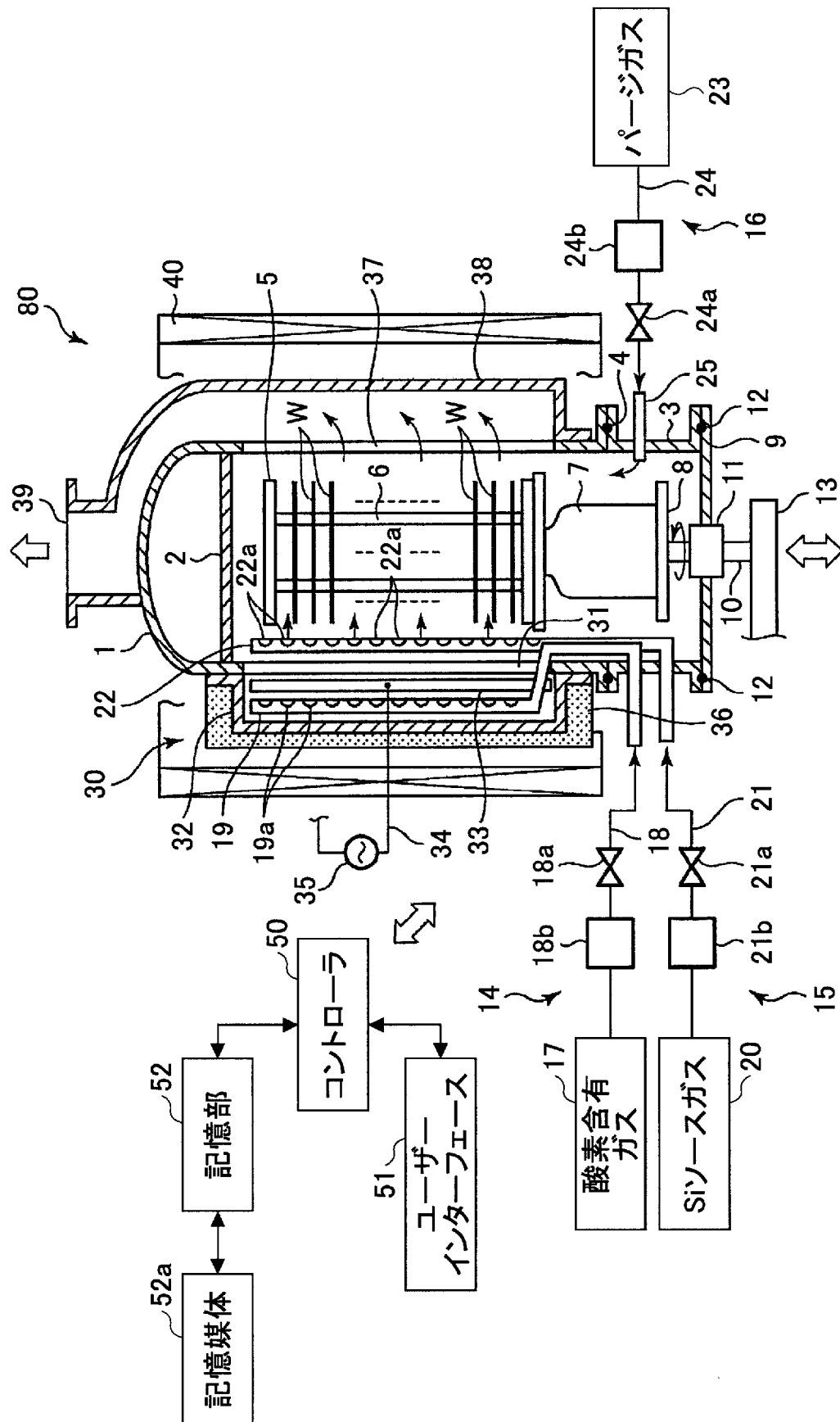
[図6]



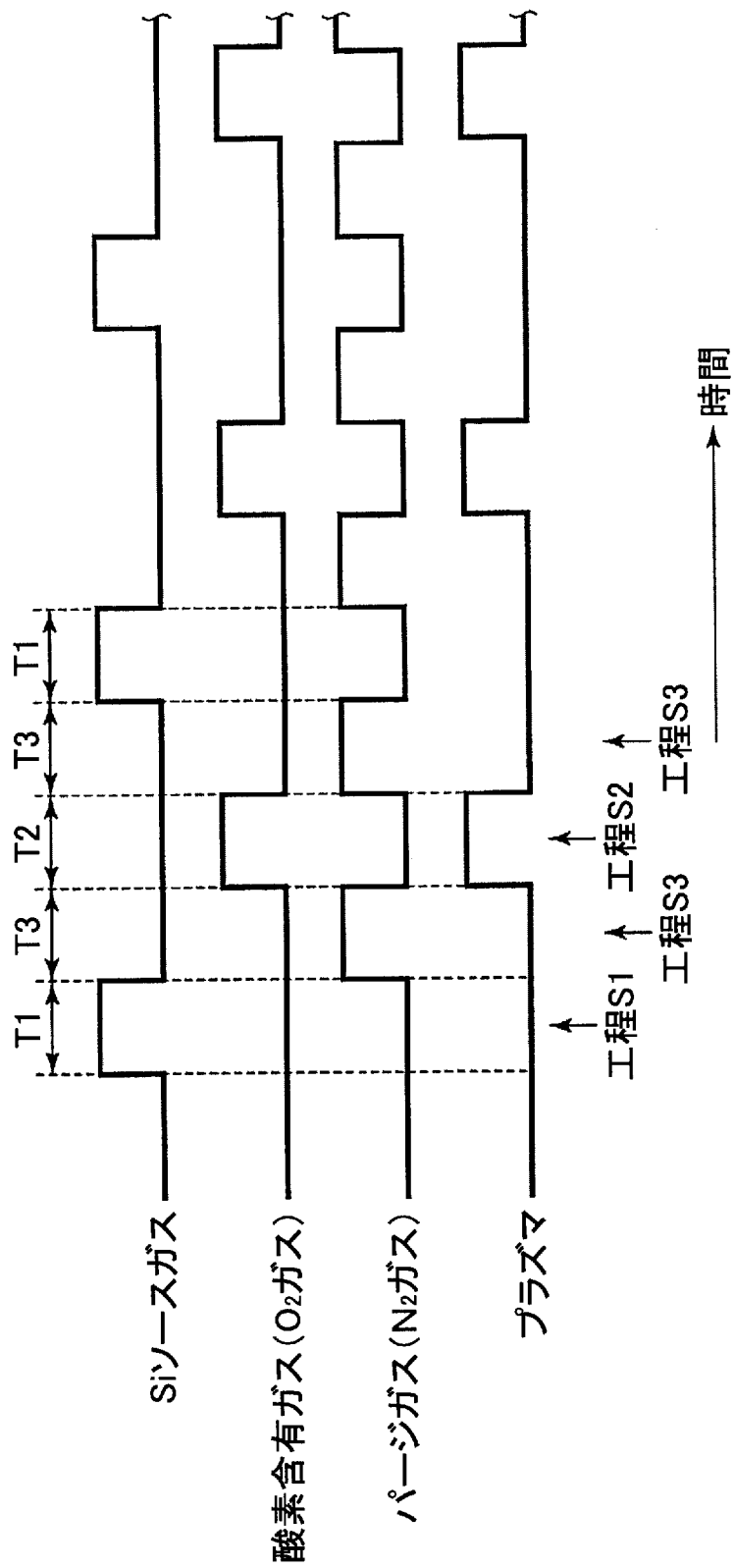
[図7]



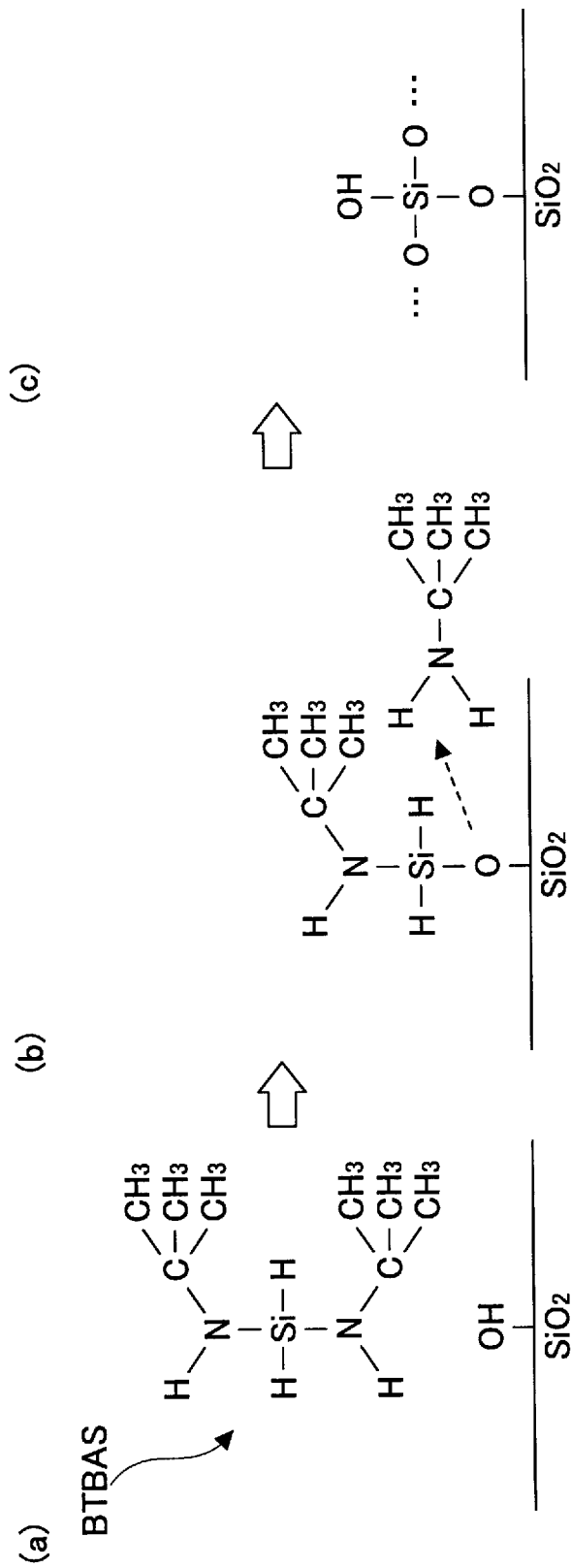
[図8]



[図10]



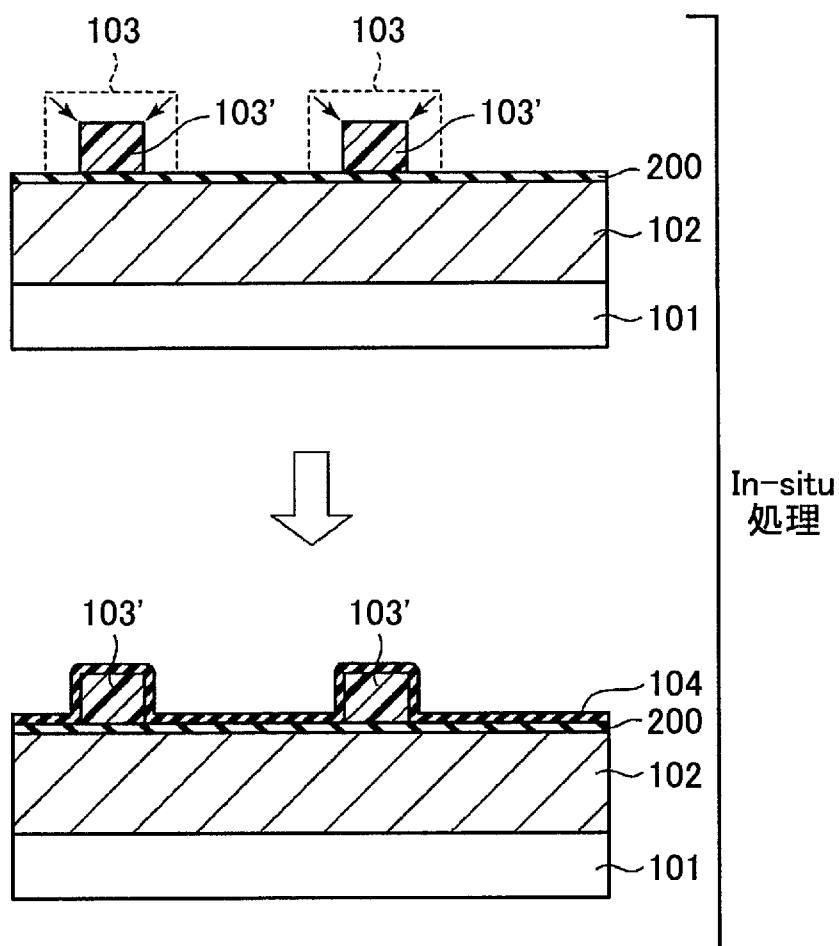
[図11]



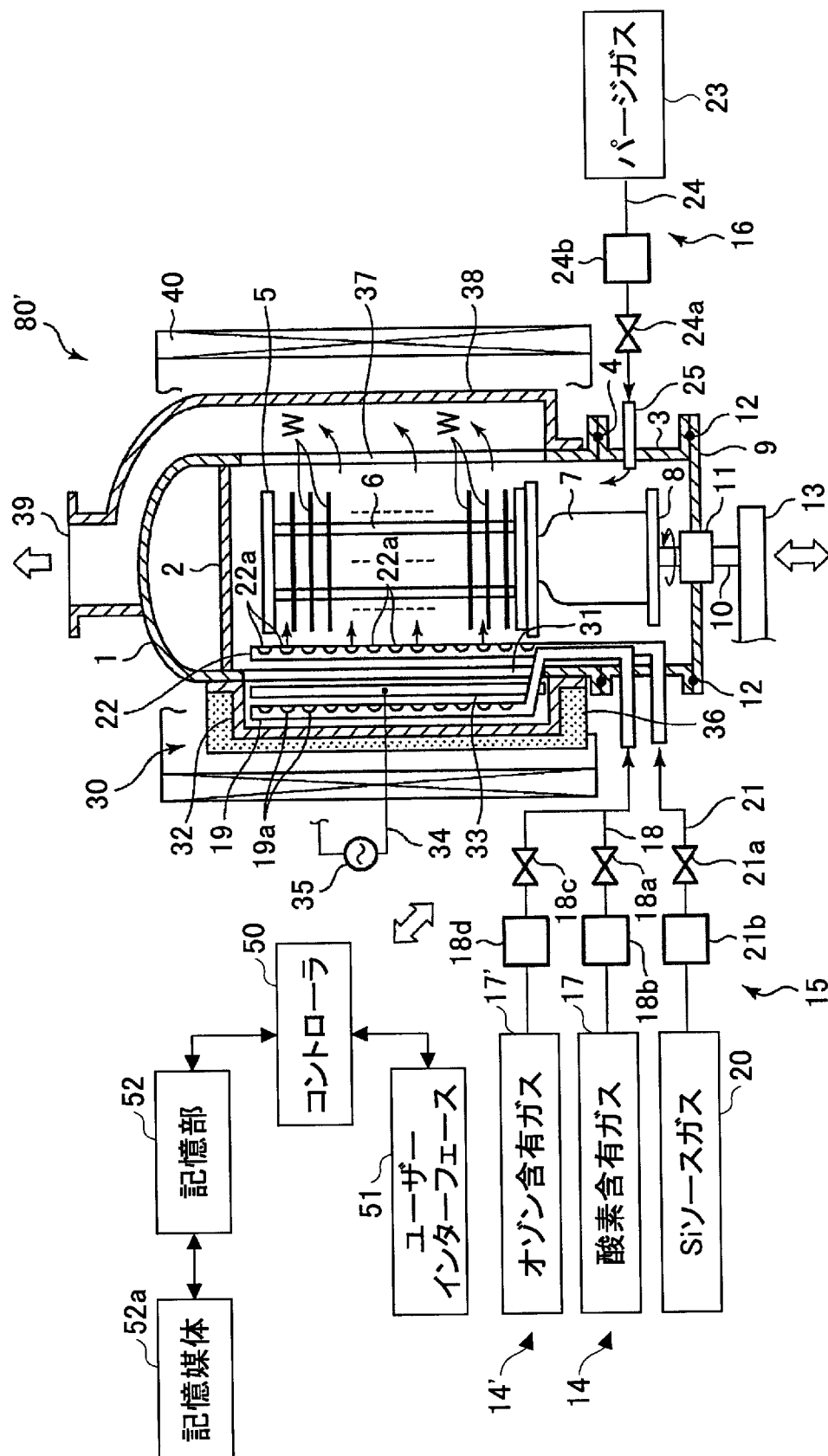
[図12]

不純物	O ₂ ガスプラズマ	O ₃ ガス
C	1	20
N	1	8

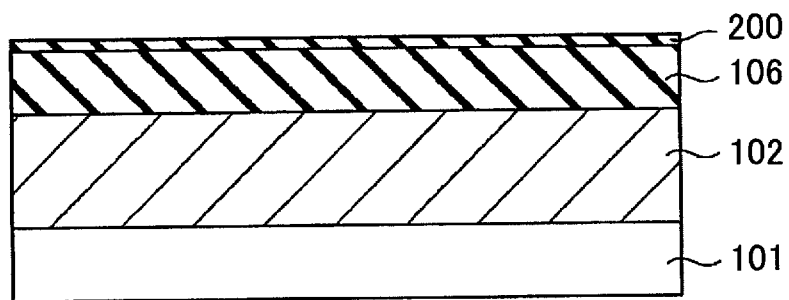
[図13]



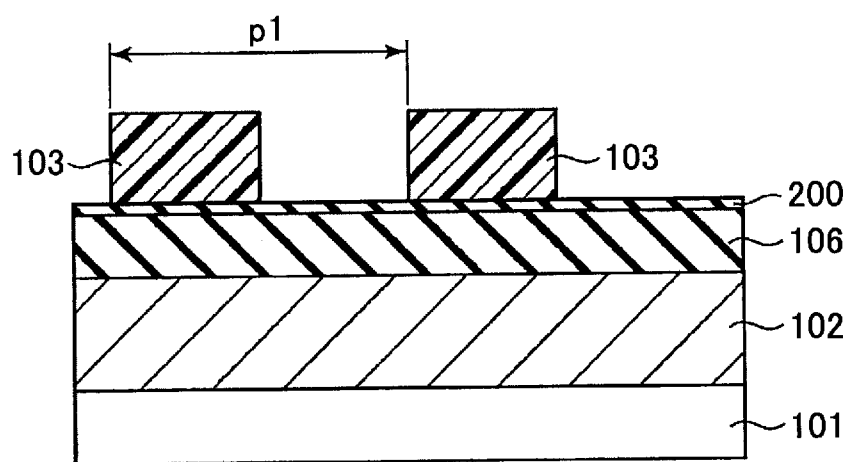
[図14]



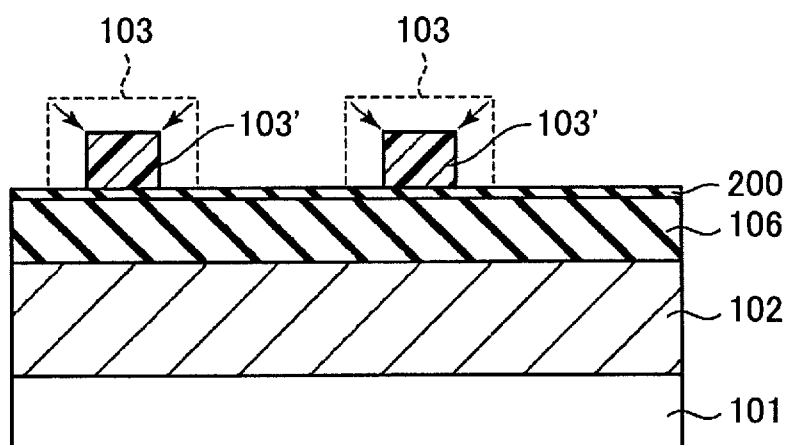
[図15]



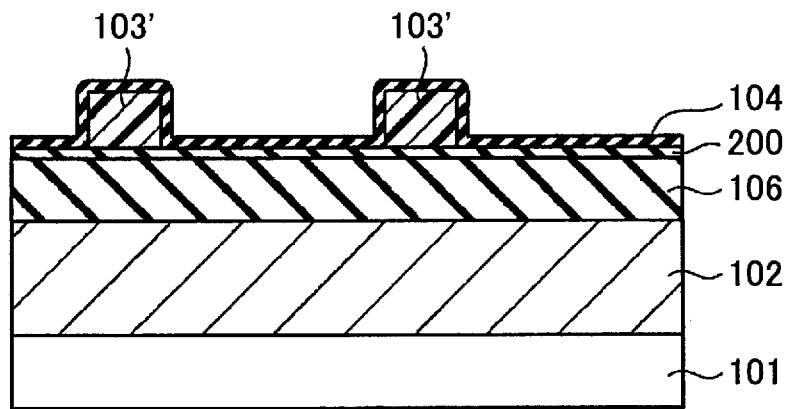
[図16]



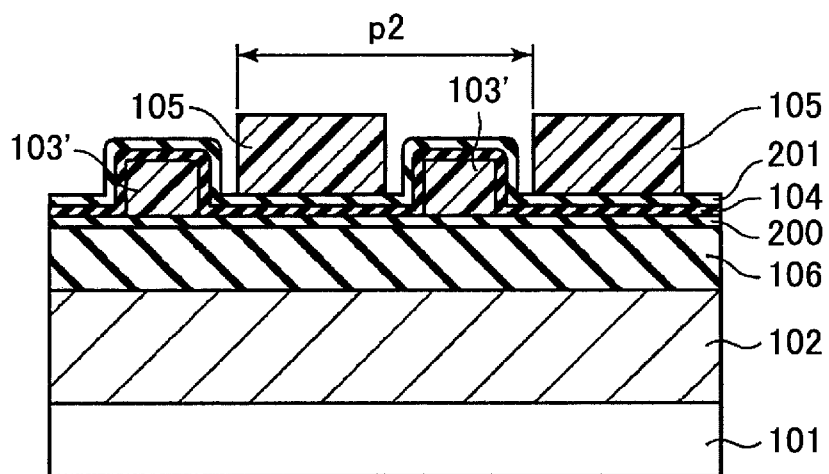
[図17]



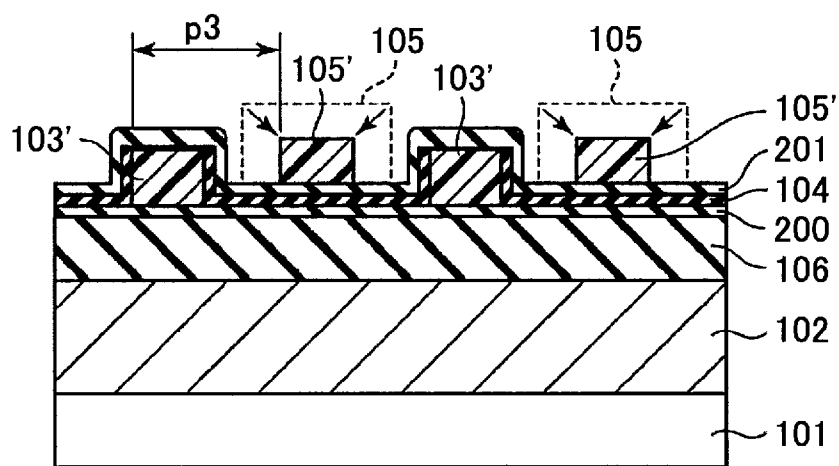
[図18]



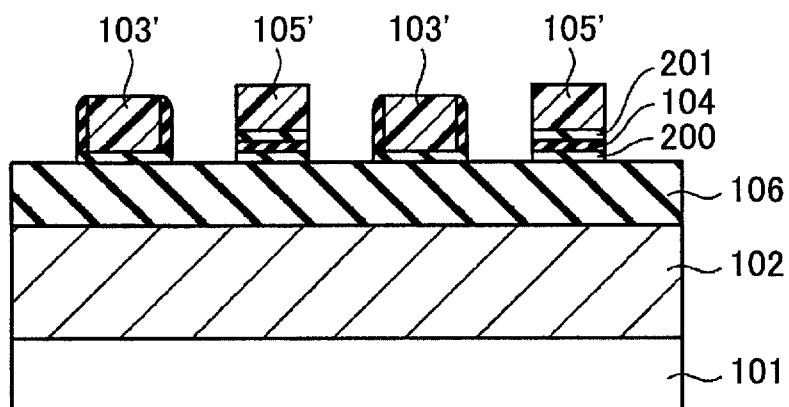
[図19]



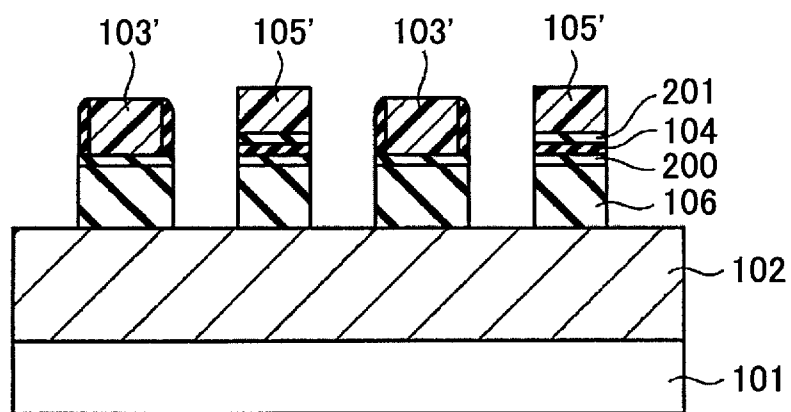
[図20]



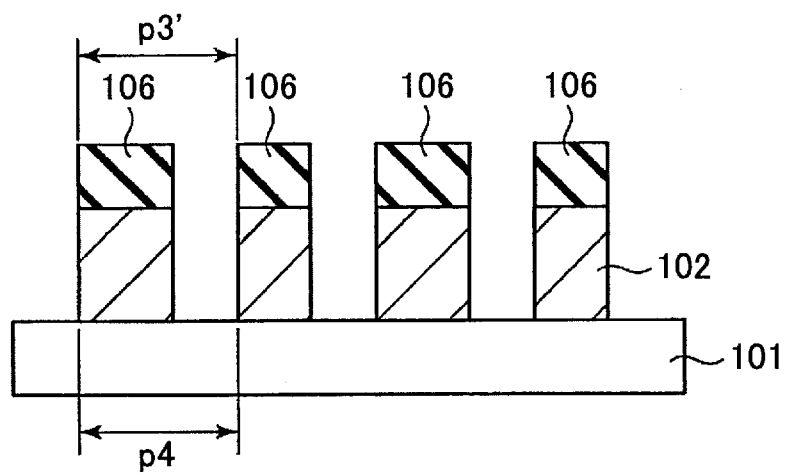
[図21]



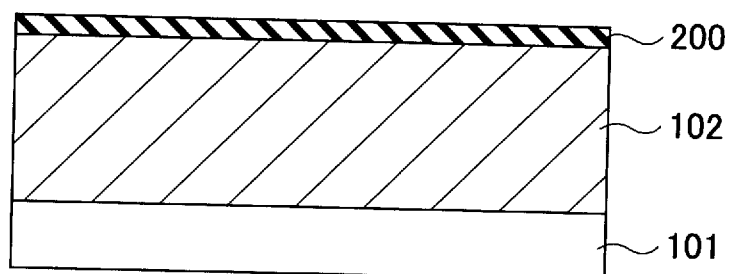
[図22]



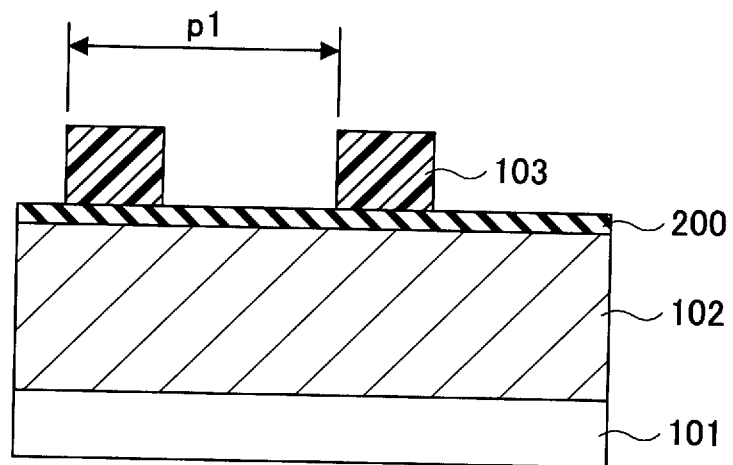
[図23]



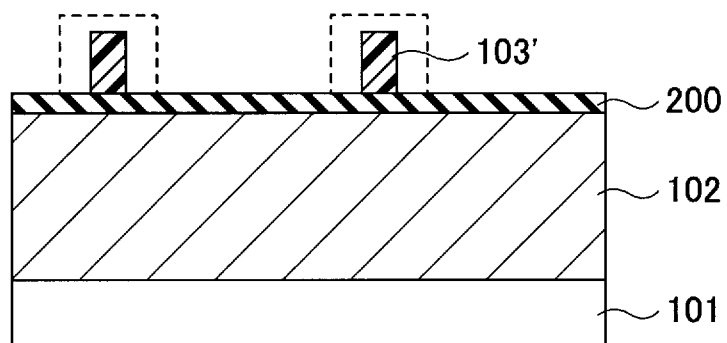
[図24A]



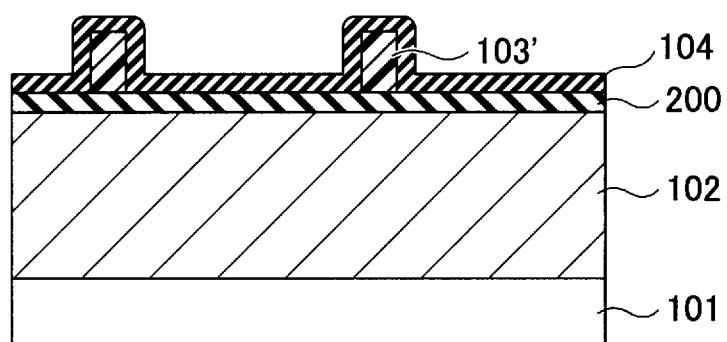
[図24B]



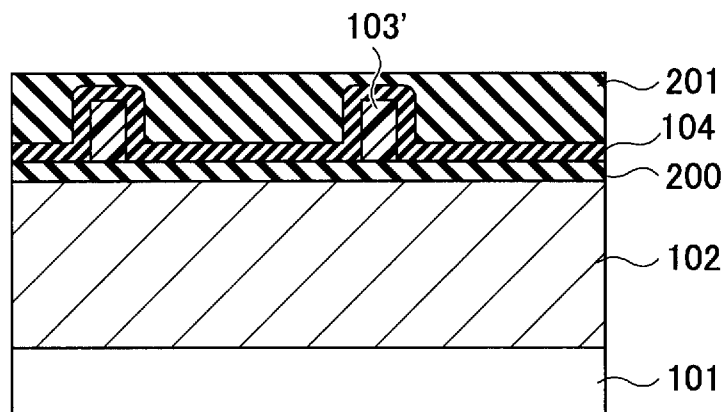
[図24C]



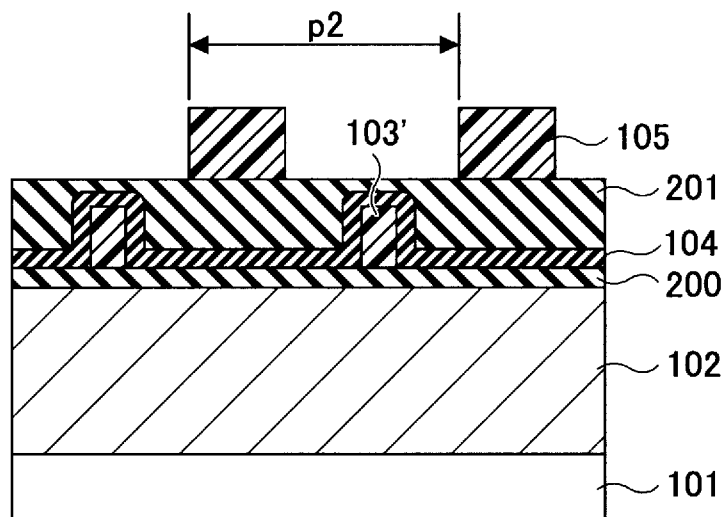
[図24D]



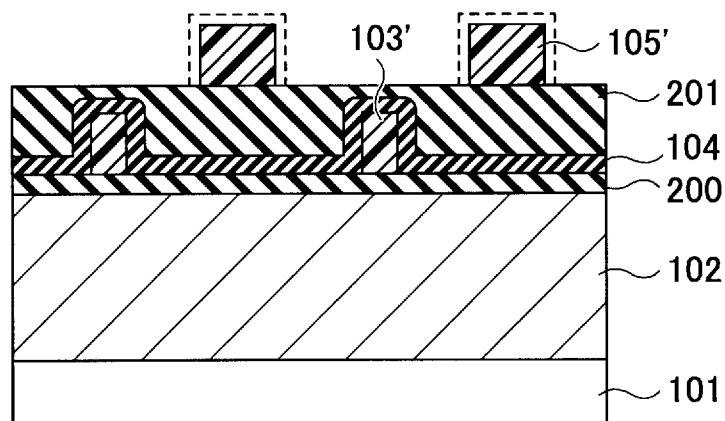
[図24E]



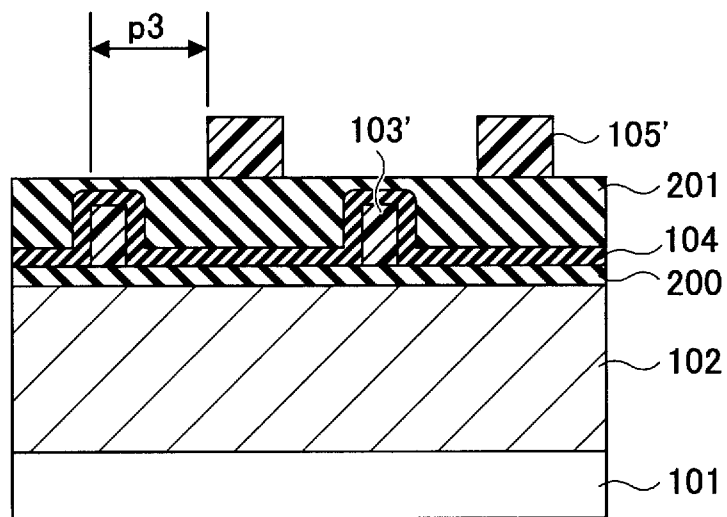
[図24F]



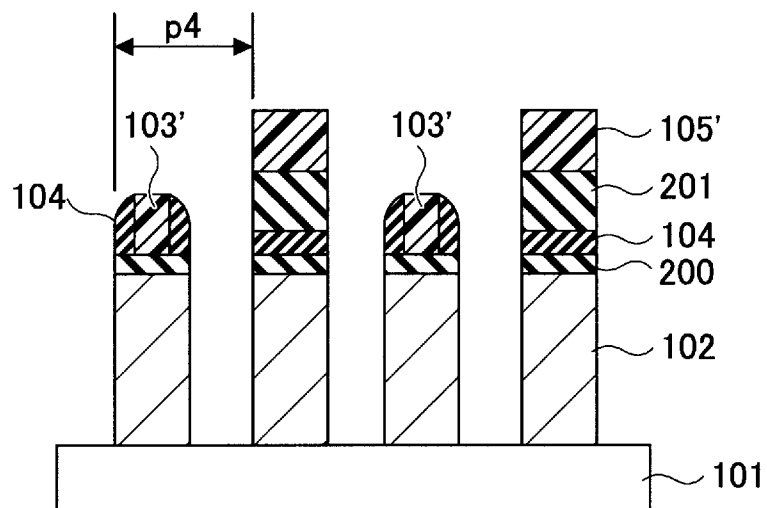
[図24G]



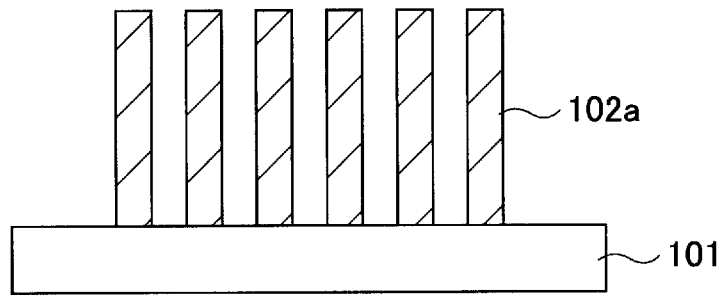
[図24H]



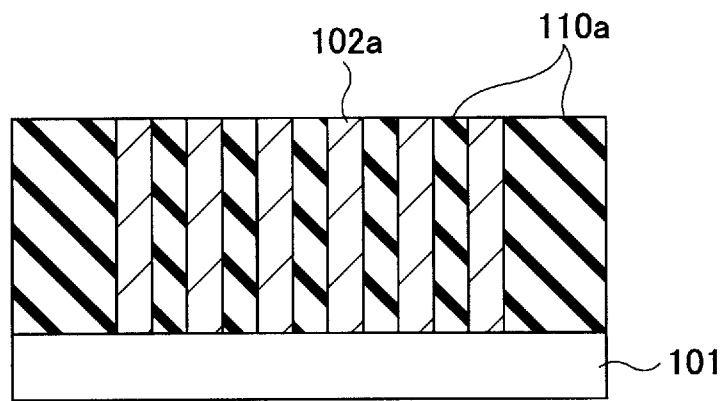
[図24I]



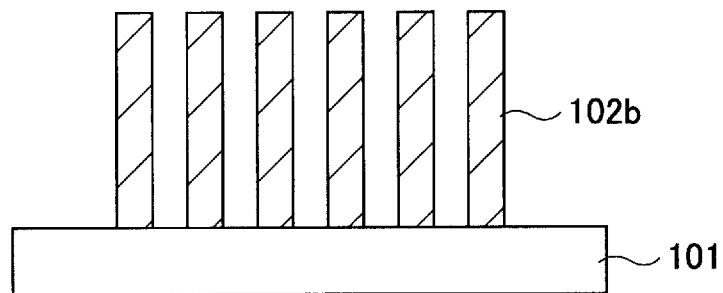
[図25A]



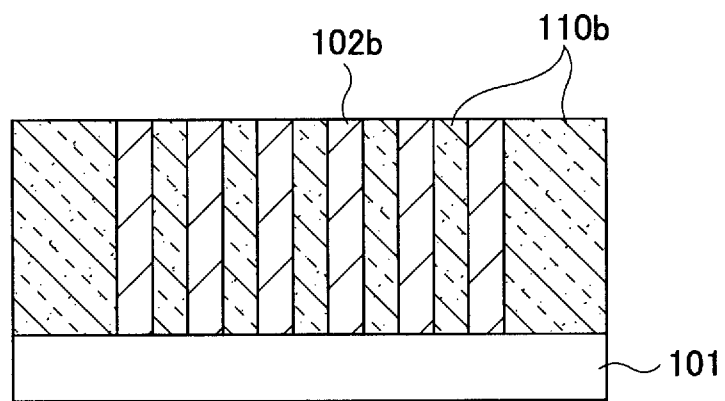
[図25B]



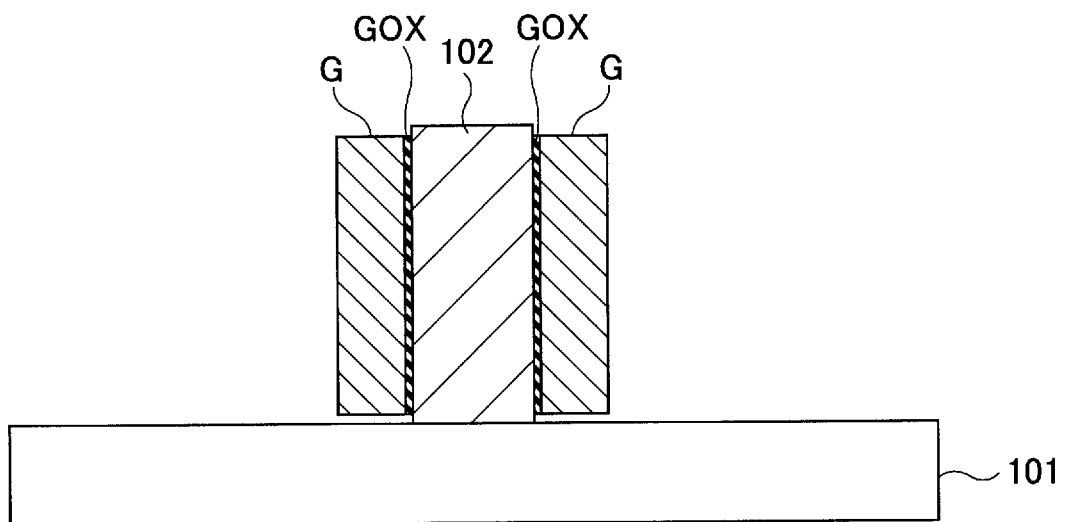
[図26A]



[図26B]



[図27]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2008/060482

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/3065(2006.01)i, G03F7/40(2006.01)i, H01L21/027(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/3065, G03F7/40, H01L21/027

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2008
Kokai Jitsuyo Shinan Koho	1971-2008	Toroku Jitsuyo Shinan Koho	1994-2008

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 09-205081 A (Hyundai Electronics Industries Co., Ltd.), 05 August, 1997 (05.08.97), Full text; all drawings & US 6015650 A & KR 10-0206597 B1	1-30
A	JP 4-196321 A (Hitachi, Ltd.), 16 July, 1992 (16.07.92), Full text; all drawings (Family: none)	1-30

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
19 June, 2008 (19.06.08)Date of mailing of the international search report
01 July, 2008 (01.07.08)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L21/3065(2006.01)i, G03F7/40(2006.01)i, H01L21/027(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L21/3065, G03F7/40, H01L21/027			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2008年 日本国実用新案登録公報 1996-2008年 日本国登録実用新案公報 1994-2008年			
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示		関連する 請求の範囲の番号
A	JP 09-205081 A（現代電子産業株式会社）1997.08.05, 全文, 全図 & US 6015650 A & KR 10-0206597 B1		1-30
A	JP 4-196321 A（株式会社日立製作所）1992.07.16, 全文, 全図（ファミリーなし）		1-30
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献			
国際調査を完了した日 19.06.2008		国際調査報告の発送日 01.07.2008	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官（権限のある職員） 宮崎 園子 電話番号 03-3581-1101 内線 3471	4 R 9277